

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97102734

※ 申請日期：97.1.24

※IPC 分類：H01L 21/60 (2006.01)

一、發明名稱：(中文/英文)

H01L 23/492 (2006.01)

銅核層多層封裝基板之製作方法

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

鈺橋半導體股份有限公司

代表人：(中文/英文) 林文強

住居所或營業所地址：(中文/英文)

台北市松山區延壽街 10 號 1 樓

國 籍：(中文/英文) 中華民國

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 林文強

2. 王家忠

3. 陳振重

國 籍：(中文/英文)

1. 美國

2. 中華民國

3. 中華民國

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實
發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

美國 申請日： 2007/11/15 (Y/M/D) 申請號： 11/984,263

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關於一種銅核層多層封裝基板之製作方法，尤指一種以銅核基板為基礎，開始製作之單面、多層封裝基板之製作方法。

【先前技術】

在一般多層封裝基板之製作上，其製作方式通常係由一核心基板開始，經過鑽孔、電鍍金屬、塞孔及雙面線路製作等方式，完成一雙面結構之內層核心板，之後再經由一線路增層製程完成一多層封裝基板。如第22圖所示，其係為一有核層封裝基板之剖面示意圖。首先，準備一核心基板60，其中，該核心基板60係由一具預定厚度之芯層601及形成於此芯層601表面之線路層602所構成，且該芯層601中係形成有複數個電鍍導通孔603，可藉以連接該芯層601表面之線路層602。

接著如第23圖～第26圖所示，對該核心基板60實施線路增層製程。首先，係於該核心基板60表面形成一第一介電層61，且該第一介電層61表面並形成有複數個第一開口62，以露出該線路層602；之後，以無電電鍍或電鍍等方式於該第一介電層61外露之表面形成一晶種層63，並於該晶種層63上形成一圖案化阻層64，且其圖案化阻層64

中並有複數個第二開口 6 5，以露出部份欲形成圖案化線路之晶種層 6 3；接著，利用電鍍之方式於該第二開口 6 5 中形成一第一圖案化線路層 6 6 及複數個導電盲孔 6 7，並使其第一圖案化線路層 6 6 得以透過該複數個導電盲孔 6 7 與該核心基板 6 0 之線路層 6 0 2 做電性導通，然後再進行移除該圖案化阻層 6 4 與蝕刻，待完成後係形成一第一線路增層結構 6 a。同樣地，該法係可於該第一線路增層結構 6 a 之最外層表面再運用相同之方式形成一第二介電層 6 8 及一第二圖案化線路層 6 9 之第二線路增層結構 6 b，以逐步增層方式形成一多層封裝基板。然而，此種製作方法有佈線密度低、層數多及流程複雜等缺點。

另外，亦有利用厚銅金屬板當核心材料之方法，可於經過蝕刻及塞孔等方式完成一內層核心板後，再經由一線路增層製程以完成一多層封裝基板。如第 2 7 圖～第 2 9 圖所示，其係為另一有核層封裝基板之剖面示意圖。首先，準備一核心基板 7 0，該核心基板 7 0 係由一具預定厚度之金屬層利用蝕刻與樹脂塞孔 7 0 1 以及鑽孔與電鍍通孔 7 0 2 等方式形成之單層銅核心基板 7 0；之後，利用上述線路增層方式，於該核心基板 7 0 表面形成一第一介電層 7 1 及一第一圖案化線路層 7 2，藉此構成一具第一線路增層結構 7 a。該法亦與上述方法相同，係可再利用一次線路

增層方式於該第一線路增層結構 7 a 之最外層表面形成一第二介電層 7 3 及一第二圖案化線路層 7 4，藉此構成一具第二線路增層結構 7 b，以逐步增層方式形成一多層封裝基板。然而，此種製作方法不僅其銅核心基板製作不易，且亦與上述方法相同，具有佈線密度低及流程複雜等缺點。故，一般習用者係無法符合使用者於實際使用時之所需。

【發明內容】

本發明之主要目的係在於，使用本發明具高密度之增層線路封裝基板方法所製造之多層封裝基板，係可依實際需求形成具銅核基板支撐之銅核層多層封裝基板，並可有效達到改善超薄核層基板板彎翹問題、及簡化傳統增層線路板製作流程，進而達到提高封裝體接合基板時之可靠度（Board Level Reliability）之目的。

本發明之次要目的係在於，從銅核基板為基礎，開始製作之單面、多層封裝基板，其結構係包括一具高剛性支撐之厚銅板，且此厚銅板之一面係具增層線路，另一面則具球側圖案阻障層，於其中，各增層線路及置晶側與球側連接之方式係以複數個電鍍盲、埋孔所導通。

本發明之另一目的係在於，具有高密度增層線路以提供電子元件相連時所需之繞線，同時，並以厚銅

板提供足夠之剛性使封裝製程可更為簡易。

為達以上之目的，本發明係一種銅核層多層封裝基板之製作方法，係於一銅核基板之第一面以光學微影及蝕刻之方式形成複數個第一凹槽，以突顯複數接腳之一部分。並以此複數接腳之第一面作為與增層線路之電性連接墊。之後於複數接腳第一面上形成複數電鍍盲孔以連接至少一增層線路，並在增層線路之置晶側形成電性接墊；而該銅核基板之第二面則形成球側圖案阻障層以作為封裝流程完成後移除該銅核基板所形成之柱狀電性接腳接墊。其中，雖然各線路在封裝製程完成前於電性上係完全短路，但封裝製程完成後則可利用球側圖案阻障層，以蝕刻之方式移除部份之厚銅板，進而可使電性獨立並形成具保護作用之柱狀接腳。

【實施方式】

請參閱『第 1 圖』所示，係為本發明之製作流程示意圖。如圖所示：本發明係一種銅核層多層封裝基板之製作方法，其至少包括下列步驟：

(A) 提供銅核基板 1 1：提供一銅核基板；

(B) 形成第一、二阻層及第一開口 1 2：分別於該銅核基板之第一面上形成一第一阻層，以及於該銅核基板之第二面上形成一完全覆蓋狀之第二阻層，

於其中，並以曝光及顯影之方式在該第一阻層上形成複數個第一開口；

(C) 形成第一凹槽 1 3：以蝕刻之方式於複數個第一開口下方形成複數個第一凹槽；

(D) 移除第一、二阻層 1 4：以剝離之方式移除該第一阻層及該第二阻層；

(E) 形成第一電性阻絕層 1 5：以直接壓合或印刷之方式於複數個第一凹槽內形成一第一電性阻絕層；

(F) 形成第一介電層及第一金屬層 1 6：於該銅核基板之第一面與該第一電性阻絕層上直接壓合一第一介電層及一第一金屬層，亦或係先採取貼合該第一介電層後，再形成該第一金屬層，其中，該第一介電層係可與該第一電性阻絕層同時進行壓合或印刷之方式形成；

(G) 形成第二開口 1 7：以雷射鑽孔之方式於該第一金屬層與該第一介電層上形成複數個第二開口，並顯露部分之銅核基板第一面，其中，複數個第二開口係可先做開銅窗 (Conformal Mask) 後，再經由雷射鑽孔之方式形成，亦或係以直接雷射鑽孔 (LASER Direct) 之方式形成；

(H) 形成第二金屬層 18：以無電電鍍或電鍍之方式於複數個第二開口中及該第一金屬層上形成一第二金屬層；

(I) 形成第三、四阻層及第三開口 19：分別於該第二金屬層上形成一第三阻層，以及於該銅核基板之第二面上形成一完全覆蓋狀之第四阻層，於其中，並以曝光及顯影之方式在該第三阻層上形成複數個第三開口；

(J) 形成第一線路層 20：以蝕刻之方式移除該第三開口下方之第二金屬層及第一金屬層，並形成一第一線路層；

(K) 完成具有銅核基板支撐並具電性連接之單層增層線路基板 21：以剝離之方式移除該第三阻層及該第四阻層。至此，完成一具有銅核基板支撐並具電性連接之單層增層線路基板，並可選擇直接進行步驟 (L) 或步驟 (M)；

(L) 進行置晶側與球側線路層製作 22：於該單層增層線路基板上進行一置晶側與球側線路層之製作，於其中，在該第一線路層表面塗覆一層具絕緣保護用之第一防焊層，並以曝光及顯影之方式在該第一防焊層上形成複數個第四開口，以顯露該第一線路層作為電性連接墊之部分，接著於該銅核基板之第二面上形成一第五阻層，並且在該第五阻層上係形成複數

個第五開口，之後再分別於複數個第四開口中形成一第一阻障層，以及於第五開口中形成一第二阻障層，最後以剝離之方式移除該第五阻層。至此，完成一完整圖案化之置晶側線路層與已圖案化但仍完全電性短路之球側線路層，其中，該第一、二阻障層係可為電鍍鎳金、無電鍍鎳金、電鍍銀或電鍍錫中擇其一；以及

(M) 進行線路增層結構製作 23：於該單層增層線路基板上進行一線路增層結構之製作，於其中，在該第一線路層與該第一介電層表面形成一第二介電層，並以雷射鑽孔之方式在該第二介電層上形成複數個第六開口，以顯露部分之第一線路層，接著以無電鍍或電鍍之方式於該第二介電層與複數個第六開口表面形成一第一晶種層，再分別於該第一晶種層上形成一第六阻層，以及於該銅核基板之第二面上形成一完全覆蓋狀之第七阻層，並利用曝光及顯影之方式於該第六阻層上形成複數個第七開口，以顯露部分之第一晶種層，之後再以無電鍍或電鍍之方式於該第七開口中已顯露之第一晶種層上形成一第三金屬層，最後以剝離之方式移除該第六阻層與該第七阻層，並以蝕刻之方式移除該第一晶種層，以在該第二介電層上形成一第二線路層。至此，又再增加一層線路增層結構，完成一具有銅核基板支撐並具電性連接之雙層增

層線路基板。並可繼續本步驟（M）增加線路增層結構，形成具更多層之封裝基板，亦或直接至該步驟（L）進行置晶側與球側線路層製作，其中，複數個第六開口係可先做開銅窗後，再經由雷射鑽孔之方式形成，亦或係以直接雷射鑽孔之方式形成。

於其中，上述該第一～七阻層係以貼合、印刷或旋轉塗佈所為之乾膜或溼膜之高感光性光阻；該第一電性阻絕層及該第一、二介電層係可為防焊綠漆、環氧樹脂絕緣膜（Ajinomoto Build-up Film, ABF）、苯環丁烯（Benzocyclobutene, BCB）、雙馬來亞醯胺-三氮雜苯樹脂（Bismaleimide Triazine, BT）、環氧樹脂板（FR4、FR5）、聚醯亞胺（Polyimide, PI）、聚四氟乙烯（Poly(tetra-fluoroethylene), PTFE）或環氧樹脂及玻璃纖維所組成之一者。

請參閱『第2圖～第21圖』所示，係分別為本發明一實施例之多層封裝基板（一）剖面示意圖、本發明一實施例之多層封裝基板（二）剖面示意圖、本發明一實施例之多層封裝基板（三）剖面示意圖、本發明一實施例之多層封裝基板（四）剖面示意圖、本發明一實施例之多層封裝基板（五）剖面示意圖、本發明一實施例之多層封裝基板（六）剖面示意圖、本發明一實施例之多層封裝基板（七）剖面示意圖、本發明一實施例之多層封裝基板（八）剖面示意圖、

本發明一實施例之多層封裝基板(九)剖面示意圖、
本發明一實施例之多層封裝基板(十)剖面示意圖、
本發明一實施例之多層封裝基板(十一)剖面示意圖、
本發明一實施例之多層封裝基板(十二)剖面示意圖、
本發明一實施例之多層封裝基板(十三)剖面示意圖、
本發明一實施例之多層封裝基板(十四)剖面示意圖、
本發明一實施例之多層封裝基板(十五)剖面示意圖、
本發明一實施例之多層封裝基板(十六)剖面示意圖、
本發明一實施例之多層封裝基板(十七)剖面示意圖、
本發明一實施例之多層封裝基板(十八)剖面示意圖、
本發明一實施例之多層封裝基板(十九)剖面示意圖、
及本發明一實施例之多層封裝基板(二十)剖面示意圖。
如圖所示：本發明於一較佳實施例中，係先提供一銅核基板30，並分別於該銅核基板30之第一、二面上各自貼合一高感光性高分子材料之第一、二阻層31、32，並以曝光及顯影之方式在該第一阻層31上形成複數個第一開口33，以顯露其下之銅核基板30第一面，而其第二面上之第二阻層32則為完全覆蓋狀。之後，再以蝕刻之方式製作一半蝕凹槽，其中，該銅核基板30係為一不合介電層材料之厚銅板；該第一、二阻層31、32係為乾膜光阻層。

接著，移除該第一、二阻層，以形成具有接腳第一面之銅核基板30。之後印刷一第一電性阻絕層3

4 於該凹槽中，並在該銅核基板 30 之第一面上壓合一第一介電層 35 及一第一金屬層 36，再以雷射鑽孔之方式於該第一金屬層 36 與該第一介電層 35 上形成複數個第二開口 37，之後以無電電鍍或電鍍之方式於複數個第二開口 37 及該第一金屬層 36 表面形成一第二金屬層 38，其中，該第一、二金屬層 36、38 皆為銅，且該第二金屬層 38 係作為與該銅核基板 30 第一面之電性連接用。

接著，分別於該第二金屬層 38 上貼合一高感光性高分子材料之第三阻層 39，以及於該銅核基板 30 之第二面上貼合一高感光性高分子材料之第四阻層 40。並以曝光及顯影之方式於該第三阻層 39 上形成複數個第三開口 41，以顯露其下之第二金屬層 38。之後係以蝕刻之方式移除該第三開口 41 下之第一、二金屬層，以形成一第一線路層 42，最後並移除該第三、四阻層。至此，完成一具有圖案化線路並與該銅核基板 30 之接腳第一面連接之單層增層線路基板 3。

接著，在本發明較佳實施例中，係先行進行線路增層結構之製作。首先於該第一線路層 42 與第一介電層 35 上貼壓合一為環氧樹脂絕緣膜材料之第二介電層 43，之後，以雷射鑽孔之方式於該第二介電層 43 上形成複數個第四開口 44，以顯露其下之第一

線路層 4 2，並在該第二介電層 4 3 及該第四開口 4 4 表面以無電鍍或電鍍之方式形成一第一晶種層 4 5。之後分別於該第一晶種層 4 5 上貼合一高感光性高分子材料之第五阻層 4 6，以及於該銅核基板 3 0 之第二面上貼合一高感光性高分子材料之第六阻層 4 7，接著利用曝光及顯影之方式於該第五阻層 4 6 上形成複數個第五開口 4 8，然後再於複數個第五開口 4 8 中無電鍍或電鍍一第三金屬層 4 9，最後移除該第五、六阻層，並再以蝕刻之方式移除該第一晶種層，以形成一第二線路層 5 0。至此，又再增加一層之線路增層結構，完成一具有銅核基板支撐並具電性連接之雙層增層線路基板 4，於其中，該第一晶種層與該第三金屬層皆為金屬銅。

之後，係進行置晶側與球側線路層之製作。首先於該第二線路層 5 0 表面塗覆一層絕緣保護用之第一防焊層 5 1，然後並以曝光及顯影之方式於該第一防焊層 5 1 上形成複數個第六開口 5 2，以顯露線路增層結構作為電性連接墊。接著，於該銅核基板 3 0 之第二面上貼合一高感光性高分子材料之第七阻層 5 3，並以曝光及顯影之方式於該第七阻層 5 3 上形成複數個第七開口 5 4，再分別於複數個第六開口 5 2 上形成一第一阻障層 5 5，以及於複數個第七開口 5 4 上形成一第二阻障層 5 6，最後，移除該第七阻層。

至此，完成一具銅核層支撐之多層封裝基板 5，其中，該第一、二阻障層 55、56 皆為鎳金層。

由上述可知，本發明係從銅核基板為基礎，開始製作之單面、多層封裝基板，其結構係包括一具高剛性支撐之厚銅板，且此厚銅板之一面係具增層線路，另一面則具球側圖案阻障層。於其中，各增層線路及置晶側與球側連接之方式係以複數個電鍍盲、埋孔所導通。因此，本發明封裝基板之特色係在於具有高密度增層線路以提供電子元件相連時所需之繞線，同時，並以厚銅板提供足夠之剛性使封裝製程可更為簡易。雖然各線路在封裝製程完成前於電性上係完全短路，但封裝製程完成後則可利用球側圖案阻障層，以蝕刻之方式移除部份之厚銅板，進而可使電性獨立並形成具保護作用之柱狀接腳。藉此，使用本發明明具高密度之增層線路封裝基板方法所製造之多層封裝基板，係可依實際需求形成具銅核基板支撐之銅核層多層封裝基板，並可有效達到改善超薄核層基板板彎翹問題、及簡化傳統增層線路板製作流程，進而達到提高封裝體接合基板時之可靠度（Board Level Reliability）之目的。

綜上所述，本發明係一種銅核層多層封裝基板之製作方法，可有效改善習用之種種缺點，具有高密度增層線路以提供電子元件相連時所需之繞線，同時，

並以厚銅板提供足夠之剛性使封裝製程可更為簡易。藉此，使用本發明所製造之多層封裝基板，係可依實際需求形成具銅核基板支撐之銅核層多層封裝基板，並可有效達到改善超薄核層基板板彎翹問題、及簡化傳統增層線路板製作流程，以達到提高封裝體接合基板時之可靠度（Board Level Reliability）之目的，進而使本發明之產生能更進步、更實用、更符合使用者之所須，確已符合發明專利申請之要件，爰依法提出專利申請。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍；故，凡依本發明申請專利範圍及發明說明書內容所作之簡單的等效變化與修飾，皆應仍屬本發明專利涵蓋之範圍內。

【圖式簡單說明】

第 1 圖，係本發明之製作流程示意圖。

第 2 圖，係本發明一實施例之多層封裝基板（一）剖面示意圖

第 3 圖，係本發明一實施例之多層封裝基板（二）剖面示意圖。

第 4 圖，係本發明一實施例之多層封裝基板（三）剖面示意圖。

第 5 圖，係本發明一實施例之多層封裝基板（四）剖面示意圖。

第 6 圖，係本發明一實施例之多層封裝基板（五）剖面示意圖。

第 7 圖，係本發明一實施例之多層封裝基板（六）剖面示意圖。

第 8 圖，係本發明一實施例之多層封裝基板（七）剖面示意圖。

第 9 圖，係本發明一實施例之多層封裝基板（八）剖面示意圖。

第 10 圖，係本發明一實施例之多層封裝基板（九）剖面示意圖。

第 11 圖，係本發明一實施例之多層封裝基板（十）剖面示意圖。

第 1 2 圖，係本發明一實施例之多層封裝基板（十一）
剖面示意圖。

第 1 3 圖，係本發明一實施例之多層封裝基板（十二）
剖面示意圖。

第 1 4 圖，係本發明一實施例之多層封裝基板（十三）
剖面示意圖。

第 1 5 圖，係本發明一實施例之多層封裝基板（十四）
剖面示意圖。

第 1 6 圖，係本發明一實施例之多層封裝基板（十五）
剖面示意圖。

第 1 7 圖，係本發明一實施例之多層封裝基板（十六）
剖面示意圖。

第 1 8 圖，係本發明一實施例之多層封裝基板（十七）
剖面示意圖。

第 1 9 圖，係本發明一實施例之多層封裝基板（十八）
剖面示意圖。

第 2 0 圖，係本發明一實施例之多層封裝基板（十九）
剖面示意圖。

第 2 1 圖，係本發明一實施例之多層封裝基板（二十）
剖面示意圖。

第 2 2 圖，係習用有核層封裝基板之剖面示意圖。

第 2 3 圖，係習用實施線路增層（一）剖面示意圖。

第 2 4 圖，係習用實施線路增層（二）剖面示意圖。

第 2 5 圖，係習用實施線路增層（三）剖面示意圖。

第 2 6 圖，係習用之實施線路增層（四）剖面示意圖。

第 2 7 圖，係另一習用有核層封裝基板之剖面示意圖。

第 2 8 圖，係另一習用之第一線路增層結構剖面示意圖。

第 2 9 圖，係另一習用之第二路增層結構剖面示意圖。

【主要元件符號說明】

（本發明部分）

步驟（A）～（M） 1 1 ～ 2 3

單層增層線路基板 3

銅核基板 3 0

第一、二阻層 3 1 、 3 2

第一開口 3 3

第一電性阻絕層 3 4

第一介電層 3 5

第一金屬層 3 6

第二開口 3 7

第二金屬層 3 8

第三、四阻層 3 9 、 4 0

雙層增層線路基板 4

第三開口 4 1

第一線路層 4 2

第二介電層 4 3

第四開口 4 4

第一晶種層 4 5

第五、六阻層 4 6、4 7

第五開口 4 8

第三金屬層 4 9

第二線路層 5 0

第一防焊層 5 1

第六開口 5 2

第七阻層 5 3

第七開口 5 4

第一、二阻障層 5 5、5 6

(習用部分)

第一、二線路增層結構 6 a、6 b

核心基板 6 0

芯層 6 0 1

線路層 6 0 2

電鍍導通孔 6 0 3

第一介電層 6 1

第一開口 6 2

該晶種層 6 3

圖案化阻層 6 4

第二開口 6 5

第一圖案化線路層 6 6

導電盲孔 6 7

第二介電層 6 8

第二圖案化線路層 6 9

二線路增層結構 7 a、7 b

核心基板 7 0

樹脂塞孔 7 0 1

電鍍通孔 7 0 2

第一介電層 7 1

第一圖案化線路層 7 2

第二介電層 7 3

第二圖案化線路層 7 4

五、中文發明摘要：

一種銅核層多層封裝基板之製作方法，係從銅核基板為基礎，開始製作之單面、多層封裝基板。其結構係包括一具高剛性支撐之厚銅板，且此厚銅板之一面係具增層線路，另一面則具球側圖案阻障層。其各增層線路及置晶側與球側連接之方式係以複數個電鍍盲、埋孔所導通。因此，本發明封裝基板之特色係在於具有高密度增層線路以提供電子元件相連時所需之繞線，同時並以厚銅板提供足夠之剛性使封裝製程可更為簡易。藉此，使用本發明所製造之多層封裝基板，係可依實際需求形成具銅核基板支撐之銅核層多層封裝基板，並可有效達到改善超薄核層基板板彎翹問題、及簡化傳統增層線路板製作流程，進而達到提高封裝體接合基板時之可靠度（Board Level Reliability）之目的。

六、英文發明摘要：

十、申請專利範圍：

1. 一種銅核層多層封裝基板之製作方法，係至少包含下列步驟：

(A) 提供一銅核基板；

(B) 分別於該銅核基板之第一面上形成一第一阻層，以及於該銅核基板之第二面上形成一完全覆蓋狀之第二阻層，於其中，該第一阻層上並形成複數個第一開口；

(C) 於複數個第一開口下方形成複數個第一凹槽；

(D) 移除該第一阻層及該第二阻層；

(E) 於複數個第一凹槽內形成一第一電性阻絕層；

(F) 於該銅核基板之第一面與該第一電性阻絕層上形成一第一介電層及一第一金屬層；

(G) 於該第一金屬層與該第一介電層上形成複數個第二開口，並顯露部分之銅核基板第一面；

(H) 於複數個第二開口中及該第一金屬層上形成一第二金屬層；

(I) 分別於該第二金屬層上形成一第三阻層，以及於該銅核基板之第二面上形成一完全覆蓋

狀之第四阻層，於其中，該第三阻層上並形成複數個第三開口；

(J) 移除該第三開口下方之第二金屬層及第一金屬層，並形成一第一線路層；

(K) 移除該第三阻層及該第四阻層。至此，完成一具有銅核基板支撐並具電性連接之單層增層線路基板，並可選擇直接進行步驟(L)或步驟(M)；

(L) 於該單層增層線路基板上進行一置晶側與球側線路層製作，於其中，在該第一線路層表面形成一第一防焊層，並且在該第一防焊層上係形成複數個第四開口，以顯露該第一線路層作為電性連接墊之部分，接著於該銅核基板之第二面上形成一第五阻層，並且在該第五阻層上係形成複數個第五開口，之後再分別於複數個第四開口中形成一第一阻障層，以及於第五開口中形成一第二阻障層，最後移除該第五阻層；以及

(M) 於該單層增層線路基板上進行一線路增層結構製作，於其中，在該第一線路層表面形成一第二介電層，並且在該第二介電層上係形成複數個第六開口，以顯露部分之第一線路層，接著於該第二介電層與複數個第六開口表面形成一第一晶種層，再分別於該第一晶種層上形成一第六阻層，以

及於該銅核基板之第二面上形成一完全覆蓋狀之第七阻層，並於該第六阻層上形成複數個第七開口，以顯露部分之第一晶種層，之後於該第七開口中已顯露之第一晶種層上形成一第三金屬層，最後移除該第六阻層、該第七阻層及該第一晶種層，以在該第二介電層上形成一第二線路層。至此，完成一具有銅核基板支撐並具電性連接之雙層增層線路基板。並可繼續本步驟(M)增加線路增層結構，形成具更多層之封裝基板，亦或直接至該步驟(L)進行置晶側與球側線路層製作。

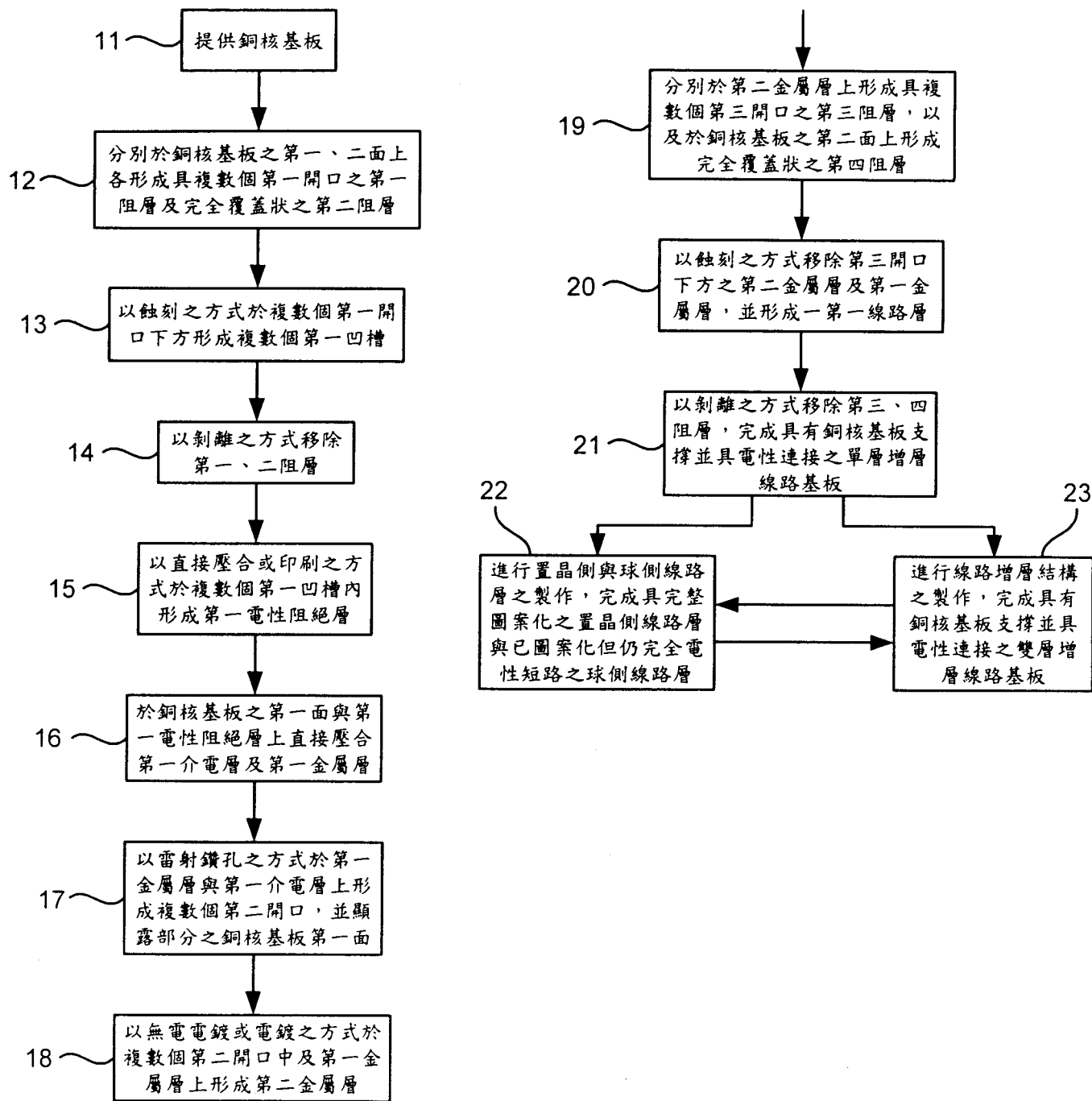
2. 依據申請專利範圍第1項所述之銅核層多層封裝基板之製作方法，其中，該銅核基板係為一不含介電層材料之銅板。
3. 依據申請專利範圍第1項所述之銅核層多層封裝基板之製作方法，其中，該第一～七阻層係以貼合、印刷或旋轉塗佈所為之乾膜或溼膜之高感光性光阻。
4. 依據申請專利範圍第1項所述之銅核層多層封裝基板之製作方法，其中，複數個第一、三、五及七開口係以曝光及顯影之方式形成。
5. 依據申請專利範圍第1項所述之銅核層多層封裝基板之製作方法，其中，該步驟(C)形成複數個第一凹槽、該步驟(J)移除該第一、二金屬層及該

步驟 (M) 移除該第一晶種層之方法係可為蝕刻。

6. 依據申請專利範圍第 1 項所述之銅核層多層封裝基板之製作方法，其中，該第一～七阻層之移除方法係可為剝離。
7. 依據申請專利範圍第 1 項所述之銅核層多層封裝基板之製作方法，其中，該第一電性阻絕層係以直接壓合或印刷之方式形成。
8. 依據申請專利範圍第 1 項所述之銅核層多層封裝基板之製作方法，其中，該第一電性阻絕層及該第一、二介電層係可為防焊綠漆、環氧樹脂絕緣膜 (Ajinomoto Build-up Film, ABF)、苯環丁烯 (Benzocyclo-buthene, BCB)、雙馬來亞醯胺-三氮雜苯樹脂 (Bismaleimide Triazine, BT)、環氧樹脂板 (FR4、FR5)、聚醯亞胺 (Polyimide, PI)、聚四氟乙烯 (Poly(tetra-floroethylene), PTFE) 或環氧樹脂及玻璃纖維所組成之一者。
9. 依據申請專利範圍第 1 項所述之銅核層多層封裝基板之製作方法，其中，該步驟 (E) 第一電性阻絕層係可與步驟 (F) 第一介電層同時進行壓合或印刷之方式形成。
10. 依據申請專利範圍第 1 項所述之銅核層多層封裝基板之製作方法，其中，該步驟 (F) 係以直接壓

合該第一介電層及該第一金屬層於其上，或係採取貼合該第一介電層後，再形成該第一金屬層。

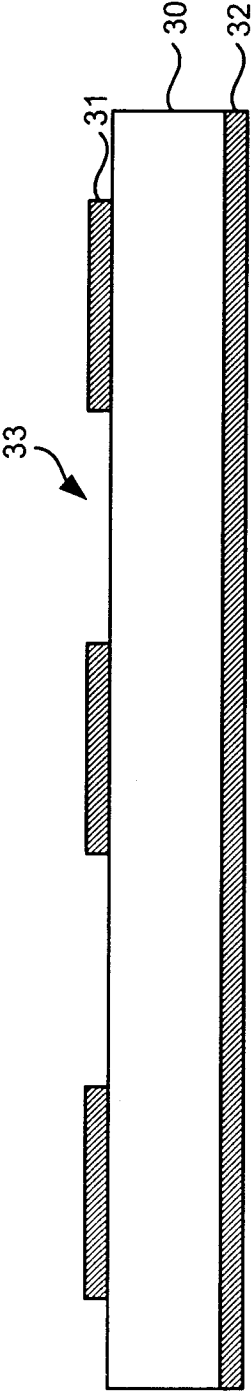
- 1 1．依據申請專利範圍第 1 項所述之銅核層多層封裝基板之製作方法，其中，複數個第二、六開口係可先做開銅窗（Conformal Mask）後，再經由雷射鑽孔之方式形成，亦或係以直接雷射鑽孔（LASER Direct）之方式形成。
- 1 2．依據申請專利範圍第 1 項所述之銅核層多層封裝基板之製作方法，其中，該第二、三金屬層及該第一晶種層之形成方式係可為無電電鍍或電鍍。
- 1 3．依據申請專利範圍第 1 項所述之銅核層多層封裝基板之製作方法，其中，該第一、二阻障層係可為電鍍鎳金、無電鍍鎳金、電鍍銀或電鍍錫中擇其一。



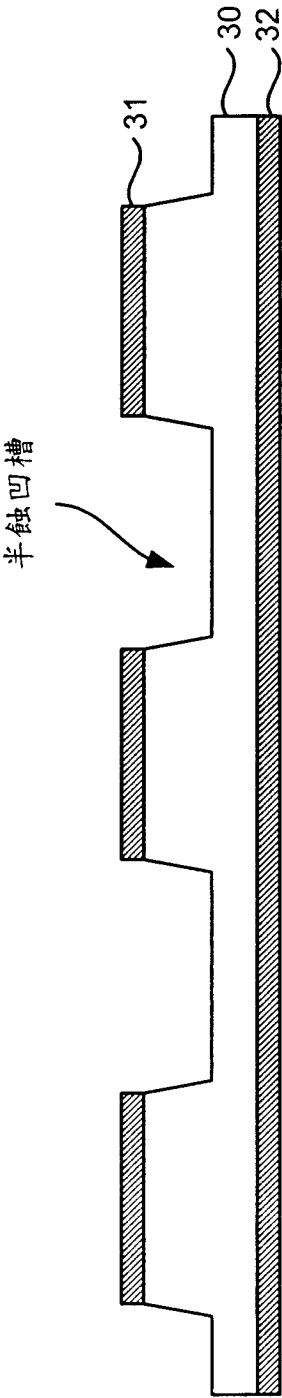
第 1 圖



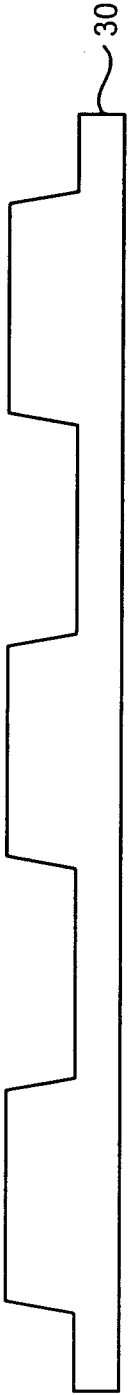
第 2 圖



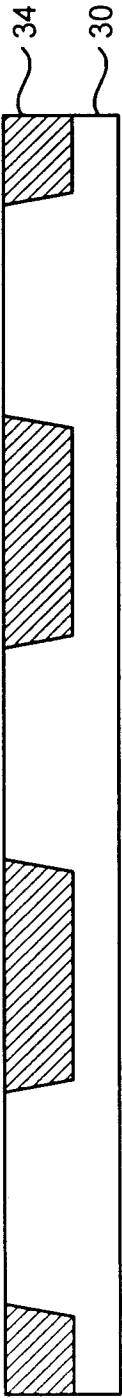
第 3 圖



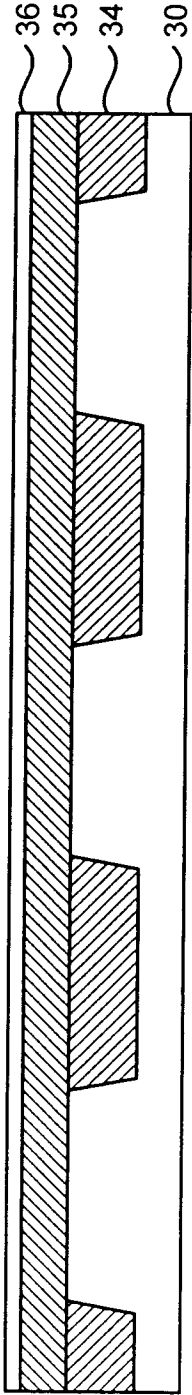
第 4 圖



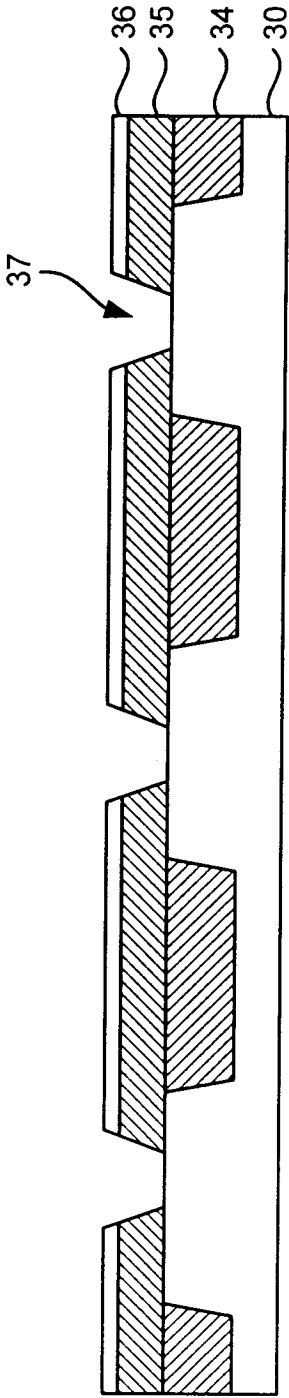
第 5 圖



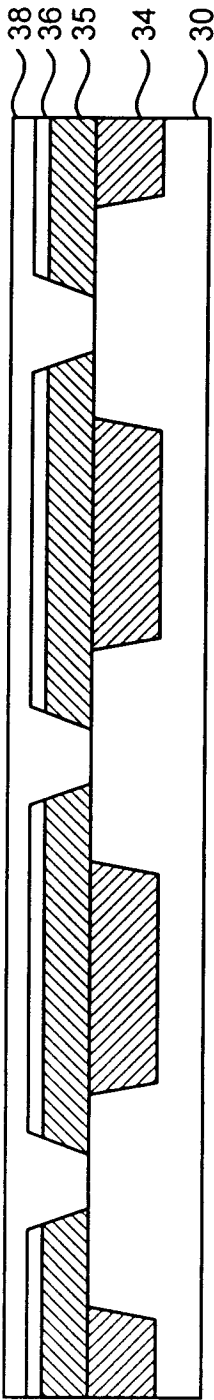
第6圖



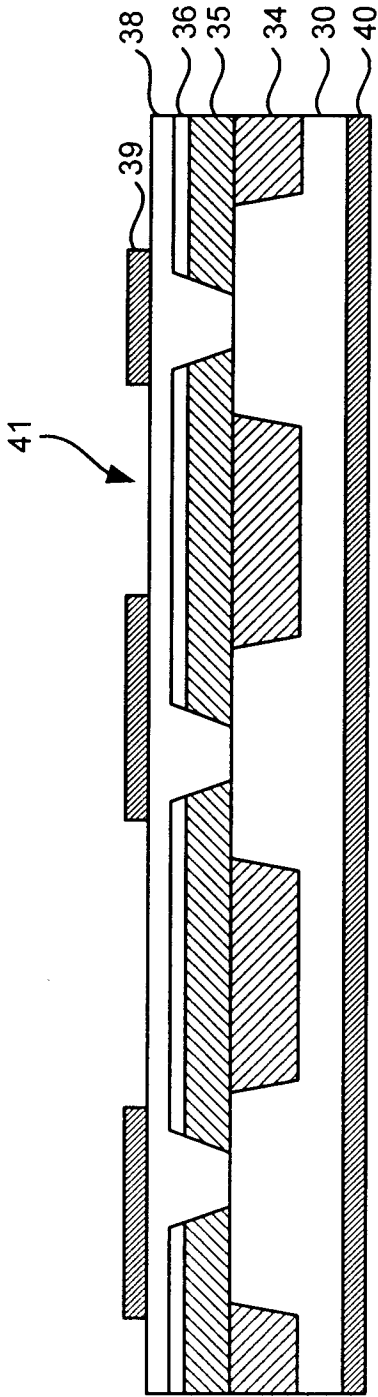
第 7 圖



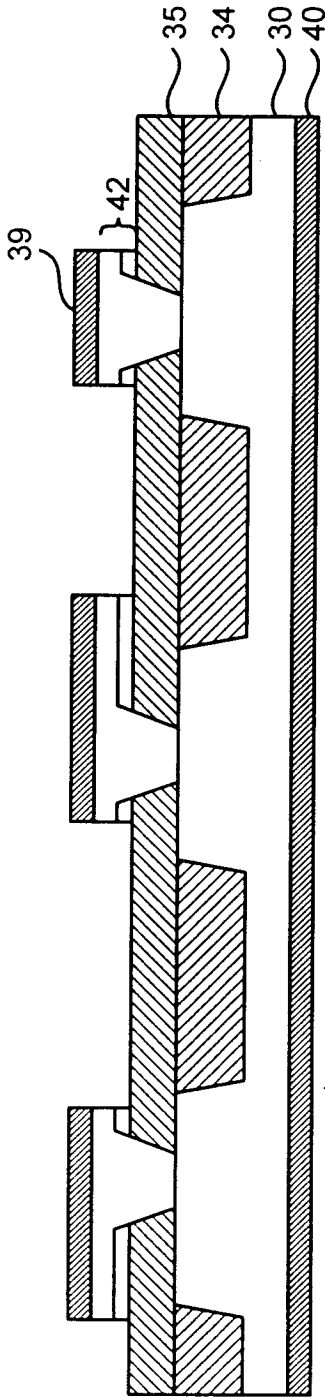
第 8 圖



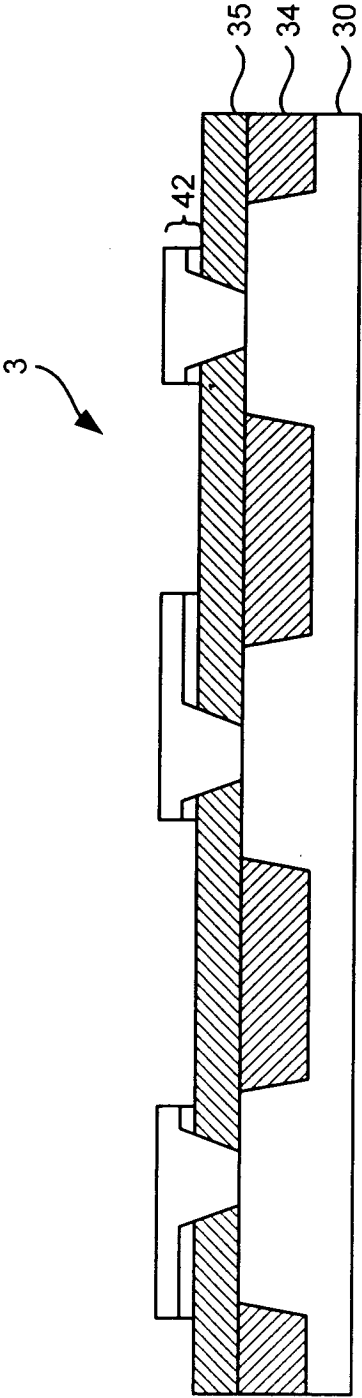
第 9 圖



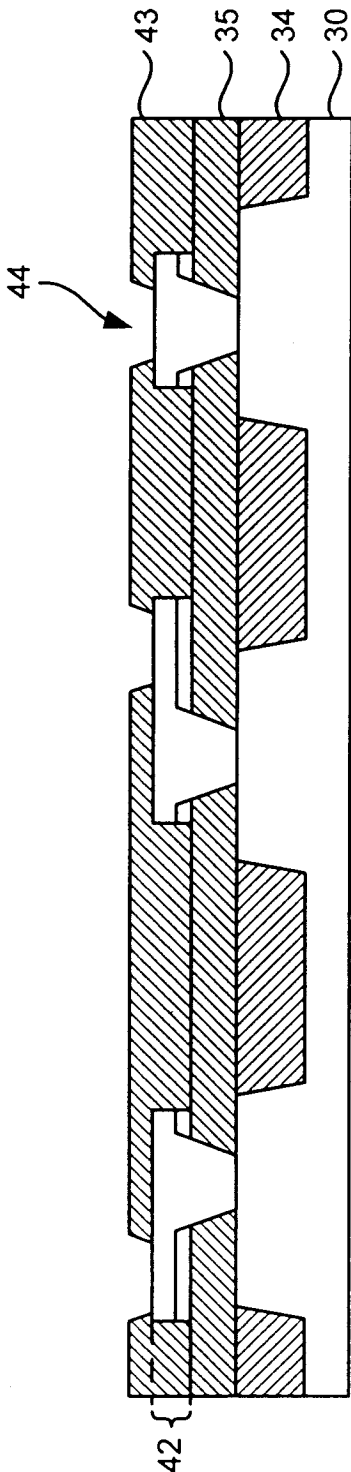
第 10 圖



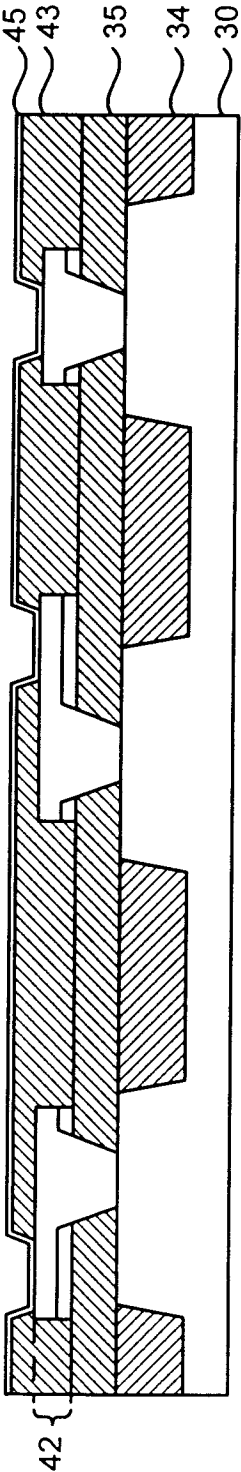
第 1 1 圖



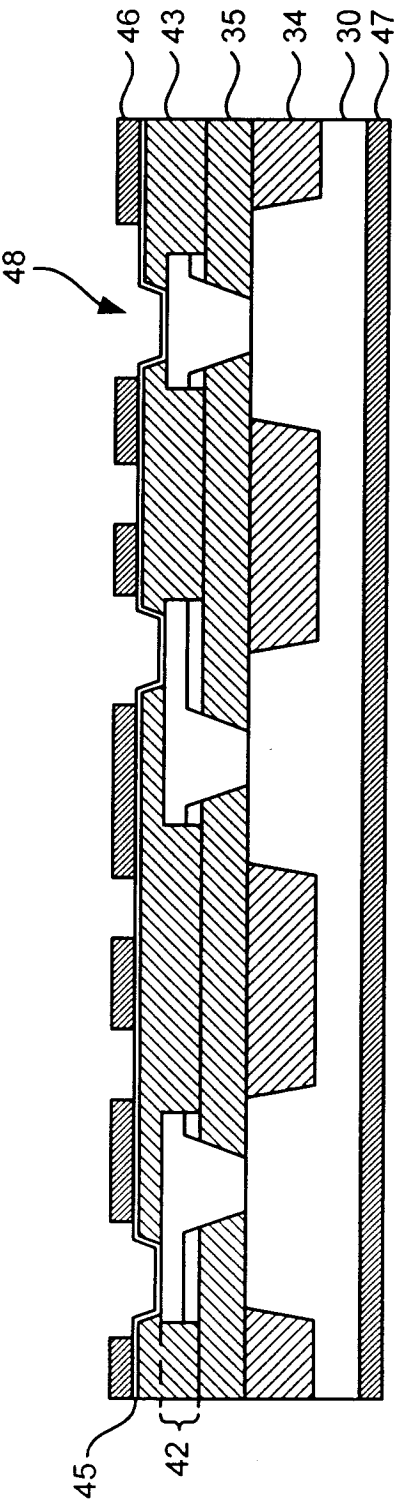
第 1 2 圖



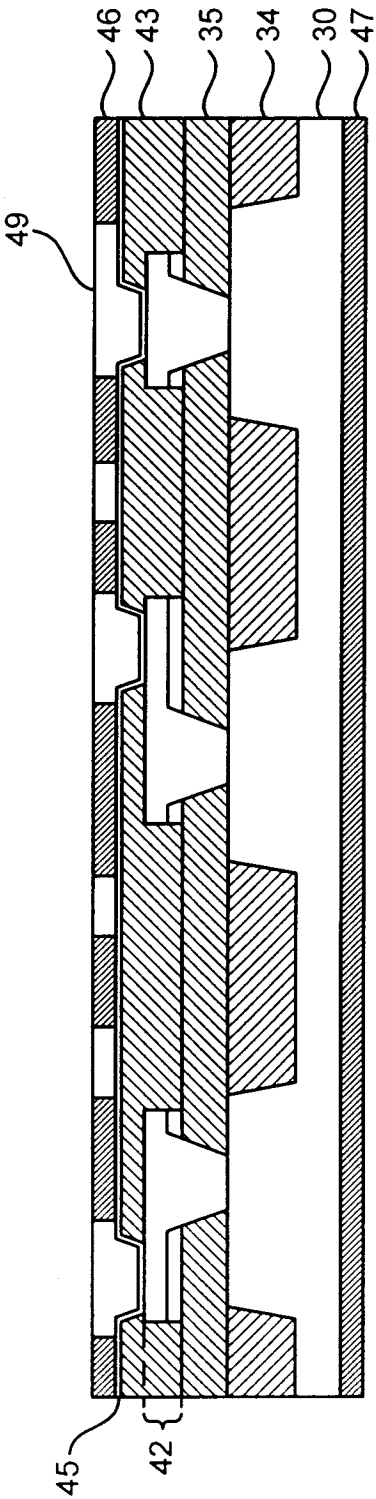
第 1 3 圖



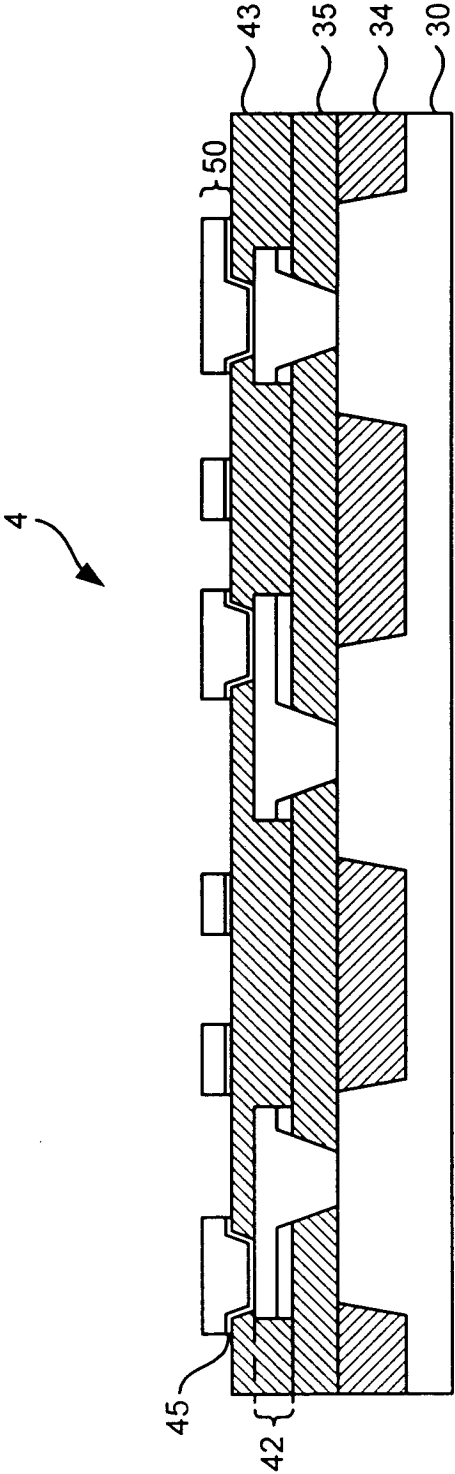
第 1 4 圖



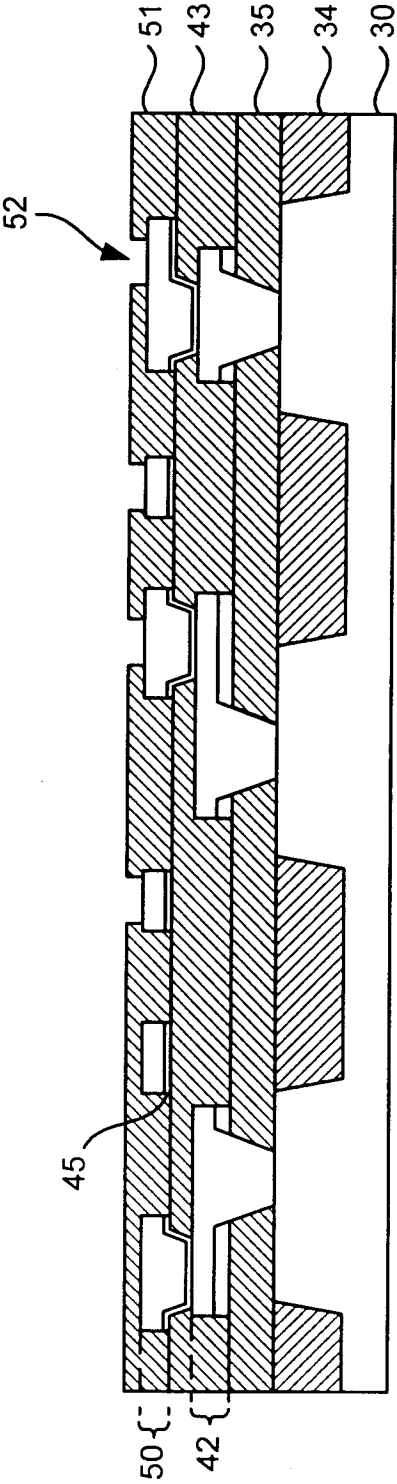
第 1 5 圖



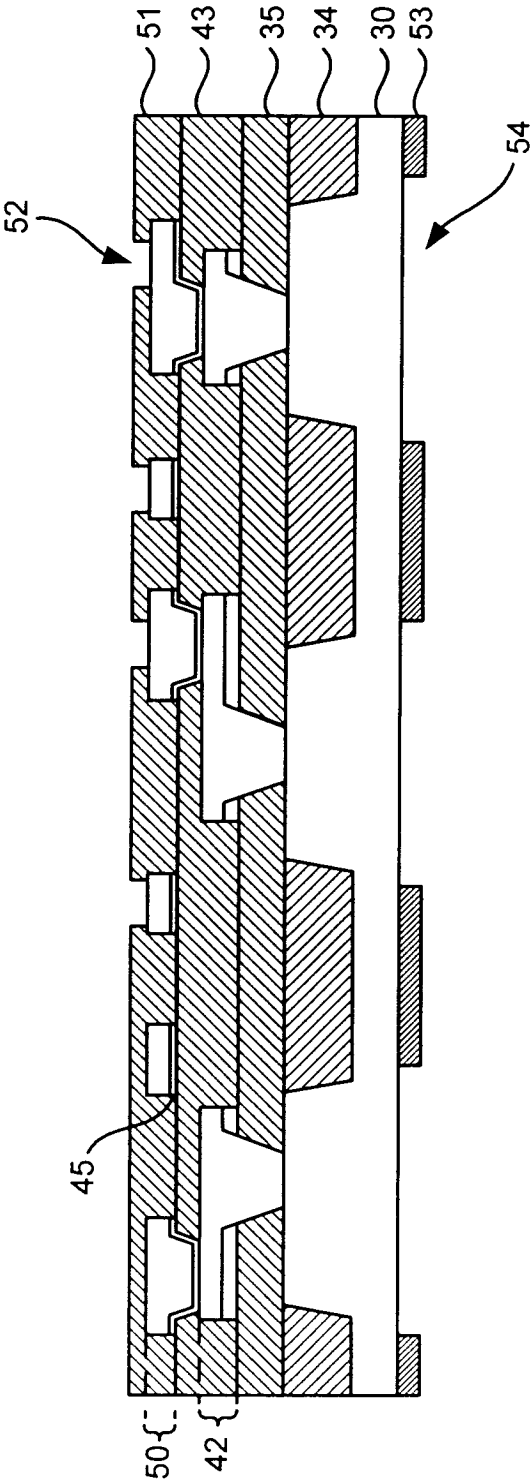
第 1 6 圖



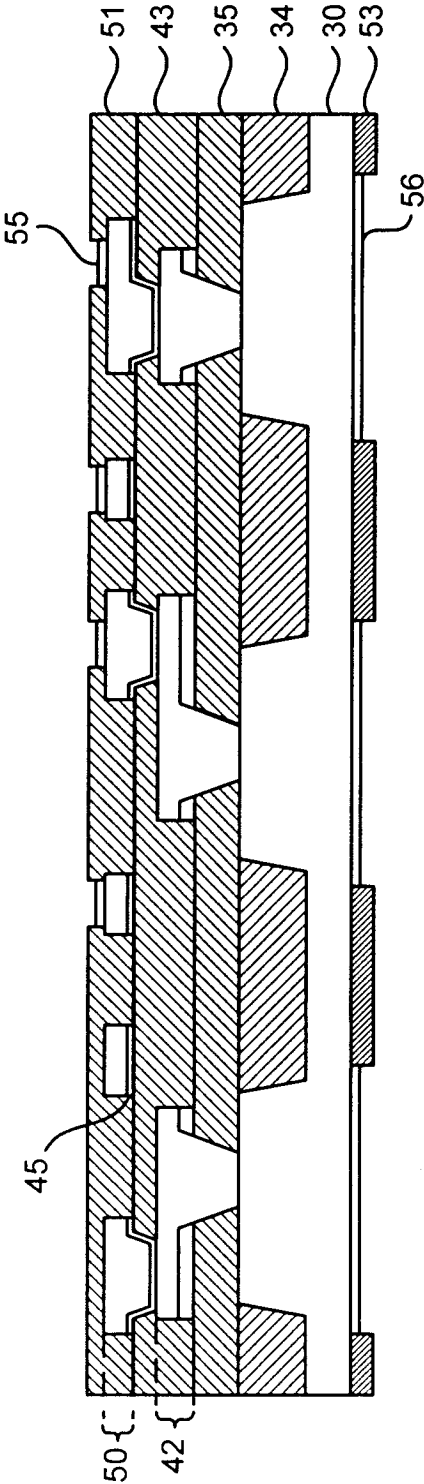
第 1 7 圖



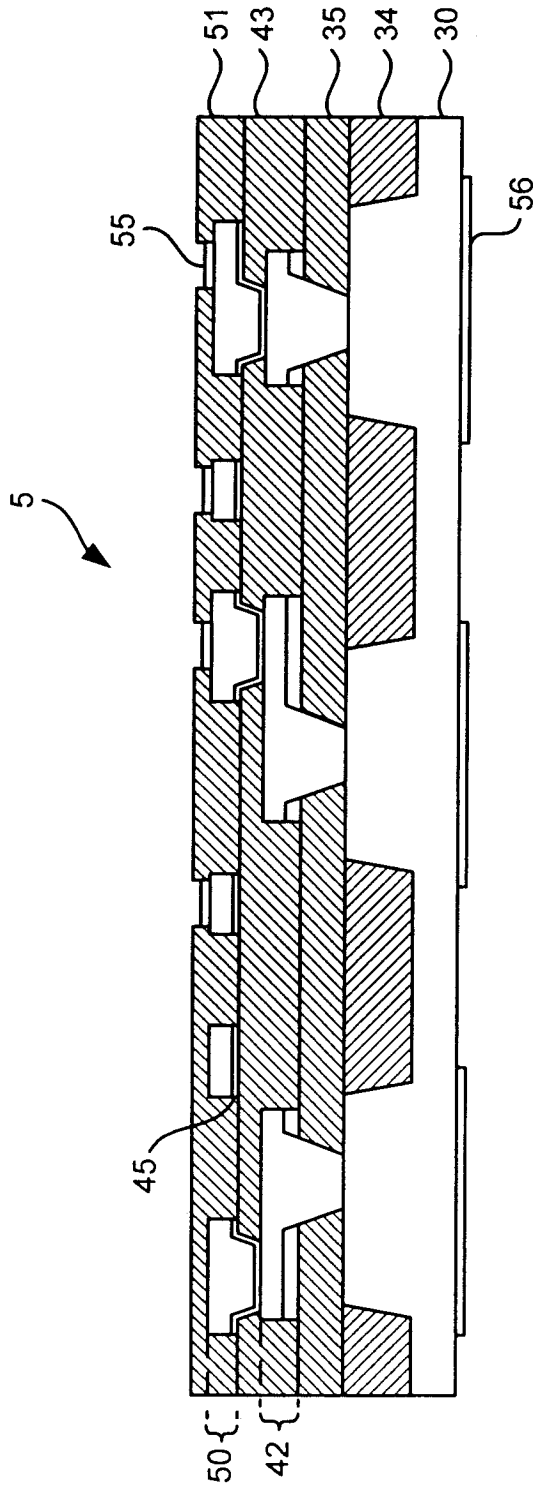
第 18 圖



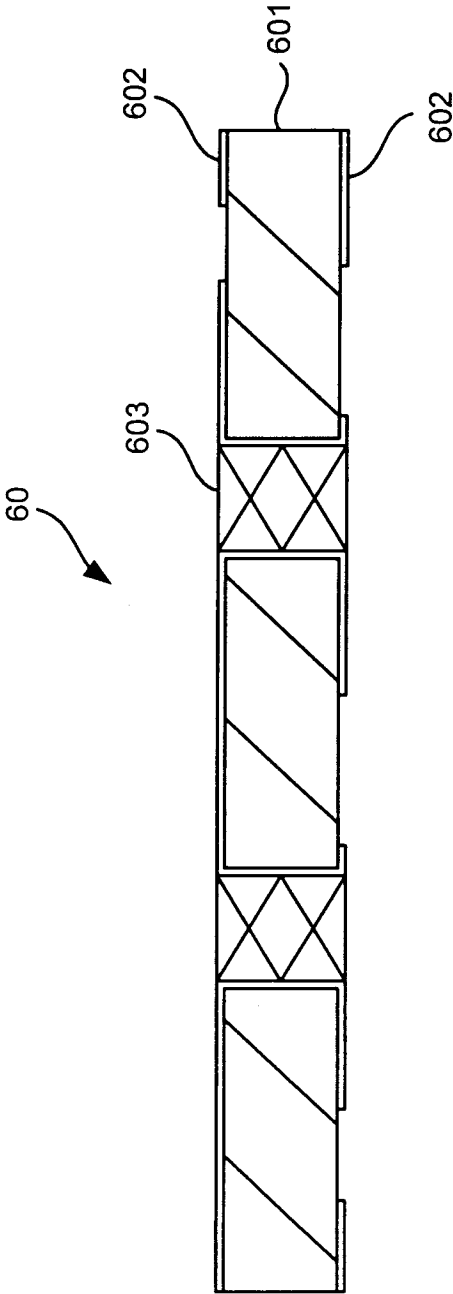
第19圖



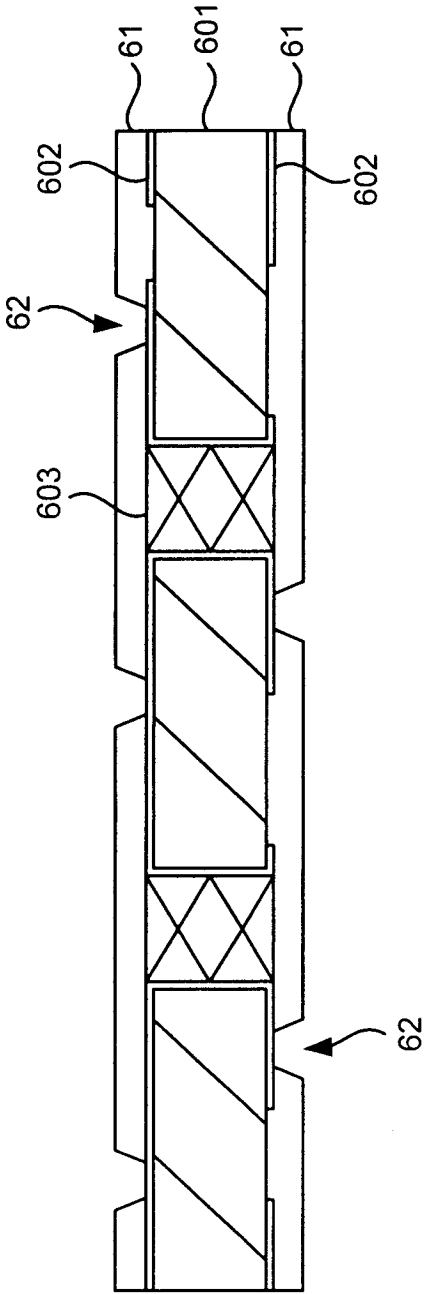
第20圖



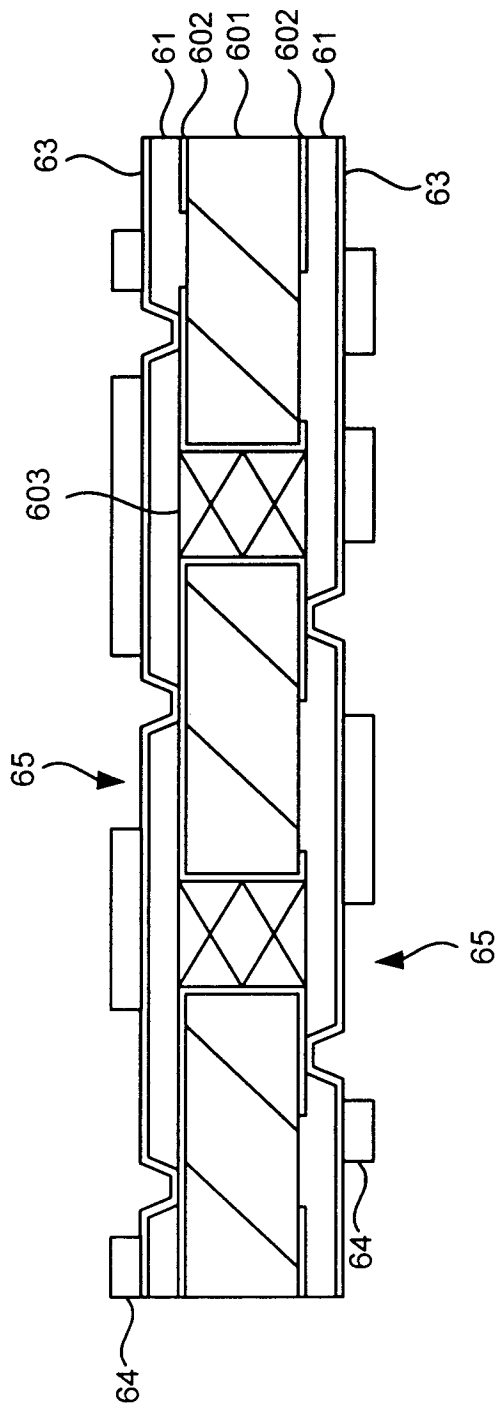
第21圖



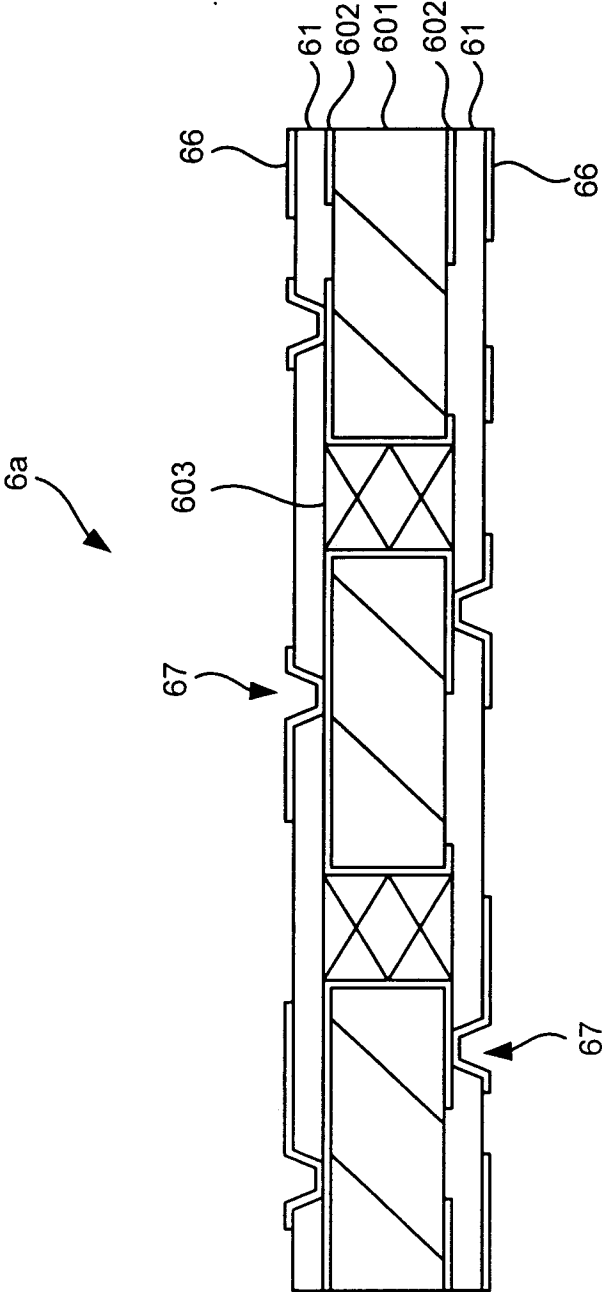
第 2 2 圖
(習用)



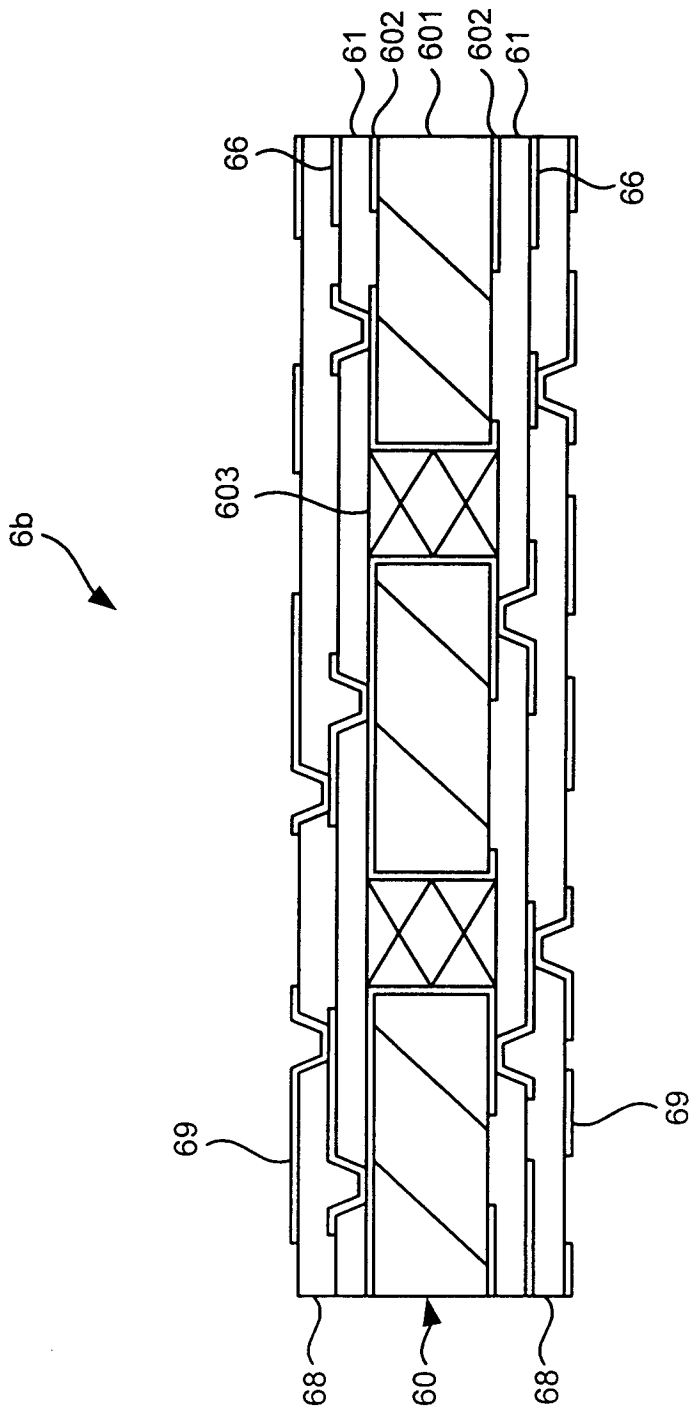
第 2 3 圖
(習 用)



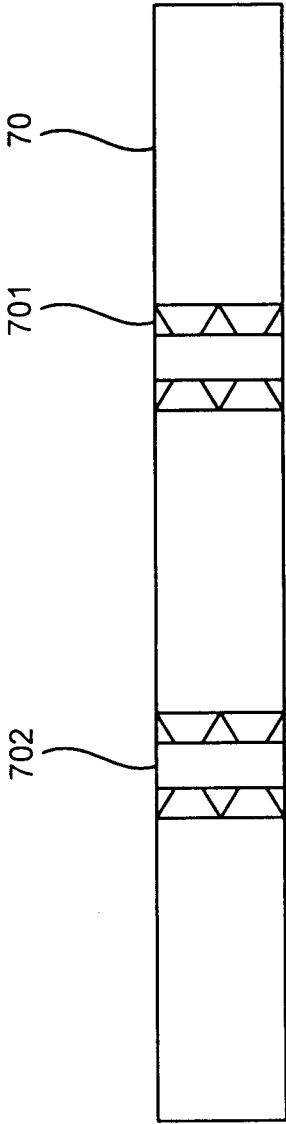
第 2 4 圖
(習 用)



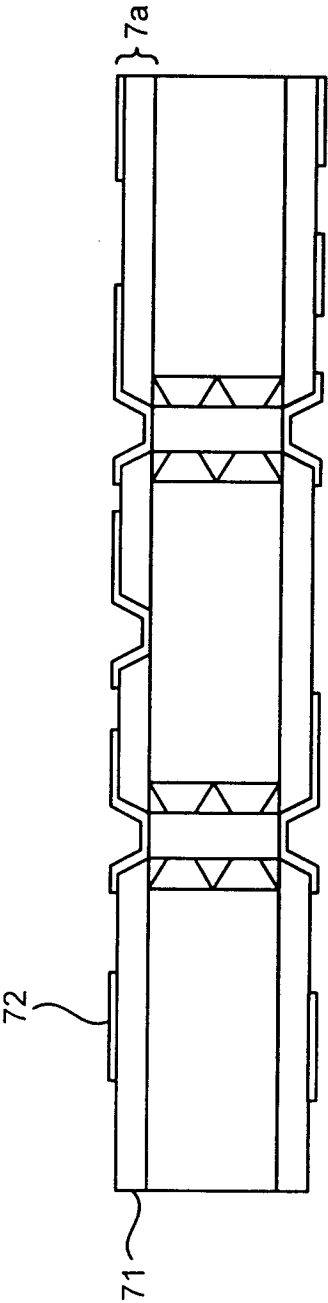
第 2 5 圖
(習 用)



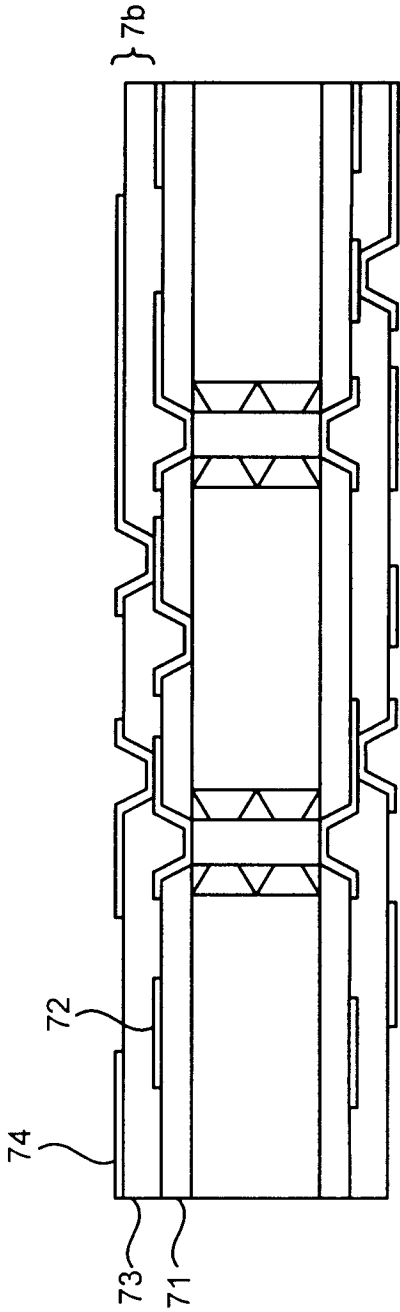
第 2 6 圖
(習 用)



第 27 圖
(習用)



第 2 8 圖
(習 用)



第 2 9 圖
(習 用)

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

步驟 (A) ~ (M) 1 1 ~ 2 3

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：