

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-352811

(P2006-352811A)

(43) 公開日 平成18年12月28日(2006.12.28)

(51) Int. Cl.

H03F 3/195 (2006.01)

F I

H03F 3/195

テーマコード(参考)

5J500

審査請求 未請求 請求項の数 10 O L (全 15 頁)

(21) 出願番号 特願2005-180013 (P2005-180013)  
 (22) 出願日 平成17年6月20日(2005.6.20)

(71) 出願人 390009667  
 セイコーN P C株式会社  
 東京都中央区日本橋兜町15番6号  
 (74) 代理人 100095407  
 弁理士 木村 満  
 (72) 発明者 香山 聡  
 東京都中央区日本橋兜町15番6号 日本  
 プレシジョン・サーキット株式会社内  
 Fターム(参考) 5J500 AA01 AC35 AC41 AF16 AH02  
 AH29 AH33 AK13 AK29 AM21  
 AQ04 AT03

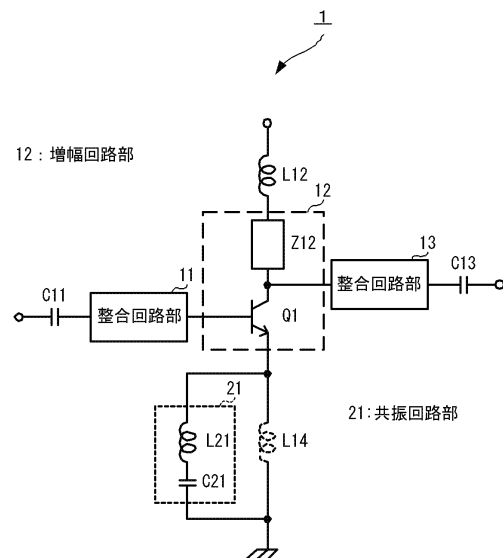
(54) 【発明の名称】 交流信号増幅装置

(57) 【要約】

【課題】 寄生インダクタンス成分のインピーダンスを低減する。

【解決手段】 トランジスタQ1のエミッタと接地端子との間に発生する寄生インダクタンス成分L14と並列に共振回路部21が接続される。寄生インダクタンス成分L14は、ボンディングワイヤ、パッケージリード等のインダクタンス成分である。共振回路部21の共振周波数は、高周波増幅回路1の使用周波数近傍に設定される。共振回路部21のインダクタンス成分L21は、ボンディングワイヤ、パッケージリード、IC内の素子あるいはICチップ外部のチップインダクタンスあるいはプリントパターンによって形成される。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

交流信号を増幅する交流信号増幅装置において、  
前記交流信号を増幅する増幅回路部と、  
前記増幅回路部が前記交流信号を増幅することによって前記増幅回路部に寄生する寄生インダクタンス成分のインピーダンスを低減するように前記寄生インダクタンス成分と並列接続された共振回路部と、を備えた、  
ことを特徴とする交流信号増幅装置。

**【請求項 2】**

前記共振回路部は、共振周波数が前記交流信号の周波数の近傍に設定されたものである  
、  
ことを特徴とする請求項 1 に記載の交流信号増幅装置。

**【請求項 3】**

前記増幅回路部は、電流入力端と電流出力端と制御端とを有するトランジスタを含み、  
前記トランジスタは、前記制御端に供給された交流信号に従って、前記電流入力端から電流出力端に流れる電流の電流量を調整することによって前記交流信号を増幅するものであって、  
前記寄生インダクタンス成分は、前記トランジスタの電流入力端又は電流出力端に接続される接続線に寄生するものであり、  
前記共振回路部は、前記接続線と並列接続されたものである、  
ことを特徴とする請求項 1 又は 2 に記載の交流信号増幅装置。

**【請求項 4】**

前記共振回路部は、インダクタンス成分とコンデンサとの直列共振回路によって構成されたものである、  
ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の交流信号増幅装置。

**【請求項 5】**

前記増幅回路部は、バイアス線を介してバイアス電圧が供給されるトランジスタを有するものであり、  
前記バイアス線にコンデンサを介して接続されて前記交流信号のノイズ強度を低減する第 2 の共振回路部を備えた、  
ことを特徴とする請求項 4 に記載の交流信号増幅装置。

**【請求項 6】**

前記増幅回路部は、集積回路に内蔵されたものであり、  
前記集積回路は、電源端子又は接地端子を有する実装基板に搭載されたものであり、  
前記増幅回路部に含まれるトランジスタの電流入力端又は電流出力端に接続される接続線を第 1 の接続線として、  
前記トランジスタの電流入力端又は電流出力端は、前記第 1 の接続線を介して前記実装基板の電源端子又は接地端子に接続され、  
前記トランジスタの電流入力端又は電流出力端と前記実装基板の電源端子又は接地端子とが第 2 の接続線によって接続され、  
前記共振回路部は、前記第 2 の接続線を前記インダクタンス成分として、前記第 2 の接続線とコンデンサとによって形成されたものである、  
ことを特徴とする請求項 4 に記載の交流信号増幅装置。

**【請求項 7】**

前記第 1 の接続線は、前記トランジスタの電流入力端又は電流出力端と前記実装基板の電源端子又は接地端子の間に接続されるボンディングワイヤとパッケージリードによって形成されたものであり、  
前記共振回路部のインダクタンス成分は、前記第 2 の接続線として、前記トランジスタの電流入力端又は電流出力端と前記実装基板の電源端子又は接地端子の間に接続されるボンディングワイヤとパッケージリードによって形成されたものである、

10

20

30

40

50

ことを特徴とする請求項 6 に記載の交流信号増幅装置。

【請求項 8】

前記第 1 の接続線は、前記トランジスタの電流入力端又は電流出力端と前記実装基板の電源端子又は接地端子の間に接続されるスルーホールによって形成されたものであり、

前記共振回路部のインダクタンス成分は、前記第 2 の接続線として、前記トランジスタの電流入力端又は電流出力端と前記実装基板の電源端子又は接地端子の間に接続されるスルーホールによって形成されたものである、

ことを特徴とする請求項 6 に記載の交流信号増幅装置。

【請求項 9】

前記共振回路部のコンデンサは、前記集積回路に内蔵されたものである、

ことを特徴とする請求項 4 乃至 8 のいずれか 1 項に記載の交流信号増幅装置。

10

【請求項 10】

前記共振回路部のコンデンサは、前記実装基板に配置されたものである、

ことを特徴とする請求項 4 乃至 8 のいずれか 1 項に記載の交流信号増幅装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、交流信号増幅装置に関するものである。

【背景技術】

【0002】

携帯電話や無線 LAN (Local Area Network) 等には、交流信号増幅装置として、例えば、周波数 5.25 GHz の高周波信号を増幅する高周波増幅回路が備えられている (例えば、特許文献 1 参照)。この高周波増幅器には、図 14 に示すように、NPN 形バイポーラトランジスタであるトランジスタ Q51 が備えられる。トランジスタ Q51 は、無線 LAN の使用帯域周波数である 5.25 GHz 程度の高周波信号を増幅する。

20

【0003】

かかるトランジスタ Q51 は、図 15 に示すような樹脂で形成された絶縁プリント基板 51 に実装される。高周波増幅回路は、パッケージ 52 でパッケージ化された IC チップ 53 に内蔵される。トランジスタ Q51 のエミッタは、配線パターン WR51 を介してパッド Pd51 に接続される。パッド Pd51 と GND パターン 54 との間は、ボンディングワイヤ W53 とパッケージリード P51 とによって接続される。

30

【0004】

【特許文献 1】特開 2002 - 222893 号公報 (第 2 - 3 頁、図 7 - 9)

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかし、従来の高周波増幅回路では、信号周波数が高いため、トランジスタ Q51 のエミッタと GND パターン 54 との間に、ボンディングワイヤ W53、パッケージリード P51 による寄生インダクタンス成分が寄生する。これが図 14 に示す寄生インダクタンス成分 L51 である。この寄生インダクタンス成分 L51 が寄生すると、このインピーダンスにより、利得の低下、雑音指数 NF (Noise Figure) の上昇といった問題が生じる。

40

【0006】

本発明は、このような従来の問題点に鑑みてなされたもので、寄生インダクタンス成分のインピーダンスを低減することが可能な交流信号増幅装置を提供することを目的とする。

【課題を解決するための手段】

【0007】

この目的を達成するため、本発明の第 1 の観点に係る交流信号増幅装置は、交流信号を増幅する交流信号増幅装置 (1) において、前記交流信号を増幅する増幅回路部 (12) と、

50

前記増幅回路部(12)が前記交流信号を増幅することによって前記増幅回路部(12)に寄生する寄生インダクタンス成分(L14)のインピーダンスを低減するように前記寄生インダクタンス成分(L14)と並列接続された共振回路部(21)と、を備えたことを特徴とする。

【0008】

前記共振回路部(21)は、共振周波数が前記交流信号の周波数の近傍に設定されたものであってもよい。

【0009】

前記増幅回路部(12)は、電流入力端と電流出力端と制御端とを有するトランジスタ(Q1)を含み、

前記トランジスタ(Q1)は、前記制御端に供給された交流信号に従って、前記電流入力端から電流出力端に流れる電流の電流量を調整することによって前記交流信号を増幅するものであって、

前記寄生インダクタンス成分(L14)は、前記トランジスタ(Q1)の電流入力端又は電流出力端に接続される接続線(W14, P14)に寄生するものであり、

前記共振回路部(21)は、前記接続線(W14, P14)と並列接続されたものであってもよい。

【0010】

前記共振回路部(21)は、インダクタンス成分(L21)とコンデンサ(C21)との直列共振回路によって構成されたものであってもよい。

【0011】

前記増幅回路部(12)は、バイアス線(Bs)を介してバイアス電圧(Vbias)が供給されるトランジスタ(Q2)を有するものであり、

前記バイアス線(Bs)にコンデンサ(C23)を介して接続されて前記交流信号のノイズ強度を低減する第2の共振回路部を備えたものであってもよい。

【0012】

前記増幅回路部(12)は、集積回路に内蔵されたものであり、

前記集積回路は、電源端子又は接地端子を有する実装基板(31)に搭載されたものであり、

前記増幅回路部(12)に含まれるトランジスタの電流入力端又は電流出力端に接続される接続線(W14, P14)を第1の接続線(W14, P14)として、

前記トランジスタ(Q1)の電流入力端(コレクタ、ドレイン)又は電流出力端(エミッタ、ソース)は、前記第1の接続線(W14, P14)を介して前記実装基板(31)の電源端子又は接地端子に接続され、

前記トランジスタ(Q1)の電流入力端(コレクタ、ドレイン)又は電流出力端(エミッタ、ソース)と前記実装基板(31)の電源端子又は接地端子とが第2の接続線(W21, P21)によって接続され、

前記共振回路部(21)は、前記第2の接続線(W21, P21)を前記インダクタンス成分(L21)として、前記第2の接続線(W21, P21)とコンデンサ(C21)とによって形成されたものであってもよい。

【0013】

前記第1の接続線は、前記トランジスタの電流入力端又は電流出力端と前記実装基板の電源端子又は接地端子の間に接続されるボンディングワイヤとパッケージリードによって形成されたものであり、

前記共振回路部のインダクタンス成分は、前記第2の接続線として、前記トランジスタの電流入力端又は電流出力端と前記実装基板の電源端子又は接地端子の間に接続されるボンディングワイヤとパッケージリードによって形成されたものであってもよい。

【0014】

前記第1の接続線は、前記トランジスタの電流入力端又は電流出力端と前記実装基板の電源端子又は接地端子の間に接続されるスルーホールによって形成されたものであり、

10

20

30

40

50

前記共振回路部のインダクタンス成分は、前記第2の接続線として、前記トランジスタの電流入力端又は電流出力端と前記実装基板の電源端子又は接地端子の間に接続されるスルーホールによって形成されたものであってもよい。

【0015】

前記共振回路部のコンデンサは、前記集積回路に内蔵されたものであってもよい。

【0016】

前記共振回路部のコンデンサは、前記実装基板に配置されたものであってもよい。

【発明の効果】

【0017】

本発明によれば、寄生インダクタンス成分のインピーダンスを低減することができる。

10

【発明を実施するための最良の形態】

【0018】

以下、本発明の実施形態に係る交流信号増幅装置を図面を参照して説明する。尚、以下の実施形態では、交流信号増幅装置を高周波増幅回路として説明する。

(実施形態1)

実施形態1に係る高周波増幅回路の構成を図1に示す。

この高周波増幅回路1は、例えば、無線LAN等に備えられたものであり、約5.25GHzの高周波信号を増幅する。高周波増幅回路1は、コンデンサC11と、整合回路部11と、寄生インダクタンス成分L12と、増幅回路部12と、整合回路部13と、寄生インダクタンス成分L14と、共振回路部21と、からなる。

20

【0019】

整合回路部11は、使用周波数帯において、入力された信号の電力が効率良く後段の回路に伝達されるようにインピーダンスを整合させるためのものであり、整合させるインピーダンスは、例えば、50Ωとされる。整合回路部11の一端には、コンデンサC11が接続され、コンデンサC11を介して外部から高周波信号が供給される。

【0020】

寄生インダクタンス成分L12は、ボンディングワイヤ、パッケージリードにより、増幅回路部12の電源端子側に寄生するものである。増幅回路部12は、高周波信号を増幅するものであり、トランジスタQ1と、インピーダンスZ12と、からなる。

【0021】

トランジスタQ1は、バイポーラ形NPNトランジスタであり、ベースに供給された高周波信号を、コレクタ-エミッタ端子間に流れる電流により増幅し、増幅した高周波信号をコレクタ端子から出力する。

30

【0022】

トランジスタQ1のベースは、整合回路部11の他端に接続され、整合回路部11は、トランジスタQ1のベースに高周波信号の信号電流を供給する。

【0023】

電源とトランジスタQ1のコレクタ端との間には、寄生インダクタンス成分L12とインピーダンスZ12とが接続される。インピーダンスZ12は、電流を電圧に変換して入力電圧を増幅するものである。寄生インダクタンス成分L12の一端は、電源に接続され、インピーダンスZ12の一端は、寄生インダクタンス成分L12の他端に接続され、インピーダンスZ12の他端は、トランジスタQ1のコレクタに接続される。

40

【0024】

整合回路部13は、整合回路部11と同様にインピーダンス整合を行うためのものであり、その一端はトランジスタQ1のコレクタに接続され、他端には、コンデンサC13の一端が接続される。

【0025】

この高周波増幅回路1は、IC(Integrated Circuit)チップ化されて、図2に示すような絶縁プリント基板31に実装される。絶縁プリント基板31は、例えば、樹脂によって形成されたものである。

50

## 【 0 0 2 6 】

高周波増幅回路 1 は、パッケージ化された I C チップ 3 3 内に形成され、I C チップ 3 3 のパッケージ 3 2 は、絶縁プリント基板 3 1 上に配置される。

## 【 0 0 2 7 】

トランジスタ Q 1 のエミッタは、I C チップ 3 3 に形成された導電性の配線パターン W R 2 1 に接続される。パッド P d 1 とパッド P d 2 とは、この配線パターン W R 2 1 に接続される。絶縁プリント基板 3 1 には、G N D パターン 3 4 が形成され、G N D パターン 3 4 とパッド P d 1 とは、ボンディングワイヤ W 1 4、導電性のパッケージリード P 1 4 を介して接続される。

## 【 0 0 2 8 】

図 1 に示す寄生インダクタンス成分 L 1 4 は、このボンディングワイヤ W 1 4 とパッケージリード P 1 4 とのインダクタンス成分を示すものであり、トランジスタ Q 1 のエミッタは、寄生インダクタンス成分 L 1 4 を介して G N D パターン 3 4 に接地される。

10

## 【 0 0 2 9 】

共振回路部 2 1 は、寄生インダクタンス成分 L 1 4 のインピーダンスを低減するための回路部であり、コンデンサ C 2 1 とインダクタンス成分 L 2 1 とによって構成される。

## 【 0 0 3 0 】

図 2 に示すボンディングワイヤ W 2 1、パッケージリード P 2 1 は、インダクタンス成分 L 2 1 を形成するために設けられたものであり、ボンディングワイヤ W 2 1 の一端は、パッド P d 2 の端部に接続され、他端はパッケージリード P 2 1 の一端に接続される。パッケージリード P 2 1 の他端は、コンデンサ C 2 1 の一端に接続され、コンデンサ C 2 1 の他端は、G N D パターン 3 4 に接続される。

20

## 【 0 0 3 1 】

次に、高周波増幅回路 1 の利得は、次の数 1 によって表される。

## 【 数 1 】

$$G = \frac{gmZ_L}{1 + gm\omega Lw}$$

但し、

G : 高周波増幅器の利得

g m : 伝達コンダクタンス

$\omega$  : 角周波数

$\omega Lw$  : 寄生インダクタンス成分 L 1 4 による

トランジスタ Q 1 のエミッター-GND (接地導体) 間の  
インダクタンス

$Z_L$  : トランジスタ Q 1 のエミッター-GND (接地導体) 間のインピーダンス

30

## 【 0 0 3 2 】

また、この共振回路部 2 1 の共振周波数  $f_r$  は、次の数 2 によって表される。

【数 2】

$$f_r = \frac{1}{2\pi\sqrt{c(L_a + L_b)}}$$

但し、

$f_r$  : 共振周波数

$c$  : コンデンサ  $C_{12}$  の容量

$L_a$  : インダクタンス成分  $L_{15}$  のインダクタンス

$L_b$  : 寄生インダクタンス成分  $L_{14}$  のインダクタンス

10

インダクタンス成分  $L_{21}$  とコンデンサ  $C_{21}$  の容量  $c$  とは、この数 2 を満たすように設定される。即ち、ボンディングワイヤ  $W_{14}$ 、パッケージリード  $P_{14}$  の寄生インダクタンス成分  $L_{14}$  は、シミュレーション又は実験等で求められる。この結果に基づき、数 2 を満足するように、インダクタンス成分  $L_{21}$  とコンデンサ  $C_{21}$  の容量  $c$  とが設定される。このインダクタンス成分  $L_{21}$  とコンデンサ  $C_{21}$  の容量  $c$  とは、寄生インダクタンス成分  $L_{14}$  と同様、シミュレーション又は実験等で求められる。

20

【0033】

このように定数が設定されると、トランジスタ  $Q_1$  のエミッタと  $GND$  間のインピーダンス  $Z_L$  は無視できる程度に小さくなる。このときの高周波増幅回路 1 の利得  $G$  は、次の数 3 によって表される。

【数 3】

$$G = gmZ_L$$

【0034】

この数 3 を満足するように、インダクタンス成分  $L_{21}$  とコンデンサ  $C_{21}$  の容量  $c$  との定数が設定されることにより、 $gm_{Lw}$  による利得の低下を抑制し、 $NF$  (Noise Figure) の低下を抑制することが可能になる。

30

【0035】

尚、数 2 に示す共振周波数  $f_r$  は、高周波増幅回路 1 の使用周波数の近傍に設定される。即ち、高周波増幅回路 1 の使用周波数を、例えば、 $5.25GHz$  とした場合、共振周波数  $f_r$  は、 $4.0 \sim 5.0GHz$  程度に設定される。このように共振周波数  $f_r$  が設定されることにより、高周波増幅回路 1 への寄生インダクタンス成分  $L_{14}$  の影響を阻止することが可能になる。

【0036】

次に実施形態 1 に係る高周波増幅回路 1 の動作を説明する。

40

整合回路部 11 の他端には、コンデンサ  $C_{11}$  を介して、外部から高周波信号が供給される。整合回路部 11 は、高周波信号に対してインピーダンス整合を行い、この高周波信号をトランジスタ  $Q_1$  のベースに供給する。

【0037】

トランジスタ  $Q_1$  のコレクタには、寄生インダクタンス成分  $L_{12}$ 、インピーダンス  $Z_{12}$  を介して電流が供給され、トランジスタ  $Q_1$  は、ベースに供給された高周波信号を増幅する。増幅した高周波信号は、整合回路部 13、コンデンサ  $C_{13}$  を介して出力される。

【0038】

一方、トランジスタ  $Q_1$  のコレクタに流入したコレクタ電流は、高周波のエミッタ電流

50

としてエミッタから流出し、図 2 に示すパッド P d 1、ボンディングワイヤ W 1 4、パッケージリード P 1 4 を介して、GND パターン 3 4 へと流れる。この高周波電流が流れることにより、トランジスタ Q 1 のエミッタ - GND パターン 3 4 間に寄生インダクタンス成分 L 1 4 が、高周波増幅回路 1 の特性に影響を及ぼす。

【 0 0 3 9 】

しかし、共振回路部 2 1 のインダクタンス成分 L 2 1 とコンデンサ C 2 1 の容量 c とが、数 2 を満たすように設定されているため、トランジスタ Q 1 のエミッタと GND パターン 3 4 間のインピーダンス  $Z_L$  は無視できる程度に小さくなる。このため、寄生インダクタンス成分 L 1 4 によるトランジスタ Q 1 のエミッタ - GND パターン 3 4 間のインピーダンスが低下し、高周波増幅回路 1 の利得 G は、数 3 によって表される値に近づく。

10

【 0 0 4 0 】

このシミュレーション結果を図 3 ~ 図 6 に示す。

図 3 は、コンデンサ C 2 1 の容量  $c = 1 \text{ pF}$  として、インダクタンス成分 L 2 1 のインダクタンス  $L_a = 0.25 \text{ nH}$ 、 $0.5 \text{ nH}$ 、 $1 \text{ nH}$  とした場合の周波数と各利得 G との関係を示す図である。

【 0 0 4 1 】

このように、共振周波数  $f_r$  における本実施形態の利得 G は、他の利得 G よりも大きくなっており、寄生インダクタンス成分 L 1 4 が寄生していない場合と同程度の値を示している。

【 0 0 4 2 】

図 4 は、寄生インダクタンス成分 L 1 4 のインダクタンス  $L_b = 1 \text{ nH}$ 、インダクタンス成分 L 2 1 のインダクタンス  $L_a = 1 \text{ nH}$  として、コンデンサ C 2 1 の容量  $c = 2 \text{ pF}$ 、 $1.5 \text{ pF}$ 、 $1.2 \text{ pF}$ 、 $1.1 \text{ pF}$ 、 $1.0 \text{ pF}$  とした場合の周波数とインピーダンスとの関係を示す図である。

20

【 0 0 4 3 】

このうち、容量  $c = 1.0 \text{ pF}$  とした場合の共振周波数  $f_r$  におけるインピーダンスは、無視できる程度に小さくなっている。このように、共振回路部 2 1 を寄生インダクタンス成分 L 1 4 と並列に接続した場合のインピーダンス低減効果は大きい。

【 0 0 4 4 】

図 5 は、寄生インダクタンス成分 L 1 4 のインダクタンス  $L_b = 1 \text{ nH}$ 、インダクタンス成分 L 2 1 のインダクタンス  $L_a = 1 \text{ nH}$  として、コンデンサ C 2 1 の容量  $c = 2 \text{ pF}$ 、 $1.5 \text{ pF}$ 、 $1.2 \text{ pF}$ 、 $1.1 \text{ pF}$ 、 $1.0 \text{ pF}$  とした場合の周波数と利得 G との関係を示す図である。この図 5 に示すように、特に、容量  $c = 1.0 \text{ pF}$  とした場合の利得 G は、大きい。また、 $c = 1.5 \text{ pF}$  とした場合でも、寄生インダクタンス成分 L 1 4 のインダクタンス  $L_b = 0.25 \text{ nH}$  と同等の利得 G が得られる。

30

【 0 0 4 5 】

図 6 は、寄生インダクタンス成分 L 1 4 のインダクタンス  $L_b = 1 \text{ nH}$ 、インダクタンス成分 L 2 1 のインダクタンス  $L_a = 1 \text{ nH}$  として、コンデンサ C 2 1 の容量  $c = 2 \text{ pF}$ 、 $1.5 \text{ pF}$ 、 $1.2 \text{ pF}$ 、 $1.1 \text{ pF}$ 、 $1.0 \text{ pF}$  とした場合の周波数と雑音指数 NF との関係を示す図である。この図 6 に示すように、雑音指数 NF は、容量  $c$  が小さくなるに従って小さくなり、特に、容量  $c = 1.0 \text{ pF}$  の場合に最も小さくなる。

40

【 0 0 4 6 】

以上説明したように、本実施形態 1 によれば、ボンディングワイヤ W 1 4、パッケージリード P 1 4 による寄生インダクタンス成分 L 1 4 と並列に共振回路部 2 1 を接続するようにした。

従って、寄生インダクタンス成分 L 1 4 のインピーダンスを低減させることができ、雑音指数 NF も低減させることができる。

【 0 0 4 7 】

また、ボンディングワイヤ W 2 1、パッケージリード P 2 1 を、ボンディングワイヤ W 1 4、パッケージリード P 1 4 と並列接続することにより、容易に共振回路部 2 1 のイン

50

ダクタンス成分  $L_{21}$  を形成することができる。

【0048】

(実施形態2)

実施形態2に係る高周波増幅回路は、増幅回路部のトランジスタをバイアスするように構成されたものに共振回路部を備えるようにしたものである。

実施形態2に係る高周波増幅回路1の構成を図7に示す。

実施形態2に係る高周波増幅回路1は、コンデンサ  $C_{20}$  と、増幅回路部12と、寄生インダクタンス成分  $L_{14}$  と、共振回路部21、22と、コンデンサ  $C_{23}$  と、からなる。

【0049】

実施形態2に係る増幅回路部12は、実施形態1のトランジスタ  $Q_1$  の代わりにトランジスタ  $Q_2$  を備える。

【0050】

トランジスタ  $Q_2$  は、実施形態1のトランジスタ  $Q_1$  と同様、NPN形バイポーラトランジスタからなるものである。但し、トランジスタ  $Q_2$  のベースには、バイアス線  $B_s$  を介してバイアス電圧  $V_{bias}$  が印加される。コンデンサ  $C_{20}$  の一端は、トランジスタ  $Q_2$  のベースに接続され、外部から他端に高周波信号が供給される。

【0051】

寄生インダクタンス成分  $L_{14}$  は、実施形態1と同様に、ボンディングワイヤ  $W_{14}$ 、パッケージリード  $P_{14}$  によるものである。

【0052】

共振回路部21は、実施形態1と同様の構成のものである。共振回路部22は、使用周波数の信号以外のノイズの強度を低減するためのものである。例えば、使用周波数を5.25 GHz とすると、共振回路部22は、周波数が約10 GHz 以上である高調波のノイズ強度を低減させるためのものである。

【0053】

共振回路部22は、インダクタンス成分  $L_{22}$  と、コンデンサ  $C_{22}$  と、からなる。共振回路部22のインダクタンス成分  $L_{22}$  は、コンデンサ  $C_{23}$  を介してバイアス線  $B_s$  に接続される。また、インダクタンス成分  $L_{22}$  は、共振回路部21と同様に、ボンディングワイヤ、パッケージリードによって形成される。また、コンデンサ  $C_{22}$  も、共振回路部21のコンデンサ  $C_{21}$  と同様に、絶縁プリント基板31に配置される。

【0054】

尚、共振回路部22のインダクタンス成分  $L_{22}$  とコンデンサ  $C_{22}$  とは、シミュレーション又は実験等の結果に基づいて設定される。

【0055】

以上説明したように、本実施形態2によれば、高周波増幅回路1が増幅回路部12のトランジスタをバイアスする回路ノイズが混入した場合にも、実施形態1と同様に、寄生インダクタンス成分  $L_{14}$  のインピーダンスを低減させることができ、ノイズを除去することができる。

【0056】

尚、本発明を実施するにあたっては、種々の形態が考えられ、上記実施の形態に限られるものではない。

例えば、実施形態1における寄生インダクタンス成分と共振回路部とのインピーダンス回路を、等価なインピーダンス回路に置き換えることもできる。

【0057】

図8(a)に示すインピーダンス回路と図8(b)に示すようなインピーダンス回路とは等価である。図8(a)に示すインピーダンス回路は、図8(c)に示す実施形態1の寄生インダクタンス成分  $L_{14}$  と共振回路部21との並列回路に対応するものである。従って、この図8(c)に示す回路を図8(d)に示す回路に変形することも可能である。

【0058】

10

20

30

40

50

図 8 ( d ) に示すインピーダンス回路は、寄生インダクタンス成分  $L_{32}$  と共振回路部 21 とからなる。寄生インダクタンス成分  $L_{32}$  は、実施形態 1 と同様、ボンディングワイヤ、パッケージリードのインダクタンス成分である。

【 0 0 5 9 】

さらに、図 8 ( c ) に示す回路を、図 8 ( f ) に示すようなインピーダンス回路に変形することも可能である。図 8 ( f ) に示すインピーダンス回路は、寄生インダクタンス成分  $L_{41}$  と、抵抗  $R_{40}$  と、共振回路部 21 と、によって構成される。

【 0 0 6 0 】

共振回路部 21 は、コンデンサ  $C_{41}$  ,  $C_{42}$  と、インダクタンス成分  $L_{42}$  と、からなる。このように、図 8 ( c ) に示すインピーダンス回路と等価な回路を構成することができ、この場合でも寄生インダクタンス成分  $L_{31}$  ,  $L_{41}$  のインピーダンス、雑音指数  $NF$  を低減することができる。

10

【 0 0 6 1 】

また、図 9 に示すように、共振回路部 21 のコンデンサ  $C_{21}$  を IC チップ 33 に内蔵することもできる。この場合、IC チップ 33 に 2 つのパッドが形成され、パッケージ内 GND に接続される。そして、ボンディングワイヤ  $W_{14}$  ,  $W_{21}$  によって、パッケージ内 GND に接続される。このボンディングワイヤ  $W_{14}$ 、IC 内配線によって、寄生インダクタンス成分  $L_{14}$  がトランジスタ  $Q_1$  のエミッタ - GND 間に寄生する。

【 0 0 6 2 】

また、図 10 に示すように、共振回路部 21 のコンデンサ  $C_{21}$  を IC チップ 33 の外部に配置することもできる。図 10 に示す例では、トランジスタ  $Q_1$  のエミッタと GND 端子とがボンディングワイヤ  $W_{14}$ 、スルーホール  $H_{14}$  で絶縁プリント基板 31 の底面部のリード  $R_{d14}$  に接続されている。このボンディングワイヤ  $W_{14}$ 、スルーホール  $H_{14}$ 、リード  $R_{d14}$  により、寄生インダクタンス成分  $L_{14}$  がトランジスタ  $Q_1$  のエミッタ - GND 間に寄生する。

20

【 0 0 6 3 】

スルーホール  $H_{14}$  は、絶縁プリント基板 31 の表面と裏面とを接続するためのものであり、その孔内面には、金属のような導体が形成される。そして、スルーホール  $H_{14}$  の底面部は、接地導体等に接続される。

【 0 0 6 4 】

この場合、コンデンサ  $C_{21}$  の一方の端部  $C_{21-1}$  は、半田  $H_{d21-1}$  を介して、絶縁プリント基板 31 表面の配線パターン  $P_{21-1}$  に接続される。もう一方の端部  $C_{21-2}$  は、半田  $H_{d21-2}$ 、スルーホール  $H_{21}$  を介して、絶縁プリント基板 31 の底面部のリード  $R_{d21}$  に接続される。このボンディングワイヤ 21、スルーホール  $H_{21}$ 、リード  $R_{d21}$  によってインダクタンス成分  $L_{21}$  が形成され、このインダクタンス成分  $L_{21}$  とコンデンサ  $C_{21}$  とによって共振回路部 21 が形成される。

30

【 0 0 6 5 】

また、図 11 に示すように、IC チップ 33 にスルーホール  $H_{14}$  が形成されている場合がある。この場合、IC 内配線とスルーホール  $H_{14}$  とにより、寄生インダクタンス成分  $L_{14}$  がトランジスタ  $Q_1$  のエミッタ - GND 間に寄生する。IC チップ 33 には、共振回路部 21 のコンデンサ  $C_{21}$  が内蔵され、スルーホール  $H_{21}$  が形成される。インダクタンス成分  $L_{21}$  は、この IC 内配線とスルーホール  $H_{21}$  とによるものであり、このインダクタンス成分  $L_{21}$  とコンデンサ  $C_{21}$  とによって共振回路部 21 が形成される。

40

【 0 0 6 6 】

また、図 12 に示すように、リード  $R_{d14}$  ,  $R_{d21}$  の代わりに半田によって GND が形成される場合もある。この場合、IC チップ 33 に 2 つのパッドが形成される。トランジスタ  $Q_1$  のエミッタとスルーホール  $H_{14}$  とは、ボンディングワイヤ  $W_{14}$  を介して接続される。コンデンサ  $C_{21}$  の一端は、トランジスタ  $Q_1$  のエミッタに接続され、他端は、ボンディングワイヤ 21 を介してスルーホール  $H_{21}$  に接続される。また、スルーホール  $H_{14}$  ,  $H_{21}$  の底面部は、それぞれ、半田に接続される。

50

## 【0067】

ボンディングワイヤW14、スルーホールH14により寄生インダクタンス成分L14がトランジスタQ1のエミッタ-GND間に寄生する。また、ボンディングワイヤW21とスルーホールH21、IC内配線によって、インダクタンス成分L21が形成され、このインダクタンス成分L21とコンデンサC21とによって共振回路部21が形成される。

## 【0068】

また、図13に示すように、コンデンサC21がICチップ33に内蔵され、この場合でもスルーホールH14、H21により絶縁プリント基板裏面の接地導体に接続が行われる。

## 【0069】

この場合も、ボンディングワイヤW14、スルーホールH14により寄生インダクタンス成分L14がトランジスタQ1のエミッタ-GND間に寄生し、ボンディングワイヤW21とスルーホールH21によって、インダクタンス成分L21が形成される。そして、このインダクタンス成分L21とコンデンサC21とによって共振回路部21が形成される。

## 【0070】

また、例えば、トランジスタQ1、Q2は、NPN形バイポーラトランジスタでなくてもよく、例えば、PNP形バイポーラトランジスタでもよく、また、FETであってもよい。トランジスタQ1、Q2にPNP形バイポーラトランジスタを用いた場合、その電流出力端は、コレクタとなり、FETを用いた場合、その電流出力端は、ソース又はドレインとなる。

## 【0071】

インダクタンス成分L21は、ボンディングワイヤ、パッケージリード、スルーホールに限られるものではない。例えば、インダクタンス成分L21は、IC内蔵のインダクタ、外部に取り付けたチップインダクタ、プリント基板上のパターンで作成されたものであってもよい。

## 【0072】

また、回路形式もエミッタ接地に限定されるものではなく、ベース、コレクタ接地等の場合にも、上記実施形態は適用可能である。

## 【0073】

上記実施形態では、交流信号増幅装置を高周波増幅回路として説明した。しかし、交流信号増幅装置は、高周波増幅回路に限られるものではない。また、使用周波数も5.25GHzに限られるものではない。

## 【0074】

例えば、携帯電話では、使用周波数が800MHz~2.1GHzであり、携帯電話の高周波増幅回路としての適用も可能である。この場合においても、数2に示す共振周波数 $f_r$ は、この携帯電話の使用周波数近傍に設定される。

## 【0075】

上記実施形態では、寄生インダクタンス成分がトランジスタQ1、Q2のエミッタ-GND端子間に寄生するものとして説明した。しかし、寄生インダクタンス成分の寄生箇所は、これに限られるものではなく、例えば、電源端子のライン等にも寄生し、この場合でも上記実施形態は適用可能である。

## 【図面の簡単な説明】

## 【0076】

【図1】本発明の実施形態1に係る高周波増幅回路の構成を示す回路図である。

【図2】図1に示す回路素子が実装された絶縁プリント基板を示す図である。

【図3】図1、2に示す高周波増幅回路の特性と、寄生のインダクタンス成分を変化させた場合の周波数と利得とのシミュレーション結果を示す図である。

【図4】図1、2に示す高周波増幅回路の特性として、共振回路部の容量を変化させた場

合の周波数とインピーダンスとのシミュレーション結果を示す図である。

【図 5】図 1, 2 に示す高周波増幅回路の特性として、共振回路部の容量を変化させた場合の周波数と利得とのシミュレーション結果を示す図である。

【図 6】図 1, 2 に示す高周波増幅回路の特性として、共振回路部の容量を変化させた場合の周波数と雑音指数とのシミュレーション結果を示す図である。

【図 7】本発明の実施形態 2 に係る高周波増幅回路の構成を示す回路図である。

【図 8】図 1, 2 に示す高周波増幅回路の共振回路部の別の形態を示す図である。

【図 9】高周波増幅回路の実装例として、共振回路部のコンデンサが IC チップに内蔵された例を示す図である。

【図 10】高周波増幅回路の実装例として、共振回路部のコンデンサが IC チップの外に配置され、パッケージの裏面にリードが配置された例を示す図である。 10

【図 11】高周波増幅回路の実装例として、プレートパッケージ内に形成され、共振回路部のコンデンサが IC チップに内蔵され、インダクタンス成分がスルーホールによって形成された例を示す図である。

【図 12】高周波増幅回路の実装例として、半田による GND がパッケージの裏面に形成され、共振回路部のコンデンサが IC チップの外に配置され、インダクタンス成分がスルーホールによって形成された例を示す図である。

【図 13】高周波増幅回路の実装例として、半田による GND がパッケージの裏面に形成され、共振回路部のコンデンサが IC チップに内蔵され、インダクタンス成分がスルーホールによって形成された例を示す図である。 20

【図 14】従来の高周波増幅回路に備えられたトランジスタと寄生インダクタンス成分とを示す図である。

【図 15】従来の高周波増幅回路が実装された絶縁プリント基板を示す図である。

【符号の説明】

【0077】

1 高周波増幅回路

1 2 増幅回路部

2 1, 2 2 共振回路部

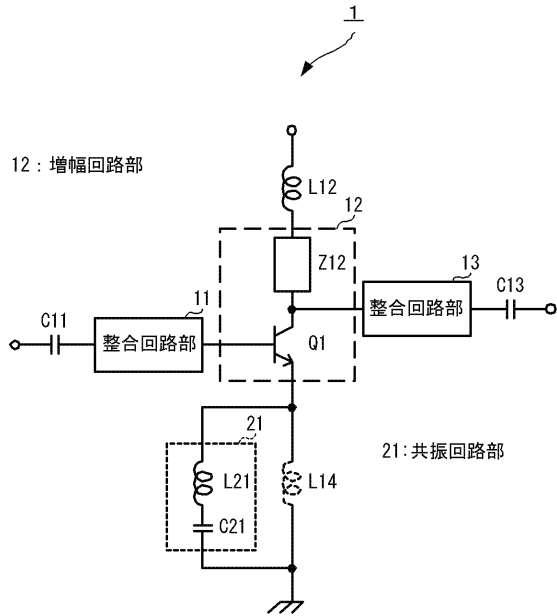
Q 1, Q 2 トランジスタ

L 1 4 寄生インダクタンス成分

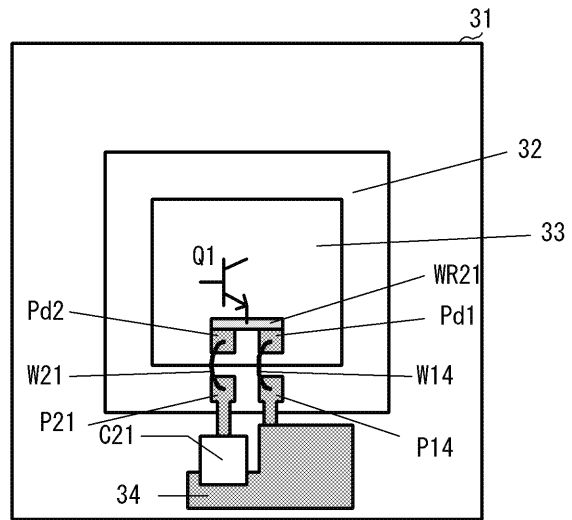
L 2 1, L 2 2, L 3 2, L 4 2 インダクタンス成分

C 2 1, C 2 2, C 3 1, C 4 1, C 4 2 コンデンサ

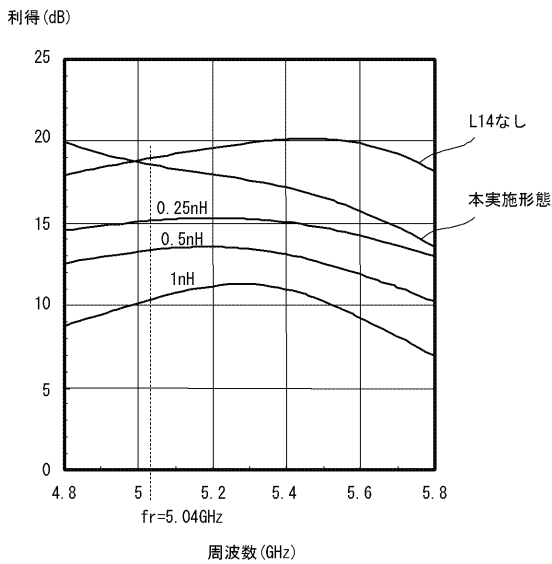
【 図 1 】



【 図 2 】



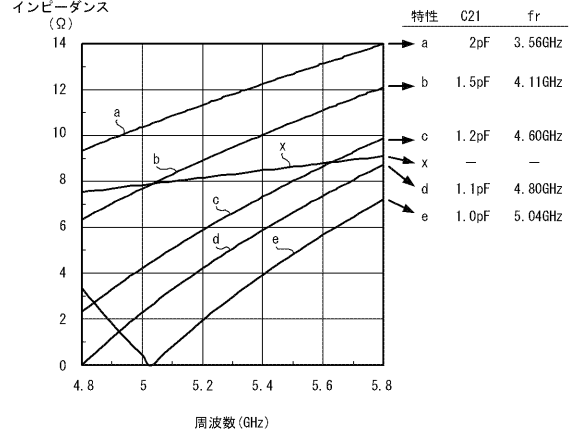
【 図 3 】



但し、

L14のインダクタンス : Lb=1nH  
C21の容量 : c=1pF

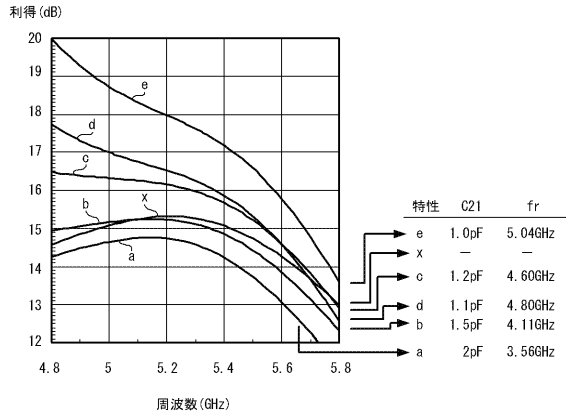
【 図 4 】



但し、

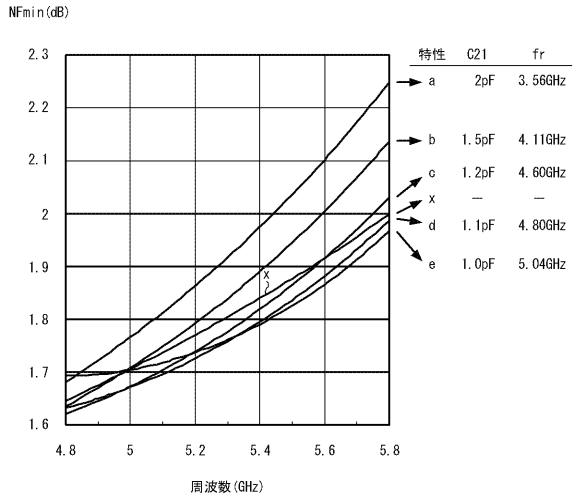
L14のインダクタンス : Lb=1nH  
L21のインダクタンス : La=1nH

【 図 5 】



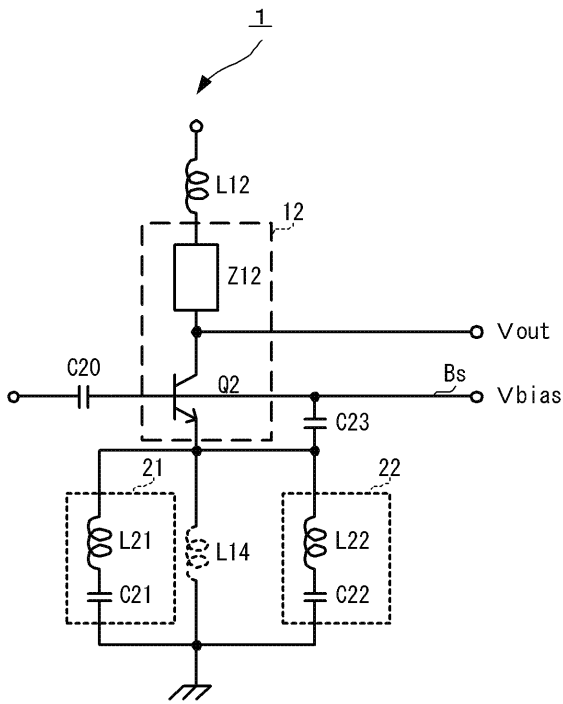
但し、  
L14のインダクタンス : Lb=1nH  
L21のインダクタンス : La=1nH

【 図 6 】

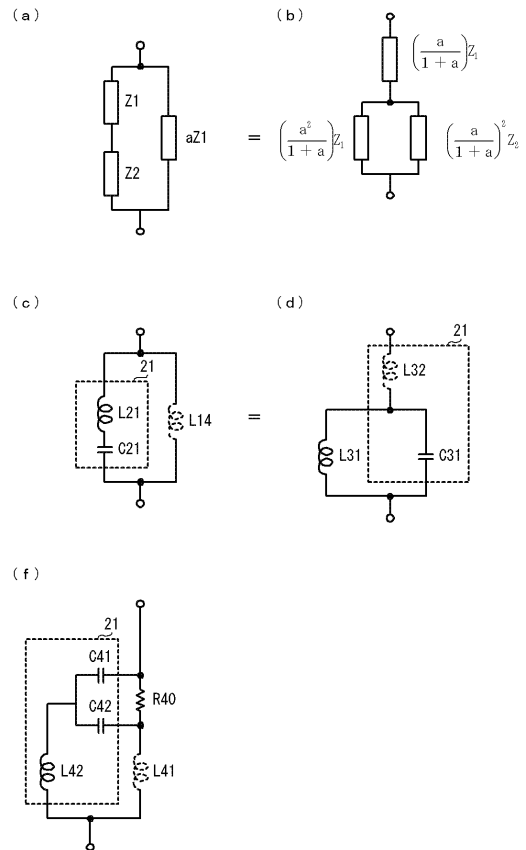


但し、  
L14のインダクタンス : Lb=1nH  
L21のインダクタンス : La=1nH

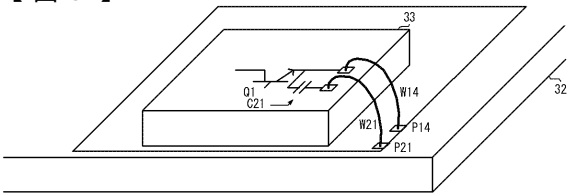
【 図 7 】



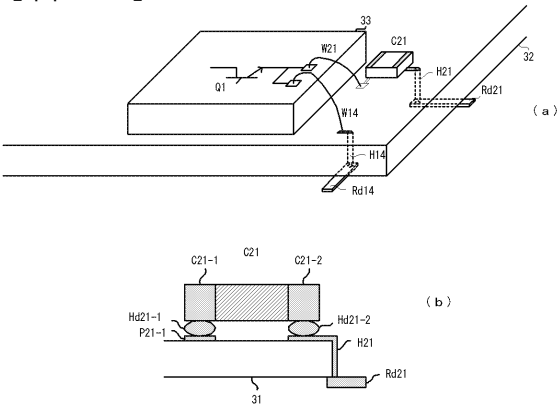
【 図 8 】



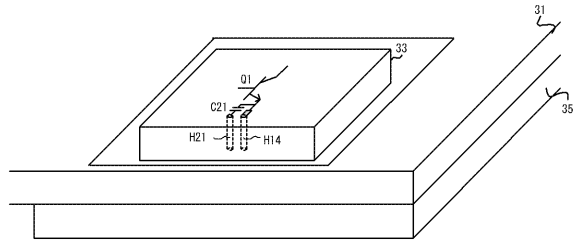
【 図 9 】



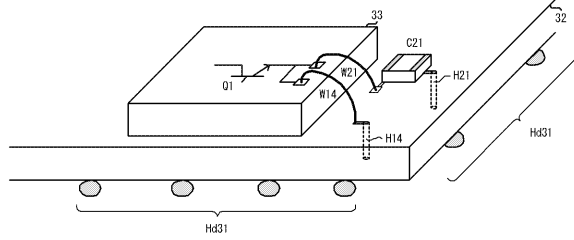
【 図 10 】



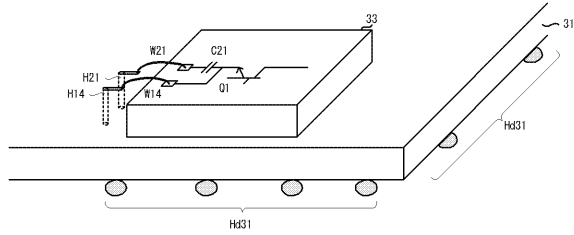
【 図 11 】



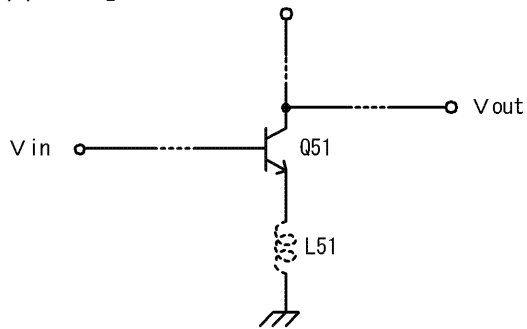
【 図 12 】



【 図 13 】



【 図 14 】



【 図 15 】

