

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5193003号
(P5193003)

(45) 発行日 平成25年5月8日(2013.5.8)

(24) 登録日 平成25年2月8日(2013.2.8)

(51) Int.Cl. F I
H O 1 L 33/00 (2010.01) H O 1 L 33/00 J

請求項の数 9 (全 18 頁)

(21) 出願番号	特願2008-307341 (P2008-307341)	(73) 特許権者	000005049
(22) 出願日	平成20年12月2日 (2008.12.2)		シャープ株式会社
(65) 公開番号	特開2010-135379 (P2010-135379A)		大阪府大阪市阿倍野区長池町2番2号
(43) 公開日	平成22年6月17日 (2010.6.17)	(74) 代理人	100114476
審査請求日	平成23年2月23日 (2011.2.23)		弁理士 政木 良文
		(72) 発明者	藤原 誠
			大阪府大阪市阿倍野区長池町2番2号
			シャープ株式会社内
		審査官	金高 敏康

最終頁に続く

(54) 【発明の名称】 LED駆動装置及びLED駆動制御方法

(57) 【特許請求の範囲】

【請求項1】

所定数のLEDを直列接続してなるLED列と、前記LED列を定電流駆動する定電流駆動回路と、定電圧を生成し前記定電流駆動回路に対し参照電圧として出力する参照電圧生成回路と、を備えたLED駆動回路であって、

前記定電流駆動回路が、

ドレイン端子が前記LED列のカソード端子側端部に接続された駆動トランジスタと、ゲート端子に複数の第1電流制御信号の1つが、ソース端子に接地電圧が夫々入力され、ドレイン端子が前記駆動トランジスタのソース端子に接続された複数の電流制御トランジスタと、

複数の前記第1電流制御信号を切り替え、オン状態にある前記電流制御トランジスタの数を切り替えて前記LED列の電流量を制御する電流制御回路と、

前記電流制御トランジスタのドレイン端子の電圧を帰還信号とし、前記帰還信号の電圧値の変動を抑制するように、前記帰還信号の電圧値と前記参照電圧の差分電圧を増幅して前記駆動トランジスタのゲート端子のゲート電圧として出力することで、前記駆動トランジスタの電流駆動能力を前記電流制御回路の制御する電流量に応じて変化するように制御する駆動トランジスタ制御回路と、を備えることを特徴とするLED駆動装置。

【請求項2】

前記駆動トランジスタ制御回路は、所定のPWM制御信号に応じて、前記駆動トランジスタのゲート電圧をパルス駆動することを特徴とする請求項1に記載のLED駆動装置。

【請求項 3】

前記参照電圧生成回路が、
ソース端子に所定の正電圧が入力され、ゲート端子とドレイン端子が接続された P 型 MOS トランジスタで構成された第 1 トランジスタと、
前記第 1 トランジスタに定電流を供給する定電流供給回路と、
ゲート端子が前記第 1 トランジスタのゲート端子及びドレイン端子に接続され、ソース端子に前記正電圧が入力され、ドレイン端子の電圧を前記参照電圧として前記定電流駆動回路に出力する P 型 MOS トランジスタで構成される第 2 トランジスタと、ゲート端子に所定の正電圧が、ソース端子に接地電圧が夫々入力され、ドレイン端子が前記第 2 トランジスタのドレイン端子に接続された N 型 MOS トランジスタで構成される電流生成用トランジスタとを備えて構成される参照電圧出力部と、を備えて構成されることを特徴とする請求項 1 ~ 3 の何れか 1 項に記載の LED 駆動装置。

10

【請求項 4】

前記 LED 列を複数備える場合に、前記 LED 列毎に各別に、前記定電流駆動回路を備え、
前記参照電圧生成回路が、前記定電流駆動回路毎に各別に前記参照電圧出力部を備えることを特徴とする請求項 3 に記載の LED 駆動装置。

【請求項 5】

前記定電流駆動回路の前記電流制御トランジスタが N 型 MOS トランジスタで構成され、
前記定電流駆動回路別に、前記電流制御トランジスタの物理レイアウト形状と、前記定電流駆動回路に対応する前記参照電圧生成回路の前記参照電圧出力部を構成する前記電流生成用トランジスタの物理レイアウト形状が同じ形状に設定され、対応する前記電流制御トランジスタと前記電流生成用トランジスタが互いに近接配置されていることを特徴とする請求項 3 または 4 に記載の LED 駆動装置。

20

【請求項 6】

前記定電流供給回路が、
ドレイン端子が前記第 1 トランジスタのドレイン端子に接続された第 3 トランジスタと、
第 1 入力端子が所定の定電圧源に、第 2 入力端子が前記第 3 トランジスタのソース端子に、出力端子が前記第 3 トランジスタのゲート端子に夫々接続された定電流生成用オペアンプ回路と、
ゲート端子に複数の第 2 電流制御信号の 1 つが、ソース端子に接地電圧が夫々入力され、ドレイン端子が前記第 3 トランジスタのソース端子に接続された 1 または複数の電流調整用トランジスタと、を備えて構成されることを特徴とする請求項 3 ~ 5 の何れか 1 項に記載の LED 駆動装置。

30

【請求項 7】

前記参照電圧生成回路を構成する前記電流生成用トランジスタが N 型 MOS トランジスタで構成され、
前記参照電圧生成回路の前記定電流供給回路を構成する前記電流調整用トランジスタが N 型 MOS トランジスタで構成され、
前記電流調整用トランジスタの物理レイアウト形状と前記電流生成用トランジスタの物理レイアウト形状が同じ形状に設定されていることを特徴とする請求項 6 に記載の LED 駆動装置。

40

【請求項 8】

前記駆動トランジスタ制御回路が、
第 1 入力端子に前記参照電圧が入力され、出力端子が前記駆動トランジスタのゲート端子に接続された駆動制御用オペアンプ回路と、
前記駆動制御用オペアンプ回路のオフセット電圧を記憶し、前記帰還信号の電圧値を前記オフセット電圧に基づいて電圧調整し、前記駆動制御用オペアンプ回路の第 2 入力端子

50

に電圧調整した前記帰還信号を出力するオフセット電圧制御回路と、

一端が前記駆動制御用オペアンプ回路の第1入力端子に、他端が前記オフセット電圧制御回路の入力端子に夫々接続された第1スイッチ回路と、

一端が前記駆動制御用オペアンプ回路の第2入力端子に、他端が前記駆動制御用オペアンプ回路の出力端子に夫々接続された第2スイッチ回路と、

一端が前記駆動トランジスタのゲート端子に、他端が前記駆動制御用オペアンプ回路の出力端子に夫々接続された第3スイッチ回路と、

一端が前記電流制御トランジスタのドレイン端子に、他端が前記オフセット電圧制御回路の入力端子に夫々接続された第4スイッチ回路と、を備え、

前記オフセット電圧制御回路が、一端が前記駆動制御用オペアンプ回路の第2入力端子に、他端が前記第1スイッチ回路の他端及び前記第4スイッチ回路の他端に夫々接続された容量素子を備えることを特徴とする請求項1～7の何れか1項に記載のLED駆動装置

10

【請求項9】

請求項8に記載のLED駆動装置におけるLED駆動制御方法であって、

前記電流制御回路が、所定数の前記電流制御トランジスタがオン状態となるように前記第1電流制御信号を制御する電流制御工程と、

前記第1スイッチ回路及び前記第2スイッチ回路をオン状態に、前記第3スイッチ回路及び前記第4スイッチ回路をオフ状態に夫々設定し、前記容量素子に前記駆動制御用オペアンプ回路の前記オフセット電圧を記憶するオフセット電圧設定工程と、

20

前記オフセット電圧設定工程の実行後、前記第1スイッチ回路及び前記第2スイッチ回路をオフ状態に、前記第3スイッチ回路及び前記第4スイッチ回路をオン状態に夫々設定し、前記LED列の電流値を制御するLED電流制御工程と、を実行することを特徴とするLED駆動制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、LED駆動装置、特に、LEDを駆動する駆動電流の電流調整を行う回路を備えるLED駆動装置及びLED駆動制御方法に関する。

【背景技術】

30

【0002】

LED(Light Emitting Diode、発光ダイオード)、特に、白色LEDは、例えば、リチウムイオン電池を電源とする携帯電話機のディスプレイ用のバックライトや、小型PCのディスプレイ用のバックライトとして用いられている。

【0003】

ディスプレイ用のバックライト等の用途で用いられるLED駆動装置は、通常、所定数のLEDを直列接続したLED列と、設定された輝度値に応じてLED列を定電流駆動する定電流駆動回路と、定電圧を生成し定電流駆動回路に対し参照電圧として出力する参照電圧生成回路を備えて構成されている。

【0004】

40

従来のLED駆動装置としては、例えば、図9に示すように、所定数のLEDを直列接続してなるLED列と、LED列を定電流駆動する定電流駆動回路と、定電流駆動回路で電流調整に用いる参照電圧を生成する参照電圧生成回路と、を備えたLED駆動装置であって、参照電圧生成回路において抵抗DAC回路により参照電圧の電圧値を調整することにより、LED列を駆動する駆動電流を調整するLED駆動装置がある(例えば、特許文献1参照)。

【0005】

ここで、図9は、上記特許文献1に記載のLED駆動装置の概略構成例を示している。LED駆動装置100は、図9に示すように、所定数のLEDを直列接続してなるLED列LBと、LED列LBを定電流駆動する定電流駆動回路120と、定電流駆動回路12

50

0で電流調整に用いる参照電圧 V_{r1}' を生成する参照電圧生成回路130と、を備えている。

【0006】

定電流駆動回路120は、ドレイン端子がLED列LBのカソード端子側端部に接続された駆動トランジスタQ151と、一端が駆動トランジスタQ151のソース端子に接続され、他端に接地電圧が入力された抵抗素子R131からなる第1トランジスタ・抵抗列と、ドレイン端子がLED列LBのカソード端子側端部に接続された駆動トランジスタQ152と、一端が駆動トランジスタQ152のソース端子に接続され、他端に接地電圧が入力された抵抗素子R132からなる第2トランジスタ・抵抗列と、LED列LBを定電流駆動する第1トランジスタ・抵抗列及び第2トランジスタ・抵抗列を切り替える選択回路121、122と、駆動トランジスタQ151と抵抗素子R131の接続点の電圧信号、または、駆動トランジスタQ152と抵抗素子R132の接続点の電圧信号の内、選択回路121、122によって選択されたトランジスタ・抵抗列の電圧信号を帰還信号 V_{Mw}' とし、帰還信号 V_{Mw}' とフィルタ回路を介して入力される参照電圧 V_{r1}' の差分電圧を増幅して、選択されたトランジスタ・抵抗列を構成する駆動トランジスタのゲート端子のゲート電圧を制御するオペアンプ回路123を備えて構成されている。

10

【0007】

尚、第1トランジスタ・抵抗列は、LED列LBを駆動する駆動電流の電流量が比較的大きい場合(2~20mA)に用いられ、駆動トランジスタQ151のオン抵抗(5~15 Ω)及び抵抗素子R131(5~10 Ω)の抵抗値は比較的低い値に設定されている。また、第2トランジスタ・抵抗列は、LED列LBを駆動する駆動電流の電流量が微少である場合(0.2~2mA)に用いられ、駆動トランジスタQ152のオン抵抗(50~150 Ω)及び抵抗素子R132の抵抗値(50~100 Ω)は、大きい値に設定されている。

20

【0008】

参照電圧生成回路130は、トランジスタQ11及びQ12で構成されるカレントミラー回路CMに定電流を供給する定電流供給回路131と、定電流供給回路131からカレントミラー回路CMを介して供給される定電流を用いて参照信号 V_{r1}' を生成する抵抗DAC回路132とフィルタ回路133を備えて構成されている。抵抗DAC回路132は、調光用パルス信号 V_{DIM} に基づいて抵抗値を調整することにより、参照電圧 V_{r1}' の電圧値を調整する。

30

【0009】

尚、上記特許文献1に記載のLED駆動装置100では、定電流駆動回路120が、駆動トランジスタQ151、Q152のゲート電圧の生成にオペアンプ回路123を用いており、駆動電流が微少電流に設定される場合には、オペアンプ回路123のオフセット電圧の影響が大きくなる。このため、駆動能力及び抵抗値の異なるトランジスタ・抵抗列を複数備え、LED列LBを駆動する駆動電流の電流量に応じて切り替えることにより、オペアンプ回路123のオフセット電圧の影響を低減している。

【0010】

【特許文献1】特開2007-299827号公報

40

【発明の開示】

【発明が解決しようとする課題】

【0011】

しかしながら、上記特許文献1に記載のLED駆動装置100では、参照電圧生成回路130が抵抗DAC回路132により参照電圧 V_{r1}' の値を切り替えてLED列LBの駆動電流を切り替える構成であることから、抵抗DAC回路132を構成するために抵抗素子が必要となる。抵抗素子は、一般的に、製造時の形状ばらつきの誤差を小さくするため、他の素子と比べて回路面積が大きい。特に、LED駆動装置100では、カレントミラー回路CMから供給される電流量が数 μ Aであるのに対し、カレントミラー回路CMを構成するトランジスタQ2のソース端子に印加される電圧は数Vであり、抵抗値が大きく

50

回路面積の大きい抵抗素子が必要となる。このため、LED駆動装置100の回路面積の低減を十分に図ることが困難であるという問題があった。

【0012】

また、上記特許文献1に記載のLED駆動装置100では、トランジスタ・抵抗列を複数備える構成であることから、回路面積の低減がより困難であるという問題があった。トランジスタ・抵抗列を構成する駆動トランジスタは、比較的大きい駆動能力が必要とされることから、回路面積が大きいトランジスタを用いる必要がある。即ち、回路面積が大きい駆動トランジスタと回路面積の大きい抵抗素子で構成されるトランジスタ・抵抗列を複数備えることで、LED駆動装置100は、回路面積の増大を抑制することが困難であるという問題があった。

10

【0013】

本発明は上記の問題に鑑みてなされたものであり、その目的は、LEDを駆動する駆動電流の調整精度を低下させることなく、簡単な構成で、回路面積を低減可能なLED駆動装置を提供する点にある。

【課題を解決するための手段】

【0014】

上記目的を達成するための本発明に係るLED駆動装置は、所定数のLEDを直列接続してなるLED列と、前記LED列を定電流駆動する定電流駆動回路と、定電圧を生成し前記定電流駆動回路に対し参照電圧として出力する参照電圧生成回路と、を備えたLED駆動回路であって、前記定電流駆動回路が、ドレイン端子が前記LED列のカソード端子側端部に接続された駆動トランジスタと、ゲート端子に複数の第1電流制御信号の1つが、ソース端子に接地電圧が夫々入力され、ドレイン端子が前記駆動トランジスタのソース端子に接続された複数の電流制御トランジスタと、複数の前記第1電流制御信号を切り替え、オン状態にある前記電流制御トランジスタの数を切り替えて前記LED列の電流量を制御する電流制御回路と、前記電流制御トランジスタのドレイン端子の電圧を帰還信号とし、前記帰還信号の電圧値の変動を抑制するように、前記帰還信号の電圧値と前記参照電圧の差分電圧を増幅して前記駆動トランジスタのゲート端子のゲート電圧として出力することで、前記駆動トランジスタの電流駆動能力を前記電流制御回路の制御する電流量に応じて変化するように制御する駆動トランジスタ制御回路と、を備えることを第1の特徴とする。

20

30

【0015】

上記特徴の本発明に係るLED駆動装置は、前記駆動トランジスタ制御回路は、所定のPWM制御信号に応じて、前記駆動トランジスタのゲート電圧をパルス駆動することを第2の特徴とする。

【0016】

上記何れかの特徴の本発明に係るLED駆動装置は、前記参照電圧生成回路が、ソース端子に所定の正電圧が入力され、ゲート端子とドレイン端子が接続されたP型MOSトランジスタで構成された第1トランジスタと、前記第1トランジスタに定電流を供給する定電流供給回路と、ゲート端子が前記第1トランジスタのゲート端子及びドレイン端子に接続され、ソース端子に前記正電圧が入力され、ドレイン端子の電圧を前記参照電圧として前記定電流駆動回路に出力するP型MOSトランジスタで構成される第2トランジスタと、ゲート端子に所定の正電圧が、ソース端子に接地電圧が夫々入力され、ドレイン端子が前記第2トランジスタのドレイン端子に接続されたN型MOSトランジスタで構成される電流生成用トランジスタとを備えて構成される参照電圧出力部と、を備えて構成されることを第3の特徴とする。

40

【0017】

上記特徴の本発明に係るLED駆動装置は、前記LED列を複数備える場合に、前記LED列毎に各別に、前記定電流駆動回路を備え、前記参照電圧生成回路が、前記定電流駆動回路毎に各別に前記参照電圧出力部を備えることを第4の特徴とする。

【0018】

50

上記第3または第4の特徴の本発明に係るLED駆動装置は、前記定電流駆動回路の前記電流制御トランジスタがN型MOSトランジスタで構成され、前記定電流駆動回路別に、前記電流制御トランジスタの物理レイアウト形状と、前記定電流駆動回路に対応する前記参照電圧生成回路の前記参照電圧出力部を構成する前記電流生成用トランジスタの物理レイアウト形状が同じ形状に設定され、対応する前記電流制御トランジスタと前記電流生成用トランジスタが互いに近接配置されていることを第5の特徴とする。

【0019】

上記第3～第5の特徴の本発明に係るLED駆動装置は、前記定電流供給回路が、ドレイン端子が前記第1トランジスタのドレイン端子に接続された第3トランジスタと、第1入力端子が所定の定電圧源に、第2入力端子が前記第3トランジスタのソース端子に、出力端子が前記第3トランジスタのゲート端子に夫々接続された定電流生成用オペアンプ回路と、ゲート端子に複数の第2電流制御信号の1つが、ソース端子に接地電圧が夫々入力され、ドレイン端子が前記第3トランジスタのソース端子に接続された1または複数の電流調整用トランジスタと、を備えて構成されることを第6の特徴とする。

10

【0020】

上記特徴の本発明に係るLED駆動装置は、前記参照電圧生成回路を構成する前記電流生成用トランジスタがN型MOSトランジスタで構成され、前記参照電圧生成回路の前記定電流供給回路を構成する前記電流調整用トランジスタがN型MOSトランジスタで構成され、前記電流調整用トランジスタの物理レイアウト形状と前記電流生成用トランジスタの物理レイアウト形状が同じ形状に設定されていることを第7の特徴とする。

20

【0021】

上記何れかの特徴の本発明に係るLED駆動装置は、前記駆動トランジスタ制御回路が、第1入力端子に前記参照電圧が入力され、出力端子が前記駆動トランジスタのゲート端子に接続された駆動制御用オペアンプ回路と、前記駆動制御用オペアンプ回路のオフセット電圧を記憶し、前記帰還信号の電圧値を前記オフセット電圧に基づいて電圧調整し、前記駆動制御用オペアンプ回路の第2入力端子に電圧調整した前記帰還信号を出力するオフセット電圧制御回路と、一端が前記駆動制御用オペアンプ回路の第1入力端子に、他端が前記オフセット電圧制御回路の入力端子に夫々接続された第1スイッチ回路と、一端が前記駆動制御用オペアンプ回路の第2入力端子に、他端が前記駆動制御用オペアンプ回路の出力端子に夫々接続された第2スイッチ回路と、一端が前記駆動トランジスタのゲート端子に、他端が前記駆動制御用オペアンプ回路の出力端子に夫々接続された第3スイッチ回路と、一端が前記電流制御トランジスタのドレイン端子に、他端が前記オフセット電圧制御回路の入力端子に夫々接続された第4スイッチ回路と、を備え、前記オフセット電圧制御回路が、一端が前記駆動制御用オペアンプ回路の第2入力端子に、他端が前記第1スイッチ回路の他端及び前記第4スイッチ回路の他端に夫々接続された容量素子を備えることを第8の特徴とする。

30

【0022】

上記目的を達成するための本発明に係るLED駆動制御方法は、上記第8の特徴のLED駆動装置におけるLED駆動制御方法であって、前記電流制御回路が、所定数の前記電流制御トランジスタがオン状態となるように前記第1電流制御信号を制御する電流制御工程と、前記第1スイッチ回路及び前記第2スイッチ回路をオン状態に、前記第3スイッチ回路及び前記第4スイッチ回路をオフ状態に夫々設定し、前記容量素子に前記駆動制御用オペアンプ回路の前記オフセット電圧を記憶するオフセット電圧設定工程と、前記オフセット電圧設定工程の実行後、前記第1スイッチ回路及び前記第2スイッチ回路をオフ状態に、前記第3スイッチ回路及び前記第4スイッチ回路をオン状態に夫々設定し、前記LED列の電流値を制御するLED電流制御工程と、を実行することを特徴とする。

40

【発明の効果】

【0023】

上記特徴のLED駆動装置によれば、定電流駆動回路が、駆動トランジスタと複数の電流制御トランジスタを備え、電流制御トランジスタの個数を切り替えることでLED列の

50

電流量を切り替えるように構成されているので、定電流駆動回路において比較的大きな回路面積を必要とする抵抗素子を用いる必要がなく、回路面積の低減を図ることが可能になる。尚、電流制御トランジスタは、駆動トランジスタのように大きな回路面積を必要としないため、複数の電流制御トランジスタを用いても、回路面積の増大を抑制可能である。

【 0 0 2 4 】

更に、上記特徴のLED駆動装置によれば、定電流駆動回路の駆動トランジスタ制御回路が、帰還信号の電圧値の変動を抑制するように動作するので、オン状態にある電流制御トランジスタの個数に拘わらず、通常動作時における帰還信号の電圧値はほぼ一定値となる。即ち、上記特徴のLED駆動装置によれば、帰還信号の電圧変動を抑制できるので、電流制御トランジスタを非飽和領域で動作させた場合でも、LED列の駆動電流の変更に伴う帰還信号の電圧変動により電圧制御トランジスタの電流特性が変動して、LED列の駆動電流の調整精度が低下するのを防止できる。

10

【 0 0 2 5 】

更に、上記第4のLED駆動装置によれば、LED列を複数備える場合に、定電流回路をLED列毎に構成し、参照電圧生成回路が定電流駆動回路毎に参照電圧出力部を備えるように構成するので、簡単な構成で、複数のLED列をLED列毎に精度良く駆動することが可能になる。

【 0 0 2 6 】

上記第5の特徴のLED駆動装置によれば、電流制御トランジスタと電流生成用トランジスタの物理レイアウト形状を同じ形状に設定し、且つ、近接配置するように構成したので、フォト工程やエッチング工程等の製造工程における素子周辺の粗密さや素子の配置方向に起因する電流制御トランジスタと電流生成用トランジスタの製造ばらつきを抑制することができる。これにより、上記第5の特徴のLED駆動装置では、近接配置しない場合のように、製造ばらつきを抑制するためにMOSトランジスタの素子面積を大きくする必要がなくなり、回路面積の増大を低減できる。

20

【 0 0 2 7 】

更に、上記第5の特徴のLED駆動装置によれば、電流制御トランジスタと電流生成用トランジスタの駆動能力が同じに設定されることから、電圧条件を同じにすることで、より精確に電流制御トランジスタ及び電流生成用トランジスタの抵抗値を同じ値に設定できる。これにより、オン状態にする電流制御トランジスタの個数で決まる電流制御トランジスタ全体での抵抗値と電流生成トランジスタの抵抗値の比をより精度良く設定でき、当該比によって制御されるLED列の駆動電流をより精度良く調整することが可能になる。

30

【 0 0 2 8 】

上記第6の特徴のLED駆動装置によれば、定電流供給回路が、1または複数の電流調整用トランジスタにより第1トランジスタに供給する定電流の電流量を調整するように構成されているので、トランジスタに比べ比較的回路面積の大きい抵抗素子により第1トランジスタに供給する定電流の電流量を調整するように構成されている場合に比べ、回路面積の増大を抑制することが可能になる。

【 0 0 2 9 】

上記第7の特徴のLED駆動装置によれば、電流生成用トランジスタと電流調整用トランジスタの物理レイアウト形状を同じ形状に設定し、且つ、近接配置するように構成したので、電流生成用トランジスタと電流調整用トランジスタの製造ばらつきを抑制し、駆動能力をほぼ同じに設定することができる。

40

【 0 0 3 0 】

更に、上記第7の特徴のLED駆動装置によれば、電流生成用トランジスタと電流調整用トランジスタの駆動能力がほぼ同じに設定されることから、電圧条件を同じにすることで、より精確に電流生成用トランジスタ及び電流調整用トランジスタの抵抗値を同じ値に設定できる。ここで、定電流供給回路が第1トランジスタに供給する定電流の電流量は、電流調整用トランジスタが1つの場合には、電流調整用トランジスタの抵抗値によって、電流調整用トランジスタが複数の場合には、オン状態にある電流調整用トランジスタ全体

50

での抵抗値によって決まる。この場合、参照電圧は、電流調整用トランジスタ全体での抵抗値と電流生成トランジスタの抵抗値の比で決まる。従って、上記第7の特徴のLED駆動装置によれば、電流生成用トランジスタと電流調整用トランジスタの駆動能力、即ち、抵抗値が同じに設定されるので、第2トランジスタの電流量をより精度良く設定でき、より精度良く参照電圧を調整することが可能になる。

【0031】

上記第8の特徴のLED駆動装置によれば、駆動トランジスタ制御回路が、駆動制御用オペアンプ回路と駆動制御用オペアンプ回路のオフセット電圧を記憶する容量素子を備え、駆動制御用オペアンプ回路により参照電圧と帰還信号の電圧を増幅して駆動トランジスタのゲート端子に出力するように構成したので、簡単な構成で、容量素子により駆動制御用オペアンプ回路のオフセット電圧の影響を抑制できる。

10

【0032】

尚、上記特許文献1に記載のLED駆動装置では、定電流駆動回路がオペアンプ回路と複数のトランジスタ・抵抗列を備え、トランジスタ・抵抗列と参照電圧を切り替えてLED列の駆動電流を制御するが、トランジスタ・抵抗列の切り替えによりオフセット電圧の影響を低減できるが、オフセット電圧の影響は残存するため、オペアンプ回路の出力電圧がばらつき、LED列の駆動電流の調整精度が低下する可能性がある。これに対し、上記第8特徴のLED駆動装置によれば、容量素子によりオフセット電圧の影響を十分に除去可能なので、駆動制御用オペアンプ回路の出力電圧のばらつきによるLED列の駆動電流のばらつきを抑制できる。これにより、駆動電流のばらつきによるLEDの輝度及び色のばらつきを抑制することができる。

20

【0033】

尚、上記特許文献1に記載のLED駆動装置において、オペアンプ回路に入力する参照電圧及び帰還信号の電圧値を上昇させることにより、オフセット電圧の影響を低減できるが、消費電力の増大を招く可能性がある。これに対し、上記第8の特徴のLED駆動装置によれば、容量素子によりオフセット電圧の影響を除去できるので、参照電圧及び帰還信号の電圧値を上昇させる必要がなく、消費電力の増大を招くことがない。

【発明を実施するための最良の形態】

【0034】

以下、本発明に係るLED駆動装置及びLED駆動制御方法（以下、適宜「本発明装置」、「本発明方法」と適宜略称する）の実施形態を図面に基づいて説明する。

30

【0035】

第1実施形態

本発明装置及び本発明方法の第1実施形態について、図1～図6を基に説明する。

【0036】

先ず、本発明装置1Aの構成について、図1を基に説明する。ここで、図1は、本発明装置1Aの概略部分構成例を示している。

【0037】

本発明装置1Aは、図1に示すように、所定数のLED101～10mを直列接続してなるLED列LBと、LED列LBを定電流駆動する定電流駆動回路20と、定電圧を生成し定電流駆動回路20に対し参照電圧Vr2として出力する参照電圧生成回路30と、を備えている。

40

【0038】

参照電圧生成回路30は、本実施形態では、図1に示すように、ソース端子に所定の正電圧が入力され、ゲート端子とドレイン端子が接続されたP型MOSトランジスタで構成された第1トランジスタQr1と、第1トランジスタQr1に定電流を供給する定電流供給回路32と、参照電圧Vr2を定電流駆動回路20に出力する参照電圧出力部31と、を備えて構成されている。

【0039】

より詳細には、本実施形態の定電流供給回路32aは、図1に示すように、ドレイン端

50

子が第1トランジスタ Q_{r1} のドレイン端子に接続された第3トランジスタ Q_{r3} と、第1入力端子が所定の定電圧源 PS に、第2入力端子が第3トランジスタ Q_{r3} のソース端子に、出力端子が第3トランジスタ Q_{r3} のゲート端子に夫々接続された定電流生成用オペアンプ回路 $A2$ と、一端が第3トランジスタ Q_{r3} のソース端子に接続され、他端に接地電圧が入力される抵抗素子 $R1$ と、を備えて構成されている。

【0040】

参照電圧出力部31は、ゲート端子が第1トランジスタ Q_{r1} のゲート端子及びドレイン端子に接続され、ソース端子に正電圧が入力され、ドレイン端子の電圧を参照電圧 V_{r2} として定電流駆動回路20に出力するP型MOSトランジスタで構成される第2トランジスタ Q_{r2} と、ゲート端子に所定の正電圧が、ソース端子に接地電圧が夫々入力され、ドレイン端子が第2トランジスタ Q_{r2} のドレイン端子に接続されたN型MOSトランジスタで構成される電流生成用トランジスタ Q_g と、を備えて構成されている。

10

【0041】

尚、参照電圧生成回路30を構成する各素子の特性は、参照電圧 V_{r2} の電圧範囲が、後述する定電流駆動回路20において、駆動トランジスタ制御回路22を構成する駆動制御用オペアンプ回路 $A1$ のオフセット電圧 V の影響を抑制できる範囲内となるように設定する。

【0042】

以下、参照電圧生成回路30の動作について簡単に説明する。

参照電圧生成回路30の定電流生成用オペアンプ回路 $A2$ は、第3トランジスタ Q_{r3} のソース端子の電圧 V_{r1} が定電圧源 PS の電圧と等しくなるように、第3トランジスタ Q_{r3} のソース端子の電圧 V_{r1} と定電圧源 PS の電圧の差分値を増幅して第3トランジスタ Q_{r3} のゲート端子に出力する。これにより、抵抗素子 $R1$ の両端の電圧差(V_{r1})と抵抗素子 $R1$ の抵抗値で決まる定電流が、第1トランジスタ Q_{r1} のドレイン端子に供給される。第1トランジスタ Q_{r1} 及び第2トランジスタ Q_{r2} で構成されるカレントミラー回路は、定電流供給回路32aによって生成された定電流を複製し、参照電圧生成回路30の出力ノードである電流生成用トランジスタ Q_g のドレイン端子に供給する。ここで、電流生成用トランジスタ Q_g のゲート電圧は、参照電圧生成回路30の出力ノードの電圧値より十分高い値となるように設定されており、定電流の電流量と電流生成用トランジスタ Q_g の抵抗値の積によって決まる参照電圧 V_{r2} が、参照電圧生成回路30の出力ノードに出力されることとなる。

20

30

【0043】

定電流駆動回路20は、図1に示すように、ドレイン端子がLED列LBのカソード端子側端部に接続された駆動トランジスタ Q_d と、ゲート端子に複数の第1電流制御信号の1つが、ソース端子に接地電圧が夫々入力され、ドレイン端子が駆動トランジスタ Q_d のソース端子に接続された複数の電流制御トランジスタ Q_c と、複数の第1電流制御信号を切り替え、オン状態にある電流制御トランジスタ Q_c の数を切り替えてLED列LBの電流量を制御する電流制御回路21と、電流制御トランジスタ Q_c のドレイン端子の電圧を帰還信号とし、帰還信号の電圧値 V_{MW} の変動を抑制するように、帰還信号の電圧値 V_M と参照電圧 V_{r2} の差分電圧を増幅して駆動トランジスタ Q_d のゲート端子のゲート電圧として出力することで、駆動トランジスタ Q_d の電流駆動能力を電流制御回路21の制御する電流量に応じて変化するように制御する駆動トランジスタ制御回路22と、を備えて構成されている。

40

【0044】

電流制御トランジスタ Q_c は、本実施形態では、図1に示すように、N型MOSトランジスタで構成されている。また、本実施形態では、全ての電流制御トランジスタ Q_c の物理レイアウト形状は同じであり、参照電圧生成回路30の参照電圧出力部31を構成する電流生成用トランジスタ Q_g の物理レイアウト形状と同じ形状に設定されている。更に、全ての電流制御トランジスタ Q_c 及び電流生成用トランジスタ Q_g は、製造ばらつきを抑制するために、近接配置されている。

50

【 0 0 4 5 】

電流制御回路 2 1 は、本実施形態では、 n 個の電流制御トランジスタ $Q_{c1} \sim Q_{c7}$ からなる電流制御トランジスタ群 Q_{cB} に対し、電流制御トランジスタ Q_{ci} ($i = 1 \sim n$) 夫々のゲート電圧を制御して、LED 列 LB の駆動電流を制御するように構成されている。

【 0 0 4 6 】

ここで、図 2 は、電流制御回路 2 1 と電流制御トランジスタ Q_c の接続関係例について示している。本実施形態では、図 2 に示すように、電流制御トランジスタ群 Q_{cB} が、7 個の電流制御トランジスタ $Q_{c1} \sim Q_{c7}$ を備え、電流制御トランジスタ $Q_{c1} \sim Q_{c4}$ のゲート端子に第 1 電流制御信号 S_{c1} が、電流制御トランジスタ Q_{c5} 及び Q_{c6} のゲート端子に第 1 電流制御信号 S_{c2} が、電流制御トランジスタ Q_{c7} のゲート端子に第 1 電流制御信号 S_{c3} が夫々入力されるように構成されている。

10

【 0 0 4 7 】

即ち、本実施形態の電流制御回路 2 1 は、第 1 電流制御信号 S_{c1} を H レベルにすることにより、4 つの電流制御トランジスタ $Q_{c1} \sim Q_{c4}$ を同時にオン状態にでき、第 1 電流制御信号 S_{c2} を H レベルにすることにより、2 つの電流制御トランジスタ Q_{c5} 及び Q_{c6} を同時にオン状態にでき、第 1 電流制御信号 S_{c3} を H レベルにすることにより、1 つの電流制御トランジスタ Q_{c7} をオン状態にできる。このように構成することにより、第 1 電流制御信号 $S_{c1} \sim S_{c3}$ の信号レベルの組み合わせにより、オン状態にする電流制御トランジスタ Q_c の数を、1 ~ 7 まで任意に簡単に調整できる。

20

【 0 0 4 8 】

尚、N 型 MOS トランジスタである電流制御トランジスタ Q_c に入力される第 1 電流制御信号 $S_{c1} \sim S_{c3}$ の電圧レベル (H レベル) は、MOS トランジスタを非飽和領域で動作させる範囲で、全て同じ値に設定されている。また、本実施形態では、オン状態の電流制御トランジスタ Q_c のゲート電圧と電流生成用トランジスタ Q_g のゲート電圧は同じになるように設定されている。

【 0 0 4 9 】

ここで、LED 列 LB を駆動する通常動作を行っている場合の帰還信号の電圧 V_{WM} は、電流制御トランジスタ群 Q_{cB} の抵抗値と電流値の積で求められる。電流制御トランジスタ群 Q_{cB} の抵抗値を R_{Qc} 、電流値を I_{Qc} とすると、帰還信号の電圧 V_{WM} は、 $R_{Qc} \times I_{Qc}$ となる。通常動作を行っている場合には、帰還信号の電圧 V_{WM} 参照電圧 V_{r2} となるので、 $R_{Qc} \times I_{Qc} = V_{r2}$ となる。また、参照電圧 V_{r2} は、参照電圧生成回路 3 0 を構成する電流生成用トランジスタ Q_g の抵抗値と電流値の積で求められる。即ち、電流生成用トランジスタ Q_g の抵抗値を R_{Cg} 、電流値を I_{Cg} とすると、 $V_{r2} = R_{Cg} \times I_{Cg}$ となる。従って、 $V_{r2} = R_{Cg} \times I_{Cg} = R_{Qc} \times I_{Qc}$ が成り立つ。即ち、電流制御トランジスタ群 Q_{cB} と電流生成用トランジスタ Q_g の抵抗比 R_{Cg} / R_{Qc} と電流生成用トランジスタ Q_g の電流量 I_{Cg} の積 $(R_{Cg} / R_{Qc}) \times I_{Cg}$ により、LED 列を駆動する駆動電流の電流量 I_{Qc} が規定される。

30

【 0 0 5 0 】

電流制御トランジスタ群 Q_{cB} の抵抗値は、オン状態の電流制御トランジスタ Q_c の個数に応じて決まることから、オン状態にする電流制御トランジスタ Q_c の個数を切り替えることで、電流制御トランジスタ群 Q_{cB} の電流値、即ち、LED 列 LB を駆動する駆動電流の電流値を制御することができる。本実施形態では、上述したように、電流制御トランジスタ Q_c と電流生成用トランジスタ Q_g の物理レイアウト形状が同じ形状に形成され、近接配置され、オン状態の電流制御トランジスタ Q_c のゲート電圧と電流生成用トランジスタ Q_g のゲート電圧が同じ値に設定されていることから、オン状態にある電流制御トランジスタ Q_c 1 個の抵抗値と電流生成用トランジスタ Q_g の抵抗値はほぼ同じになる。この場合には、電流制御トランジスタ群 Q_{cB} と電流生成用トランジスタ Q_g の抵抗比 (R_{Cg} / R_{Qc}) は、電流制御トランジスタ群 Q_{cB} のオン状態にある電流制御トランジスタ Q_c の個数に応じて決まる。以上より、本発明装置 1 A では、参照電圧の値を変更す

40

50

る必要なく、オン状態にある電流制御トランジスタ Q_c の個数を切り替えるのみで、精度良くLED列LBの駆動電流を制御することができる。

【0051】

尚、本実施形態では、7個の電流制御トランジスタ Q_c を備える場合について説明したが、これに限るものではない。同様に、2のべき乗個毎の電流制御トランジスタ Q_c のグループ（例えば、8個の電流制御トランジスタ Q_c からなるグループ、16個の電流制御トランジスタ Q_c からなるグループ等）を追加しても良い。このように構成すれば、簡単な構成で、オン状態にする電流制御トランジスタ Q_c の数を任意に設定できる。

【0052】

駆動トランジスタ制御回路22は、本実施形態では、第1入力端子に参照電圧 V_{r2} が10
入力され、出力端子が駆動トランジスタ Q_d のゲート端子に接続された駆動制御用オペアンプ回路A1と、駆動制御用オペアンプ回路A1のオフセット電圧 V を記憶し、帰還信号の電圧値 V_{Mw} をオフセット電圧 V に基づいて電圧調整し、駆動制御用オペアンプ回路A1の第2入力端子に電圧調整した帰還信号を出力するオフセット電圧制御回路と、一端が駆動制御用オペアンプ回路A1の第1入力端子に、他端がオフセット電圧制御回路の入力端子に夫々接続された第1スイッチ回路 $Sw1$ と、一端が駆動制御用オペアンプ回路A1の第2入力端子に、他端が駆動制御用オペアンプ回路A1の出力端子に夫々接続された第2スイッチ回路 $Sw2$ と、一端が駆動トランジスタ Q_d のゲート端子に、他端が駆動制御用オペアンプ回路A1の出力端子に夫々接続された第3スイッチ回路 $Sw3$ と、一端が電流制御トランジスタ Q_c のドレイン端子に、他端がオフセット電圧制御回路の入力端子20
に夫々接続された第4スイッチ回路 $Sw4$ と、を備えて構成されている。尚、本実施形態の駆動トランジスタ制御回路22は、所定のPWM制御信号に応じて、駆動トランジスタ Q_d のゲート電圧をパルス駆動するように構成されている。

【0053】

より詳細には、駆動制御用オペアンプ回路A1は、PWM制御信号によりオン状態及びオフ状態が切り替わるように構成されている。ここで、図3は、駆動制御用オペアンプ回路A1の概略構成例を示している。駆動制御用オペアンプ回路A1は、図3に示すように、第1入力端子 V_{in1} と第2入力端子 V_{in2} の電圧差を増幅して出力するオペアンプA11と、オペアンプA11の出力端子に接続されたP型MOSトランジスタ及びN型MOSトランジスタで構成された出力切り替え用アナログスイッチ Sw_a と、駆動制御用オペアンプ回路A1の出力ノードに接続されたブルダウン用N型MOSトランジスタ Q_p を備えて構成されている。PWM制御信号がHレベルの場合、出力切り替え用アナログスイッチ Sw_a がオン状態となり、ブルダウン用N型MOSトランジスタ Q_p がオフ状態となり、オペアンプA11の出力信号が駆動制御用オペアンプ回路A1の出力信号として出力される。PWM制御信号がLレベルの場合、出力切り替え用アナログスイッチ Sw_a がオフ状態となり、ブルダウン用N型MOSトランジスタ Q_p がオン状態となり、接地電圧が駆動制御用オペアンプ回路A1の出力信号として出力される。

【0054】

オフセット電圧制御回路は、図1に示すように、一端が駆動制御用オペアンプ回路A1の第2入力端子に、他端が第1スイッチ回路 $Sw1$ の他端及び第4スイッチ回路 $Sw4$ の他端に夫々接続された容量素子 $C1$ を備えて構成されている。

【0055】

次に、本発明方法について、図4～図6を基に説明する。ここで、図4は、本発明方法における本発明装置1Aの動作手順を示している。

【0056】

図4に示すように、本発明装置1Aは、本発明装置1Aを搭載した半導体装置から、LED列LBの駆動指示を受け付けると、先ず、電流制御回路21が、半導体装置によって指示された個数の電流制御トランジスタ Q_c がオン状態となるように第1電流制御信号 $Sc1$ ～ $Sc3$ を制御する（ステップ#101、電流制御工程）。

【0057】

10

20

30

40

50

続いて、駆動トランジスタ制御回路22が、第1スイッチ回路Sw1及び第2スイッチ回路Sw2をオン状態に、第3スイッチ回路Sw3及び第4スイッチ回路Sw4をオフ状態に夫々設定し、本発明装置1Aが、駆動制御用オペアンプ回路A1が活性状態となるようにPWM制御信号を設定する(ステップ#102、オフセット電圧設定工程)。尚、本実施形態では、PWM制御信号をHレベルに設定する。これにより、容量素子C1に駆動制御用オペアンプ回路A1のオフセット電圧Vが記憶される。

【0058】

ここで、図5は、ステップ#102のオフセット電圧設定工程における駆動トランジスタ制御回路22の状態を示している。オフセット電圧設定工程の実行により、駆動制御用オペアンプ回路A1の出力電圧が参照電圧 V_{r2} +オフセット電圧Vとなり、容量素子C1にオフセット電圧Vに応じた電荷が蓄積される。

10

【0059】

本発明装置1Aは、オフセット電圧設定工程の実行後、第1スイッチ回路Sw1及び第2スイッチ回路Sw2をオフ状態に、第3スイッチ回路Sw3及び第4スイッチ回路Sw4をオン状態に夫々設定し、LED列LBの電流値を制御する通常動作を行う(ステップ#103、LED電流制御工程)。

【0060】

ここで、図6は、ステップ#103のLED電流制御工程における駆動トランジスタ制御回路22の状態を示している。オフセット電圧設定工程の実行により容量素子C1がオフセット電圧Vの影響を除去するように機能する。このため、駆動制御用オペアンプ回路A1の第2入力端子の電圧が帰還信号の電圧 V_{wm} +オフセット電圧Vとなり、駆動制御用オペアンプ回路A1の出力電圧が、帰還信号の電圧 V_{wm} 参照電圧 V_{r2} となる値になる。

20

【0061】

LED電流制御工程の実行後、一定期間が経過すると、本発明装置1Aは、ステップ#102のオフセット電圧設定工程及びLED電流制御工程を繰り返し実行する(ステップ#104)。尚、容量素子C1に蓄積された電荷は、時間経過とともに減少することから、オフセット電圧設定工程及びLED電流制御工程の実行間隔(上記一定期間)は、容量素子C1の蓄積電荷の減少速度に応じて設定する。

【0062】

尚、本実施形態では、説明のために、ステップ#102の電流制御工程をステップ#103のオフセット電圧設定工程の前に実行する場合について説明したが、電流制御工程は、任意の時点で、オフセット電圧設定工程やLED電流制御工程と並行して実行しても良い。

30

【0063】

本実施形態では、定電流駆動回路20が、複数の電流制御トランジスタ Q_c からなる電流制御トランジスタ群 Q_cB を備え、オン状態の電流制御トランジスタ Q_c の個数によって決まる電流制御トランジスタ群 Q_cB の抵抗値によりLED列LBの駆動電流の電流量を制御するように構成されているので、参照電圧 V_{r2} の電圧値を変更する必要がない。尚、従来技術のように、参照電圧 V_{r2} の電圧値を変更してLED列LBの駆動電流の電流量を制御する場合において、LED列LBを比較的小さい電流量で駆動する場合には、参照電圧 V_{r2} を低下させる制御を行うが、参照電圧 V_{r2} を低下させると帰還信号の電圧値 V_{mw} が低下し、駆動制御用オペアンプ回路A1のオフセット電圧Vの影響が大きくなる。これに対し、本実施形態の本発明装置1Aは、上述したように、参照電圧 V_{r2} の電圧値を変更する必要がないので、LED列LBを比較的小さい電流量で駆動する場合でも、オフセット電圧Vの影響が大きくなることのない。本発明装置1Aは、参照電圧 V_{r2} の電圧値を適切な値に設定することにより、LED列LBを駆動する駆動電流の大小に拘わらず、オフセット電圧Vの影響を抑制して高精度に駆動電流の制御を行うことができる。

40

【0064】

50

第2実施形態

本発明装置及び本発明方法の第2実施形態について、図7を基に説明する。本実施形態では、上記第1実施形態とは、参照電圧生成回路30の構成が異なる場合について説明する。

【0065】

本実施形態の本発明装置1Bの構成について、図7を基に説明する。ここで、図7は、本実施形態における本発明装置1Bの概略部分構成例を示している。

【0066】

本実施形態の本発明装置1Bは、図7に示すように、複数のLED列LB1~LBxと、LED列LBj(j=1~x)毎に各別に設けられた複数の定電流駆動回路201~20xと、定電圧を生成し複数の定電流駆動回路20に対し参照電圧Vr2として出力する参照電圧生成回路30と、を備えている。尚、各LED列LBj及び各定電流駆動回路20jの構成は、上記第1実施形態と同じである。

10

【0067】

参照電圧生成回路30は、図7に示すように、ソース端子に所定の正電圧が入力され、ゲート端子とドレイン端子が接続されたP型MOSトランジスタで構成された第1トランジスタQr1と、第1トランジスタQr1に定電流を供給する定電流供給回路32aと、定電流駆動回路20毎に各別に設けられた参照電圧出力部311~31xと、を備えて構成されている。尚、定電流供給回路32a及び各参照電圧出力部31jの構成は、上記第1実施形態と同じである。

20

【0068】

本実施形態では、上記第1実施形態と同様に、定電流駆動回路20jの電流制御トランジスタQcがN型MOSトランジスタで構成され、定電流駆動回路20j別に、電流制御トランジスタQcの物理レイアウト形状と、定電流駆動回路20に対応する参照電圧生成回路30の参照電圧出力部31jを構成する電流生成用トランジスタQgの物理レイアウト形状が同じ形状に設定され、対応する電流制御トランジスタQcと電流生成用トランジスタQgが互いに近接配置されている。また、上記第1実施形態と同様に、電流制御トランジスタQcと電流生成用トランジスタQgのゲート電圧が同じになるように構成されている。

30

【0069】

電流制御トランジスタQcと電流生成用トランジスタQgをこのように構成することにより、定電流駆動回路20jの夫々において、電流制御トランジスタ群QcBと電流生成用トランジスタQgの抵抗比を精確に設定でき、全てのLED列LBjの駆動電流を精確に制御することが可能になる。

【0070】

第3実施形態

本発明装置及び本発明方法の第3実施形態について、図8を基に説明する。本実施形態では、上記第1及び第2実施形態とは、参照電圧生成回路30を構成する定電流供給回路32の構成が異なる場合について説明する。

【0071】

本実施形態の本発明装置1Cの構成について、図8を基に説明する。ここで、図8は、本実施形態における本発明装置1Cの概略部分構成例を示している。

40

【0072】

本実施形態の本発明装置1Cは、図8に示すように、所定数のLED101~10mを直列接続してなるLED列LBと、LED列LBを定電流駆動する定電流駆動回路20と、定電圧を生成し定電流駆動回路20に対し参照電圧Vr2として出力する参照電圧生成回路30と、を備えている。尚、LED列LB及び定電流駆動回路20の構成は、上記第1実施形態と同じである。

【0073】

本実施形態の参照電圧生成回路30は、ソース端子に所定の正電圧が入力され、ゲート

50

端子とドレイン端子が接続されたP型MOSトランジスタで構成された第1トランジスタQr1と、第1トランジスタQr1に定電流を供給する定電流供給回路32bと、参照電圧Vr2を定電流駆動回路20に出力する参照電圧出力部31と、を備えて構成されている。尚、本実施形態の参照電圧出力部31の構成は、上記第1実施形態と同じである。

【0074】

定電流供給回路32bは、本実施形態では、図8に示すように、ドレイン端子が第1トランジスタQr1のドレイン端子に接続された第3トランジスタQr3と、第1入力端子が所定の定電圧源PSに、第2入力端子が第3トランジスタQr3のソース端子に、出力端子が第3トランジスタQr3のゲート端子に夫々接続された定電流生成用オペアンプ回路A2と、ゲート端子に複数の第2電流制御信号の1つが、ソース端子に接地電圧が夫々

10

【0075】

また、本実施形態では、電流調整用トランジスタQaがN型MOSトランジスタで構成され、電流調整用トランジスタQaの物理レイアウト形状と電流生成用トランジスタQgの物理レイアウト形状が同じ形状に設定されている。これにより、オン状態の電流調整用トランジスタQaの個数で参照電圧Vr2を設定可能になる。尚、電流調整用トランジスタQaの特性は、参照電圧Vr2の電圧範囲が、定電流駆動回路20において、駆動トランジスタ制御回路22を構成する駆動制御用オペアンプ回路A1のオフセット電圧Vの

20

【0076】

尚、本実施形態では、第1実施形態における参照電圧生成回路30の抵抗素子R1を電流調整用トランジスタ群QaBで構成した場合について説明したが、第2実施形態における参照電圧生成回路30の抵抗素子R1を電流調整用トランジスタ群QaBで構成しても良い。

【図面の簡単な説明】

【0077】

30

【図1】本発明に係るLED駆動装置の第1実施形態における概略構成例を示す概略部分ブロック図

【図2】本発明に係るLED駆動装置を構成する電流制御回路と電流制御トランジスタの接続関係について示す概略回路図

【図3】本発明に係るLED駆動装置を構成する駆動制御用オペアンプ回路の概略回路構成例を示す概略回路図

【図4】本発明に係るLED駆動制御方法の第1実施形態における動作手順を示すフローチャート

【図5】本発明に係るLED駆動装置を構成する駆動トランジスタ制御回路のオフセット電圧設定工程における状態を示す概略回路図

40

【図6】本発明に係るLED駆動装置を構成する駆動トランジスタ制御回路のLED電流制御工程における状態を示す概略回路図

【図7】本発明に係るLED駆動装置の第2実施形態における概略構成例を示す概略部分ブロック図

【図8】本発明に係るLED駆動装置の第3実施形態における概略構成例を示す概略部分ブロック図

【図9】従来技術に係るLED駆動装置の概略構成例を示す概略部分ブロック図

【符号の説明】

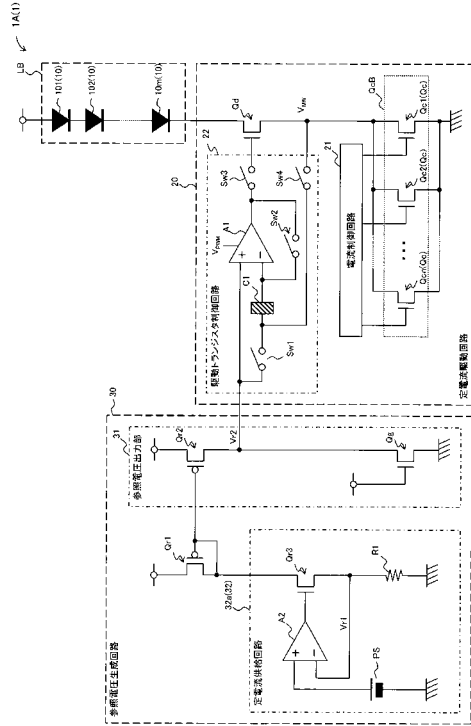
【0078】

1 本発明に係るLED駆動装置

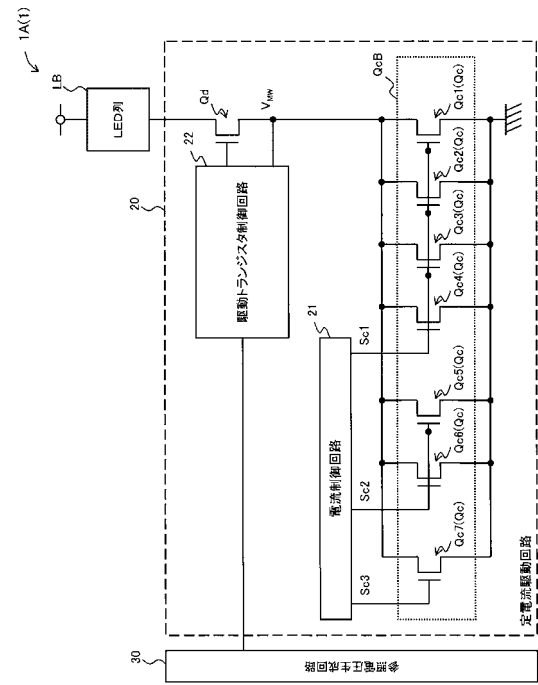
50

1 A	本発明に係る L E D 駆動装置	
1 B	本発明に係る L E D 駆動装置	
1 C	本発明に係る L E D 駆動装置	
1 0	L E D	
2 0	定電流駆動回路	
2 1	電流制御回路	
2 2	駆動トランジスタ制御回路	
3 0	参照電圧生成回路	
3 1	参照電圧出力部	
3 2	定電流供給回路	10
3 2 a	定電流供給回路	
3 2 b	定電流供給回路	
1 0 0	従来技術に係る L E D 駆動装置	
1 2 0	定電流駆動回路	
1 2 1	選択回路	
1 2 2	選択回路	
1 2 3	オペアンプ回路	
1 3 0	参照電圧生成回路	
1 3 1	定電流供給回路	
1 3 2	抵抗 D A C 回路	20
1 3 3	フィルタ回路	
A 1	駆動制御用オペアンプ回路	
A 2	定電流生成用オペアンプ回路	
A 1 1	オペアンプ	
C 1	容量素子	
L B	L E D 列	
P S	定電圧源	
Q d	駆動トランジスタ	
Q c	電流制御トランジスタ	
Q c B	電流制御トランジスタ群	30
Q g	電流生成用トランジスタ	
Q a	電流調整用トランジスタ	
Q a B	電流調整用トランジスタ群	
Q r 1	第 1 トランジスタ	
Q r 2	第 2 トランジスタ	
Q r 3	第 3 トランジスタ	
Q p	プルダウン用 N 型 M O S トランジスタ	
Q 1 1	トランジスタ	
Q 1 2	トランジスタ	
Q 1 5 1	駆動トランジスタ	40
Q 1 5 2	駆動トランジスタ	
R 1	抵抗素子	
R 1 3 1	抵抗素子	
R 1 3 2	抵抗素子	
S w 1	第 1 スイッチ回路	
S w 2	第 2 スイッチ回路	
S w 3	第 3 スイッチ回路	
S w 4	第 4 スイッチ回路	

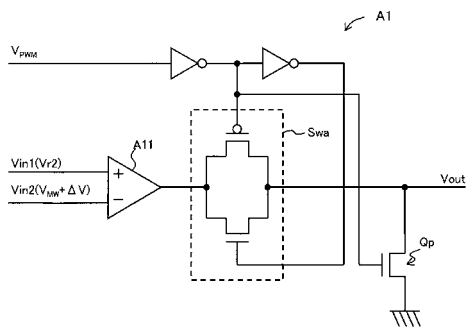
【図1】



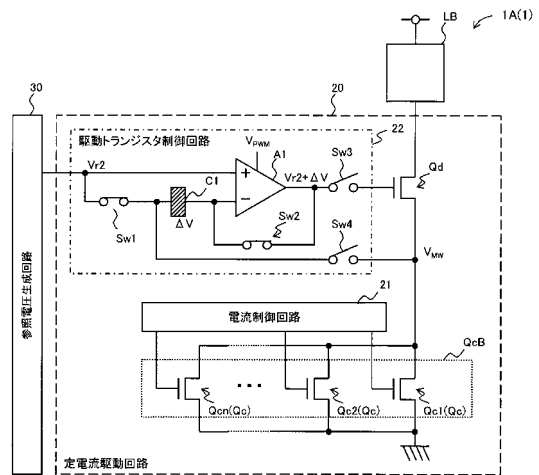
【図2】



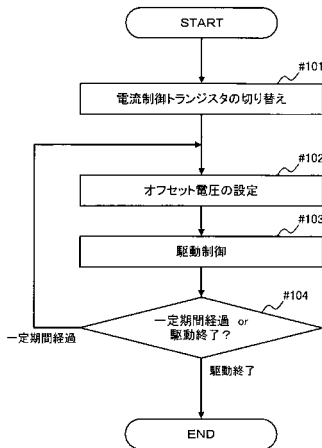
【図3】



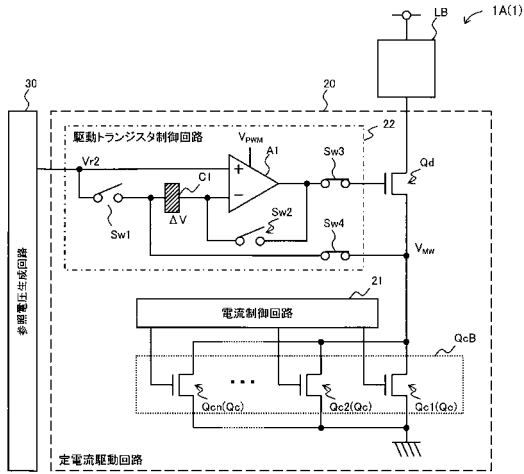
【図5】



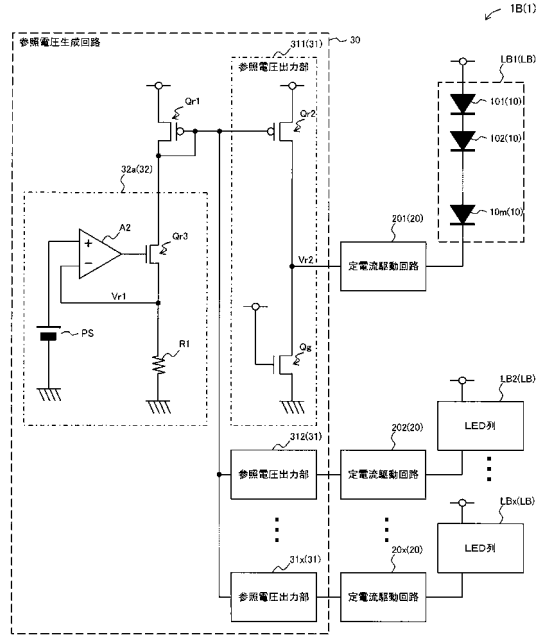
【図4】



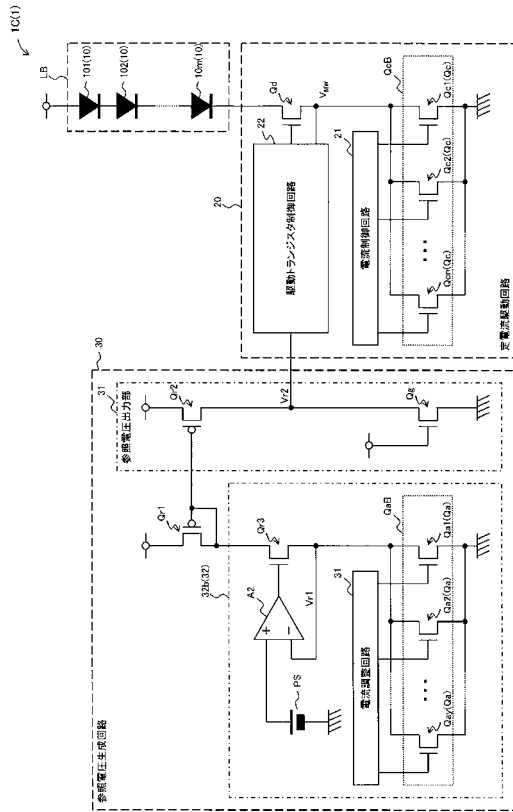
【図6】



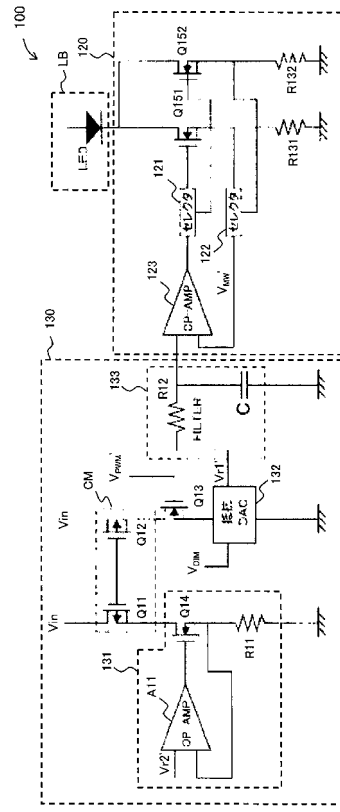
【図7】



【図8】



【図9】



フロントページの続き

(56)参考文献 特開2007-299827(JP,A)
特開2002-076897(JP,A)
特開昭62-095615(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00 - 33/64