

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年6月25日(25.06.2020)



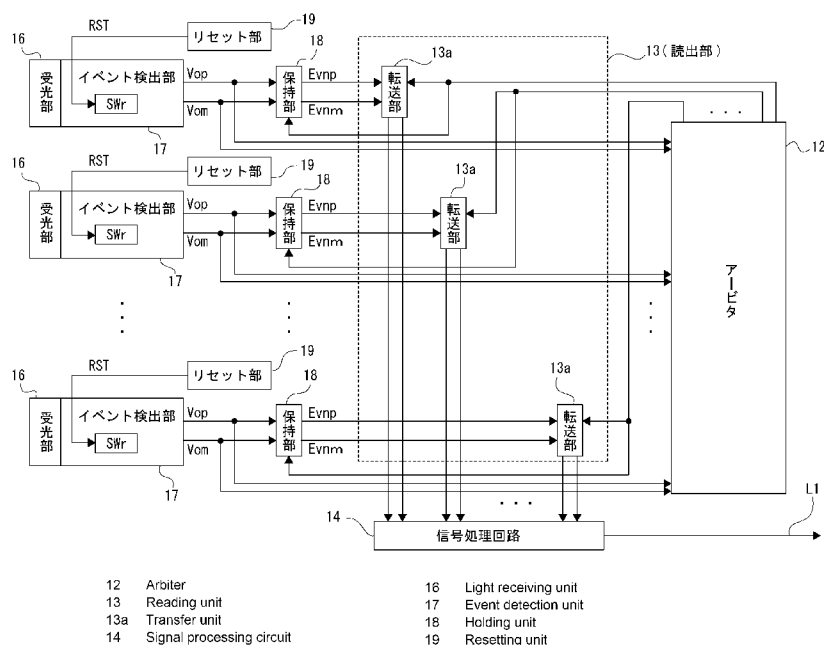
(10) 国際公開番号

WO 2020/129435 A1

- (51) 国際特許分類:
H04N 5/353 (2011.01) *H04N 5/374* (2011.01) 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).
- (21) 国際出願番号: PCT/JP2019/043153 (72) 発明者: 望月 風太 (MOCHIZUKI, Futa);
〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (22) 国際出願日: 2019年11月1日(01.11.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-236278 2018年12月18日(18.12.2018) JP
特願 2019-188432 2019年10月15日(15.10.2019) JP
- (74) 代理人: 岩田 雅信, 外 (IWATA, Masanobu et al.); 〒1010032 東京都千代田区岩本町1丁目3番9号 ハクセイビル8階 テクノピア国際特許事務所 Tokyo (JP).
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,

(54) Title: IMAGE SENSOR, RECORDING DEVICE, AND RESETTNG METHOD

(54) 発明の名称: イメージセンサ、記録装置、リセット方法



(57) Abstract: The present invention improves event detection accuracy by improving the accuracy of a reference level used for event detection. An image sensor according to the present invention is provided with: a light receiving unit that acquires, as a light reception signal, an electrical signal based on the amount of received light; an event detection unit that detects change of the amount of received light by calculating the difference between the level of a past light reception signal set as a reference level and the level of a present light reception signal; a holding unit that receives, from the event

[続葉有]

DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

detection unit as an input, and holds, a detection signal indicating the detection of an event; a reading unit that reads, as an event signal, the detection signal held in the holding unit; and a resetting unit that resets the reference level to the level of the present light reception signal of the light receiving unit prior to the reading of the event signal by the reading unit after the detection of the event by the event detection unit.

(57) 要約: イベント検出に用いる基準レベルの正確性を向上させ、イベント検出精度の向上を図る。本技術に係るイメージセンサは、受光量に応じた電気信号を受光信号として得る受光部と、過去における受光信号のレベルを基準レベルとして現在における受光信号のレベルとの差分を求めることで、受光量の変化をイベントとして検出するイベント検出部と、イベントが検出されたことを示す検出信号をイベント検出部より入力して保持する保持部と、保持部に保持された検出信号をイベント信号として読み出す読出部と、イベント検出部によるイベントの検出後、読出部によるイベント信号の読み出しが行われる前に、基準レベルを受光部の現在の受光信号レベルにリセットするリセット部とを備えている。

明 細 書

発明の名称： イメージセンサ、記録装置、リセット方法

技術分野

[0001] 本技術は、受光量の変化をイベントとして検出し、イベントが検出された画素の信号を選択的に読み出す非同期型のイメージセンサと、該イメージセンサを備えた記録装置と、該イメージセンサにおけるイベント検出についてのリセット方法に関する。

背景技術

[0002] 垂直同期信号等の同期信号に同期して画像データ（フレーム）を取得する同期型のイメージセンサが広く用いられている。このような同期型のイメージセンサでは、画像データの取得周期が同期信号の周期（例えば、 $1/60$ 秒）に限定されるため、交通やロボット等に関する分野において、より高速な処理が要求された場合に対応することが困難になる。そこで、画素ごとに、その画素の受光量の変化をイベントとしてリアルタイムに検出する検出回路を設けた非同期型のイメージセンサが提案されている（例えば、下記特許文献1を参照）。例えば、DVS（Dynamic Vision Sensor）として知られるように、この種の非同期型イメージセンサでは、受光量の変化をイベントとして検出し、イベントが検出された画素の信号を選択的に読み出すということが行われ、これにより画像データの取得が迅速化される。また、イベントが検出された画素のみ信号読み出しを行えばよいため省電力化が図られる。

先行技術文献

特許文献

[0003] 特許文献1：特表2017-535999号公報

発明の概要

発明が解決しようとする課題

[0004] ここで、イベントの検出は、過去における受光信号のレベルを基準レベルとして、該基準レベルと現在の受光信号レベルとの差分を求めることで行わ

れる。イベントが検出された場合は、その旨がアービタに通知され、該当する画素のイベント検出信号が読み出される。また、イベントが検出された場合は、新たなイベントの検出が可能となるように、基準レベルを現在の受光信号レベルに更新する（リセットする）ことが行われる。

[0005] ここで、基準レベルのリセットについては、イベント信号の読み出しが行われたことに応じて実行することが考えられる。

しかしながら、アービタがイベント検出の通知を受けてから該当する画素の信号読み出しを指示するまでには相応の時間を要するため、上記のように読み出しに応じて基準レベルをリセットしたのでは、基準レベルのリセットに遅れが生じる。つまり、基準レベルをイベント検出時の受光信号レベルに迅速に更新することができず、基準レベルの正確性が低下する虞がある。基準レベルの正確性が低下した場合には、イベントの検出漏れが生じる等、イベント検出精度の低下を招来する虞がある。

[0006] 本技術は上記事情に鑑み為されたものであり、イベント検出に用いる基準レベルの正確性を向上させ、イベント検出精度の向上を図ることを目的とする。

課題を解決するための手段

[0007] 本技術に係るイメージセンサは、受光量に応じた電気信号を受光信号として得る受光部と、過去における前記受光信号のレベルを基準レベルとして現在における前記受光信号のレベルとの差分を求めることで、前記受光量の変化をイベントとして検出するイベント検出部と、前記イベントが検出されたことを示す検出信号を前記イベント検出部より入力して保持する保持部と、前記保持部に保持された前記検出信号をイベント信号として読み出す読出部と、前記イベント検出部による前記イベントの検出後、前記読出部による前記イベント信号の読み出しが行われる前に、前記基準レベルを前記受光部の現在の受光信号レベルにリセットするリセット部と、を備えるものである。

[0008] これにより、イベント検出に応じて、イベント検出に用いる基準レベルを現在の受光信号レベルに迅速にリセット（更新）することが可能とされる。

- [0009] 上記した本技術に係るイメージセンサにおいては、前記リセット部は、前記イベント検出部が出力する前記検出信号に基づき前記基準レベルをリセットすることが考えられる。
- [0010] これにより、イベント検出部によるイベント検出後、読出部によるイベント信号の読み出しが行われる前に、基準レベルをリセットすることが可能とされる。
- [0011] 上記した本技術に係るイメージセンサにおいては、前記リセット部は、前記検出信号を遅延させた信号に基づき前記基準レベルをリセットすることが考えられる。
- [0012] これにより、保持部に保持される検出信号のレベルが一定レベル以上となるまで、基準レベルがリセットされるタイミング（つまり新たなイベントについての検出が開始されるタイミング）を遅延させることが可能とされる。
- [0013] 上記した本技術に係るイメージセンサにおいては、前記リセット部は、前記保持部の出力信号に基づき前記基準レベルをリセットすることが考えられる。
- [0014] これにより、保持部に保持される検出信号のレベルが一定レベル以上となったことに応じて基準レベルがリセットされる。
- [0015] 上記した本技術に係るイメージセンサにおいては、前記保持部において保持される前記検出信号のレベルに応じて、前記イベント検出部から前記保持部への前記検出信号の出力を断続する断続部を備えることが考えられる。
- [0016] これにより、保持部における検出信号のレベルが一定レベル以上となったことに応じ保持部への検出信号の出力を遮断したり、保持部からイベント信号が読み出されて保持部における検出信号のレベルが一定レベル未満となったことに応じて保持部への検出信号の出力遮断状態を解除したりする等、イベント信号が適切に出力されるようにするための制御を行うことが可能とされる。
- [0017] 上記した本技術に係るイメージセンサにおいては、前記断続部は、前記保持部における前記検出信号のレベルが一定レベル以上となったことに応じて

前記出力を遮断することが考えられる。

[0018] これにより、読み出し前に生じた新たなイベントの検出信号が直前イベントの検出信号と同化されてしまうことの防止を図ることが可能とされる。

[0019] 上記した本技術に係るイメージセンサにおいては、前記断続部は、前記保持部における前記検出信号のレベルが一定レベル未満に低下したことに応じて前記出力の遮断状態を解除することが考えられる。

[0020] これにより、保持部から信号読み出しが行われて保持部における検出信号のレベルが一定レベル未満に低下したことに応じて、保持部への検出信号入力が可能な状態に切り替えられ、保持部が新たなイベントの検出信号を保持することが可能となる。

[0021] 上記した本技術に係るイメージセンサにおいては、前記断続部は、前記イベント検出部から前記保持部への前記検出信号の出力ラインに挿入され前記保持部の出力信号によってON/OFFされるスイッチを有して構成されることが考えられる。

[0022] これにより、遮断部の構成要素として、保持部の出力信号によってON/OFFされるスイッチのみを備えれば済む。

[0023] 上記した本技術に係るイメージセンサにおいては、前記保持部は、前記イベント検出部において前記検出信号が得られた回数を前記イベントの発生回数としてカウントして保持し、前記読出部は、前記保持部に保持されたカウント値を前記イベント信号として読み出すことが考えられる。

[0024] これにより、イベントの発生から読み出しまでの待機時間が長い場合であっても、読み出しまでに発生したイベントの回数を示す信号をイベント信号として出力することが可能とされる。

[0025] 上記した本技術に係るイメージセンサにおいては、前記受光部を複数備え、前記受光部ごとに前記イベント検出部を備えており、前記リセット部は、複数の前記イベント検出部に対し共通のリセット信号により前記基準レベルのリセットを行うことが考えられる。

[0026] これにより、各イベント検出部のリセットを実現するにあたり、備えるべ

きリセット部の数の削減を図ることが可能とされる。

[0027] 上記した本技術に係るイメージセンサにおいては、四つの前記受光部がベイ配列された画素を複数備え、前記リセット部が前記画素ごとに備えられることが考えられる。

[0028] これにより、カラー画像の撮像が可能な画素構成を採る場合において、イベント検出の単位を画素単位としての適正な単位としながら、イベント検出部ごとにリセット部を設ける場合との比較で回路規模の縮小化を図ることが可能とされる。

[0029] また、本技術に係る記録装置は、受光量に応じた電気信号を受光信号として得る受光部と、過去における前記受光信号のレベルを基準レベルとして現在における前記受光信号のレベルとの差分を求めることで、前記受光量の変化をイベントとして検出するイベント検出部と、前記イベントが検出されたことを示す検出信号を前記イベント検出部より入力して保持する保持部と、前記保持部に保持された前記検出信号をイベント信号として読み出す読出部と、前記イベント検出部による前記イベントの検出後、前記読出部による前記イベント信号の読み出しが行われる前に、前記基準レベルを前記受光部の現在の受光信号レベルにリセットするリセット部と、を備えたイメージセンサと、前記読出部が読み出した前記イベント信号を記録する記録部と、を備えるものである。

[0030] このような記録装置によっても、上記した本技術に係るイメージセンサと同様の作用が得られる。

[0031] また、本技術に係るリセット方法は、受光量に応じた電気信号を受光信号として得る受光部の過去における前記受光信号のレベルを基準レベルとして現在における前記受光信号のレベルとの差分を求めることで、前記受光量の変化をイベントとして検出し、前記イベントが検出されたことを示す検出信号を入力して保持し、保持した前記検出信号をイベント信号として読み出すと共に、前記イベントの検出後、前記イベント信号の読み出しが行われる前に、前記基準レベルを前記受光部の現在の受光信号レベルにリセットするリ

セット方法である。

[0032] このようなリセット方法によっても、上記した本技術に係るイメージセンサと同様の作用が得られる。

図面の簡単な説明

[0033] [図1]本技術に係る実施形態としてのイメージセンサを備えた撮像装置の構成例を示した図である。

[図2]実施形態としてのイメージセンサの内部構成例を示した図である。

[図3]実施形態としてのイメージセンサが備える画素アレイ部の構成例を示した図である。

[図4]実施形態としてのイメージセンサが備える受光部とイベント検出部の回路構成例について説明するための図である。

[図5]実施形態におけるイベント信号の読み出しに係る構成の説明図である。

[図6]第一実施形態におけるリセット部の構成例を説明するための図である。

[図7]図6に示す回路の動作を説明するためのタイミングチャートである。

[図8]イベント検出に応じて基準レベルを迅速にリセットすることの意義を説明するための図である。

[図9]検出信号保持に係る変形例についての説明図である。

[図10]第二実施形態としてのイメージセンサが備える画素の内部構成例を説明するための図である。

[図11]図10に示す回路の動作を説明するためのタイミングチャートである。

[図12]第三実施形態における第一例としてのイメージセンサが備える画素の内部構成例を説明するための図である。

[図13]第三実施形態における第二例としてのイメージセンサが備える画素の内部構成例を説明するための図である。

[図14]スキャン方式を採用した場合のイメージセンサの構成を説明するための図である。

[図15]受光量が大きく変化した場合の説明図である。

[図16]カウント方式を採用する場合における画素の内部構成例を説明するための図である。

[図17]実施形態におけるカウンタの動作説明図である。

[図18]カウント方式による作用の説明図である。

[図19]カウント方式に対し時分割方式を適用した場合の画素の内部構成の例を示した図である。

[図20]カウント方式に対し時分割方式を適用した場合の画素の内部構成の別例を示した図である。

[図21]第一変形例としてのイメージセンサにおける画素の構成例を示した図である。

[図22]第一変形例としてのイメージセンサが備える保持部の構成例を説明するための図である。

[図23]第二変形例としてのイメージセンサが備える画素の構成例を示した図である。

[図24]第二変形例としてのイメージセンサが備えるリセット部の構成例を説明するための図である。

発明を実施するための形態

[0034] 以下、添付図面を参照し、本技術に係る実施形態を次の順序で説明する。

< 1. 第一実施形態 >

[1-1. 撮像装置の構成]

[1-2. 第一実施形態のリセット部]

[1-3. 検出信号保持に係る変形例]

< 2. 第二実施形態 >

< 3. 第三実施形態 >

< 4. 第四実施形態 >

[4-1. スキャン方式の概要]

[4-2. カウント方式]

[4-3. カウント方式に関する変形例]

< 5. 画素構成に係る変形例>

< 6. その他変形例>

< 7. 実施形態のまとめ>

< 8. 本技術>

[0035] < 1. 第一実施形態>

[1-1. 撮像装置の構成]

図 1 は、本技術に係る実施形態としてのイメージセンサ 1 を備えた撮像装置 100 の構成例を示した図である。

撮像装置 100 は、イメージセンサ 1 を備えると共に、撮像レンズ 101 と記録部 102 と制御部 103 とを備えている。撮像装置 100 としては、例えば、産業用ロボットに搭載されるカメラや、車載カメラ等が想定される。

[0036] 撮像レンズ 101 は、入射光を集光してイメージセンサ 1 に導く。イメージセンサ 1 は、入射光を光電変換して受光量に応じた電気信号を受光信号として得ると共に、受光信号に基づき、受光量の変化をイベントとして検出する。さらに、イメージセンサ 1 は、イベントの検出結果を示すイベント信号（後述するイベント信号 E_{vp} 、 E_{vn} ）を信号線 L1 を介して記録部 102 に出力する。

なお、イメージセンサ 1 の具体的な内部構成については後述する。

[0037] 記録部 102 は、イメージセンサ 1 から出力されたイベント信号を記録する。

[0038] 制御部 103 は、例えば CPU (Central Processing Unit) や ROM (Read Only Memory)、RAM (Random Access Memory) 等を備えたマイクロコンピュータを有して構成され、CPU がプログラムに従った処理を実行することで撮像装置 100 の動作を制御する。特に、制御部 103 は、イメージセンサ 1 を制御して上記したイベント信号の出力動作を実行させたり、記録部 102 を制御してイベント信号の記録動作を実行させたりする。

[0039] 図 2 は、イメージセンサ 1 の内部構成例を示した図である。

図示のようにイメージセンサ１は、画素アレイ部１１、アービタ１２、読出部１２、及び信号処理回路１４を備えている。

画素アレイ部１１には、複数の画素（後述する画素１５）が二次元格子状に配列される。以下、画素アレイ部１１において水平方向に配列された画素の集合を「行」と称し、行に垂直な方向に配列された画素の集合を「列」と称する。

[0040] 本例では、画素のそれぞれは、受光量の変化量が所定の閾値を超えたか否かによりイベントの有無を検出し、イベントが生じた際は、アービタ１２に対しリクエストを出力する。

[0041] 読出部１３は、画素アレイ部１１における画素から信号処理回路１４へのイベント信号の読み出しを行う。

アービタ１２は、画素アレイ部１１における画素からのリクエストを調停し、調停結果に基づいて読出部１３による読出動作を制御する。具体的には、イベントが発生した画素のイベント信号が読み出されるように制御を行う。

ここで、本例において、イベント信号は、後述する量子化器１７ｂによって量子化（二値化）された信号とされる。

[0042] 信号処理回路１４は、読み出されたイベント信号について所定の信号処理を施し、信号線Ｌ１を介して記録部１０２に出力する。

[0043] 図３は、画素アレイ部１１の構成例を示した図である。

図示のように画素アレイ部１１においては、画素１５が行方向及び列方向に複数配列されている。各画素１５は、受光部１６、イベント検出部１７、保持部１８、及びリセット部１９を備えている。

[0044] 受光部１６は、受光量に応じた電気信号を受光信号として得る。

イベント検出部１７は、過去における受光信号のレベルを基準レベル L_{ref} として、現在における受光信号のレベルとの差分を求めることで、受光量の変化をイベントとして検出する。具体的に、イベント検出部１７は、基準レベル L_{ref} と現在における受光信号のレベルとの差分を表す差分信号

のレベル（絶対値）が所定の閾値 T_H 以上であるか否かにより、イベントの有無を検出する。

本例のイベント検出部 17 は、受光量が増加側に变化するイベント、すなわち基準レベル L_{ref} との差分がプラスとなるイベント（以下「ON イベント」と表記する）と、受光量が減少側に变化するイベント、つまり基準レベル L_{ref} との差分がマイナスとなるイベント（以下「OFF イベント」と表記する）とを検出し分けることが可能に構成されている。

[0045] 保持部 18 は、イベントの検出結果を示す検出信号（以下、説明上「検出信号 S_d 」と表記する）をイベント検出部 17 より入力して保持する。

本例における保持部 18 は、上記した ON イベントの検出結果を示す検出信号 S_d と、OFF イベントの検出結果を示す検出信号 S_d とを保持可能に構成されている。

[0046] リセット部 19 は、イベント検出部 17 がイベント検出に用いる基準レベル L_{ref} を受光部 16 の現在の受光信号レベルにリセットする。特に、本実施形態のリセット部 19 は、イベント検出部 17 によるイベントの検出後、読出部 13 によるイベント信号の読み出しが行われる前に、基準レベル L_{ref} のリセットを行う。

基準レベル L_{ref} を現在の受光信号レベルにリセットすることで、その時点からの受光信号レベルの変化に基づき新たなイベント検出を行うことが可能となる。すなわち、基準レベル L_{ref} のリセットは、イベント検出部 17 を新たなイベント検出が可能な状態に制御する処理として機能するものである。

[0047] 図 4 は、画素 15 における受光部 16 とイベント検出部 17 の具体的な回路構成例について説明するための図である。

図示のように受光部 16 は、受光素子 16 a、対数変換部 16 b、及びバッファ 16 c を備えており、イベント検出部 17 は、減算器 17 a、及び量子化器 17 b を備えている。

[0048] 受光部 16 において、受光素子 16 a は光電変換素子であり、入射光を光

電変換して電荷を生成する。本例では、受光素子 16 としてフォトダイオードが用いられる。

[0049] 対数変換部 16 b は、フォトダイオードとしての受光素子 16 により得られる光電流（受光量に応じた電流）を、その対数の電圧信号に変換する。

バッファ 16 c は、対数変換部 16 b より入力した電圧信号を補正してイベント検出部 17 における減算器 17 a に出力する。

[0050] 図示のように対数変換部 16 b は、トランジスタ Q 1、トランジスタ Q 2、及びトランジスタ Q 3 を備えている。本例では、これらトランジスタ Q 1、Q 2、Q 3 を始めとして、後述するトランジスタ Q 12 までの各トランジスタには MOSFET（MOS : Metal-Oxide-Semiconductor、FET : field-effect transistor）が用いられる。

[0051] 対数変換部 16 b において、トランジスタ Q 1 及びトランジスタ Q 3 は N 型のトランジスタとされ、トランジスタ Q 2 は P 型トランジスタとされる。

トランジスタ Q 1 のソースは受光素子 16 a に接続（フォトダイオードのカソードに接続）され、ドレインは電源端子に接続される。なお、図中「VDD」は電源電圧を意味する。

トランジスタ Q 2 及びトランジスタ Q 3 は、電源端子と接地端子との間において直列に接続されている。また、トランジスタ Q 2 とトランジスタ Q 3 の接続点は、トランジスタ Q 1 のゲートとバッファ 16 c の入力端子（後述するトランジスタ Q 5 のゲート）とに接続される。また、トランジスタ Q 2 のゲートには、所定のバイアス電圧 V b i a s が印加される。

[0052] トランジスタ Q 1 及びトランジスタ Q 3 のドレインは電源側に接続されており、このような回路はソースフォロウと呼ばれる。これらのループ状に接続された 2 つのソースフォロウにより、受光素子 16 a からの光電流は、その対数の電圧信号に変換される。また、トランジスタ Q 2 は、一定の電流をトランジスタ Q 3 に供給する。

[0053] バッファ 16 c は、それぞれ P 型のトランジスタとされたトランジスタ Q 4 とトランジスタ Q 5 とを備え、これらトランジスタ Q 4、Q 5 が電源端子

と接地端子との間において直列に接続されて構成されている。

トランジスタQ4とトランジスタQ5の接続点がバッファ16cの出力端子とされ、該出力端子より補正後の電圧信号がイベント検出部17の減算器17aに出力される。

[0054] イベント検出部17において、減算器17aは、リセット部19が出力するリセット信号RSTに従って、バッファ16cからの電圧信号のレベルを低下させる。この減算器17aは、低下後の電圧信号を量子化器17bに出力する。

量子化器17bは、減算器17aからの電圧信号をデジタル信号に量子化して検出信号（前述した検出信号Sdに相当）として保持部18に出力する。本例における量子化器17bは、減算器17aからの電圧信号に基づき、ONイベントの検出結果を示す検出信号Sd（図中、出力電圧Vop）と、OFFイベントの検出結果を示す検出信号Sd（図中、出力電圧Vom）とを出力する。

[0055] 減算器17aは、コンデンサC1及びコンデンサC2と、トランジスタQ7及びトランジスタQ8と、リセットスイッチSWrとを備えている。トランジスタQ7はP型トランジスタ、トランジスタQ8はN型トランジスタとされる。

トランジスタQ7及びトランジスタQ8は、電源端子と接地端子との間において直列に接続され、インバータを構成している。具体的に、トランジスタQ7は、ソースが電源端子に接続され、ドレインがトランジスタQ8のドレインに接続されており、トランジスタQ8は、ソースが接地端子に接続されている。なお、トランジスタQ8のゲートには電圧Vbdfが印加されている。

コンデンサC1は、一端がバッファ16cの出力端子に接続され、他端がトランジスタQ7のゲート（インバータの入力端子）に接続される。コンデンサC2は、一端がコンデンサC1の他端と接続され、他端がトランジスタQ7とトランジスタQ8の接続点に接続されている。

リセットスイッチ SW_r は、一端がコンデンサ C_1 とコンデンサ C_2 との接続点に接続され、他端がトランジスタ Q_7 とトランジスタ Q_8 の接続点とコンデンサ C_2 との接続点に接続され、コンデンサ C_2 に対して並列接続されている。リセットスイッチ SW_r は、リセット部 9 からのリセット信号 RST に従って ON/OFF されるスイッチである。

トランジスタ Q_7 及びトランジスタ Q_8 によるインバータは、コンデンサ C_1 を介して入力された電圧信号を反転して量子化器 17b に出力する。

[0056] ここで、減算器 17a において、或る時点でコンデンサ C_1 のバッファ 16c 側に生じている電位を電位 V_{init} とする。そして、このとき、リセットスイッチ SW_r がオンされたとする。リセットスイッチ SW_r がオンの場合、コンデンサ C_1 のバッファ 16c とは逆側は仮想接地端子となる。この仮想接地端子の電位を便宜上、ゼロとする。このとき、コンデンサ C_1 に蓄積されている電荷 CH_{init} は、コンデンサ C_1 の容量を C_{p1} とすると、次の [式 1] により表される。

$$CH_{init} = C_{p1} \times V_{init} \quad \dots \text{[式 1]}$$

また、リセットスイッチ SW_r がオンのとき、コンデンサ C_2 の両端は短絡されているため、その蓄積電荷はゼロとなる。

[0057] 次いで、リセットスイッチ SW_r がオフされたとする。受光量の変化が生じていれば、コンデンサ C_1 のバッファ 16c 側の電位は上記した V_{init} から変化している。変化後の該電位を V_{after} とすると、コンデンサ C_1 に蓄積される電荷 CH_{after} は、次の [式 2] により表される。

$$CH_{after} = C_{p1} \times V_{after} \quad \dots \text{[式 2]}$$

[0058] 一方、コンデンサ C_2 に蓄積される電荷 CH_2 は、コンデンサ C_2 の容量を C_{p2} 、減算器 17 の出力電圧を V_{out} とすると、次の [式 3] により表される。

$$CH_2 = -C_{p2} \times V_{out} \quad \dots \text{[式 3]}$$

[0059] このとき、コンデンサ C_1 及び C_2 の総電荷量は変化しないため、次の [式 4] が成立する。

$$CH_{init} = CH_{after} + CH_2 \cdots \quad [\text{式} 4]$$

[0060] [式4] に [式1] から [式3] を代入して変形すると、次の [式5] が得られる。

$$V_{out} = - (C_{p1} / C_{p2}) \times (V_{after} - V_{init}) \cdots$$

・ [式5]

[式5] は、電圧信号の減算動作を表し、減算結果の利得は C_{p1} / C_{p2} となる。

[0061] この [式5] より、減算器 17a は、過去における受光信号のレベル (V_{init}) と現在の受光信号のレベル (V_{after}) との差分を表す信号を出力することが分かる。

ここで、電位 V_{init} は、上述した基準レベル L_{ref} に相当するものである。上記説明より、この電位 V_{init} 、つまり基準レベル L_{ref} は、リセットスイッチ SW_r がオンされることで、現在の受光信号のレベル、換言すればリセットスイッチ SW_r のオン時点における受光信号のレベルにリセットされることになる。

[0062] 量子化器 17b は、トランジスタ Q9、トランジスタ Q10、トランジスタ Q11、及びトランジスタ Q12 を備え、1.5bit 量子化器として構成されている。

トランジスタ Q9、Q11 は P 型トランジスタとされ、トランジスタ Q10、Q12 は N 型トランジスタとされる。

図示のようにトランジスタ Q9 とトランジスタ Q10、及びトランジスタ Q11 とトランジスタ Q12 は、それぞれ電源端子と接地端子との間において直列に接続されており、トランジスタ Q9、Q11 の各ゲートには減算器 17a の出力電圧 (V_{out}) が入力される。また、トランジスタ Q10 のゲートには電圧 V_{high} が、トランジスタ Q12 のゲートには電圧 V_{low} がそれぞれ印加されている。

[0063] トランジスタ Q9 とトランジスタ Q10 の接続点には、ON イベントの検出結果を表す出力電圧 V_{op} が得られ、トランジスタ Q11 とトランジスタ

Q 1 2 の接続点には O F F イベントの検出結果を表す出力電圧 V_{om} が得られる。

具体的に、トランジスタ Q 9、Q 1 0 側において、減算器 1 7 a の出力電圧 ($V_{after} - V_{init}$) のレベルが電圧 V_{high} に応じたプラス側の閾値以上である場合には、トランジスタ Q 9 とトランジスタ Q 1 0 の接続点に H レベルによる出力電圧 V_{op} が得られ、また、減算器 1 7 a の出力電圧のレベルが該プラス側の閾値未満である場合には L レベルによる出力電圧 V_{op} が得られる。すなわち、トランジスタ Q 9 とトランジスタ Q 1 0 の接続点には、受光量が増加方向に所定の閾値以上変化したか否かを表す信号、すなわち、O N イベントの検出結果を示す検出信号 S_d が得られる。

また、トランジスタ Q 1 1、Q 1 2 側において、減算器 1 7 a の出力電圧のレベルが電圧 V_{low} に応じたマイナス側の閾値以下である場合には、トランジスタ Q 1 1 とトランジスタ Q 1 2 の接続点に H レベルによる出力電圧 V_{om} が得られ、また、減算器 1 7 a の出力電圧のレベルが該マイナス側の閾値より大きい場合には L レベルによる出力電圧 V_{om} が得られる。このように、トランジスタ Q 1 1 とトランジスタ Q 1 2 の接続点には、受光量が減少方向に所定の閾値以上変化したか否かを表す信号、すなわち、O F F イベントの検出結果を示す検出信号 S_d が得られる。

[0064] 保持部 1 8 は、量子化器 1 7 b の出力電圧 V_{op} 及び出力電圧 V_{om} をそれぞれ入力して保持する。保持部 1 8 は、保持した出力電圧 V_{op} 、すなわち O N イベントの検出結果を示す検出信号 S_d をイベント信号 E_{vnp} として出力すると共に、保持した出力電圧 V_{om} 、すなわち O F F イベントの検出結果を示す検出信号 S_d をイベント信号 E_{vnm} として出力する。

保持部 1 8 は、O N イベントが発生した場合には O N イベントが検出されたことを示す検出信号を出力し、O F F イベントが発生した場合には O F F イベントが検出されたことを示す検出信号を出力することになる。

[0065] 図 5 は、イベント信号の読み出しに係る構成の説明図である。

図示のように、読出部 1 3 は、画素 1 5 ごとに転送部 1 3 a を備えており

、各転送部 13 a には、それぞれ対応する一つの画素 15 の保持部 18 よりイベント信号 (E v n p、E v n m) が入力される。各転送部 13 a は、アービタ 12 からの指示に基づいて、入力されたイベント信号を信号処理回路 14 に転送する。

[0066] また、各画素 15 のイベント検出部 17 で得られる検出信号 S d (出力電圧 V o p 及び出力電圧 V o m) は、それぞれアービタ 12 に対して供給される。ここで、これらの検出信号 S d は、アービタ 12 に対しイベント信号の読み出しを要求する信号として機能する。

アービタ 12 は、各イベント検出部 17 からの検出信号 S d を入力し、それら検出信号 S d に基づくリクエストを調停した結果に基づき、読出部 13 による読出動作を制御する。具体的には、イベントが発生した画素 15 のイベント信号が読み出されるように、読出部 13 a における該当する転送部 13 a に信号処理回路 14 へのイベント信号の転送を指示する。

[0067] また、保持部 18 は、アービタ 12 から転送部 13 a に対して行われる転送指示 (読出指示) に応じて、保持している検出信号 S d (出力電圧 V o p 及び出力電圧 V o m) をリセットする。具体的に、保持部 18 は、自身のイベント信号の出力先である転送部 13 a に対するアービタ 12 からの転送指示に応じて、保持中の検出信号 S d を L レベルにリセットする。

[0068] [1-2. 第一実施形態のリセット部]

ここで、上記説明から理解されるようにイベントの検出は、過去における受光信号のレベルを基準レベル L r e f として、基準レベル L r e f と現在の受光信号レベルとの差分を求めることで行われる。そして、イベントが検出された場合は、新たなイベントの検出が可能となるように、基準レベル L r e f を現在の受光信号レベルにリセットする。

[0069] 基準レベル L r e f のリセットについては、例えば、イベント信号の読み出しに応じて実行することが考えられる。

しかしながら、アービタ 12 がイベント検出の通知を受けてから該当する画素 15 の信号読み出しを指示するまでには相応の時間を要するため、読み

出しに応じて基準レベル L_{ref} をリセットしたのでは、基準レベル L_{ref} のリセットに遅れが生じる。すなわち、基準レベルをイベント検出時の受光信号レベルに迅速に更新することができず、基準レベル L_{ref} の正確性が低下し、イベントの検出漏れが生じる等、イベント検出精度の低下を招来する虞がある。

[0070] そこで、本実施形態では、基準レベル L_{ref} のリセットを、イベント検出部17によるイベントの検出後、読出部13によるイベント信号の読み出しが行われる前に実行する。

[0071] 図6は、第一実施形態におけるリセット部19の構成例を説明するための図である。

なお、図6では、リセット部19の内部構成例と共に、受光部16、イベント検出部17、及び保持部18の内部構成例を併せて示している。

図示のように保持部18は、第一保持回路18p、第二保持回路18m、及びインバータ18iを備えており、第一保持回路18pには出力電圧 V_{op} が入力され、第二保持回路18mにはインバータ18iを介して出力電圧 V_{om} が入力される。第一保持回路18p及び第二保持回路18mは、例えばラッチ回路として構成される。なお、第一保持回路18pや第二保持回路18mとしては、ラッチ回路やフリップフロップ等のデジタルメモリ回路であってもよいし、スイッチ、プラスチック、容量等のサンプリング回路であってもよい。

[0072] リセット部19は、ORゲート回路19aと遅延回路19bとを備えている。ORゲート回路19aは、出力電圧 V_{op} と、インバータ18iを介した出力電圧 V_{om} とを入力し、遅延回路19bはORゲート回路19aの出力信号を遅延させて、リセット信号 RST としてリセットスイッチ SW_r に出力する。なお、遅延回路19bとしては、例えば複数のインバータを直列接続した構成等を採用することができる。

[0073] 図7は、図6に示す回路の動作を説明するためのタイミングチャートであり、図6に示すノードAにおける電位変化を表す波形と、第一保持回路18

p の出力信号であるイベント信号 E_{vp} の波形とを示している。

図中の時点 t_1 は、イベント検出部 17 によるイベント（この場合は ON イベント）の検出時点を表す。イベント検出に応じて、ノード A の電位が徐々に上昇していく。つまり、出力電圧 V_{op} が H レベルに立ち上がっていく。

このノード A の電位の立ち上がりが出力信号 E_{vp} に反映されるまでにはタイムラグがあり、図中の時点 t_2 において出力信号 E_{vp} が H レベルに立ち上がる。この時点 t_2 は、第一保持回路 18 p においてイベントが発生した旨の検出結果を示すイベント信号の保持が完了したタイミングと換言することができる。

[0074] そして、時点 t_1 から遅延回路 19 b による遅延時間が経過した時点である時点 t_3 において、リセット部 19 よりリセット信号 RST が出力され、基準レベル L_{ref} のリセットが行われる。

ここで、遅延回路 19 b による遅延時間は、時点 t_1 から時点 t_2 までの時間よりも長い時間を設定する。すなわち、上記したタイムラグを考慮して、保持部 18 に保持される検出信号のレベルが H レベルとしての一定レベル以上となるまでの十分な待機時間を確保できるように設定する。

[0075] 時点 t_3 から所要の時間が経過した時点 t_4 では、保持部 18 から信号処理回路 14 へのイベント信号の読み出しが行われる。前述のように、イベント検出からイベント信号の読み出しが行われるまでの間には相応の時間を要する。

[0076] 先の説明から理解されるように、保持部 18 は、読み出しが行われるまでの間、検出信号 S_d を保持することになる。すなわち、イベント検出に応じて検出信号 S_d が H レベルに立ち上げられた場合は、そのレベルを読み出しが行われるまで維持する。

このように保持部 18 がイベント検出に応じて得られた検出信号 S_d を保持することで、受光量の変化が瞬時的なものであっても、読み出しが行われるまでの間、イベントを検出した旨を表す信号を保持し続けることが可能と

されている。

[0077] 上記のように実施形態のイメージセンサ1においては、イベント検出部17によるイベントの検出後、読出部13によるイベント信号の読み出しが行われる前に、基準レベル L_{ref} をリセットするものとしている。

これにより、イベント検出に応じて、イベント検出に用いる基準レベルを現在の受光信号レベルに迅速にリセット（更新）することが可能とされる。

従って、イベント検出に用いる基準レベル L_{ref} の正確性を向上させることができ、イベント検出精度の向上を図ることができる。

[0078] 図8は、イベント検出に応じて基準レベル L_{ref} を迅速にリセットすることの意義を説明するための図である。

図中の上段及び下段において、実線で示す波形は受光量の変化を表しており、レベル L_{v1} 、 L_{v2} 、 $L_{v2'}$ はそれぞれ基準レベル L_{ref} を表す。また、図中では両矢印によりイベント検出で用いる閾値 TH を模式的に表している。

[0079] 図中の上段は、イベント検出に応じて迅速に基準レベル L_{ref} をリセットした場合を例示している。この場合には、「 L_{v1} 」と示す基準レベル L_{ref} と現在の受光信号レベルとの差分が閾値 TH 以上となったことに応じて、時点 $T1$ で1度目のイベントが検出される。また、この1度目のイベント検出後にリセットされた「 L_{v2} 」による基準レベル L_{ref} と現在の受光信号レベルとの差分が閾値 TH 以上となったことに応じて、時点 $T2$ において2度目のイベントが検出される。

一方、下段は、1度目のイベント検出（時点 $T1$ ）後、一定の遅れ D が生じた後に、基準レベル L_{ref} のリセットが行われた場合を例示している。この場合は、遅れ D の間に受光信号レベルが上昇して、基準レベル L_{ref} が1度目のイベント検出時点における「 L_{v2} 」よりも大きい「 $L_{v2'}$ 」にリセットされる。このため、時点 $T2$ においては、この「 $L_{v2'}$ 」と現在の受光信号レベルとの差分が閾値 TH 以上とはならず、イベントの検出漏れが生じてしまう。

[0080] このように基準レベル L_{ref} を迅速に更新することで、イベントの検出漏れの防止を図ることができ、イベント検出精度の向上を図ることができる。

[0081] [1-3. 検出信号保持に係る変形例]

ここで、本実施形態では、保持部 18 からの信号読み出し前に基準レベル L_{ref} のリセットを行う構成を採っている。このような構成では、基準レベル L_{ref} のリセット後、信号読み出しが行われるまでの間に、新たなイベントについての検出信号がイベント検出部 17 において生成され得る。つまり、イベント検出後、該イベントについての信号読み出し前に新たなイベントが生じた場合には、該新たなイベントについての検出信号が、直前のイベントについての検出信号を保持している保持部 18 に入力されてしまい、保持部 18 において新たなイベントの検出信号が直前イベントの検出信号と同化されてしまい、イベント信号の出力漏れが発生してしまう。

[0082] そこで、図 9 に示すような出力制御部 20 を設けて、読み出し前に生じた新たなイベントの検出信号が直前イベントの検出信号と同化されてしまうことの防止を図ることもできる。

なお、以下の説明において、既に説明済みとなった部分と同様となる部分については同一符号を付して説明を省略する。

[0083] 図示のように出力制御部 20 は、OR ゲート回路 20a と、スイッチ SW_p 及びスイッチ SW_m とを備えている。

OR ゲート回路 20a は、第一保持回路 18p の出力信号であるイベント信号 E_{vp} と、第二保持回路 18m の出力信号であるイベント信号 E_{vm} とを入力する。

スイッチ SW_p は、イベント検出部 17 から第一保持回路 18p への出力電圧 V_{op} の供給ライン上に挿入され、スイッチ SW_m はイベント検出部 17 からインバータ 18i への出力電圧 V_{om} の供給ライン上に挿入され、それぞれ OR ゲート回路 20a の出力信号によって ON/OFF 制御される。ここで、OR ゲート回路 20a の出力信号が L レベルであるとき、スイッチ

SW_pとスイッチSW_mはOFF状態とされる。

[0084] このような構成により、イベント信号E_{vnp}とイベント信号E_{vnm}のうち何れかのレベルがHレベルとしての一定レベル以上となったことに応じて、スイッチSW_pとスイッチSW_mがOFFされるものとなり、読み出し前に生じた新たなイベントの検出信号が直前イベントの検出信号と同化されてしまうことの防止を図ることが可能とされる。

また、上記構成によれば、イベント検出に応じて第一保持回路18_p、第二保持回路18_mに保持された検出信号の読み出しが行われて、これら第一保持回路18_p、第二保持回路18_mにおける検出信号のレベルが一定レベル未満に低下した場合（つまりLレベルにリセットされた場合）には、スイッチSW_pとスイッチSW_mがONとされる。これにより、第一保持回路18_p、第二保持回路18_mが新たなイベントの検出信号を保持することが可能となる。

[0085] このように図9に示した出力制御部20を設けることで、読み出し前に生じた新たなイベントについてのイベント信号を直前に生じたイベントについてのイベント信号とは別信号として出力することが可能となり、イベント信号の出力漏れ防止を図ることができる。

[0086] なお、図9に示した出力制御部20に関して、イベント検出がONイベントのみ（又はOFFイベントのみ）について行われる構成にあっては、ORゲート回路20aは不要である。つまりこの場合、出力制御部20の構成要素は少なくともスイッチSW_p又はスイッチSW_mのみとすることができる。

[0087] <2. 第二実施形態>

図10は、第二実施形態としてのイメージセンサ1が備える画素15の内部構成例を説明するための図である。

第一実施形態の場合との差異点は、リセット部19に代えてリセット部19Aが設けられた点である。

リセット部19Aは、第一保持回路18_pの出力信号であるイベント信号

E v n p と、第二保持回路 18 m の出力信号であるイベント信号 E v n m とを入力する OR ゲート回路 19 a を備えている。この OR ゲート回路 19 a の出力信号がリセット信号 R S T としてイベント検出部 17 におけるリセットスイッチ S W r に出力される。

[0088] 図 11 は、図 10 に示す回路の動作を説明するためのタイミングチャートであり、図 10 に示すノード A における電位変化を表す波形とイベント信号 E v n p の波形とを示している。

図中の時点 t 5 はイベント検出部 17 によるイベント（ON イベント）の検出時点を表し、時点 t 6 はイベント信号 E v n p が H レベルに立ち上がった時点を表す。この時点 t 6 において、リセット部 19 A よりリセット信号 R S T が出力され、基準レベル L r e f のリセットが行われる。

時点 t 7 は、イベント検出に応じてイベント信号 E v n p の読み出しが行われた時点を表す。

[0089] 上記のように第二実施形態におけるリセット部 19 A は、保持部 18 の出力信号に基づき基準レベル L r e f をリセットする。

これにより、保持部 18 に保持される検出信号のレベルが一定レベル以上（つまり H レベル）となったことに応じて基準レベル L r e f がリセットされ、イベント信号を適切に出力することができる。また、保持部 18 に保持される検出信号のレベルが一定レベル以上となるまでリセットタイミングを遅延させるための遅延回路 19 b を不要とすることができる。

[0090] なお、第二実施形態においても、図 9 に示した出力制御部 20 を設けた構成を採ることもできる。

[0091] <3. 第三実施形態>

これまでの説明では、イベント検出部 17 において、ON イベントと OFF イベントの検出を同時並行して行う例を挙げたが、ON イベントと OFF イベントの検出は時分割で行うこともできる。このような時分割検出に係る第三実施形態について、以下では第一例と第二例を説明する。

[0092] 図 12 は、第三実施形態における第一例としてのイメージセンサ 1 が備え

る画素 15 の内部構成例を説明するための図である。

図 12 に示す第一例としてのイメージセンサ 1 は、第一実施形態の場合（図 4）と比較して、イベント検出部 17 に代えてイベント検出部 17' が、保持部 18 に代えて保持部 18' が、リセット部 19 に代えてリセット部 19' がそれぞれ設けられた点と、スイッチ SWp、スイッチ SWm、及びコントローラ 50 が設けられた点とが異なる。

[0093] イベント検出部 17' においては、量子化器 17b に代えて量子化器 17b' が設けられる。量子化器 17b' は、トランジスタ Q11 とトランジスタ Q12 が省略された点が量子化器 17b と異なる。この場合、量子化器 17b' の出力信号は、トランジスタ Q9 とトランジスタ Q10 の接続点に得られる信号の一系統のみとなる。

[0094] 保持部 18' は、保持回路として単一の保持回路 18a のみを備えると共に、インバータ 18i を備える。

[0095] 図示のように量子化器 17b' からの出力ラインは、スイッチ SWp を経由するラインとスイッチ SWm を経由するラインとに分岐され、スイッチ SWp を経由するラインは保持回路 18a に接続され、スイッチ SWm を経由するラインはインバータ 18i を介してスイッチ SWp を経由するラインに合流後、保持回路 18a に接続されている。

[0096] リセット部 19' は、OR ゲート回路 19a が省略された点がリセット部 19 と異なり、リセット部 19' が有する遅延回路 19b には、上記したスイッチ SWp を経由するラインとスイッチ SWm を経由するラインとの合流点に得られる信号が入力される。

[0097] コントローラ 50 は、量子化器 17b' におけるトランジスタ Q10 のゲート電圧の制御と、スイッチ SWp 及びスイッチ SWm の ON/OFF 制御を行う。

具体的に、コントローラ 50 は、トランジスタ Q10 のゲート電圧を前述した電圧 Vhigh と電圧 Vlow との間で切り替える制御を行う。そして、コントローラ 50 は、このような電圧 Vhigh/Vlow の切り替えに

同期して、スイッチSW_p及びスイッチSW_mを交互にON/OFFする制御を行う。すなわち、電圧V_{high}の選択期間中にはスイッチSW_pをON且つスイッチSW_mをOFFとし、電圧V_{low}の選択期間中にはスイッチSW_pをOFF且つスイッチSW_mをONとする制御を行う。

[0098] 第一実施形態の説明から理解されるように、電圧V_{high}の選択期間中には、量子化器17b'においてONイベントの検出結果を示す検出信号S_dが得られる。一方、電圧V_{low}の選択期間中には、量子化器17b'においてOFFイベントの検出結果を示す検出信号S_dが得られる。

従って、上記のようにコントローラ50が電圧V_{high}/V_{low}の切り替えに同期したスイッチSW_p及びSW_mのON/OFF制御を行うことで、電圧V_{high}の選択期間中には、ONイベントの検出結果を示す検出信号S_dがスイッチSW_pを介して保持回路18aに入力される。一方、電圧V_{low}の選択期間中は、OFFイベントの検出結果を示す検出信号S_dがスイッチSW_m及びインバータ18iを介して保持回路18aに入力される。

[0099] このようにして、図12に示す構成では、ONイベントとOFFイベントの検出が時分割で行われる。

[0100] そして、図12に示す構成では、このような時分割検出が行われることに対応して、保持部18'において単一の保持回路18aのみを設けて、保持回路18aにONイベントの検出信号S_dとOFFイベントの検出信号S_dを時分割で保持させるものとしている。

電圧V_{high}の選択期間中にONイベントが発生した場合には、保持回路18aに保持された検出信号S_dがアービタ12によってONイベントのイベント信号E_{vnp}として読み出される。同様に、電圧V_{low}の選択期間中にOFFイベントが発生した場合には、保持回路18aに保持された検出信号S_dがアービタ12によってOFFイベントのイベント信号E_{vnm}として読み出される。

[0101] ここで、リセット部19'は、スイッチSW_pを経由するラインとスイッ

チSW_mを経由するラインとの合流点の信号を入力するが、このような構成により、電圧V_{high}の選択期間中にONイベントが発生した場合、電圧V_{low}の選択期間中にOFFイベントが発生した場合のそれぞれにおいて、イベント信号E_{v p}の読み出し前に基準レベルL_{ref}をリセットすることができる。

[0102] なお、コントローラ50は、画素15ごとに設けてもよいし、複数の画素15ごとに共通のコントローラ50を設けるようにしてもよい。

[0103] 図13は、第三実施形態における第二例としてのイメージセンサ1が備える画素15の内部構成例を説明するための図である。

図12に示した第一例との差異点は、保持部18'に代えて保持部18を設けたことで、時分割で得られるONイベントの検出信号S_d、OFFイベントの検出信号S_dを第一保持回路18_p、第二保持回路18_mに個別に保持するようにした点である。

また、このように保持部18'に代えて保持部18を設けたことに対応して、リセット部19'に代えてリセット部19を設けるようにしている。これにより、電圧V_{high}の選択期間中にONイベントが発生した場合、電圧V_{low}の選択期間中にOFFイベントが発生した場合のそれぞれにおいて、イベント信号E_{v p}の読み出し前に基準レベルL_{ref}をリセットすることができる。

[0104] <4. 第四実施形態>

[4-1. スキャン方式の概要]

これまでの説明では、イベントの検出に応じてアービタ12が該当する画素15のイベント信号E_{v n}を読み出す方式であるアービタ方式（非同期読出方式）を採用した例を説明したが、イベント信号E_{v n}の読み出しは、画素アレイ部11の行ごとに同期した読み出しを行うスキャン方式により行うこともできる。

[0105] 図14は、イベント信号E_{v n}をスキャン方式により読み出す場合におけるイメージセンサ1の構成を説明するための図である。なお、図14ではイ

ベント信号E v nの読み出しに係る部分の構成のみを抽出して示している。

[0106] 前述のように画素アレイ部11には、複数の画素15が二次元格子状に配列されている。この場合、画素15内の構成は、図6や図9、図10等、第一実施形態で説明したものと同様である。

[0107] ロー（行）ドライバ55は、画素アレイ部11における行の選択を行う。具体的に、ロードドライバ55は、予め設定された周期で画素アレイ部11における複数の行を1行ずつ順次選択する。ロードドライバ55によって行の選択が行われると、選択された行における各画素15より、それぞれ保持部18に保持された値が出力回路56に対して出力される。具体的に、この場合における画素15の保持部18には第一保持回路18pと第二保持回路18mとが設けられているため、選択された行における各画素15からは、それぞれ第一保持回路18pの保持値と第二保持回路18mの保持値が出力される。図中における画素15ごとの「E v n p」「E v n m」の表記は、このことを表している。

[0108] 出力回路56は、選択された行における各画素15からの出力値に基づき、画素15ごとに、イベント検出画素か否か、すなわちONイベント、OFFイベントの少なくとも何れかが検出された画素であるか否かの判定を行い、イベント検出画素について、その画素アドレスの情報を生成し、出力する。ここでの画素アドレスは、例えば（行，列）座標の形態である。一例として、出力回路56は、ロードドライバ55によって選択された行から行座標を取得し、行内のイベント検出画素の列の情報と合わせて画素アドレスの情報を生成する。

なお、出力回路56は、イベント検出画素の画素アドレスの情報と共に、ONイベント、OFFイベントの何れのイベント検出画素であるかを表す情報を出力してもよい。

[0109] 上記のような構成により、イベントを検出した画素15によるイベント信号E v nは、行順次で読み出される。換言すれば、行単位で同期して読み出しが行われる。

[0110] [4-2. カウント方式]

ここで、上記のようなスキャン方式を採用した場合には、アービタ方式を採用した場合と比べ、イベントの検出からイベント信号 $E v n$ の読み出しまでの時間遅延が大きくなる。

このように読み出しまでの時間遅延が大きくなると、例えば図 15 に例示するようにして受光量が大きく変化した場合であっても、イベント一つ分の検出結果しか得られなくなる。すなわち、このように受光量が大きく変化している部分については本来、複数のイベントが検出されたものとして扱われるべきところ、一つのイベントしか検出されないものとなって、イベントの検出漏れが生じる虞がある。

[0111] そこで、本実施形態では、リセット部 19 を設けて読み出し待機中における基準レベル $L r e f$ のリセットを可能とする構成、すなわち読み出し待機中に複数のイベントの検出を可能とする構成を採りつつ、読み出し待機中において、イベントの発生回数をカウントし、カウント値をイベント信号として読み出す構成を採る。

[0112] 図 16 は、イベントの発生回数をカウントするカウント方式を採用する場合における画素 15 の内部構成例を説明するための図である。

この場合の画素 15 内の構成としては、図 6 の場合と比較して、保持部 18 に代えて保持部 25 が設けられた点異なる。

[0113] 保持部 25 は、第一カウンタ 25 p、第二カウンタ 25 m、及びインバータ 18 i を備えている。図示のように、第一カウンタ 25 p にはイベント検出部 17 からの出力電圧 $V o p$ が入力される。第二カウンタ 25 m には、イベント検出部 17 からの出力電圧 $V o m$ がインバータ 18 i を介して入力される。

[0114] 図 17 は、カウンタの動作説明図である。

なお、図 17 は第一カウンタ 25 p 側の動作説明図としているが、第二カウンタ 25 m 側の動作としても第一カウンタ 25 p 側と同様となるため重複説明は避ける。

先の図 1 5 で例示したように受光量に大きな変化が生じる場合、ノード A (図 1 6 参照) の電位としては、リセット部 1 9 による基準レベル L_{ref} のリセットが行われるごとに、図示のように H レベルから L レベルへの変化を複数回繰り返すことになる。

第一カウンタ 2 5 p には、図示のようなカウント基準値 L_c が設定されている。第一カウンタ 2 5 p は、ノード A の電位がカウント基準値 L_c 以上となるごとにカウント値をインクリメントする。これにより、読み出し待機中におけるイベントの発生回数をカウントすることが可能とされる。

[0115] 図 1 8 に、カウント方式による作用の説明図を示す。

図 1 5 に示したような受光量の大きな変化が生じた場合であっても、リセット部 1 9 による基準値レベル L_{ref} のセルフリセット、及び第一カウンタ 2 5 p (又は第二カウンタ 2 5 m) によるカウント動作が行われることで、読み出し待機中の期間においてイベント発生回数をカウントすることができる。

これにより、イベントの検出漏れの防止を図ることができる。また、受光量の変化の有無のみでなく、受光量の変化量を推定可能とすることができる。

[0116] ここで、図 1 6 に示す構成において、出力電圧 V_{op} 、出力電圧 V_{om} は、それぞれ ON イベント、OFF イベントのうち対応するイベントが発生した際には、「イベントが検出されたことを示す『検出信号』」として機能する。このため、第一カウンタ 2 5 p、第二カウンタ 2 5 m がそれぞれ出力電圧 V_{op} 、 V_{om} に基づきイベントの発生回数をカウントし、そのカウント値を保持することは、イベントの発生回数分得られた「検出信号」を保持していることに相当し、従って、「検出信号」を保持することの一態様に該当する。

[0117] また、このようにカウント値を保持することが「検出信号」を保持することに該当するのであれば、保持部 2 5 に保持されたカウント値を読み出すことは、保持部 2 5 に保持された「検出信号」をイベント信号として読み出す

ことの一態様に該当すると言える。この点より、図16では第一カウンタ25p、第二カウンタ25mから読み出されるカウント値を、イベント信号Evp'、イベント信号Evm'と表記している。

[0118] なお、図16では出力電圧Voに基づいてリセット信号RSTを出力する構成を例示したが、これに代えて、例えば第一カウンタ25p、第二カウンタ25mのカウント更新タイミングでリセット信号RSTを出力する構成を採ることもできる。

[0119] ここで、カウント方式を採用する場合、図14に示した出力回路56には、ロードライバ55により選択された行における各画素15より第一カウンタ25pと第二カウンタ25mの値が入力される。この場合の出力回路56は、カウント値が1以上である画素15の画素アドレスをイベント検出画素の画素アドレスとして出力すると共に、イベント検出画素ごとに、ONイベント、OFFイベントの何れのイベント検出画素であるかを表す情報、及びカウント値を出力する。

[0120] [4-3. カウント方式に関する変形例]

上記したカウント方式を採用する場合においても、第三実施形態で説明したような時分割方式によるイベント検出を適用することもできる。

図19、図20は、カウント方式に対し時分割方式を適用した場合の画素15の内部構成例をそれぞれ示している。

図19の例では、先の図12や図13に示した時分割検出のための構成（イベント検出部17'、及びスイッチSWp、SWn）の後段に対して保持部25を設け、ONイベントのカウント、OFFイベントのカウントがそれぞれ第一カウンタ25p、第二カウンタ25mにより個別に行われるようにしている。

[0121] ここで、図19に示すようにONイベント、OFFイベントのカウントを個別のカウンタで行う構成を採る場合、ONイベント、OFFイベントの時分割カウント及びカウント値の読み出し（イベント信号Evp'、Evm'の読み出し）は、以下のように行うことが考えられる。

すなわち、ロードライバ55が或る行を選択してからその行を再度選択するまでの期間を「読出待ち期間 P_w 」としたとき、読出待ち期間 P_w の前半期間（又は後半期間）をONイベントのカウント期間（つまりスイッチ SW_p のON期間）、後半期間（又は前半期間）をOFFイベントのカウント期間（スイッチ SW_m のON期間）とし、ロードライバ55による行選択時に第一カウンタ25pと第二カウンタ25mのカウント値が同時に読み出されるようにする。

或いは、偶数番目の読出待ち期間 P_w をONイベントのカウント期間、奇数番目の読出待ち期間 P_w をOFFイベントのカウント期間とする等、ONイベントのカウント期間、OFFイベントのカウント期間を行選択ごとに交互に切り替えることもできる。この場合、第一カウンタ25pのカウント値の読み出し、第二カウンタ25mのカウント値の読み出しは、ロードライバ55による行選択ごとに交互に行われる。

[0122] 図20の例は、図19の例における保持部25に代えて保持部25'を設けたものである。図示のように保持部25'は、単一のカウンタ25a、及びインバータ18iを有し、カウンタ25aには、量子化器17b'からスイッチ SW_p を経由するラインと、量子化器17b'からスイッチ SW_m 及びインバータ18iを経由するラインとの合流点に得られる信号が入力される。つまり、ONイベント、OFFイベントそれぞれのカウントに共通のカウンタ25aが用いられる構成となっている。具体的に、カウンタ25aは、コントローラ50によるスイッチ SW_p 、 SW_m の交互切り替えによって、ONイベントの発生回数、OFFイベントの発生回数を時分割でカウントすることが可能とされている。

[0123] 図20に示すようにONイベント、OFFイベントのカウントに共通のカウンタ25aを用いる構成を採る場合には、読出待ち期間 P_w の途中でONイベントのカウントとOFFイベントのカウントを切り替えることはできない。このため、図20のような共通のカウンタ25aを用いる構成を採る場合には、偶数番目の読出待ち期間 P_w をONイベントのカウント期間、奇数

番目の読出待ち期間 P_w を OFF イベントのカウント期間とする等、ON イベントのカウント期間、OFF イベントのカウント期間を行選択ごとに交互に切り替えるようにする。

[0124] なお、上記では、カウント方式がスキャン方式を採用する場合に適用される例を挙げたが、カウント方式はアービタ方式を採用する場合にも適用可能である。アービタ方式を採用する場合には、イベントの発生からアービタ 1 2 の指示による読み出しが行われるまでの間におけるイベントの発生回数をカウントすることになる。

また、アービタ方式にカウント方式を適用した場合にも、時分割方式を適用可能である。時分割方式を適用したときは、時分割で行われる ON イベントの検出処理、OFF イベントの検出処理の結果、ON イベントが検出されればアービタ 1 2 の指示により ON イベントのカウント値が読み出されるものとなり、OFF イベントが検出されればアービタ 1 2 の指示により OFF イベントのカウント値が読み出されるものとなる。このとき、カウンタは共通でもよいし、ON イベント、OFF イベントごとに個別に設けてもよい。

[0125] <5. 画素構成に係る変形例>

ここで、これまでの説明では、一つの画素 1 5 につき受光部 1 6 及びイベント検出部 1 7（又はイベント検出部 1 7'）が一つのみ設けられた例を挙げたが、画素 1 5 ごとに複数の受光部 1 6 及びイベント検出部 1 7 を設けた構成を採ることもできる。画素 1 5 ごとに複数の受光部 1 6 及びイベント検出部 1 7 を設ける例としては、例えば R（赤色）、G（緑色）、B（青色）の各光を受光する受光部 1 6 をベイア配列したものを挙げることができる。

この際、イベント検出の単位は、受光部 1 6 の単位とするのではなく、画素単位とすることが考えられる。すなわち、画素 1 5 内における複数のイベント検出部 1 7 のうち少なくとも何れかにおいてイベントが検出されたことを以て、その画素 1 5 におけるイベントが検出されたものとして扱うものである。

そして、この場合におけるリセット部 1 9 としては、イベント検出部 1 7

ごとに設けるのではなく、一つの画素 15 につき一つのみ設けることが考えられる。すなわち、以下で説明する第一変形例のように、画素 15 内における何れかのイベント検出部 17 がイベントを検出したことに応じて、画素 15 内の全てのイベント検出部 17 の基準レベル L_{ref} をリセットする、単一のリセット部 19 を一画素につき一つ設けるものである。

[0126] 図 21 は、第一変形例としてのイメージセンサ 1 における画素 15 A の構成例を示している。

図示のように画素 15 A には、R 光を受光するための受光セル 30-1 と、G 光を受光するための受光セル 30-2 及び受光セル 30-3 と、B 光を受光するための受光セル 30-4 の四つの受光セル 30 が備えられると共に、リセット部 19 及び保持部 18 A が備えられている。

[0127] 受光セル 30-1 は、R 光のカラーフィルタを有し R 光を受光する受光部 16-1 とイベント検出部 17 とを備え、受光セル 30-2、受光セル 30-3 は、G 光のカラーフィルタを有し G 光を受光するための受光部 16-2、受光部 16-3 を備えると共に、イベント検出部 17 を備えている。受光セル 30-4 は、B 光のカラーフィルタを有し B 光を受光する受光部 16-4 とイベント検出部 17 とを備えている。

画素 15 A においては、受光部 16-1、16-2、16-3、16-4 がベイヤ配列されている。

[0128] 図 22 は、第一変形例としてのイメージセンサ 1 が備える保持部 18 A の構成例を説明するための図である。図 22 では、保持部 18 A の内部構成例と共に、リセット部 19 の内部構成例と、受光部 16、イベント検出部 17、及び保持部 18 の内部構成例とを併せて示している。

図示のように保持部 18 A には、第一保持回路 18 p と第二保持回路 18 m と共に、OR ゲート回路 18 a、OR ゲート回路 18 b、及び四つのインバータ 18 i が備えられる。

図示のように OR ゲート回路 18 a には、各受光セル 30 (30-1 から 30-4) におけるイベント検出部 17 から出力電圧 V_{op} が入力され、O

Rゲート回路18bには、各受光セル30におけるイベント検出部17からの出力電圧 V_{om} が、それぞれ対応する一つのインバータ18iを介して入力される。

ORゲート回路18aの出力信号は、第一保持回路18p及びリセット部19におけるORゲート回路19aの入力信号として供給され、ORゲート回路18bの出力信号は第二保持回路18m及びORゲート回路19aの入力信号として供給される。

この場合、リセット部19のリセット信号RSTは、各受光セル30におけるイベント検出部17のリセットスイッチ SW_r に出力される。

[0129] このような構成により、第一変形例としてのイメージセンサ1では、画素15A内における複数のイベント検出部17のうち少なくとも何れか一つにおいてイベントが検出されたことに応じて、リセット部19により、画素15A内の全てのイベント検出部17の基準レベル L_{ref} がリセットされる。

また、第一変形例の保持部18Aの構成によると、イベントが検出されたことに応じて出力されるイベント信号（本例ではイベント信号 E_{vp} 、 E_{vm} の何れか）は、画素15Aごとに単一系統となる。

[0130] 上記した第一変形例では、画素ごとに複数の受光部16及びイベント検出部17が設けられる場合において、画素内の何れか一つのイベント検出部17がイベントを検出したことを条件に、画素内の全てのイベント検出部17の基準レベル L_{ref} をリセットするものとした。また、第一変形例では、画素ごとに出力するイベント信号 E_{vp} 、 E_{vm} をそれぞれ単一系統とする例を挙げた。

しかしながら、以下で説明する第二変形例のように、画素内における複数のイベント検出部17がイベントを検出したことを条件に、画素内の全てのイベント検出部17の基準レベル L_{ref} をリセットし、また、画素ごとのイベント信号 E_{vp} 、 E_{vm} の出力系統を単一とするのではなく、イベントが検出された系統（受光チャネル）すべてのイベント E_{vp} 、 E_{vm}

mを出力可能な構成が採られてもよい。

[0131] 図23は、第二変形例としてのイメージセンサ1が備える画素15Bの構成例を示している。第一変形例における画素15Aとの差異点は、受光セル30-1、30-2、30-3、30-4に代えて受光セル30'-1、30'-2、30'-3、30'-4が設けられる点と、リセット部19に代えてリセット部19Bが設けられた点である。

[0132] 受光セル30'-1、30'-2、30'-3、30'-4は、それぞれ、保持部18が追加された点が受光セル30-1、30-2、30-3、30-4と異なる。

[0133] 図24は、第二変形例としてのイメージセンサ1が備えるリセット部19Bの構成例を説明するための図である。図24では、リセット部19Bの内部構成例と共に、受光セル30'-1、30'-2、30'-3、30'-4それぞれにおける保持部18の内部構成例を併せて示している。

[0134] 図示のようにリセット部19Bは、判定部19cと遅延回路19bとを備える。この場合の遅延回路19bは、判定部19cの出力信号を遅延してリセット信号RSTとして各受光セル30'（30'-1から30'-4）におけるイベント検出部17のリセットスイッチSW_rに出力する。

判定部19cには、各受光セル30'におけるイベント検出部17の出力電圧V_{op}が入力されると共に、これらイベント検出部17の出力電圧V_{om}がそれぞれ対応する保持部18におけるインバータ18iを介して入力される。

判定部19cは、このように入力される各4系統の出力電圧V_{op}、出力電圧V_{om}のうち、何れかN個（Nは2以上の自然数且つ4以下）がHレベルとなったことに応じて出力信号をHレベルに立ち上げる。

これにより、画素15B内におけるイベント検出部17のうちの複数がイベントを検出したことを条件として、画素15B内の全てのイベント検出部17の基準レベルL_{ref}がリセットされるようになる。

また、図24に示す構成によれば、画素15Bごとに、イベントが検出さ

れた系統すべてのイベント E_{vnp} 、 E_{vnm} を出力することが可能となる。

[0135] なお、上記した第一変形例及び第二変形例についても、第二実施形態としての構成を適用することができる。具体的に、第一変形例については、ORゲート回路19aにイベント信号 E_{vnp} 、 E_{vnm} を入力する構成を採ることができる。また、第二変形例については、判定部19cに各受光セル30（30-1' から30-4'）が出力するイベント信号 E_{vnp} 、 E_{vnm} を入力する構成を採ることができる。なおこの場合、リセット部19、19Bにおいて遅延回路19bは不要である。

[0136] また、第一変形例及び第二変形例に対しても、図9に示した出力制御部20と同様の構成を適用して、イベントの検出漏れ防止を図ることが可能である。

また、第一変形例及び第二変形例としての構成は、第三実施形態で説明した時分割検出を行う場合や、第四実施形態で説明したスキャン方式、カウンタ方式が採用される場合にも同様に適用することが可能である。

[0137] <6. その他変形例>

なお、上記した具体例はあくまで一例であり、本技術は多様な変形例としての構成を採り得るものである。

例えば、上記では、イベント検出部17やイベント検出部17' がONイベントとOFFイベントの双方を検出する場合に本技術を適用した例を挙げたが、イベント検出部17がONイベントのみ（又はOFFイベントのみ）を検出する構成に対しても本技術は好適に適用することができる。

[0138] また、例示した各部の具体的な回路構成、特にイベント信号の読み出しに係る回路構成等については一例を示したものに過ぎず、他の構成を採ることが可能である。

[0139] <7. 実施形態のまとめ>

上記のように実施形態としてのイメージセンサ（同1）は、受光量に応じた電気信号を受光信号として得る受光部（同16）と、過去における受光信

号のレベルを基準レベル（同 L r e f）として現在における受光信号のレベルとの差分を求めることで、受光量の変化をイベントとして検出するイベント検出部（同 17、17'）と、イベントが検出されたことを示す検出信号（出力電圧 V_{op} 、 V_{om} ）をイベント検出部より入力して保持する保持部（同 18、18A、18'、25、25'）と、保持部に保持された検出信号をイベント信号として読み出す読出部（同 13、又はロードライバ 55 と出力回路 56）と、イベント検出部によるイベントの検出後、読出部によるイベント信号の読み出しが行われる前に、基準レベルを受光部の現在の受光信号レベルにリセットするリセット部（同 19、19A、19B）とを備えるものである。

[0140] これにより、イベント検出に応じて、イベント検出に用いる基準レベルを現在の受光信号レベルに迅速にリセット（更新）することが可能とされる。

従って、イベント検出に用いる基準レベルの正確性を向上させることができ、イベント検出精度の向上を図ることができる。

また、保持部を設けるようにしたことで、イベント検出部によるイベント検出後、読出部による読み出しが行われるまでの間に差分が減少する方向に受光量に変化したとしても、イベント信号を適切に出力することができる。

[0141] また、実施形態としてのイメージセンサにおいては、リセット部（同 19、19B）は、イベント検出部が出力する検出信号に基づき基準レベルをリセットしている。

[0142] これにより、イベント検出部によるイベント検出後、読出部によるイベント信号の読み出しが行われる前に、基準レベルをリセットすることが可能とされる。

従って、イベント検出に用いる基準レベルの正確性を向上させることができ、イベント検出精度の向上を図ることができる。

[0143] さらに、実施形態としてのイメージセンサにおいては、リセット部は、検出信号を遅延させた信号に基づき基準レベルをリセットしている。

[0144] これにより、保持部に保持される検出信号のレベルが一定レベル以上とな

るまで、基準レベルがリセットされるタイミング（つまり新たなイベントについての検出が開始されるタイミング）を遅延させることが可能とされる。

従って、イベント信号を適切に出力することができる。

[0145] さらにまた、実施形態としてのイメージセンサにおいては、リセット部（同 19 A）は、保持部の出力信号に基づき基準レベルをリセットしている。

[0146] これにより、保持部に保持される検出信号のレベルが一定レベル以上となったことに応じて基準レベルがリセットされる。

従って、イベント信号を適切に出力することができる。また、保持部に保持される検出信号のレベルが一定レベル以上となるまでリセットタイミングを遅延させるための遅延回路を不要とすることができる。

[0147] また、実施形態としてのイメージセンサにおいては、保持部において保持される検出信号のレベルに応じて、イベント検出部から保持部への検出信号の出力を断続する断続部（出力制御部 20）を備えている（図 9 参照）。

[0148] これにより、保持部における検出信号のレベルが一定レベル以上となったことに応じ保持部への検出信号の出力を遮断したり、保持部からイベント信号が読み出されて保持部における検出信号のレベルが一定レベル未満となったことに応じて保持部への検出信号の出力遮断状態を解除したりする等、イベント信号が適切に出力されるようにするための制御を行うことが可能とされる。

従って、イベント検出精度の向上を図ることができる。

[0149] さらに、実施形態としてのイメージセンサにおいては、断続部は、保持部における検出信号のレベルが一定レベル以上となったことに応じて出力を遮断している。

[0150] これにより、読み出し前に生じた新たなイベントの検出信号が直前イベントの検出信号と同化されてしまうことの防止を図ることが可能とされる。

従って、読み出し前に生じた新たなイベントについてのイベント信号を直前に生じたイベントのイベント信号とは別信号として出力することが可能となり、イベント信号の出力漏れ防止を図ることができる。すなわち、イベン

ト信号出力動作の正確性向上を図ることができる。

[0151] さらにまた、実施形態としてのイメージセンサにおいては、断続部は、保持部における検出信号のレベルが一定レベル未満に低下したことに応じて出力の遮断状態を解除している。

[0152] これにより、保持部から信号読み出しが行われて保持部における検出信号のレベルが一定レベル未満に低下したことに応じて、保持部への検出信号入力が可能な状態に切り替えられ、保持部が新たなイベントの検出信号を保持することが可能となる。

従って、読み出し前に生じた新たなイベントについてのイベント信号を直前に生じたイベントについてのイベント信号とは別信号として出力することが可能となり、イベント信号の出力漏れ防止を図ることができる。すなわち、イベント信号出力動作の正確性向上を図ることができる。

[0153] また、実施形態としてのイメージセンサにおいては、断続部は、イベント検出部から保持部への検出信号の出力ラインに挿入され保持部の出力信号によってON/OFFされるスイッチ（同SWp、SWm）を有して構成されている。

[0154] これにより、遮断部の構成要素として、少なくとも保持部の出力信号によってON/OFFされるスイッチのみを備えれば済む。

従って、断続部の構成の簡易化、及び回路規模の縮小化を図ることができる。

[0155] また、実施形態としてのイメージセンサにおいては、保持部（25, 25'）は、イベント検出部において検出信号が得られた回数をイベントの発生回数としてカウントして保持し、読出部は、保持部に保持されたカウント値をイベント信号として読み出している。

[0156] これにより、イベントの発生から読み出しまでの待機時間が長い場合であっても、読み出しまでに発生したイベントの回数を示す信号をイベント信号として出力することが可能とされる。

従って、受光量の変化の有無のみでなく、受光量の変化量を推定可能とす

ることができる。

[0157] さらに、実施形態としてのイメージセンサにおいては、受光部を複数備え、受光部ごとにイベント検出部を備えており、リセット部は、複数のイベント検出部に対し共通のリセット信号により基準レベルのリセットを行っている（図13、図15参照）。

[0158] これにより、各イベント検出部のリセットを実現するにあたり、備えるべきリセット部の数の削減を図ることが可能とされる。

従って、各イベント検出部のリセットを実現するにあたっての回路規模の縮小化を図ることができ、イメージセンサの小型化を図ることができる。

[0159] さらにまた、実施形態としてのイメージセンサにおいては、四つの受光部がベイア配列された画素を複数備え、リセット部が画素ごとに備えられている。

[0160] これにより、カラー画像の撮像が可能な画素構成を採る場合において、イベント検出の単位を画素単位としての適正な単位としながら、イベント検出部ごとにリセット部を設ける場合との比較で回路規模の縮小化を図ることが可能とされる。

従って、カラー画像の撮像が可能に構成されたイメージセンサについて、イベント検出の単位の適正化と、回路規模の縮小化との両立を図ることができる。

[0161] また、実施形態としての記録装置（撮像装置100）は、上記した実施形態としてのイメージセンサと、該イメージセンサにおける読出部が読み出したイベント信号を記録する記録部（同102）とを備えるものである。

[0162] このような実施形態としての記録装置によっても、上記した実施形態としてのイメージセンサと同様の作用及び効果を得ることができる。

[0163] また、実施形態としてのリセット方法は、受光量に応じた電気信号を受光信号として得る受光部の過去における受光信号のレベルを基準レベルとして現在における受光信号のレベルとの差分を求めることで、受光量の変化をイベントとして検出し、イベントが検出されたことを示す検出信号を入力して

保持し、保持した検出信号をイベント信号として読み出すと共に、イベントの検出後、イベント信号の読み出しが行われる前に、基準レベルを受光部の現在の受光信号レベルにリセットする、リセット方法である。

[0164] このような実施形態としてのリセット方法によっても、上記した実施形態としてのイメージセンサと同様の作用及び効果を得ることができる。

[0165] なお、本明細書に記載された効果はあくまでも例示であって限定されるものではなく、また他の効果があってもよい。

[0166] < 8. 本技術 >

なお本技術は以下のような構成も採ることができる。

(1)

受光量に応じた電気信号を受光信号として得る受光部と、

過去における前記受光信号のレベルを基準レベルとして現在における前記受光信号のレベルとの差分を求めることで、前記受光量の変化をイベントとして検出するイベント検出部と、

前記イベントが検出されたことを示す検出信号を前記イベント検出部より入力して保持する保持部と、

前記保持部に保持された前記検出信号をイベント信号として読み出す読出部と、

前記イベント検出部による前記イベントの検出後、前記読出部による前記イベント信号の読み出しが行われる前に、前記基準レベルを前記受光部の現在の受光信号レベルにリセットするリセット部と、を備える

イメージセンサ。

(2)

前記リセット部は、

前記イベント検出部が出力する前記検出信号に基づき前記基準レベルをリセットする

前記(1)に記載のイメージセンサ。

(3)

前記リセット部は、

前記検出信号を遅延させた信号に基づき前記基準レベルをリセットする

前記（２）に記載のイメージセンサ。

（４）

前記リセット部は、

前記保持部の出力信号に基づき前記基準レベルをリセットする

前記（１）に記載のイメージセンサ。

（５）

前記保持部において保持される前記検出信号のレベルに応じて、前記イベント検出部から前記保持部への前記検出信号の出力を断続する断続部を備えた

前記（１）から（４）の何れかに記載のイメージセンサ。

（６）

前記断続部は、

前記保持部における前記検出信号のレベルが一定レベル以上となったことに応じて前記出力を遮断する

前記（５）に記載のイメージセンサ。

（７）

前記断続部は、

前記保持部における前記検出信号のレベルが一定レベル未満に低下したことに応じて前記出力の遮断状態を解除する

前記（６）に記載のイメージセンサ。

（８）

前記断続部は、

前記イベント検出部から前記保持部への前記検出信号の出力ラインに挿入され前記保持部の出力信号によってＯＮ／ＯＦＦされるスイッチを有して構成された

前記（７）に記載のイメージセンサ。

(9)

前記保持部は、

前記イベント検出部において前記検出信号が得られた回数を前記イベントの発生回数としてカウントして保持し、

前記読出部は、

前記保持部に保持されたカウント値を前記イベント信号として読み出す

前記 (1) から (3) の何れかに記載のイメージセンサ。

(1 0)

前記受光部を複数備え、前記受光部ごとに前記イベント検出部を備えており、

前記リセット部は、

複数の前記イベント検出部に対し共通のリセット信号により前記基準レベルのリセットを行う

前記 (1) から (9) の何れかに記載のイメージセンサ。

(1 1)

四つの前記受光部がベイア配列された画素を複数備え、

前記リセット部が前記画素ごとに備えられた

前記 (1 0) に記載のイメージセンサ。

符号の説明

- [0167] 1 イメージセンサ、
 1 0 0 撮像装置、
 L 1 信号線、
 1 2 アービタ、
 1 3 読出部、
 1 5, 1 5 A, 1 5 B 画素、
 1 6 受光部、
 1 7, 1 7' イベント検出部、
 1 8, 1 8 A, 1 8' , 2 5, 2 5' 保持部、

19, 19A, 19B, 19' リセット部、
19b 遅延回路、
Q1～Q12 トランジスタ、
C1, C2 コンデンサ、
SWr リセットスイッチ、
Vop, Vom 出力電圧、
Evnp, Evnm, Evnp'、Evnm' イベント信号、
20 出力制御部、
20a ORゲート回路、
SWp, SWm スイッチ、
50 コントローラ、
55 ロードドライバ、
56 出力回路、

請求の範囲

- [請求項1] 受光量に応じた電気信号を受光信号として得る受光部と、
過去における前記受光信号のレベルを基準レベルとして現在における前記受光信号のレベルとの差分を求めることで、前記受光量の変化をイベントとして検出するイベント検出部と、
前記イベントが検出されたことを示す検出信号を前記イベント検出部より入力して保持する保持部と、
前記保持部に保持された前記検出信号をイベント信号として読み出す読出部と、
前記イベント検出部による前記イベントの検出後、前記読出部による前記イベント信号の読み出しが行われる前に、前記基準レベルを前記受光部の現在の受光信号レベルにリセットするリセット部と、を備える
イメージセンサ。
- [請求項2] 前記リセット部は、
前記イベント検出部が出力する前記検出信号に基づき前記基準レベルをリセットする
請求項1に記載のイメージセンサ。
- [請求項3] 前記リセット部は、
前記検出信号を遅延させた信号に基づき前記基準レベルをリセットする
請求項2に記載のイメージセンサ。
- [請求項4] 前記リセット部は、
前記保持部の出力信号に基づき前記基準レベルをリセットする
請求項1に記載のイメージセンサ。
- [請求項5] 前記保持部において保持される前記検出信号のレベルに応じて、前記イベント検出部から前記保持部への前記検出信号の出力を断続する断続部を備えた

請求項 1 に記載のイメージセンサ。

[請求項6]

前記断続部は、

前記保持部における前記検出信号のレベルが一定レベル以上となったことに応じて前記出力を遮断する

請求項 5 に記載のイメージセンサ。

[請求項7]

前記断続部は、

前記保持部における前記検出信号のレベルが一定レベル未満に低下したことに応じて前記出力の遮断状態を解除する

請求項 6 に記載のイメージセンサ。

[請求項8]

前記断続部は、

前記イベント検出部から前記保持部への前記検出信号の出力ラインに挿入され前記保持部の出力信号によって ON/OFF されるスイッチを有して構成された

請求項 7 に記載のイメージセンサ。

[請求項9]

前記保持部は、

前記イベント検出部において前記検出信号が得られた回数を前記イベントの発生回数としてカウントして保持し、

前記読出部は、

前記保持部に保持されたカウント値を前記イベント信号として読み出す

請求項 1 に記載のイメージセンサ。

[請求項10]

前記受光部を複数備え、前記受光部ごとに前記イベント検出部を備えており、

前記リセット部は、

複数の前記イベント検出部に対し共通のリセット信号により前記基準レベルのリセットを行う

請求項 1 に記載のイメージセンサ。

[請求項11]

四つの前記受光部がベイア配列された画素を複数備え、

前記リセット部が前記画素ごとに備えられた

請求項 10 に記載のイメージセンサ。

[請求項12]

受光量に応じた電気信号を受光信号として得る受光部と、

過去における前記受光信号のレベルを基準レベルとして現在における前記受光信号のレベルとの差分を求めることで、前記受光量の変化をイベントとして検出するイベント検出部と、

前記イベントが検出されたことを示す検出信号を前記イベント検出部より入力して保持する保持部と、

前記保持部に保持された前記検出信号をイベント信号として読み出す読出部と、

前記イベント検出部による前記イベントの検出後、前記読出部による前記イベント信号の読み出しが行われる前に、前記基準レベルを前記受光部の現在の受光信号レベルにリセットするリセット部と、

を備えたイメージセンサと、

前記読出部が読み出した前記イベント信号を記録する記録部と、を備える

記録装置。

[請求項13]

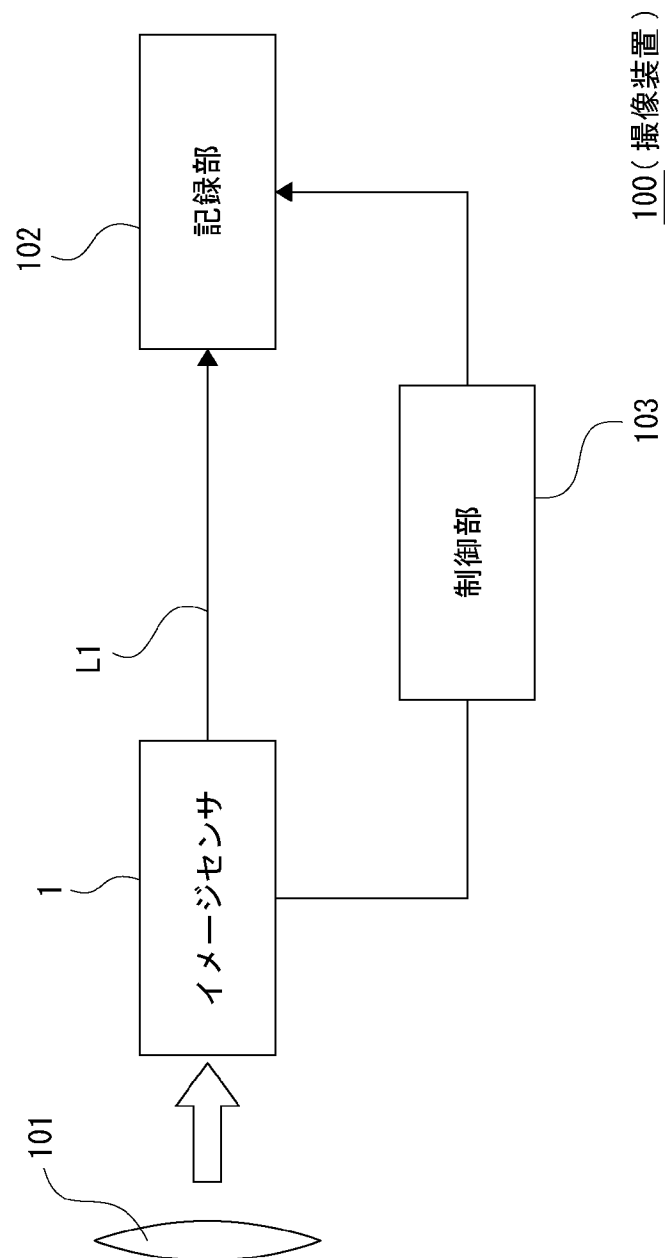
受光量に応じた電気信号を受光信号として得る受光部の過去における前記受光信号のレベルを基準レベルとして現在における前記受光信号のレベルとの差分を求めることで、前記受光量の変化をイベントとして検出し、

前記イベントが検出されたことを示す検出信号を入力して保持し、保持した前記検出信号をイベント信号として読み出すと共に、

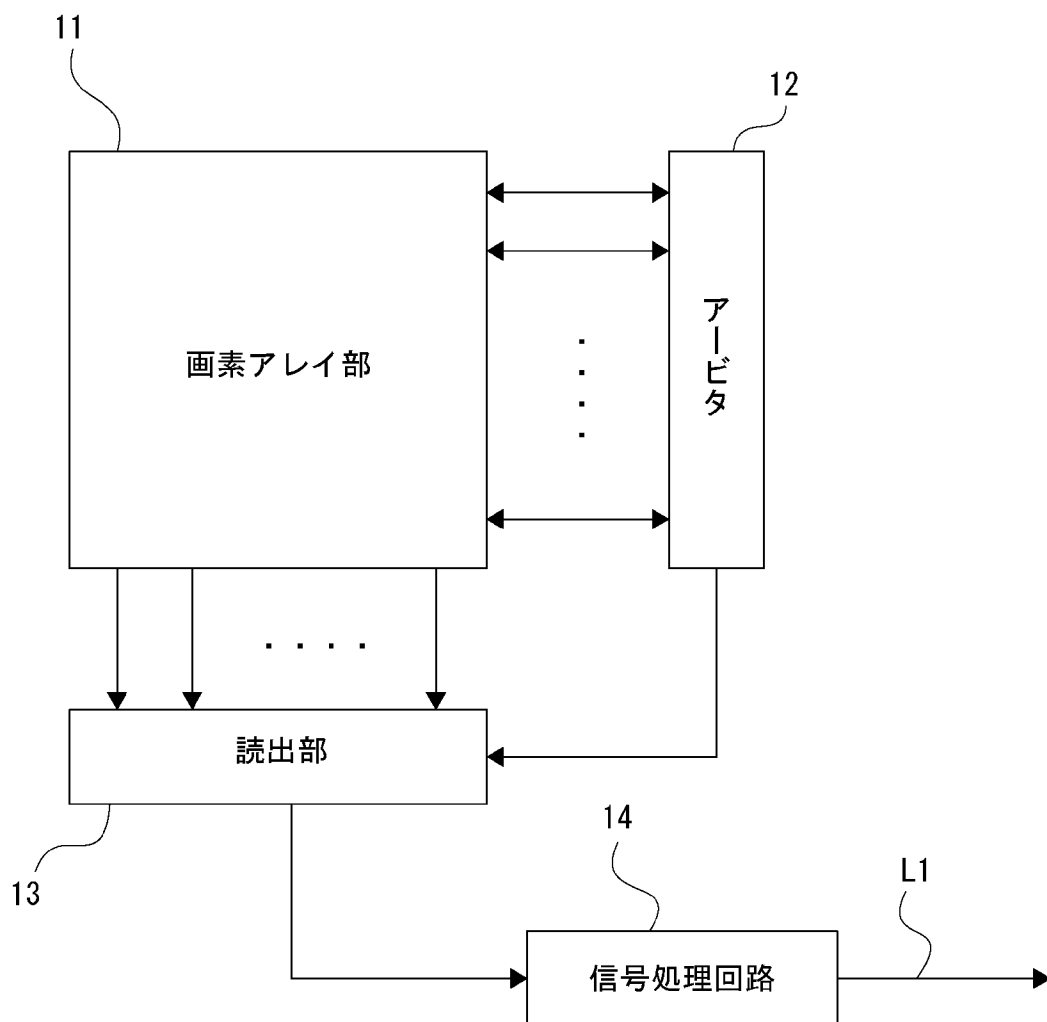
前記イベントの検出後、前記イベント信号の読み出しが行われる前に、前記基準レベルを前記受光部の現在の受光信号レベルにリセットする

リセット方法。

[図1]

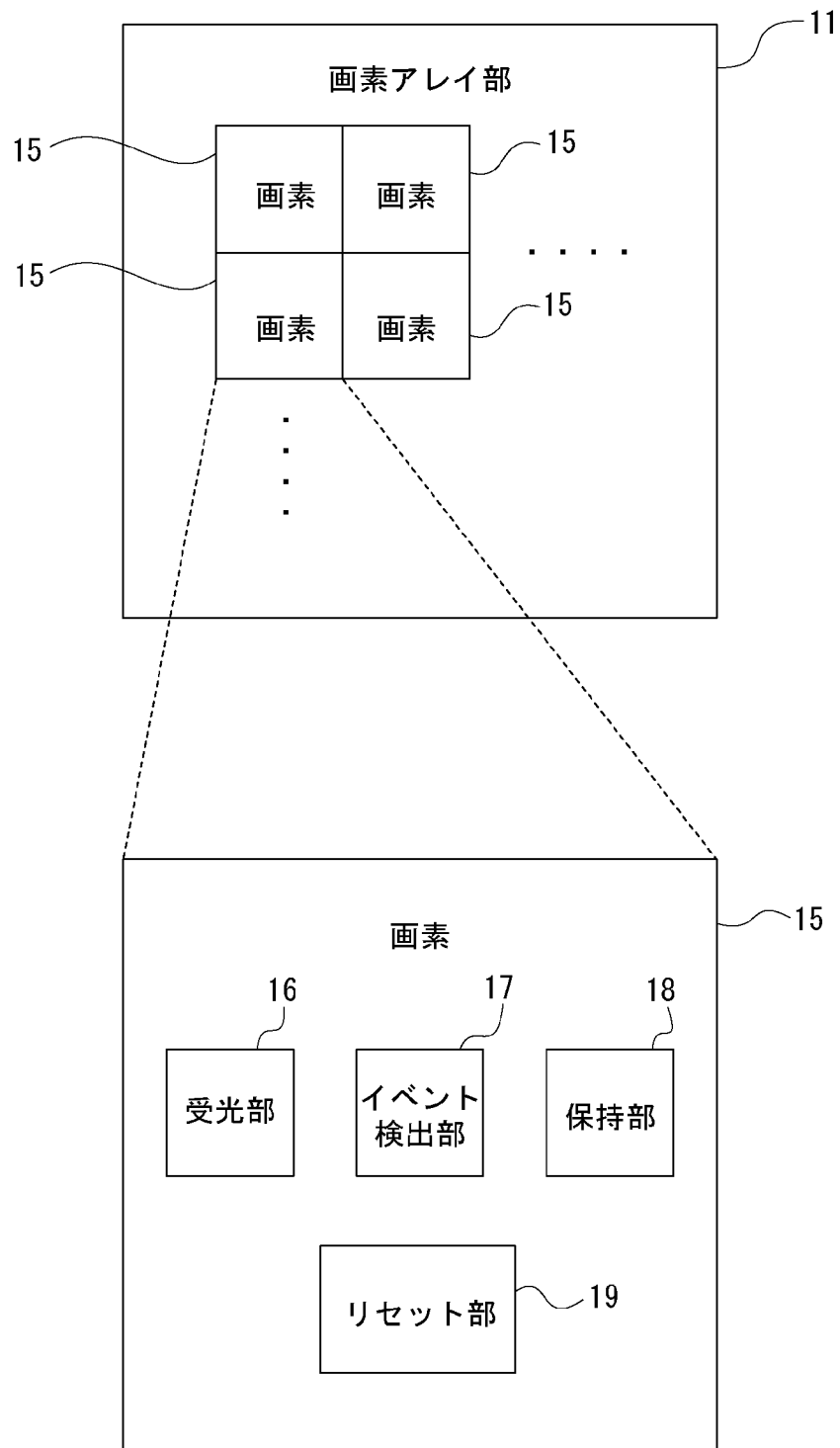


[図2]

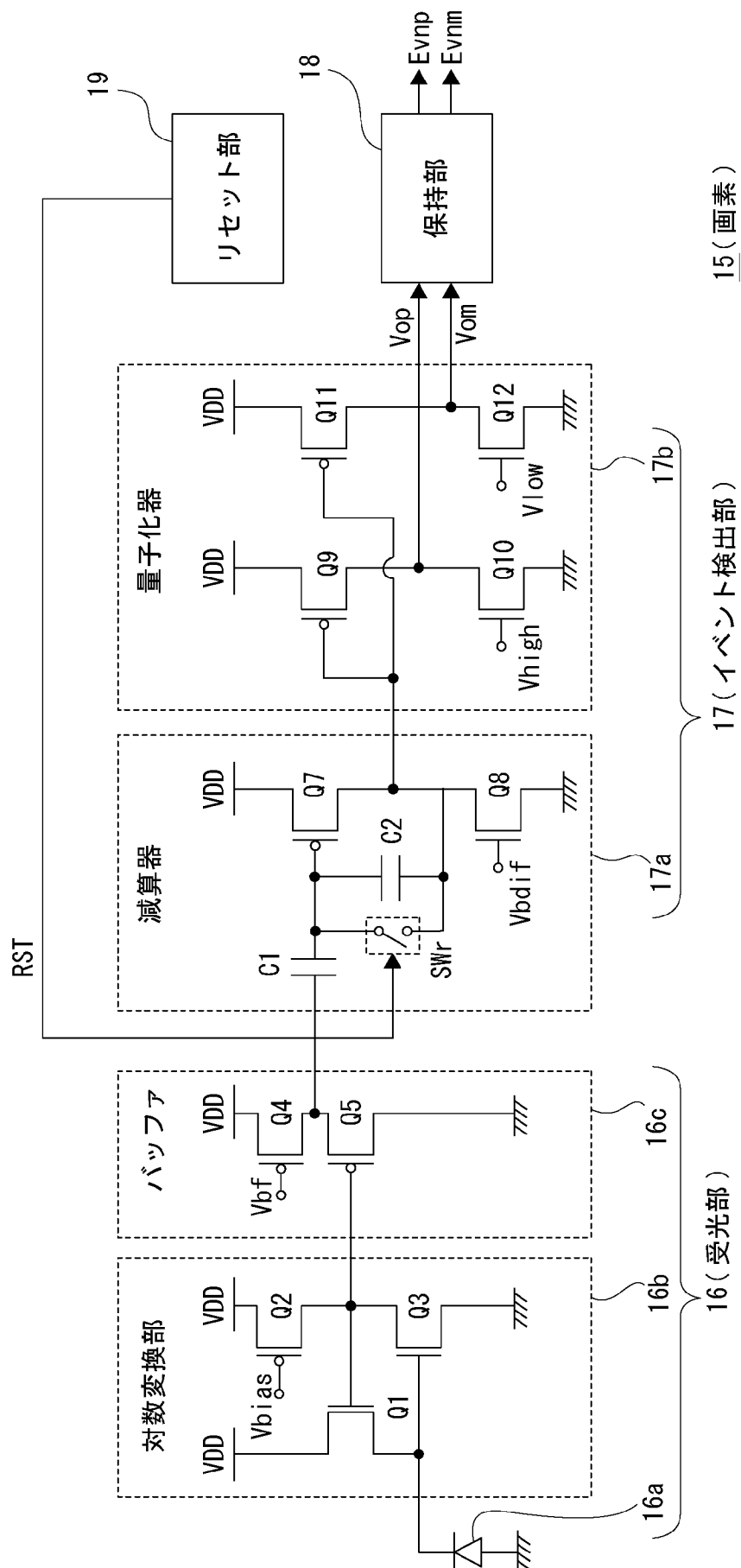


1(イメージセンサ)

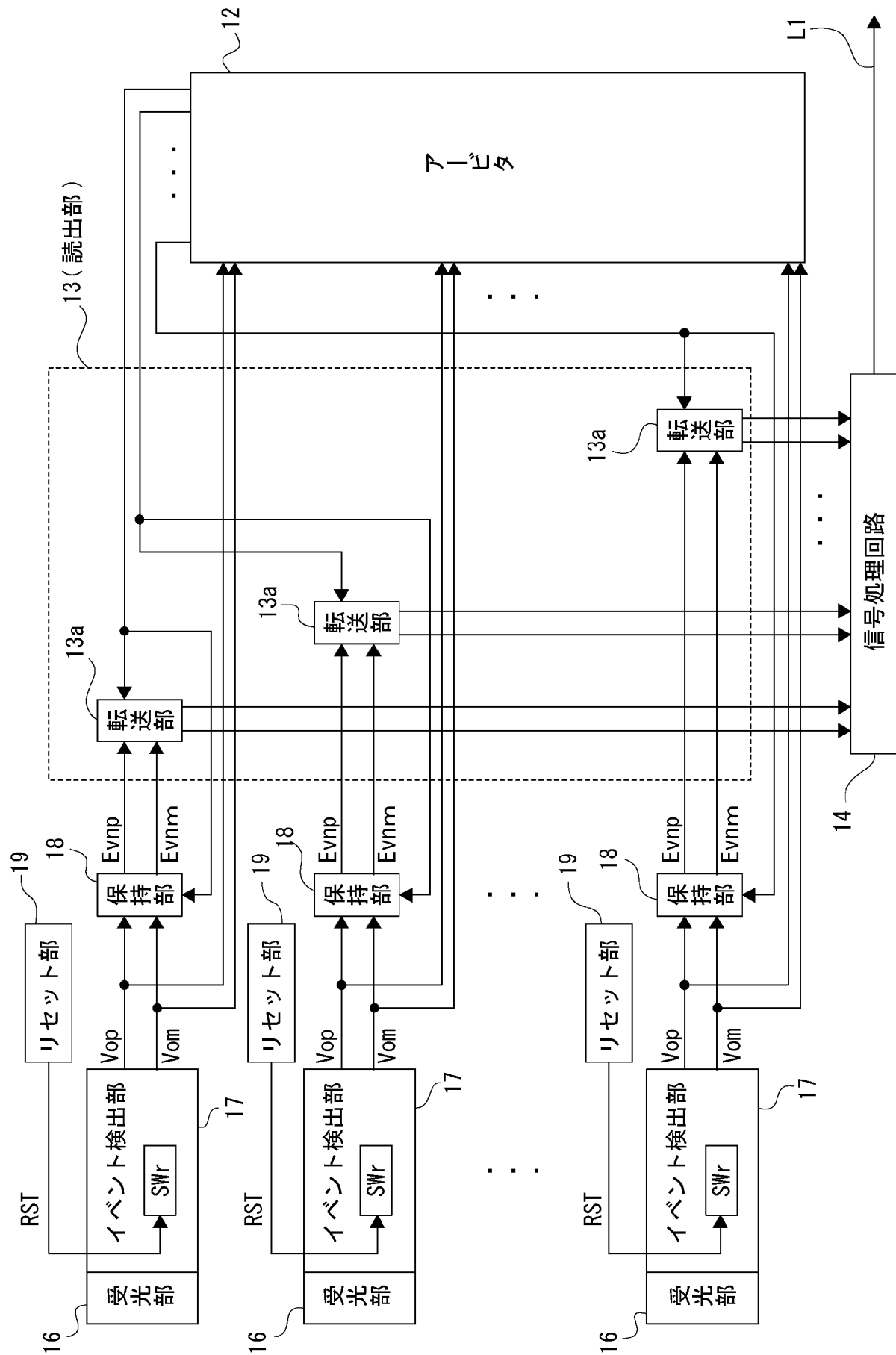
[図3]



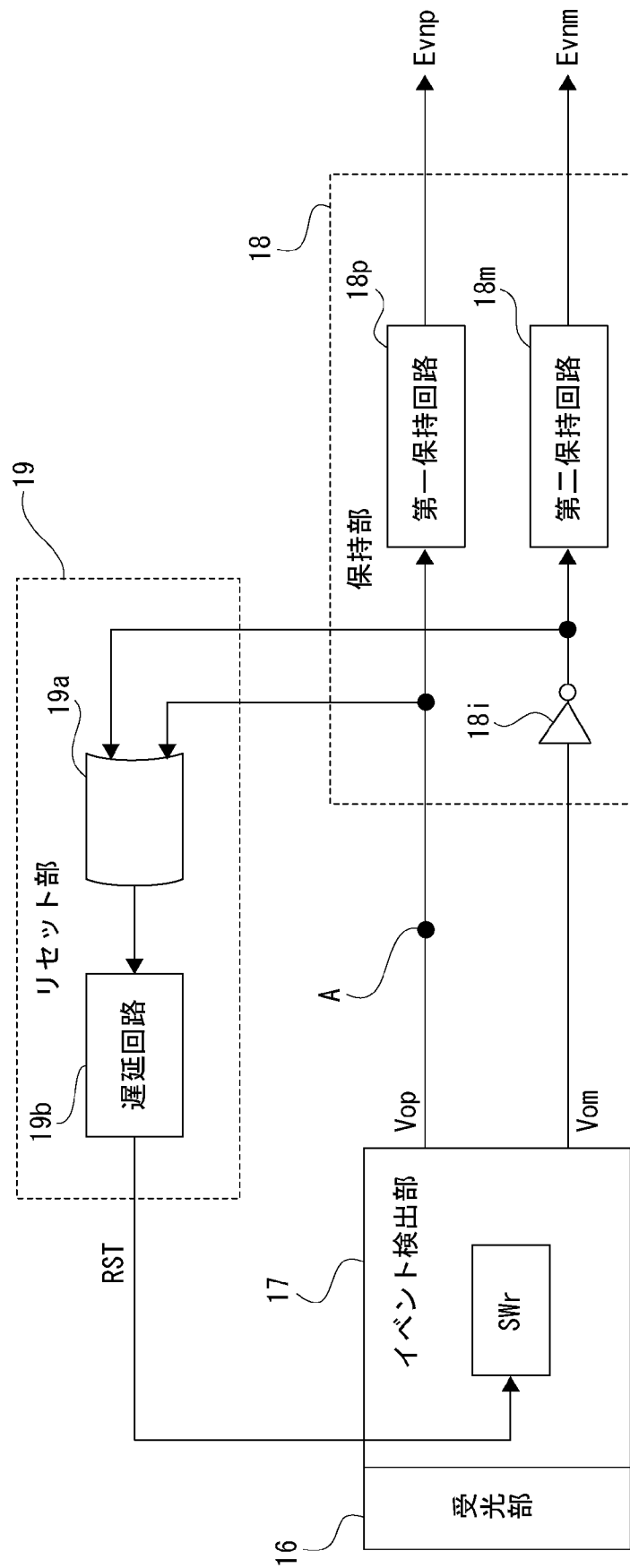
[図4]



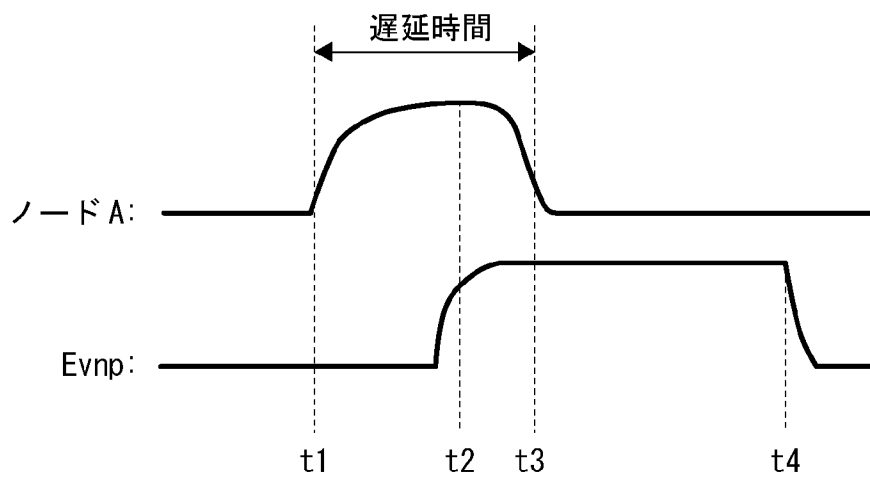
[図5]



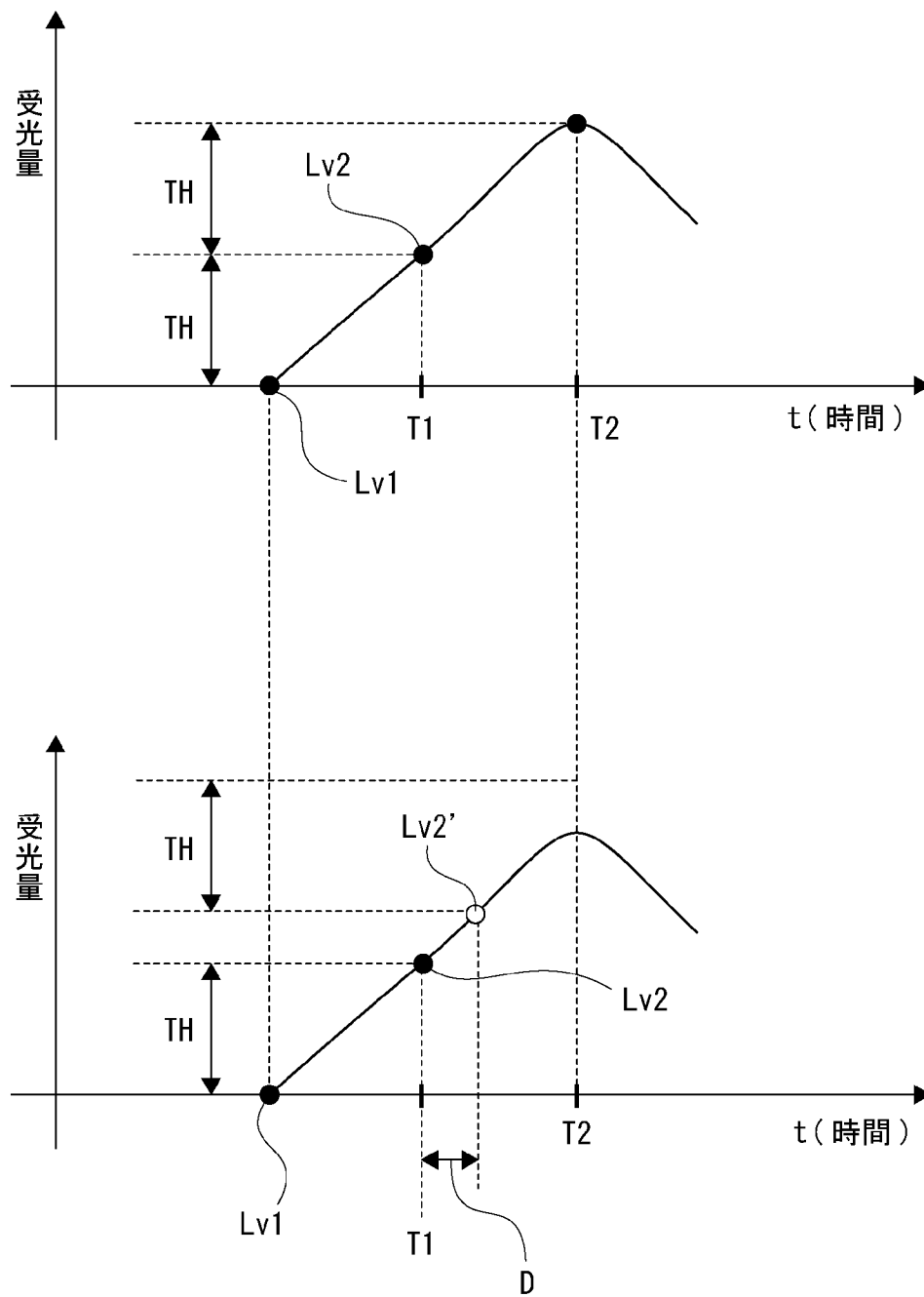
[図6]



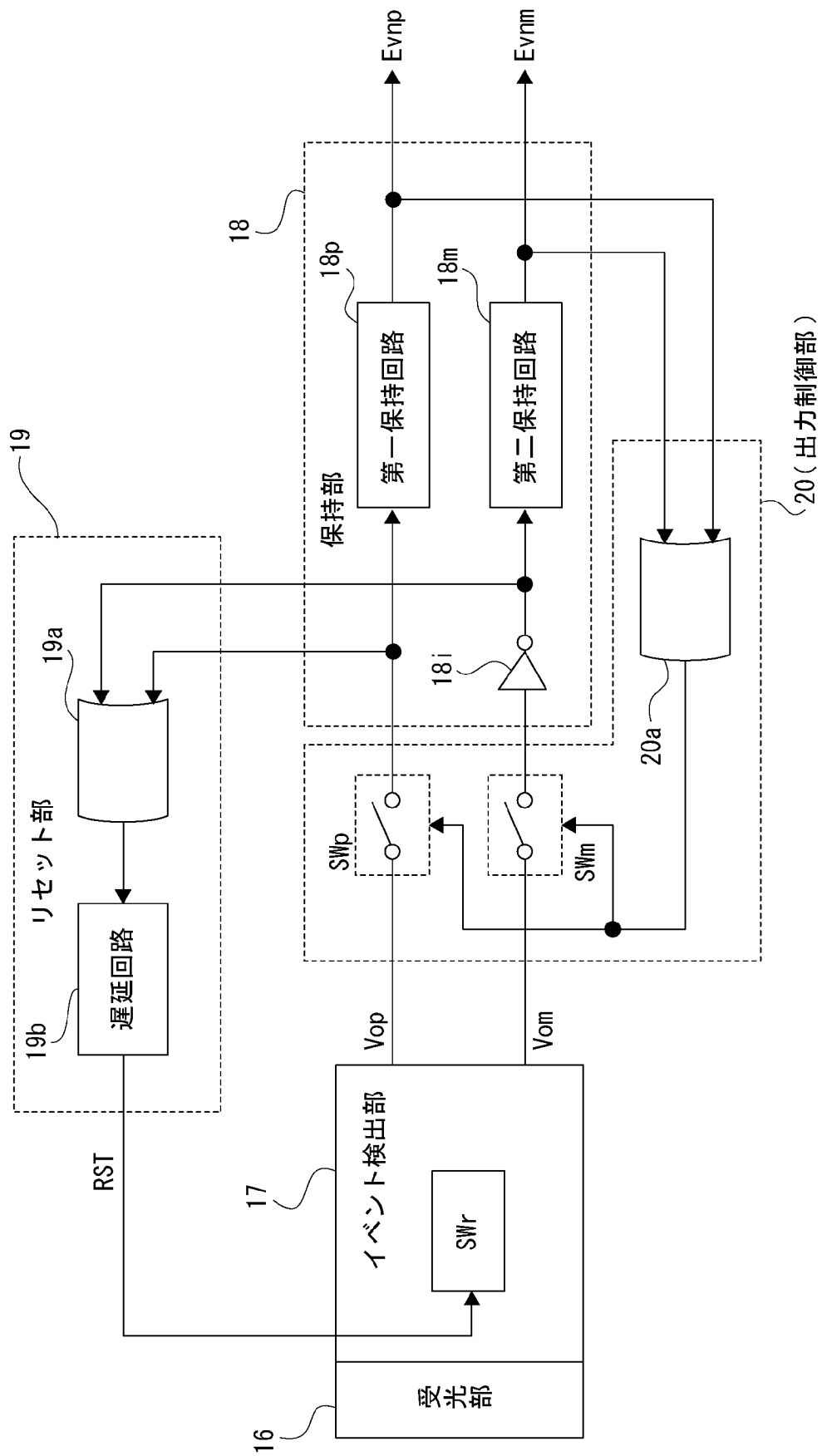
[図7]



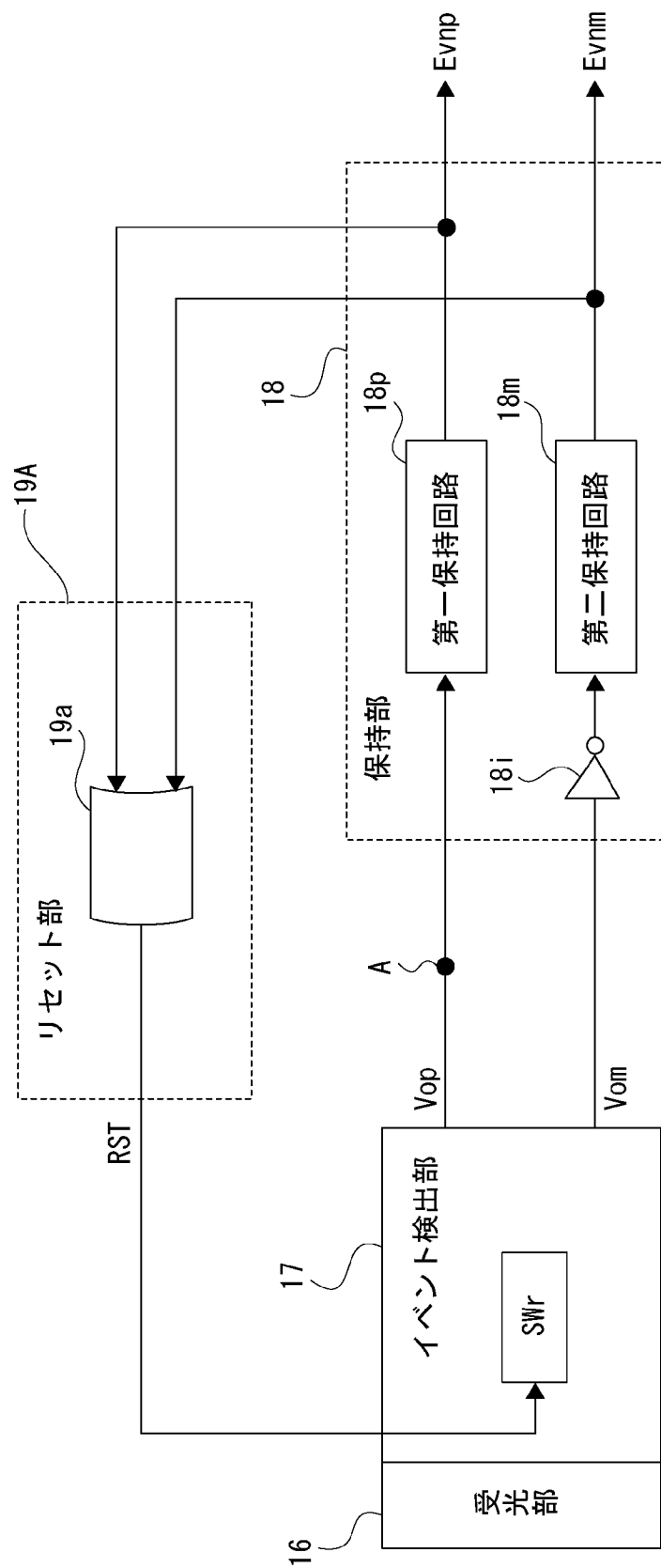
[図8]



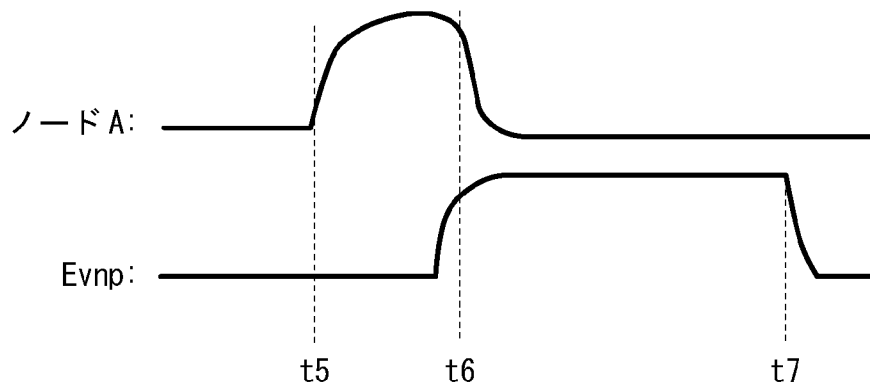
[図9]



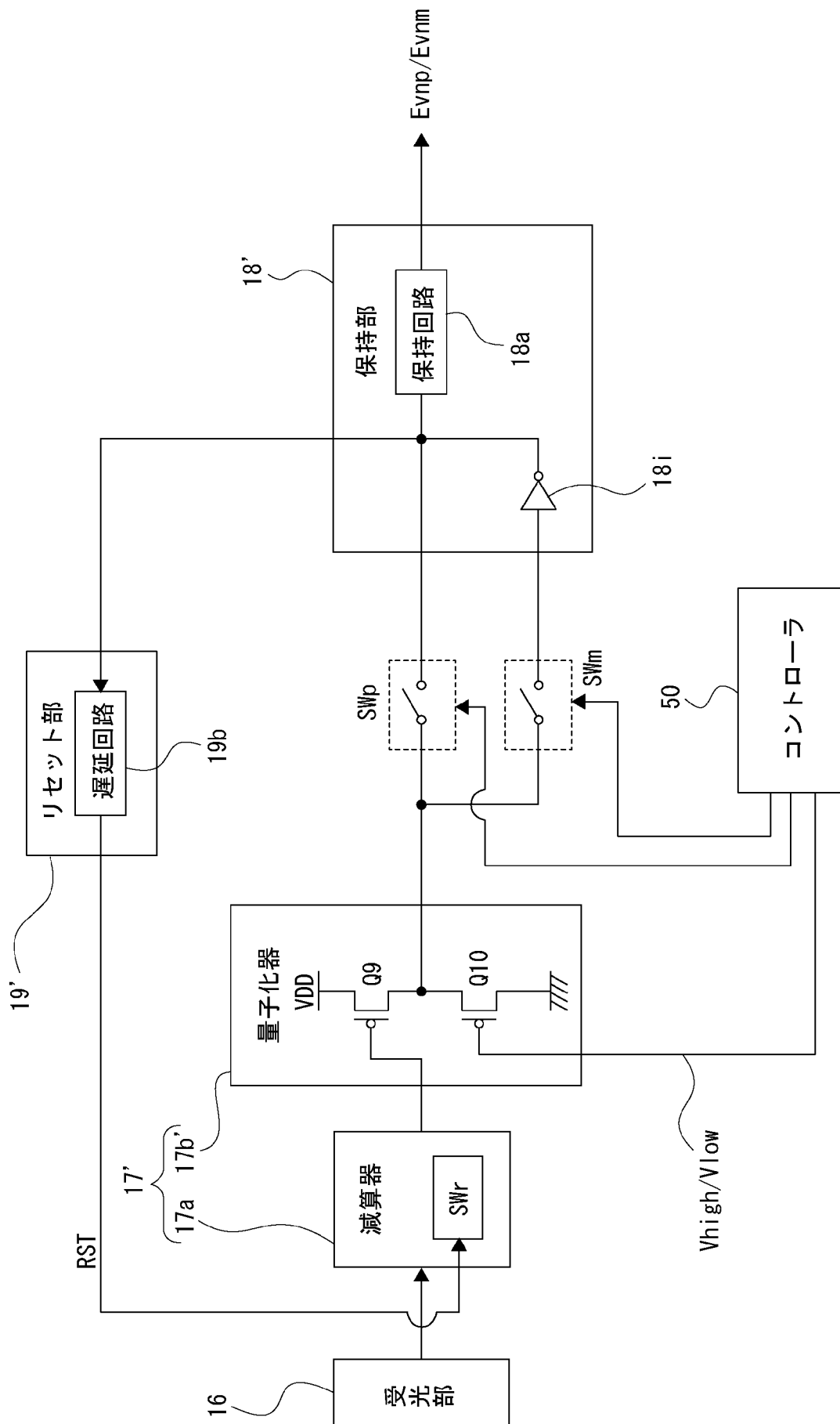
[図10]



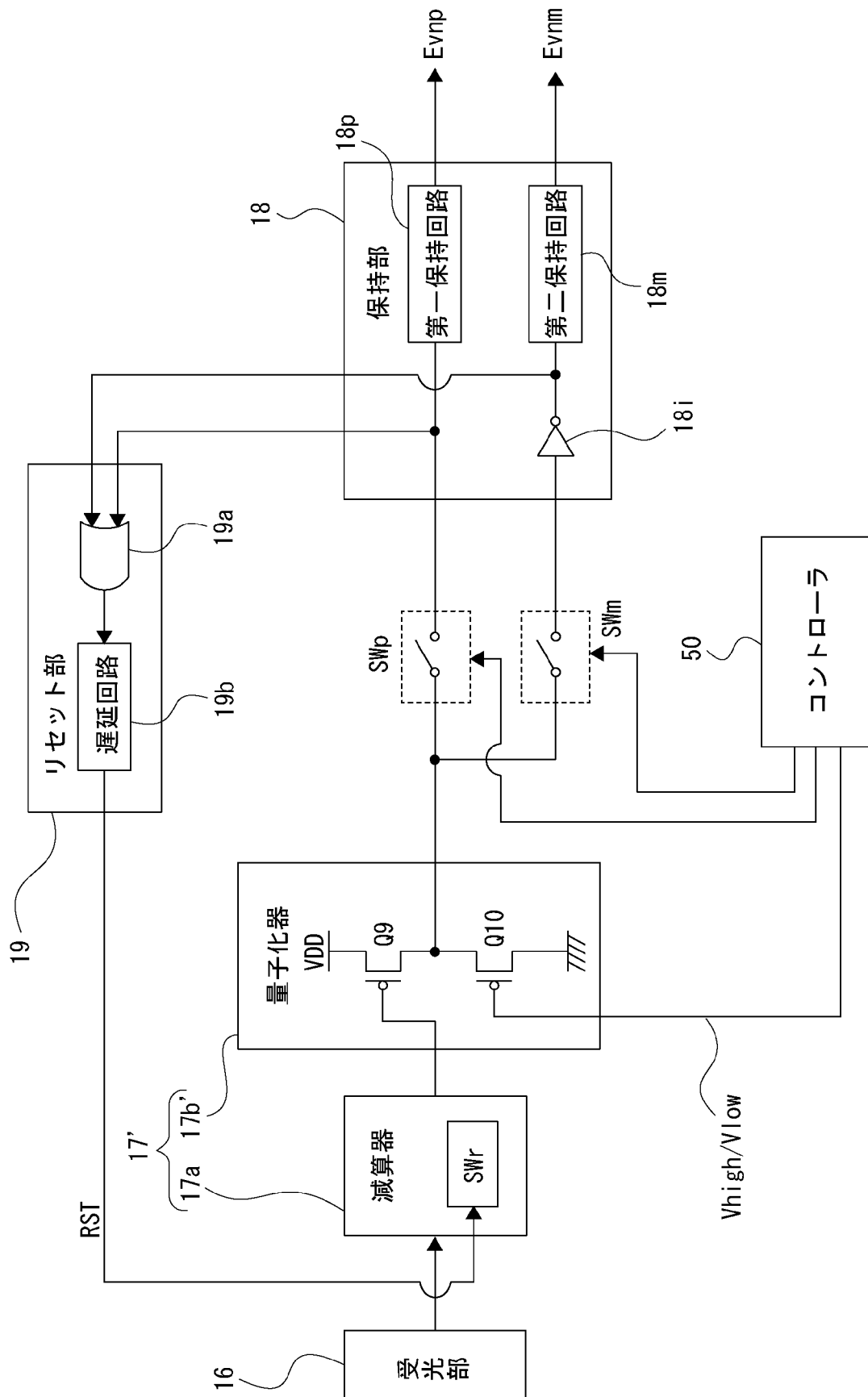
[図11]



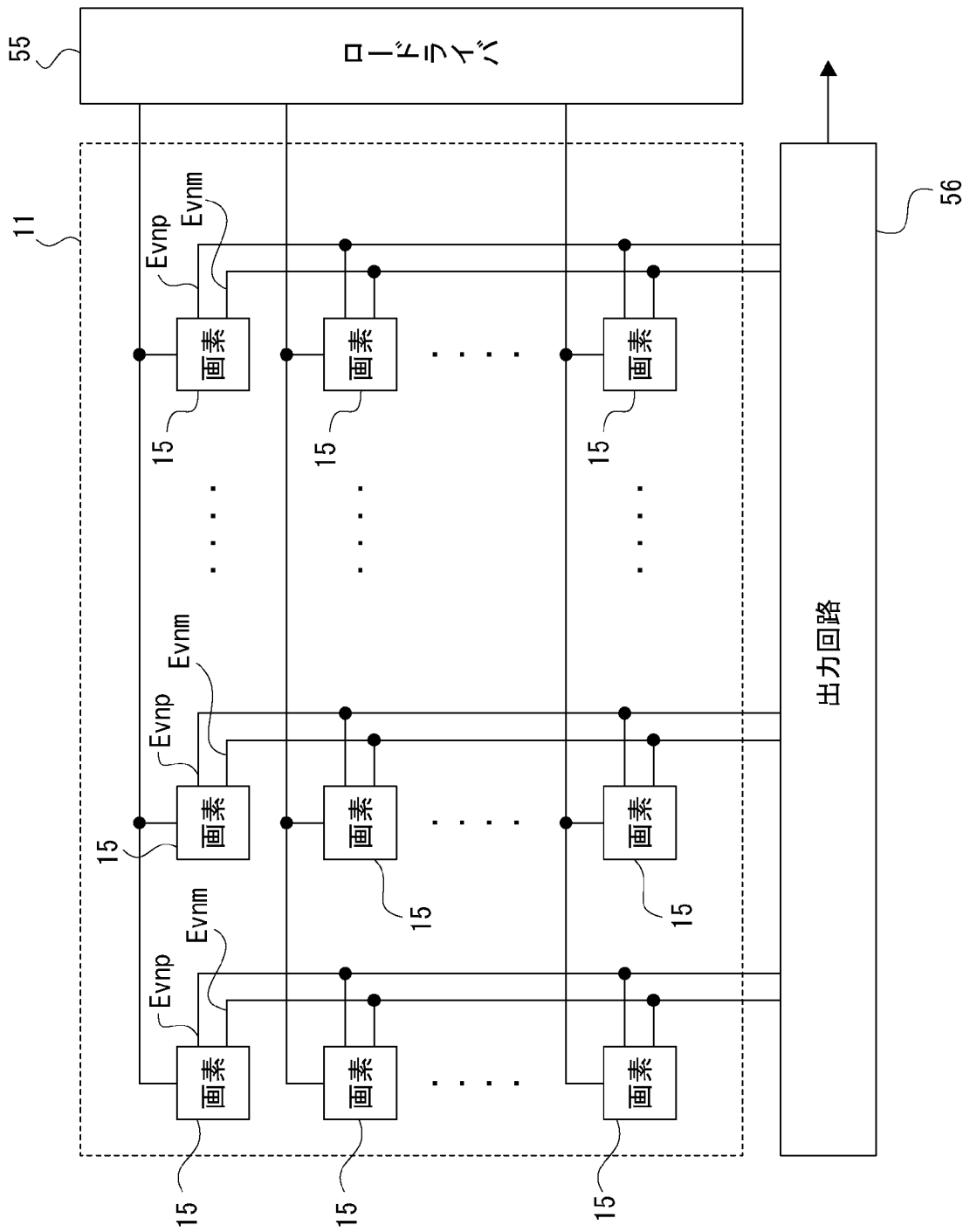
[図12]



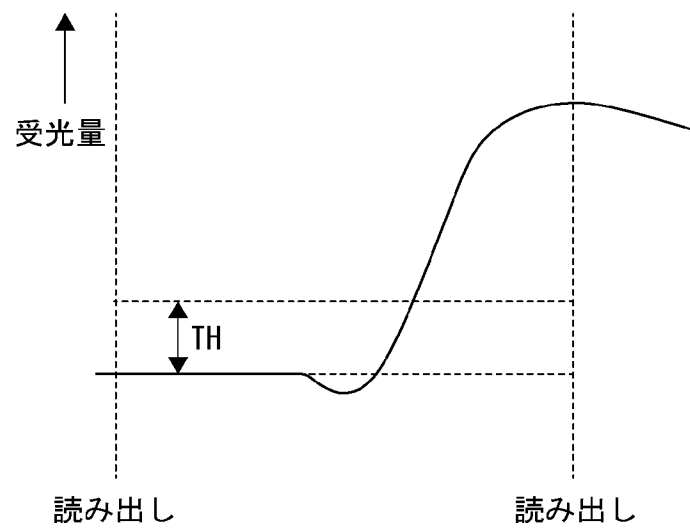
[図13]



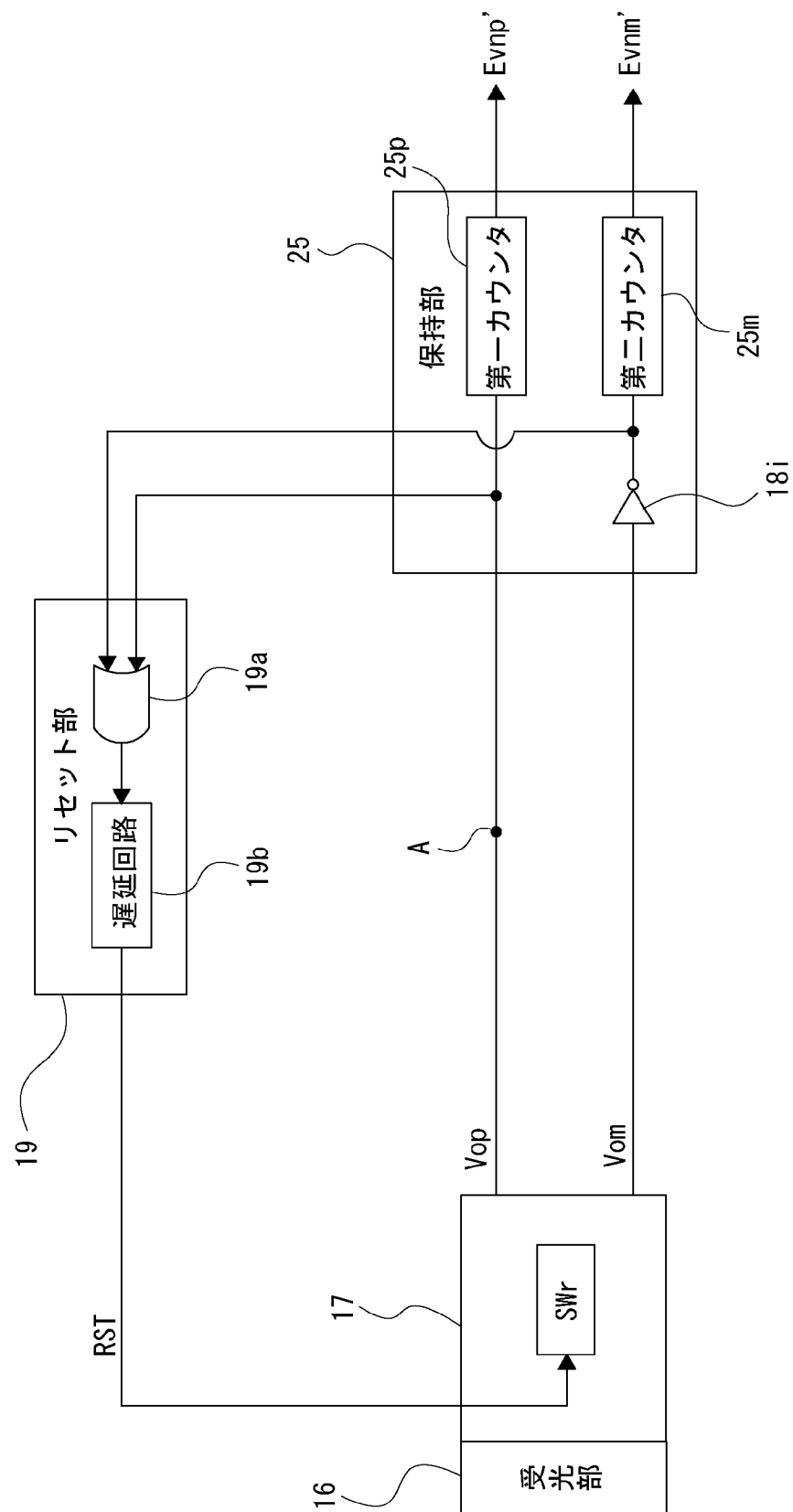
[図14]



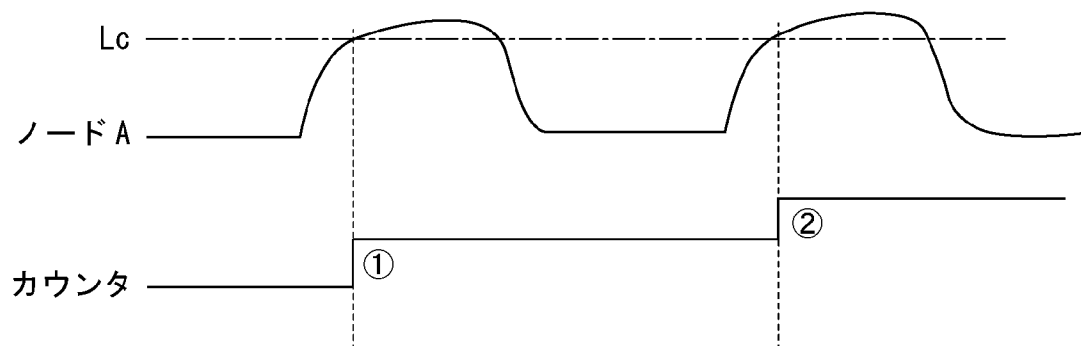
[図15]



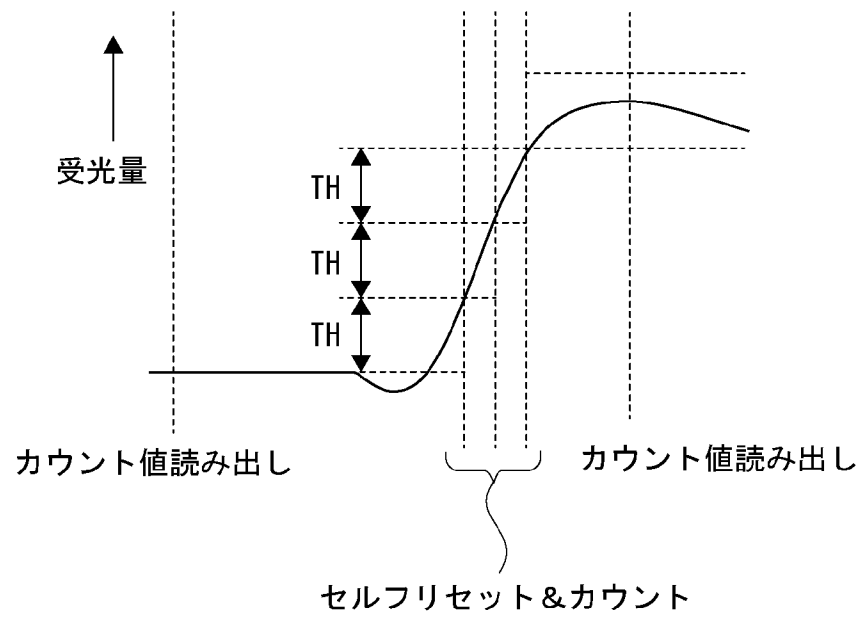
[図16]



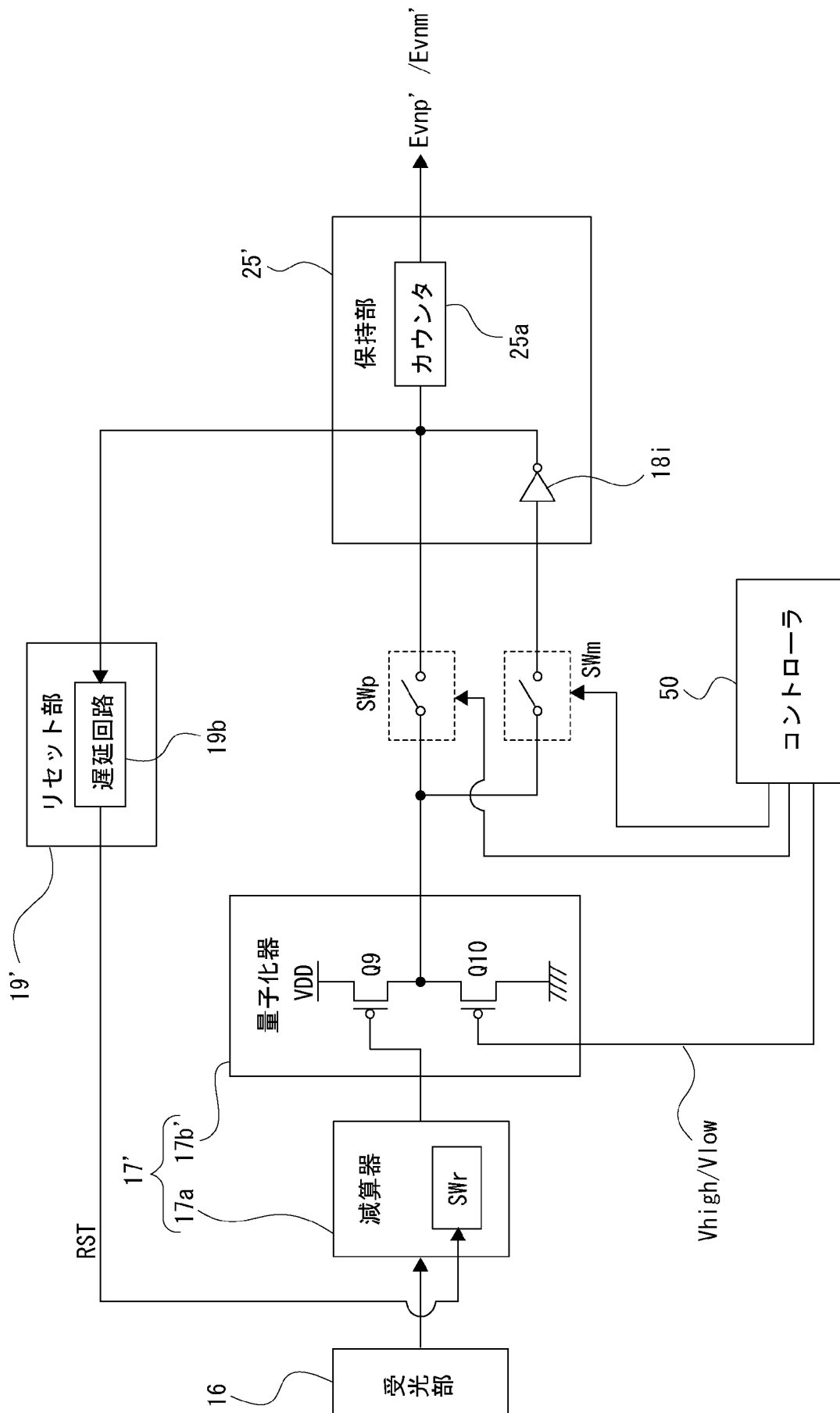
[図17]



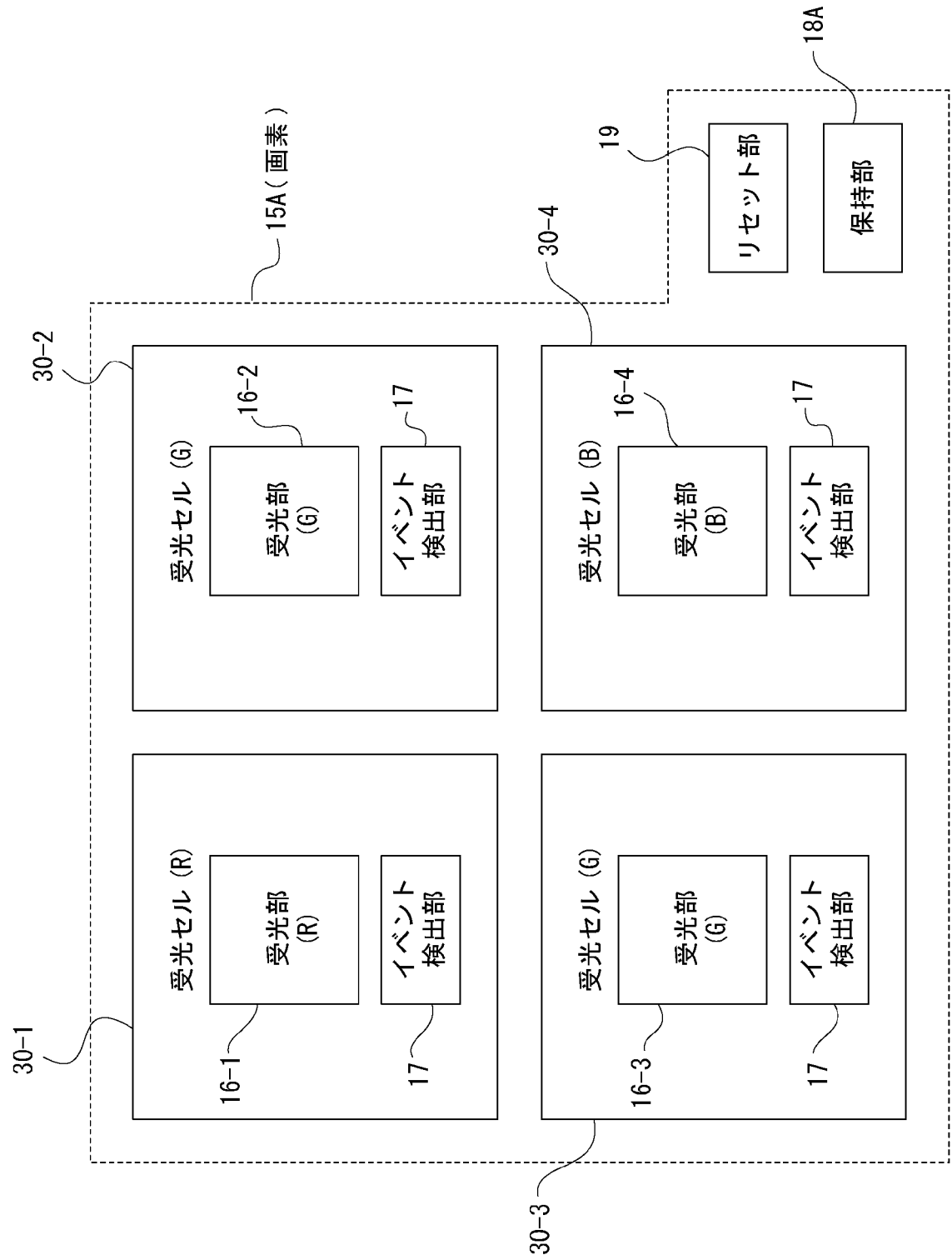
[図18]



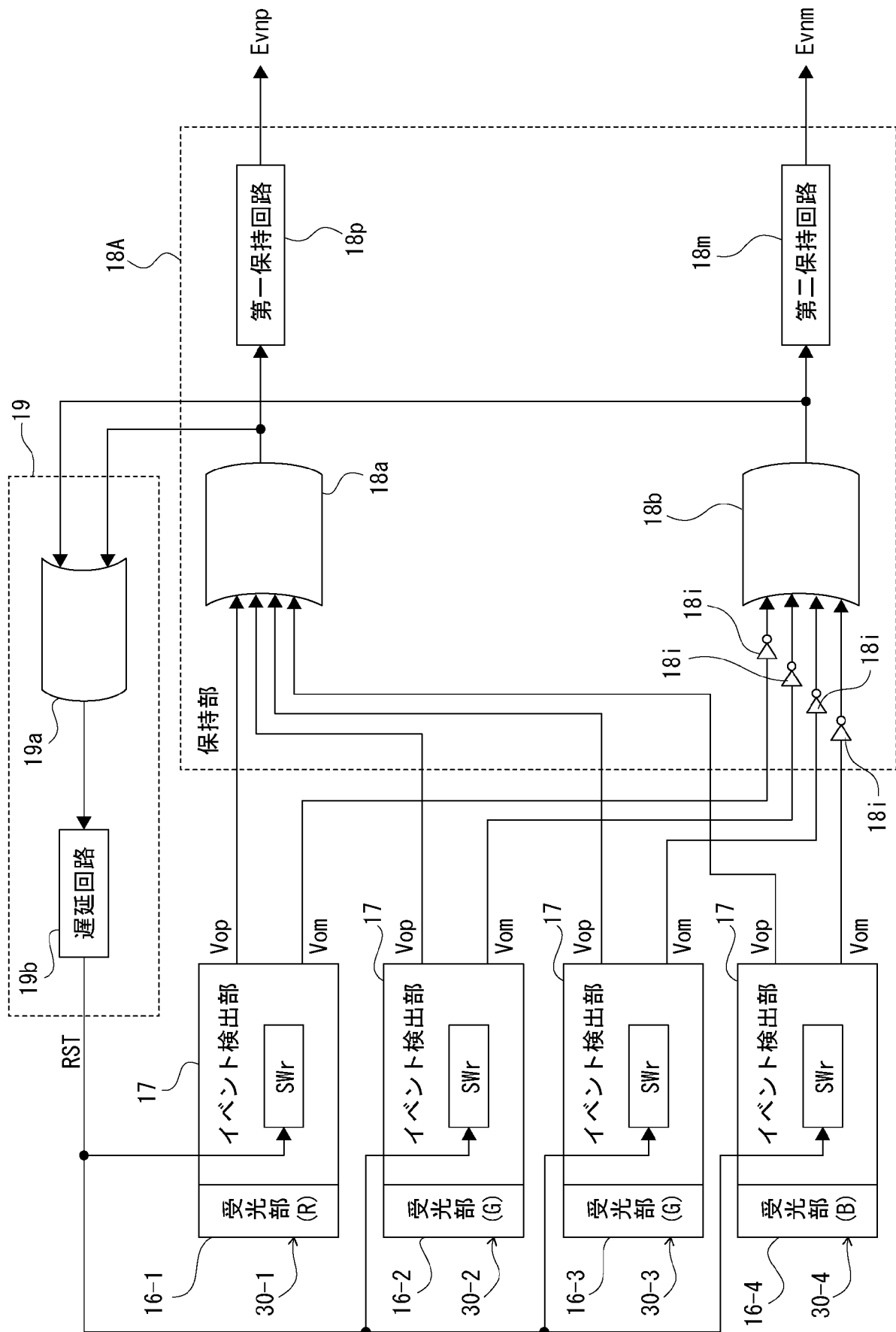
[図20]



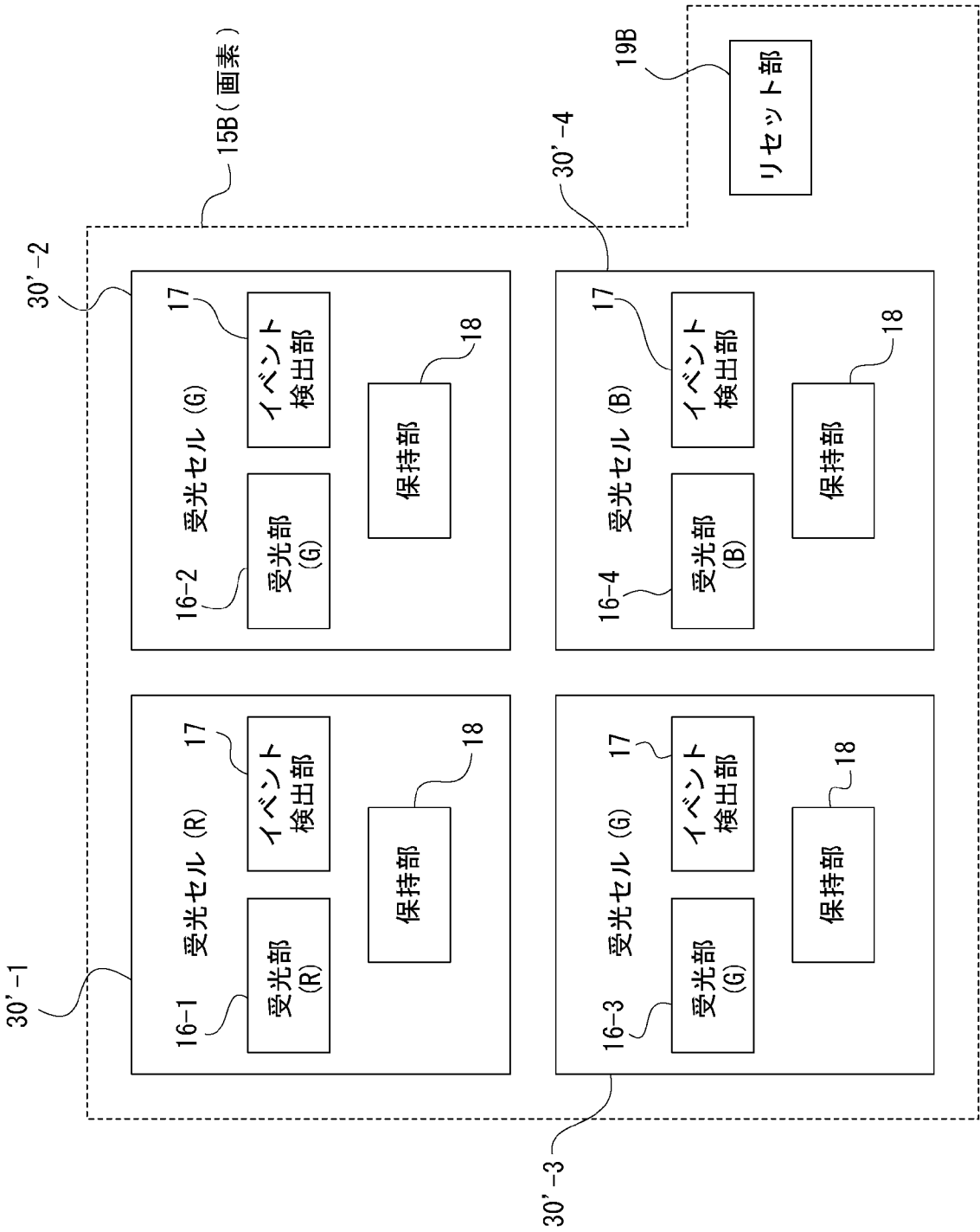
[図21]



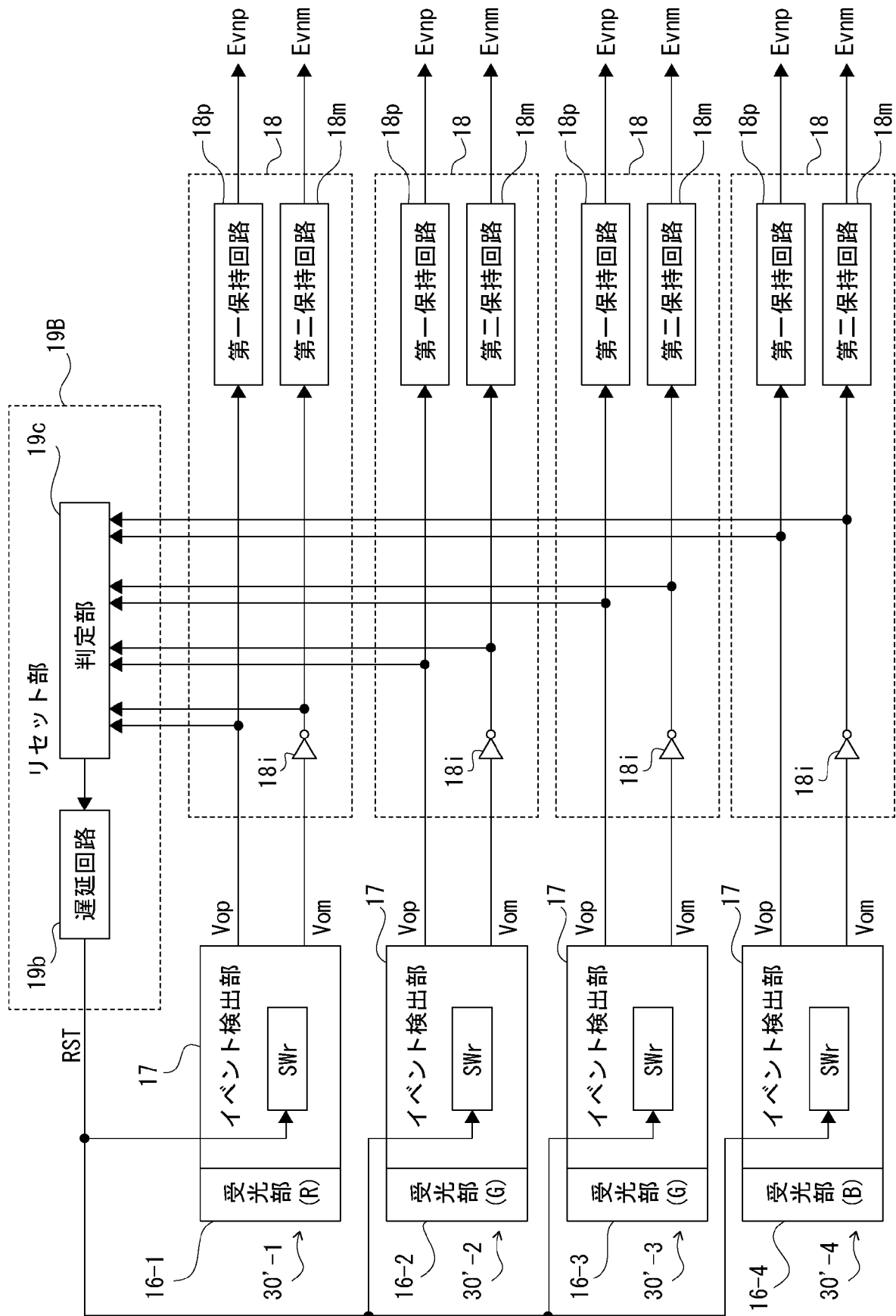
[図22]



[図23]



[図24]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/043153

A. CLASSIFICATION OF SUBJECT MATTER

H04N 5/353 (2011.01) i; H04N 5/374 (2011.01) i

FI: H04N5/353 500; H04N5/374

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/353; H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-510732 A (AIT OOST LEANN INSTITUTE OF TECHNOLOGY GESELLSCHAFT MIT BESCHRANKTER HAFTUNG) 02.04.2010 (2010-04-02) entire text	1-13
A	US 2015/0194454 A1 (SAMSUNG ELECTRONICS) 09.07.2015 (2015-07-09) entire text	1-13
A	US 2016/0093273 A1 (SAMSUNG ELECTRONICS) 31.03.2016 (2016-03-31) entire text	1-13
A	CN 105163048 A (TIANJIN UNIVERSITY) 16.12.2015 (2015-12-16) entire text	1-13

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

22 January 2020 (22.01.2020)

Date of mailing of the international search report

04 February 2020 (04.02.2020)

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2019/043153

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2010-510732 A	02 Apr. 2010	US 2010/0182468 A1 entire text	
US 2015/0194454 A1	09 Jul. 2015	WO 2008/061268 A1 KR 10-2015-0082972 A entire text	
US 2016/0093273 A1	31 Mar. 2016	KR 10-2016-0038693 A entire text	
CN 105163048 A	16 Dec. 2015	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04N 5/353(2011.01)i; H04N 5/374(2011.01)i FI: H04N5/353 500; H04N5/374		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H04N5/353; H04N5/374		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-510732 A (エーアイティー オーストリアン インスティテュート オブ テクノロジー ゲゼルシャフト ミット ベシュレンクテル ハフツング) 02.04.2010 (2010-04-02) 全文	1-13
A	US 2015/0194454 A1 (SAMSUNG ELECTRONICS) 09.07.2015 (2015-07-09) 全文	1-13
A	US 2016/0093273 A1 (SAMSUNG ELECTRONICS) 31.03.2016 (2016-03-31) 全文	1-13
A	CN 105163048 A (TIANJIN UNIVERSITY) 16.12.2015 (2015-12-16) 全文	1-13
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 22.01.2020		国際調査報告の発送日 04.02.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 橘 高志 5V 8391 電話番号 03-3581-1101 内線 3571

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/043153

引用文献			公表日	パテントファミリー文献	公表日
JP	2010-510732	A	02.04.2010	US 2010/0182468 A1 全文 WO 2008/061268 A1	
US	2015/0194454	A1	09.07.2015	KR 10-2015-0082972 A 全文	
US	2016/0093273	A1	31.03.2016	KR 10-2016-0038693 A 全文	
CN	105163048	A	16.12.2015	(ファミリーなし)	