

Изобретение относится к вычислительной технике и автоматике, может быть использовано в цифровых системах управления для преобразования в цифровой код сигналов частотных датчиков и является дополнительным к изобретению по авт. св. № 970681.

Цель изобретения - повышение быстродействия и расширение области использования за счет возможности предварительного получения грубой оценки измеряемой частоты.

На фиг. 1 представлена структурная схема предлагаемого преобразователя; на фиг. 2 и 3 - схемы соответственно преобразователя период - код и частотного компаратора.

Преобразователь (фиг. 1) содержит блок 1 антисовпадений, кварцевый генератор 2, частотный компаратор 3, регистр 4 памяти, реверсивный счетчик 5, преобразователь 6 код - частота, регистр 7 адреса, мультиплексор 8, формирователь 9 импульсов, преобразователь 10 период - код, формирователь 11 обратного кода, шину 12 "Запуск", адресную шину 13, входную шину 14 и выходную шину 15.

Преобразователь период - код (фиг. 2) образуют RS-триггер 16, D-триггер 17, генератор 18, счетчик 19, элемент И 20, элемент ИЛИ 21, элемент 22 задержки и одновибратор 23.

Частотный компаратор (фиг. 3) включает двухразрядные счетчики 24 и 25, RS-триггер 26, одновибраторы 27 и 28, элементы ИЛИ 29-31 и элементы 32 и 33 задержки.

Преобразователь работает следующим образом.

Весь процесс получения кода частоты состоит из трех этапов: этап быстрого получения грубой оценки измеряемой частоты, этап дослеживания и этап слежения.

На этапе грубой оценки импульс на шине 12 осуществляет запись кода с шины 13 в регистр 7 адреса. При этом код адреса поступает на вход мультиплексора 8, коммутирующего в соответствии с ним один из входных сигналов с шины 14 через формирователь 9 импульсов на первый вход блока 1 антисовпадений и информационный вход преобразователя 10. После окончания импульса запуска преобразователь 10 измеряет интервал времени между первым и вторым импульсами входной час-

тоты f_x следующим образом. Импульс запуска устанавливает в единицу триггер 16 и обнуляет счетчик 19 и триггер 17. Первый импульс f_x устанавливает в единицу триггер 17, который сбрасывает триггер 16 и разрешает работу счетчика 19. Счетчик 19 заполняется импульсами частоты f_x генератора 18. Вторым импульс f_x сбрасывает триггер 17 и запрещает работу счетчика 19. Сигнал с инверсного выхода триггера 17 проходит через элемент ИЛИ 21, элемент 22 задержки и запускает одновибратор 23, импульс которого стробирует запись в счетчик 5. Элемент И 20 срабатывает при заполнении счетчика 19, при этом блокируется работа генератора 18, и через элемент ИЛИ 21 и элемент задержки 22 запускается одновибратор 23. Это необходимо для предотвращения переполнения счетчика 19. Код периода N_T с выхода преобразователя 10 поступает на формирователь 11, который преобразует код периода N_T в код грубой оценки частоты N_f , записываемый в старшие разряды реверсивного счетчика 5 по импульсу одновибратора 23. Элемент 22 задержки необходим для задержки импульса записи на время получения обратного кода в формирователе 11.

На этапе дослеживания устраняется рассогласование между истинным значением измеряемой частоты и грубой оценкой, полученной при измерении периода f_x . Преобразователь 6, представляющий собой триггерный делитель частоты, управляемый кодом счетчика 5, формирует из частоты f_0 кварцевого генератора 2 сигнал компенсирующей частоты f_k , соответствующий коду в счетчике 5 в каждый момент времени. Частоты f_x и f_k подаются на входы блока 1, который осуществляет их привязку к двум синхронизирующим несовпадающим последовательностям - сигналам с прямого и инверсного выходов генератора 2. С выходов блока 1 импульсы f'_x и f'_k поступают соответственно на суммирующий и вычитающий входы счетчика 5. При этом направление и скорость изменения кода в счетчике определяются разностью частот $f_x - f_k$. Например, если $f_x > f_k$, код в счетчике 5 увеличивается, при этом частота f_k будет возрастать вплоть до момента $f_k = f_x$. С выхода блока 1

импульсы f_x и f_k подаются также на входы частотного компаратора 3, который предназначен для фиксации моментов равенства этих частот. Счетчик 24 заполняется импульсами f'_x и сбрасывается через элемент ИЛИ 30 импульсами f'_x . Если $f_x > f_k$, то будут иметь место случаи, когда между двумя импульсами f_k будут располагаться не менее двух импульсов f_x , при этом на выходе элемента И 38 будет появляться сигнал, подтверждающий соотношение $f_x > f_k$. Счетчик 25 аналогичен счетчику 24, заполняется импульсами f'_k и сбрасывается импульсами f'_k . Сигналы на выходе элемента И 39 подтверждают соотношение $f_x < f_k$. Триггер 26, устанавливаемый при $f_x > f_k$ в "1", а при $f_x < f_k$ - в "0", меняет свое состояние при смене в момент равенства этих частот. При этом запускается одновибратор 27 или 28, импульс с выхода которого через элемент ИЛИ 29 переписывает код частоты N_f из счетчика 5 в регистр 4.

На этапе слежения код в счетчике 5 отслеживает изменение входной частоты f_x . Информация в регистре 4 обновляется при каждом срабатывании частотного компаратора 3.

Выходной код N_f преобразователя 10 обратно пропорционален частоте входного сигнала:

$$N_f = \left\lfloor \frac{f_1}{f_x} \right\rfloor,$$

где $\lfloor \cdot \rfloor$ - операция округления до целого;

f_1 - частота генератора 18.

Значение f_1 выбирается следующим образом:

$$f_1 = f_{x \min} \cdot 2^m,$$

где m - разрядность счетчика 19;

$f_{x \min}$ - минимальное значение измеряемой частоты.

Формирователь 11 обратного кода может быть реализован в виде ПЗУ емкостью 2^m m -разрядных слов. Каждому возможному значению кода N_f ставится в соответствие код грубой оценки частоты $\bar{N}_f$. Таблица кодирования ПЗУ может быть представлена формулой

$$\bar{N}_f = \left\lceil \frac{f_1}{f_x} \cdot \frac{2^m}{N_f} \right\rceil$$

Частота кварцевого генератора f_0 выбирается равной максимальному значению измеряемой частоты $f_{x \max}$.

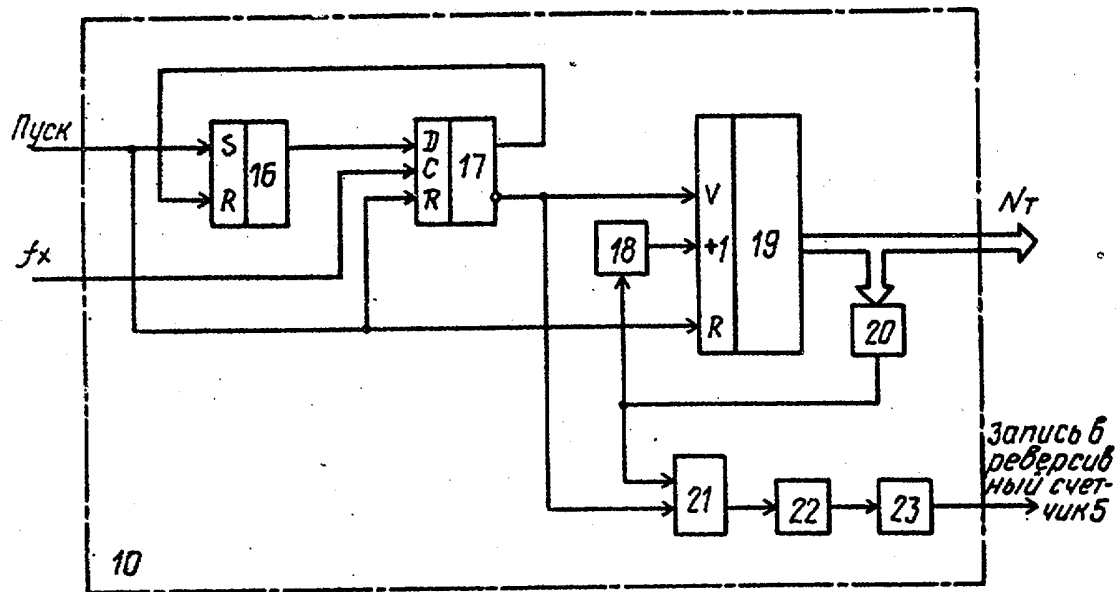
5 Ф о р м у л а и з о б р е т е н и я

1. Преобразователь частота - код по авт. св. № 970681, отличающийся тем, что, с целью повышения быстродействия и расширения области использования за счет возможности предварительного получения грубой оценки измеряемой частоты, в него введены преобразователь период - код, формирователь обратного кода, регистр адреса, мультиплексор и формирователь импульсов, причем последовательно соединенные мультиплексор и формирователь импульсов подключены между входной шиной устройства и первым входом блока антисовпадений, объединенным с информационным входом преобразователя период - код, управляющий вход которого, объединенный с управляющим входом регистра адреса, является шиной "Запуск" преобразователя, выход соединен с входом записи реверсивного счетчика, а выходы группы соединены с соответствующими входами формирователя обратного кода, выходы которого соединены с соответствующими информационными входами реверсивного счетчика, информационные входы регистра адреса являются адресной шиной преобразователя, а выходы соединены с соответствующими адресными входами мультиплексора.

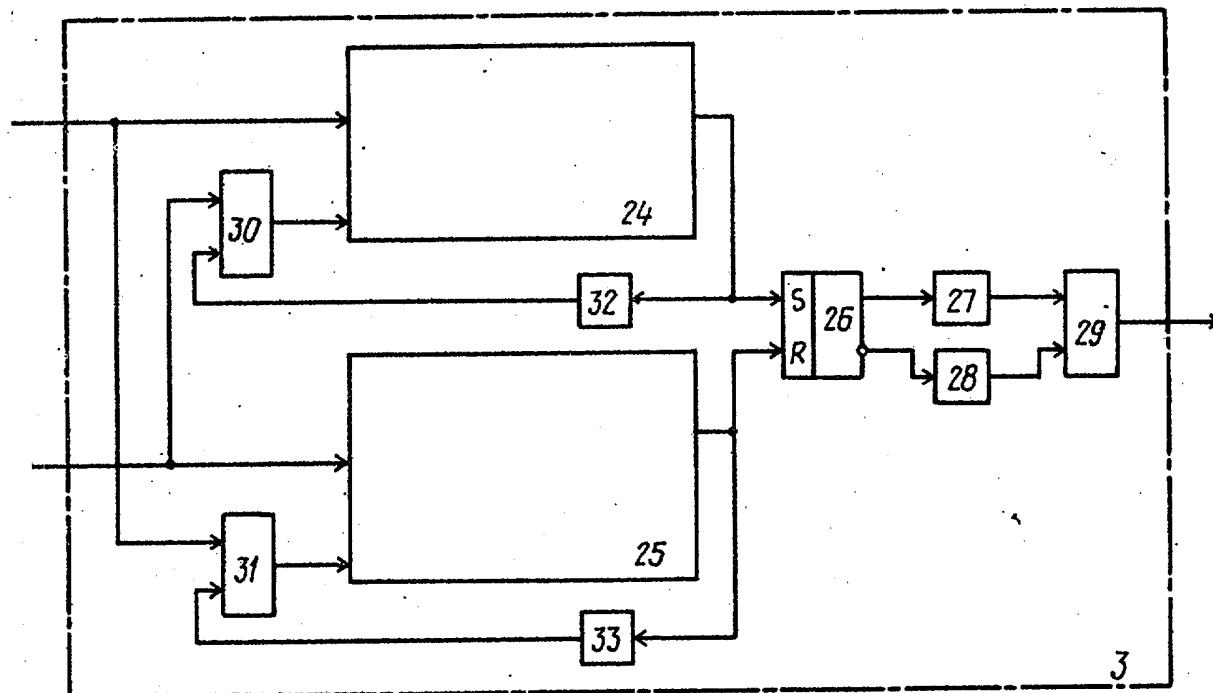
2. Преобразователь по п. 1, отличающийся тем, что частотный компаратор содержит два одновибратора, RS-триггер, три элемента ИЛИ, два элемента задержки и два двухразрядных счетчика, счетные входы которых являются соответственно первым и вторым входами частотного компаратора и объединены с первыми входами соответственно первого и второго элементов ИЛИ, выход переполнения первого двухразрядного счетчика соединен с S-входом RS-триггера и через первый элемент задержки с вторым входом второго элемента ИЛИ, выход переполнения второго двухразрядного счетчика соединен с R-входом RS-триггера и через второй элемент задержки с вторым входом первого эле-

мента ИЛИ, прямой и инверсный выходы RS-триггера соединены с входами соответственно первого и второго одно-
вibrаторов, выходы которых соединены соответственно с первым и вторым
входами третьего элемента ИЛИ, выход

которого является выходом частотного компаратора, а выходы первого и второго элементов ИЛИ соединены с входами установки в "0" соответственно второго и первого двухразрядных счетчиков.



Фиг. 2



Фиг. 3