

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本申请公开了一种控制电路装置、电子设备、控制方法,属于电子技术领域,以解决在现有技术的监测方式中,需要模拟电路,而模拟电路不能大规模放置到芯片中任意位置、任意节点,同时,模拟电路容易受到工艺偏差或者工作环境条件的影响的问题。其中,控制电路装置包括:参考时钟控制状态机,用于依据参考时钟控制状态机的控制逻辑产生待测时钟控制部分需要的状态转换参考信号;待测时钟控制状态机,用于在状态转换参考信号同步至待测时钟域的情况下,产生待测时钟域内的监测计数器的计数使能条件;结果产生器,用于将监测计数结果大于预设参考值的情况下,输出错误标志信号。本申请中的控制电路装置应用于电子设备中。

控制电路装置、电子设备、控制方法和可读存储介质

相关申请的交叉引用

本申请要求于 2021 年 03 月 19 日提交的申请号为 2021102986388，发明名称为“控制电路装置、电子设备、控制方法和可读存储介质”的中国专利申请的优先权，其通过引用方式全部并入本申请。

技术领域

本申请属于电子技术领域，具体涉及一种控制电路装置、电子设备、控制方法和可读存储介质。

背景技术

目前，专用集成电路（application specific integrated circuit，简称 ASIC）或者片上系统（System-On-Chip，简称 SoC）等芯片的规模越来越大，芯片内的时钟信号数量越来越多，频率也越来越高。时钟信号是芯片内所有时序逻辑电路的必须信号，其信号质量和正确与否直接决定芯片的逻辑电路能否正常工作。在芯片实际运行过程中，系统性错误、单粒子翻转、瞬态脉冲等软错误都可能导致芯片时钟电路的故障。因此，在电子设备中，需判断故障的发生并通知系统来做出相应警告操作或者功能降级操作，来确保芯片所在的电子系统和更高层次系统的可靠性和功能安全。如果这种芯片运用于交通工具等设备中，对时钟信号的实时监测更是确保满足汽车功能安全标准、避免人员伤害事件发生的必要手段。

基于上述现象，通常，在电子设备中，采用通过锁相环的鉴相电路对相位差进行判断的方式，来实现对时钟信号的监测。

而在现有技术的监测方式中，需要模拟电路，而模拟电路不能大规模放置到芯片中任意位置、任意节点，同时，模拟电路容易受到工艺偏差或者工

作环境条件的影响。

发明内容

本申请实施例的目的是提供一种控制电路装置，能够解决在现有技术的监测方式中，需要模拟电路，而模拟电路不能大规模放置到芯片中任意位置、任意节点，同时，模拟电路容易受到工艺偏差或者工作环境条件的影响的问题。

为了解决上述技术问题，本申请是这样实现的：

第一方面，本申请实施例提供了一种控制电路装置，该控制电路装置包括：参考时钟控制状态机，所述参考时钟控制状态机用于依据所述参考时钟控制状态机的控制逻辑产生待测时钟控制部分需要的状态转换参考信号；待测时钟控制状态机，所述待测时钟控制状态机与所述参考时钟控制状态机连接，所述待测时钟控制状态机用于在所述状态转换参考信号同步至待测时钟域的情况下，产生待测时钟域内的监测计数器的计数使能条件；结果产生器，所述结果产生器与所述待测时钟控制状态机连接，所述结果产生器用于将监测计数结果和预设参考值进行比较后，产生比较结果，以及在所述比较结果指示为所述监测计数结果大于所述预设参考值的情况下，输出错误标志信号。

第二方面，本申请实施例提供了一种电子设备，该电子设备包括如第一方面所述的控制电路装置。

第三方面，本申请实施例提供了一种控制方法，该控制方法包括：获取待测时钟域内的监测计数器的监测计数结果；将所述监测计数结果和预设参考值进行比较后，产生比较结果；在所述比较结果指示为所述监测计数结果大于所述预设参考值的情况下，输出错误标志信号。

第四方面，本申请实施例提供了一种控制装置，该控制装置包括：获取模块，用于获取待测时钟域内的监测计数器的监测计数结果；比较模块，用于将所述监测计数结果和预设参考值进行比较后，产生比较结果；输出模块，用于在所述比较结果指示为所述监测计数结果大于所述预设参考值的情况下，

输出错误标志信号。

第五方面，本申请实施例提供了一种电子设备，该电子设备包括处理器、存储器及存储在存储器上并可在处理器上运行的程序或指令，程序或指令被处理器执行时实现如第三方面的方法的步骤。

第六方面，本申请实施例提供了一种可读存储介质，可读存储介质上存储程序或指令，程序或指令被处理器执行时实现如第三方面的方法的步骤。

第七方面，本申请实施例提供了一种芯片，芯片包括处理器和通信接口，通信接口和处理器耦合，处理器用于运行程序或指令，实现如第三方面的方法。

这样，在本申请实施例中，参考时钟控制状态机在接收到脉冲信号后，将其作为起始控制信号，然后依据状态机的控制逻辑产生待测时钟控制部分需要的状态转换参考信号。进一步地，待测时钟控制状态机采用与参考时钟控制状态机类似的状态控制方式，但有不同的开始和状态转换触发条件，在状态转换参考信号同步至待测时钟域后，待测时钟控制状态机产生并输出待测时钟域内的监测计数器的计数使能条件。从而，结果产生器根据监测计数结果和预先设置好的寄存器参考值进行比较，然后产生比较结果。如果基于比较结果得到，监测计数结果不在预设范围，即监测计数结果超出预先设置好的寄存器参考值，则触发错误标志信号输出。可见，本申请实施例在对时钟信号的监测过程中，采用纯数字逻辑电路，逻辑门规模小，能够方便地放置于芯片的不同位置和不同时钟域；同时，本申请实施例提供的控制电路装置配置方便、使用简单，不受工艺偏差和工作环境的影响；综上，本申请实施例可解决在现有技术的监测方式中，需要模拟电路，而模拟电路不能大规模放置到芯片中任意位置、任意节点，同时，模拟电路容易受到工艺偏差或者工作环境条件的影响问题。

附图说明

图 1 是本申请实施例的控制电路装置的硬件结构示意图；

图 2 是本申请实施例的参考时钟状态控制机的状态示意图；

图 3 是本申请实施例的控制方法的流程图；

图 4 是本申请实施例的控制装置的框图；

图 5 是本申请实施例的电子设备的硬件结构示意图之一。

图 6 是本申请实施例的电子设备的硬件结构示意图之二。

具体实施方式

下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

本申请的说明书和权利要求书中的术语“第一”、“第二”等是用于区别类似的对象，而不用来描述特定的顺序或先后次序。应该理解这样使用的数据在适当情况下可以互换，以便本申请的实施例能够以除了在这里图示或描述的那些以外的顺序实施，且“第一”、“第二”等所区分的对象通常为一类，并不限定对象的个数，例如第一对象可以是一个，也可以是多个。此外，说明书以及权利要求中“和/或”表示所连接对象的至少其中之一，字符“/”，一般表示前后关联对象是一种“或”的关系。

下面结合附图，通过具体的实施例及其应用场景对本申请实施例提供的控制电路装置进行详细地说明。

图 1 示出了本申请一个实施例的控制电路装置的硬件结构示意图，该控制电路装置包括：

参考时钟控制状态机 1，参考时钟控制状态机 1 用于依据参考时钟控制状态机 1 的控制逻辑产生待测时钟控制部分需要的状态转换参考信号；

待测时钟控制状态机 2，待测时钟控制状态机 2 与参考时钟控制状态机 1 连接，待测时钟控制状态机 2 用于在状态转换参考信号同步至待测时钟域的情况下，产生待测时钟域内的监测计数器的计数使能条件；

结果产生器 3，结果产生器 3 与待测时钟控制状态机 2 连接，结果产生器 3 用于将监测计数结果和预设参考值进行比较后，产生比较结果，以及在比较结果指示为监测计数结果大于预设参考值的情况下，输出错误标志信号。

这样，在本申请实施例中，参考时钟控制状态机 1 在接收到脉冲信号后，将其作为起始控制信号，然后依据状态机的控制逻辑产生待测时钟控制部分需要的状态转换参考信号。进一步地，待测时钟控制状态机 2 采用与参考时钟控制状态机 1 类似的状态控制方式，但有不同的开始和状态转换触发条件，在状态转换参考信号同步至待测时钟域后，待测时钟控制状态机 2 产生并输出待测时钟域内的监测计数器的计数使能条件。从而，结果产生器 3 根据监测计数结果和预先设置好的寄存器参考值进行比较，然后产生比较结果。如果基于比较结果得到，监测计数结果不在预设范围，即监测计数结果超出预先设置好的寄存器参考值，则触发错误标志信号输出。可见，本申请实施例在对时钟信号的监测过程中，采用纯数字逻辑电路，逻辑门规模小，能够方便地放置于芯片的不同位置和不同时钟域；同时，本申请实施例提供的控制电路装置配置方便、使用简单，不受工艺偏差和工作环境的影响；综上，本申请实施例可解决在现有技术的监测方式中，需要模拟电路，而模拟电路不能大规模放置到芯片中任意位置、任意节点，同时，模拟电路容易受到工艺偏差或者工作环境条件的影响的问题。

另外，在现有技术中，还可采用待测时钟与参考时钟相互采样的方式，来实现对时钟信号的监测。在这种方式中，待测时钟频率与参考时钟频率的相互关系有所限制，并存在时序分析不便、检测准确度不高的问题。而本实施例采用双状态机控制，状态机各自在一个独立时钟域，控制方便，时序分析简单，且逻辑电路本身不限制待测时钟和参考时钟的频率范围和相互关系，从而有效现有技术中存在的问题。

参见图 1，还示意出本申请另一个实施例的控制电路装置的硬件结构示意图，控制电路装置还包括：

第一同步控制器 4，第一同步控制器 4 与参考时钟控制状态机 1 连接，第

一同步控制器 4 用于在接收到触发信号的情况下，将触发信号转化为参考时钟域中的脉冲信号，并将脉冲信号输出至参考时钟控制状态机 1；

其中，触发信号包括外部输入的触发信号和配置寄存器输入的触发信号中的任一种。

第一同步控制器 4 选择外部输入的触发信号或者配置寄存器输入的触发信号作为起始触发条件。例如，外部触发信号可以是和芯片应用相关的信号，比如图像帧的帧起始信号。第一同步控制器 4 在接收到触发信号后，将其转化为参考时钟域中的脉冲信号，并输出给参考时钟控制状态机 1。

在本实施例中，第一同步控制器 4 可实现信号的实时同步，确保实现对时钟信号的实时监测。

参见图 1，还示意出本申请另一个实施例的控制电路装置的硬件结构示意图，控制电路装置还包括：

第二同步控制器 5，第二同步控制器 5 与参考时钟控制状态机 1 连接，第二同步控制器 5 还与待测时钟控制状态机 2 连接，第二同步控制器 5 用于将参考时钟控制状态机 1 产生的状态转换参考信号同步至待测时钟域。

第二同步控制器 5 主要是将参考时钟控制状态机 1 产生的状态转换参考信号同步到待测时钟域。

在本实施例中，第二同步控制器 5 可实现信号的实时同步，确保实现对时钟信号的实时监测。

参见图 1，还示意出本申请另一个实施例的控制电路装置的硬件结构示意图，该控制电路装置包括第一同步控制器 4 和第二同步控制器 5。

在本实施例中，采用相互独立的双状态机驱动，结合各自对应的同步控制器，通过专门设计的同步控制信号，杜绝了跨时钟域多信号同步的不确定误差，配合合适的预设参考值可以达到较高的监测精度。

参见图 1，还示意出本申请另一个实施例的控制电路装置的硬件结构示意图，控制电路装置还包括：

第一超时控制器 6，用于接收参考时钟信号，并在待测时钟控制状态机 2

在参考时钟信号的作用下、出现第一预设时长内状态不转换的情况下，输出第一中断标志信号。

第一超时控制器 6 主要用于监测待测时钟完全不翻转的故障情况。

其中，第一预设时长用于表示待测时钟完全不翻转所持续的时长，具体值依设计方案而定义。

第一超时控制器 6 采用参考时钟计数，采用待测时钟控制状态机 2 的状态跳变信号清零计数状态。

本实施例中提供的第一超时控制器 6，可确保待测时钟不再翻转时的故障能够被监测，从而在支持错误信号输出的基础上，还支持输出中断信号等其它故障状态信号，为系统警告和功能降级操作提供依据，提升系统可靠性并使系统符合相关的功能安全要求。

参见图 1，还示意出本申请另一个实施例的控制电路装置的硬件结构示意图，控制电路装置还包括：

第二超时控制器 7，用于接收待测时钟信号，并在参考时钟控制状态机 1 在所述待测时钟信号的作用下、出现第二预设时长内状态不转换的情况下，输出第二中断标志信号。

第二超时控制器 7 主要用于监测参考时钟完全不翻转的故障情况。

其中，第二预设时长用于表示参考时钟完全不翻转所持续的时长，具体值依设计方案而定义。

第二超时控制器 7 采用待测时钟计数，采用参考时钟控制状态机 1 的跳变信号清零计数状态。

本实施例中提供的第二超时控制器 7，可确保参考时钟不再翻转时的故障能够被监测，从而在支持错误信号输出的基础上，还支持输出中断信号等其它故障状态信号，为系统警告和功能降级操作提供依据，提升系统可靠性并使系统符合相关的功能安全要求。

参见图 1，还示意出本申请另一个实施例的控制电路装置的硬件结构示意图，该控制电路装置包括第一超时控制器 6 和第二超时控制器 7。在本实施例

中，第一超时控制器 6 和第二超时控制器 7 的结构可完全一致，但所采用的采样时钟分别是参考时钟和待测时钟。超时控制器内部包含一个计数器、一个手动清零控制信号、一个使能控制信号和一个超时输出信号。第一超时控制器 6 或者第二超时控制器 7 里对应的检测时钟出现异常，长时间不再翻转时，参考时钟控制状态机 1 或待测时钟控制状态机 2 的状态不再转换，则对应的超时控制器里的计数状态无法被清零，则对应的超时错误会产生，从而输出对应的中断标志信号。可见，本实施例中提供的双超时控制器，可确保参考时钟或者被测时钟不再翻转时的故障能够被监测，从而在支持错误信号输出的基础上，还支持输出中断信号等其它故障状态信号，为系统警告和功能降级操作提供依据，提升系统可靠性并使系统符合相关的功能安全要求。

需要说明的是，通常情况下，根据功能安全的要求和定义，如果只考虑单点故障，参考时钟信号保持不翻转且需要监测待测时钟的情况不会发生。

参见图 1，还示意出本申请另一个实施例的控制电路装置的硬件结构示意图，控制电路装置还包括：

配置寄存器 8，配置寄存器 8 与参考时钟控制状态机 1 连接，配置寄存器 8 还与待测时钟控制状态机 2 连接，配置寄存器 8 用于向参考时钟控制状态机 1 和/或待测时钟控制状态机 2 输入关联信号。

配置寄存器 8 主要包含一些按地址映射的控制寄存器，配置寄存器 8 接收来自配置接口的读写命令和数据或者返回读数据，产生控制寄存器信号输出，并控制其它内部模块的工作模式。

可选地，本实施例中的配置寄存器 8 的数量不限定。

示例性地，配置寄存器 8 包括但不限于：参考时钟计数长度配置寄存器、待测时钟预设参考值配置寄存器、窗口数量配置寄存器、转换态长度配置寄存器、间歇态长度配置寄存器、启动模式配置寄存器、使能配置寄存器、中断控制寄存器、错误信号输出使能配置寄存器 8、状态清零控制寄存器等。

其中，对于待测时钟参考值配置寄存器的配置需要遵循如下原则：如果需要监测累计抖动或者时间间隔故障，可能需要设置一个较小的预设参考值，

如果需要监测长期频率误差则需设置一个较大的预设参考值，值的绝对大小可以根据参考时钟频率和待测时钟频率的关系决定。

在本实施例中，可通过配置寄存器 8 对装置参数、判断条件等等进行调节，如通过配置寄存器 8 对本实施例中的预设参考值进行调节，从而采用了灵活多变的调节方式，以达到支持错误信号输出的目的，为系统警告和功能降级操作提供依据，提升系统可靠性并使系统符合相关的功能安全要求。

参见图 1，还示意出本申请另一个实施例的控制电路装置的硬件结构示意图，控制电路装置还包括：

配置接口 9，配置接口 9 与配置寄存器 8 连接，配置接口 9 用于连接配置总线，接收配置总线的控制信号、地址信号、数据信号，并解析为读写命令和数据，以及将写命令和写数据发送至配置寄存器 8、将读命令发送至配置寄存器 8 并将读数据返回至配置总线。

在本实施例中，配置接口 9 连接配置总线和配置寄存器 8，实现信号等数据的传输，确保控制电路装置的完整性，确保控制电路装置正常工作。

在本申请另一个实施例的控制电路装置中，参考时钟控制状态机 1 和待测时钟控制状态机 2 中的状态均至少包括：初始态、转换态一、转换态二、转换态三、监测态和间歇态。

本申请的控制电路装置的关键控制部分是参考时钟控制状态机 1 和待测时钟控制状态机 2。

在本实施例中，参考时钟控制状态机 1 的状态定义和转换如图 2 所示。其状态定义包含初始态、转换态一、转换态二、转换态三、监测态和间歇态。在整个控制电路装置被复位信号复位后，参考时钟控制状态机 1 首先会位于初始态，如果监测到起始控制信号，初始态将向转换态一转换，并产生一个开始标志信号。转换态一是一个过渡状态，在这个状态时间内，开始标志信号会被同步到待测时钟域并保持稳定，如果转换计数器计数满，则会转换到监测态。在监测态内，参考时钟监测计数器将开始计数，并输出参考时钟监测计数器的状态为“开”状态，如果参考时钟监测计数器计数满则会退出监

测态并跳转到转换态二。转换态二的作用与转换态一相同，在这个状态的时间内，参考时钟监测计数器的“开”或“关”状态会被同步到待测时钟域。在转换态二时，如果转换计数满并且窗口计数满，则会全监测过程结束跳转到初始态，如果仅仅转换计数满而窗口计数不满，则会跳转到间歇态。在间歇态内，间歇计数会启动，并会产生一个间歇计数为“开”的状态信号，该信号需要同步给待测时钟域的状态机。间歇计数满后，间歇态会跳转到转换态三。转换态三内，间歇计数的“开”或“关”状态信号会传递到待测时钟域并保持稳定，待转换计数满则跳转到监测态开始下一个轮次的监控过程。

待测时钟控制状态机 2 的状态定义与参考时钟控制状态机 1 的状态定义完全相同，也包含初始态、转换态一、转换态二、转换态三、监测态和间歇态。在待测时钟控制状态机 2 内，初始态向转换态一的开始条件来自于参考时钟控制状态机 1 的开始标志信号的跨时钟域同步信号。转换态与监测态或者间歇态的转换不由待测时钟域的计数状态决定，而是由参考时钟域的监测计数器的“开”或“关”状态信号的跨时钟域同步信号来决定。

上述参考时钟控制状态机 1 内所涉及的计数器满均指对应的计数器与配置寄存器 8 的预设值相等时的一种计数器状态。其中，监测计数器和间歇计数器是采用了同一个计数器复用的方式，在监测态该计数器作为监测计数器使用，在间歇态该计数器作为间歇计数器使用。转换态一、转换态二和转换态三所涉及到的转换计数器是同一个计数器，在对应的转换态内作为对应的计数器使用。参考时钟控制状态机 1 内产生的开始标志信号、监测计数器的“开”或“关”状态信号均为单比特位宽的信号，通过单比特信号翻转的控制信号同步到待测时钟域的方式，可以实现相对精确的时钟监测。

可选地，本实施例中控制电路装置支持单窗口模式和多窗口模式。在多窗口模式时，转换态二需要等到所有的窗口都监测完毕时才会跳转到初始态；若存在窗口未监测完毕，而是其中单个窗口监测完毕，需要经过间歇态和转换态三继续跳转到监测态继续监控下一个窗口。其中，监测窗口数量通过配置寄存器 8 可以进行设置。

在本实施例中，状态机内设置转换态和特有的同步机制确保不同时钟之间频率比较的准确度。

在本申请另一个实施例的控制电路装置中，参考时钟控制状态机 1 的启动有单次启动和连续启动两种模式，在单次模式下，一次监测完毕回到初始态后，状态机需要下一次启动条件才会重新启动。在连续启动模式下，一次监测完毕回到初始态后会启动下一次监测过程。

在本实施例中，采用灵活多变的启动模式，支持错误信号输出，为系统警告和功能降级操作提供依据，提升系统可靠性并使系统符合相关的功能安全要求。

在本申请另一个实施例的控制电路装置中，结果产生器 3 包括：

第一结果产生单元，第一结果产生单元用于在单窗口模式下，将监测计数器保存的结果和预设参考值进行比较；

第二结果产生单元，第二结果产生单元用于在多窗口模式下，将监测计数器保存结果的平均值和预设参考值进行比较。

结果产生器 3 内包含一个比较逻辑电路。当处于单窗口模式时，待测时钟监测计数器的保存结果会直接与预设参考值进行比较，如果监测计数器的保存结果大于预设参考值，则会产生并输出错误标志信号。如果处于多窗口模式，则待测时钟监测计数器的多窗口的计数保存结果会被同时读取并计算其所有计数保存值的平均值，这个计算得到的平均值会与预设参考值进行比较，如果该平均值不在预设目标值范围则会产生并输出错误标志信号。

其中，本申请中的所有实施例中，涉及的标志信号、监测计数器的值均可以通过配置寄存器 8 里的可读寄存器读取，并可以被清零控制寄存器清除。

在本实施例中，采用灵活多变的窗口计数方式，支持错误信号输出，为系统警告和功能降级操作提供依据，提升系统可靠性并使系统符合相关的功能安全要求。

可选地，本申请的实施例采用独立参考时钟，符合汽车功能安全标准对时钟监测电路参考时钟的要求，更适用于汽车等关联电子设备中。

综上，本申请的实施例旨在提供一种控制电路装置，该控制电路装置全部采用寄存器传输级实现的数字时钟实时监测，能够批量放置在专用集成电路或者系统级芯片的内部，对任意点的时钟频率偏差或累计抖动进行监测。

在实际应用中，可将本申请的控制电路装置多点放置于芯片的不同位置、不同时钟域，通过配置预设参考值、窗口数量、启动模式、使能信号，就能达到监测该装置所处芯片区域待测时钟信号频率偏差和累计抖动故障的目的，为系统正常工作和功能安全提供保障。

在本申请另一个实施例的电子设备中，包括前述任一实施例中的控制电路装置。

这样，在本申请实施例中，参考时钟控制状态机 1 在接收到脉冲信号后，将其作为起始控制信号，然后依据状态机的控制逻辑产生待测时钟控制部分需要的状态转换参考信号。进一步地，待测时钟控制状态机 2 采用与参考时钟控制状态机 1 类似的状态控制方式，但有不同的开始和状态转换触发条件，在状态转换参考信号同步至待测时钟域后，待测时钟控制状态机 2 产生并输出待测时钟域内的监测计数器的计数使能条件。从而，结果产生器 3 根据监测计数结果和预先设置好的寄存器参考值进行比较，然后产生比较结果。如果基于比较结果得到，监测计数结果不在预设范围，即监测计数结果超出预先设置好的寄存器参考值，则触发错误标志信号输出。可见，本申请实施例在对时钟信号的监测过程中，采用纯数字逻辑电路，逻辑门规模小，能够方便地放置于芯片的不同位置和不同时钟域；同时，本申请实施例提供的控制电路装置配置方便、使用简单，不受工艺偏差和工作环境的影响；综上，本申请实施例可解决在现有技术的监测方式中，需要模拟电路，而模拟电路不能大规模放置到芯片中任意位置、任意节点，同时，模拟电路容易受到工艺偏差或者工作环境条件的影响的问题。

图 3 示出了本申请另一个实施例的控制方法的流程图，该控制方法应用于前述任一实施例中的控制电路装置中，该方法包括：

步骤 S1：获取待测时钟域内的监测计数器的监测计数结果。

步骤 S2: 将监测计数结果和预设参考值进行比较后, 产生比较结果。

步骤 S3: 在比较结果指示为监测计数结果大于预设参考值的情况下, 输出错误标志信号。

这样, 在本申请实施例中, 参考时钟控制状态机 1 在接收到脉冲信号后, 将其作为起始控制信号, 然后依据状态机的控制逻辑产生待测时钟控制部分需要的状态转换参考信号。进一步地, 待测时钟控制状态机 2 采用与参考时钟控制状态机 1 类似的状态控制方式, 但有不同的开始和状态转换触发条件, 在状态转换参考信号同步至待测时钟域后, 待测时钟控制状态机 2 产生并输出待测时钟域内的监测计数器的计数使能条件。从而, 结果产生器 3 根据监测计数结果和预先设置好的寄存器参考值进行比较, 然后产生比较结果。如果基于比较结果得到, 监测计数结果不在预设范围, 即监测计数结果超出预先设置好的寄存器参考值, 则触发错误标志信号输出。可见, 本申请实施例在对时钟信号的监测过程中, 采用纯数字逻辑电路, 逻辑门规模小, 能够方便地放置于芯片的不同位置和不同时钟域; 同时, 本申请实施例提供的控制电路装置配置方便、使用简单, 不受工艺偏差和工作环境的影响; 综上, 本申请实施例可解决在现有技术的监测方式中, 需要模拟电路, 而模拟电路不能大规模放置到芯片中任意位置、任意节点, 同时, 模拟电路容易受到工艺偏差或者工作环境条件的影响的问题。

需要说明的是, 本申请实施例提供的控制方法, 执行主体可以为控制装置, 或者该控制装置中的用于执行控制方法的控制模块。本申请实施例中以控制装置执行控制方法为例, 说明本申请实施例提供的控制方法的控制装置。

图 4 示出了本申请另一个实施例的控制装置的框图, 该装置用于实现图 3 所示的实施例提供的控制方法, 该装置包括:

获取模块 10, 用于获取待测时钟域内的监测计数器的监测计数结果;

比较模块 20, 用于将监测计数结果和预设参考值进行比较后, 产生比较结果;

输出模块 30, 用于在比较结果指示为监测计数结果大于预设参考值的情

况下，输出错误标志信号。

这样，在本申请实施例中，参考时钟控制状态机 1 在接收到脉冲信号后，将其作为起始控制信号，然后依据状态机的控制逻辑产生待测时钟控制部分需要的状态转换参考信号。进一步地，待测时钟控制状态机 2 采用与参考时钟控制状态机 1 类似的状态控制方式，但有不同的开始和状态转换触发条件，在状态转换参考信号同步至待测时钟域后，待测时钟控制状态机 2 产生并输出待测时钟域内的监测计数器的计数使能条件。从而，结果产生器 3 根据监测计数结果和预先设置好的寄存器参考值进行比较，然后产生比较结果。如果基于比较结果得到，监测计数结果不在预设范围，即监测计数结果超出预先设置好的寄存器参考值，则触发错误标志信号输出。可见，本申请实施例在对时钟信号的监测过程中，采用纯数字逻辑电路，逻辑门规模小，能够方便地放置于芯片的不同位置和不同时钟域；同时，本申请实施例提供的控制电路装置配置方便、使用简单，不受工艺偏差和工作环境的影响；综上，本申请实施例可解决在现有技术的监测方式中，需要模拟电路，而模拟电路不能大规模放置到芯片中任意位置、任意节点，同时，模拟电路容易受到工艺偏差或者工作环境条件的影响的问题。

本申请实施例中的控制装置可以是装置，也可以是终端中的部件、集成电路、或芯片。该装置可以是移动电子设备，也可以为非移动电子设备。示例性的，移动电子设备可以为手机、平板电脑、笔记本电脑、掌上电脑、车载电子设备、可穿戴设备、超级移动个人计算机（ultra-mobile personal computer, UMPC）、上网本或者个人数字助理（personal digital assistant, PDA）等，非移动电子设备可以为服务器、网络附属存储器（Network Attached Storage, NAS）、个人计算机（personal computer, PC）、电视机（television, TV）、柜员机或者自助机等，本申请实施例不作具体限定。

本申请实施例中的控制装置可以为具有操作系统的装置。该操作系统可以为安卓（Android）操作系统，可以为 ios 操作系统，还可以为其他可能的操作系统，本申请实施例不作具体限定。

本申请实施例提供的控制装置能够实现上述方法实施例实现的各个过程，为避免重复，这里不再赘述。

可选地，如图 5 所示，本申请实施例还提供一种电子设备 100，包括处理器 101，存储器 102，存储在存储器 102 上并可在所述处理器 101 上运行的程序或指令，该程序或指令被处理器 101 执行时实现上述控制方法实施例的各个过程，且能达到相同的技术效果，为避免重复，这里不再赘述。

需要说明的是，本申请实施例中的电子设备包括上述所述的移动电子设备和非移动电子设备。

图 6 为实现本申请实施例的一种电子设备的硬件结构示意图。

该电子设备 1000 包括但不限于：射频单元 1001、网络模块 1002、音频输出单元 1003、输入单元 1004、传感器 1005、显示单元 1006、用户输入单元 1007、接口单元 1008、存储器 1009、以及处理器 1010 等部件。

本领域技术人员可以理解，电子设备 1000 还可以包括给各个部件供电的电源（比如电池），电源可以通过电源管理系统与处理器 1010 逻辑相连，从而通过电源管理系统实现管理充电、放电、以及功耗管理等功能。图 6 中示出的电子设备结构并不构成对电子设备的限定，电子设备可以包括比图示更多或更少的部件，或者组合某些部件，或者不同的部件布置，在此不再赘述。

其中，处理器 1010，用于获取待测时钟域内的监测计数器的监测计数结果；将监测计数结果和预设参考值进行比较后，产生比较结果；在比较结果指示为监测计数结果大于预设参考值的情况下，输出错误标志信号。

这样，在本申请实施例中，电子设备 1000 的参考时钟控制状态机在接收到脉冲信号后，将其作为起始控制信号，然后依据状态机的控制逻辑产生待测时钟控制部分需要的状态转换参考信号。进一步地，电子设备 1000 的待测时钟控制状态机采用与参考时钟控制状态机类似的状态控制方式，但有不同的开始和状态转换触发条件，在状态转换参考信号同步至待测时钟域后，待测时钟控制状态机产生并输出待测时钟域内的监测计数器的计数使能条件。从而，电子设备 1000 的结果产生器根据监测计数结果和预先设置好的寄存器

参考值进行比较，然后产生比较结果。如果基于比较结果得到，监测计数结果不在预设范围，即监测计数结果超出预先设置好的寄存器参考值，则触发错误标志信号输出。可见，本申请实施例在对时钟信号的监测过程中，采用纯数字逻辑电路，逻辑门规模小，能够方便地放置于芯片的不同位置和不同时钟域；同时，本申请实施例提供的控制电路装置配置方便、使用简单，不受工艺偏差和工作环境的影响；综上，本申请实施例可解决在现有技术的监测方式中，需要模拟电路，而模拟电路不能大规模放置到芯片中任意位置、任意节点，同时，模拟电路容易受到工艺偏差或者工作环境条件的影响的问题。

应理解的是，本申请实施例中，输入单元 1004 可以包括图形处理器（Graphics Processing Unit, GPU）10041 和麦克风 10042，图形处理器 10041 对在视频捕获模式或图像捕获模式中由图像捕获装置（如摄像头）获得的静态图片或视频的图像数据进行处理。显示单元 1006 可包括显示面板 10061，可以采用液晶显示器、有机发光二极管等形式来配置显示面板 10061。用户输入单元 1007 包括触控面板 10071 以及其他输入设备 10072。触控面板 10071，也称为触摸屏。触控面板 10071 可包括触摸检测装置和触摸控制器两个部分。其他输入设备 10072 可以包括但不限于物理键盘、功能键（比如音量控制按键、开关按键等）、轨迹球、鼠标、操作杆，在此不再赘述。

存储器 1009 可用于存储软件程序以及各种数据。存储器 1009 可主要包括存储程序或指令的第一存储区和存储数据的第二存储区，其中，第一存储区可存储操作系统、至少一个功能所需的应用程序或指令（比如声音播放功能、图像播放功能等）等。此外，存储器 1009 可以包括易失性存储器或非易失性存储器，或者，存储器 1009 可以包括易失性和非易失性存储器两者。其中，非易失性存储器可以是只读存储器(Read-Only Memory, ROM)、可编程只读存储器(Programmable ROM, PROM)、可擦除可编程只读存储器(Erasable PROM, EPROM)、电可擦除可编程只读存储器(Electrically EPROM, EEPROM)或闪存。易失性存储器可以是随机存取存储器(Random Access Memory, RAM),

静态随机存取存储器(Static RAM, SRAM)、动态随机存取存储器(Dynamic RAM, DRAM)、同步动态随机存取存储器(Synchronous DRAM, SDRAM)、双倍数据速率同步动态随机存取存储器(Double Data Rate SDRAM, DDRSDRAM)、增强型同步动态随机存取存储器(Enhanced SDRAM, ESDRAM)、同步连接动态随机存取存储器(Synch link DRAM, SLDRAM)和直接内存总线随机存取存储器(Direct Rambus RAM, DRRAM)。本申请实施例中的存储器 1009 包括但不限于这些和任意其它适合类型的存储器。

处理器 1010 可包括一个或多个处理单元；可选的，处理器 1010 集成应用处理器和调制解调处理器，其中，应用处理器主要处理涉及操作系统、用户界面和应用程序等的操作，调制解调处理器主要处理无线通信信号，如基带处理器。可以理解的是，上述调制解调处理器也可以不集成到处理器 1010 中。

本申请实施例还提供一种可读存储介质，所述可读存储介质上存储有程序或指令，该程序或指令被处理器执行时实现上述控制方法实施例的各个过程，且能达到相同的技术效果，为避免重复，这里不再赘述。

其中，所述处理器为上述实施例中所述的电子设备中的处理器。所述可读存储介质，包括计算机可读存储介质，如计算机只读存储器(Read-Only Memory, ROM)、随机存取存储器(Random Access Memory, RAM)、磁碟或者光盘等。

本申请实施例另提供了一种芯片，所述芯片包括处理器和通信接口，所述通信接口和所述处理器耦合，所述处理器用于运行程序或指令，实现上述控制方法实施例的各个过程，且能达到相同的技术效果，为避免重复，这里不再赘述。

应理解，本申请实施例提到的芯片还可以称为系统级芯片、系统芯片、芯片系统或片上系统芯片等。

需要说明的是，在本文中，术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、物品或

者装置不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、物品或者装置所固有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在包括该要素的过程、方法、物品或者装置中还存在另外的相同要素。此外，需要指出的是，本申请实施方式中的方法和装置的范围不限按示出或讨论的顺序来执行功能，还可包括根据所涉及的功能按基本同时的方式或按相反的顺序来执行功能，例如，可以按不同于所描述的次序来执行所描述的方法，并且还可以添加、省去、或组合各种步骤。另外，参照某些示例所描述的特征可在其他示例中被组合。

通过以上的实施方式的描述，本领域的技术人员可以清楚地了解到上述实施例方法可借助软件加必需的通用硬件平台的方式来实现，当然也可以通过硬件，但很多情况下前者是更佳的实施方式。基于这样的理解，本申请的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来，该计算机软件产品存储在一个存储介质（如 ROM/RAM、磁碟、光盘）中，包括若干指令用以使得一台终端（可以是手机，计算机，服务器，空调器，或者网络设备等等）执行本申请各个实施例所述的方法。

上面结合附图对本申请的实施例进行了描述，但是本申请并不局限于上述的具体实施方式，上述的具体实施方式仅仅是示意性的，而不是限制性的，本领域的普通技术人员在本申请的启示下，在不脱离本申请宗旨和权利要求所保护的范围情况下，还可做出很多形式，均属于本申请的保护之内。

权利要求书

1、一种控制电路装置，所述控制电路装置包括：

参考时钟控制状态机，所述参考时钟控制状态机用于依据所述参考时钟控制状态机的控制逻辑产生待测时钟控制部分需要的状态转换参考信号；

待测时钟控制状态机，所述待测时钟控制状态机与所述参考时钟控制状态机连接，所述待测时钟控制状态机用于在所述状态转换参考信号同步至待测时钟域的情况下，产生待测时钟域内的监测计数器的计数使能条件；

结果产生器，所述结果产生器与所述待测时钟控制状态机连接，所述结果产生器用于将监测计数结果和预设参考值进行比较后，产生比较结果，以及在所述比较结果指示为所述监测计数结果大于所述预设参考值的情况下，输出错误标志信号。

2、根据权利要求1所述的控制电路装置，其中，所述控制电路装置还包括：

第一同步控制器，所述第一同步控制器与所述参考时钟控制状态机连接，所述第一同步控制器用于在接收到触发信号的情况下，将所述触发信号转化为参考时钟域中的脉冲信号，并将所述脉冲信号输出至所述参考时钟控制状态机；

其中，所述触发信号包括外部输入的触发信号和配置寄存器输入的触发信号中的任一种。

3、根据权利要求1所述的控制电路装置，其中，所述控制电路装置还包括：

第二同步控制器，所述第二同步控制器与所述参考时钟控制状态机连接，所述第二同步控制器还与所述待测时钟控制状态机连接，所述第二同步控制器用于将所述参考时钟控制状态机产生的状态转换参考信号同步至待测时钟域。

4、根据权利要求1所述的控制电路装置，其中，所述控制电路装置还包

括:

第一超时控制器, 用于接收参考时钟信号, 并在所述待测时钟控制状态机在所述参考时钟信号的作用下、出现第一预设时长内状态不转换的情况, 输出第一中断标志信号。

5、根据权利要求 1 所述的控制电路装置, 其中, 所述控制电路装置还包括:

第二超时控制器, 用于接收待测时钟信号, 并在所述参考时钟控制状态机在所述待测时钟信号的作用下、出现第二预设时长内状态不转换的情况, 输出第二中断标志信号。

6、根据权利要求 1 所述的控制电路装置, 其中, 所述参考时钟控制状态机和所述待测时钟控制状态机中的状态均至少包括: 初始态、转换态一、转换态二、转换态三、监测态和间歇态。

7、根据权利要求 1 所述的控制电路装置, 其中, 所述结果产生器包括:

第一结果产生单元, 所述第一结果产生单元用于在单窗口模式下, 将监测计数器保存的结果和预设参考值进行比较;

第二结果产生单元, 所述第二结果产生单元用于在多窗口模式下, 将监测计数器保存结果的平均值和预设参考值进行比较。

8、一种电子设备, 所述电子设备包括权利要求 1~7 任一项所述的控制电路装置。

9、一种控制方法, 所述控制方法包括:

获取待测时钟域内的监测计数器的监测计数结果;

将所述监测计数结果和预设参考值进行比较后, 产生比较结果;

在所述比较结果指示为所述监测计数结果大于所述预设参考值的情况下, 输出错误标志信号。

10、一种控制装置, 所述控制装置包括:

获取模块, 用于获取待测时钟域内的监测计数器的监测计数结果;

比较模块, 用于将所述监测计数结果和预设参考值进行比较后, 产生比

较结果；

输出模块，用于在所述比较结果指示为所述监测计数结果大于所述预设参考值的情况下，输出错误标志信号。

11、一种电子设备，包括处理器，存储器及存储在所述存储器上并可在所述处理器上运行的程序或指令，所述程序或指令被所述处理器执行时实现如权利要求 9 所述的控制方法的步骤。

12. 一种可读存储介质，所述可读存储介质上存储程序或指令，所述程序或指令被所述处理器执行时实现如权利要求 9 所述的控制方法的步骤。

13、一种芯片，所述芯片包括处理器和通信接口，所述通信接口和所述处理器耦合，所述处理器用于运行程序或指令，实现如权利要求 9 所述的控制方法。

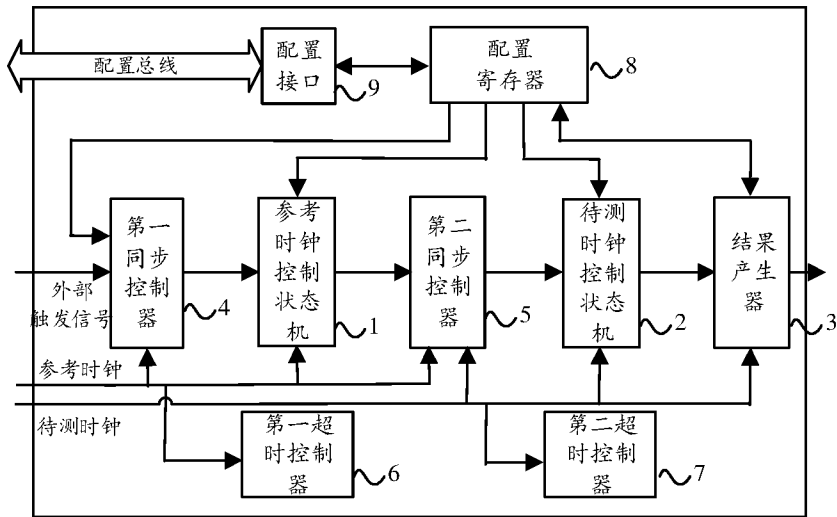


图 1

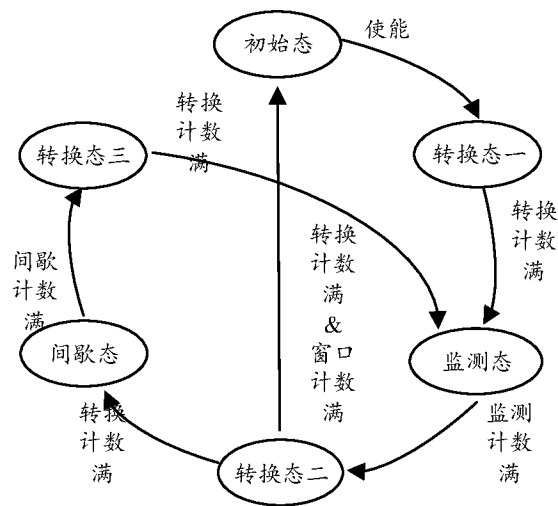


图 2

2/3

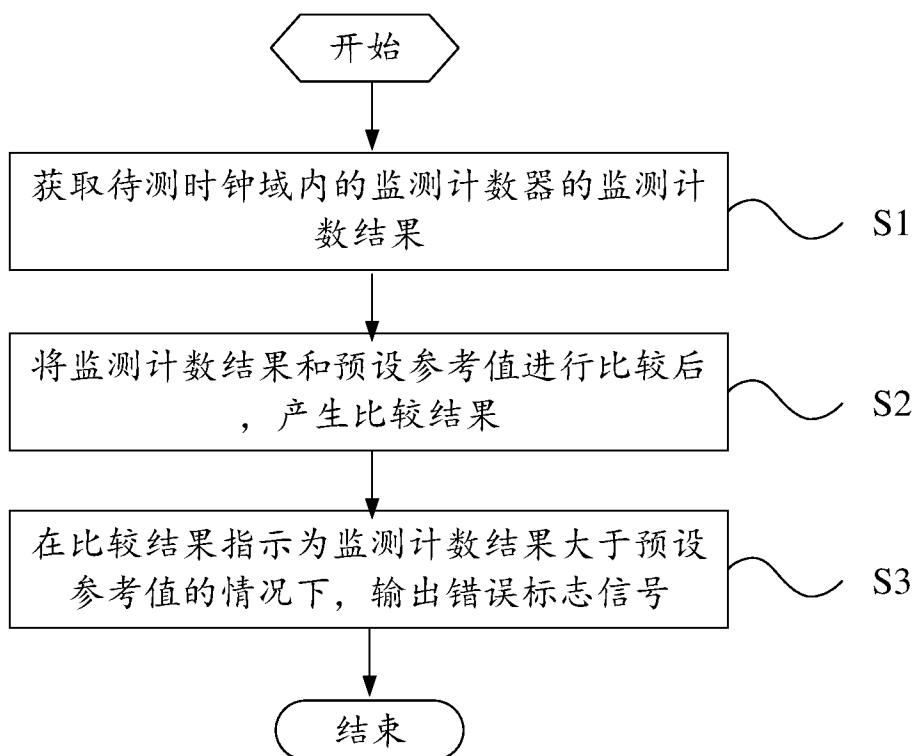


图 3

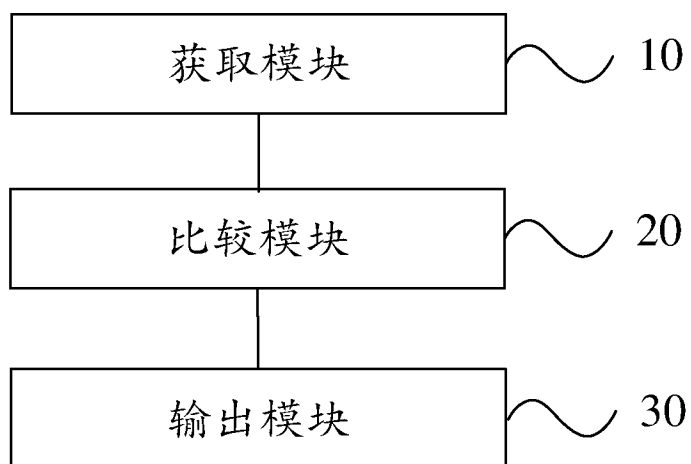


图 4

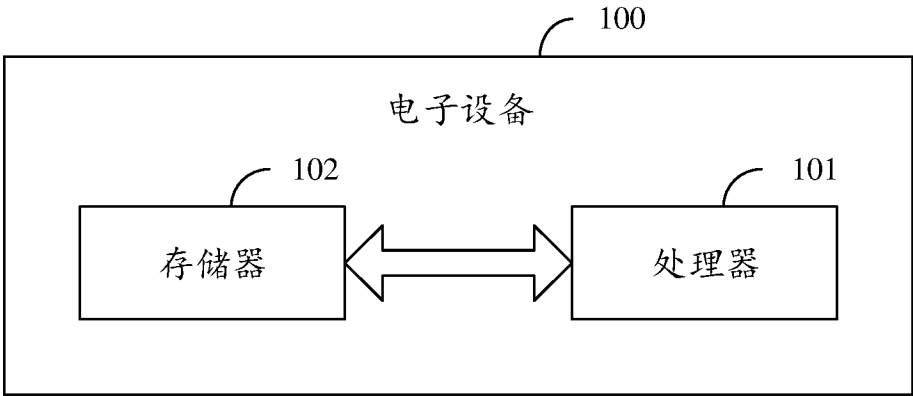


图 5

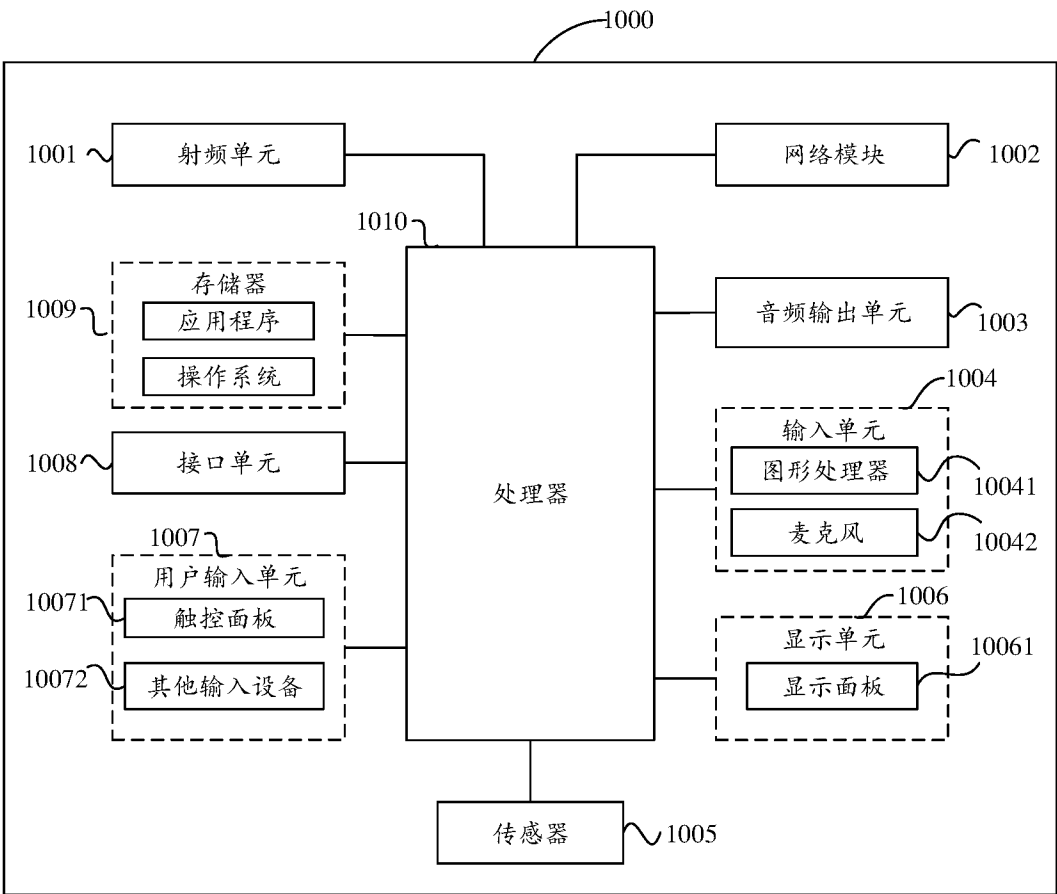


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/080886

A. CLASSIFICATION OF SUBJECT MATTER

G06F 1/08(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI, IEEE: 状态机, 时钟, 同步, 使能, 触发, 计数器, 时钟域, synchronization, enable, trig+, clock, domain, counter

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 113031695 A (VIVO MOBILE COMMUNICATION CO., LTD.) 25 June 2021 (2021-06-25) description, paragraphs 23-112	1-13
X	WO 2020037485 A1 (SHENZHEN GOODIX TECHNOLOGY CO., LTD.) 27 February 2020 (2020-02-27) description, pages 3-20, and figures 1-7	1-13
A	CN 110932815 A (RUIJIE NETWORKS CO., LTD.) 27 March 2020 (2020-03-27) entire document	1-13
A	CN 104702278 A (ACTIONS (ZHUHAI) TECHNOLOGY CO., LTD.) 10 June 2015 (2015-06-10) entire document	1-13
A	US 2014320181 A1 (MICROSEMI SEMICONDUCTOR ULC) 30 October 2014 (2014-10-30) entire document	1-13



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

18 May 2022

Date of mailing of the international search report

27 May 2022

Name and mailing address of the ISA/CN

**China National Intellectual Property Administration (ISA/
CN)**
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2022/080886

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	113031695	A	25 June 2021	None			
WO	2020037485	A1	27 February 2020	CN	111083940	A	28 April 2020
CN	110932815	A	27 March 2020	None			
CN	104702278	A	10 June 2015	WO	2015085825	A1	18 June 2015
US	2014320181	A1	30 October 2014	WO	2014176673	A1	06 November 2014
				CN	105264776	A	20 January 2016

国际检索报告

国际申请号

PCT/CN2022/080886

A. 主题的分类 G06F 1/08 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																				
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G06F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) WPI, EP0D0C, CNPAT, CNKI, IEEE: 状态机, 时钟, 同步, 使能, 触发, 计数器, 时钟域, synchronization, enable, trig+, clock, domain, counter																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 113031695 A (维沃移动通信有限公司) 2021年6月25日 (2021 - 06 - 25) 说明书第23-112段</td> <td>1-13</td> </tr> <tr> <td>X</td> <td>WO 2020037485 A1 (SHENZHEN GOODIX TECHNOLOGY CO., LTD.) 2020年2月27日 (2020 - 02 - 27) 说明书第3-20页, 附图1-7</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>CN 110932815 A (锐捷网络股份有限公司) 2020年3月27日 (2020 - 03 - 27) 全文</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>CN 104702278 A (炬芯珠海科技有限公司) 2015年6月10日 (2015 - 06 - 10) 全文</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>US 2014320181 A1 (MICROSEMI SEMICONDUCTOR ULC) 2014年10月30日 (2014 - 10 - 30) 全文</td> <td>1-13</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 113031695 A (维沃移动通信有限公司) 2021年6月25日 (2021 - 06 - 25) 说明书第23-112段	1-13	X	WO 2020037485 A1 (SHENZHEN GOODIX TECHNOLOGY CO., LTD.) 2020年2月27日 (2020 - 02 - 27) 说明书第3-20页, 附图1-7	1-13	A	CN 110932815 A (锐捷网络股份有限公司) 2020年3月27日 (2020 - 03 - 27) 全文	1-13	A	CN 104702278 A (炬芯珠海科技有限公司) 2015年6月10日 (2015 - 06 - 10) 全文	1-13	A	US 2014320181 A1 (MICROSEMI SEMICONDUCTOR ULC) 2014年10月30日 (2014 - 10 - 30) 全文	1-13
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
PX	CN 113031695 A (维沃移动通信有限公司) 2021年6月25日 (2021 - 06 - 25) 说明书第23-112段	1-13																		
X	WO 2020037485 A1 (SHENZHEN GOODIX TECHNOLOGY CO., LTD.) 2020年2月27日 (2020 - 02 - 27) 说明书第3-20页, 附图1-7	1-13																		
A	CN 110932815 A (锐捷网络股份有限公司) 2020年3月27日 (2020 - 03 - 27) 全文	1-13																		
A	CN 104702278 A (炬芯珠海科技有限公司) 2015年6月10日 (2015 - 06 - 10) 全文	1-13																		
A	US 2014320181 A1 (MICROSEMI SEMICONDUCTOR ULC) 2014年10月30日 (2014 - 10 - 30) 全文	1-13																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
<table border="0"> <tr> <td style="vertical-align: top;"> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td style="vertical-align: top;"> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
国际检索实际完成的日期 2022年5月18日		国际检索报告邮寄日期 2022年5月27日																		
ISA/CN 的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 赵昕 电话号码 86-(10)-53961319																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/080886

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	113031695	A	2021年6月25日	无			
WO	2020037485	A1	2020年2月27日	CN	111083940	A	2020年4月28日
CN	110932815	A	2020年3月27日	无			
CN	104702278	A	2015年6月10日	WO	2015085825	A1	2015年6月18日
US	2014320181	A1	2014年10月30日	WO	2014176673	A1	2014年11月6日
				CN	105264776	A	2016年1月20日