

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成17年6月16日(2005.6.16)

【公開番号】特開2002-251330(P2002-251330A)

【公開日】平成14年9月6日(2002.9.6)

【出願番号】特願2002-3154(P2002-3154)

【国際特許分類第7版】

G 06 F 12/16

G 06 F 11/10

【F I】

G 06 F 12/16 320 F

G 06 F 12/16 320 B

G 06 F 12/16 320 L

G 06 F 11/10 310 B

【手続補正書】

【提出日】平成16年9月14日(2004.9.14)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

それが複数の記憶位置を持つ複数のメモリ・ユニットと、

それが前記複数のメモリ・ユニットのそれぞれ1つの内部の記憶位置にアクセスするよう構成されている複数のメモリ・コントローラであって、これらメモリ・コントローラの1つが前記記憶位置の1つにチェックサムを構築するよう構成されている、複数のメモリ・コントローラと、

前記複数のメモリ・コントローラのうち、前記1つの記憶位置の更新が可能であるものを示すよう構成されている標識と、

を含み、

前記1つのメモリ・コントローラが、前記チェックサム値の構築の際に、

他の各メモリ・コントローラは前記1つの記憶位置の更新を禁止されていることを示すよう前記標識を設定するステップと、

前記設定ステップに続いて、前記他の各メモリ・コントローラに再構築用読み出し要求を送信するステップと、

前記再構築用読み出し要求に応答して、前記複数のメモリ・ユニットから取り出された再構築値を受信するステップと、

前記1つの記憶位置を前記再構築値でそれぞれ更新するステップと、

前記各再構築値に対し前記各再構築値の受信に応答して、前記各再構築値を送信したメモリ・コントローラは前記1つの記憶位置の更新が可能であることを示すよう前記標識を変更するステップと、

の各ステップを実行するよう構成されている、チェックサムを構築するためのシステム。

【請求項2】

それが複数の記憶位置を持つ複数のメモリ・ユニットと、

それが前記複数のメモリ・ユニットのそれぞれ1つの内部の記憶位置にアクセスする複数のメモリ・コントローラと、

前記複数のメモリ・コントローラのうち、前記複数の記憶位置の1つの更新が可能であるものを示す手段と、

各メモリ・コントローラは前記1つの記憶位置の更新を禁止されていることを示すよう前記示す手段を設定する手段と、

前記複数のメモリ・コントローラのそれぞれに再構築用読み出し要求を送信する手段と、

前記再構築用読み出し要求に応答して、前記複数のメモリ・コントローラによって前記複数のメモリ・ユニットから取り出された再構築値を受信する手段と、

前記1つの記憶位置を前記再構築値でそれぞれ更新する手段と、

前記各再構築値に対し前記各再構築値を受信する前記受信手段に応答して、前記各再構築値を送信したメモリ・コントローラは前記1つの記憶位置の更新が可能であることを示すよう前記示す手段を変更する手段と、

を含む、チェックサムを構築するためのシステム。

【請求項3】

それが複数の記憶位置を持つ複数のメモリ・ユニットを提供するステップと、

複数のメモリ・コントローラを提供するステップと、

前記複数のメモリ・コントローラのうち、前記複数のメモリ・ユニットの1つの中の前記記憶位置の1つの更新が可能であるものを示す標識を維持するステップと、

前記複数のメモリ・コントローラのそれぞれが前記1つの記憶位置の更新を禁止されていることを示すよう前記標識を設定するステップと、

前記設定ステップに続いて、前記複数のメモリ・コントローラのそれぞれに再構築用読み出し要求を送信するステップと、

前記再構築用読み出し要求に応答して、前記複数のメモリ・コントローラによって前記複数のメモリ・ユニットから取り出された再構築値を受信するステップと、

前記1つの記憶位置を前記各再構築値で更新するステップと、

前記各再構築値に対し前記各再構築値の受信に応答して、前記各再構築値を送信したメモリ・コントローラは前記1つの記憶位置の更新が可能であることを示すよう前記標識を変更するステップと、

を含む、チェックサムを構築する方法。