

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 4 区分  
 【発行日】平成 18 年 1 月 19 日 (2006.1.19)

【公開番号】特開 2003-219555 (P2003-219555A)  
 【公開日】平成 15 年 7 月 31 日 (2003.7.31)  
 【出願番号】特願 2002-343910 (P2002-343910)  
 【国際特許分類】

**H 0 2 J 1/00 (2006.01)**

H 0 2 M 7/06 (2006.01)

【F I】

H 0 2 J 1/00 3 0 6 L

H 0 2 M 7/06 S

【手続補正書】  
 【提出日】平成 17 年 11 月 28 日 (2005.11.28)  
 【手続補正 1】  
 【補正対象書類名】明細書  
 【補正対象項目名】特許請求の範囲  
 【補正方法】変更  
 【補正の内容】

【特許請求の範囲】

【請求項 1】 一連の直列コンデンサ内に含まれる第 1 のコンデンサの両端間に結合された第 1 のトランジスタと、

前記直列コンデンサ内に含まれる第 2 のコンデンサの両端間に結合された第 2 のトランジスタと

を備える回路であって、第 1 のトランジスタが第 2 のトランジスタに結合され、第 1 のコンデンサが第 2 のコンデンサに結合され、第 1 および第 2 のトランジスタが、前記一連の直列コンデンサの漏れ電流アンバランスのバランスを取るために前記一連の直列コンデンサにブリード電流を提供するように適合されている回路。

【請求項 2】 さらに、回路に関する入力基準を決めるために第 1 および第 2 のトランジスタの当該の制御端子に結合された抵抗分圧回路網を備える請求項 1 に記載の回路。

【請求項 3】 抵抗分圧回路網が、第 1 および第 2 のトランジスタの当該の制御端子に結合された少なくとも 2 つの抵抗器を備える請求項 2 に記載の回路。

【請求項 4】 第 1 および第 2 のトランジスタが、前記一連の直列コンデンサの第 1 のコンデンサと第 2 のコンデンサの間にある接続点に結合され、第 1 および第 2 のトランジスタが、接続点での電圧を入力基準範囲内に維持するように適合されている請求項 1 に記載の回路。

【請求項 5】 前記ブリード電流が、前記一連の直列コンデンサにおける漏れ電流アンバランスと実質的に等しい請求項 1 に記載の回路。

【請求項 6】 前記ブリード電流が、接続点での電圧が入力基準範囲内の電圧に固定されて維持されるときに実質的にゼロに等しくなる請求項 1 に記載の回路。

【請求項 7】 第 1 および第 2 のトランジスタが、シンクソース・フォロア回路構成で結合されている請求項 1 に記載の回路。

【請求項 8】 シンクソース・フォロア回路が、前記一連の直列コンデンサの両端間に印加された電圧の一部である入力基準を受け取るように結合された請求項 7 に記載の回路。

【請求項 9】 前記入力基準が、上側および下側基準電圧を含む電圧の範囲であり、上側および下側基準電圧がそれぞれ、前記一連の直列コンデンサの両端間に印加された電圧の一部からオフセットされている請求項 8 に記載の回路。

【請求項 10】 前記一連の直列コンデンサの両端間に印加された電圧の一部からの上側および下側基準電圧のオフセットがゼロである請求項 9 に記載の回路。

【請求項 11】 第 1 および第 2 のトランジスタがバイポーラ接合トランジスタを備える請求項 7 に記載の回路。

【請求項 12】 第 1 および第 2 のトランジスタが PNP トランジスタおよび NPN トランジスタを備える請求項 11 に記載の回路。

【請求項 13】 前記第 1 トランジスタを通すブリード電流を制限するために前記第 1 トランジスタのコレクタに接続されたインピーダンスをさらに含む請求項 12 に記載の回路。

【請求項 14】 前記回路が、電源回路内に含まれた能動回路である請求項 1 に記載の回路。

【請求項 15】 接続点での電圧が上側基準電圧を上回った場合に、一連の直列コンデンサ内に含まれる第 1 のコンデンサと第 2 のコンデンサの間の接続点に第 1 のトランジスタを介してブリード電流を提供すること、および

接続点での電圧が下側基準電圧を下回った場合に、接続点に第 2 のトランジスタを介してブリード電流を提供することを含む方法。

【請求項 16】 前記一連の直列コンデンサにおける漏れ電流アンバランスにより、接続点での電圧が上側基準電圧を上回り、方法がさらに、ブリード電流を用いて漏れ電流アンバランスのバランスを取ることを含む請求項 15 に記載の方法。

【請求項 17】 前記ブリード電流が、第 1 のコンデンサと第 2 のコンデンサの漏れ電流の差に実質的に等しい請求項 16 に記載の方法。

【請求項 18】 前記一連の直列コンデンサにおける漏れ電流アンバランスにより、接続点での電圧が上側基準電圧を下回り、方法がさらに、ブリード電流を用いて漏れ電流アンバランスのバランスを取ることを含む請求項 15 に記載の方法。

【請求項 19】 前記ブリード電流が、第 1 のコンデンサと第 2 のコンデンサの漏れ電流の差に実質的に等しい請求項 18 に記載の方法。

【請求項 20】 さらに、接続点での電圧を、上側および下側基準電圧によって定義される入力基準電圧範囲内で維持することを含む請求項 15 に記載の方法。

【請求項 21】 上側基準電圧と下側基準電圧のオフセットが実質的にゼロである請求項 20 に記載の方法。

【請求項 22】 さらに、前記一連の直列コンデンサを用いて電源のダイオード・ブリッジの出力電圧を滑らかにすることを含む請求項 15 に記載の方法。

【請求項 23】 さらに、接続点での電圧が上側基準電圧と下側基準電圧の間にある場合に、第 1 のトランジスタおよび第 2 のトランジスタをオフに切り換えることを含む請求項 15 に記載の方法。

【請求項 24】 電源入力の両端間に結合された第 1 および第 2 のコンデンサを含む一連の直列コンデンサと、

第 1 のコンデンサの両端間に結合された第 1 のトランジスタであって、第 1 の基準電圧を受け取るために結合された制御端子を有する第 1 のトランジスタと、

第 2 のコンデンサの両端間に結合された第 2 のトランジスタであって、第 2 の基準電圧を受け取るために結合された制御端子を有する第 2 のトランジスタと

を備え、第 1 および第 2 のコンデンサが、第 1 のコンデンサと第 2 のコンデンサの間の接続点で前記一連の直列コンデンサに結合され、前記第 1 および第 2 のトランジスタが、前記一連の直列コンデンサにおける漏れ電流アンバランスのバランスを取るためにブリード電流を提供するように適合されている回路。

【請求項 25】 さらに、

第 1 のトランジスタを介するブリード電流を制限するために第 1 のトランジスタに結合された第 1 の抵抗器と、

第 2 のトランジスタを介するブリード電流を制限するために第 2 のトランジスタに結合された第 2 の抵抗器と  
を備える請求項 2 4 に記載の回路。

【請求項 2 6】 さらに、第 1 および第 2 の基準電圧を提供するために第 1 および第 2 のトランジスタに結合された抵抗器回路網を備える請求項 2 4 に記載の回路。

【請求項 2 7】 抵抗器回路網によって提供される前記第 1 および第 2 の基準電圧が互いに異なる請求項 2 6 に記載の回路。

【請求項 2 8】 抵抗器回路網によって提供される前記第 1 および第 2 の基準電圧が同じである請求項 2 6 に記載の回路。

【請求項 2 9】 前記インピーダンスが抵抗からなる請求項 1 3 記載の回路。

【請求項 3 0】 前記第 2 トランジスタを通すブリード電流を制限するために前記第 2 トランジスタのコレクタに接続されたインピーダンスをさらに含む請求項 1 2 記載の回路。

【請求項 3 1】 前記インピーダンスが抵抗からなる請求項 3 0 記載の回路。

【手続補正 2】

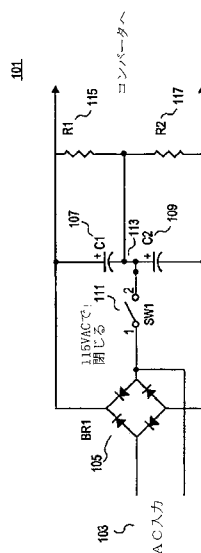
【補正対象書類名】図面

【補正対象項目名】全図

【補正方法】変更

【補正の内容】

【図 1】



【図 2】

