



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201512077 A

(43) 公開日：中華民國 104 (2015) 年 04 月 01 日

(21) 申請案號：103119432

(22) 申請日：中華民國 103 (2014) 年 06 月 04 日

(51) Int. Cl. :

*B82Y40/00 (2011.01)**B82Y30/00 (2011.01)**B82B3/00 (2006.01)**B22F9/04 (2006.01)**B22F3/00 (2006.01)**H01L21/203 (2006.01)**H01L21/205 (2006.01)**H01L35/34 (2006.01)**H01L35/26 (2006.01)**H01L35/14 (2006.01)**H01L35/20 (2006.01)**H01L35/22 (2006.01)*

(30) 優先權：2013/06/04 日本

2013-117932

2013/10/31 日本

2013-226739

(71) 申請人：住友電氣工業股份有限公司 (日本) SUMITOMO ELECTRIC INDUSTRIES, LTD.
(JP)

日本

(72) 發明人：足立真寬 ADACHI, MASAHIRO (JP)；中山明 NAKAYAMA, AKIRA (JP)；山本
喜之 YAMAMOTO, YOSHIYUKI (JP)

(74) 代理人：陳長文

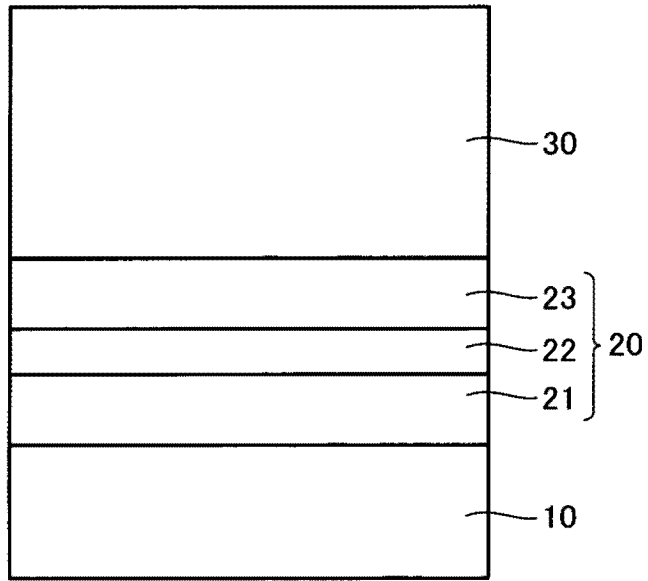
申請實體審查：無 申請專利範圍項數：17 項 圖式數：26 共 48 頁

(54) 名稱

奈米粒子之製造方法、熱電材料之製造方法及熱電材料

(57) 摘要

本發明係關於一種奈米粒子之製造方法，其係於包含由母材元素所構成之半導體材料之母材中形成包含母材元素及與母材元素不同之異種元素之奈米粒子者，並且包括如下步驟：積層步驟，其係將包含異種元素之第 1 層(20)、與不含異種元素之第 2 層(30)交替地積層；及退火步驟，其係對第 1 層(20)與第 2 層(30)所積層之積層體進行退火處理，而於母材中形成奈米粒子；於積層步驟中，母材元素包含於第 1 層(20)或第 2 層(30)之至少一者中，且第 2 層(30)形成為厚於第 1 層(20)。



- 10 . . . 藍寶石基板
- 20 . . . 第 1 層
- 21、23 . . . 非晶 Ge 層
- 22 . . . Au 層
- 30 . . . 第 2 層

圖 1

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

奈米粒子之製造方法、熱電材料之製造方法及熱電材料

【技術領域】

本發明係關於一種奈米粒子之製造方法、熱電材料之製造方法及藉由該製造方法所製造之熱電材料。

【先前技術】

熱電材料係將溫度差(熱能)轉換為電能者，熱電材料之性能係以下式(1)所表示之性能指數 Z 表示。

$$Z = \alpha^2 S / \kappa \quad \text{式(1)}$$

式(1)中， α 為熱電材料之塞貝克係數(V/K)， S 為熱電材料之導電率(S/m)， κ 為熱電材料之熱導率(W/mK)。 Z 具有溫度之倒數之因次，該性能指數 Z 乘以絕對溫度 T 而獲得之 ZT 為無因次之值。因此，將該 ZT 稱為無因次性能指數，而用作表示熱電材料之性能的指標。

為了廣泛地利用熱電材料，業界謀求進一步提高其性能。為了提高熱電材料之性能，根據式(1)得知有效的是增大塞貝克係數及增大導電率、以及減小熱導率。例如已知可利用由量子井、量子線(quantum wire)引起之載子之低維度化(low dimension)及聲子散射(phonon scattering)之增大，而控制塞貝克係數及熱導率(例如L.D. Hicks et al., PRB 47 (1993) 12727(非專利文獻1)、L.D. Hicks et al., PRB 47 (1993) 16631(非專利文獻2))，又，已有實證(例如L.D. Hicks et al., PRB (1996) R10493(非專利文獻3)、Y. Okamoto et al., JJAP 38 (1999) L946(非專利文獻4))。

又，已知有藉由形成粒子而將載子進一步低維度化之熱電材料

(日本專利特開2003-31860號公報(專利文獻1)、日本專利特開2002-76452號公報(專利文獻2)、日本專利特開2011-3741號公報(專利文獻3))，但因粒徑之差異較大，或無法控制粒徑，故而難以充分地提高熱電特性。

再者，作為將載子低維度化之例，報告有藉由對SiGeAu之薄膜進行退火而於薄膜內形成SiGe之奈米粒子，與塊狀之SiGe相比而提高熱電特性(H. Takiguchi et al., JJAP 50 (2011) 041301(非專利文獻5))。

[先前技術文獻]

[專利文獻]

[專利文獻1]日本專利特開2003-31860號公報

[專利文獻2]日本專利特開2002-76452號公報

[專利文獻3]日本專利特開2011-3741號公報

[非專利文獻]

[非專利文獻1]L.D. Hicks et al., PRB 47 (1993) 12727

[非專利文獻2]L.D. Hicks et al., PRB 47 (1993) 16631

[非專利文獻3]L.D. Hicks et al., PRB (1996) R10493

[非專利文獻4]Y. Okamoto et al., JJAP 38 (1999) L946

[非專利文獻5]H. Takiguchi et al., JJAP 50 (2011) 041301

【發明內容】

[發明所欲解決之問題]

根據非專利文獻5中所記載之方法，利用所形成之奈米粒子雖然可提高聲子散射而降低熱導率，但未能充分地提高塞貝克係數。本發明之目的在於提供一種奈米粒子之製造方法、熱電材料之製造方法及熱電材料，該奈米粒子之製造方法係形成構成具有更優異之熱電特性之熱電材料的奈米粒子者。

[解決問題之技術手段]

本發明者經過努力研究，結果發現：藉由非專利文獻5所記載之方法而製造之奈米粒子由於奈米粒子彼此之間距過小，故而載子(自由電子或自由電洞)之波動函數之重疊積分量增大，因此無法產生充分之量子效應、即狀態密度之量子增加，因而無法充分地提高塞貝克係數。並且，本發明者發現了為了提高塞貝克效應而將奈米粒子彼此之間距控制為適當間距的方法，從而完成本發明。

即，本發明係一種奈米粒子之製造方法，其係於包含由母材元素所構成之半導體材料之母材中形成包含母材元素及與母材元素不同之異種元素的奈米粒子者，並且包括如下步驟：積層步驟，其係將包含異種元素之第1層、與不含異種元素之第2層交替地積層；及退火步驟，其係對第1層與第2層所積層之積層體進行退火處理，而於母材中形成奈米粒子；於積層步驟中，母材元素包含於第1層或第2層之至少一者中，且第2層係形成為厚於第1層。

本發明之一形態中，母材元素為Si及Ge，異種元素為Au、Cu、B或Al，於積層步驟中，第1層包含Ge作為母材元素，第2層包含Si作為上述母材元素。

本發明之另一形態中，母材元素為N及Ga，異種元素為In或Al，於積層步驟中，第1層及第2層包含N及Ga作為母材元素。

上述積層步驟中，第1層之厚度較佳為2~8 nm，上述退火步驟中所形成之上述奈米粒子之平均粒徑較佳為1~25 nm，其平均間距較佳為3~25 nm。上述退火步驟可於積層步驟之後進行，亦可與積層步驟同時進行。

又，本發明係一種熱電材料之製造方法，該熱電材料係於包含由母材元素所構成之半導體材料之薄膜中具備包含母材元素及與母材元素不同之異種元素的奈米粒子者，並且該製造方法包括如下步驟：積層步驟，其係將包含異種元素之第1層、與不含異種元素之第2層交

替地積層；及退火步驟，其係對第1層與第2層所積層之積層體進行退火處理，而於薄膜中形成奈米粒子；於積層步驟中，母材元素包含於第1層或第2層之至少一者中，且第2層係形成為厚於第1層。

又，本發明係藉由上述熱電材料之製造方法而製造之熱電材料。熱電材料中，奈米粒子之平均粒徑較佳為1~25 nm，奈米粒子之平均間距較佳為3~25 nm。

[發明之效果]

藉由使用包含利用本發明之製造方法所製造之奈米粒子的材料作為熱電材料，可獲得發揮出優異之熱電特性之熱電材料。

【圖式簡單說明】

圖1係模式性地表示於第1實施形態中結束1次積層步驟之狀態且尚未進行退火處理之狀態之積層體的剖面圖。

圖2係模式性地表示於第2實施形態中結束1次積層步驟之狀態且尚未進行退火處理之狀態之積層體的剖面圖。

圖3係關於實施例1之試樣的圖，(A)表示積層步驟後且退火步驟前之積層體的明視野STEM圖像，(B)表示(A)之放大圖。

圖4係關於實施例1之試樣的圖，表示退火步驟前之(A)低角側之繞射圖案、與(B)高角側之繞射圖案。

圖5係關於實施例1之試樣的圖，表示退火步驟後之(A)低角側之繞射圖案、與(B)高角側之繞射圖案。

圖6係關於實施例1之試樣的圖，表示退火步驟後之高解析TEM圖像。

圖7係(A)表示圖6之高解析TEM圖像之繞射圖像，(B)表示將繞射圖像傅立葉變換所獲得之特定方向之成像的圖。

圖8係(A)表示圖6之高解析TEM圖像之繞射圖像，(B)表示將繞射圖像傅立葉變換所獲得之與圖7(B)不同之特定方向之成像的圖。

圖9係關於比較例1之試樣的圖，表示退火步驟後之高解析TEM圖像。

圖10係(A)表示圖9之高解析TEM圖像之繞射圖像，(B)表示將繞射圖像傅立葉變換所獲得之特定方向之成像的圖。

圖11係(A)表示圖9之高解析TEM圖像之繞射圖像，(B)表示將繞射圖像傅立葉變換所獲得之與圖10(B)不同之特定方向之成像的圖。

圖12係表示塞貝克係數之測定結果的圖。

圖13係表示熱導率之測定結果的圖。

圖14係表示導電率之測定結果的圖。

圖15係表示無因次性能指數 ZT 之計算結果的圖。

圖16係將第2層之膜厚與藉由計測法1所算出之粒間距之關係作圖而成之圖。

圖17係將第2層之膜厚與藉由計測法2所算出之粒間距之關係作圖而成之圖。

圖18係將第2層之膜厚與藉由計測法3所算出之粒間距之關係作圖而成之圖。

圖19係將第1層之膜厚與藉由計測法4所算出之粒間距之關係作圖而成之圖。

圖20係模式性地表示於第3實施形態中結束1次積層步驟之狀態且尚未進行退火處理之狀態之積層體的剖面圖。

圖21係模式性地表示於第4實施形態中結束1次積層步驟之狀態且尚未進行退火處理之狀態之積層體的剖面圖。

圖22係表示(A)試樣7、(B)試樣8、(C)試樣9之明視野STEM圖像的圖。

圖23係表示試樣7之熱電動勢之測定結果的圖。

圖24係表示試樣9之熱電動勢之測定結果的圖。

圖25係關於試樣7的圖，表示(A)溫度差為1 K以下之情形時之模型與(B)溫度差大於1 K之情形時之模型。

圖26係關於實施例2之試樣的圖，表示(A)退火步驟前之明視野STEM圖像與(B)退火步驟後之明視野STEM圖像。

【實施方式】

[奈米粒子之製造方法]

本發明係一種奈米粒子之製造方法，其係於包含由母材元素所構成之半導體材料之母材中形成包含母材元素及與母材元素不同之異種元素的奈米粒子者，並且包括如下步驟：積層步驟，其係將包含異種元素之第1層、與不含異種元素之第2層交替地積層；及退火處理，其係對第1層與第2層所積層之積層體進行退火處理，而於上述母材中形成上述奈米粒子。於上述積層步驟中，母材元素全部包含於第1層或第2層之至少一者中，且第2層係形成為厚於第1層。

第2層之厚度 T_2 厚於第1層之厚度 T_1 ，較佳為滿足 $T_1 < T_2 \leq 3T_1$ 之關係。藉由如此形成，於使用包含經過退火處理而形成之奈米粒子的母材作為熱電材料之情形時，與例如於積層步驟中以 $T_1 = T_2$ 之方式積層第1層與第2層之情形相比，塞貝克係數上升，無因次性能指數 ZT 較大。具體而言，可獲得塞貝克係數為3 mV/K以上之熱電材料。又，可獲得無因次性能指數 ZT 為10以上之熱電材料。此情況可理解為：夾持第2層而積層之第1層中之奈米粒子之間距係因該第2層而以較弱地結合自奈米粒子滲出之載子(電子或電洞)之方式得到控制，使塞貝克係數提高。

於本發明之製造方法中，將所形成之奈米粒子之所需之粒間距設為 G_d 之情形時，於積層步驟中，第2層之厚度 T_2 較佳為以滿足以下之式(2)之方式決定。再者，藉由採用如此決定之第2層之厚度 T_2 ，經過退火步驟可形成奈米粒子之平均粒間距 G_m 滿足以下之式(3)之奈米

粒子。關於式(2)及式(3)之導出步驟，於下文進行說明。

$$\text{式(2): } G_d = (2.3 \pm \sigma_1)T_2 - (1.3 \pm \sigma_2)$$

$$\text{式(3): } G_m = (2.3 \pm \sigma_1)T_2 - (1.3 \pm \sigma_2)$$

式(2)及(3)中， σ_1 及 σ_2 為標準偏差， σ_1 滿足 $0 \leq \sigma_1 \leq 0.1$ ， σ_2 滿足 $0 \leq \sigma_2 \leq 1.9$ 。

藉由本發明之製造方法所製造之奈米粒子之平均間距 G_m 較佳為3~25 nm，進而較佳為3~10 nm。藉由設置此種粒間距，可獲得較高之塞貝克係數、較大之無因次性能指數ZT。再者，本說明書中所謂奈米粒子之間距係指利用電子顯微鏡(二維平面投影圖像)所計測之粒子之端與端之間的最短間距，所謂平均間距係指充分數量之粒子之間距的算術平均值。於本申請案中，算出22個粒子之間距之算術平均值作為平均間距。奈米粒子之間距可藉由第2層之厚度進行調整。

於本發明之製造方法中，將奈米粒子之所需之粒徑設為 X_d 之情形時，於積層步驟中，第1層之厚度 T_1 較佳為以滿足以下之式(4)之方式決定。再者，藉由採用如此而決定之第1層之厚度 T_1 ，經過退火步驟，可形成奈米粒子之平均粒徑 X_m 滿足以下之式(5)之奈米粒子。關於式(4)及式(5)之導出步驟，於下文進行說明。

$$\text{式(4): } X_d = (32 \pm \sigma_3)T_1 - (81 \pm \sigma_4)$$

$$\text{式(5): } X_m = (32 \pm \sigma_3)T_1 - (81 \pm \sigma_4)$$

式(4)及(5)中， σ_3 及 σ_4 為標準偏差， σ_3 滿足 $0 \leq \sigma_3 \leq 7$ ， σ_4 滿足 $0 \leq \sigma_4 \leq 20$ 。

藉由本發明之製造方法而製造之奈米粒子之平均粒徑 X_m 較佳為1~25 nm，進而較佳為5~25 nm。藉由設置如此粒徑，可獲得較高之塞貝克係數、較大之無因次性能指數ZT。再者，於本說明書中，所謂粒徑係指自利用電子顯微鏡所獲得之圖像(二維平面投影圖像)中所計測之粒子之長徑，所謂平均粒徑係指充分數量之粒子之粒徑之算術

平均值。於本申請案中，算出22個粒子之粒徑之算術平均值作為平均粒徑。奈米粒子之粒徑可藉由第1層之厚度、第2層之厚度、第1層中所包含之異種元素之原子濃度、第1層與第2層所積層之積層體之退火處理之條件等進行調整。

為了獲得如上所述之粒徑、間距之奈米粒子，第1層之厚度較佳為2~8 nm，第2層之厚度較佳為2.5~12 nm。

作為上述製造方法中之成為母材之半導體材料，可例示：鍺化矽、氮化鎵、氮化鋁、氮化硼、鉍-碲系： Bi_2Te_3 、 Pb_2Te_3 、鎂-矽化物系等。於母材為鍺化矽之情形時，母材元素為Si與Ge，作為異種元素可例示Au、Cu、B、Al、P等。於母材為氮化鎵之情形時，母材元素為N與Ga，作為異種元素可例示In、Al、B等。於母材為鉍-碲系之情形時，母材元素為Bi與Te或Pb，作為異種元素可例示Au、Cu、B、Al、P等。於母材為鎂-矽化物系之情形時，母材元素為Mg與Si，作為異種元素可例示Au、Cu、B、Al、P等。

積層步驟可使用包含構成各層之元素的原料，藉由分子束磊晶法(MBE; Molecular Beam Epitaxy)、電子束法(EB; Electron Beam)、濺鍍法、有機金屬氣相沈積法(MOVPE; Metal-Organic Vapor Phase Epitaxy)、蒸鍍法等而積層各層。第1層之異種元素之原子濃度較佳為0.5~50原子%。第1層可為單層，亦可為多層。於為多層之情形時，亦可為包含母材元素之層與包含異種元素之層的積層體。於積層步驟中，母材元素全部包含於第1層或第2層之至少一者中。例如於母材為鍺化矽之情形時，可以第1層包含Ge作為母材元素，第2層包含Si作為母材元素之方式形成。例如於母材為氮化鎵之情形時，可以第1層及第2層均包含N及Ga之方式形成。於積層步驟中，將第1層與第2層交替地積層，例如可將第1層與第2層分別積層1~1000次。第1層之積層次數與所形成之奈米粒子之厚度方向之個數基本一致。



積層步驟係於本發明之實施形態中，於基板體上交替地積層第1層與第2層之步驟。較佳為上述基板體之至少與第1層接觸之最上層係利用可固溶上述異種元素之材料所形成。藉由如此而構成，於藉由退火處理使異種元素擴散時，異種元素變得亦可擴散至基板體內，而防止異種元素於特定部分、尤其是集中於第1層之與基板體接觸之部分並析出。若異種元素集中於特定部分並析出，則存在上述特定部分構成洩漏通路之情況，於將包含藉由本發明之實施形態之方法所製造之奈米粒子的積層體用作熱電材料之情形時，會成為導致熱電特性降低之原因。再者，由上述洩漏通路引起之熱電特性之降低於使熱電材料所產生之溫度差較大之情形、例如溫度差大於1 K之情形時容易明顯化。因此，即使利用不具有上述最上層之基板體亦可獲得充分之熱電特性，尤其是使熱電材料所產生之溫度差較小之情形、例如1 K以下之情形時，即使利用不具有上述最上層之基板體亦可獲得充分之熱電特性。

形成上述最上層之材料只要為於退火步驟之處理條件下可固溶第1層所含之異種元素的材料，則並無限定，作為此種材料，例如可列舉：Si、半導體、玻璃、陶瓷、PEDOT(聚(3,4-乙二氧基噻吩))等有機物。作為玻璃，例如可列舉：非晶玻璃、多孔玻璃等。作為形成最上層之材料，更佳為異種元素之擴散速率較慢之材料。其原因在於：異種元素之擴散速率較慢時，容易控制最上層內之異種元素之擴散。例如於異種元素為Au之情形時，作為可固溶Au之材料之一例，可列舉Si、Ge，該等中，Si者由於Au之擴散速率較慢，故而更佳為使用Si而形成最上層。預想材料中之異種元素之擴散速率係與材料與異種元素之親和性、包含異種元素之材料之熔點相關。

基板體可為上述最上層與其他層之積層體，或者亦可為僅包含最上層之單層體。於為積層體之情形時，例如可使用於基板上形成有

最上層之積層體。最上層之厚度只要為可防止異種元素集中於第1層之特定部分並析出的厚度，則並無限定，較佳為5 nm以上，進而較佳為15 nm以上。其原因在於：藉由為5 nm以上，可充分地包含退火步驟之處理條件下所擴散之異種元素。再者，上限值並無特別限定，就成本之觀點而言，例如可設為30 nm以下。

於退火步驟中，對第1層與第2層所積層之積層體進行退火處理，而於母材中形成奈米粒子。此處所謂退火處理係指進行加熱直至第1層之原子擴散後進行冷卻的處理。因此，退火處理之溫度及時間根據第1層之材料而有所不同。又，可藉由控制退火處理之溫度、時間及升溫速度，而調整有無形成奈米粒子及所形成之奈米粒子之粒徑。

積層步驟與退火步驟可獨立進行，亦可同時進行。於獨立進行之情形時，於將第1層與第2層交替地積層之積層步驟結束後，進行退火步驟。於同時進行之情形時，可於退火處理之條件下進行積層步驟，於積層步驟中同時完成退火處理。於獨立進行之情形時容易控制溫度，另一方面，於同時進行之情形時可減少步驟數。

(第1實施形態)

第1實施形態係母材為鍺化矽、異種元素為Au之情形時之本發明之製造方法之一例。圖1係模式性地表示結束1次積層步驟之狀態且尚未進行退火處理之狀態之積層體的剖面圖。

於本實施形態之積層步驟中，首先準備藍寶石基板10，藉由MBE法或EB法依序堆積Ge、Au、Ge而形成包含非晶Ge(a-Ge)層21/Au層22/非晶Ge(a-Ge)層23之第1層20，其後堆積Si而形成包含非晶Si(a-Si)層之第2層30。於MBE法中，Ge、Au、Si之各原料係於單元內藉由電子束法進行加熱而產生分子束。重複進行60次此種第1層20與第2層30之積層，而形成積層體。於本實施形態中，由於容易堆積，故而於



第1層20中形成有a-Ge層21、Au層22作為其他層，但只要為以使第1層20中包含Ge與Au之方式形成之方法，則並不限定於該堆積方法。

其後，對積層體實施退火處理，而形成奈米粒子。藉由退火處理，於包含Si與Ge之母材中形成包含Au之SiGe之奈米粒子。本實施形態中如此形成奈米粒子之機制可理解為：首先於第1層20中，共晶點(eutectic point)低於AuSi之AuGe發生活化，其後取入第2層30中所包含之Si而形成包含Au之SiGe之奈米粒子。再者，SiGe之奈米粒子之周圍之包含Si與Ge之母材為非晶SiGe、非晶Ge、或非晶Si。

於本實施形態中，為了獲得粒徑為1~25 nm之奈米粒子，例如較佳為將第1層20之厚度設為2.0 nm以上且未達5.0 nm，將第2層30之厚度設為3.0 nm以上6.0 nm以下，將第1層20中之Au層22之厚度設為0.1 nm以上0.4 nm以下。又，較佳為將第1層20中之Au之原子濃度設為0.5~50原子%。

退火步驟中之退火處理之溫度可自200~800°C之範圍內適當地選擇，但為了獲得粒徑為5~25 nm之奈米粒子，退火處理之溫度較佳為300~700°C。奈米粒子之粒徑雖然亦取決於第1層20及第2層30之厚度、異種元素之原子濃度，但例如將退火處理溫度設為250°C之情形時變得容易獲得粒徑為0.1~2 nm之奈米粒子，將退火處理溫度設為750°C之情形時變得容易獲得粒徑為20~100 nm之奈米粒子。於積層步驟結束後所進行之退火步驟中之退火處理之時間例如可設為1~120分鐘。

藉由以上方式，形成於包含Si與Ge之母材中含有包含Au之SiGe之奈米粒子的薄膜，於使用該薄膜作為熱電材料之情形時，藉由包含奈米粒子，與不包含之情形相比熱導率降低，塞貝克係數增加，作為較高之性能指數之熱電材料而發揮功能。塞貝克係數之增加係由如下情況引起：因存在奈米粒子而產生晶界散射、及變得可於奈米粒子中

更有效地封入載子。進而，藉由本發明之製造方法，可將奈米粒子之間距最佳化，藉此可更有效地產生晶界散射，因此可進一步增大塞貝克係數。

(第2實施形態)

第2實施形態係母材為氮化鎵、異種元素為In之情形時之本發明之製造方法之一例。圖2係模式性地表示結束1次積層步驟之狀態且尚未進行退火處理之狀態之積層體的剖面圖。

於本實施形態之積層步驟中，首先準備藍寶石基板10，藉由MBE法或EB法堆積Ga、N、In而形成包含非晶InGaN(a-InGaN)層之第1層40，其後堆積Ga、N而形成包含非晶GaN(a-GaN)層之第2層50。於MBE法中，Ga、In之各原料於單元內係藉由電阻加熱法進行加熱，而產生分子束。N係將氮氣藉由自由基放電而以自由基氮之形式供給。重複進行60次此種第1層40與第2層50之積層，而形成積層體。

其後，對積層體實施退火處理，而形成奈米粒子。藉由退火處理，於包含Ga與N之母材中形成包含In之GaN之奈米粒子。GaN之奈米粒子之周圍的包含Ga與N之母材為非晶GaN。

於本實施形態中，為了獲得粒徑為1~10 nm之奈米粒子，較佳為例如將第1層40之厚度設為2.5 nm以上且未達3.0 nm，將第2層50之厚度設為4.0 nm以上6.0 nm以下。又，較佳為將第1層40中之In之原子濃度設為0.1~80原子%。

退火步驟中之退火處理之溫度可自150~1100°C之範圍內適當地選擇，但為了獲得粒徑為1~10 nm之奈米粒子，退火處理之溫度較佳為300~800°C。積層步驟結束後所進行之退火步驟中之退火處理之時間例如可設為1~120分鐘。

藉由以上方式，形成於包含Ga與N之母材中含有包含In之GaN之奈米粒子的薄膜，於使用該薄膜作為熱電材料之情形時，藉由包含奈



米粒子，與不包含之情形相比熱導率降低，塞貝克係數增加，作為較高之性能指數之熱電材料而發揮功能。塞貝克係數之增加係由如下情況引起：因存在奈米粒子而產生晶界散射、及變得可於奈米粒子中有效地封入載子。進而，藉由本發明之製造方法，可將奈米粒子之間距最佳化，藉此可更有效地產生晶界散射，因此可進一步增大塞貝克係數。

(第3實施形態)

第3實施形態僅於如下方面不同於第1實施形態，即，使用基板體60而代替藍寶石基板10。圖20係模式性地表示結束1次積層步驟之狀態且尚未進行退火處理之狀態之積層體的剖面圖。基板體60包含藍寶石基板10、與作為非晶Si(a-Si)層之最上層11。關於基板體60，首先準備藍寶石基板10，於其上藉由MBE法或EB法堆積Si而形成最上層11。其他步驟由於與第1實施形態相同，故而省略說明。包含藉由本實施形態所製造之奈米粒子的積層體係於最上層11中擴散有Au之構成。

(第4實施形態)

第4實施形態僅於如下方面不同於第2實施形態，即，使用基板體70而代替藍寶石基板10。圖21係模式性地表示結束1次積層步驟之狀態且尚未進行退火處理之狀態之積層體的剖面圖。基板體70包含藍寶石基板10、與作為非晶GaN(a-GaN)層之最上層12。關於基板體70，首先準備藍寶石基板10，於其上藉由MBE法堆積Ga、N而形成最上層12。其他步驟由於與第2實施形態相同，故而省略說明。包含藉由本實施形態而製造之奈米粒子的積層體係於最上層12中擴散有In之構成。

[熱電材料之製造方法]

本發明之熱電材料之製造方法係於上述奈米粒子之製造方法

中，將包含對積層體進行退火處理而形成之奈米粒子的薄膜直接作為熱電材料之製造方法。即，本發明之熱電材料之製造方法係於包含由母材元素所構成之半導體材料之薄膜中具備包含母材元素及與母材元素不同之異種元素之奈米粒子的熱電材料之製造方法，該方法係製造包含奈米粒子之熱電材料者，並且包括如下步驟：積層步驟，其係將包含異種元素之第1層、與不含異種元素之第2層交替地積層；及退火步驟，其係對第1層與第2層所積層之積層體進行退火處理，而於薄膜中形成奈米粒子。於積層步驟中，母材元素全部包含於第1層或第2層之至少一者中，且第2層係形成為厚於上述第1層。關於積層步驟及退火步驟之詳細內容，係如上述奈米粒子之製造方法中所述。藉由如此而製造熱電材料，可獲得較高之塞貝克係數、及較大之無因次性能指數ZT。

[熱電材料]

本發明之熱電材料係藉由上述熱電材料之製造方法而製造之熱電材料。即，本發明之熱電材料包含奈米粒子，奈米粒子之平均粒徑較佳為1~25 nm、進而較佳為5~25 nm，奈米粒子之間距較佳為3~25 nm、進而較佳為3~10 nm。具有如此粒間距、粒徑之奈米粒子的熱電材料可獲得較高之塞貝克係數、及較大之無因次性能指數ZT。塞貝克係數較佳為1 mV/K以上，更佳為2 mV/K以上，進而較佳為3 mV/K以上，無因次性能指數ZT較佳為10以上。

又，藉由第3或第4實施形態之製造方法所製造之熱電材料係於基板體之最上層中擴散有異種元素之構成。於此種構成中，由於異種元素不會集中於特定部位並析出，而可防止洩漏通路之形成，故而即使於增大使熱電材料所產生之溫度差之情形時，亦可獲得較高之塞貝克係數。



[實施例]

[決定式(2)~(5)之實驗]

藉由第1實施形態之製造方法而形成奈米粒子。具體而言，於積層步驟中，將包含a-Ge層/Au層/a-Ge層之第1層以各層之厚度成為1.3~1.9 nm/0.2 nm/1.3~1.9 nm之方式堆積於藍寶石基板上，然後堆積Si而將包含a-Si層之第2層以厚度為2.6~5.2 nm之範圍內之方式進行堆積。第1層中之Au之濃度設為2.5~17原子%。然後，重複進行60次積層第1層及第2層之步驟。其次，將積層體於氬氣氛圍之RTA(Rapid Thermal Annealing，快速退火)爐中於600°C之環境下放置15分鐘實施退火處理而進行退火步驟，形成奈米粒子。基於如此而製作之試樣，例如，如以下所說明之計測法1~3般算出第2層之厚度與奈米粒子之平均間距 G_m 之關係，而導出式(2)及(3)之關係式。又，基於如此而製作之試樣，例如，如以下所說明之計測法4般算出第1層之厚度與奈米粒子之平均粒徑 X_m 之關係，而導出式(4)及(5)之關係式。

於計測法1~4中，依據上述方法而製作6個試樣。再者，關於第1層及第2層，於3個試樣之製作中藉由分子束磊晶法(MBE法)進行堆積，於餘下3個試樣之製作中藉由電子束法(EB法)進行堆積。

針對計測法1~3中所製作之試樣中之奈米粒子，如下所述算出平均粒間距 G_m 並將第2層之膜厚與平均粒間距 G_m 之關係繪製成圖16~圖18。又，針對計測法4中所製作之試樣中之奈米粒子，如下所述算出平均粒徑 X_m 並將第1層之膜厚與平均粒徑 X_m 之關係繪製成圖19。

(計測法1)

計測法1係使用電子顯微鏡(裝置名：JEM-2100F，日本電子公司製造)，根據於積層方向藉由FIB(Focused Ion Beam，聚焦離子束)薄片化成約100 nm後所獲得之高解析TEM(Transmission Electron

Microscopy，穿透式電子顯微鏡)圖像、及進行FFT(Fast Fourier Transform，快速傅立葉變換)變換而進行突出奈米結晶之週期結構之處理的FFT圖像而進行實測，算出平均之粒間距 G 。圖16係將第2層之膜厚與藉由計測法1所算出之平均粒間距 G 的關係繪製而成之圖。根據圖16中所示之結果，藉由最小平方法而導出式(3a)：

$$G = 2.3T_2。$$

(計測法2)

計測法2係根據如下式子算出：根據拉曼散射測定而測定結晶化率 η ，使用該結晶化率 η 、與自高解析TEM(Transmission Electron Microscopy)圖像而實測算出之奈米粒子之平均半徑 r ，假定奈米粒子均勻地分散而導出之式(6)：

$$G = 2(r/\eta^{(1/3)} - r)。$$

圖17係將第2層之膜厚與藉由計測法2所算出之粒間距 G 之關係繪製而成之圖。根據圖17中所示之結果，藉由最小平方法而導出式(3b)：

$$G = 2.3T_2 - 0.5。$$

(計測法3)

於計測法3中，根據拉曼散射測定而測定結晶化率 η ，基於X射線繞射(XRD，X Ray Diffraction)之測定結果並根據謝樂之式而算出奈米粒子之半徑 r 。然後，使用結晶化率 η 與半徑 r ，根據式(6)算出粒間距 G 。圖18係將第2層之膜厚與藉由計測法3所算出之粒間距 G 之關係繪製而成之圖。根據圖18中所示之結果而導出式(3c)：

$$G = 2.4T_2 - 3.5。$$

(計測法4)

於計測法4中，基於X射線繞射(XRD)之測定結果根據謝樂之式而算出奈米粒子之粒徑 X 。表1表示6個試樣(試樣1～試樣6)之第1層之設

計膜厚與藉由計測法4所算出之粒徑X之資料，圖19係將表1之結果繪製而成之圖。

[表1]

	堆積法	第1層之設計膜厚(nm)	粒徑X (nm)
試樣1	MBE	2.8	8.2
試樣2	MBE	2.8	6.6
試樣3	MBE	2.8	8.2
試樣4	MBE	2.9	14
試樣5	EB	2.8	6.6
試樣6	EB	3.4	27

根據表1及圖19中所示之結果，藉由最小平方法而導出式(41)：

$$X = 32T_1 - 81。$$

[實施例1]

藉由第1實施形態之製造方法而形成奈米粒子。具體而言，於積層步驟中，將包含a-Ge層/Au層/a-Ge層之第1層以各層之厚度為1.3 nm/0.2 nm/1.3 nm且合計成為2.8 nm之方式堆積於藍寶石基板上，然後堆積Si而將包含a-Si層之第2層以厚度成為5.2 nm之方式進行堆積。然後，重複進行60次該步驟。再者，第1層中之Au之原子濃度係設為2.5原子%。其後，將積層體於氬氣氛圍之RTA爐中於600°C之環境下放置15分鐘實施退火處理而進行退火步驟。再者，由於將奈米粒子之所需之粒徑 X_d 設為10 nm，將奈米粒子之所需之粒間距 G_d 設為12 nm，故而本實施例之第1層之厚度 T_1 之2.8 nm係以滿足式(4)之方式決定，第2層之厚度 T_2 之5.2 nm係以滿足式(2)之方式決定。

圖3(A)表示針對積層步驟後且退火步驟前之積層體，使用電子顯微鏡(裝置名：JEM-2100F，日本電子公司製造)所獲得之明視野STEM(Scanning Transmission Electron Microscopy，掃描穿透式電子顯微鏡)圖像，圖3(B)表示圖3(A)之第1層與第2層之積層部分的放大圖像。由圖3(A)、(B)確認到交替地積層第1層與第2層之情況。再者，

得知若採用圖3(A)之明視野STEM圖像之EDX(Energy Dispersive X-Ray Spectroscopy, 能量分散型X射線光譜法), 則第1層之a-Ge層/Au層/a-Ge層大致同化, 推測為於積層步驟中混晶化。

圖4表示針對積層步驟後且退火步驟前之積層體, 藉由使用X射線繞射裝置而進行之X射線繞射測定所獲得的X射線之繞射圖案, 圖4(A)表示低角側之繞射圖案, 圖4(B)表示高角側之繞射圖案。又, 圖5表示退火步驟後之積層體之X射線之繞射圖案, 圖5(A)表示低角側之繞射圖案, 圖5(B)表示高角側之繞射圖案。於低角側之繞射圖案中, 於退火步驟前觀察到波峰(圖4(A)), 相對於此, 於退火步驟後波峰消失(圖5(A))。推測其原因為: 低角側之波峰對應於將第1層與第2層重複積層而成之週期結構, 該週期結構因退火步驟而消失。於高角側之繞射圖案中, 於退火步驟前未觀察到波峰(圖4(B)), 相對於此, 於退火步驟後出現明確之波峰(圖5(B))。推測其原因為: 圖5(B)所觀察到之波峰P1對應於SiGe結晶之結晶面(111), 因此藉由退火處理而形成SiGe結晶。

圖6表示利用電子顯微鏡(裝置名: JEM-2100F、日本電子公司製造), 針對退火步驟後之積層體於積層方向藉由FIB(Focused Ion Beam)薄片化為約100 nm後所獲得之高解析TEM(Transmission Electron Microscopy)圖像。圖6中, 虛線所包圍之區域係推測為結晶化之區域。圖7(A)、圖8(A)表示圖6之高解析TEM圖像之繞射圖像, 圖7(B)、圖8(B)表示對圖7(A)、圖8(A)之繞射圖像進行傅立葉變換所獲得之不同之特定方向的成像。於高解析TEM圖像中, 於非晶之情形時未觀察到繞射, 但於結晶化之情形時觀察到來自結晶粒之繞射。於圖7(A)及圖8(A)中, 例如於虛線所包圍之區域可見源自結晶粒之繞射, 因此得知形成了結晶結構。

於圖6中所示之高解析TEM圖像中, 若實測結晶粒之粒徑, 則結

晶粒之粒徑為5~14 nm，平均粒徑為8 nm。關於圖5(B)中所示之X射線之繞射圖案，針對與SiGe之結晶面對應之波峰P1，若將其半值寬度代入謝樂之式而估算結晶粒之粒徑，則結果為8.2 nm，與於圖6中所示之高解析TEM圖像中實測之值基本一致。於圖6中所示之高解析TEM圖像中，若實測結晶粒之間距，則結果為5~25 nm，平均間距為14 nm。因此，所獲得之奈米粒子之粒徑 X_m 之8.2 nm於與第1層之厚度 T_1 之2.8 nm之關係方面滿足式(5)，又，所獲得之奈米粒子之平均粒間距 G_m 之14 nm於與第2層之厚度 T_2 之5.2 nm之關係方面滿足式(3)。

[比較例1]

將積層步驟中之第2層之厚度設為2.6 nm，即設為薄於第1層之合計厚度之2.8 nm，除此以外，藉由與實施例1相同之製造方法而製造奈米粒子。

圖9表示利用電子顯微鏡(裝置名：JEM-2100F、日本電子公司製造)，針對退火步驟後之積層體於積層方向藉由FIB(Focused Ion Beam)薄片化為約100 nm後所獲得之高解析TEM(Transmission Electron Microscopy)圖像。圖9中，虛線所包圍之區域係推測為結晶化之區域。圖10(A)、圖11(A)表示圖9之高解析TEM圖像之繞射圖像，圖10(B)、圖11(B)表示對圖10(A)、圖11(A)之繞射圖像進行傅立葉變換所獲得之不同之特定之方向的成像。於高解析TEM圖像中，於非晶之情形時未觀察到繞射，但於結晶化之情形時可見源自結晶粒之繞射。於圖10(A)及圖11(A)中，例如於虛線所包圍之區域中可見源自結晶粒之繞射，因此得知形成了結晶結構。

於圖9中所示之高解析TEM圖像中，若實測結晶粒之粒徑，則結晶粒之粒徑為4~15 nm，平均粒徑為7 nm。於圖9中所示之高解析TEM圖像中，若實測結晶粒之間距，則結果為0~3 nm，平均間距為1 nm。

[評估]

針對實施例1與比較例1之試樣，以如下方式測定塞貝克係數、熱導率、導電率，並評估用作熱電材料之情形時之熱電特性。

(塞貝克係數之測定)

針對實施例1及比較例1之試樣，利用熱電特性評估裝置(裝置名：ZEM3、ULVAC理工公司製造)而測定塞貝克係數。圖12係表示實施例1及比較例1之試樣之塞貝克係數的測定結果、與Dismukes, J.P., et al., (1964) J. App. Phys. 35, 2899-2907(JAP352899)中所示之塊狀之SiGe之塞貝克係數的圖。實施例1之試樣顯示出接近0.7 mV/K之較高值，成為高於塊狀之SiGe的值。此情況可理解為因具有奈米粒子而產生之效果。又，與比較例1之試樣相比成為較高之值，此情況可認為係由奈米粒子之間距相對於奈米粒子之粒徑而最佳化所引起之效果。

(熱導率之測定)

針對實施例1及比較例1之試樣，利用熱導率測定裝置(裝置名：TM3，BETHEL公司製造，藉由 2ω 法進行測定)而測定熱導率。圖13係表示實施例1及比較例1之試樣之熱導率之測定結果、與JAP352899中所示之塊狀之SiGe之熱導率的圖。實施例1之試樣顯示出與塊狀之SiGe相比為五分之一以下之較低熱導率。此情況可認為係因具有奈米粒子而使聲子散射提高所引起之效果。

(導電率之測定)

針對實施例1及比較例1之試樣，利用導電率測定裝置(裝置名：ZEM3，ULVAC理工公司製造)而測定導電率。圖14係表示實施例1及比較例1之試樣之導電率之測定結果、與JAP352899中所示之塊狀之SiGe之導電率的圖。

(性能指數之計算)

基於以上之測定值，針對實施例1及比較例1之試樣算出無因次

性能指數ZT。圖15係表示實施例1及比較例1之試樣之無因次性能指數ZT之計算結果、與JAP352899中所示之塊狀之SiGe之無因次性能指數ZT的圖。如圖15所示，實施例1之試樣之無因次性能指數ZT與比較例1之試樣及塊狀之SiGe相比成為較高值。

[對由無基板體中有無最上層所產生之效果進行對比的實驗]

(試樣7~9)

藉由第1實施形態或第3實施形態之製造方法而形成奈米粒子。具體而言，首先準備基板體。關於基板體，準備僅包含藍寶石基板之基板體、與於藍寶石基板上設置有包含非晶矽(a-Si)之最上層之基板體。然後，藉由積層步驟，將包含a-Ge層/Au層/a-Ge層之第1層以各層厚度成為1.3 nm/0.2 nm/1.3 nm之方式堆積於基板體上，其後堆積Si，而將包含a-Si層之第2層以厚度成為5.2 nm之方式進行堆積。第1層中之Au之濃度係設為3.3~4.7原子%。然後，重複進行40次積層第1層及第2層之步驟。其後，將積層體於氮氣氛圍之RTA爐中於500°C之環境下放置15分鐘實施退火處理而進行退火步驟，從而形成奈米粒子。

如以下之表2所示，試樣7係使用僅包含藍寶石基板之基板體者，試樣8係使用於藍寶石基板上設置有厚度15 nm之最上層之基板體者，試樣9係使用於藍寶石基板上設置有厚度30 nm之最上層之基板體者。

[表2]

	有無最上層(a-Si層)/厚度	Au之濃度(原子%)
試樣7	無	4.7
試樣8	有/15 nm	3.3
試樣9	有/30 nm	3.5

針對藉由以上方式所製作之試樣7~9之積層體，使用電子顯微鏡(裝置名：JEM-2100F，日本電子公司製造)而取得明視野

STEM(Scanning Transmission Electron Microscopy)圖像。圖22(A)、(B)、(C)分別表示試樣7、8、9之包含基板10之部分之明視野STEM圖像。於圖22(A)中，藍寶石基板10之上之層中顯現為黑色之部分為Au。再者，於STEM圖像中顯現為黑色之部分為Au之情況係藉由取得STEM圖像之EDX(能量分散型X射線光譜法)而確認。如圖22(A)所示，於藍寶石基板10上未設置最上層之情形時，觀察到Au集中於第1層之與藍寶石基板10接觸之部分並析出。於圖22(B)、(C)中，確認於藍寶石基板10上之最上層11中擴散有Au，未見Au集中於與最上層11之邊界附近並析出之部分。再者，於最上層11之厚度為15 nm之試樣8中，如圖22(B)所示，Au擴散至最上層11中，確認可防止Au集中於特定部分並析出。因此，預想於最上層11之厚度為試樣8之15 nm之1/3、即5 nm之情形時，亦使Au擴散至最上層11中，可防止Au集中於特定部分並析出。

(熱電動勢之測定)

針對試樣7及試樣9，於表面設置兩個電極，於兩個電極間施加溫度差，並使用熱電特性測定裝置(裝置名：RZ2001i、OZAWA SCIENCE製造)而測定熱電動勢。圖23表示試樣7之測定結果，圖24表示試樣9之測定結果。圖23及圖24所示之熱電動勢之圖表之斜率表示塞貝克係數。已知於使用試樣7之情形時，如圖23所示，於溫度差為1 K以下之情形時，可獲得2 mV/K之塞貝克係數而構成高性能之熱電材料。已知於使用試樣9之情形時，如圖24所示，於產生超過4 K之溫度差之情形時，可獲得1.3 mV/K之塞貝克係數而構成高性能之熱電材料。

(針對試樣7之熱電特性之考察)

針對試樣7，如圖23所示，對溫度差為1 K以下之情形與溫度差大於1 K之情形時於熱電特性方面產生差異之原因進行考察。於試樣7



中，如圖22(A)所示，Au集中於與藍寶石基板之邊界部分並析出。認為若上述Au之析出部分成為可經由載子而與電極部電氣導通之狀態，則變得構成洩漏通路，而使熱電特性降低。具體而言，認為是圖25(A)、(B)所示之模型。圖25(A)表示使電極83、84間所產生之溫度差較小之情形、具體而言溫度差為2 K以下之情形時之模型。於該情形時，認為載子81之偏靠較小，Au之析出部分82不構成洩漏通路。圖25(B)表示使電極83、84間所產生之溫度差較大之情形、具體而言溫度差超過2 K之情形時之模型。於該情形時，認為載子81之偏靠較大，Au之析出部分82可構成洩漏通路。

[實施例2]

藉由第3實施形態之製造方法而形成奈米粒子。具體而言，於藍寶石基板上形成有包含非晶矽(a-Si)之厚度30 nm之最上層。於其上，於積層步驟中將包含a-Ge層/Au層/a-Ge層之第1層以各層之厚度成為1.3 nm/0.2 nm/1.3 nm且合計成為2.8 nm之方式進行堆積，其後堆積Si，而將包含a-Si層之第2層以厚度成為5.2 nm之方式進行堆積。然後，重複進行40次積層第1層及第2層之步驟。再者，第1層中之Au之原子濃度係設為4.7原子%。其後，將積層體於氮氣氛圍之RTA爐中於500°C之環境下放置15分鐘放置實施退火處理而進行退火步驟。再者，由於將奈米粒子之所需之粒徑 X_d 設為10 nm，將奈米粒子之所需之粒間隔 G_d 設為12 nm，故而本實施例之第1層之厚度 T_1 之2.8 nm係以滿足式(4)之方式決定，第2層之厚度 T_2 之5.2 nm係以滿足式(2)之方式決定。

針對積層步驟後且退火步驟前之積層體、與退火步驟後之積層體，使用電子顯微鏡(裝置名：JEM-2100F，日本電子公司製造)而取得明視野STEM圖像。圖26(A)表示包括退火步驟前之積層體之藍寶石基板10、與最上層11之積層部分之放大圖像。圖26(B)表示包括退火

步驟後之積層體之藍寶石基板10、與最上層11之部分之積層部分之放大圖像。由圖26(A)、(B)得知，即使進行退火步驟，Au亦不會集中於最上層11之邊界附近並析出，而確認擴散至最上層11中。藉由本實施例所製造之積層體係與上述試樣9相同者，因此將熱電特性示於圖24。

應認為本文所揭示之實施形態及實施例於所有方面均為例示，並非限制性者。本發明之範圍係藉由申請專利範圍而非上述說明所揭示，意在包括與申請專利範圍均等之含義及範圍內之所有變更。

【符號說明】

10	藍寶石基板
11、12	最上層
20、40	第1層
21、23	非晶Ge層
22	Au層
30、50	第2層
60、70	基板體
81	載子
82	Au之析出部分
83、84	電極

201512077

發明摘要

B82Y40/00(2011.01)
 B82Y30/00(2011.01)
 B82B3/00(2006.01)
 B22F9/04(2006.01)
 B22F3/00(2006.01)
 H01L21/203(2006.01)
 H01L21/205(2006.01)
 H01L35/34(2006.01)
 H01L35/26(2006.01)
 H01L35/14(2006.01)
 H01L35/20(2006.01)
 H01L35/22(2006.01)

※ 申請案號：

103119432

※ 申請日：

103.6.4

※IPC 分類：H01L; B22F

【發明名稱】

奈米粒子之製造方法、熱電材料之製造方法及熱電材料

【中文】

本發明係關於一種奈米粒子之製造方法，其係於包含由母材元素所構成之半導體材料之母材中形成包含母材元素及與母材元素不同之異種元素之奈米粒子者，並且包括如下步驟：積層步驟，其係將包含異種元素之第1層(20)、與不含異種元素之第2層(30)交替地積層；及退火步驟，其係對第1層(20)與第2層(30)所積層之積層體進行退火處理，而於母材中形成奈米粒子；於積層步驟中，母材元素包含於第1層(20)或第2層(30)之至少一者中，且第2層(30)形成為厚於第1層(20)。

【英文】

無

【代表圖】

【本案指定代表圖】：第（1）圖。

【本代表圖之符號簡單說明】：

10 藍寶石基板

20 第1層

21、23 非晶Ge層

22 Au層

30 第2層

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

申請專利範圍

1. 一種奈米粒子之製造方法，其係於包含由母材元素所構成之半導體材料的母材中形成包含上述母材元素及與上述母材元素不同之異種元素的奈米粒子者，並且包括如下步驟：

積層步驟，其係將包含上述異種元素之第1層、與不含上述異種元素之第2層交替地積層；及

退火步驟，其係對上述第1層與上述第2層所積層之積層體進行退火處理，而於上述母材中形成上述奈米粒子；

於上述積層步驟中，上述母材元素包含於上述第1層或上述第2層之至少一者中，且上述第2層係形成為厚於上述第1層。

2. 如請求項1之奈米粒子之製造方法，其中於將所形成之奈米粒子之所需之粒間距設為 G_d 之情形時，於上述積層步驟中，上述第2層之厚度 T_2 係以滿足以下之式(2)之方式決定，

上述退火步驟中所形成之奈米粒子之平均粒間距 G_m 與上述積層步驟中之上述第2層之厚度 T_2 之間滿足以下之式(3)，

$$\text{式(2): } G_d = (2.3 \pm \sigma_1)T_2 - (1.3 \pm \sigma_2) \text{ (單位 nm)}$$

$$\text{式(3): } G_m = (2.3 \pm \sigma_1)T_2 - (1.3 \pm \sigma_2) \text{ (單位 nm)}$$

(式(2)及(3)中， σ_1 及 σ_2 為標準偏差， σ_1 滿足 $0 \leq \sigma_1 \leq 0.1$ ， σ_2 滿足 $0 \leq \sigma_2 \leq 1.9$)。

3. 如請求項1或2之奈米粒子之製造方法，其中於將所形成之奈米粒子之所需之粒徑設為 X_d 之情形時，於上述積層步驟中，上述第1層之厚度 T_1 係以滿足以下之式(4)之方式決定，

上述退火步驟中所形成之奈米粒子之平均粒徑 X_m 與上述積層步驟中之上述第1層之厚度 T_1 之間滿足以下之式(5)，

$$\text{式(4): } X_d = (32 \pm \sigma_3)T_1 - (81 \pm \sigma_4) \text{ (單位 nm)}$$

式(5)： $X_m = (32 \pm \sigma_3)T_1 - (81 \pm \sigma_4)$ (單位 nm)

(式(4)及(5)中， σ_3 及 σ_4 為標準偏差， σ_3 滿足 $0 \leq \sigma_3 \leq 7$ ， σ_4 滿足 $0 \leq \sigma_4 \leq 20$)。

4. 如請求項1或2之奈米粒子之製造方法，其中
 - 上述母材元素為Si及Ge，
 - 上述異種元素為Au、Cu、B或Al，
 - 於上述積層步驟中，上述第1層包含Ge作為上述母材元素，上述第2層包含Si作為上述母材元素。
5. 如請求項1或2之奈米粒子之製造方法，其中
 - 上述母材元素為N及Ga，
 - 上述異種元素為In或Al，
 - 於上述積層步驟中，上述第1層及上述第2層包含N及Ga作為上述母材元素。
6. 如請求項1或2之奈米粒子之製造方法，其中於上述積層步驟中，上述第1層之厚度為2~8 nm，
 - 上述退火步驟中所形成之上述奈米粒子之平均粒徑為1~25 nm，平均間距為3~25 nm。
7. 如請求項1或2之奈米粒子之製造方法，其中上述退火步驟係於上述積層步驟之後進行。
8. 如請求項1或2之奈米粒子之製造方法，其中上述退火步驟係與上述積層步驟同時進行。
9. 如請求項1或2之奈米粒子之製造方法，其中上述積層步驟係於基板體上交替地積層上述第1層與上述第2層之步驟，
 - 上述基板體之至少與上述第1層接觸之最上層係利用可固溶上述異種元素之材料所形成。
10. 如請求項9之奈米粒子之製造方法，其中上述基板體之上述最上



層係利用Si、半導體、玻璃、陶瓷、或有機物所形成。

11. 如請求項10之奈米粒子之製造方法，其中上述母材元素為Si及Ge，

上述異種元素為Au、Cu、B或Al，

上述基板體之上述最上層係利用Si所形成。

12. 如請求項9之奈米粒子之製造方法，其中上述基板體之上述最上層之厚度為5 nm以上。

13. 一種熱電材料之製造方法，該熱電材料係於包含由母材元素所構成之半導體材料的薄膜中具備包含上述母材元素及與上述母材元素不同之異種元素的奈米粒子者，該製造方法包括如下步驟：

積層步驟，其係將包含上述異種元素之第1層、與不含上述異種元素之第2層交替地積層；及

退火步驟，其係對上述第1層與上述第2層所積層之積層體進行退火處理，而於上述薄膜中形成上述奈米粒子；

於上述積層步驟中，上述母材元素包含於上述第1層或上述第2層之至少一者中，且上述第2層係形成為厚於上述第1層。

14. 如請求項13之熱電材料之製造方法，其中上述積層步驟係於基板體上交替地積層上述第1層與上述第2層之步驟，

上述基板體之至少與上述第1層接觸之最上層係利用可固溶上述異種元素之材料所形成。

15. 一種熱電材料，其係藉由如請求項13或14之製造方法而製造。

16. 一種熱電材料，其係藉由如請求項13或14之製造方法而製造，上述奈米粒子之平均粒徑為1~25 nm，上述奈米粒子之平均間距為3~25 nm。

17. 一種熱電材料，其係藉由如請求項14之製造方法所製造，於上述基板體中擴散有上述異種元素。

圖式

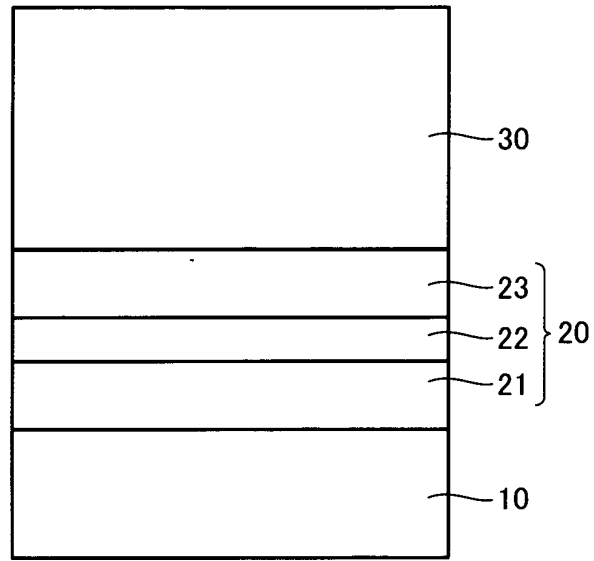


圖1

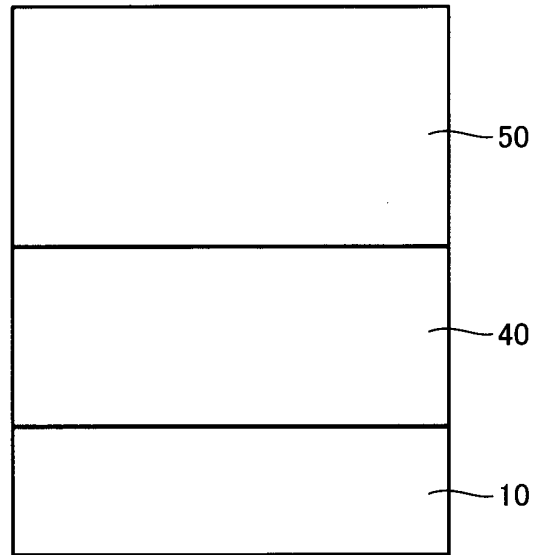
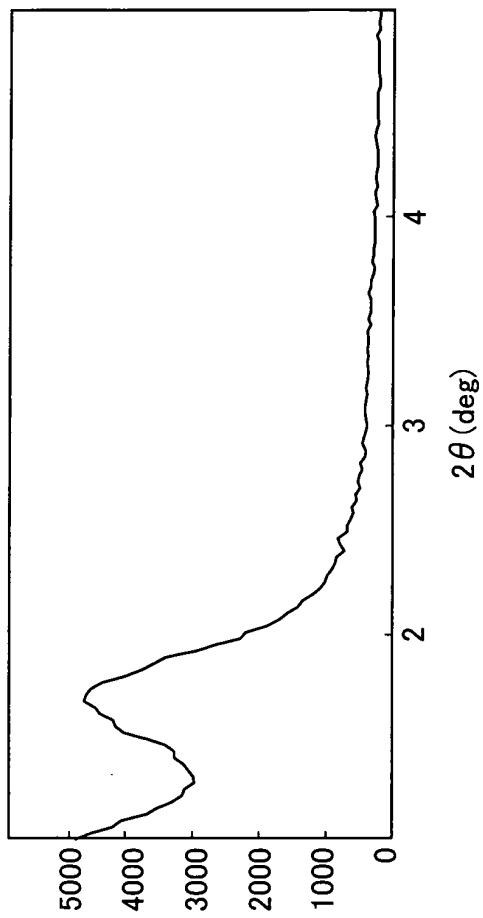
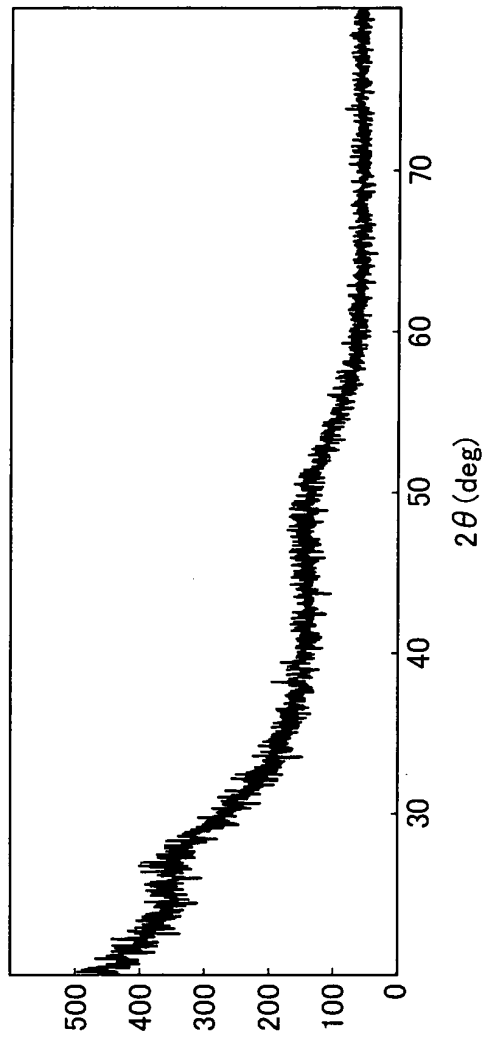


圖2



(A) 強度(cps)



(B) 強度(cps)

圖4

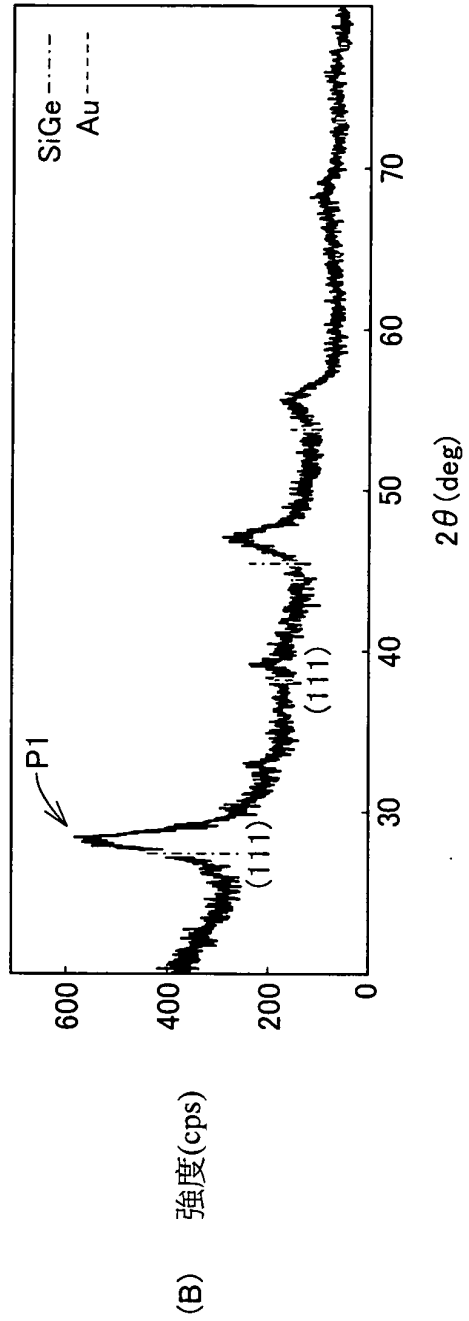
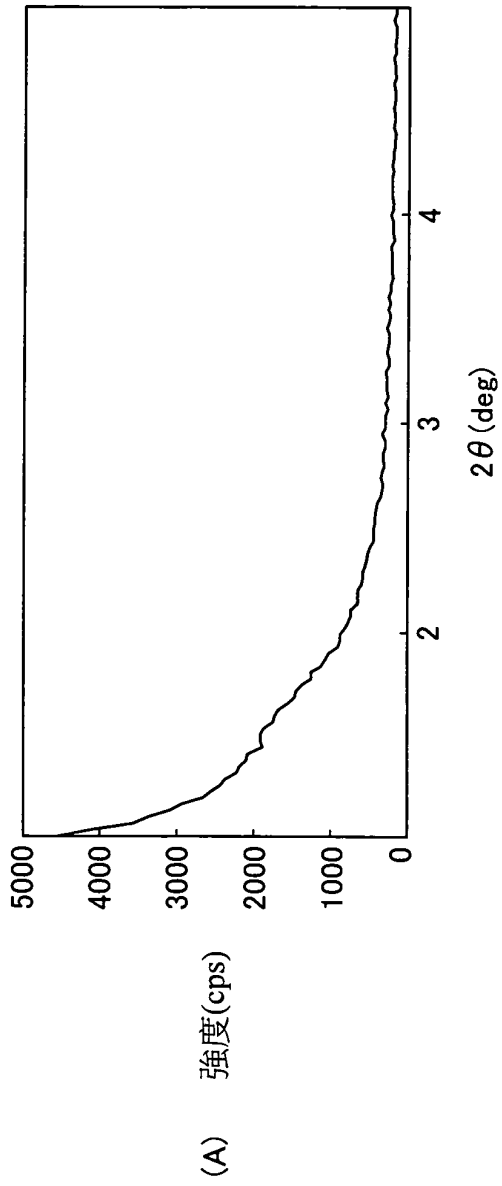


圖5

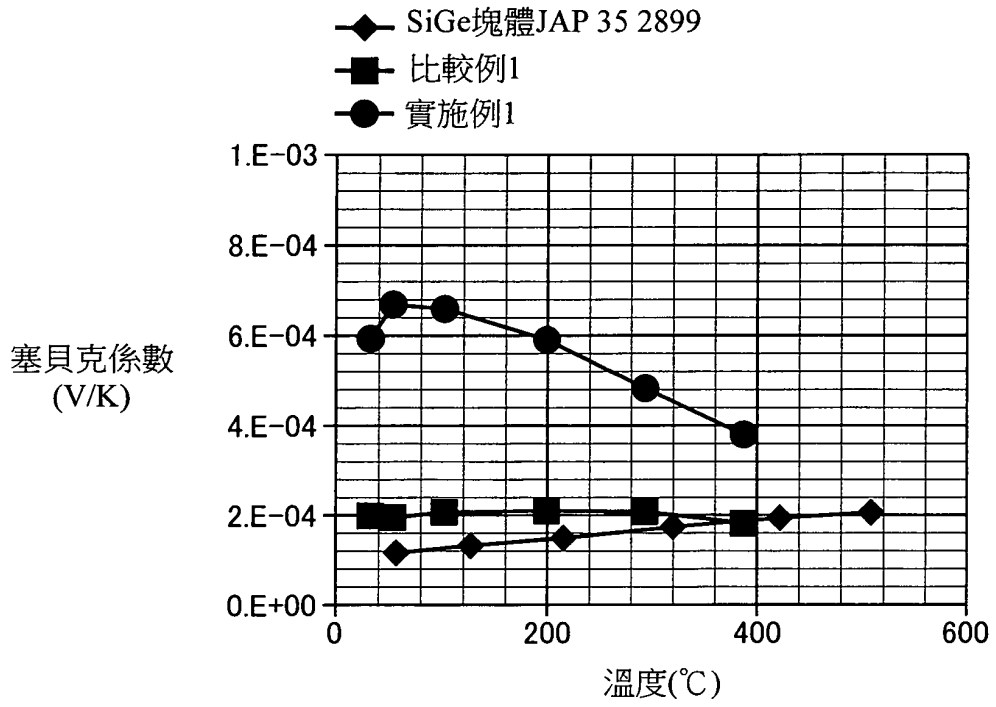


圖12

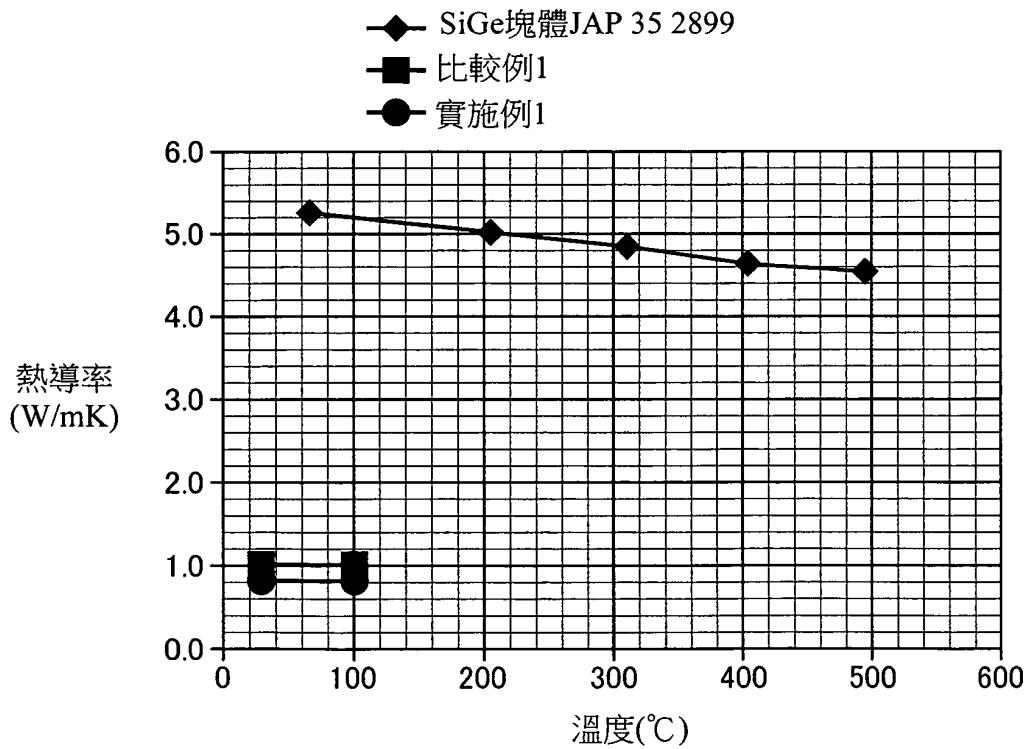


圖13

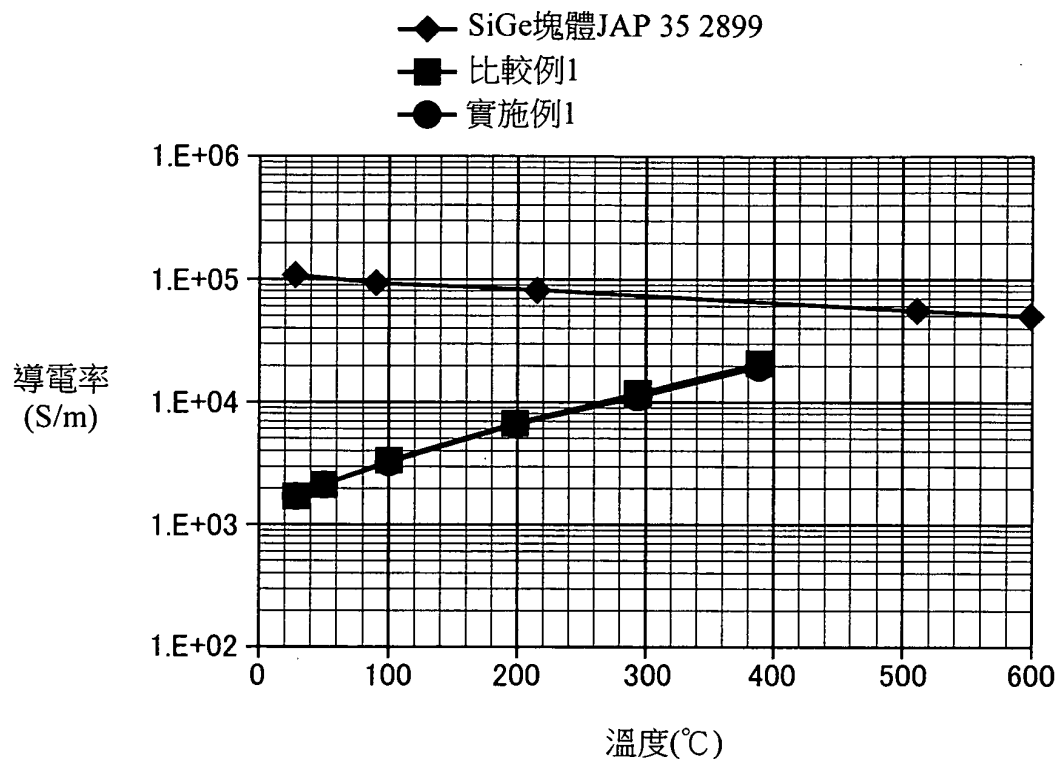


圖14

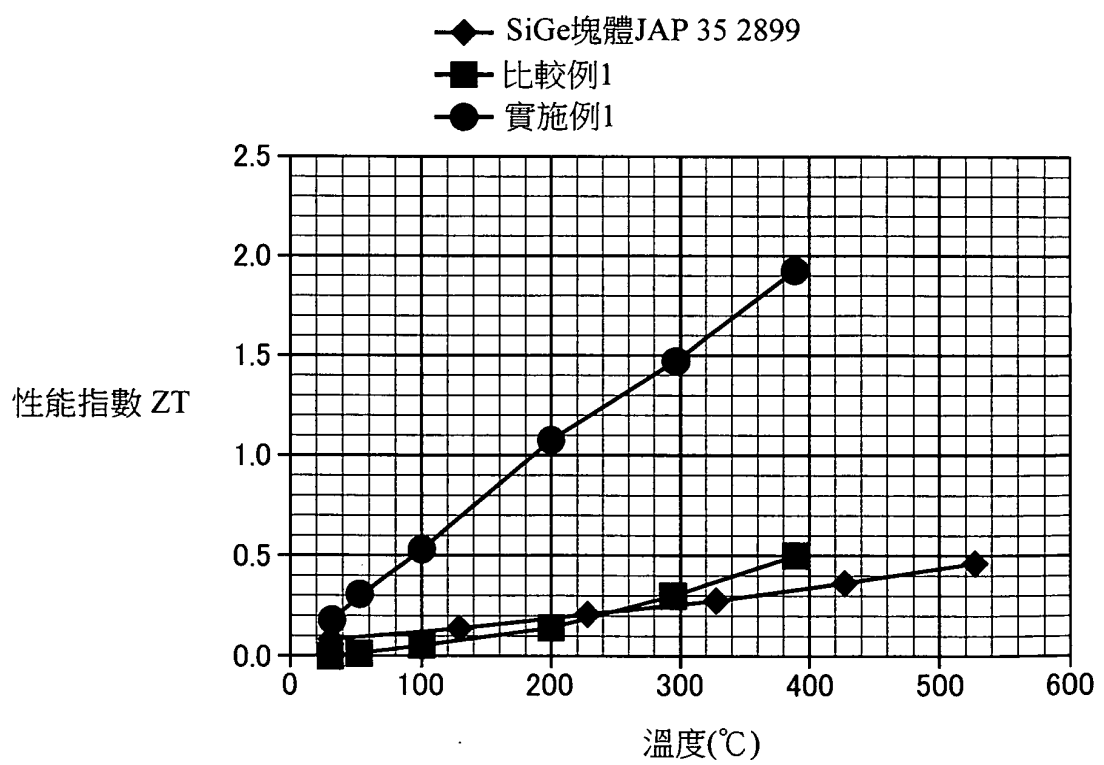


圖15



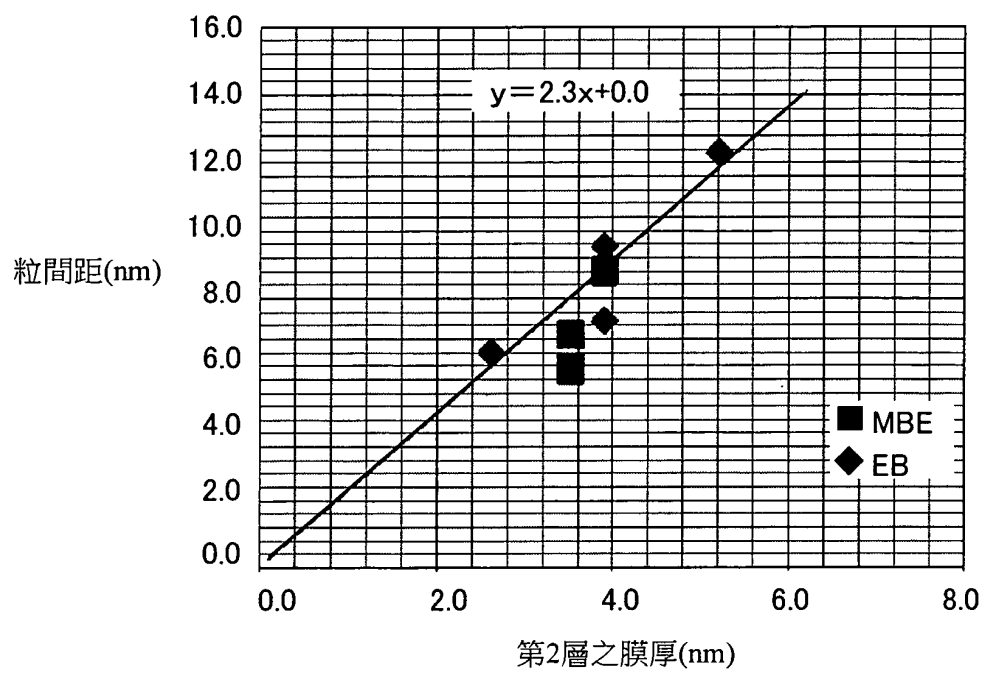


圖16

FIG.17

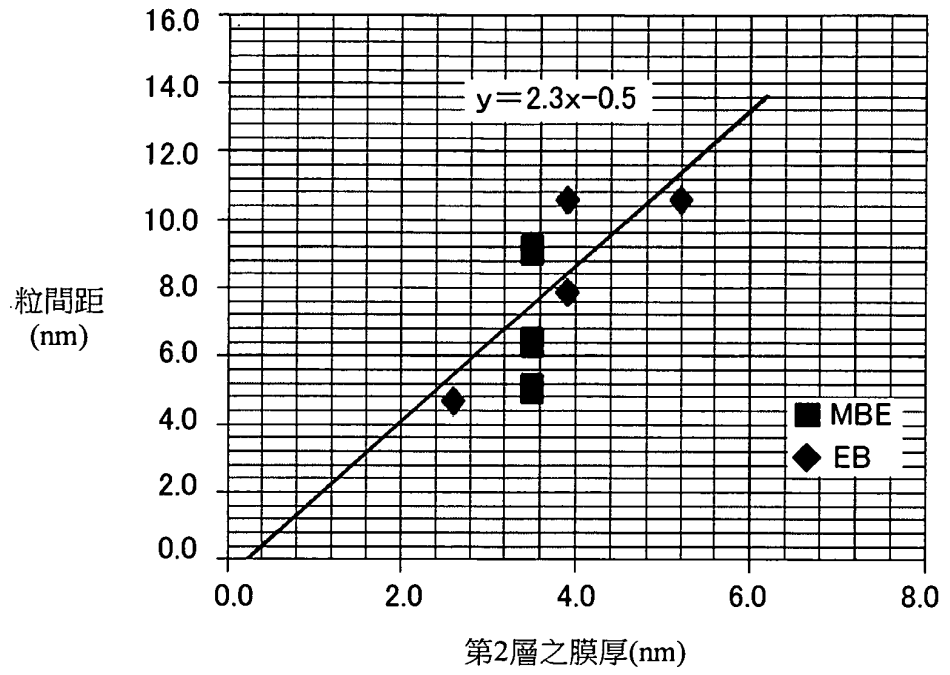


圖17

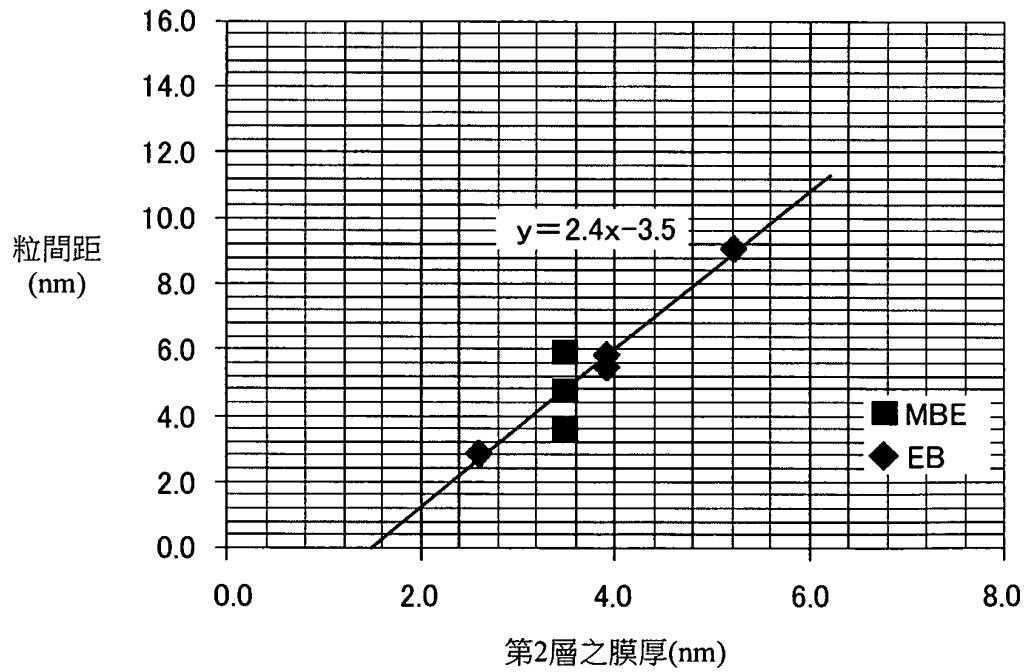


圖18



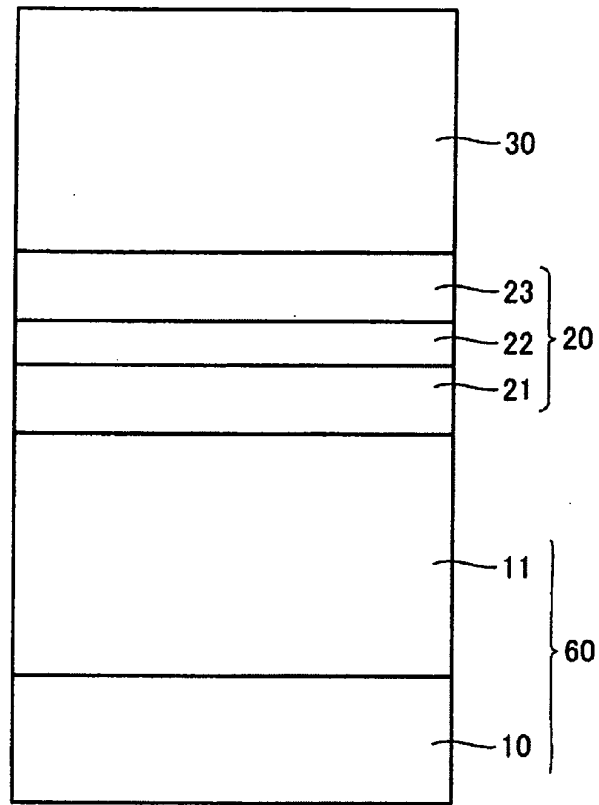


圖20

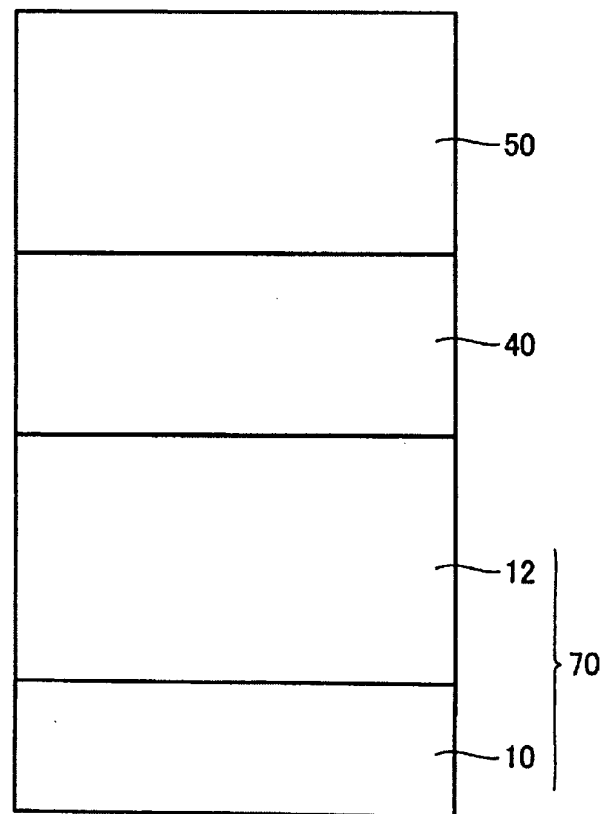


圖21

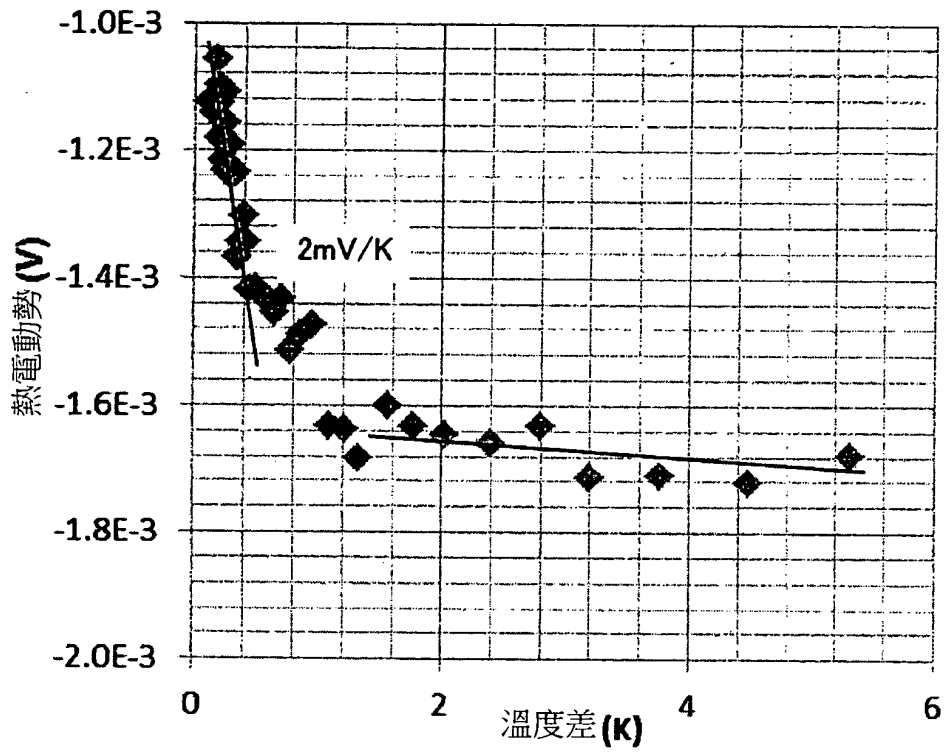


圖23

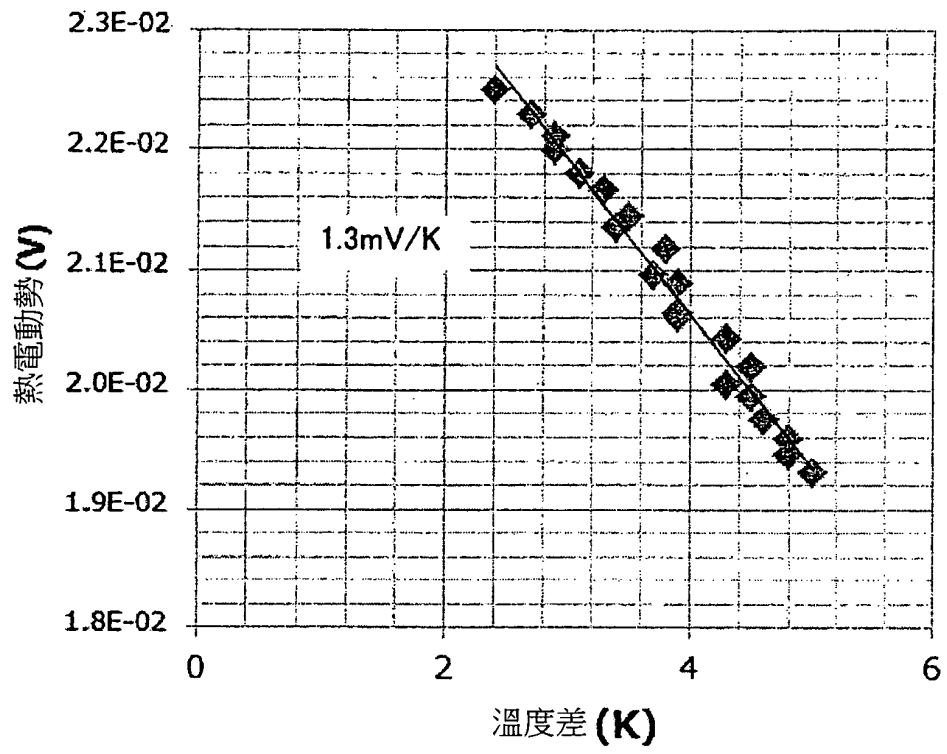


圖24

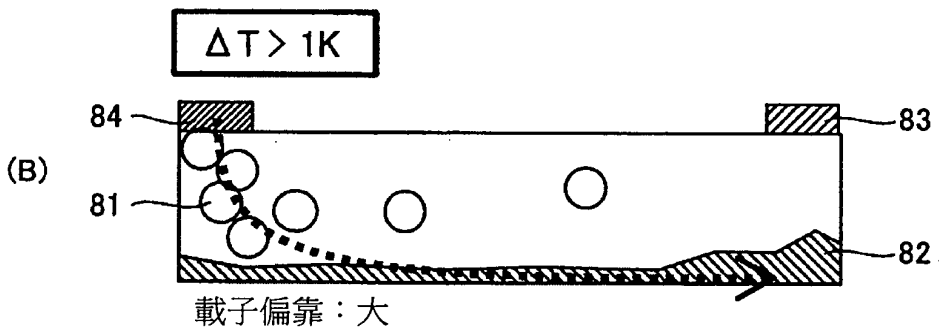
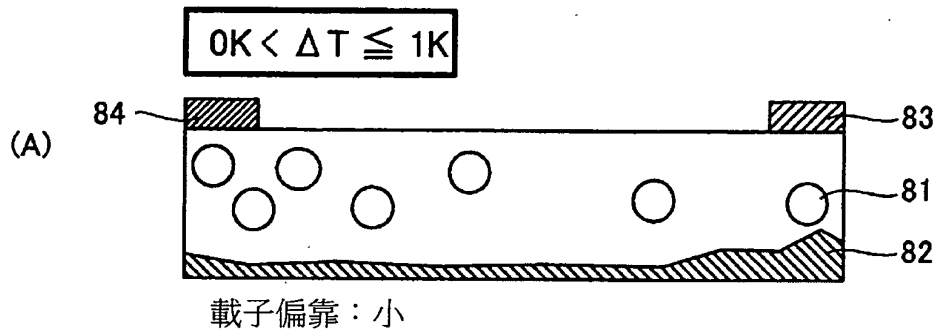


圖25



