

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6265667号
(P6265667)

(45) 発行日 平成30年1月24日 (2018. 1. 24)

(24) 登録日 平成30年1月5日 (2018. 1. 5)

(51) Int. Cl.

F 1

A 6 3 F 7/02 (2006.01)

A 6 3 F 7/02 3 3 4

A 6 3 F 7/02 3 2 6 Z

請求項の数 1 (全 24 頁)

(21) 出願番号 特願2013-192990 (P2013-192990)
 (22) 出願日 平成25年9月18日 (2013. 9. 18)
 (65) 公開番号 特開2015-58111 (P2015-58111A)
 (43) 公開日 平成27年3月30日 (2015. 3. 30)
 審査請求日 平成28年6月15日 (2016. 6. 15)

(73) 特許権者 391010943
 株式会社藤商事
 大阪府大阪市中央区内本町一丁目1番4号
 (74) 代理人 100116942
 弁理士 岩田 雅信
 (74) 代理人 100167704
 弁理士 中川 裕人
 (74) 代理人 100114122
 弁理士 鈴木 伸夫
 (74) 代理人 100086841
 弁理士 脇 篤夫
 (72) 発明者 矢次 譲
 大阪府大阪市中央区内本町一丁目1番4号
 株式会社藤商事内

最終頁に続く

(54) 【発明の名称】 遊技機

(57) 【特許請求の範囲】

【請求項 1】

遊技動作に関連する制御を行う制御手段と、
 起動により計数を開始し、クリア制御が行われないまま所定時間を計数した際にタイムアウト信号を出力するウォッチドッグタイマと、
前記タイムアウト信号が出力されたことに応じて前記ウォッチドッグタイマの動作を停止させる停止制御手段と、
 を備え、

前記制御手段のCPUは、前記タイムアウト信号に応じた強制リセットを行った後、前記制御手段の内部レジスタの値を初期設定する初期設定処理と、バックアップデータが有効であるか否かを判定するバックアップデータ判定処理と、タイマ割込処理を実行する期間を除いて所定の処理を繰り返し実行する無限ループ処理を順に行うと共に、前記バックアップデータ判定処理の後に前記ウォッチドッグタイマを起動させる

遊技機。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はパチンコ遊技機、スロット遊技機などの遊技機に係り、特には主制御手段のCPUを強制リセットさせるためのウォッチドッグタイマを備えた遊技機における制御処理に関する。

【先行技術文献】

【特許文献】

【0002】

【特許文献1】特許第4880737号公報

【背景技術】

【0003】

パチンコ遊技機、スロット遊技機等には、遊技動作を統括的に制御すると共に遊技動作に関連する制御コマンドを出力する主制御手段のCPU (Central Processing Unit) を強制リセットさせるためのウォッチドッグタイマを備えたものがある (例えば上記特許文献1を参照)。

10

ウォッチドッグタイマは、クリア制御が行われないうまま所定時間を計数した際にCPUにタイムアウト信号を出力する。このタイムアウト信号に応じてCPUが強制リセットされる。

【発明の概要】

【発明が解決しようとする課題】

【0004】

ここで、遊技機に備えられたウォッチドッグタイマは、現状では一度起動させるとシステムリセットで初期化されるまで動作を継続するように構成されている。すなわち、タイムアウト信号に応じてCPUが強制リセットされた場合であってもウォッチドッグタイマは動作を継続している。

20

このため、現状では、タイムアウト信号に応じた強制リセットの後に実行される処理の過程において、ウォッチドッグタイマを逐次クリア制御するようにされている。

【0005】

しかしながら、クリア制御を何度も実行することは制御負荷の軽減を図る上で望ましくない。

【0006】

そこで、本発明では上記した問題点を克服し、制御負担を軽減しつつ安定した制御動作の実現を図ることを目的とする。

【課題を解決するための手段】

【0007】

本発明に係る遊技機は、遊技動作に関連する制御を行う制御手段と、起動により計数を開始し、クリア制御が行われないうまま所定時間を計数した際にタイムアウト信号を出力するウォッチドッグタイマと、前記タイムアウト信号が出力されたことに応じて前記ウォッチドッグタイマの動作を停止させる停止制御手段と、を備える。

30

そして、前記制御手段のCPUは、前記タイムアウト信号に応じた強制リセットを行った後、前記制御手段の内部レジスタの値を初期設定する初期設定処理と、バックアップデータが有効であるか否かを判定するバックアップデータ判定処理と、タイマ割込処理を実行する期間を除いて所定の処理を繰り返し実行する無限ループ処理を順に行うと共に、前記バックアップデータ判定処理の後に前記ウォッチドッグタイマを起動させるものである。

40

【0008】

これにより、ウォッチドッグタイマは、タイムアウト信号に応じて動作を停止した後、バックアップ復帰処理が完了するまでは起動されない。

【発明の効果】

【0009】

本発明によれば、制御負担を軽減しつつ安定した制御動作の実現を図ることができる。

【図面の簡単な説明】

【0010】

【図1】本発明の実施の形態のパチンコ遊技機の斜視図である。

【図2】実施の形態のパチンコ遊技機の盤面の正面図である。

50

【図 3】実施の形態のパチンコ遊技機の制御構成のブロック図である。

【図 4】主制御部の内部構成のブロック図である。

【図 5】実施の形態のウォッチドッグタイマ回路の内部構成例のブロック図である。

【図 6】実施の形態の主制御メイン処理のフローチャートである。

【図 7】実施の形態の主制御タイマ割込処理のフローチャートである。

【発明を実施するための形態】

【 0 0 1 1 】

以下、本発明に係る遊技機の実施の形態としてパチンコ遊技機を例に挙げ、次の順序で説明する。

- < 1 . パチンコ遊技機の構造 >
- < 2 . パチンコ遊技機の制御構成 >
- < 3 . 主制御部の構成 >
- < 4 . ウォッチドッグタイマ回路の構成 >
- < 5 . 実施の形態の制御処理 >
- [5 - 1 : メイン処理]
- [5 - 2 : タイマ割込処理]
- < 6 . まとめ及び変形例 >

【 0 0 1 2 】

- < 1 . パチンコ遊技機の構造 >

まず図 1、図 2 を参照して、本発明の実施の形態としてのパチンコ遊技機 1 の構成を概略的に説明する。

図 1 は実施の形態のパチンコ遊技機 1 の外観を示す正面側の斜視図であり、図 2 は遊技盤の正面図である。

図 1、図 2 に示すパチンコ遊技機 1 は、主に「枠部」と「遊技盤部」から成る。

「枠部」は以下説明する前枠 2、外枠 2、ガラス扉 5、操作パネル 7 を有して構成される。「遊技盤部」は図 2 の遊技盤 3 から成る。以下の説明上で、「枠部」「枠側」とは前枠 2、外枠 2、ガラス扉 5、操作パネル 7 の総称とする。また「盤部」「盤側」とは遊技盤 3 を示す。

【 0 0 1 3 】

図 1 に示すようにパチンコ遊技機 1 は、木製の外枠 4 の前面に額縁状の前枠 2 が開閉可能に取り付けられている。図示していないが、この前枠 2 の裏面には遊技盤収納フレームが形成されており、その遊技盤収納フレーム内に図 2 に示す遊技盤 3 が装着される。これにより遊技盤 3 の表面に形成した遊技領域 3 a が前枠 2 の開口部 2 a から図 1 のパチンコ遊技機 1 前面側に臨む状態となる。

なお遊技領域 3 a の前側には、透明ガラスを支持したガラス扉 5 が設けられており、遊技領域 3 a は透明ガラスを介して前面の遊技者側に表出される。

【 0 0 1 4 】

ガラス扉 5 は軸支機構 6 により前枠 2 に対して開閉可能に取り付けられている。そしてガラス扉 5 の所定位置に設けられた図示しない扉ロック解除用キーシリンダを操作することで、前枠 2 に対するガラス扉 5 のロック状態を解除し、ガラス扉 5 を前側に開放できる構造とされている。また扉ロック解除用キーシリンダの操作によっては、外枠 4 に対する前枠 2 のロック状態も解除可能な構成とされている。

またガラス扉 5 の前面側には、枠側の発光手段として装飾ランプ 20 w が各所に設けられている。装飾ランプ 20 w は、例えば LED による発光動作として、演出用の発光動作、エラー告知用の発光動作、動作状態に応じた発光動作などを行う。

【 0 0 1 5 】

ガラス扉 5 の下側には操作パネル 7 が設けられている。この操作パネル 7 も、図示しない軸支機構により、前枠 2 に対して開閉可能とされている。

操作パネル 7 には、上受け皿ユニット 8、下受け皿ユニット 9、発射操作ハンドル 10

10

20

30

40

50

が設けられている。

【 0 0 1 6 】

上受け皿ユニット 8 には、弾球に供される遊技球を貯留する上受け皿 8 a が形成されている。下受け皿ユニット 9 には、上受け皿 8 a に貯留しきれない遊技球を貯留する下受け皿 9 a が形成されている。

また上受け皿ユニット 8 には、上受け皿 8 a に貯留された遊技球を下受け皿 9 a 側に抜くための球抜きボタン 1 6 が設けられている。下受け皿ユニット 9 には、下受け皿 9 a に貯留された遊技球をパチンコ遊技機 1 下方に抜くための球抜きレバー 1 7 が設けられている。

また上受け皿ユニット 8 には、図示しない遊技球貸出装置に対して遊技球の払い出しを要求するための球貸しボタン 1 4 と、遊技球貸出装置に挿入した有価価値媒体の返却を要求するためのカード返却ボタン 1 5 とが設けられている。

さらに上受け皿ユニット 8 には、パトライトスイッチ 1 1、演出ボタン 1 2、十字キー 1 3 が設けられている。パトライトスイッチ 1 1 や演出ボタン 1 2 は、所定の入力受付期間中に内蔵ランプが点灯されて操作可能となり、その内蔵ランプ点灯時に押下することにより演出に変化をもたらすことができる押しボタンとされる。また十字キー 1 3 は遊技者が演出状況に応じた操作や演出設定等のための操作を行う操作子である。

【 0 0 1 7 】

発射操作ハンドル 1 0 は操作パネル 7 の右端部側に設けられ、遊技者が弾球のために図 3 に示す発射装置 3 2 を作動させる操作子である。

また前枠 2 の上部の両側と、発射操作ハンドル 1 0 の近傍には、演出音を音響出力するスピーカ 2 5 が設けられている。

【 0 0 1 8 】

次に図 2 を参照して、遊技盤 3 の構成について説明する。遊技盤 3 は、略正方形の木製合板または樹脂板を主体として構成されている。この遊技盤 3 には、発射された遊技球を案内する球誘導レール 3 1 が盤面区画部材として環状に装着されており、この球誘導レール 3 1 に取り囲まれた略円形状の領域が遊技領域 3 a となっている。

【 0 0 1 9 】

この遊技領域 3 a の略中央部には、主液晶表示装置 3 2 M (L C D : Liquid Crystal Display) が設けられ、また主液晶表示装置 3 2 M の右側には副液晶表示装置 3 2 S が設けられている。

主液晶表示装置 3 2 M では、後述する演出制御部 5 1 の制御の下、背景画像上で、例えば左、中、右の 3 つの装飾図柄の変動表示が行われる。また通常演出、リーチ演出、スーパーリーチ演出などの各種の演出画像の表示も行われる。副液晶表示装置 3 2 S も、同様に各種演出に応じた表示が行われる。

【 0 0 2 0 】

また遊技領域 3 a 内には、主液晶表示装置 3 2 M 及び副液晶表示装置 3 2 S の表示面の周囲を囲むように、センター飾り 3 5 C が設けられている。

センター飾り 3 5 C は、そのデザインにより装飾効果を発揮するだけでなく、周囲の遊技球から主液晶表示装置 3 2 M 及び副液晶表示装置 3 2 S の表示面を保護する作用を持つ。さらにセンター飾り 3 5 C は、遊技球の打ち出しの強さまたはストローク長による遊技球の流路の左右打ち分けを可能とする部材としても機能する。すなわち球誘導レール 3 1 を介して遊技領域 3 a 上部に打ち出された遊技球の流下経路は、センター飾り 3 5 C によって分割された左遊技領域 3 b と右遊技領域 3 c のいずれかを流下することとなる。いわゆる左打ちの場合、遊技球は左遊技領域 3 b を流下していき、右打ちの場合、遊技球は右遊技領域 3 c を流下していく。

【 0 0 2 1 】

また左遊技領域 3 b の下方には、左下飾り 3 5 L が設けられ、装飾効果を発揮するとともに左遊技領域 3 b としての範囲を規定する。

同様に右遊技領域 3 c の下方には右下飾り 3 5 R が設けられ、装飾効果を発揮するとと

10

20

30

40

50

もに左遊技領域 3 b としての範囲を規定する。

なお、遊技領域 3 a (左遊技領域 3 b 及び右遊技領域 3 c) 内には、所要各所に釘 4 9 や風車 4 7 が設けられて遊技球の多様な流下経路を形成する。

また主液晶表示装置 3 2 M の下方にはセンターステージ 3 5 S が設けられており、装飾効果を発揮するとともに、遊技球の遊動領域として機能する。

なお図示していないが、センター飾り 3 5 C には、適所に視覚的演出効果を奏する可動体役物が設けられている。

【 0 0 2 2 】

遊技領域 3 a の右上縁付近には、複数の L E D を配置して形成されたドット表示器による図柄表示部 3 3 が設けられている。

10

この図柄表示部 3 3 では、所定のドット領域により、第 1 特別図柄表示部、第 2 特別図柄表示部、及び普通図柄表示部が形成され、第 1 特別図柄、第 2 特別図柄、及び普通図柄のそれぞれの変動表示動作 (変動開始および変動停止を一セットする変動表示動作) が行われる。

なお、上述した主液晶表示装置 3 2 M は、図柄表示部 3 3 による第 1、第 2 特別図柄の変動表示と時間的に同調して、画像による装飾図柄を変動表示する。

【 0 0 2 3 】

センター飾り 3 5 C の下方には、上始動口 4 1 (第 1 の特別図柄始動口) を有する入賞装置が設けられ、さらにその下方には下始動口 4 2 a (第 2 の特別図柄始動口) を備える普通変動入賞装置 4 2 が設けられている。

20

上始動口 4 1 及び下始動口 4 2 a の内部には、遊技球の通過を検出する検出センサ (図 3 に示す上始動口センサ 7 1 , 下始動口センサ 7 2) が形成されている。

【 0 0 2 4 】

上始動口 4 1 は、図柄表示部 3 3 における第 1 特別図柄の変動表示動作の始動条件に係る入賞口で、始動口開閉手段 (始動口を開放または拡大可能にする手段) を有しない入賞率固定型の入賞装置となっている。

【 0 0 2 5 】

下始動口 4 2 a を有する普通変動入賞装置 4 2 は、始動口開閉手段により始動口の遊技球の入賞率を変動可能な入賞率変動型の入賞装置として構成されている。すなわち下始動口 4 2 a を開放または拡大可能にする左右一対の可動翼片 (可動部材) 4 2 b を備えた、いわゆる電動チューリップ型の入賞装置である。

30

この普通変動入賞装置 4 2 の下始動口 4 2 a は、図柄表示部 3 3 における第 2 特別図柄の変動表示動作の始動条件に係る入賞口である。そして、この下始動口 4 2 a の入賞率は可動翼片 4 2 b の作動状態に応じて変動する。すなわち可動翼片 4 2 b が開いた状態では、入賞が容易となり、可動翼片 4 2 b が閉じた状態では、入賞が困難又は不可能となるように構成されている。

【 0 0 2 6 】

また普通変動入賞装置 4 2 の左右には、一般入賞口 4 3 が複数個設けられている。各一般入賞口 4 2 の内部には、遊技球の通過を検出する検出センサ (図 3 に示す一般入賞口センサ 7 4) が形成されている。

40

また右遊技領域 3 c の下部側には、遊技球が通過可能なゲート (特定通過領域) からなる普通図柄始動口 4 4 が設けられている。この普通図柄始動口 4 4 は、図柄表示部 3 3 における普通図柄の変動表示動作に係る入賞口であり、その内部には、通過する遊技球を検出するセンサ (図 3 に示すゲートセンサ 7 3) が形成されている。

【 0 0 2 7 】

右遊技領域 3 c 内の普通図柄始動口 4 4 から普通変動入賞装置 4 2 へかけての流下経路途中には第 1 特別変動入賞装置 4 5 (特別電動役物) が設けられている。

第 1 特別変動入賞装置 4 5 は、突没式の開放扉 4 5 b により第 1 大入賞口 4 5 a を閉鎖 / 開放する構造とされている。また、その内部には第 1 大入賞口 4 5 a への遊技球の通過を検出するセンサ (図 3 の第 1 大入賞口センサ 7 5) が形成されている。

50

第1大入賞口45aの周囲は、右下飾り35Rが遊技盤3の表面から膨出した状態となっており、その膨出部分の上辺及び開放扉45bの上面が右流下経路3cの下流案内内部を形成している。従って、開放扉45bが盤内部側に引き込まれることで、下流案内内部に達した遊技球は容易に第1大入賞口45に入る状態となる。

【0028】

また普通変動入賞装置42の下方には、第2特別変動入賞装置46（特別電動役物）が設けられている。第2特別変動入賞装置46は、下部が軸支されて開閉可能な開放扉46bにより、その内側の第2大入賞口46aを閉鎖／開放する構造とされている。また、その内部には第2大入賞口46aへの遊技球の通過を検出するセンサ（図3の第2大入賞口センサ76）が形成されている。

10

開放扉46bが開かれることで第2大入賞口46aが開放される。この状態では、左遊技領域3b或いは右遊技領域3cを流下してきた遊技球は、高い確率で第2大入賞口50に入ることとなる。

【0029】

以上のように盤面の遊技領域には、入賞口として上始動口41、下始動口42a、普通図柄始動口44、第1大入賞口45a、第2大入賞口46a、一般入賞口43が形成されている。

本実施の形態のパチンコ遊技機1においては、これら入賞口のうち、普通図柄始動口44以外の入賞口への入賞があった場合には、各入賞口別に設定された入賞球1個当りの賞球数が遊技球払出装置55（図3参照）から払い出される。

20

例えば、上始動口41および下始動口42aは3個、第1大入賞口45a、第2大入賞口46aは13個、一般入賞口43は10個などと賞球数が設定されている。

なお、これらの各入賞口に入賞しなかった遊技球は、アウト口48を介して遊技領域3aから排出される。

ここで「入賞」とは、入賞口がその内部に遊技球を取り込んだり、ゲートを遊技球が通過したりすることをいう。実際には入賞口ごとに形成されたセンサ（各入賞検出スイッチ）により遊技球が検出された場合、その入賞口に「入賞」が発生したものとして扱われる。この入賞に係る遊技球を「入賞球」とも称する。

【0030】

以上のような盤面において、センター飾り35C、左下飾り35L、右下飾り35R、センターステージ35S、第1特別変動入賞装置45、第2特別変動入賞装置46、さらには図示していない可動体役物には、詳細には図示していないが各所に、盤側の発光手段として装飾ランプ20bが設けられている。

30

装飾ランプ20bは、例えばLEDによる発光動作として、演出用の発光動作、エラー告知用の発光動作、動作状態に応じた発光動作などを行う。

【0031】

< 2. パチンコ遊技機の制御構成 >

次に本実施の形態のパチンコ遊技機1の制御系の構成について説明する。図3はパチンコ遊技機1の内部構成の概略的なブロック図である。

40

本実施の形態のパチンコ遊技機1は、その制御構成を形成する基板として主に、主制御基板50、演出制御基板51、液晶制御基板52、払出制御基板53、発射制御基板54、電源基板58が設けられている。

【0032】

主制御基板50は、マイクロコンピュータ等が搭載され、パチンコ遊技機1の遊技動作全般に係る統括的な制御を行う。なお以下では、主制御基板50に搭載されたマイクロコンピュータ等を含めて主制御基板50の構成体を「主制御部50」と表記する。

演出制御基板51は、マイクロコンピュータ等が搭載され、主制御部50から演出制御コマンドを受けて、画像表示、発光、音響出力を用いた各種の演出動作を実行させるための制御を行う。なお以下では、演出制御基板51に搭載されたマイクロコンピュータ等を

50

含めて演出制御基板 5 1 の構成体を「演出制御部 5 1」と表記する。

【 0 0 3 3 】

液晶制御基板 5 2 はマイクロコンピュータやビデオプロセッサ等が搭載され、演出制御部 5 1 からの表示制御コマンドを受けて、主液晶表示装置 3 2 M、副液晶表示装置 3 2 S による表示動作の制御を行う。

なお主液晶表示装置 3 2 M、副液晶表示装置 3 2 S による表示動作の制御を行う液晶制御基板として、主液晶制御基板、副液晶制御基板を独立して設けてもよい。

払出制御基板 5 3 は、パチンコ遊技機 1 に接続された遊技球払出装置 5 5 による賞球の払い出し制御を行う。

発射制御基板 5 4 は、遊技者のパチンコ遊技機 1 に設けられている発射装置 5 6 による遊技球の発射動作の制御を行う。

電源基板 5 8 は、外部電源（例えば A C 2 4 V）から A C / D C 変換、さらには D C / D C 変換を行い、各部に動作電源電圧 V c c を供給する。なお電源経路の図示は省略している。

【 0 0 3 4 】

まず主制御部 5 0 及びその周辺回路について述べる。

主制御部 5 0 は、C P U 1 0 0（以下「主制御 C P U 1 0 0」と表記）を内蔵したマイクロプロセッサ、R O M 1 0 1（以下「主制御 R O M 1 0 1」と表記）、R A M 1 0 2（以下「主制御 R A M 1 0 2」と表記）を搭載し、マイクロコンピュータを構成している。

主制御 C P U 1 0 0 は制御プログラムに基づいて、遊技の進行に応じた各種演算及び制御処理を実行する。

主制御 R O M 1 0 1 は、主制御 C P U 1 0 0 による遊技動作の制御プログラムや、遊技動作制御に必要な種々のデータを記憶する。

主制御 R A M 1 0 2 は、主制御 C P U 1 0 0 が各種演算処理に使用するワークエリアや、各種入出力データや処理データのバッファ領域として用いられる。

なお後述もするが、主制御部 5 0 は、各部とのインターフェース回路（外部バス I / F 1 0 9 等）、乱数を生成する乱数回路（1 0 4）、各種の時間計数のための C T C（Counter Timer Circuit：タイマ回路 1 0 6）、主制御 C P U 1 0 0 に割り込み信号を与える割り込みコントローラ（1 0 5）なども備えている。

また、主制御 R A M 1 0 2 は、主制御部 5 0 に形成された不図示のバックアップ用電源端子に別途電源が供給されていることで、主制御部 5 0 の電源切断後もデータを保持するようにされている。

【 0 0 3 5 】

主制御部 5 0 は、上述のように盤面の遊技領域の各入賞手段（上始動口 4 1、下始動口 4 2 a、普通図柄始動口 4 4、第 1 大入賞口 4 5 a、第 2 大入賞口 4 6 a、一般入賞口 4 3）に設けられるセンサの検出信号を受信する構成となっている。

すなわち、上始動口センサ 7 1、下始動口センサ 7 2、ゲートセンサ 7 3、一般入賞口センサ 7 4、第 1 大入賞口センサ 7 5、第 2 大入賞口センサ 7 6 のそれぞれの検出信号が主制御部 5 0 に供給される。

なお、これらのセンサ（7 1～7 6）は、入球した遊技球を検出する検出スイッチにより構成されるが、具体的にはフォトスイッチや近接スイッチなどの無接点スイッチや、マイクロスイッチなどの有接点スイッチで構成することができる。

【 0 0 3 6 】

主制御部 5 0 は、上始動口センサ 7 1、下始動口センサ 7 2、ゲートセンサ 7 3、一般入賞口センサ 7 4、第 1 大入賞口センサ 7 5、第 2 大入賞口センサ 7 6 のそれぞれの検出信号の受信に応じて、処理を行う。例えば抽選処理、図柄変動制御、賞球払出制御、演出制御コマンド送信制御、外部データ送信処理などを行う。

【 0 0 3 7 】

また主制御部 5 0 には、下始動口 4 2 の可動翼片 4 2 b を開閉駆動する普通電動役物ソレノイド 7 7 が接続され、主制御部 5 0 は遊技進行状況に応じて制御信号を送信して普通

10

20

30

40

50

電動役物ソレノイド 77 の駆動動作を実行させ、可動翼片 42b の開閉動作を実行させる。

さらに、主制御部 50 には、第 1 大入賞口 45 の開放扉 45b を開閉駆動する第 1 大入賞口ソレノイド 78 と、第 2 大入賞口 46 の開放扉 46b を開閉駆動する第 2 大入賞口ソレノイド 79 が接続されている。主制御部 50 は、いわゆる大当たり状況に応じて、第 1 大入賞口ソレノイド 78 又は第 2 大入賞口ソレノイド 79 を駆動制御して、第 1 大入賞口 45 又は第 2 大入賞口 46 の開放動作を実行させる。

【0038】

また主制御部 50 には、図柄表示部 33 が接続されており、図柄表示部 33 に制御信号を送信して、各種図柄表示（LED の消灯 / 点灯 / 点滅）を実行させる。これにより図柄表示部 33 における第 1 特別図柄表示部 80、第 2 特別図柄表示部 81、普通図柄表示部 82 での表示動作が実行される。

10

【0039】

また主制御部 50 には、枠用外部端子基板 57 が接続される。主制御部 50 は、遊技進行に関する情報を、枠用外部端子基板 57 を介して図示しないホールコンピュータに送信可能となっている。遊技進行に関する情報とは、例えば大当たり当選情報、賞球数情報、図柄変動表示実行回数情報などの情報である。ホールコンピュータとは、パチンコホールのパチンコ遊技機 1 を統括的に管理する管理コンピュータであり、パチンコ遊技機 1 外部に設置されている。

【0040】

20

また主制御部 50 には、払出制御基板 53 が接続されている。払出制御基板 53 には、発射装置 56 を制御する発射制御基板 54 と、遊技球の払い出しを行う遊技球払出装置 55 が接続されている。

主制御部 50 は、払出制御基板 53 に対し、払い出しに関する制御コマンド（賞球数を指定する払出制御コマンド）を送信する。払出制御基板 53 は当該制御コマンドに応じて遊技球払出装置 55 を制御し、遊技球の払い出しを実行させる。

また払出制御基板 53 は、主制御部 50 に対して、払い出し動作状態に関する情報（払出状態信号）を送信可能となっている。主制御部 50 側では、この払出状態信号によって、遊技球払出装置 55 が正常に機能しているか否かを監視する。具体的には、賞球の払い出し動作の際に、玉詰まりや賞球の払い出し不足といった不具合が発生したか否かを監視している。

30

【0041】

また主制御部 50 は、特別図柄変動表示に関する情報を含む演出制御コマンドを、演出制御部 51 に送信する。なお、主制御部 50 から演出制御部 51 への演出制御コマンドの送信は一方向通信により実行されるようにしている。これは、外部からの不正行為による不正な信号が演出制御部 51 を介して主制御部 50 に入力されることを防止するためである。

【0042】

続いて演出制御部 51 及びその周辺回路について説明する。

演出制御部 51 は、CPU 200（以下「演出制御 CPU 200」と表記）を内蔵したマイクロプロセッサ、ROM 201（以下「演出制御 ROM 201」と表記）、RAM 202（以下「演出制御 RAM 202」と表記）を搭載し、マイクロコンピュータを構成している。

40

演出制御 CPU 200 は演出制御プログラム及び主制御部 50 から受信した演出制御コマンドに基づいて、各種演出動作のための演算処理や各演出手段の制御を行う。演出手段とは、本実施の形態のパチンコ遊技機 1 の場合、主液晶表示装置 32M、副液晶表示装置 32S、装飾ランプ 20w、20b、スピーカ 59 及び図示を省略した可動体役物となる。

演出制御 ROM 201 は、演出制御 CPU 200 による演出動作の制御プログラムや、演出動作制御に必要な種々のデータを記憶する。

50

演出制御RAM202は、演出制御CPU200が各種演算処理に使用するワークエリアや、テーブルデータ領域、各種入出力データや処理データのバッファ領域などとして用いられる。

なお図示は省略したが、演出制御部51は、各部とのインターフェース回路、演出のための抽選用乱数を生成する乱数生成回路、各種の時間計数のためのCTC、演出制御CPU200に割込み信号を与える割込コントローラ回路なども備えている。

この演出制御部51の主な役割は、主制御部50からの演出制御コマンドの受信、演出制御コマンドに基づく演出の選択決定、主液晶表示装置32M、副液晶表示装置32S側への演出制御コマンドの送信、スピーカ25による出力音制御、装飾ランプ20w, 20b(LED)の発光制御、可動体役物の動作制御などとなる。

10

【0043】

演出制御部51は、主液晶表示装置32M、副液晶表示装置32S側への演出制御コマンドの送信を行うが、その演出制御コマンドは、液晶インターフェース基板66を介して液晶制御基板52に送られる。

【0044】

液晶制御基板52は、主液晶表示装置32M及び副液晶表示装置32Sの表示制御を行う。図示していないが、液晶制御基板52には、VDP(Video Display Processor)、画像ROM、VRAM(Video RAM)、液晶制御CPU、液晶制御ROM、液晶制御RAMを備えている。

VDPは、画像展開処理や画像の描画などの映像出力処理全般の制御を行う。

20

画像ROMには、VDPが画像展開処理を行う画像データ(演出画像データ)が格納されている。

VRAMは、VDPが展開した画像データを一時的に記憶する画像メモリ領域とされる。

液晶制御CPUは、VDPが表示制御を行うために必要な制御データを出力する。

液晶制御ROMには、液晶制御CPUの表示制御動作手順を記述したプログラムやその表示制御に必要な種々のデータが格納される。

液晶制御RAMは、ワークエリアやバッファメモリとして機能する。

【0045】

液晶制御基板52は、これらの構成により、演出制御基板51からの演出制御コマンドに基づいて各種の画像データを生成し、主液晶表示装置32M及び副液晶表示装置32Sに出力する。これによって主液晶表示装置32M及び副液晶表示装置32Sにおいて各種の演出画像が表示される。

30

【0046】

また演出制御部51は、光演出や音演出の制御を行う。このため演出制御部51には枠ドライバ部61、盤ドライバ部62及び音源IC(Integrated Circuit)59が接続されている。

枠ドライバ部61は、枠側の装飾ランプ部63のLEDについて発光駆動を行う。なお、装飾ランプ部63とは、図1に示したように枠側に設けられている装飾ランプ20wを総括的に示したものである。

40

盤ドライバ部62は、盤側の装飾ランプ部64のLEDについて発光駆動を行う。なお、装飾ランプ部64とは、図2に示したように盤側に設けられている装飾ランプ20bを総括的に示したものである。

また盤ドライバ部62は、可動体役物モータ部65のモータの駆動も行う。可動体役物モータ65は、盤側に形成されている1又は複数の可動体役物を駆動する1又は複数の各モータを総括的に示している。可動体役物モータ部65のモータには例えばステッピングモータが用いられる。

【0047】

なおこの例では盤ドライバ部62は、盤側に形成されている可動体役物を駆動する可動体役物モータ部65のモータの駆動も行うものとしているが、装飾ランプ部64の各LE

50

Dを発光駆動するドライバ部と、可動体役物モータ部65のモータを駆動するドライバ部が別体として設けられても良い。

【0048】

可動体役物モータ部65としては、例えば複数の役物に対応して複数のモータ（例えばステッピングモータ）が設けられる。

各モータには原点位置が規定されている。原点位置は、例えば役物が図2の盤面に通常は表出しない位置などとされる。

モータが原点位置にあるか否かを演出制御基板51側で確認できるようにするため、各モータには原点スイッチ68が設けられている。例えばフォトインタラプタが用いられる。この原点スイッチ68の情報が演出制御CPU200によって検知される構成とされている。

10

【0049】

また演出制御部51は、スピーカ25により所望の音を出力させるべく、音源IC59に対する制御を行う。音源IC59には音データROM69が接続されており、音源IC59は音データROM69から必要な音データ（再生するフレーズの音データ）を取得して音声信号出力を行う。

音源IC59は、複数チャンネル（後述する音チャンネルaCH）のフレーズをミキシングして所定本数（チャンネル数）の音声信号を得る。図1に示したように、本例の場合、スピーカ25は複数設けられるため、音源IC59の出力チャンネル数は例えばLch、Rchの2チャンネルなど（ステレオ出力）が可能となる。上記のミキシングにより、演出制御部51より再生指示された複数チャンネルのフレーズを同時再生可能とされる。

20

また音源IC59は、演出制御部51からの指示に従い、制御対象として指示されたフレーズについての音コントロールを行う。具体的に、演出制御部51は、ボリュームの変化指示やフェードイン再生/フェードアウト再生等の音響効果の付与指示に係る情報を音源IC59に対して与え、音源IC59はそれらの情報に従って制御対象として指定されたフレーズの再生制御を行う。

【0050】

音源IC59による出力音声信号はアンプ部67で増幅された後、スピーカ25に対して与えられる。

なお、図3では図示の都合上、音源IC59の出力チャンネル数を1つとしているが、実際にはアンプ部67及びスピーカ25は例えばLch、Rchに対応した出力チャンネルがそれぞれ設けられ、ステレオによる音再生が可能とされる。

30

【0051】

なお、上記では音源IC59を演出制御基板51とは別体に設けるものとしたが、音源IC59は演出制御基板51と同一基板上に一体的に設けることもできる。

【0052】

また演出制御部51には、遊技者が操作可能な操作部60が接続され、操作部60からの操作検出信号を受信可能となっている。この操作部60は、図1で説明したパトライトスイッチ11、演出ボタン12、十字キー13と、それらの操作検出機構のことである。

演出制御部51は、操作部60からの操作検出信号に応じて、各種演出制御を行うことができる。

40

【0053】

演出制御部51は、主制御部50から送られてくる演出制御コマンドに基づき、あらかじめ用意された複数種類の演出パターンの中から抽選によりあるいは一意に演出パターンを決定し、必要なタイミングで各種演出手段を制御する。これにより、演出パターンに対応する主・副液晶表示装置32M、32Sによる演出画像の表示、スピーカ25からの音再生、装飾ランプ部63、64（装飾ランプ20w、20b）におけるLEDの点灯点滅駆動、可動体役物モータ部65のモータによる可動体役物の動作が実現され、時系列的に種々の演出パターンが展開されていく。これにより「演出シナリオ」が実現される。

【0054】

50

なお演出制御コマンドは、1バイト長のモード(MODE)と、同じく1バイト長のイベント(EVENT)からなる2バイト構成により機能を定義する。

MODEとEVENTの区別を行うために、MODEのBit7はON、EVENTのBit7をOFFとしている。

これらの情報を有効なものとして送信する場合、モード(MODE)およびイベント(EVENT)各々に対応してストローブ信号が出力される。すなわち、主制御CPU100は、送信すべきコマンドがある場合、演出制御部51にコマンドを送信するためのモード(MODE)情報の設定および出力を行い、この設定から所定時間経過後に1回目のストローブ信号の送信を行う。さらに、このストローブ信号の送信から所定時間経過後にイベント(EVENT)情報の設定および出力を行い、この設定から所定時間経過後に2回

10

目のストローブ信号の送信を行う。
ストローブ信号は主制御CPU100により、演出制御CPU200が確実にコマンドを受信することが可能な所定期間アクティブ状態に制御される。

また演出制御部51(演出制御CPU200)は、ストローブ信号の入力に基づいて割込を発生させてコマンド受信割込処理用の制御プログラムを実行し、この割込処理において演出制御コマンドが取得される。

【0055】

<3. 主制御部の構成>

図4は、主制御部50の内部構成を示したブロック図である。

20

主制御部50は、前述した主制御CPU100、主制御ROM101及び主制御RAM102が接続された内部バス103と、内部バス103に対して接続された乱数回路104、割込コントローラ105、タイマ回路106、カウンタ回路107、リセットコントローラ108、外部バスI/F(インターフェース)109、クロック回路110、パラレル入力回路111、シリアル通信回路112、アドレスデコード回路113及び演算回路114の各部を備えている。

本例の場合、これら主制御部50を構成する各部は同一基板上に実装されている。すなわち、主制御部50としてのマイクロコンピュータは所謂ワンチップマイコンとされている。

【0056】

30

乱数回路104は、所定の規則に従って乱数値を発生させる回路である。本例の場合、乱数回路104は16ビット疑似乱数を2系統(2チャンネル)生成可能とされている。乱数回路104には、乱数値のスタート値や更新方法を選択的に設定可能とされている。

本例の場合、乱数回路104の乱数(ハードウェア乱数)は、大当り/小当り/はずれの判定に用いられる。なお、後述する特別図柄用乱数や普通図柄用乱数などの他の乱数は、プログラムにより更新されるソフトウェア乱数とされる。

【0057】

割込コントローラ105は、パラレル入力回路111の所定の信号入力端子DTiを介して行われる外部からの割込要求や、主制御部50内の回路、特にシリアル通信回路112、乱数回路104、タイマ回路106からの割込要求を制御する回路である。

40

割込コントローラ105は、ノンマスカブル割込とマスカブル割込の2種の割込みについて制御を行うことが可能とされている。ノンマスカブル割込は、主制御CPU100の割込み禁止状態でも無条件に受け付けられるべき割込みであり、パラレル入力回路111の信号入力端子DTiのうちの所定の信号入力端子DTiに所定の信号が入力されることで発生する。

マスカブル割込は、主制御CPU100の設定命令により割込みの要求の受付を許可/禁止できる割込みである。マスカブル割込は、その種類ごとに予め優先順位を設定しておくことが可能とされ、優先度の低い割込みをマスクすることが可能とされている。

マスカブル割込には大別して外部マスカブル割込と内部マスカブル割込の2種がある。外部マスカブル割込は、パラレル入力回路111の信号入力端子DTiのうちの所定の信

50

号入力端子D T i に所定の信号が入力されることで発生する割込みである。

内部マスカブル割込は、次に示す割込発生要因に起因して発生する割込みである。すなわち、タイマ回路106のタイムアウト、シリアル通信回路112のデータ受信、シリアル通信回路112のデータ送信、及び乱数回路104の乱数取り込みである。

【0058】

タイマ回路106は、プログラマブルタイマとされ、ユーザプログラムの設定によりリアルタイム割込要求や時間計測が可能とされている。本例の場合、タイマ回路106は8ビットのタイマを3チャンネル有している。

【0059】

カウンタ回路107は、プログラマブルカウンタとされ、ユーザプログラムの設定により時間計測等が可能とされている。本例の場合、カウンタ回路107は8ビットのカウンタを4チャンネル有している。

【0060】

リセットコントローラ108は、各種リセットと内部リセットを制御する回路である。

ここで、パチンコ遊技機1のリセットにはシステムリセットとユーザリセットの2種が存在する。システムリセットは、主制御CPU100を含む主制御部50の内部回路全てが初期化されるリセットであり、リセット端子TRSにシステムリセット信号SRSTが入力されたことに応じて実行される。

ここで、システムリセットについては、初期化が実行された後、セキュリティモードに移行するかPROMモードに移行するかを選択可能とされている。セキュリティモードは、初期化が実行された後にセキュリティチェックを行い、その結果がOKであればユーザモード（ユーザプログラムをリセットアドレスから実行するモード）に移行し、NGであれば主制御CPU100を停止させる動作モードである。PROMモードは、主制御ROM101の読み書きを行うための動作モードである。初期化後にセキュリティモード/PROMモードの何れに移行するかは、設定端子TPRに入力するプログラム信号PRGのレベル（例えばLOWレベル/Highレベル）に応じて選択可能とされている。

ユーザリセットは、主制御部50内の所定の回路のみが選択的に初期化され、初期化後に上記のユーザモードに移行するリセットである。ユーザリセットにより初期化される回路は、例えば主制御CPU100、割込コントローラ105、タイマ回路106、カウンタ回路107、パラレル入力回路111、シリアル通信回路112及び演算回路114である。ユーザリセットは、リセットコントローラ108に備えられたWDT（ウォッチドッグタイマ）回路120による後述するタイムアウト信号Stoに応じて発生する。

なお、WDT回路120については後に改めて説明する。

【0061】

外部バスI/F109は、アドレスバス、データバス、及び各制御信号の方向制御や、駆動能力を強化するバスインターフェースである。図1に示した演出制御部51、液晶I/F基板66、音源IC59などの所定の外部デバイスとのデータ通信は外部バスI/F109を介して行われる。

外部バスI/F109は、データ入出力用端子DTを介して複数ビット（本例では8ビット）のデータを送受信可能とされていると共に、アドレスデータ出力端子を介して複数ビット（本例では16ビット）のアドレスデータを出力可能とされている。また外部バスI/F109は、各種のリクエスト信号やサイクルを示す信号などデータのやりとりに伴って発生する信号を複数の信号出力端子SToを介して出力可能とされている。

【0062】

クロック回路110は、外部より第1の外部クロックと第2の外部クロックが入力され、第1の外部クロックに基づき主制御CPU100を始めとした主制御部50の内部回路に対してシステムクロックを供給する共に、第2の外部クロックを乱数回路104に対して供給する。またクロック回路110は、システムクロックを不図示のクロック端子を介して外部デバイスに供給可能とされている。

なお、本例の場合、クロック回路110は外部から入力されたクロックを2分周してシ

10

20

30

40

50

ステムクロックを生成する。

【 0 0 6 3 】

パラレル入力回路 1 1 1 は、入力専用のパラレル入力ポートであり、複数の信号入力端子 D T i を介して外部デバイスより複数系統の信号をパラレル入力可能とされている。パラレル入力回路 1 1 1 は、パラレル入力された信号を内部バス 1 0 3 に送出可能とされている。またパラレル入力回路 1 1 1 は、信号入力端子 D T i のうち所定の信号入力端子 D T i に入力された信号を乱数回路 1 0 4 に供給可能とされている。

パラレル入力回路 1 1 1 は、信号入力端子 D T i のうちの所定の信号入力端子 D T i に所定の信号が入力されたことに応じて、前述したノンマスカブル割込又は外部マスカブル割込についての割込要求信号を割込コントローラ 1 0 5 に出力する。

10

【 0 0 6 4 】

シリアル通信回路 1 1 2 は、外部デバイスとの間でシリアルデータ通信によるデータの送受信を行う。本例の場合、主制御 C P U 1 0 0 と払出制御基板 5 3 との間のデータ送受信は当該シリアル通信回路 1 1 2 を介して行われる。

シリアル通信回路 1 1 2 は、送信データをデータ送信端子 T X を介して外部デバイスに送信する。一方、データの受信については、パラレル入力回路 1 1 1 の信号入力端子 D T i のうち所定の一つの信号入力端子 D T i を用いて行うことが可能とされている。

また、シリアル通信回路 1 1 2 は、データ送信に応じた割込要求信号を割込コントローラ 1 0 5 に出力する。

なお、ここではシリアル通信回路 1 1 2 のデータ送信端子 T X が 1 つのみとされた場合すなわち送信系統が 1 系統のみとされた場合を例示したが、シリアル通信回路 1 1 2 による送信系統は 2 系統以上とすることもできる。

20

また、シリアル通信回路 1 1 2 がパラレル入力回路 1 1 1 の所定の信号入力端子 D T i を共用してデータ受信を行う例を挙げたが、シリアル通信回路 1 1 2 がデータ受信を行うための端子を別途に設けることもできる。

【 0 0 6 5 】

アドレスデコード回路 1 1 3 は、ユーザプログラムの外部デバイス用のアドレスデコード回路である。本例のアドレスデコード回路 1 1 3 はメモリマップド I / O 方式及び I / O マップド I / O 方式の双方に対応しており、主制御 R A M 1 0 2 へのリード / ライト命令に含まれるアドレスデータをデコードして外部デバイスのチップセレクト信号 C S を生成し、外部デバイスに出力することが可能とされている。なお、生成したチップセレクト信号 C S は、図示を省略したチップセレクト信号出力端子を介して外部デバイスに送出可能とされている。本例の場合、チップセレクト信号 C S は設定によりシリアル通信回路 1 1 2 のデータ通信端子 T X を介して出力することも可能とされている。

30

なお、本例のパチンコ遊技機 1 においては、設定によりチップセレクト信号 C S を使用しない選択を行うことも可能とされている。

【 0 0 6 6 】

演算回路 1 1 4 は、乗算回路と除算回路を備え、乗算及び除算を行うことが可能とされている。本例の場合、乗算回路は 8 ビット × 8 ビットの乗算回路とされ、除算回路は 1 6 ビット ÷ 1 6 ビットの除算回路とされている。

40

【 0 0 6 7 】

< 4 . ウォッチドッグタイマ回路の構成 >

図 5 は、W D T 回路 1 2 0 の内部構成を示したブロック図である。

W D T 回路 1 2 0 は、タイマ制御部 2 0 1、クロック選択部 2 0 2、カウンタ 2 0 3、出力回路 2 0 4、クリアレジスタ 2 0 5、機能設定レジスタ 2 0 6 及び停止制御部 2 0 7 を備えている。

【 0 0 6 8 】

機能設定レジスタ 2 0 6 は、W D T としてのカウンタ 2 0 3 の動作の許可 / 禁止や動作を許可する場合におけるタイムアウト時間の指示値をセットするためのレジスタとされる

50

。

クリアレジスタ 205 は、カウンタ 203 のカウントクリア及びカウントリスタートを指示する値をセットするためのレジスタとされる。

これら機能設定レジスタ 206 及びクリアレジスタ 205 には、内部バス 103 を介して値がセットされる。

【0069】

クロック選択部 202 には、クロック回路 110 からのシステムクロックがそれぞれ 2^2 分周、 2^3 分周、 2^4 分周、 2^5 分周、...、 2^8 分周されて得られた複数のクロックが入力される。クロック選択部 202 は、タイマ制御部 201 からの指示に基づきこれら複数のクロックのうちの 1 つを選択してカウンタ 203 に出力する。

10

【0070】

カウンタ 203 は、クロック選択部 202 より出力されるクロックをカウントクロックとして入力し、当該カウントクロックに従ってカウント動作（計数動作）を行う。

カウンタ 203 は、タイマ制御部 201 からの指示に基づき起動され、またカウント動作を停止／開始する。またカウンタ 203 は、タイマ制御部 201 からの指示に基づきカウント値のリセット及びカウントのリスタートを行う。

カウンタ 203 には、タイマ制御部 201 よりタイムアウト時間を表すカウント上限値が指示される。カウンタ 203 は、カウント値がタイマ制御部 201 より指示されたカウント上限値に達したことに応じて、その旨を表す信号を通知信号として出力回路 204 に出力する。

20

【0071】

出力回路 204 は、タイマ制御部 201 からの通知信号に基づき、タイムアウト信号 S_{to} を出力する。

タイムアウト信号 S_{to} は、ユーザリセットによる初期化が必要とされる回路（本例では前述した主制御 CPU 100、割込コントローラ 105、タイマ回路 106、カウンタ回路 107、パラレル入力回路 111、シリアル通信回路 112 及び演算回路 114）に対して出力される。

【0072】

また、本例の場合、タイムアウト信号 S_{to} は停止制御部 207 にも出力される。

停止制御部 207 は、タイムアウト信号 S_{to} が入力されたことに応じて、その旨を表す信号をタイマ制御部 201 に出力する。

30

【0073】

タイマ制御部 201 は、機能設定レジスタ 206、クリアレジスタ 205 にセットされた値に基づきクロック選択部 202、カウンタ 203 の動作を制御する。

具体的に、タイマ制御部 201 は、機能設定レジスタ 206 にセットされた値がカウンタ 203 の動作禁止を指示するものである場合は、カウンタ 203 の動作を停止させる。また、機能設定レジスタ 206 にセットされた値がカウンタ 203 の動作許可を表すものでタイムアウト時間を指示するものである場合には、指示されたタイムアウト時間の値に基づきクロック選択部 202 に対して選択すべきクロックを指示すると共に、カウンタ 203 に前述したカウント上限値を指示してカウント動作を開始させる。

40

また、タイマ制御部 201 は、クリアレジスタ 205 にカウンタ 203 のクリアを指示する所定の値がセットされたことに応じて、カウンタ 203 にカウント値のリセット及びカウントのリスタートを指示する。

【0074】

また、本例の場合、タイマ制御部 201 は、停止制御部 207 よりタイムアウト信号 S_{to} が入力された旨の信号が入力されたことに応じて、カウンタ 203 の動作を停止させる。

これにより、本例においては、タイムアウト信号 S_{to} に応じたユーザリセットの発生時に WDT の動作は継続されずに停止される。

【0075】

50

なお、システムリセット時には、従来と同様にリセットに伴いW D T回路 1 2 0 の動作が停止される。

【 0 0 7 6 】

< 5 . 実施の形態の制御処理 >

[5 - 1 : メイン処理]

以下、本実施の形態の制御処理について説明する。

図 6 は、主制御部 5 0 のメイン処理を示すフローチャートである。

メイン処理が開始されるのは、システムリセットが発生した場合及びユーザリセットが発生した場合である。前述のようにシステムリセットはリセット端子 T R S にシステムリセット信号 S R S T が供給されたことに応じて発生し、ユーザリセットはタイムアウト信号 S t o に応じて発生するものである。

10

【 0 0 7 7 】

図 6 に示す主制御側メイン処理において、主制御 C P U 1 0 0 は、まずはステップ S 1 1 で、自らを割込み禁止状態に設定（割込みモード 2 ）する。そして、続くステップ S 1 2 で、主制御部 5 0 内の各部を含めて内部レジスタの値を初期設定する（各種初期設定）。

【 0 0 7 8 】

次いで主制御 C P U 1 0 0 は、ステップ S 1 3 でハード乱数回路を起動させる。すなわち、乱数回路 1 0 4 を起動させる。

20

【 0 0 7 9 】

そして、主制御 C P U 1 0 0 は、ステップ S 1 4 で R A M クリア信号を読み込む。R A M クリア信号は、不図示の入力ポートを介して入力される R A M クリアスイッチの出力信号を意味する。

【 0 0 8 0 】

さらに、主制御 C P U 1 0 0 は、ステップ S 1 5 で周辺基板の起動待ち処理を行う。ここで言う周辺基板とは、主制御部 5 0 に対して通信可能に接続された基板（例えば演出制御基板 5 1、液晶制御基板 5 2 など）を意味する。

なお、起動待ちのための待機時間は、周辺基板のプログラム構成や回路構成に基づいて適宜に決定されるが、本例では、例えば 2 s（second）～ 3 s 程度の時間に設定されている。

30

【 0 0 8 1 】

主制御 C P U 1 0 0 は、ステップ S 1 5 の起動待ち処理を行った後、ステップ S 1 6 で電源異常信号が O F F 状態となるまで待機する。電源異常信号は、電源基板 5 8 より不図示の入力ポートを介して入力される信号であり、「 1 」が O N 状態（つまり異常状態）を表し「 0 」が O F F 状態（つまり正常状態）を表す。

なお、先のステップ S 1 5 の待機処理において十分な待ち時間が確保されているため、実際にはステップ S 1 6 での待機が生じることは無い。

【 0 0 8 2 】

電源異常信号が O F F 状態であることが確認されたら、主制御 C P U 1 0 0 はステップ S 1 7 で待機画面表示コマンドを周辺基板に送信する。

40

【 0 0 8 3 】

次いで主制御 C P U 1 0 0 は、ステップ S 1 8 で電源投入信号が O N 状態となるまで待機する。電源投入信号は、払出制御基板 5 3 から入力され、「 1 」が O N 状態（つまり電源投入状態）を表し「 0 」が O F F 状態（つまり電源非投入状態）を表す。

【 0 0 8 4 】

電源投入信号が O N 状態であることが確認されたことに応じ、主制御 C P U 1 0 0 はステップ S 1 9 で、R A M クリア信号の状態（O N / O F F）を判定する。R A M クリア信号とは、主制御 R A M 1 0 2 の全領域を初期化（ゼロクリア）するか否かを決定する信号である。R A M クリア信号としては通常、R A M クリアスイッチ（パチンコ店の店員が操

50

作する)のON/OFF状態に対応した値を有している。停電状態からの復旧時には、RAMクリアスイッチはOFF状態であるため、RAMクリア信号はOFF状態である。RAMクリアスイッチがON状態であればRAMクリア信号もON状態である。

【0085】

RAMクリア信号がON状態であった場合、主制御CPU100は処理をステップS19からS22に進め、主制御RAM102の全領域のゼロクリアを行う(RAM初期化)。なお、RAM初期化は、主制御RAM102における所定の使用領域のみをゼロクリアするようにしてもよい。

続いてステップS23で主制御CPU100は、主制御RAM102がゼロクリアされたことを報知するための「RAMクリア表示コマンド」を初期化コマンドとして周辺基板に送信する。そしてステップS24で、RAMクリア報知タイマに、RAMクリアされた旨を報知するための時間として、例えば、30sを格納する(RAMクリア情報設定処理)。

上記のステップS22～S24の処理により、パチンコ遊技機1の動作状態が初期状態に戻される。

主制御CPU100は、ステップS24の処理を実行したことに応じて、処理をステップS25に進める。

【0086】

また、主制御CPU100は、ステップS19でRAMクリア信号がON状態でなかったと判定された場合は、ステップS20で主制御RAM102内のバックアップデータが有効であるか否かを判定する。バックアップデータが有効か否かの判定は、所謂バックアップフラグやチェックサム値に基づき行う。なお、バックアップデータは、後述する図7の電源異常チェック処理(S51)において実行されるバックアップ処理によって主制御RAM102に格納される。

ステップS20において、バックアップデータが有効でないとの判定結果が得られた場合は、主制御CPU100は上述したステップS22に処理を進めてRAM初期化処理を行った後、RAMクリア表示のコマンド送信処理(S23)及びRAMクリア情報設定処理(S24)を実行して、パチンコ遊技機1の動作状態を初期状態に戻す。

【0087】

一方、主制御CPU100は、ステップS20でバックアップデータが有効であるとの判定結果が得られた場合は、ステップS21で周辺基板に停電復帰を行うためのコマンド送信を行う。

主制御CPU100は、ステップS21のコマンド送信処理を行ったことに応じてステップS25に処理を進める。

【0088】

ここで、ステップS21の処理は、バックアップデータに基づいた復帰制御を行うバックアップ復帰処理に相当する。

【0089】

ステップS25では、主制御CPU100はタイマ割込み動作を起動するためにCTC(タイマ回路106)を初期設定して、主制御CPU100を割込み許可状態に設定する。

【0090】

次いで、主制御CPU100はステップS26で、WDT回路120を起動させる処理を行う。すなわち、機能設定レジスタ206にWDTの動作許可及びタイムアウト時間を指示するための値をセットして、WDT回路120を起動させる。これにより、クロック選択部202においてタイムアウト時間に応じたクロックの選択が行われると共に、カウンタ203のカウンタ動作が開始される。

なお本例の場合、タイムアウト時間としては例えば4msを設定している。

【0091】

主制御CPU100は、ステップS26でWDT回路120を起動させた後は、ステッ

10

20

30

40

50

プ S 2 7、S 2 8、S 2 9 の処理として、割込みが発生するまで割込禁止状態と割込許可状態とを繰り返すとともに、その間に、各種乱数更新処理を実行する。

具体的に、ステップ S 2 8 の各種乱数更新処理では、特別図柄変動表示や普通図柄変動表示に使用される各種乱数の初期値（スタート値）変更のために使用する乱数と、変動パターンの選択に利用される変動パターン用乱数を更新する。すなわち、特別図柄用乱数の初期値を変更するための特別図柄用初期値乱数、普通図柄用乱数の初期値を変更するための普通図柄用初期値乱数、変動パターン用乱数 1、及び変動パターン用乱数 2 である。

ここで、特別図柄用乱数は、確変 / 非確変の判定に用いられる乱数であり、普通図柄用乱数は普通電動役物（いわゆる電チュー）を開放するか否かの判定に用いられる乱数である。特別図柄用乱数、特別図柄用初期値乱数、普通図柄用乱数、普通図柄用初期値乱数、及び変動パターン用乱数 1、変動パターン用乱数 2 は、プログラムによりカウントされるソフトウェア乱数とされている。

10

【 0 0 9 2 】

主制御 R A M 1 0 2 にはこれらのソフトウェア乱数のカウント値を格納するための記憶領域がそれぞれ定められている。これらの記憶領域は、それぞれ対応する乱数をソフトウェア的に生成するためのカウンタと換言できる。

ステップ S 2 8 の各種乱数更新処理では、上述の特別図柄用初期値乱数、普通図柄用初期値乱数、及び変動パターン用乱数 1、変動パターン用乱数 2 を生成するカウンタを更新する処理を行う。例えば、変動パターン用乱数 1 のカウンタとして取り得る数値範囲が 0 ~ 2 3 8 とすると、主制御 R A M 1 0 2 の変動パターン用乱数 1 の値を生成するための記憶領域から値を取得し、取得した値に 1 を加算してから元の記憶領域に格納する。このとき、取得した値に 1 を加算した結果が 2 3 9 であれば 0 を元の記憶領域に格納する。他の変動パターン用乱数 2、特別図柄用初期値乱数及び普通図柄用初期値乱数についても同様に更新処理を行う。

20

主制御 C P U 1 0 0 は、間欠的に実行されるタイマ割込処理を行っている間を除いて、ステップ S 2 7 ~ S 2 9 のループ処理によって上記の各種乱数更新処理を繰り返し実行するようになっている。

ステップ S 2 7 ~ S 2 9 のループ処理は、タイマ割込処理を実行する期間を除いて所定の処理を繰り返し実行する無限ループ処理である。

【 0 0 9 3 】

30

[5 - 2 : タイマ割込処理]

次に、図 7 を参照して主制御 C P U 1 0 0 のタイマ割込処理（以下「主制御タイマ割込処理」と表記）について説明する。主制御タイマ割込処理は、C T C からの一定時間（4 m s 程度）ごとの割込みで起動され、上述したメイン処理実行中に割り込んで実行される。具体的に、主制御タイマ割込処理は、ステップ S 2 9 で割込許可状態とされた後に実行されるものである。

【 0 0 9 4 】

タイマ割込みが生じると、主制御 C P U 1 0 0 はレジスタの内容をスタック領域に退避させた後、まず図 7 のステップ S 5 1 として電源基板 5 8 からの電源の供給状態を監視する電源異常チェック処理を行う。この電源異常チェック処理では、主に、電源基板 5 8 からの電源異常信号を監視する。ここでは、例えば、電断が生じるなどの異常が発生した場合、電源復帰時に支障なく遊技を復帰できるように、電断時における所定の遊技情報を主制御 R A M 1 0 2 に格納するバックアップ処理などが行われる。

40

【 0 0 9 5 】

次にステップ S 5 2 で、主制御 C P U 1 0 0 は遊技動作制御に用いられるタイマを管理するタイマ管理処理を行う。パチンコ遊技機 1 の遊技動作制御に用いる各種タイマ（例えば特別図柄役物動作タイマなど）のタイマ値は、この処理で管理（更新）される。

【 0 0 9 6 】

ステップ S 5 3 では、主制御 C P U 1 0 0 は入力管理処理を行う。この入力管理処理で

50

は、パチンコ遊技機 1 に設けられた各種センサによる検出情報を入賞カウンタに格納する。ここでの各種センサによる検出情報とは、例えば、上始動口センサ 7 1、下始動口センサ 7 2、ゲートセンサ（普通図柄始動口センサ）7 3、第 1 大入賞口センサ 7 5、第 2 大入賞口センサ 7 6、一般入賞口センサ 7 4 などの入賞検出スイッチから出力されるスイッチ信号の ON / OFF 情報（入賞検出情報）である。

このステップ S 5 3 の処理により、各入賞口において入賞を検出（入賞が発生）したか否かが割込みごとに監視される。また上記「入賞カウンタ」とは、各々の入賞口ごとに対応して設けられ、入賞した遊技球数（入賞球数）を計数するカウンタである。本実施の形態では、主制御 R A M 1 0 2 の所定領域に、上始動口 4 1 用の上始動口入賞カウンタ、下始動口 4 2 a 用の下始動口入賞カウンタ、ゲート 4 4 用の普通図柄始動口入賞カウンタ、第 1 大入賞口 4 5 a 用の第 1 大入賞口入賞カウンタ、第 2 大入賞口 4 6 a 用の第 2 大入賞口入賞カウンタ、一般入賞口 4 3 用の一般入賞口用の入賞カウンタなどが設けられている。

またこの入力管理処理では、入賞検出スイッチからの検出情報が入賞を許容すべき期間中に入賞したか否かに基づいて、不正入賞があったか否かも監視される。例えば大当り遊技中でないにもかかわらず第 1、第 2 大入賞口センサ 7 5、7 6 が遊技球を検出したような場合は、これを不正入賞とみなして入賞検出情報を無効化し、その無効化した旨を外部に報知するべく後述のステップ S 5 5 のエラー管理処理において所定のエラー処理が行われるようになっている。

【 0 0 9 7 】

ステップ S 5 4 では、主制御 C P U 1 0 0 はソフトウェア乱数を定期的に更新するタイマ割込内乱数管理処理を行う。この定期乱数更新処理では、変動パターン用乱数 1、変動パターン用乱数 2 についての更新は実行せず、特別図柄用乱数、特別図柄用初期値乱数、普通図柄用乱数、普通図柄用初期値乱数の更新を実行する。

ここで、特別図柄用乱数、普通図柄用乱数についての更新処理としては、割込み毎に主制御 R A M 1 0 2 の対応するカウンタの値を + 1 する処理と、カウント値がそのカウンタの取り得る数値の上限値に達するごと（つまりカウンタが 1 周するごと）にカウンタのスタート値（初期値）を変更する処理を行う。例えば、特別図柄用乱数のカウンタの値を所定範囲で更新（+ 1 加算）し、特別図柄用乱数のカウンタが 1 周するごとに、特別図柄用初期値乱数のカウンタの値を読み出してその値を特別図柄用乱数カウンタに格納する。普通図柄用乱数についても、普通図柄用初期値乱数を用いて同様に処理する。

これにより、特別図柄用乱数及び普通図柄用乱数のカウント値は、更新周期は一定でありながらもランダムになる。

【 0 0 9 8 】

ステップ S 5 5 では、主制御 C P U 1 0 0 は、遊技動作状態の異常の有無を監視するエラー管理処理を行う。このエラー管理処理では、遊技動作状態の異常として、例えば、基板間に断線が生じたか否かの監視や、不正入賞があったか否かの監視などをして、これらの動作異常（エラー）が発生した場合には、そのエラーに対応した所定のエラー処理を行う。

エラー処理としては、例えば、所定の遊技動作（例えば、遊技球の払い出し動作や遊技球の発射動作など）の進行を停止させたり、エラー報知用コマンドを演出制御部 5 1 に送信して、演出手段によりエラーが発生した旨を報知させたりする。

【 0 0 9 9 】

ステップ S 5 6 では、主制御 C P U 1 0 0 は賞球管理処理を行う。この賞球管理処理では、ステップ S 5 3 の入力管理処理で格納したデータを把握して、上述の入賞カウンタの確認を行い、入賞があった場合は、賞球数を指定する払出制御コマンドを払出制御基板 5 3 に送信する。

この払出制御コマンドを受信した払出制御基板 5 3 は、遊技球払出装置 5 5 を制御し、指定された賞球数の払い出し動作を行わせる。これにより、それぞれの入賞口に対応した賞球数が払い出されるようになっている。入賞口に対応した賞球数とは、入賞口別に設定

された入賞球 1 個当りの所定の賞球数 × 入賞カウンタの値分の賞球数である。

【 0 1 0 0 】

ステップ S 5 7 では主制御 C P U 1 0 0 は、普通図柄管理処理を行う。この普通図柄管理処理では、普通図柄変動表示における補助当り抽選を行い、その抽選結果に基づいて、普通図柄の変動パターンや普通図柄の停止表示態様を決定したり、所定時間毎に点滅を繰り返す普通図柄のデータ（普通図柄変動中の L E D 点滅表示用データ）を作成したり、普通図柄が変動中でなければ、停止表示用のデータ（普通図柄停止表示中の L E D 点滅表示用データ）を作成したりする。

【 0 1 0 1 】

ステップ S 5 8 では、主制御 C P U 1 0 0 は、普通電動役物管理処理を行う。この普通電動役物管理処理では、ステップ S 5 7 の普通図柄管理処理の補助当り抽選の抽選結果に基づき、普通電動役物ソレノイド 7 7 に対するソレノイド制御用の励磁信号の生成およびそのデータ（ソレノイド制御データ）の設定を行う。ここで設定されたデータに基づき、後述のステップ S 6 4 のソレノイド管理処理にて、励磁信号が普通電動役物ソレノイド 7 7 に対して出力され、これにより可動翼片 4 2 b の動作が制御される。

【 0 1 0 2 】

ステップ S 5 9 では、主制御 C P U 1 0 0 は、特別図柄管理処理を行う。この特別図柄管理処理では、主に、特別図柄変動表示における大当り抽選を行い、その抽選結果に基づいて、特別図柄の変動パターン（先読み変動パターン、変動開始時の変動パターン）や特別停止図柄などを決定する。

ステップ S 6 0 では、主制御 C P U 1 0 0 は特別電動役物管理処理を行う。この特別電動役物管理処理では、主に、大当り抽選結果が「大当り」または「小当り」であった場合、その当りに対応した当り遊技を実行制御するために必要な設定処理を行う。

【 0 1 0 3 】

ステップ S 6 1 では、主制御 C P U 1 0 0 は右打ち報知情報管理処理を行う。この右打ち報知情報管理処理では、例えば第 1、第 2 第入賞口 4 5 a , 4 6 a が開放される機会や可動翼片 4 2 b が駆動される電サポ状態など、右打ちが有利な状況において右打ち指示報知を行う「発射位置誘導演出（右打ち報知演出）」を演出させるための処理を行う。右打ち指示とは、具体的には、右遊技領域 3 c を狙う旨を有技者に指示する演出動作であり、例えば主液晶表示装置 3 2 M に「右打ち」を遊技者に促す画像を表示させたり、スピーカ 2 5 から右打ちメッセージ音声を発生させる。

右打ち報知演出が行われる場合、この右打ち報知情報管理処理において、演出制御コマンドとして、右打ち報知演出の実行指示する「右打ち指示コマンド」が演出制御部 5 1 に送信され、このコマンドを受けて、演出制御部 5 1 が、画像や音声による右打ち報知の実行制御を行う。

【 0 1 0 4 】

ステップ S 6 2 では、主制御 C P U 1 0 0 は、L E D 管理処理を行う。この L E D 管理処理は、図柄表示部 3 3 に対して普通図柄表示や第 1 , 第 2 特別図柄表示のための表示データを出力する処理である。この処理により、普通図柄や特別図柄の変動表示および停止表示が行われる。なお、ステップ S 5 7 の普通図柄管理処理で作成された普通図柄の表示データや、ステップ S 5 9 の特別図柄管理処理中の特別図柄表示データ更新処理で作成される特別図柄の表示データは、この L E D 管理処理で出力される。

【 0 1 0 5 】

ステップ S 6 3 では、主制御 C P U 1 0 0 は、外部端子管理処理を行う。この外部端子管理処理では、枠用外部端子基板 5 7 を通して、パチンコ遊技機 1 の動作状態情報をホールコンピュータや島ランプなどの外部装置に対して出力する。動作状態情報としては、大当り遊技が発生した旨（条件装置が作動した旨）、小当り遊技が発生した旨、図柄変動表示が実行された旨（特別図柄変動表示ゲームの開始または終了した旨）、入賞情報（始動口や大入賞口に入賞した旨や賞球数情報）などの情報が含まれる。

【 0 1 0 6 】

ステップS 6 4では、主制御CPU 1 0 0は、ソレノイド管理処理を行う。このソレノイド管理処理では、ステップS 5 8の普通電動役物管理処理で作成されたソレノイド制御データに基づく普通電動役物ソレノイド7 7に対する励磁信号の出力処理や、ステップS 6 0の特別電動役物管理処理で作成されたソレノイド制御データに基づく第1, 第2大入賞口ソレノイド7 8, 7 9に対する励磁信号の出力処理を行う。これにより、可動翼片4 2 bや開放扉4 5 b、4 6 bが所定のパターンで動作し、下始動口4 2 aや大入賞口4 5 a、4 6 bが開閉される。

【0 1 0 7】

主制御CPU 1 0 0は、以上のステップS 5 1～ステップS 6 4の処理を終えた後、退避していたレジスタの内容を復帰させて、ステップS 6 5で割込み許可状態に設定する。これにより、タイマ割込処理を終了して、割込み前の図6の主制御側メイン処理に戻り、次のタイマ割込みが発生するまでステップS 2 7～S 2 9のループ処理を行う。

【0 1 0 8】

< 6 . まとめ及び変形例 >

以上で説明したように本実施の形態のパチンコ遊技機1は、遊技動作を統括的に制御すると共に、遊技動作に関連する制御コマンドを出力する主制御部5 0と、主制御部5 0から出力される制御コマンドに基づいて制御動作を行うサブ制御手段(例えば演出制御基板5 1、液晶制御基板5 2、払出制御基板5 3、音源IC 5 9、梓ドライバ部6 1、盤ドライバ部6 2など)を備えている。そして、起動により計数を開始し、クリア制御が行われないまま所定時間を計数した際にタイムアウト信号S t oを出力するとともに、計数を停止するW D T回路1 2 0を備えている。

その上で、主制御部5 0の主制御CPU 1 0 0は、タイムアウト信号S t oに応じた強制リセット(ユーザリセット)を行った後、主制御部5 0の内部レジスタの値を初期設定する初期設定処理(ステップS 1 2)と、バックアップデータに基づいた復帰制御を行うバックアップ復帰処理(ステップS 2 1)と、タイマ割込処理を実行する期間を除いて所定の処理を繰り返し実行する無限ループ処理(ステップS 2 7～S 2 9)を順に行うと共に、バックアップ復帰処理の後にW D T回路1 2 0を起動させている。

【0 1 0 9】

ここで、従来は、タイムアウト信号S t oに応じたユーザリセット時にはW D Tの動作が継続されていたため、図6に示したメイン処理におけるステップS 1 5の周辺基板起動待ち処理、及びステップS 1 8の電源投入信号のON状態を待機する処理の際に、主制御CPU 1 0 0がW D Tのクリア制御を実行する必要があった(なお、前述のようにステップS 1 6では実際には待機が生じることは無い)。

上記本実施の形態のパチンコ遊技機1によれば、W D T回路1 2 0は、タイムアウト信号S t oに応じて動作を停止した後、バックアップ復帰処理が完了するまでは起動されない。すなわち、タイムアウト信号S t oに応じた強制リセット後、初期設定処理が完了しさらにバックアップ復帰処理が完了するまでは起動されない。

このため、ステップS 1 5やステップS 1 8の待機処理の際にW D T回路1 2 0のクリア制御を実行する必要性がなくなり、強制リセット後に実行される処理の過程において、W D T回路1 2 0のクリア制御の回数の削減を図ることができる。

従って、本実施の形態のパチンコ遊技機1によれば、主制御CPU 1 0 0の制御負担を軽減しつつ安定した制御動作の実現を図ることができる。

【0 1 1 0】

なお、本発明は実施の形態で挙げた例に限らず多様な変形例や適用例が考えられる。

例えば、上記による説明では、W D T回路1 2 0の動作をタイムアウト信号S t oに応じて停止させるにあたり、停止制御部2 0 7がタイマ制御部2 0 1に直接的に制御信号を入力するようにしたが、これに代えて、停止制御部2 0 7がタイムアウト信号S t oに応じて機能設定レジスタ2 0 6にW D Tの動作を禁止する旨の値をセットすることで、タイムアウト信号S t oに応じてW D T回路1 2 0の動作が停止されるようにすることもでき

10

20

30

40

50

る。

【 0 1 1 1 】

また、上記では、W D T回路 1 2 0 が主制御部 5 0 に内蔵される場合を例示したが、W D T回路 1 2 0 は主制御部 5 0 の外付け回路として設けられてもよい。

ここで、主制御C P U 1 0 0 が暴走するような異常時には、ワンチップマイコンとしての主制御部 5 0 の内蔵回路にも何らかの異常が発生している可能性を否定できない。W D T回路 1 2 0 を外付け回路とした場合には、このような異常時に対して万全の安全対策を採ることができる。

【 0 1 1 2 】

また、上記では、本発明がパチンコ遊技機 1 のような弾球遊技機に適用される例を示したが、本発明は回胴式遊技機（いわゆるスロット機）にも好適に適用できるものである。

【 符号の説明 】

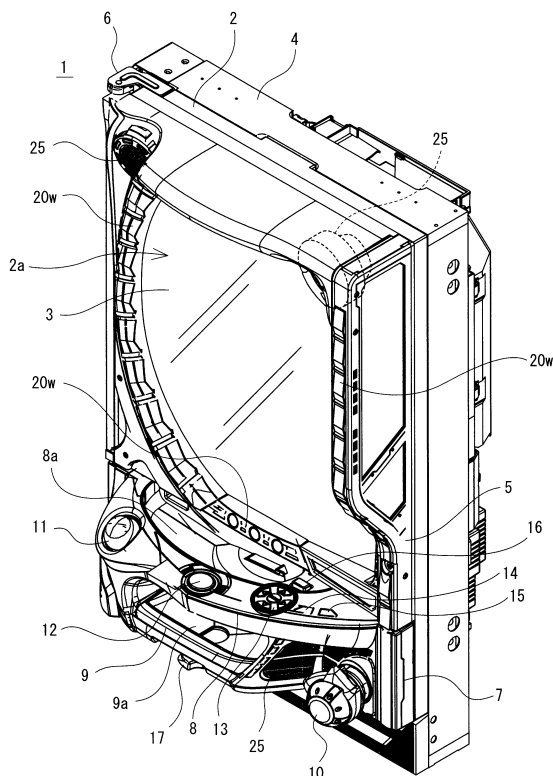
【 0 1 1 3 】

- 1 パチンコ遊技機
- 2 前枠
- 3 遊技盤
- 5 0 主制御基板（主制御部）
- 5 1 演出制御基板（演出制御部）
- 5 2 液晶制御基板
- 5 3 払出制御基板
- 5 4 発射制御基板
- 5 8 電源基板
- 1 0 0 C P U（主制御C P U）
- 1 2 0 W D T回路

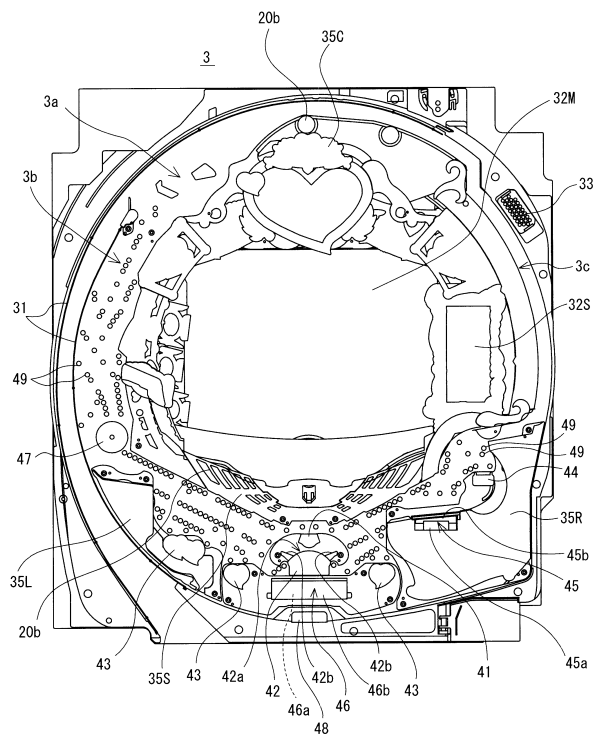
10

20

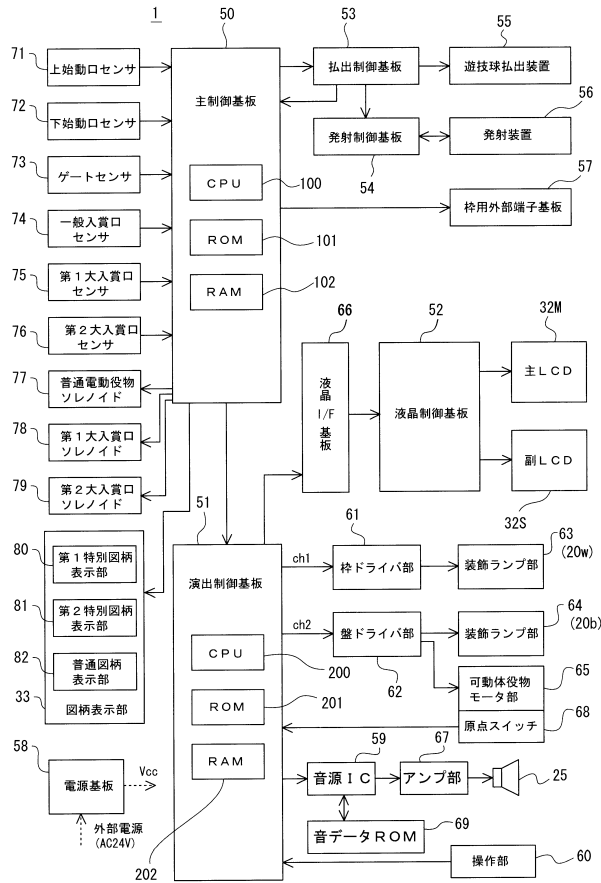
【 図 1 】



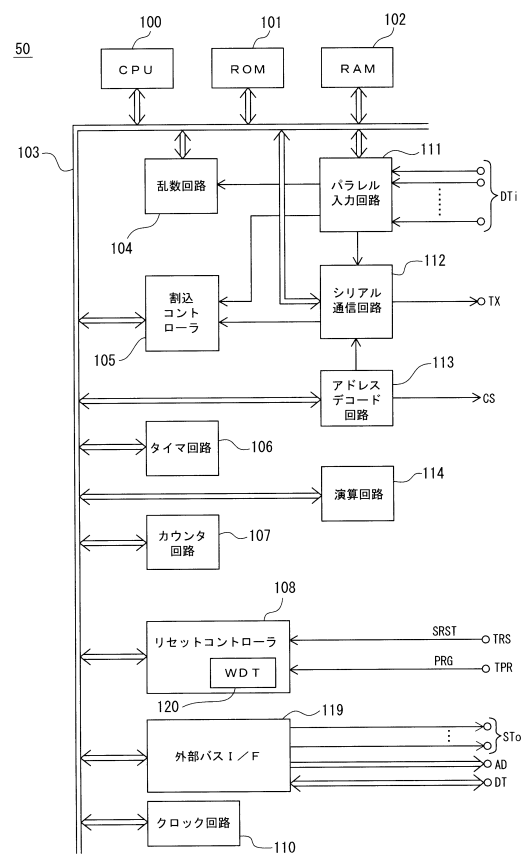
【 図 2 】



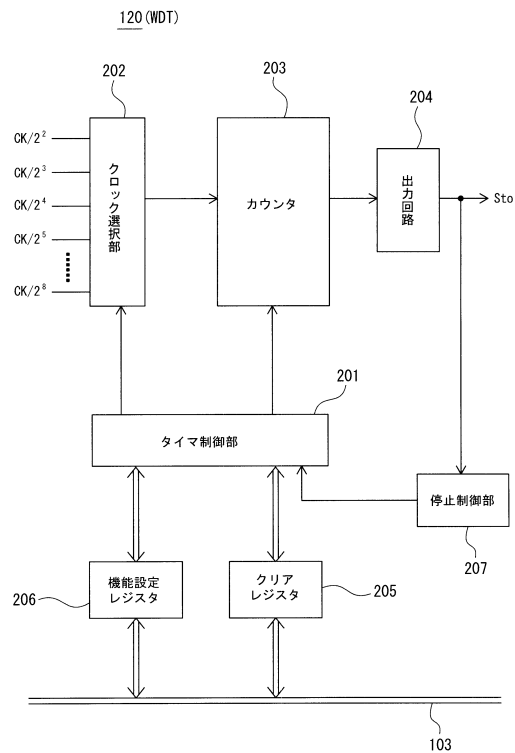
【 図 3 】



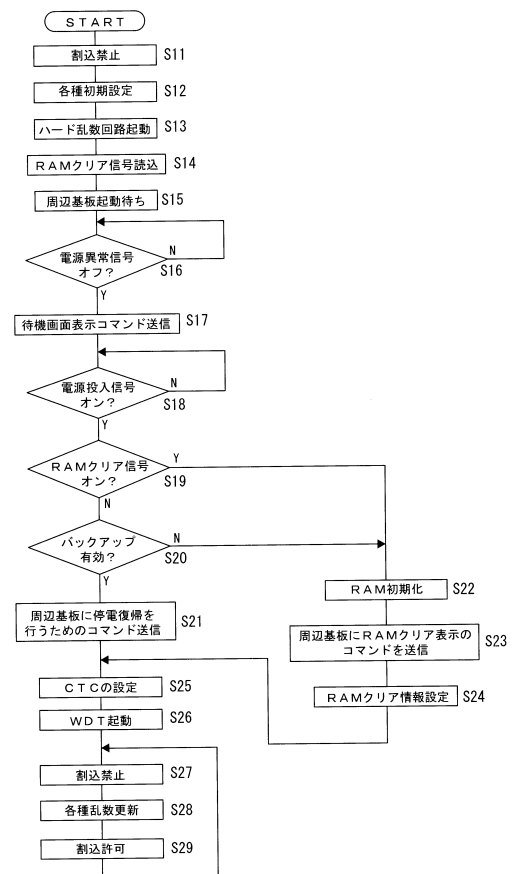
【 図 4 】



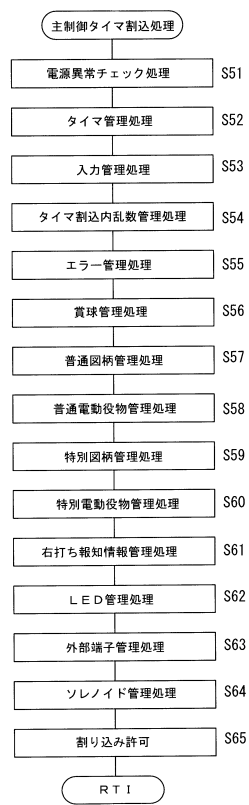
【 図 5 】



【 図 6 】



【図 7】



フロントページの続き

審査官 井上 昌宏

(56)参考文献 特開 2 0 1 3 - 0 2 7 6 9 3 (J P , A)
特開 2 0 1 3 - 1 5 8 5 8 2 (J P , A)
特開 2 0 1 3 - 1 8 0 0 7 4 (J P , A)
特開 2 0 1 1 - 2 5 3 3 3 9 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
A 6 3 F 7 / 0 2