

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6177363号
(P6177363)

(45) 発行日 平成29年8月9日(2017.8.9)

(24) 登録日 平成29年7月21日(2017.7.21)

| | | | | | |
|-------------------------|--------|-------|---------|--|--|
| (51) Int.Cl. | F I | | | | |
| HO 1 L 29/786 (2006.01) | HO 1 L | 29/78 | 6 1 6 U | | |
| HO 1 L 21/28 (2006.01) | HO 1 L | 29/78 | 6 1 8 B | | |
| HO 1 L 29/417 (2006.01) | HO 1 L | 29/78 | 6 1 6 V | | |
| HO 1 L 29/49 (2006.01) | HO 1 L | 29/78 | 6 1 2 C | | |
| HO 1 L 29/423 (2006.01) | HO 1 L | 29/78 | 6 1 8 C | | |
| 請求項の数 3 (全 34 頁) 最終頁に続く | | | | | |

(21) 出願番号 特願2016-26974 (P2016-26974)
 (22) 出願日 平成28年2月16日(2016.2.16)
 (62) 分割の表示 特願2014-61312 (P2014-61312)
 の分割
 原出願日 平成21年5月12日(2009.5.12)
 (65) 公開番号 特開2016-103660 (P2016-103660A)
 (43) 公開日 平成28年6月2日(2016.6.2)
 審査請求日 平成28年3月15日(2016.3.15)
 (31) 優先権主張番号 特願2008-130162 (P2008-130162)
 (32) 優先日 平成20年5月16日(2008.5.16)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 木村 肇
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 審査官 戸次 一夫

早期審査対象出願

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

酸化物半導体層と、
 前記酸化物半導体層と電気的に接続された、ソース電極及びソース配線として機能する第1の導電層と、
 ゲート絶縁膜を介して前記酸化物半導体層と重なる領域を有し、ゲート電極及びゲート配線として機能する第2の導電層と、
 前記酸化物半導体層と接するドレイン電極と、
 前記ドレイン電極と接する透光性の画素電極と、
 前記画素電極と電気的に接続された、容量素子の一方の電極と、
 誘電体を介して前記容量素子の一方の電極と重なる領域を有し、前記容量素子の他方の電極及び容量配線として機能する第3の導電層と、
 前記第1の導電層は、前記ソース電極として機能する領域において、第1の透光性の導電層が用いられ、
 前記第1の導電層は、前記ソース配線として機能する領域において、前記第1の透光性の導電層と、前記第1の透光性の導電層上の第1の遮光性の導電層と、が用いられ、
 前記ソース配線として機能する領域において、前記第1の透光性の導電層は前記第1の遮光性の導電層の端部の外側に延びた部分を含み、かつ、前記第1の透光性の導電層の端部は前記第1の遮光性の導電層と重ならず、
 前記第2の導電層は、前記ゲート電極として機能する領域において、第2の透光性の導

10

20

電層が用いられ、

前記第2の導電層は、前記ゲート配線として機能する領域において、前記第2の透光性の導電層と、前記第2の透光性の導電層上の第2の遮光性の導電層と、が用いられ、

前記ゲート配線として機能する領域において、前記第2の透光性の導電層は前記第2の遮光性の導電層の端部の外側に延びた部分を含み、かつ、前記第2の透光性の導電層の端部は前記第2の遮光性の導電層と重ならず、

前記ドレイン電極は、膜厚方向において光を透過し、

前記容量素子の一方の電極は、膜厚方向において光を透過し、

前記第3の導電層は、前記容量電極の他方の電極として機能する領域において、第3の透光性の導電層が用いられ、

10

前記第3の導電層は、前記容量配線として機能する領域において、前記第3の透光性の導電層と、前記第3の透光性の導電層上の第3の遮光性の導電層と、が用いられ、

前記容量配線として機能する領域において、前記第3の透光性の導電層は前記第3の遮光性の導電層の端部の外側に延びた部分を含み、かつ、前記第3の透光性の導電層の端部は前記第3の遮光性の導電層と重ならないことを特徴とする半導体装置。

【請求項2】

酸化物半導体層と、

前記酸化物半導体層と電氣的に接続された、ソース電極及びソース配線として機能する第1の導電層と、

ゲート絶縁膜を介して前記酸化物半導体層と重なる領域を有し、ゲート電極及びゲート配線として機能する第2の導電層と、

20

前記酸化物半導体層と電氣的に接続された透光性の画素電極と、

前記画素電極と電氣的に接続された、容量素子の一方の電極と、

誘電体を介して前記容量素子の一方の電極と重なる領域を有し、前記容量素子の他方の電極及び容量配線として機能する第3の導電層と、

前記容量素子の一方の電極は、膜厚方向において光を透過し、

前記第3の導電層は、前記容量電極の他方の電極として機能する領域において、第3の透光性の導電層が用いられ、

前記第3の導電層は、前記容量配線として機能する領域において、前記第3の透光性の導電層と、前記第3の透光性の導電層上の第3の遮光性の導電層と、が用いられ、

30

前記容量配線として機能する領域において、前記第3の透光性の導電層は前記第3の遮光性の導電層の端部の外側に延びた部分を含み、かつ、前記第3の透光性の導電層の端部は前記第3の遮光性の導電層と重ならないことを特徴とする半導体装置。

【請求項3】

請求項1又は請求項2において、

前記容量素子の一方の電極と前記画素電極とが接する領域は、前記第3の導電層と重なることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

40

本発明は、半導体装置、表示装置、それらを生産する方法、または、それらを用いた方法に関する。特に、透光性を有する半導体層を有する半導体装置、表示装置、それらを生産する方法、または、それらを用いた方法に関する。特に、透光性を有する半導体層を有する液晶表示装置、その製造方法、または、それを用いた方法に関する。

【背景技術】

【0002】

近年、液晶ディスプレイ(LCD)などのフラットパネルディスプレイが広く普及してきている。特に、各画素にトランジスタを設けたアクティブマトリックス型のLCDがよく用いられている。そのトランジスタは、半導体層として、アモルファス(非晶質)シリコンやポリ(多結晶)シリコンを用いたものが多く使われている。

50

【0003】

しかしながら、そのようなシリコン材料にかわって、透光性を有する半導体層を用いたトランジスタが検討されており、さらに、ゲート電極やソース電極又はドレイン電極も透光性を有する電極を用いることによって、開口率を向上させる技術が検討されている（特許文献1、2）。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2007-123700号公報

【特許文献2】特開2007-81362号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0005】

通常、素子と素子、例えば、トランジスタとトランジスタとを接続する配線は、ゲート電極およびソース電極又はドレイン電極を構成する導電層をそのまま引き延ばし、同じ島（アイランド）で形成される。したがって、トランジスタのゲートと別のトランジスタのゲートとを接続する配線（ゲート配線と呼ぶ）は、トランジスタのゲート電極と同じ層構造や同じ材料で形成されており、トランジスタのソースと別のトランジスタのソースとを接続する配線（ソース配線と呼ぶ）は、トランジスタのソース電極と同じ層構造や同じ材料で形成されていることが多い。したがって、ゲート電極並びにソース電極もしくはドレイン電極として、透光性を有する材料を用いて形成した場合、ゲート配線およびソース配線はゲート電極並びにソース電極もしくはドレイン電極と同様、透光性を有する材料を用いて形成されていることが多い。

20

【0006】

しかしながら、通常、インジウムスズ酸化物（ITO）、インジウム亜鉛酸化物（IZO）、インジウムスズ亜鉛酸化物（ITZO）などの透光性を有する導電材料は、アルミニウム（Al）、モリブデン（Mo）、チタン（Ti）、タングステン（W）、ネオジム（Nd）、銅（Cu）、銀（Ag）などの遮光性及び反射性を有する導電材料と比較して、導電率が低い。従って、透光性を有する導電材料を用いて配線を形成すると、配線抵抗が高くなってしまふ。例えば、大型の表示装置を製造する場合、配線が長くなるため、配線抵抗が非常に高くなってしまふ。配線抵抗が高くなると、その配線を伝搬していく信号の波形なまりが生じ、配線抵抗での電圧降下によって、供給される電圧が小さくなってしまふ。そのため、正確な電圧や電流を供給することが困難となってしまひ、正常な表示や動作を行うことが困難となってしまふ。

30

【0007】

一方、ゲート電極並びにソース電極もしくはドレイン電極として、遮光性を有する導電材料を用いることによって、ゲート配線およびソース配線も遮光性を有する導電材料とした場合、配線の導電率は向上するため、信号の波形なまりは抑制することができる。しかしながら、ゲート電極やソース電極又はドレイン電極が遮光性を有する材料となるため、開口率が低下し、消費電力も高くなってしまふ。

40

【0008】

また、表示性能の面から画素には大きな保持容量を持たせるとともに、高開口率化が求められている。各画素が高い開口率を持つことにより光利用効率が向上し、表示装置の省電力化および小型化が達成できる。近年、画素サイズの微細化が進み、より高精細な画像が求められている。画素サイズの微細化は1つの画素に占めるトランジスタ及び配線の形成面積が大きくなり画素開口率を低減させている。そこで、規定の画素サイズの中で各画素の高開口率を得るためには、画素の回路構成に必要な回路要素を効率よくレイアウトすることが不可欠である。

【0009】

上記課題を鑑み本発明の一態様では、開口率の高い半導体装置又はその製造方法を提供す

50

ることを目的の一とする。また、消費電力の低い半導体装置又はその製造方法を提供することを目的の一とする。

【課題を解決するための手段】

【0010】

上記課題を解決するため、本発明の一態様は、第1の導電膜と第2の導電膜との順で積層されたゲート電極を含むゲート配線と、ゲート電極及びゲート配線を覆うゲート絶縁膜と、ゲート絶縁膜を介して設けられた島状の半導体膜と、第3の導電膜と第4の導電膜との順で積層されたソース電極を含むソース配線と、島状の半導体膜と、ソース電極を含むソース配線を覆う層間絶縁膜と、層間絶縁膜の上方に設けられ、島状の半導体膜に電氣的に接続された画素電極と、容量配線とを有し、ゲート電極は、第1の導電膜で形成され、ゲート配線は、第1の導電膜と第2の導電膜で形成され、ソース電極は、第3の導電膜で形成され、ソース配線は、第3の導電膜と第4の導電膜で形成されていることを含む半導体装置である。

10

【0011】

また、本発明の一態様は、第1の方向に延長して形成される複数のゲート配線と、ゲート配線と交差する第2の方向に延在する複数のソース配線と、ゲート配線と前記ソース配線とによって定義される複数の画素部と、各画素部に形成され、ゲート配線から延在するゲート電極と、前記ソース配線から延在するソース電極とを含むスイッチング素子とを有し、ゲート配線は、第1の導電膜上に第2の導電膜とで形成され、ソース配線は、第3の導電膜上に第4の導電膜とで形成され、ゲート電極は、前記第1の導電膜で形成され、ソース電極は、前記第3の導電膜で形成されることを含む半導体装置である。

20

【0012】

また、本発明の一態様は、第1の導電膜及び第3の導電膜は、透光性を有することが好ましい。また、本発明の一態様は、第2の導電膜及び第4の導電膜は、遮光性を有することが好ましい。また、本発明の一態様は、第3の導電膜及び第4の導電膜は、第1の導電膜及び第3の導電膜よりも導電率が高いことが好ましい。

【0013】

また、本発明の一態様は、第2の導電膜は、Al、Ti、Cu、Au、Ag、Mo、Ni、Ta、Zr及びCoから選ばれる一つ又は複数の元素から形成されていることを特徴としている。また、第4の導電膜は、Al、Ti、Cu、Au、Ag、Mo、Ni、Ta、Zr及びCoから選ばれる一つ又は複数の元素から形成されていることを特徴としている。

30

【0014】

このような構成とすることにより、透光性を有するトランジスタ又は透光性を有する容量素子を形成することができる。そのため、画素内にトランジスタや容量素子を配置しても、開口率が低くなってしまうことを抑制することができる。さらに、トランジスタと素子（例えば、別のトランジスタ）とを接続する配線、又は、容量素子と素子（例えば、別の容量素子）とを接続する配線は、抵抗率が低く導電率が高い材料を用いて形成することができるため、信号の波形なまりを低減し、配線抵抗による電圧降下を低減することができる。

40

【0015】

また、本発明の一態様は、半導体膜は、酸化亜鉛、酸化チタン、酸化マグネシウム亜鉛、酸化カドミウム亜鉛、酸化カドミウム、 $\text{InGaO}_3(\text{ZnO})_5$ 及びIn-Ga-Zn-O系のアモルファス酸化物半導体から選択されたいずれか一であることを含む半導体装置である。

【0016】

また、本発明の一態様は、透光性を有する絶縁基板上に、第1の導電膜と第2の導電膜とを順に形成し、多階調マスクを用いたフォトリソグラフィにより、第1の導電膜と第2の導電膜の積層を残存させる部分と、第1の導電膜のみを残存させる部分とで、膜厚の異なる第1のレジストマスクを形成し、第1のレジストマスクを用いて、第1の導電膜及び第

50

2の導電膜をエッチングし、第1のレジストマスクをアッシングして第2のレジストマスクを形成し、第2のレジストマスクを用いて、第2の導電膜をエッチングして、第1の導電膜の一部を露出させ、絶縁基板、第1の導電膜及び第2の導電膜を覆うように第1の絶縁膜を形成し、第1の導電膜上に第1の絶縁膜を介して、島状の半導体膜を形成し、絶縁膜上に、第3の導電膜と第4の導電膜とを順に形成し、多階調マスクを用いたフォトリソグラフィにより、第3の導電膜と第4の導電膜の積層を残存させる部分と、第1の導電膜のみを残存させる部分とで、膜厚の異なる第3のレジストマスクを形成し、第3のレジストマスクを用いて、第3の導電膜及び第4の導電膜をエッチングし、第3のレジストマスクをアッシングして第4のレジストマスクを形成し、第4のレジストマスクを用いて、第4の導電膜をエッチングして、第3の導電膜の一部を露出させることを含む半導体装置の作製方法である。

10

【0017】

さらに、導電層において、多階調マスクを用いることにより、1枚のマスク（レチクル）で、透光性を有する領域（光透過率の高い領域）と、遮光性を有する領域（光透過率の低い領域）とを形成することができる。これにより、マスク数を増加させることなく、透光性を有する領域（光透過率の高い領域）と、遮光性を有する領域（光透過率の低い領域）とを形成することができる。

【0018】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、表示装置、半導体回路及び電子機器は全て半導体装置である。

20

【発明の効果】

【0019】

本発明の一態様により、透光性を有するトランジスタ又は透光性を有する容量素子を形成することができる。そのため、画素内にトランジスタや容量を配置する場合であっても、開口率を向上させることができる。さらに、トランジスタと素子（例えば、別のトランジスタ）とを接続する配線、または容量素子と素子（例えば、別の容量素子）とを接続する配線は、抵抗率が低く導電率が高い材料を用いて形成することができるため、信号の波形なまりを低減し、配線抵抗による電圧降下を低減することができる。

【図面の簡単な説明】

【0020】

30

【図1】本発明の一態様に係る半導体装置の上面図及び断面図。

【図2】本発明の一態様に係る半導体装置の製造方法を説明する断面図。

【図3】本発明の一態様に係る半導体装置の製造方法を説明する断面図。

【図4】本発明の一態様に係る半導体装置の製造方法を説明する断面図。

【図5】本発明の一態様に係る半導体装置の製造方法を説明する断面図。

【図6】本発明の一態様に係る半導体装置の製造方法を説明する断面図。

【図7】本発明の一態様に係る半導体装置の製造方法を説明する断面図。

【図8】本発明の一態様に係る半導体装置の製造方法を説明する断面図。

【図9】本発明の一態様に係る半導体装置の製造方法を説明する断面図。

【図10】本発明の一態様に係る半導体装置の上面図及び断面図。

40

【図11】本発明の一態様に係る半導体装置の上面図及び断面図。

【図12】本発明の一態様に係る半導体装置の上面図及び断面図。

【図13】本発明の一態様に適用可能な多階調マスクを説明する図。

【図14】本発明の一態様に係る表示装置を説明する上面図及び断面図。

【図15】本発明の一態様に係る表示装置を用いた電子機器を説明する図。

【図16】本発明の一態様に係る表示装置を用いた電子機器を説明する図。

【図17】本発明の一態様に係る半導体装置の上面図及び断面図。

【図18】本発明の一態様に係る表示装置を説明する上面図及び断面図。

【図19】本発明の一態様に係る半導体装置の断面図。

【発明を実施するための形態】

50

【0021】

以下、本発明の形態について図面を参照しながら説明する。但し、本発明は多くの態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態および詳細を様々に変更しえることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同様のものを指す符号は異なる図面間で共通の符号を用いて示し、同一部分又は同様な機能を有する部分の詳細な説明は省略する。

【0022】

(実施の形態1)

図1(A)は、本実施の形態に係る半導体装置の一例を示す上面図であり、図1(B)は、図1(A)A-Bの断面図である。

10

【0023】

図1(A)に示すように、素子基板は、1の方向に配置されたゲート配線及び保持容量線と、ゲート配線及び保持容量線と交差する2の方向に配置されたソース配線と、ゲート配線とソース配線の交差部付近のトランジスタを有する画素部を含む。

【0024】

画素の開口率を向上させるために、本実施の形態に係るトランジスタは、ゲート電極として機能する透光性を有する導電層と、該透光性を有する導電層上に形成されるゲート絶縁膜と、ゲート電極として機能する透光性を有する導電層上にゲート絶縁膜を介して半導体層と、半導体層に電氣的に接続されたソース電極又はドレイン電極として機能する透光性を有する導電層とで構成されている。

20

【0025】

このように、トランジスタの半導体層及び電極を、透光性を有する物質で形成することにより、画素の開口率を向上させることができる。しかし、ゲート電極と電氣的に接続されるゲート配線と、ソース電極又はドレイン電極と電氣的に接続されるソース配線とを、透光性を有する物質で形成すると配線抵抗が高くなってしまい、消費電力も高くなってしまふ。そこで、ゲート配線及びソース配線を、透光性を有する導電層と遮光性を有する導電層との順で積層構造で形成する。なお、トランジスタは、トップゲート型、ボトムゲート型のいずれを用いてもよい。

【0026】

トランジスタのゲート電極と電氣的に接続されるゲート配線は、透光性を有する導電層107aと、遮光性を有する導電層110aとの順で積層されており、トランジスタのソース電極又はドレイン電極と電氣的に接続されるソース配線は、透光性を有する導電層119aと遮光性を有する導電層122との順で積層されている。つまり、トランジスタのゲート電極は、ゲート配線を構成する透光性を有する導電層107aの一部で形成されており、ソース電極又はドレイン電極は、ソース配線を構成する透光性を有する導電層119aの一部で構成されている。

30

【0027】

ゲート配線及びソース配線を、透光性を有する導電層と遮光性を有する導電層との順で積層することにより、配線抵抗を低減し、消費電力を低減することができる。また、ゲート配線及びソース配線は、遮光性を有する導電層を用いて構成されているため、画素間を遮光することができる。つまり、行方向に配置されたゲート配線と、列方向に配置されたソース配線とによって、ブラックマトリクスを用いることなく画素間の隙間を遮光することができる。

40

【0028】

ゲート配線上にトランジスタを作製する場合、トランジスタの大きさは、トランジスタのゲート配線幅に依存するが、本実施の形態では、画素内にトランジスタを形成するため、トランジスタを大きく形成することができる。図17に示すように、ゲート配線幅よりも大きいトランジスタを作製することができる。トランジスタを大きくすることにより、その電流能力を十分上げることができ、画素への信号書き込み時間を短縮することができる

50

。よって、高精細な表示装置を提供することができる。

【0029】

また、ゲート配線と同じ1の方向に配置された保持容量線もゲート配線と同様に、透光性を有する導電層と遮光性を有する導電層との順で積層されている。保持容量線には保持容量部が形成されている。保持容量部は、ゲート絶縁膜として機能する絶縁膜を誘電体として、下部電極として機能する透光性を有する導電層と、上部電極として機能する透光性を有する導電層とで構成されている。

【0030】

このようにして、保持容量部を、透光性を有する導電層で構成することにより、開口率を向上させることができる。また、保持容量部を、透光性を有する導電層で構成することにより、保持容量部を大きくすることもできるため、トランジスタがオフになったときでも、画素電極の電位が保持されやすくなる。また、フィードスルー電位を小さくすることができる。

【0031】

また、図1に示す画素構造を有する素子基板を形成するために必要なマスク数を5枚とすることができる。すなわち、1枚目は、ゲート配線及び容量配線を形成するマスク、2枚目は、半導体層113を形成するマスク、3枚目は、ソース配線及び保持容量部の上部電極を形成するマスク、4枚目は、ソース配線と保持容量部の上部電極とにそれぞれ達するコンタクトホールを形成するマスク、5枚目は、画素電極124を形成するマスクである。

【0032】

以上のように、図1に示す画素構造とした場合、少ないマスク数で開口率の高い表示装置を実現することができる。

【0033】

次に、図2乃至図9において、断面図を用いて本実施の形態に係る半導体装置の製造プロセスの一例を示す。図2乃至図9において、多階調マスクを用いた場合について説明するが、これに限定されない。なお、図2、図4、図6及び図8は、図1のA-C断面であり、図3、図5、図7、図9は、図1のD-E断面である。図2は図3と、図4は図5と、図6は図7と、図8は図9とそれぞれ対応している。なお、図2、図4、図6には、ソース配線部301、トランジスタ部302、ゲート配線部303、保持容量部304を示しており、図3、図5、図7には、トランジスタ部302、ゲート配線部303を示している。

【0034】

まず、図2(A)及び図3(A)に示すように、基板101上に、導電膜102と導電膜103をスパッタリング法により積層形成する。この工程は連続的に行われ、マルチチャンバーを用いて連続スパッタリングを行うことも可能である。連続的に、導電膜102と導電膜103とを成膜することにより、スループットが向上し、不純物やゴミの混入を抑制することができる。

【0035】

基板101は、光透過率の高い材質であることが望ましい。例えば、ガラス基板、プラスチック基板、アクリル基板、セラミック基板などを用いることができる。

【0036】

導電膜102の光透過率は、十分に高いことが望ましい。また、導電膜102の光透過率は、導電膜103の光透過率よりも高いことが望ましい。

【0037】

導電膜102は、インジウム錫酸化物(ITO)、インジウム錫酸化物と酸化珪素を含むITSO、有機インジウム、有機スズ、酸化亜鉛、窒化チタン等を用いることができる。また、酸化亜鉛(ZnO)を含むインジウム亜鉛酸化物(IZO(indium zinc oxide))、酸化亜鉛(ZnO)、ZnOにガリウム(Ga)をドーブしたものと、酸化スズ(SnO₂)、酸化タングステンを含むインジウム酸化物、酸化タングステン

10

20

30

40

50

を含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物なども用いてもよい。これらの材料をスパッタリング法により、単層構造又は積層構造で形成することができる。ただし、積層構造とする場合には、複数の膜の全ての光透過率が十分に高いことが望ましい。

【0038】

導電膜103の抵抗率は十分に低く、導電率は十分に高いことが望ましい。また、導電膜102の抵抗率は、導電膜103の抵抗率よりも低いことが望ましい。ただし、導電膜102は、導電層として機能するため、導電膜102の抵抗率は、絶縁層の抵抗率よりも低いことが望ましい。

【0039】

導電膜103は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、スパッタリング法又は真空蒸着法により、単層構造又は積層構造で形成することができる。また、導電膜103が積層構造で形成する場合には、複数の膜に透光性を有する導電膜が含まれていても良い。

【0040】

なお、導電膜102の上に、導電膜103を形成した場合、両者の膜が反応を起こしてしまう場合がある。例えば、導電膜102の上側の面（導電膜103と接する面）がITOの場合において、導電膜103の下側の面（導電膜102と接する面）がアルミニウムの場合、化学反応が起きてしまう。したがって、それを避けるために、導電膜103の下側の面（導電膜102と接する面）には、高融点材料を用いることが望ましい。例えば、高融点材料の例としては、モリブデン（Mo）、チタン（Ti）、タングステン（W）、ネオジム（Nd）などがあげられる。そして、高融点材料を用いた膜の上に、導電率の高い材料を用いて、導電膜103を多層膜とすることは、好適である。導電率の高い材料としては、アルミニウム（Al）、銅（Cu）、銀（Ag）などがあげられる。例えば、導電膜103を積層構造で形成する場合には、1層目をモリブデン（Mo）、2層目をアルミニウム（Al）、3層目をモリブデン（Mo）の積層、若しくは、1層目をモリブデン（Mo）、2層目にネオジム（Nd）を微量に含むアルミニウム（Al）、3層目をモリブデン（Mo）の積層で形成することができる。

【0041】

本実施の形態の構成において導電膜102は、導電膜103の下層に形成されているため、市販されているITO（インジウム錫酸化物）付きガラスを用いて導電膜103のみをスパッタリング法により形成することも可能である。

【0042】

なお、図示しないが、基板101と導電膜102との間に下地膜として、酸化珪素、窒化珪素、酸化窒化珪素などを形成することもできる。基板101と透光性を有する導電膜との間に下地膜を形成することによって、基板101から素子へ可動イオンや不純物等が拡散することを抑制し、素子の特性劣化を防止することができる。

【0043】

次に、図2（B）及び図3（B）に示すように、導電膜103上にレジストマスク106a、106bを形成する。レジストマスク106a、106bは、多階調マスクを用いることにより、厚さの異なる領域を有するレジストマスクを形成することができる。多階調マスクを用いることで、使用するフォトマスクの枚数が低減され、作製工程が減少するため好ましい。本実施の形態において、導電膜102及び導電膜103のパターンを形成する工程と、ゲート電極として機能する透光性を有する導電層を形成する工程において、多階調マスクを用いることができる。

【0044】

多階調マスクとは、多段階の光量で露光を行うことが可能なマスクであり、代表的には、露光領域、半露光領域及び未露光領域の3段階の光量で露光を行う。多階調マスクを用いることで、一度の露光及び現像工程によって、複数（代表的には二種類）の厚さを有する

10

20

30

40

50

レジストマスクを形成することができる。そのため、多階調マスクを用いることで、フォトマスクの枚数を削減することができる。

【0045】

図13(A-1)及び図13(B-1)は、代表的な多階調マスクの断面を示す。図13(A-1)には、グレートーンマスク180を示し、図13(B-1)にはハーフトーンマスク185を示す。

【0046】

図13(A-1)に示すグレートーンマスク180は、透光性を有する基板181に遮光層により形成された遮光部182、及び遮光層のパターンにより設けられた回折格子部183で構成されている。

【0047】

回折格子部183は、露光に用いる光の解像度限界以下の間隔で設けられたスリット、ドット又はメッシュ等を有することで、光の透過量を制御する。なお、回折格子部183に設けられるスリット、ドット又はメッシュは周期的なものであってもよいし、非周期的なものであってもよい。

【0048】

透光性を有する基板181としては、石英等を用いることができる。遮光部182及び回折格子部183を構成する遮光層は、金属膜を用いて形成すればよく、好ましくはクロム又は酸化クロム等により設けられる。

【0049】

グレートーンマスク180に露光するための光を照射した場合、図13(A-2)に示すように、遮光部182に重畳する領域における透光率は0%となり、遮光部182又は回折格子部183が設けられていない領域における透光率は100%となる。また、回折格子部183における透光率は、概ね10%~70%の範囲であり、回折格子のスリット、ドット又はメッシュの間隔等により調節可能である。

【0050】

図13(B-1)に示すハーフトーンマスク185は、透光性を有する基板181上に半透光層により形成された半透光部187及び遮光層により形成された遮光部188で構成されている。

【0051】

半透光部187は、MoSiN、MoSi、MoSiO、MoSiON、CrSi等の層を用いて形成することができる。遮光部188は、グレートーンマスクの遮光層と同様の金属膜を用いて形成すればよく、好ましくはクロム又は酸化クロム等により設けられる。

【0052】

ハーフトーンマスク185に露光するための光を照射した場合、図13(B-2)に示すように、遮光部188に重畳する領域における透光率は0%となり、遮光部188又は半透光部187が設けられていない領域における透光率は100%となる。また、半透光部187における透光率は、概ね10%~70%の範囲であり、形成する材料の種類又は形成する膜厚等により調整可能である。

【0053】

多階調マスクを用いて露光して現像を行うことで、膜厚の異なる領域を有するレジストマスクを形成することができる。また、膜厚の異なるレジストマスクを形成することができる。

【0054】

図2(B)及び図3(B)に示すように、ハーフトーンマスクは、光を透過する基板104上に半透過層105a、105c及び遮光層105bで構成されている。したがって、導電膜103上には、後に保持容量部の下部電極及びゲート電極となる箇所には、レジストマスク106aの膜厚が薄い領域、薄いレジストマスク106b、後にゲート配線となる箇所にはレジストマスク106aの膜厚が厚い領域が形成される。

【0055】

10

20

30

40

50

次に、図2(C)及び図3(C)に示すように、レジストマスク106a、106bを用いて導電膜102及び導電膜103にエッチングを行う。エッチングを行うことにより、導電層107a、導電層108a、導電層107b、導電層108bを形成することができる。

【0056】

次に、図2(D)及び図3(D)に示すように、レジストマスク106a、106bに対して、酸素プラズマによるアッシングを行う。レジストマスク106a、106bに対して酸素プラズマによるアッシングを行うことにより、レジストマスク106aの膜厚が薄い領域は除去され、その下の遮光性を有する導電層が露出する。また、レジストマスク106aの膜厚が厚い領域は縮小し、レジストマスク109として残存する。このように多階調マスクで形成したレジストマスクを用いることで、追加のレジストマスクを用いることがなくなるので、工程を簡略化することができる。

10

【0057】

次に、レジストマスク109を用いて、遮光性を有する導電層108aに対してエッチングを行う。その結果、導電層108aの一部は除去され、導電層107aが露出する。また、導電層108aは、レジストマスク109が形成されている部分を残して除去される。これは、レジストマスク106aがアッシング処理により縮小し、導電層108aの一部が露出されるためである。従って、レジストマスク109からはみ出した導電層108aの一部も同時にエッチングされる。これにより、導電層108aと導電層107aとは、それぞれの層が有する面積が大きく異なってくる。つまり、導電層107aが有する面積は、導電層108aが有する面積よりも大きい。または、導電層108aと導電層107aとは、導電層108aと導電層107aとが重なった領域と、導電層108aと導電層107aとが重なっていない領域とを有する。

20

【0058】

遮光性を有する導電層を除去する際に、透光性を有する導電層も一部(例えば、遮光性を有する導電層と接していた表面部分など)が除去される場合がある。透光性を有する導電層が、どの程度除去されるのかは、透光性を有する導電層と遮光性を有する導電層とのエッチングの選択比によって決まる。そのため、例えば、導電層110aで覆われている領域の導電層107aの膜厚は、導電層110aで覆われていない領域の導電層107aの膜厚よりも、厚くなる場合が多い。

30

【0059】

透光性を有する導電層を残し、遮光性を有する導電層のみをウェットエッチングで除去する場合には、透光性を有する導電層と遮光性を有する導電層とで選択比の高いエッチング溶液を使用する。遮光性を有する導電層として、1層目をモリブデン(Mo)、2層目をアルミニウム(Al)、3層目をモリブデン(Mo)の積層、若しくは、1層目をモリブデン(Mo)、2層目にネオジム(Nd)を微量に含むアルミニウム(Al)、3層目をモリブデン(Mo)の積層などを用いる場合には、例えばリン酸、硝酸、酢酸及び水から成る混酸によって行うこともできる。この混酸を用いることにより、均一に良好な順テーパ形状を与えることもできる。このようにウェットエッチングは、テーパ形状による被覆性向上に加え、エッチング液によるエッチング、純水によるリンス、乾燥という簡単な工程でありながらもスループットが高いので、上記遮光性を有する導電層のエッチングに用いることが適している。

40

【0060】

次に、図4(A)及び図5(A)に示すように、レジストマスク109を除去する。

【0061】

導電層110aおよび導電層107aは、主に、その一部の領域(主に導電層110aの領域)が、ゲート配線、またはゲート配線の一部として機能し、別の一部の領域(主に導電層107aのみがある領域)が、トランジスタのゲート電極、またはゲート電極の一部として機能することが可能である。より好ましくは、導電層110aと導電層107aとが重なっている領域では、導電率の高い導電層110aを有している場合があるので、ゲ

50

ート配線またはゲート配線の一部として機能することが望ましい。または、より好ましくは、導電層 110a が配置されていない領域における導電層 107a は、光を透過させることができる場合があるので、トランジスタのゲート電極、またはゲート電極の一部として機能することが望ましい。

【0062】

したがって、導電層 110a および導電層 107a においては、ゲート電極としての機能を有する配線が、ゲート配線として機能する配線（または、ゲート配線として機能する配線のうちの少なくとも一つの層）と、接続されている、と考えることもできる。あるいは、導電層 110a および導電層 107a においては、ゲート配線が有する少なくとも一つの層が、ゲート配線が有する別の層よりも、面積が大きい状態で形成され、面積が大きくなっている領域の一部は、ゲート電極として機能する、と考えることができる。または、導電層 110a および導電層 107a においては、導電層 107a が、導電層 110a よりも、面積が大きい状態で形成され、面積が大きくなっている領域の一部は、ゲート電極として機能する、と考えることができる。すなわち、ゲート配線の一部が、ゲート電極またはゲート電極の一部として機能する、と考えることができる。または、ゲート電極またはゲート電極の一部として主に機能する導電層である導電層 107a の上に、ゲート配線またはゲート配線の一部として主に機能する導電層である導電層 110a が設けられている、ということもできる。

10

【0063】

同様に、遮光性を有する導電層および導電層 107b は、主に、その一部の領域（主に導電層 110b の領域）が、容量配線、または容量配線の一部として機能し、別の一部の領域（主に導電層 107b のみがある領域）が、容量素子の電極、または容量素子の電極の一部として機能することが可能である。より好ましくは、遮光性を有する導電層と導電層 107b とが重なっている領域では、導電率の高い遮光性を有する導電層を有している場合があるので、容量配線または容量配線の一部として機能することが望ましい。または、より好ましくは、遮光性を有する導電層が配置されていない領域における導電層 107b は、光を透過させることができる場合があるので、容量素子の電極、または容量素子の電極の一部として機能することが望ましい。

20

【0064】

したがって、遮光性を有する導電層および導電層 107b においては、容量素子の電極としての機能を有する配線が、容量素子として機能する配線（または、容量配線として機能する配線のうちの少なくとも一つの層）と、接続されている、と考えることもできる。あるいは、遮光性を有する導電層および導電層 107b においては、容量配線が有する少なくとも一つの層が、容量配線が有する別の層よりも、面積が大きい状態で形成され、面積が大きくなっている領域の一部は、容量素子の電極として機能する、と考えることができる。または、遮光性を有する導電層および導電層 107b においては、導電層 107b が、遮光性を有する導電層よりも、面積が大きい状態で形成され、面積が大きくなっている領域の一部は、容量素子の電極として機能する、と考えることができる。すなわち、容量配線の一部が、容量素子の電極または容量素子の電極の一部として機能する、と考えることができる。または、容量素子の電極または容量素子の電極の一部として主に機能する導電層である導電層 107b の上に、容量配線または容量配線の一部として主に機能する導電層である導電層 110b が設けられている、ということもできる。

30

40

【0065】

次に、図 4 (B) 及び図 5 (B) に示すように、透光性を有する導電層及び遮光性を有する導電層を覆い、ゲート絶縁膜として機能する絶縁膜 111 を成膜する。その後、絶縁膜 111 の上に、半導体膜 112 を成膜する。

【0066】

絶縁膜 111 は、単層構造で形成しても良いし、複数の膜を積層構造にしてもよい。複数の膜を積層構造にする場合には、全ての膜において光透過率が十分に高いことが望ましい。同様に、半導体膜 112 は、単層構造で形成しても良いし、複数の膜を積層構造にして

50

もよい。複数の膜を積層構造にする場合には、全ての膜において光透過率が十分に高いことが望ましい。

【0067】

透光性を有する導電層及び遮光性を有する導電層を覆う絶縁膜111は、膜厚50～500nm程度形成する。絶縁膜111は、スパッタリング法やプラズマCVD法等の各種CVD法により、珪素の酸化物または珪素の窒化物を含む膜を、単層または積層して形成する。具体的には、酸化珪素を含む膜(SiO_x)、酸化窒化珪素を含む膜(SiO_xN_y)、窒化酸化珪素を含む膜(SiN_xO_y)を、単層構造として形成するか、当該これらの膜を適宜積層して形成する。

【0068】

透光性を有する導電層及び遮光性を有する導電層に酸素、窒素、または酸素及び窒素を含む雰囲気中で、高密度プラズマ処理を行うことにより、透光性を有する導電層及び遮光性を有する導電層の表面を酸化または窒化して、絶縁膜を形成してもよい。高密度プラズマ処理により形成された絶縁膜は、膜厚や膜質などの均一性に優れ、且つ緻密な膜を形成することができる。酸素を含む雰囲気としては、酸素(O_2)、二酸化窒素(NO_2)、もしくは一酸化二窒素(N_2O)と、希ガスとの混合ガス、または、酸素(O_2)、二酸化窒素(NO_2)もしくは一酸化二窒素(N_2O)と、希ガスと、水素(H_2)との混合ガスを用いることができる。また、窒素を含む雰囲気としては、窒素(N_2)もしくはアンモニア(NH_3)と、希ガスとの混合ガス、または、窒素(N_2)もしくはアンモニア(NH_3)と、希ガスと、水素(H_2)との混合ガスを用いることができる。高密度プラズマにより生成された酸素ラジカル(OHラジカルを含む場合もある)や窒素ラジカル(NHラジカルを含む場合もある)によって、透光性を有する導電層及び遮光性を有する導電層の表面を酸化又は窒化することができる。

【0069】

高密度プラズマ処理を行って絶縁膜111を形成する場合、1～20nm、代表的には5～10nmの絶縁膜が透光性を有する導電層及び遮光性を有する導電層を覆うように形成される。この場合の反応は固相反応であるため、当該絶縁膜111と透光性を有する導電層及び遮光性を有する導電層との界面準位密度をきわめて低くすることができる。また、透光性を有する導電層及び遮光性を有する導電層を直接酸化または窒化するため、形成される絶縁膜111の厚さを、均一にすることができる。すなわち、ここで示す高密度プラズマ処理で電極の表面を固相酸化することにより、均一性が良く、界面準位密度が低い絶縁膜を形成することができる。ここでは、タンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、クロム(Cr)、ニオブ(Nb)等から選択された元素またはこれらの元素を主成分とする合金材料若しくは化合物材料の酸化物が絶縁膜111として機能する。

【0070】

絶縁膜111は、高密度プラズマ処理によって形成される絶縁膜のみを用いてもよいし、それに加えてプラズマや熱反応を利用したCVD法により酸化珪素、酸素を含む窒化珪素、窒素を含む酸化珪素などの絶縁膜を堆積し、少なくとも一つ積層させても良い。いずれにしても、高密度プラズマで形成した絶縁膜がゲート絶縁膜の一部又は全部であるトランジスタは、特性のばらつきを小さくすることができる。

【0071】

また、絶縁膜111は、酸化物半導体膜との整合性の良好なアルミナ(Al_2O_3)、窒化アルミニウム(AlN)、酸化チタン(TiO_2)、ジルコニア(ZrO_2)、酸化リチウム(Li_2O)、酸化カリウム(K_2O)酸化ナトリウム(Na_2O)、酸化インジウム(In_2O_3)、酸化イットリウム(Y_2O_3)、ジルコン酸カルシウム(CaZrO_3)又はこれらのうち少なくとも2つを含む材料を用いてもよく、単層又は2層以上積層させて形成してもよい。

【0072】

絶縁膜111は、透光性を有する材料または光透過率が高い材料を有していることが望ま

10

20

30

40

50

しいが、導電層107a、107b、又は半導体膜112も透光性を有する材料または光透過率が高い材料を有していることが望ましい。したがって、両者の光透過率を比較すると、絶縁膜111のほうが、導電層107a、導電層107b、または、半導体膜112よりも、光透過率が高いまたは同程度であることが望ましい。なぜなら、絶縁膜111は、大面積で形成する場合があるため、光利用効率を向上させるためには、光透過率が高いことが望ましいからである。

【0073】

絶縁膜111は、絶縁体として機能することが望ましいため、絶縁体として適した抵抗率を有していることが望ましい。一方、導電層107a、107bは、導体として機能させることが望ましく、半導体膜112は、半導体として機能させることが望ましい。そのため、絶縁膜111の抵抗率は、導電層107a、107b、導電層110a、110b、または、半導体膜112の抵抗率よりも高いことが望ましい。絶縁膜111の抵抗率が高い場合は、導体同士を電氣的に絶縁させることができるため、漏れ電流などを低減することができ、回路をよりよく動作させることが可能となるため、好適である。

【0074】

次に、絶縁膜111上に半導体膜112を形成する。透光性を有する材料または光透過率が高い材料を有して形成されることが望ましい。半導体膜112は、酸化物半導体を用いて形成することができる。酸化物半導体として、1族元素（例えば、リチウム(Li)、ナトリウム(Na)、カリウム(K)、ルビジウム(Rb)、セシウム(Cs)）、13族元素（例えば、ボロン(B)、ガリウム(Ga)、インジウム(In)、タリウム(Tl)）、14族元素（例えば、炭素(C)、シリコン(Si)、ゲルマニウム(Ge)、スズ(Sn)、鉛(Pb)）、15族元素（例えば、窒素(N)、リン(P)、ヒ素(As)、アンチモン(Sb)、ビスマス(Bi)）又は17族元素（例えば、フッ素(F)、塩素(Cl)、臭素(Br)、ヨウ素(I)）等の不純物元素のうち一種、又は複数種が添加された酸化亜鉛(ZnO)の非晶質(アモルファス)状態、多結晶状態又は非晶質状態と多結晶状態が混在する微結晶(マイクロクリスタルとも呼ばれる。)状態のもの、又は何も不純物元素が添加されていないものを用いることができる。また、 $\text{InGaO}_3(\text{ZnO})_5$ 、酸化マグネシウム亜鉛($\text{Mg}_x\text{Zn}_{1-x}\text{O}$)又は酸化カドミウム亜鉛($\text{Cd}_x\text{Zn}_{1-x}\text{O}$)、酸化カドミウム(CdO)、In-Ga-Zn-O系のアモルファス酸化物半導体(a-IGZO)のうちいずれかを用いることができる。半導体膜112は25~200nm(好ましくは30~150nm)の厚さで0.4Paの圧力のもと、 $\text{Ar}:\text{O}_2=50:5\text{ sccm}$ の流量となる条件でスパッタリング法により成膜し、その後、0.05%に希釈したフッ酸を用いてエッチングにより所望の形状に形成する。半導体膜112は、非晶質珪素膜を用いた半導体膜と比べて、酸化のおそれがなく高真空にせずとも成膜できるため、プロセスとして安価である。なお、酸化亜鉛を有する酸化物半導体膜はプラズマに強いいため、プラズマCVD(PCVD又はPECVDともいう)法を用いて成膜してもよい。プラズマCVD法はCVD法の中でも特に装置が簡単であり、生産性もよい。

【0075】

また、上記酸化物半導体には、窒素が添加されていても良い。窒素を添加することにより、酸化物半導体がn型の半導体の性質を示す場合、窒素がアクセプタ不純物として働く。このため、窒素が添加された酸化物半導体膜を用いて作製されたトランジスタのしきい値電圧を制御することができる。酸化物半導体にZnOを用いる場合、窒素を添加(ドーピング)しておくともよい。ZnOは本来n型の半導体の性質を示す。窒素を添加することで窒素がZnOに対してアクセプタ不純物として働くため、結果としてしきい値電圧を制御することができる。酸化物半導体膜は特に何をせずともn型を示す場合、チャネルが形成される酸化物半導体膜の部分に、p型の導電性を付与する不純物を添加し、極力I型(真性半導体)に近づくようにその導電性を制御しておいてもよい。

【0076】

半導体膜112に対して熱処理を行ってもよい。半導体膜112に対して熱処理を行うこ

10

20

30

40

50

とにより、半導体膜112の結晶性を高めることができる。半導体膜112の結晶化は、少なくともトランジスタのチャンネル形成領域において行われていればよい。トランジスタのチャンネル形成領域において結晶性を高めることにより、トランジスタの特性を向上させることができる。

【0077】

ここでの熱処理には、RTA (Rapid Thermal Anneal) 装置、ハロゲンランプ若しくはランプで加熱するLRTA (Lamp Rapid Thermal Anneal) 装置を用いることができる。LRTA装置では、赤外光領域、可視光領域、紫外光領域等の波長の光を用いることができる。例えば、LRTA装置を用いる場合、250~570 (好ましくは300~400、より好ましくは300~350) で1分~1時間、好ましくは10分~30分行うとよい。LRTAは、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプから選ばれた一種または複数種からの輻射により行う。

10

【0078】

また、LRTAの代わりにレーザー光を照射して加熱処理を行ってもよく、例えば、レーザー光として赤外光レーザー、可視光レーザー、紫外光レーザー等を用いることができる。また、LRTA及びレーザー光照射を組み合わせると選択的に酸化半導体膜の結晶性を改善してもよい。レーザー照射を用いる場合、連続発振型のレーザービーム(CWレーザービーム)やパルス発振型のレーザービーム(パルスレーザービーム)を用いることができる。ここで用いることができるレーザービームは、Arレーザー、Krレーザー、エキシマレーザーなどの気体レーザー、単結晶のYAG、YVO₄、フォルステライト(Mg₂SiO₄)、YAlO₃、GdVO₄、若しくは多結晶(セラミック)のYAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄に、ドープメントとしてNd、Yb、Cr、Ti、Ho、Er、Tm、Taのうち1種または複数種添加されているものを媒質とするレーザー、ガラスレーザー、ルビーレーザー、アレキサンドライトレーザー、Ti:サファイアレーザー、銅蒸気レーザーまたは金蒸気レーザーのうち一種または複数種から発振されるものを用いることができる。このようなレーザービームの基本波、及びこれらの基本波の第2高調波から第4高調波のレーザービームを照射することで、結晶性を良好にすることができる。なお、レーザー光は酸化半導体膜のバンドギャップよりもエネルギーの大きいものを用いる方が好ましい。例えば、KrF、ArF、XeCl、又はXeFのエキシマレーザー発振器から射出されるレーザー光を用いてもよい。

20

30

【0079】

半導体膜112は、透光性を有する材料または光透過率が高い材料を有していることが望ましいが、導電層107a、107bも透光性を有する材料または光透過率が高い材料を有していることが望ましい。したがって、両者の光透過率を比較すると、半導体膜112よりも、導電層107a、107bのほうが、光透過率が高いまたは同程度であることが望ましい。なぜなら、導電層107a、107bは、大きな面積で形成する場合があるため、光利用効率を向上させるためには、光透過率が高いことが望ましいからである。

【0080】

半導体膜112は、透光性を有する材料または光透過率が高い材料を有していることが望ましいが、これに限定されない。光透過率が小さくても、光を透過することが可能な材料を有していても良い。例えば、シリコン(Si)、ゲルマニウム(Ge)を有して形成することも可能である。さらに、結晶状態は、単結晶(モノクリスタル)状態、多結晶(ポリクリスタル)、非晶質(アモルファス)、微結晶(マイクロクリスタル、ナノクリスタル、セミアモルファス)状態などから選ばれた少なくとも一つの結晶状態を有していることが望ましい。非晶質の場合、低い製造温度で形成でき、または、大型な半導体装置または表示装置を形成することができ、または、ガラスよりも融点の低い基板を用いて形成することができる、などの利点を有しており、好適である。

40

【0081】

半導体膜112は、半導体として機能することが望ましいため、半導体として適した抵抗

50

率を有していることが望ましい。一方、導電層107a、107bは、導体として機能させることが望ましい。そのため、半導体膜112の抵抗率は、導電層107a、107bの抵抗率よりも高いことが望ましい。

【0082】

次に、図4(C)、図5(C)に示すように、半導体膜112上にフォトリソグラフィ法を用いてレジストマスクを作製し(図示せず)、レジストマスクを用いてエッチングを行い、所望の形状に加工された半導体層113(島状半導体層ともいう)を形成する。エッチングには、0.05%に希釈したフッ酸、塩酸等を用いることができる。

【0083】

半導体層113は、トランジスタの半導体層(活性層)またはトランジスタの半導体層(活性層)の一部として機能させることが可能である。または、半導体層113は、MOS容量またはMOS容量の一部として機能させることが可能である。または、半導体層113は、配線と配線との交差部における寄生容量を小さくするための膜として機能させることが可能である。なお、図示しないが、半導体層113上にソース領域及びドレイン領域を形成する、一導電型を付与する不純物元素を含む半導体層を形成してもよい。

10

【0084】

次に、図4(D)、図5(D)に示すように、半導体層113及び絶縁膜111を覆うように、導電膜114と導電膜115をスパッタリング法により積層形成する。この工程は連続的に行われ、マルチチャンバーを用いて連続スパッタリングを行うことも可能である。連続的に、導電膜114と導電膜115とを成膜することにより、スループットが向上し、不純物やゴミの混入を抑制することができる。

20

【0085】

導電膜114の光透過率は、十分に高いことが望ましい。また、導電膜114の光透過率は、導電膜115の光透過率よりも高いことが望ましい。

【0086】

導電膜114は、インジウム錫酸化物(ITO)、インジウム錫酸化物と酸化珪素を含むITSO、有機インジウム、有機スズ、酸化亜鉛、窒化チタン等を用いることができる。また、酸化亜鉛(ZnO)を含むインジウム亜鉛酸化物(IZO(indium zinc oxide))、酸化亜鉛(ZnO)、ZnOにガリウム(Ga)をドーブしたもの、酸化スズ(SnO₂)、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物なども用いてもよい。これらの材料をスパッタリング法により、単層構造又は積層構造で形成することができる。ただし、積層構造とする場合には、複数の膜の全ての光透過率が十分に高いことが望ましい。

30

【0087】

導電膜114は、導電膜102を形成した材料と概ね同じ材料を有して構成されることが望ましい。概ね同じ材料とは、主成分の元素が同じ材料のことであり、不純物レベルでは、含まれる元素の種類や濃度などが異なっている場合がある。このように、概ね同じ材料を用いることにより、スパッタや蒸着などで透光性を有する導電膜を形成する場合、材料を共有できるというメリットがある。材料を共有できると、同じ製造装置を用いることができ、製造工程をスムーズに流すことができ、スループットを向上させることが可能となり、低コスト化を実現することが可能となる。

40

【0088】

導電膜115の抵抗率は十分に低く、導電率は十分に高いことが望ましい。また、導電膜114の抵抗率は、導電膜115の抵抗率よりも高いことが望ましい。ただし、導電膜114は、導電層として機能するため、導電膜114の抵抗率は、絶縁層の抵抗率よりも低いことが望ましい。

【0089】

導電膜115は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて

50

、スパッタリング法又は真空蒸着法により、単層構造又は積層構造で形成することができる。また、導電膜 115 が積層構造で形成する場合には、複数の膜に透光性を有する導電膜が含まれていても良い。

【0090】

また、導電膜 115 は、導電膜 103 を形成した材料とは、異なる材料を有して構成されることが望ましい。または、導電膜 115 は、透光性を有する導電膜とは異なる積層構造を有して構成されることが望ましい。なぜなら、製造工程において、加えられる温度が導電膜 115 と導電膜 103 とでは異なる場合が多いからである。通常、導電膜 103 の方が、高温な状態になることが多い。したがって、導電膜 103 の方が融点の高い材料または積層構造を用いることが望ましい。または、導電膜 103 の方が、ヒロックがおきにくい材料又は積層構造を用いることが望ましい。または、導電膜 115 は、映像信号が供給される信号線を構成する必要があるため、導電膜 103 よりも配線抵抗が小さい材料又は積層構造を用いることが望ましい。

10

【0091】

導電膜 114 の上に、導電膜 115 を形成した場合、両者の膜が反応を起こしてしまう場合がある。例えば、導電膜 114 の上側の面（導電膜 115 と接する面）がITOの場合において、導電膜 115 の下側の面（導電膜 114 と接する面）がアルミニウムの場合、化学反応が起きてしまう。したがって、それを避けるために、導電膜 115 の下側の面（導電膜 114 と接する面）には、高融点材料を用いることが望ましい。例えば、高融点材料の例としては、モリブデン（Mo）、チタン（Ti）、タングステン（W）、ネオジム（Nd）などがあげられる。そして、それらの膜の上に、導電率の高い材料を用いて、導電膜 115 を多層膜とすることは、好適である。導電率の高い材料としては、アルミニウム（Al）、銅（Cu）、銀（Ag）などがあげられる。これらの材料は、透光性及び反射性を有している。

20

【0092】

次に、図6（A）及び図7（A）に示すように、導電膜 115 上にレジストマスク 118a～118c を形成する。レジストマスク 118a～118c は、多階調マスクを用いることにより、厚さの異なる領域を有するレジストマスクである。

【0093】

図6（A）及び図7（A）に示すように、ハーフトーンマスクは、光を透過する基板 116 上に半透過層 117b～117d 及び遮光層 117a で構成されている。従って、導電膜 115 上には、後に保持容量部の上部電極、ソース電極又はドレイン電極となる箇所には薄いレジストマスク、後にソース配線となる箇所には厚いレジストマスクが形成される。

30

【0094】

図6（B）及び図7（B）に示すように、レジストマスク 118a～118c を用いて導電膜 114 及び導電膜 115 にエッチングを行う。エッチングを行うことにより、導電層 119a、導電層 120a、導電層 119b、導電層 120b、導電層 119c、導電層 120c を形成することができる。

【0095】

ここで、半導体層 113 に対して、希釈したフッ酸を用いてエッチングを行うことにより、チャンネルの一部をエッチングすることができる。

40

【0096】

次に、図6（C）及び図7（C）に示すように、レジストマスク 118a～118c に対して、酸素プラズマによるアッシングを行う。レジストマスク 118a～118c に対して酸素プラズマによるアッシングを行うことにより、レジストマスク 118b、118c は除去され、その下の導電層 120a、120c が露出する。また、レジストマスク 118a は縮小し、レジストマスク 121 として残存する。このように多階調マスクで形成したレジストマスクを用いることで、追加のレジストマスクを用いることなく、工程を簡略化することができる。

50

【0097】

次に、図8(A)及び図9(A)に示すように、レジストマスク121を用いて、遮光性を有する導電層に対してエッチングする。その結果、導電層120aの一部と120cは除去され、導電層119bと119cが露出する。また、導電層119aと120aは、レジストマスク121が形成されている部分を残して除去される。これは、レジストマスク118aがアッシング処理により縮小し、導電層120aが露出されるためである。従って、レジストマスク121からはみ出した遮光性を有する導電層も同時にエッチングされる。これにより、導電層122と導電層119aとは、それぞれの層が有する面積が大きく異なってくる。つまり、導電層119aが有する面積は、導電層122が有する面積よりも大きい。または、導電層122と導電層119aとは、導電層122と導電層119aとが重なった領域と、導電層122と導電層119aとが重なっていない領域とを有する。

10

【0098】

遮光性を有する導電層を除去する際に、透光性を有する導電層も一部(例えば、遮光性を有する導電層と接していた表面部分など)が除去される場合がある。透光性を有する導電層が、どの程度除去されるのかは、透光性を有する導電層と遮光性を有する導電層とのエッチングの選択比によって決まる。そのため、例えば、導電層122で覆われている領域の導電層119aの膜厚は、導電層122で覆われていない領域の導電層119aの膜厚よりも、厚くなる場合が多い。

【0099】

なお、導電層122および導電層119aは、主に、その一部の領域(主に導電層122の領域)が、ソース配線、またはソース配線の一部として機能し、別の一部の領域(主に導電層119aのみがある領域)が、トランジスタのソース電極、またはソース電極の一部として機能することが可能である。より好ましくは、導電層122と導電層119aとが重なっている領域では、導電率の高い導電層122を有している場合があるので、ソース配線またはソース配線の一部として機能することが望ましい。または、より好ましくは、導電層122が配置されていない領域における導電層119aは、光を透過させることができる場合があるので、トランジスタのソース電極、またはソース電極の一部として機能することが望ましい。

20

【0100】

したがって、導電層122および導電層119aにおいては、ソース電極としての機能を有する配線が、ソース配線として機能する配線(または、ソース配線として機能する配線のうちの少なくとも一つの層)と、接続されている、と考えることもできる。あるいは、導電層122および導電層119aにおいては、ソース配線が有する少なくとも一つの層が、ソース配線が有する別の層よりも、面積が大きい状態で形成され、面積が大きくなっている領域の一部は、ソース電極として機能する、と考えることができる。または、導電層122および導電層119aにおいては、導電層119aが、導電層122よりも、面積が大きい状態で形成され、面積が大きくなっている領域の一部は、ソース電極として機能する、と考えることができる。すなわち、ソース配線の一部が、ソース電極またはソース電極の一部として機能する、と考えることができる。または、ソース電極またはソース電極の一部として主に機能する導電層である導電層119aの上に、ソース配線またはソース配線の一部として主に機能する導電層である導電層122が設けられている、ということもできる。

30

40

【0101】

ここで、ソース電極と述べたが、ソースとドレインとは、電圧の大小、または、トランジスタの極性などによって入れ替わるため、ソースは、ドレインであるとすることも可能である。

【0102】

また、導電層110a及び導電層107aにおいて説明したように、遮光性を有する導電層および導電層119cは、主に、その一部の領域(主に遮光性を有する導電層の領域)

50

が、容量配線、または容量配線の一部として機能し、別の一部の領域（主に導電層 1 1 9 c のみがある領域）が、容量素子の電極、または容量素子の電極の一部として機能することが可能である。より好ましくは、遮光性を有する導電層と導電層 1 1 9 c とが重なっている領域では、導電率の高い遮光性を有する導電層を有している場合があるので、容量配線または容量配線の一部として機能することが望ましい。または、より好ましくは、遮光性を有する導電層が配置されていない領域における導電層 1 1 9 c は、光を透過させることができる場合があるので、容量素子の電極、または容量素子の電極の一部として機能することが望ましい。

【 0 1 0 3 】

したがって、遮光性を有する導電層および導電層 1 1 9 c においては、容量素子の電極としての機能を有する配線が、容量素子として機能する配線（または、容量配線として機能する配線のうちの少なくとも一つの層）と、接続されている、と考えることもできる。あるいは、遮光性を有する導電層および導電層 1 1 9 c においては、容量配線が有する少なくとも一つの層が、容量配線が有する別の層よりも、面積が大きい状態で形成され、面積が大きくなっている領域の一部は、容量素子の電極として機能する、と考えることができる。または、遮光性を有する導電層および導電層 1 1 9 c においては、導電層 1 1 9 c が、遮光性を有する導電層よりも、面積が大きい状態で形成され、面積が大きくなっている領域の一部は、容量素子の電極として機能する、と考えることができる。すなわち、容量配線の一部が、容量素子の電極または容量素子の電極の一部として機能する、と考えることができる。または、容量素子の電極または容量素子の電極の一部として主に機能する導電層である導電層 1 1 0 b の上に、容量配線または容量配線の一部として主に機能する導電層である導電層 1 1 9 c が設けられている、ということもできる。

【 0 1 0 4 】

次に、図 8 (B) 及び図 9 (B) に示すように、レジストマスク 1 2 1 を除去する。以上により、トランジスタ 1 3 0、容量素子 1 3 1 を作製することができ、トランジスタ 1 3 0、容量素子 1 3 1 を、透光性を有する素子とすることができる。

【 0 1 0 5 】

図 9 (B) においては、ソース電極又はドレイン電極の形成されている方向に対して、90°回転した向きでの断面図であるため、ソース電極又はドレイン電極が図示されていない。

【 0 1 0 6 】

次に、図 8 (C) 及び図 9 (C) に示すように、絶縁膜 1 2 3 を形成する。絶縁膜 1 2 3 は、単層構造又は積層構造で形成することができる。積層構造で形成する場合には、それぞれの膜の光透過率が十分に高いことが望ましい。絶縁膜 1 2 3 は、不純物などからトランジスタを保護する絶縁膜として機能する。また、絶縁膜 1 2 3 は、トランジスタ、容量素子、又は配線などによる凹凸を緩和し、トランジスタ、容量素子、又は配線などが形成された表面を平坦にする絶縁膜として機能することが可能である。つまり、絶縁膜 1 2 3 は、平坦化膜として機能することが可能である。

【 0 1 0 7 】

特に、トランジスタ 1 3 0、容量素子 1 3 1 を、透光性を有する素子として形成することができるため、それらが配置されている領域も開口領域として利用できるようにするため、トランジスタ 1 3 0、容量素子 1 3 1 又は配線などによる凹凸を緩和して、これらの素子が形成された上部を平坦にすることは有益である。

【 0 1 0 8 】

絶縁膜 1 2 3 は、窒化珪素を有する膜で形成されることが望ましい。窒化珪素膜は、不純物をブロッキングする効果が高いため好適である。または、絶縁膜 1 2 3 は、有機材料を有する膜で形成されることが望ましい。有機材料の例として、アクリル、ポリイミド、ポリアミドなどが好適である。これらの有機材料は、凹凸を平坦にする機能が高いため好適である。したがって、絶縁膜 1 2 3 を窒化珪素膜と有機材料の膜とで積層構造とする場合には、下側に窒化珪素膜を配置し、上側に有機材料の膜を配置することが好適である。

10

20

30

40

50

【0109】

なお、絶縁膜123は、カラーフィルターとしての機能を有することが可能である。基板101上にカラーフィルターを設けることにより、対向基板にカラーフィルターを設ける必要がなくなり、2つの基板の位置を調整するためのマージンが必要なくなるため、パネルの製造を容易にすることができる。

【0110】

次に、絶縁膜123、又は絶縁膜123及び絶縁膜111の一部を除去してコンタクトホールを形成する。

【0111】

次に、図8(D)及び図9(D)に示すように、絶縁膜123及びコンタクトホール上に導電膜を形成し、該導電膜の一部をエッチングすることにより、124a、124bを形成する。導電膜は、単層構造又は積層構造で形成することができる。積層構造とする場合には、それぞれの膜の光透過率が十分に高いことが好ましい。

10

【0112】

導電膜124a、124bは、画素電極として機能させることができる。又は、導電膜124a、124bは、容量素子の電極として機能させることができる。そのため、導電膜124a、124bは、透光性を有する材料または光透過率の高い材料を有して構成されることが望ましい。

【0113】

導電膜124a、124bは、コンタクトホールを介して、ソース配線、ソース電極、ゲート配線、ゲート電極、画素電極、容量配線、容量素子の電極などを互いに接続することが可能となる。したがって、導電膜124a、124bは、導体と導体とを接続するための配線として機能させることができる。

20

【0114】

導電膜124a、124bと、導電膜102とは、概ね同じ材料を有して構成されることが望ましい。あるいは、導電膜124a、124b、導電膜114とは、概ね同じ材料を有して構成されることが望ましい。このように、概ね同じ材料で形成することにより、スパッタや蒸着などで透光性を有する導電膜を形成する場合、材料を共有できるというメリットがある。材料を共有できると、同じ製造装置を用いることができ、製造工程をスムーズに流すことができ、スループットを向上させることが可能となり、低コスト化を実現することが可能となる。

30

【0115】

本実施の形態では、チャンネルエッチ型のトランジスタの作製方法を示したが、本発明の一態様はこれに限られず、チャンネル保護型のトランジスタを作製することもできる。チャンネル保護型のトランジスタの断面図の一例を図19に示す。チャンネル保護型のトランジスタを作製する場合には、図4(A)及び図5(A)までは、チャンネルエッチ型と同様に作製することができる。次に、図4(B)及び図5(B)において、半導体膜112を形成した後に、保護膜132を形成する。保護膜132は、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素などを適宜用いることができる。次に、保護膜132上にレジストマスクを形成し、エッチングを行うことにより、保護膜を所望の形状に加工してチャンネル保護層を形成することができる。その後、図4(C)及び図5(C)以降は、チャンネルの一部を除去する工程を除いて、チャンネルエッチ型の作製方法と同様に行えばよい。

40

【0116】

以上により、本発明の一態様を適用することにより、透光性を有するトランジスタ又は透光性を有する容量素子を形成することができる。そのため、画素内にトランジスタや容量素子を配置する場合であっても、開口率を向上させることができる。さらに、トランジスタと素子(例えば、別のトランジスタ)とを接続する配線、または容量素子と素子(例えば、別の容量素子)とを接続する配線は、抵抗率が低く導電率が高い材料を用いて形成することができるため、信号の波形なまりを低減し、配線抵抗による電圧降下を低減することができる。

50

【0117】

次に、図1と異なる素子基板の他の一例について図10を用いて説明する。図10(A)は、本実施の形態に係る半導体装置の上面図であり、図10(B)は、F-Gの断面図である。図1と異なる点は、保持容量部の下部電極の面積を大きくし、保持容量部の上部電極を画素電極124としている点にある。保持容量部の大きさは、画素ピッチの7割以上、又は8割以上とすることが好ましい。以下、保持容量部及び保持容量配線以外の構成は、図1で示した構成と同様であるため、詳細な説明は省略する。

【0118】

このような構成とすることにより、ソース配線及びソース電極又はドレイン電極を形成する際に、保持容量部の上部電極を形成する必要がなくなるため、透過率を高めることができる。また、透過率の高い保持容量部を大きく形成することができる。保持容量部を大きくすることによって、トランジスタがオフになったときでも、画素電極の電位が保持されやすくなる。また、フィードスルー電位を小さくすることができる。また、保持容量部を大きく形成した場合であっても、開口率を高めることができ消費電力を低減することができる。また、絶縁膜を2層としているため、絶縁膜に形成されるピンホール等による層間ショートを防止することができる。また、容量配線の凹凸を低減することができ、液晶の配向乱れを抑制することができる。

10

【0119】

次に、図1と異なる素子基板の他の一例について図11を用いて説明する。図11(A)は、本実施の形態に係る半導体装置の上面図であり、図11(B)は、H-Iの断面図である。図1と異なる点は、保持容量部の下部電極を大きくし、容量配線を透光性を有する導電層と遮光性を有する導電層との順で積層し、保持容量部の上部電極を大きくしている点にある。保持容量部の大きさは、画素ピッチの7割以上、又は8割以上とすることが好ましい。以下、保持容量部以外の構成は、図1で示した構成と同様であるため、詳細な説明は省略する。

20

【0120】

このような構成とすることにより、容量配線を抵抗率が低く導電率が高い材料を用いて形成することができるため、信号の波形なまりを低減し、配線抵抗による電圧降下を低減することができる。また、画素電極のコンタクトホールによる凹凸で、液晶の配向乱れがあったとしても、容量配線の遮光性を有する導電層により、光漏れを防止することができる。また、保持容量を大きくすることによって、トランジスタがオフになったときでも、画素電極の電位が保持されやすくなる。また、フィードスルー電位を小さくすることができる。また、保持容量を大きく形成した場合であっても、開口率を高めることができ消費電力を低減することができる。

30

【0121】

次に、図1と異なる素子基板の他の一例について図12を用いて説明する。図12(A)は、本実施の形態に係る半導体装置の上面図であり、図12(B)は、J-Kの断面図である。図1と異なる点は、保持容量部の下部電極として機能する透光性を有する導電層を大きくし、保持容量部の上部電極として機能する透光性を有する導電層を大きくしている点にある。保持容量部の大きさは、画素ピッチの7割以上、又は8割以上とすることが好ましい。以下、保持容量部以外の構成は、図1で示した構成と同様であるため、詳細な説明は省略する。

40

【0122】

このような構成とすることにより、透過率の高い保持容量を大きく形成することができる。保持容量を大きくすることによって、トランジスタがオフになったときでも、画素電極の電位が保持されやすくなる。また、フィードスルー電位を小さくすることができる。また、保持容量を大きく形成した場合であっても、開口率を高めることができ、消費電力を低減することができる。

【0123】

次に、本実施の形態に係る表示装置の外観及び断面について、図14を用いて説明する。

50

図14は、第1の基板4001上に形成された半導体層を有する薄膜トランジスタ4010及び液晶素子4013を、第2の基板4006との間にシール材4005によって封止した、液晶表示装置の上面図であり、図14(B)は、図14(A)のA-A'における断面図相当する。

【0124】

第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、液晶4008と共に封止されている。また第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に多結晶半導体膜で形成された信号線駆動回路4003が実装されている。なお本実施の形態では、多結晶半導体膜を用いた薄膜トランジスタを有する信号線駆動回路を、第1の基板4001に貼り合わせる例について説明するが、単結晶半導体を用いたトランジスタで信号線駆動回路を形成し、貼り合わせるようにしても良い。図14では、信号線駆動回路4003に含まれる、多結晶半導体膜で形成された薄膜トランジスタ4009を例示する。

10

【0125】

また第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004は、薄膜トランジスタを複数有しており、図14(B)では、画素部4002に含まれる薄膜トランジスタ4010とを例示している。薄膜トランジスタ4010は半導体層を用いた薄膜トランジスタに相当する。画素部4002には、保持容量部が図示されていないが、図1、図10乃至図12に図示するような保持容量部を形成することもできる。

20

【0126】

上述したように、トランジスタのゲート電極と電氣的に接続されるゲート配線は、透光性を有する導電層と、遮光性を有する導電層との順で積層されており、トランジスタのソース電極又はドレイン電極と電氣的に接続されるソース配線は、透光性を有する導電層と遮光性を有する導電層との順で積層されている。つまり、トランジスタのゲート電極は、ゲート配線を構成する透光性を有する導電層の一部で形成されており、ソース電極又はドレイン電極は、ソース配線を構成する透光性を有する導電層と一部で構成されている。

30

【0127】

ゲート配線及びソース配線を、透光性を有する導電層と遮光性を有する導電層との順で積層することにより、配線抵抗を低減し、消費電力を低減することができる。また、ゲート配線及びソース配線は、遮光性を有する導電層を用いて構成されているため、画素間を遮光することができる。つまり、行方向に配置されたゲート配線と、列方向に配置されたソース配線とによって、ブラックマトリクスを用いることなく画素間の隙間を遮光することができる。

【0128】

このようにして、保持容量部を、透光性を有する導電層で構成することにより、開口率を向上させることができる。また、保持容量部を、透光性を有する導電層で構成することにより、保持容量部を大きくすることができるため、トランジスタがオフになったときでも、画素電極の電位が保持されやすくなる。

40

【0129】

また4013は液晶素子に相当し、液晶素子4013が有する画素電極4030は、薄膜トランジスタ4010と配線4040を介して電氣的に接続されている。そして液晶素子4013の対向電極4031は第2の基板4006上に形成されている。画素電極4030と対向電極4031と液晶4008とが重なっている部分が、液晶素子4013に相当する。

【0130】

なお、第1の基板4001、第2の基板4006としては、ガラス、金属(代表的にはステンレス)、セラミックス、プラスチックを用いることができる。プラスチックとしては

50

、FRP (Fiberglass - Reinforced Plastics) 板、PVF (ポリビニルフルオライド) フィルム、ポリエステルフィルム、またはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをPVFフィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

【0131】

また4035は球状のスペーサであり、画素電極4030と対向電極4031との間の距離(セルギャップ)を制御するために設けられている。なお絶縁膜を選択的にエッチングすることで得られるスペーサを用いても良い。

【0132】

また別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号及び電位は、引き回し配線4014、4015を介して、FPC4018から供給されている。

10

【0133】

本実施の形態では、接続端子4016が、液晶素子4013が有する画素電極4030と同じ導電膜から形成されている。また、引き回し配線4014、4015は、配線4041と同じ導電膜で形成されている。

【0134】

接続端子4016は、FPC4018が有する端子と、異方性導電膜4019を介して電気的に接続されている。

【0135】

なお、図示していないが、本実施の形態に示した液晶表示装置は配向膜、偏光板を有し、更にカラーフィルターや遮蔽膜を有しても良い。

20

【0136】

また、図14では、信号線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているが、本実施の形態はこの構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

【0137】

次に、半導体装置の一態様に相当する発光表示パネル(発光パネルともいう)の外観及び断面について、図18を用いて説明する。図18は、第1の基板4501上に形成された実施の形態1で示したIn-Ga-Zn-O系非単結晶膜を半導体層として含む信頼性の高い薄膜トランジスタ4509、4510及び発光素子4511を、第2の基板4506との間にシール材4505によって封止した、パネルの上面図であり、図18(B)は、図18(A)のH-Iにおける断面図に相当する。

30

【0138】

第1の基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bを囲むようにして、シール材4505が設けられている。また画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bの上に第2の基板4506が設けられている。よって画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、第1の基板4501とシール材4505と第2の基板4506とによって、充填材4507と共に密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム(貼り合わせフィルム、紫外線硬化樹脂フィルム等)やカバー材でパッケージング(封入)することが好ましい。

40

【0139】

また第1の基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、薄膜トランジスタを複数有しており、図18(B)では、画素部4502に含まれる薄膜トランジスタ4510と、信号線駆動回路4503aに含まれる薄膜トランジスタ4509とを例示している。

【0140】

50

薄膜トランジスタ4509、4510は、In-Ga-Zn-O系非単結晶膜を半導体層として含む信頼性の高い実施の形態1に示す薄膜トランジスタを適用することができる。本実施の形態において、薄膜トランジスタ4509、4510はnチャネル型薄膜トランジスタである。

【0141】

また4511は発光素子に相当し、発光素子4511が有する画素電極である第1の電極層4517は、薄膜トランジスタ4510のソース電極層またはドレイン電極層と電氣的に接続されている。なお発光素子4511の構成は、第1の電極層4517、電界発光層4512、第2の電極層4513の積層構造であるが、本実施の形態に示した構成に限定されない。発光素子4511から取り出す光の方向などに合わせて、発光素子4511の構成は適宜変えることができる。

10

【0142】

隔壁4520は、有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。特に感光性の材料を用い、第1の電極層4517上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

【0143】

電界発光層4512は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。

【0144】

発光素子4511に酸素、水素、二酸化炭素、又は水分等が侵入しないように、第2の電極層4513及び隔壁4520上に保護膜を形成してもよい。保護膜としては、窒化シリコン膜、窒化酸化シリコン膜、DLC膜等を形成することができる。

20

【0145】

また、信号線駆動回路4503a、4503b、走査線駆動回路4504a、4504b、または画素部4502に与えられる各種信号及び電位は、FPC4518a、4518bから供給されている。

【0146】

本実施の形態では、接続端子電極4515が、発光素子4511が有する第1の電極層4517と同じ導電膜から形成され、端子電極4516は、薄膜トランジスタ4509、4510が有するソース電極層及びドレイン電極層と同じ導電膜から形成されている。

30

【0147】

接続端子電極4515は、FPC4518aが有する端子と、異方性導電膜4519を介して電氣的に接続されている。

【0148】

発光素子4511からの光の取り出し方向に位置する基板には、第2の基板は透光性でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルムまたはアクリルフィルムのような透光性を有する材料を用いる。

【0149】

また、充填材4507としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ樹脂、シリコン樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることができる。本実施の形態は充填材として窒素を用いる。

40

【0150】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ $\lambda/4$ 板、 $\lambda/2$ 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

【0151】

信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは

50

、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜によって形成された駆動回路で実装されていてもよい。また、信号線駆動回路のみ、或いは一部、又は走査線駆動回路のみ、或いは一部のみを別途形成して実装しても良く、本実施の形態は図18の構成に限定されない。

【0152】

以上の工程により、半導体装置として信頼性の高い発光表示装置（表示パネル）を作製することができる。

【0153】

以上のように、本実施の形態を適用して表示装置を製造することにより、画素部に透光性を有するトランジスタ又は透光性を有する容量素子を形成することができる。そのため、画素内にトランジスタや容量素子を配置した場合であっても、開口率を向上させることができる。したがって、高輝度の表示装置を作製することができる。さらに、トランジスタと素子（例えば、別のトランジスタ）とを接続する配線、又は容量素子と素子（例えば、別の容量素子）とを接続する配線は、抵抗率が低く導電率が高い材料を用いて形成することができるため、信号の波形なまりを低減し、配線抵抗による電圧降下を低減することができる。

10

【0154】

本実施の形態は、他の実施の形態に記載した構成と組み合わせて実施することが可能である。

【0155】

（実施の形態2）

本発明の一態様に係る素子基板、及びそれを用いた表示装置等によって、アクティブマトリクス型表示装置パネルに用いることができる。即ち、それらを表示部に組み込んだ電子機器全てに本発明の一態様を実施できる。

20

【0156】

その様な電子機器としては、ビデオカメラ及びデジタルカメラ等のカメラ、ヘッドマウントディスプレイ（-google型ディスプレイ）、カーナビゲーション、プロジェクタ、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図15に示す。

【0157】

図15（A）はテレビジョン装置である。表示パネルを、図15（A）に示すように、筐体に組みこんで、テレビジョン装置を完成させることができる。表示パネルにより主画面2003が形成され、その他付属設備としてスピーカ部2009、操作スイッチなどが備えられている。このように、テレビジョン装置を完成させることができる。

30

【0158】

図15（A）に示すように、筐体2001に表示素子を利用した表示用パネル2002が組みこまれ、受信機2005により一般のテレビ放送の受信をはじめ、モデム2004を介して有線又は無線による通信ネットワークに接続することにより一方向（送信者から受信者）又は双方向（送信者と受信者間、又は受信者間同士）の情報通信をすることもできる。テレビジョン装置の操作は、筐体に組みこまれたスイッチ又は別体のリモコン操作機2006により行うことが可能であり、このリモコン装置にも出力する情報を表示する表示部2007が設けられていても良い。

40

【0159】

また、テレビジョン装置にも、主画面2003の他にサブ画面2008を第2の表示パネルで形成し、チャンネルや音量などを表示する構成が付加されていても良い。この構成において、主画面2003を視野角の優れた液晶表示パネルで形成し、サブ画面を低消費電力で表示可能な発光表示パネルで形成しても良い。また、低消費電力化を優先させるためには、主画面2003を発光表示パネルで形成し、サブ画面を発光表示パネルで形成し、サブ画面は点滅可能とする構成としても良い。

【0160】

50

本発明の一態様を適用することによって、開口率の高い画素を形成することができるため、高輝度の表示装置を作製することができる。したがって、テレビジョン装置の低消費電力化を図ることができる。

【0161】

図15(B)は携帯電話機2301の一例を示している。この携帯電話機2301は、表示部2302、操作部2303などを含んで構成されている。表示部2302においては、本発明の一態様を適用することによって、開口率の高い画素を形成することができるため、高輝度の表示装置を作製することができる。したがって、携帯電話の低消費電力化を図ることができる。

【0162】

また、図15(C)に示す携帯型のコンピュータは、本体2401、表示部2402等を含んでいる。表示部2402に、本発明の一態様を適用することによって、開口率の高い画素を形成することができるため、高輝度の表示装置を作製することができる。したがって、コンピュータの低消費電力化を図ることができる。

【0163】

図16はスマートフォン携帯電話機の構成の一例を示しており、例えば表示部に、上記実施の形態で示した薄膜トランジスタを有する素子基板及びそれを有する表示装置が適用される。図16(A)が正面図、図16(B)が背面図、図16(C)が展開図である。スマートフォン携帯電話機は、筐体1111及び筐体1002二つの筐体で構成されている。スマートフォン携帯電話機は、携帯電話と携帯情報端末の双方の機能を備えており、コンピュータを内蔵し、音声通話以外にも様々なデータ処理が可能であり、スマートフォンとも呼ばれている。

【0164】

携帯電話機は、筐体1111及び筐体1002の二つの筐体で構成されている。筐体1111においては、表示部1101、スピーカ1102、マイクロフォン1103、操作キー1104、ポインティングデバイス1105、表面カメラ用レンズ1106、外部接続端子ジャック1107、イヤホン端子1008等を備え、筐体1002においては、キーボード1201、外部メモリスロット1202、裏面カメラ1203、ライト1204などにより構成されている。また、アンテナは筐体1111内部に内蔵されている。

【0165】

また、上記構成に加えて、非接触ICチップ、小型記録装置等を内蔵していてもよい。

【0166】

図16(A)では筐体1111と筐体1002が重なり合っており、図16(A)の状態から筐体1111と筐体1002がスライドし、図16(C)のように展開する。表示部1101には、上記実施の形態に示される表示装置を組み込むことが可能であり、使用形態に応じて表示の方向が適宜変化する。表示部1101と同一面上に及び表面カメラ用レンズ1106を同一の面に備えているため、テレビ電話が可能である。また、表示部1101をファインダーとし裏面カメラ1203及びライト1204で静止画及び動画の撮影が可能である。

【0167】

スピーカ1102及びマイクロフォン1103は音声通話に限らず、テレビ電話、録音、再生等の用途に使用できる。操作キー1104では、電話の発着信、電子メール等の簡単な情報入力、画面のスクロール、カーソル移動等が可能である。

【0168】

また、書類の作成、携帯情報端末としての使用等、取り扱う情報が多い場合は、キーボード1201を用いると便利である。重なり合った筐体1111と筐体1002(図16(A))はスライドでき、図16(C)のように展開して携帯情報端末として使用できる。また、キーボード1201、ポインティングデバイス1105を用い円滑な操作でマウスの操作が可能である。外部接続端子ジャック1107はACアダプタ及びUSBケーブル等の各種ケーブルと接続可能であり、充電及びパーソナルコンピュータ等とのデータ通

10

20

30

40

50

信が可能である。また、外部メモリスロット 1 2 0 2 に記録媒体を挿入し大量のデータ保存及び移動に対応できる。

【 0 1 6 9 】

筐体 1 0 0 2 の裏面（図 1 6（B））には、裏面カメラ 1 2 0 3 及びライト 1 2 0 4 を備えており、表示部 1 1 0 1 をファインダーとし静止画及び動画の撮影が可能である。

【 0 1 7 0 】

また、上記機能構成に加えて、赤外線通信機能、U S B ポート、テレビワンセグ受信機能、非接触 I C チップ、イヤホンジャック等を備えたものであってもよい。

【 0 1 7 1 】

上記実施の形態に示す表示装置を適用することにより、画質の向上したスマートフォンを提供することができる。

10

【 0 1 7 2 】

なお、本実施の形態は、他の実施の形態と適宜組み合わせることができる。

【符号の説明】

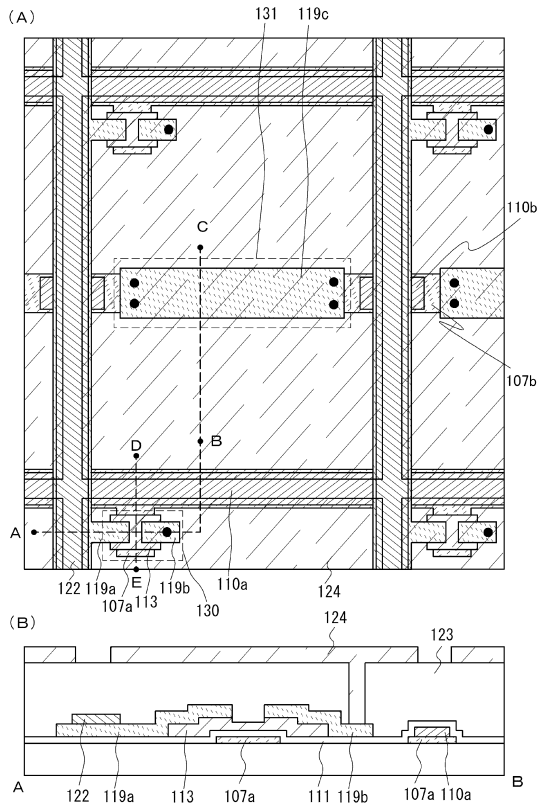
【 0 1 7 3 】

| | | |
|---------|---------|----|
| 1 0 1 | 基板 | |
| 1 0 2 | 導電膜 | |
| 1 0 3 | 導電膜 | |
| 1 0 4 | 基板 | |
| 1 0 5 a | 半透過層 | 20 |
| 1 0 5 b | 遮光層 | |
| 1 0 5 c | 半透過層 | |
| 1 0 6 a | レジストマスク | |
| 1 0 6 b | レジストマスク | |
| 1 0 7 a | 導電層 | |
| 1 0 7 b | 導電層 | |
| 1 0 8 a | 導電層 | |
| 1 0 8 b | 導電層 | |
| 1 0 9 | レジストマスク | |
| 1 1 0 a | 導電層 | 30 |
| 1 1 0 b | 導電層 | |
| 1 1 1 | 絶縁膜 | |
| 1 1 2 | 半導体膜 | |
| 1 1 3 | 半導体層 | |
| 1 1 4 | 導電膜 | |
| 1 1 5 | 導電膜 | |
| 1 1 6 | 基板 | |
| 1 1 7 a | 遮光層 | |
| 1 1 7 b | 半透過層 | |
| 1 1 7 c | 半透過層 | 40 |
| 1 1 7 d | 半透過層 | |
| 1 1 8 a | レジストマスク | |
| 1 1 8 b | レジストマスク | |
| 1 1 8 c | レジストマスク | |
| 1 1 9 a | 導電層 | |
| 1 1 9 b | 導電層 | |
| 1 1 9 c | 導電層 | |
| 1 2 0 a | 導電層 | |
| 1 2 0 b | 導電層 | |
| 1 2 0 c | 導電層 | 50 |

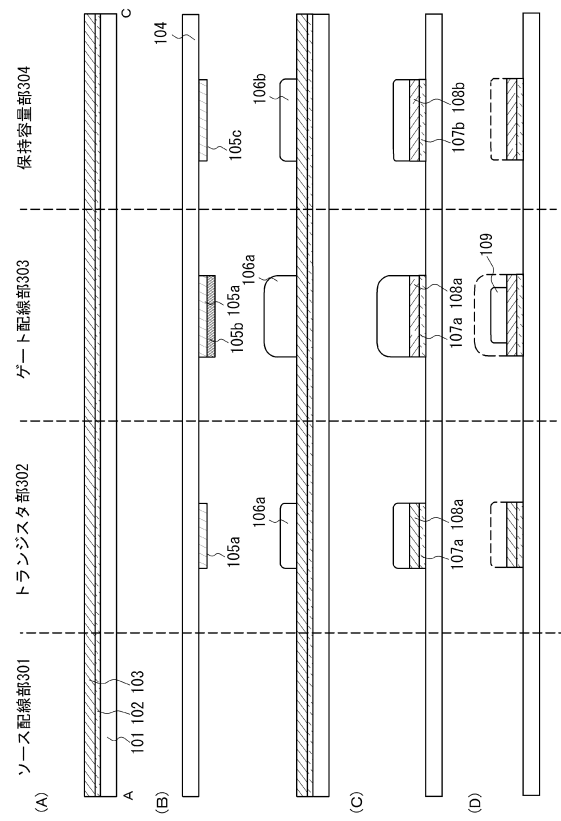
| | | |
|---------|-------------|----|
| 1 2 1 | レジストマスク | |
| 1 2 2 | 導電層 | |
| 1 2 3 | 絶縁膜 | |
| 1 2 4 | 画素電極 | |
| 1 2 4 a | 導電膜 | |
| 1 2 4 b | 導電膜 | |
| 1 3 0 | トランジスタ | |
| 1 3 1 | 容量素子 | |
| 1 3 2 | 保護膜 | |
| 1 8 0 | グレートーンマスク | 10 |
| 1 8 1 | 基板 | |
| 1 8 2 | 遮光部 | |
| 1 8 3 | 回折格子部 | |
| 1 8 5 | ハーフトーンマスク | |
| 1 8 6 | 基板 | |
| 1 8 7 | 半透光部 | |
| 1 8 8 | 遮光部 | |
| 3 0 1 | ソース配線部 | |
| 3 0 2 | トランジスタ部 | |
| 3 0 3 | ゲート配線部 | 20 |
| 3 0 4 | 保持容量部 | |
| 1 0 0 2 | 筐体 | |
| 1 1 0 1 | 表示部 | |
| 1 1 0 2 | スピーカ | |
| 1 1 0 3 | マイクロフォン | |
| 1 1 0 4 | 操作キー | |
| 1 1 0 5 | ポインティングデバイス | |
| 1 1 0 6 | 表面カメラ用レンズ | |
| 1 1 0 7 | 外部接続端子ジャック | |
| 1 0 0 8 | イヤホン端子 | 30 |
| 1 1 1 1 | 筐体 | |
| 1 2 0 1 | キーボード | |
| 1 2 0 2 | 外部メモリスロット | |
| 1 2 0 3 | 裏面カメラ | |
| 1 2 0 4 | ライト | |
| 2 0 0 1 | 筐体 | |
| 2 0 0 2 | 表示用パネル | |
| 2 0 0 3 | 主画面 | |
| 2 0 0 4 | モデム | |
| 2 0 0 5 | 受信機 | 40 |
| 2 0 0 6 | リモコン操作機 | |
| 2 0 0 7 | 表示部 | |
| 2 0 0 8 | サブ画面 | |
| 2 0 0 9 | スピーカ部 | |
| 2 3 0 1 | 携帯電話機 | |
| 2 3 0 2 | 表示部 | |
| 2 3 0 3 | 操作部 | |
| 2 4 0 1 | 本体 | |
| 2 4 0 2 | 表示部 | |
| 4 0 0 1 | 基板 | 50 |

| | | |
|-----------|----------|----|
| 4 0 0 2 | 画素部 | |
| 4 0 0 3 | 信号線駆動回路 | |
| 4 0 0 4 | 走査線駆動回路 | |
| 4 0 0 5 | シール材 | |
| 4 0 0 6 | 基板 | |
| 4 0 0 8 | 液晶 | |
| 4 0 0 9 | 薄膜トランジスタ | |
| 4 0 1 0 | 薄膜トランジスタ | |
| 4 0 1 3 | 液晶素子 | |
| 4 0 1 4 | 配線 | 10 |
| 4 0 1 5 | 配線 | |
| 4 0 1 6 | 接続端子 | |
| 4 0 1 8 | F P C | |
| 4 0 1 9 | 異方性導電膜 | |
| 4 0 3 0 | 画素電極 | |
| 4 0 3 1 | 対向電極 | |
| 4 0 3 5 | スペーサ | |
| 4 0 4 0 | 配線 | |
| 4 0 4 1 | 配線 | |
| 4 5 0 1 | 基板 | 20 |
| 4 5 0 2 | 画素部 | |
| 4 5 0 3 a | 信号線駆動回路 | |
| 4 5 0 3 b | 信号線駆動回路 | |
| 4 5 0 4 a | 走査線駆動回路 | |
| 4 5 0 4 b | 走査線駆動回路 | |
| 4 5 0 5 | シール材 | |
| 4 5 0 6 | 基板 | |
| 4 5 0 7 | 充填材 | |
| 4 5 0 9 | 薄膜トランジスタ | |
| 4 5 1 0 | 薄膜トランジスタ | 30 |
| 4 5 1 1 | 発光素子 | |
| 4 5 1 2 | 電界発光層 | |
| 4 5 1 3 | 電極層 | |
| 4 5 1 5 | 接続端子電極 | |
| 4 5 1 6 | 端子電極 | |
| 4 5 1 7 | 電極層 | |
| 4 5 1 8 a | F P C | |
| 4 5 1 8 b | F P C | |
| 4 5 1 9 | 異方性導電膜 | |
| 4 5 2 0 | 隔壁 | 40 |

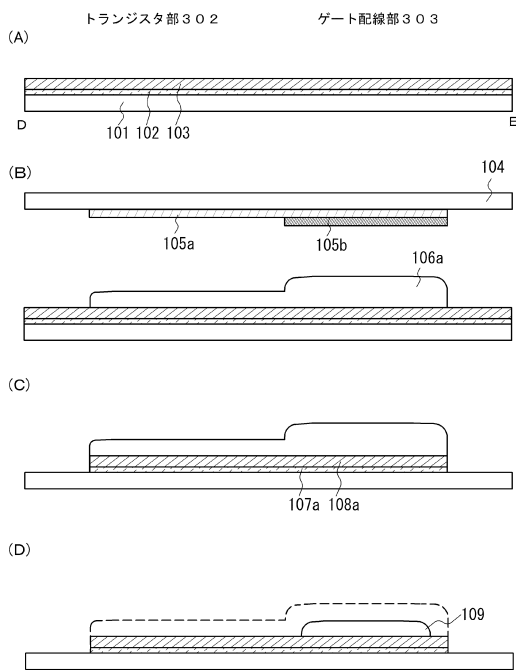
【図1】



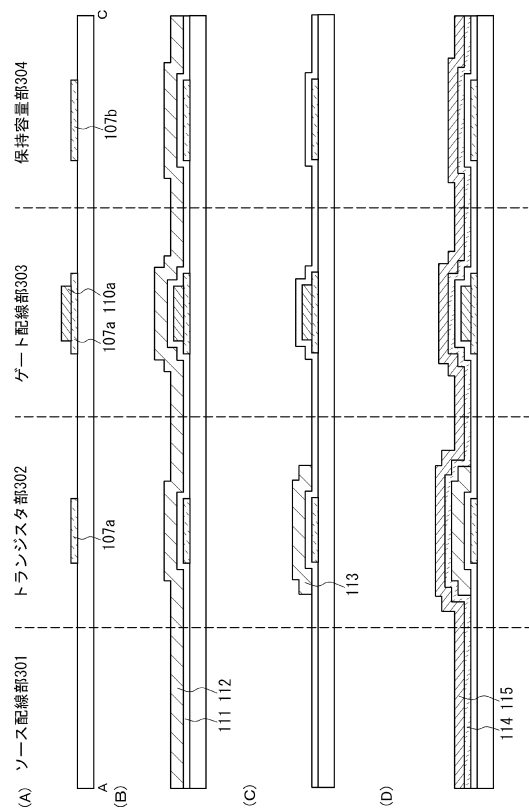
【図2】



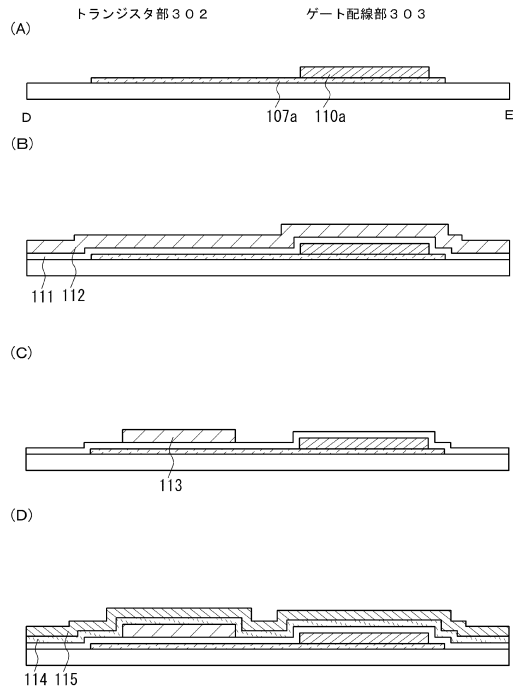
【図3】



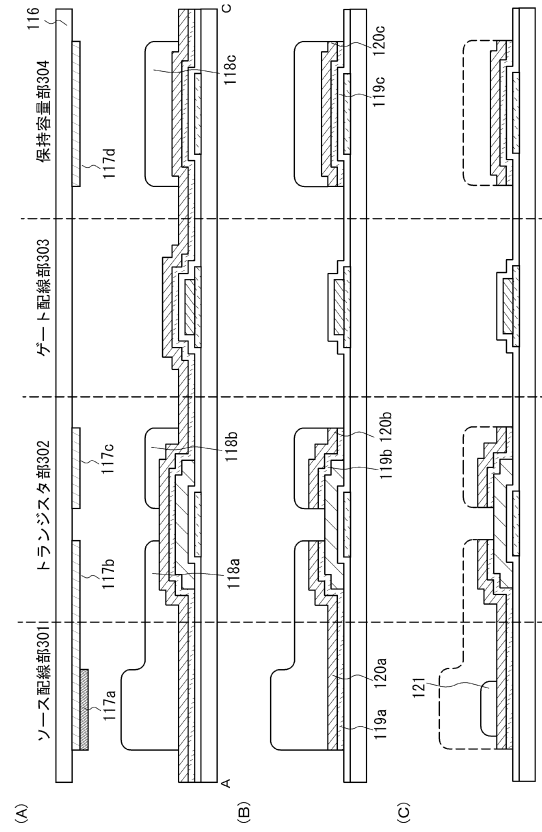
【図4】



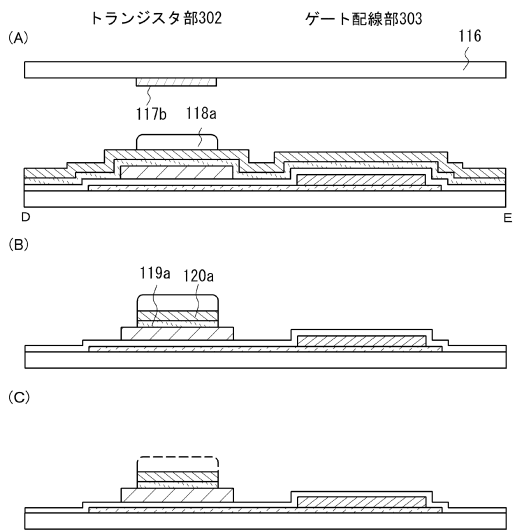
【図5】



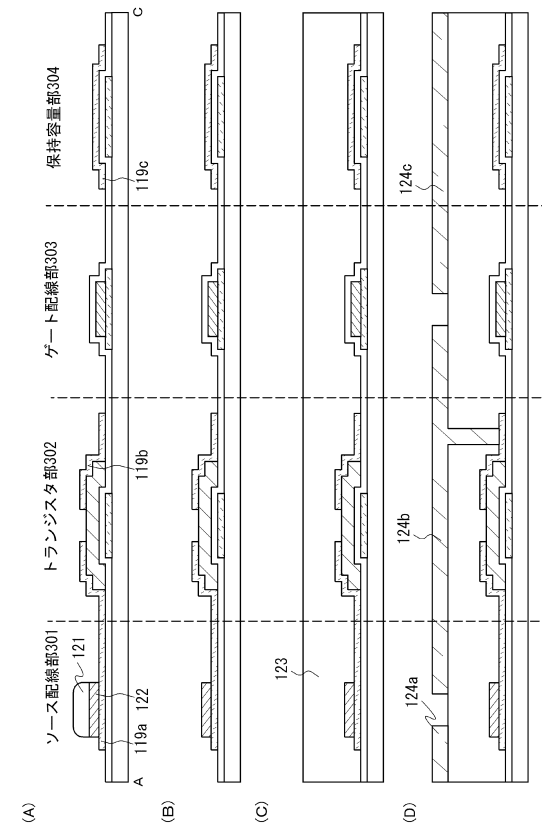
【図6】



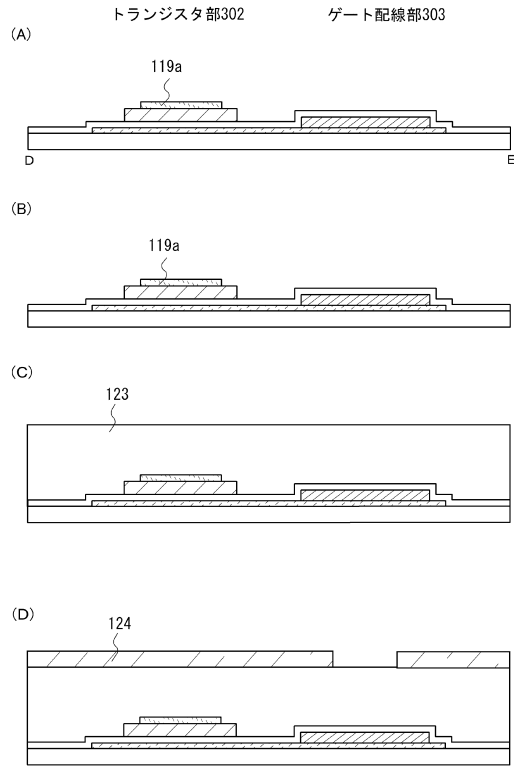
【図7】



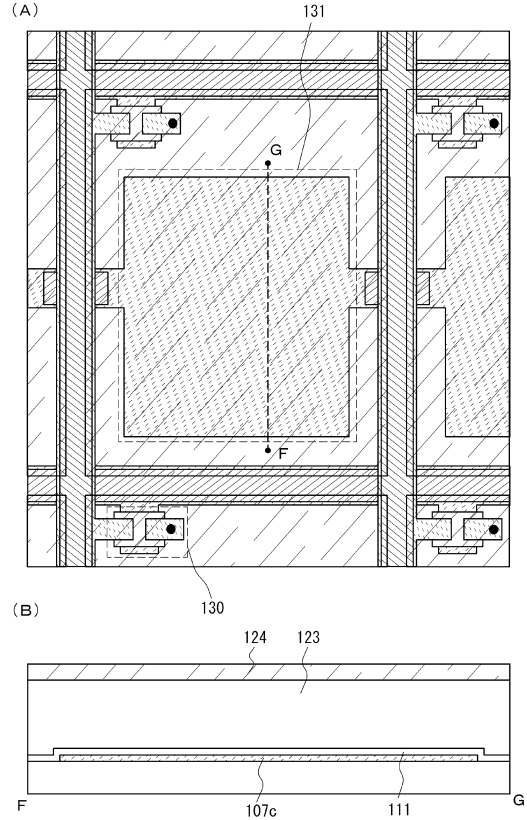
【図8】



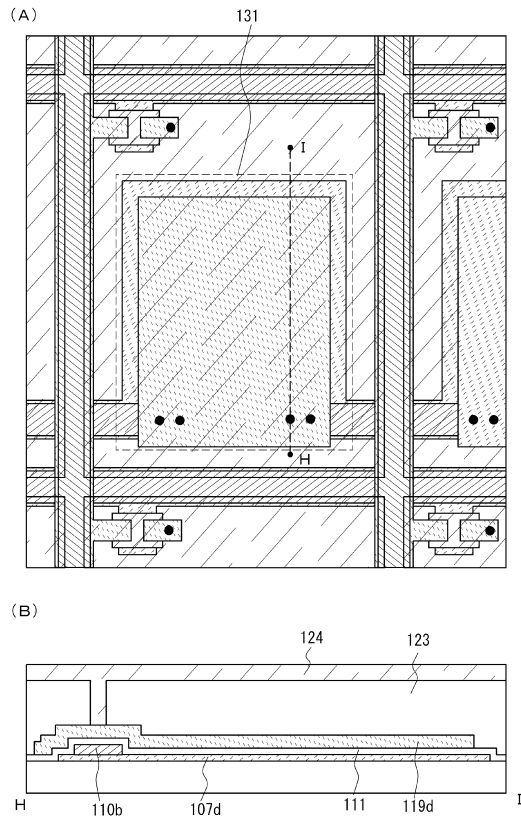
【図9】



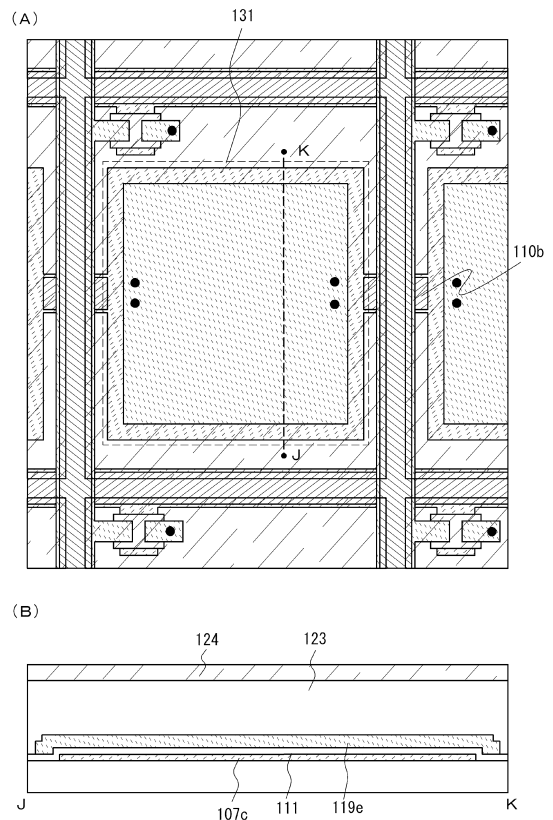
【図10】



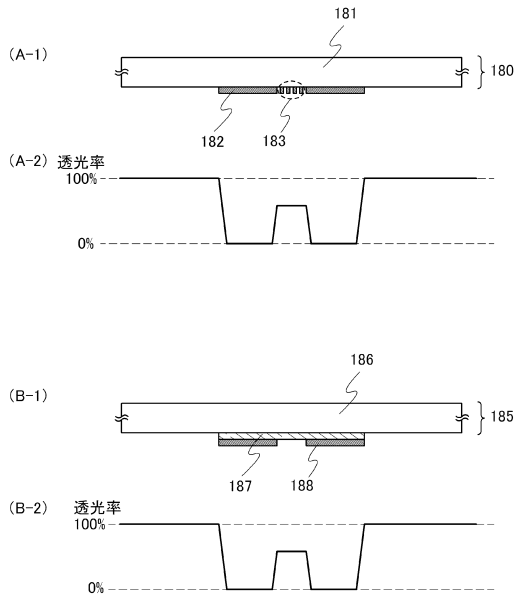
【図11】



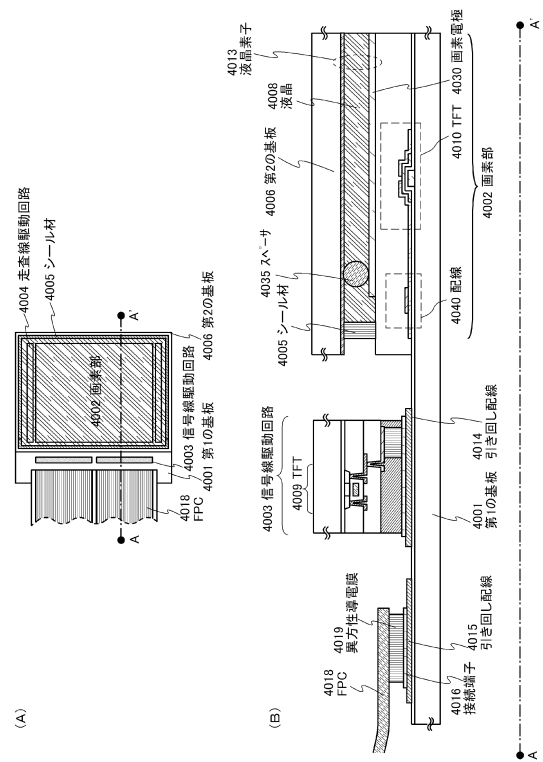
【図12】



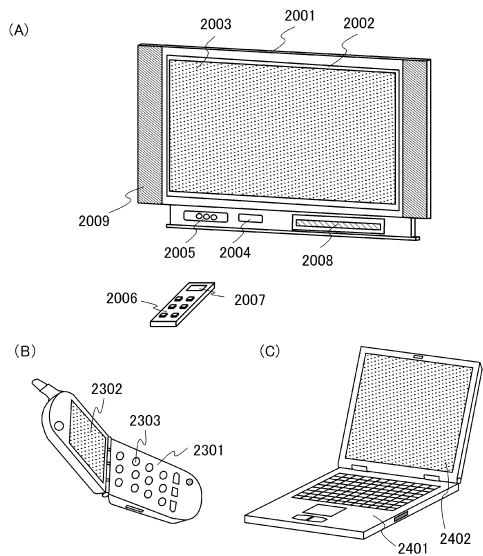
【図 13】



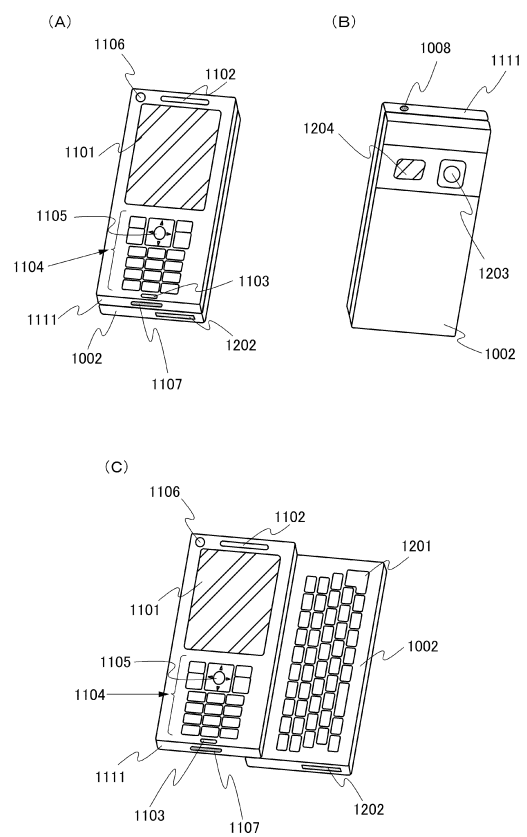
【図 14】



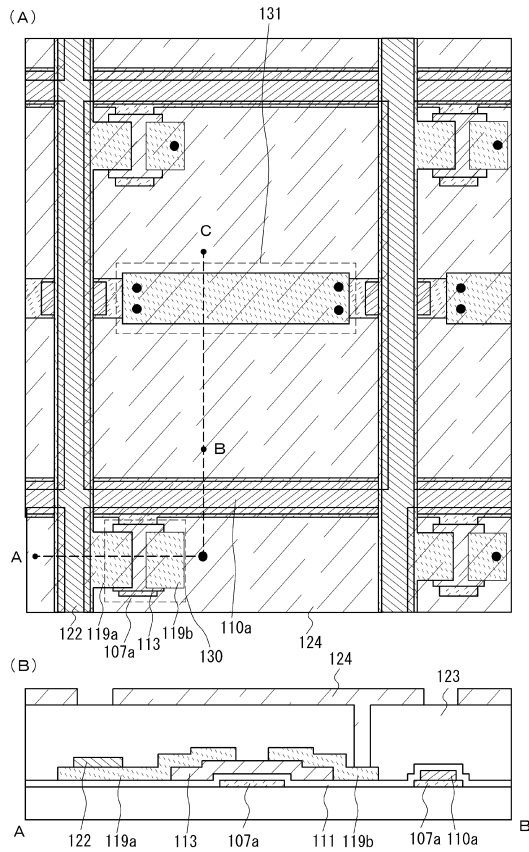
【図 15】



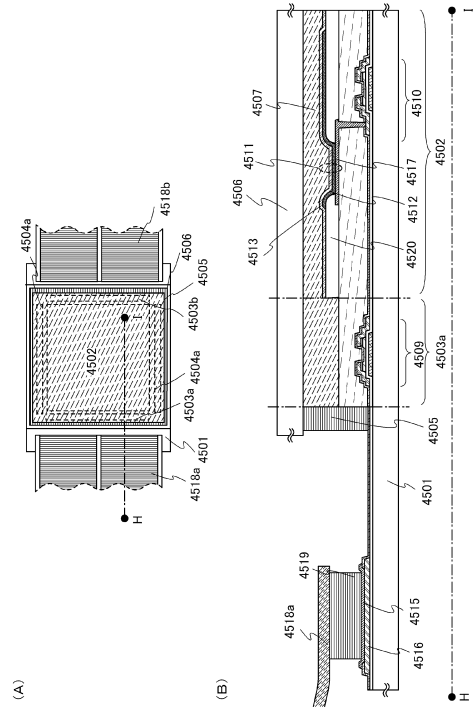
【図 16】



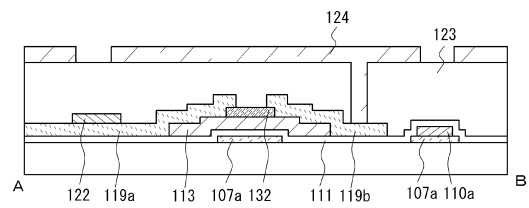
【 図 17 】



【 図 18 】



【 図 19 】



 フロントページの続き

| | | | | |
|----------------|----------------|------------------|----------------|-----------------------------|
| (51)Int.Cl. | | F I | | |
| <i>H 0 1 L</i> | <i>21/3205</i> | <i>(2006.01)</i> | <i>H 0 1 L</i> | <i>21/28</i> <i>3 0 1 B</i> |
| <i>H 0 1 L</i> | <i>21/768</i> | <i>(2006.01)</i> | <i>H 0 1 L</i> | <i>21/28</i> <i>3 0 1 R</i> |
| <i>H 0 1 L</i> | <i>23/532</i> | <i>(2006.01)</i> | <i>H 0 1 L</i> | <i>29/50</i> <i>M</i> |
| | | | <i>H 0 1 L</i> | <i>29/58</i> <i>G</i> |
| | | | <i>H 0 1 L</i> | <i>21/88</i> <i>R</i> |

(56)参考文献 特開2006 - 242987 (J P , A)
 特開2007 - 101896 (J P , A)
 特開2008 - 022008 (J P , A)
 特開平10 - 048668 (J P , A)

(58)調査した分野(Int.Cl. , D B名)

H 0 1 L *2 9 / 7 8 6*
H 0 1 L *2 1 / 2 8*
H 0 1 L *2 1 / 3 2 0 5*
H 0 1 L *2 1 / 7 6 8*
H 0 1 L *2 3 / 5 3 2*
H 0 1 L *2 9 / 4 1 7*
H 0 1 L *2 9 / 4 2 3*
H 0 1 L *2 9 / 4 9*