

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成22年3月4日(2010.3.4)

【公開番号】特開2010-16395(P2010-16395A)

【公開日】平成22年1月21日(2010.1.21)

【年通号数】公開・登録公報2010-003

【出願番号】特願2009-203621(P2009-203621)

【国際特許分類】

H 0 1 L 23/12 (2006.01)

H 0 1 L 21/60 (2006.01)

H 0 1 L 21/3205 (2006.01)

H 0 1 L 23/52 (2006.01)

【F I】

H 0 1 L 23/12 5 0 1 C

H 0 1 L 21/60 3 1 1 Q

H 0 1 L 21/88 J

H 0 1 L 21/88 T

【手続補正書】

【提出日】平成21年12月9日(2009.12.9)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【発明の名称】半導体装置の製造方法

【技術分野】

【0001】

本発明は、ボール状の導電端子を有する B G A (B a l l G r i d A r r a y) 型の半導体装置の製造方法に関するものである。

【背景技術】

【0002】

近年、三次元実装技術として、また新たなパッケージ技術として、C S P (C h i p S i z e P a c k a g e) が注目されている。C S P とは、半導体チップの外形寸法と略同サイズの外形寸法を有する小型パッケージをいう。

【0003】

従来より、C S P の一種として、B G A 型の半導体装置が知られている。この B G A 型の半導体装置は、半田等の金属部材からなるボール状の導電端子をパッケージの一主面上に格子状に複数配列し、パッケージの他の面上に搭載される半導体チップと電氣的に接続したものである。

【0004】

そして、この B G A 型の半導体装置を電子機器に組み込む際には、各導電端子をプリント基板上の配線パターンに圧着することで、半導体チップとプリント基板上に搭載される外部回路とを電氣的に接続している。

【0005】

このような B G A 型の半導体装置は、側部に突出したリードピンを有する S O P (S m a l l O u t l i n e P a c k a g e) や Q F P (Q u a d F l a t P a c k a g e) 等の他の C S P 型の半導体装置に比べて、多数の導電端子を設けることが出来、し

かも小型化できるという長所を有する。このＢＧＡ型の半導体装置は、例えば携帯電話機に搭載されるデジタルカメラのイメージセンサチップとしての用途がある。

【０００６】

図２２は、従来のＢＧＡ型の半導体装置の概略構成を成すものであり、図２２（Ａ）は、このＢＧＡ型の半導体装置の表面側の斜視図である。また、図２２（Ｂ）はこのＢＧＡ型の半導体装置の裏面側の斜視図である。

【０００７】

このＢＧＡ型の半導体装置１０１は、第１及び第２のガラス基板１０２、１０３の間に半導体チップ１０４がエポキシ樹脂１０５、１０５を介して封止されている。第２のガラス基板１０３の一主面上、即ちＢＧＡ型の半導体装置１０１の裏面上には、ボール状端子１０６が格子状に複数配置されている。

【０００８】

この導電端子１０６は、第２の配線１１０を介して半導体チップ１０４へと接続される。複数の第２の配線１１０には、それぞれ半導体チップ１０４の内部から引き出されたアルミニウム配線が接続されており、各ボール状端子１０６と半導体チップ１０４との電氣的接続がなされている。

【０００９】

このＢＧＡ型の半導体装置１０１の断面構造について図２１を参照して更に詳しく説明する。図２１はダイシングラインに沿って、個々のチップに分割されたＢＧＡ型の半導体装置１０１の断面図を示している。

【００１０】

半導体チップ１０４の表面に配置された絶縁膜１０８上に第１の配線１０７が設けられている。この半導体チップ１０４は樹脂１０５によって第１のガラス基板１０２と接着されている。また、この半導体チップ１０４の裏面は、樹脂１０５によって第２のガラス基板１０３と接着されている。

【００１１】

そして、第１の配線１０７の一端は第２の配線１１０と接続されている。この第２の配線１１０は、第１の配線１０７の一端から第２のガラス基板１０３の表面に延在している。そして、第２のガラス基板１０３上に延在した第２の配線１１０上には、ボール状の導電端子１０６が形成されている。

【００１２】

次に、半導体装置１０１の製造工程を、図１７乃至図２１を参照しながら順次説明する。

【００１３】

図１７に示すように、複数の半導体チップ１０４を有する半導体ウエハを用意し、その表面に SiO_2 のような絶縁物で形成した絶縁膜１０８を形成する。そして、絶縁膜１０８上に、複数の半導体チップ１０４を個々のチップに切断するための境界（ダイシングライン）Ｓに跨るように第１の配線１０７を形成する。この境界Ｓは複数の半導体チップ１０４の境界である。

【００１４】

続いて、第１の配線１０７が形成された半導体チップ１０４の表面に、半導体チップ１０４を支持するための第１のガラス基板１０２を透明のエポキシ材の樹脂１０５を用いて接着する。

【００１５】

そして、半導体チップ１０４をバックグラインドしてチップ厚を薄くした後、半導体チップ１０４の裏面及び絶縁膜１０８を境界Ｓに沿ってエッチングし、第１の配線１０７を露出させる。

【００１６】

続いて、図１８に示すように、エッチングされた半導体チップ１０４、絶縁膜１０８の側面及び第１の配線１０７の露出部分をエポキシ材の樹脂１０５で覆い、この樹脂１０５

を接着剤として、半導体チップ 104 の裏面に第 2 のガラス基板 103 を接着する。

【0017】

次に、図 19 に示すように、第 2 のガラス基板 103 側を境界 S に沿って、V 字形にノッチングを施す。このノッチングは、ブレード等の切削器具を用いた切削加工である。このとき、ノッチングによって形成された V 字型の溝の深さは、第 1 の基板 102 に達する。これにより、第 1 の配線 107 は 2 つに分断され、その側面が露出される。

【0018】

続いて、図 20 に示すように、第 2 のガラス基板 103 及びノッチングで形成された切削面を覆うようにアルミニウム層を形成する。これにより、第 1 の配線 107 の露出面とアルミニウム層とが接続される。その後、アルミ配線を所定の配線パターンとなるようにパターンニングして、第 2 の配線 110 を形成する。

【0019】

次に、図 21 に示すように、第 2 の配線 110 上に、ソルダーマスク等の保護膜 111 を形成する。その後、半田等の金属から成るボール状の導電端子 106 を保護膜 111 の開口部を介して第 2 の配線 110 上に形成する。続いて境界 S に沿ってダイシングを行う。これにより、図 22 に示す従来の BGA 型の半導体装置 101 が完成する。

【0020】

上述した技術は、例えば以下の特許文献に記載されている。

【先行技術文献】

【特許文献】

【0021】

【特許文献 1】特許公表 2002-512436 号公報

【発明の概要】

【発明が解決しようとする課題】

【0022】

しかしながら、上述した BGA 型の半導体装置 101 及びその製造プロセスにおいて、以下の欠点があった。

【0023】

第 1 に、従来の BGA 型の半導体装置 101 の製造プロセスは、第 1 のガラス基板 102 及び第 2 のガラス基板 103 という 2 枚の基板を用いているので、製造工程が複雑化すると共に、製造コストが高いという問題があった。

【0024】

第 2 に、半導体チップ 104 の裏面に第 2 のガラス基板 103 を接着しているので、第 1 の配線 107 を分断するために、ノッチングという特殊な切削加工を行う必要があった。このため、第 1 の配線 107 の端部では、ノッチングを施した切削断面に異常（例えば、異物混入やコンタミネーション（汚染）の生成等）が生じていた。

【0025】

第 3 に、第 1 の配線 107 の側面と第 2 の配線 110 との接触部分の長さがわずか $2\mu\text{m} \sim 3\mu\text{m}$ 程度しか設けられていないため、外部からストレス等が加わった場合、第 1 の配線 107 の側面と第 2 の配線 110 とが断線するおそれがあった。さらに、第 1 の配線 107 の側面はノッチングによる切削面となるため、第 1 の配線 107 の側面は荒れており、第 2 の配線 110 との接着性が悪い。

【0026】

本発明は、以上の欠点に鑑み成されたものであり、低コストの BGA 型の半導体装置 101 の製造方法を提供するものである。また、第 1 の配線 107 と第 2 の配線 110 との接続を良好にし、信頼性の高い BGA 型の半導体装置 101 の製造方法を提供するものである。

【課題を解決するための手段】

【0027】

本発明の半導体装置の製造方法、複数の半導体チップを有する半導体ウエハを用意し、

隣接する半導体チップ間の境界を跨る第１の配線が形成された前記半導体ウエハの表面側に支持体を接着する工程と、前記半導体ウエハ裏面の前記境界部分をエッチングする工程と、前記エッチングにより露出した半導体チップの側面部及び裏面部上に絶縁膜を形成する工程と、前記第１の配線をエッチングして前記境界から離間させる工程と、前記第１の配線に接続され、前記絶縁膜に接するように前記半導体チップの側面部から裏面部に延在する第２の配線を形成する工程と、前記第２の配線上に保護膜を形成する工程と、前記境界に沿って個々の半導体装置に分断する工程と、を有することを特徴とする。

【００２８】

また、本発明の半導体装置の製造方法は、複数の半導体チップを有する半導体ウエハを用意し、隣接する半導体チップ間の境界から離間して第１の配線が形成された前記半導体ウエハの表面側に支持体を接着する工程と、前記半導体ウエハ裏面の前記境界部分をエッチングする工程と、前記エッチングにより露出した半導体チップの側面部及び裏面部上に絶縁膜を形成する工程と、前記第１の配線に接続され、前記絶縁膜に接するように前記半導体チップの側面部から裏面部に延在する第２の配線を形成する工程と、前記第２の配線上に保護膜を形成する工程と、前記境界に沿って個々の半導体装置に分断する工程と、を有することを特徴とする。

【００２９】

さらに、前記第２の配線を形成する工程は、当該第２の配線を前記半導体チップの側面部から露出した第１の配線の側面または裏面に接続することを特徴とする。

【００３０】

また、前記第２の配線を形成する工程は、当該第２の配線を前記半導体チップの側面部から露出した前記第１の配線の裏面及び側面に接続することを特徴とする。

【００３１】

さらに、前記エッチングする工程は、前記半導体チップの表面部よりも裏面部が小さくなるように前記半導体チップの側面部に傾斜部を形成することを特徴とする。

【００３２】

さらに、前記絶縁膜を形成する工程は、当該絶縁膜の膜厚が略等しい膜厚となるように形成することを特徴とする。

【００３３】

また、前記絶縁膜を形成する工程は、ＣＶＤ膜、有機膜から成る絶縁膜を形成することを特徴とする。

【００３４】

さらに、前記支持体を接着する工程は、前記半導体ウエハ表面側にガラス、プラスチックから成る板材を接着することを特徴とする。

【００３５】

また、さらに前記第２の配線上に導電端子を形成する工程と、を有することを特徴とする。

【００３６】

また、さらに前記導電端子下方の前記第２の配線下に緩衝部材を形成する工程と、を有することを特徴とする。

【発明の効果】

【００３７】

本発明によれば、半導体チップを支持する支持体を１枚としたので、低コストで、しかも製造工程が複雑化しない半導体装置を得ることが可能になる。

【００３８】

また、半導体チップの第１の配線と第２の配線との良好な電氣的接続を実現することが可能になる。

【発明を実施するための最良の形態】

【００３９】

次に、本発明の実施形態について図面を参照しながら説明する。

【 0 0 4 0 】

図 1 (A) は本発明の第 1 の実施形態に係る B G A 型の半導体装置 1 a を示した断面図である。

【 0 0 4 1 】

図 1 (A) は一枚の半導体ウエハに形成された B G A 型の複数の半導体チップ 2 を境界 S に沿ってダイシングした状態を示したものである。ダイシング後の個々の B G A 型の半導体装置 1 a は、すべて同じものである。そこで、以下では、1 個の B G A 型の半導体装置 1 a の構成について説明する。

【 0 0 4 2 】

半導体チップ 2 の表面に絶縁膜 6 a が形成されており、この絶縁膜 6 a 上に第 1 の配線 5 a が形成されている。そして、その半導体チップ 2 の表面に、接着剤として樹脂 4 を用いてガラス基板 3 が接着されている。絶縁膜 6 a は、例えば、シリコン酸化膜 (S i O ₂)、シリコン窒化膜 (S i N)、有機絶縁膜 (ポリイミド等) 等で形成されている。

【 0 0 4 3 】

半導体チップ 2 は、半導体ウエハ上に半導体製造プロセスによって複数形成されたものであり、例えば C C D イメージセンサチップなどの集積回路チップである。ガラス基板 3 は、厚さ 4 0 0 μ m 程度の透明性を有するガラス材の基板である。樹脂 4 は、例えば熱硬化性樹脂であるエポキシ樹脂であり、主に半導体チップ 2 とガラス基板 3 とを接着するための接着剤として、半導体チップ 2 の表面側の全面に塗布されたものであり、絶縁性を有するものである。

【 0 0 4 4 】

第 1 の配線 5 a はアルミニウムやアルミニウム合金から成る金属パッドであり、半導体チップ 2 内の回路素子と電氣的に接続されている。この第 1 の配線 5 a は、複数の半導体チップ 2 の境界 S まで延在しているので、エクステンションパッド (E x t e n s i o n P a d) とも呼ばれる。

【 0 0 4 5 】

絶縁膜 1 6 a は、半導体チップ 2 の側面及び裏面を被覆する絶縁膜であり、例えば、シリコン酸化膜 (S i O ₂)、シリコン窒化膜 (S i N)、有機絶縁膜 (ポリイミド等) 等で形成されている。

【 0 0 4 6 】

また、半導体チップ 2 の裏面の絶縁膜 1 6 a 上の所定位置に、緩衝部材 7 が複数形成されている。この緩衝部材 7 は後述する導電端子 8 の下方に重なるように配置されるものであり、第 2 の配線 9 a に導電端子 8 を形成する際の衝撃を緩和する。また、緩衝部材 7 は導電端子 8 の高さのある程度高くするという機能も有している。

【 0 0 4 7 】

第 2 の配線 9 a は、絶縁膜 1 6 a 及び緩衝部材 7 の表面に形成された、アルミニウム又はアルミニウム合金から成る金属配線であり、第 1 の配線 5 a の側面に第 2 の配線 9 a が接続されている。

【 0 0 4 8 】

第 1 の配線 5 a の側面と第 2 の配線 9 a との接触部分の長さは 2 μ m ~ 3 μ m 程度である。第 1 の配線 5 a は、平面で見ると、幅広に形成されているためその接触部分の幅を広くとることができる。

【 0 0 4 9 】

そして、第 2 の配線 9 a 上には保護膜 1 0 a が形成されており、保護膜 1 0 a の開口部を介して、ボール状の導電端子 8 が不図示の N i , C u から成るメッキ層を介して第 2 の配線 9 a 上に形成されている。

【 0 0 5 0 】

次に第 2 の実施形態について、図 1 (B) を参照して説明する。この実施形態と第 1 の実施形態の相違点は、第 2 の配線と第 1 の配線との接触部分の構造状にある。即ち、第 1 の実施形態によれば、第 1 の配線 5 a の側面が第 2 の配線 9 a と接触することで、これと

電氣的に接続されているのに対して、本実施形態によれば、第１の配線５ｂの裏面の一部が第２の配線９ｂと接触し、これと電氣的に接続されている。ここで、第２の配線９ｂの表面と第１の配線５ｂの裏面の一部との接触部分の長さは２μｍ～３μｍ程度である。

【００５１】

なお、本実施形態における絶縁膜６ｂ、１６ｂ、保護膜１０ｂはそれぞれ第１の実施形態における絶縁膜６ａ、１６ａ、保護膜１０ａに相当するものである。

【００５２】

第１及び第２の実施形態によれば、第２のガラス基板１０３を設けていないので、その分、従来例よりも低コストで、薄型の半導体装置が実現できる。

【００５３】

そして、第２のガラス基板１０３を削除したため、従来のようなブレードを用いた切削工程ではなく、エッチング処理により第１の配線５ａ，５ｂを分割できる。従って、第２の配線９ａ，９ｂが接触する第１の配線５ａ，５ｂの側面は、滑らかでかつクリーンな状態となり、接触部分の長さが２μｍ～３μｍであっても、両者の電氣的及び機械的な接続性が向上する。

【００５４】

次に、本発明の第３の実施形態について、図２を参照して説明する。同図において、図１と同一の構成要素には、同一符号を付し、その説明を省略する。

【００５５】

本実施形態は、前述した第２の実施形態に比して第１の配線５ｃと第２の配線９ｃとの接触部分が広く形成されている。例えばその接触部分の長さは、４μｍ～６μｍ程度であるが、さらに長くてもよい。即ち、第１の配線５ｃの裏面における第２の配線９ｃとの接触部分を広く取るために、第１の配線５ｃは、その一部が絶縁膜１６ｃよりも半導体チップ２の外側に突出した突出部２０ｃを有している。

【００５６】

そして、第２の配線９ｃは半導体チップ２の側面から突出部２０ｃに延在して、Ｌ字形を成すように突出部２０ｃに広がって接触している。ここで、第２の配線９ｃと突出部２０ｃとの接着部の長さは、第１の配線５ｃの側面の長さよりも大きいことが好ましい。このため、第１の配線５ｃと第２の配線９ｃとの電氣的及び機械的な接続性を更に向上させることができる。なお、本実施形態における絶縁膜６ｃ、１６ｃ、保護膜１０ｃはそれぞれ第１の実施形態における絶縁膜６ａ、１６ａ、保護膜１０ａに相当するものである。

【００５７】

次に、本発明の第４の実施形態について、図３を参照しながら説明する。

【００５８】

図３において、図１と同一の構成要素には、同一符号を付し、その説明を省略する。

【００５９】

本実施形態では、第１の配線５ｄの突出部２０ｄを設けることで、第１の配線５ｄと第２の配線９ｄとの接触部分を広く形成することに加えて、第１の配線５ｄの側面に第２の配線９ｄと接触する部分（以下、接触部５ｃと称す）を構成することで、第１の配線５ｄと第２の配線９ｄとの電氣的及び機械的な接続性を更に向上させることができる。

【００６０】

即ち、本実施形態によれば、第１の配線５ｄの裏面の一部と第２の配線９ｄとの接触面の長さは４μｍ～６μｍ程度と広く形成され、これに加えて第２の配線９ｄは第１の配線５ｄの側面に接触している。なお、第２の配線９ｄが第１の配線５ｄの側面の全体に接触しても良い。

【００６１】

なお、第１及び第２の実施形態において、第２の配線９ａ，９ｂが第１の配線５ａ，５ｂの側面の一部又は全部に接触しても良い。

【００６２】

次に本発明の第１の実施形態に係る半導体装置の製造方法について、図４～図８を参照

しながら説明する。

【 0 0 6 3 】

まず、図 4 に示すように、複数の半導体チップ 2 を有する半導体ウエハを用意する。この半導体チップ 2 は例えば CCD イメージセンサチップ等である。続いて、半導体チップ 2 の表面上の絶縁膜 6 a を介して、半導体チップ 2 の境界（ダイシングライン）S に跨るように第 1 の配線 5 a を形成する。

【 0 0 6 4 】

続いて、図 5 に示すように、第 1 の配線 5 a が形成された半導体チップ 2 上の絶縁膜 6 a の表面に、ガラス基板 3 を透明なエポキシ材の樹脂 4 を用いて接着する。ガラス基板 3 は半導体チップ 2 の支持体として機能する。そして、半導体チップ 2 の裏面をバックグラインドしてチップ厚を薄くすると共に、半導体チップ 2 の裏面側から境界 S に沿って半導体チップ 2 及び絶縁膜 6 a をエッチングし、第 1 の配線 5 a の裏面の一部、好ましくはその中央部分を露出させる。なお、バックグランドは本実施形態では必ずしも必要な処理ではない。

【 0 0 6 5 】

このように本工程では、従来のように半導体チップ 2 の裏面側にガラス基板を有する構成ではないため、コストダウンが図れる。また、製造工程数の削減が図れ、更に半導体装置自体の薄膜化が図れる。

【 0 0 6 6 】

続いて、図 6 に示すように、エッチングされた半導体チップ 2 の側面及び第 1 の配線 5 a の露出部分を覆うように絶縁膜 1 6 a を形成する。この絶縁膜 1 6 a は、例えば CVD (Chemical Vapor Deposition: 化学気相成長法) 等により形成したシリコン酸化膜 (SiO_2) やシリコン窒化膜 (SiN)、あるいは有機絶縁膜 (ポリイミド等) 等である。その膜厚は $2\text{ }\mu\text{m}$ 程度である。

【 0 0 6 7 】

次に、図 7 (A) に示すように絶縁膜 1 6 a の表面にレジスト 1 1 を塗布し、露光・現像処理を行い、レジスト 1 1 をマスクとして絶縁膜 1 6 a に異方性エッチングを行う。絶縁膜 1 6 a に境界 S を中心とした幅 d 1 の開口部 1 2 を設け、第 1 の配線 5 a の中央部分を露出させる。

【 0 0 6 8 】

その後、図 7 (B) に示すように、レジスト 1 1 及び絶縁膜 1 6 a をマスクとして、再度異方性エッチングにて第 1 の配線 5 a を完全にエッチングして第 1 の配線 5 a を 2 つに分断させる。これにより、分断された第 1 の配線 5 a の側面が露出される。

【 0 0 6 9 】

ここで、絶縁膜 1 6 a 及び第 1 の配線 5 a をエッチングする際に 2 度のエッチングを行っているが、これに限らず、絶縁膜 1 6 a 及び第 1 の配線 5 a を同じエッチングガスを用いて連続的にエッチングしてもよい。

【 0 0 7 0 】

続いて、レジスト 1 1 を除去した後に半導体チップ 2 の裏面側の絶縁膜 1 6 a 上の所望位置に、緩衝部材 7 を複数形成する。説明上、緩衝部材 7 は 1 個の半導体チップ 2 に 1 つだけ図示した。この緩衝部材 7 は導電端子 8 が形成される位置に配置したものである。

【 0 0 7 1 】

その後、図 8 (A) に示すように、半導体チップ 2 の裏面側から全体を被うようにアルミニウム又はアルミニウム合金をスパッタ法等にて金属層を形成する。

【 0 0 7 2 】

そして、図 8 (B) に示すように金属層上にレジスト (不図示) を形成し、これに露光・現像処理を施す。そして、そのレジストをマスクとして、樹脂 4 が露出するように、金属層をエッチングして、開口部 1 2 (幅 d 1) よりも幅の小さい開口部 1 3 (幅 d 2) を形成する ($d 1 > d 2$)。これにより、第 1 の配線 5 a の側面に第 2 の配線 9 a が接触され、両者は電氣的及び機械的に接続される。ここで、第 2 の配線 9 a の膜厚は $2\text{ }\mu\text{m} \sim 3$

μm 程度となるように形成した。第1の配線5aと第2の配線9aとの接触部分の長さは、上述したように $2\mu\text{m} \sim 3\mu\text{m}$ 程度となる。

【0073】

そして、図1(A)に示すように、第2の配線9a上に、Ni, Cuメッキを施した後に、ソルダーマスク等の保護膜10aを形成し、保護膜10aに開口部を形成し、この開口部を介してスクリーン印刷等により半田を塗布し、第2の配線9a上に導電端子8を形成する。続いて境界Sに沿ってダイシングを行う。これより、図1(A)に示す本発明の第1の実施形態に係るBGA型の半導体装置1aが完成する。

【0074】

次に、本発明の第2の実施形態に係る半導体装置の製造方法について、図9及び図10を参照しながら説明する。なお、図4、図5、図6に対応する工程については、本実施形態の製造方法と同様のため、その後の工程について説明する。

【0075】

図9(A)に示すように、半導体チップ2の裏面にレジスト19を塗布し、これに露光・現像処理を行い、開口幅d3を有する開口部20を形成する。

【0076】

その後、図9(B)に示すように、レジスト19をマスクにして、第1の配線5bをエッチングして、第1の配線5bを2つに分断すると共に、開口幅d3の開口部14を形成する。そして、レジスト19を除去する。ここで、図9(B)中の開口部14の幅d3は、図7(A)の開口部12の幅d1よりも小さい。

【0077】

その後、図10に示すように、緩衝部材7を絶縁膜16b上の所定位置に形成した後、第2の配線9bを絶縁膜16bの表面、第1の配線5bの裏面の一部及び側面、及び樹脂4の露出面及び緩衝部材7上に形成する。

【0078】

そして、レジスト(不図示)を形成し、露光・現像処理を施し、開口部14と同じ幅d3の開口部を形成するように第2の配線9bをエッチングをする。これにより、図1(B)に示すように、第1の配線5bの裏面の一部と第2の配線9bとは接触部分の長さが $2\mu\text{m} \sim 3\mu\text{m}$ となるように接触され、両者は電氣的に接続される。ここで、第2の配線9bの膜厚は $2\mu\text{m} \sim 3\mu\text{m}$ 程度となるように形成した。

【0079】

そして、第2の配線9b上にNi, Cuメッキを施した後に、保護膜10bを形成し、その保護膜10bの所定位置に開口部を形成して、スクリーン印刷等により半田を開口部に塗布し、第2の配線9b上に導電端子8を形成する。続いて複数の半導体チップ2の境界Sに沿ってダイシングを行う。これより図1(B)に示す本発明の第2の実施形態に係るBGA型の半導体装置1bが完成する。

【0080】

上述した第1、2の実施形態の各製造方法では、従来例のようにブレードを用いたノッチングを行っていないので、第1の配線5a、5bの端部表面が荒れることがなく、またクリーンな状態を維持できる。従って、第1の配線5a、5bと第2の配線9a、9bとの接着性が向上する。

【0081】

また、第1、第2の実施形態の製造方法では、第2の配線9a、9bを一旦広い範囲にスパッタ形成し、その後これをエッチングして2つに分断するという方法を採用した。これにより、第1の配線5a、5bと第2の配線9a、9bの接触する部分は $2\mu\text{m} \sim 3\mu\text{m}$ と従来例と同程度であっても、両者の電氣的及び機械的な接続性が向上する。

【0082】

なお、上述した第1、第2の実施形態の製造方法では、第1の配線5a、5bをエッチングして2つに分断した後に、これらに第2の配線9a、9bを接続しているが、第1の配線5a、5bと第2の配線9a、9bとを接続した後に、第1の配線5a、5bと第2

の配線 9 a、9 b とを共にエッチングして分断するものであってもよい。

【 0 0 8 3 】

次に本発明の半導体装置に係る第 3 の実施形態の製造方法について、図 1 1 乃至図 1 6 を参照しながら説明する。

【 0 0 8 4 】

複数の半導体チップ 2 を有する半導体ウエハを用意し、半導体チップ 2 の表面上の絶縁膜 6 c を介して、半導体チップ 2 の境界 S を挟んで第 1 の配線 5 c、5 c を一定の幅 d 1 1 だけ離間して形成する。第 1 の配線 5 c、5 c は例えば半導体チップ 2 の最上層配線である。

【 0 0 8 5 】

続いて図 1 2 に示すように、第 1 の配線 5 c 及び絶縁膜 6 c を介して、半導体チップ 2 上に透明なエポキシ材の樹脂 4 を塗布する。そして、樹脂 4 を接着剤として用いて、半導体チップ 2 の表面にガラス基板 3 を接着する。

【 0 0 8 6 】

そして、半導体チップ 2 をバックグラインドしてチップ厚を薄くすると共に、半導体チップ 2 の裏面側から境界 S に沿って、半導体チップ 2 及び絶縁膜 6 c をエッチングし、第 1 の配線 5 c、5 c の一部、及び樹脂 4 の一部を露出させる。ただし、このバックグラインドは本実施形態では必ずしも必要な処理ではない。

【 0 0 8 7 】

次に、図 1 3 に示すように、半導体チップ 2 の裏面、半導体チップ 2 のエッチングされた側面、絶縁膜 6 c の側面、第 1 の配線 5 c、5 c、及び露出された樹脂 4 上に、絶縁膜 1 6 c を C V D 法を用いて形成する。

【 0 0 8 8 】

次に、図 1 4 (A) に示すように、絶縁膜 1 6 c の表面にレジスト 1 2 を塗布し、露光・現像処理を行い、レジスト 1 2 をマスクとして、絶縁膜 1 6 c に異方性エッチングを施し、絶縁膜 1 6 c に開口部 1 5 を設ける。ここで、開口部 1 5 内の第 1 の配線 5 c、5 c の露出面を突出部 2 0 c と称す。開口部 1 5 の幅を d 1 2 とすると、幅 d 1 2 は、第 1 の配線 5 c、5 c の間の間隔 d 1 1 よりも広くなるように形成する。また、境界 S は開口部 1 5 の略中央に位置する。

【 0 0 8 9 】

ここで、図 1 4 (B) は、図 1 4 (A) の絶縁膜 1 6 c をエッチングする際に離間した第 1 の配線 5 c、5 c 間に存在する樹脂 4 の一部がエッチングされたときの図である。この図 1 4 (B) については後述する。

【 0 0 9 0 】

そして、レジスト 1 2 を除去した後、図 1 5 に示すように絶縁膜 1 6 c 上に緩衝部材 7 を形成する。その後、絶縁膜 1 6 c の表面、緩衝部材 7 の表面、第 1 の配線 5 c、5 c の露出面、樹脂 4 の露出面、にアルミニウム又はアルミニウム合金から成る金属をスパッタ法により形成する。そして、レジスト 1 8 を金属層上に塗布し、露光・現像処理を行う。

【 0 0 9 1 】

その後、図 1 6 に示すように、レジスト 1 8 をマスクとして金属膜をエッチングして、開口部 1 7 を設ける。ここで、開口部 1 7 の幅を d 1 3 とすると、幅 d 1 3 は図 1 4 (A) (B) に示される開口部 1 5 の幅 d 1 2 よりも小さくなり、幅 d 1 3 と間隔 d 1 1 とは同じになる。つまり、突出部 2 0 c の端部側面と第 2 の配線 9 c の端部側面とが一致する。

【 0 0 9 2 】

この後は、第 1 の実施形態に係る半導体装置の製造方法と同様の工程を経て、図 2 に示した本実施形態の半導体装置 1 c が完成する。

【 0 0 9 3 】

本実施形態では、第 1 の配線 5 c、5 c の間隙の幅 d 1 1 よりも広い幅 d 1 2 を有する開口部 1 5 を形成し、これによって、第 1 の配線 5 c、5 c の突出部 2 0 c の裏面を露出

させる。そして、突出部 20c の裏面と第 2 の配線 9c が広い接着面、例えば 4 ~ 6 μ m 程度の長さを有するようにしている。なお、前記接着面が、6 μ m 以上あれば更に接着強度が増すことになる。

【0094】

次に、本発明の半導体装置に係る第 4 の実施形態の製造方法について、図 14 (B) を参照しながら説明する。

【0095】

本実施形態は、上述した第 3 の実施形態における図 14 (A) のエッチング方法について更に検討を加えたものである。

【0096】

図 14 (B) は、レジスト 12 をマスクとして、絶縁膜 16d をエッチングした様子を示す断面図である。このエッチングの際に、オーバーエッチングを行うと、離間した第 1 の配線 5d、5d 間にある樹脂 4 の一部もエッチングされる。このエッチングはウエットエッチング又はドライエッチングであり、第 1 の配線 5d、5d をエッチングしないエッチャントを用いる。

【0097】

この結果、第 1 の配線 5d、5d の側面の一部又は全部が露出される。その後レジスト 12 を除去し、第 3 の実施形態と同じ工程を施すことで、図 3 に示す第 2 の配線 9d が第 1 の配線 5d、5d の裏面及び側面に接触した構造の半導体装置 1d が完成する。

【0098】

なお、上記第 1、第 2、第 3、第 4 の実施形態において、ガラス基板 3 の代わりに、プラスチックから成る板材を用いても良い。ただし、半導体チップ 2 が CCD イメージセンサチップである場合には、光を透過する板材であることが必要である。

【0099】

また、第 1 の配線 5a、5b、5c、5d 及び第 2 の配線 9a、9b、9c、9d はアルミニウム、アルミニウム合金に限らず、銅 (Cu) であってもよい。

【図面の簡単な説明】

【0100】

【図 1】本発明の第 1 及び第 2 の実施形態に係る半導体装置を示す断面図である。

【図 2】本発明の第 3 の実施形態に係る半導体装置を示す断面図である。

【図 3】本発明の第 4 の実施形態に係る半導体装置を示す断面図である。

【図 4】本発明の第 1 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 5】本発明の第 1 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 6】本発明の第 1 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 7】本発明の第 1 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 8】本発明の第 1 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 9】本発明の第 2 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 10】本発明の第 2 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 11】本発明の第 3 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 12】本発明の第 3 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 13】本発明の第 3 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 14】本発明の第 3 及び第 4 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 15】本発明の第 3 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 16】本発明の第 3 の実施形態に係る半導体装置の製造方法を示す断面図である。

【図 17】従来の半導体装置の製造方法を示す断面図である。

【図 18】従来の半導体装置の製造方法を示す断面図である。

【図 19】従来の半導体装置の製造方法を示す断面図である。

【図 20】従来の半導体装置の製造方法を示す断面図である。

【図 21】従来の半導体装置の製造方法を示す断面図である。

【図 2 2】従来の半導体装置を示す斜視図である。