

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成18年12月28日(2006.12.28)

【公開番号】特開2004-146806(P2004-146806A)

【公開日】平成16年5月20日(2004.5.20)

【年通号数】公開・登録公報2004-019

【出願番号】特願2003-324337(P2003-324337)

【国際特許分類】

H 01 L 21/822 (2006.01)

H 01 L 27/04 (2006.01)

G 02 F 1/1345 (2006.01)

【F I】

H 01 L 27/04 E

G 02 F 1/1345

H 01 L 27/04 D

【手続補正書】

【提出日】平成18年11月7日(2006.11.7)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

液晶表示パネル内に出力する液晶駆動電圧を駆動制御する半導体集積回路であって、前記半導体集積回路は、

前記液晶表示パネル内に前記液晶駆動電圧を出力するための第1端子と、

外部装置から電源電位あるいは基準電位が供給される第2端子と、

前記半導体集積回路内の配線層によって前記第2端子と接続される第3端子と、

前記半導体集積回路の動作中に、前記電源電位あるいは前記基準電位に固定される第4端子とを有し、

前記第3端子と前記第4端子の距離は、前記第2端子と前記第4端子の距離よりも近く、

前記第4端子は、前記第4端子に印可される電圧が前記電源電位であるか前記基準電位であるかによって、前記半導体集積回路でビット数の異なる動作モードを選択するための端子であることを特徴とする半導体集積回路。

【請求項2】

請求項1に記載の半導体集積回路において、

前記第3端子と前記第4端子は隣接して配置されていることを特徴とする半導体集積回路。

【請求項3】

請求項1又は請求項2に記載の半導体集積回路において、

前記第4端子は複数個備えられていることを特徴とする半導体集積回路。

【請求項4】

請求項3に記載の半導体集積回路において、

前記複数の第4端子の間に、前記第3端子が配置されていることを特徴とする半導体集積回路。

【請求項5】

請求項 1 乃至 請求項 4 の何れか 1 項に記載の半導体集積回路において、
前記ビット数の異なる動作モードは、シリアルインターフェイスモードと、前記シリアルインターフェイスモードよりもビット数の多いバスインターフェイスモードであることを特徴とする半導体集積回路。

【請求項 6】

請求項 1 乃至 請求項 5 のいずれか 1 項に記載の半導体集積回路において、
前記半導体集積回路が前記液晶表示パネルと接続するための基板に搭載された際に、前記第 4 端子は、前記基板上に形成された配線パターンを介して、前記第 3 端子と接続されることを特徴とする半導体集積回路。

【請求項 7】

請求項 6 に記載の半導体集積回路において、
前記第 1、第 2、第 3 および第 4 端子は、それぞれ第 1、第 2、第 3 および第 4 バンプ電極を有し、
前記第 3 および第 4 バンプ電極は、前記配線パターンに接続されることを特徴とする半導体集積回路。

【請求項 8】

請求項 7 に記載の半導体集積回路において、
前記第 1、第 2、第 3 および第 4 バンプ電極は、金を含む材料で形成されていることを特徴とする半導体集積回路。

【請求項 9】

請求項 6 乃至 請求項 8 の何れか 1 項に記載の半導体集積回路において、
前記基板は、ガラス基板であることを特徴とする半導体集積回路。