

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷

H03K 19/00

G06K 19/077

(11) 공개번호

10-2005-0088209

(43) 공개일자

2005년09월02일

(21) 출원번호 10-2005-7011783
(22) 출원일자 2005년06월22일
 번역문 제출일자 2005년06월22일
(86) 국제출원번호 PCT/US2003/039746
 국제출원일자 2003년12월15일

(87) 국제공개번호 WO 2004/062106
 국제공개일자 2004년07월22일

(30) 우선권주장 10/328,461 2002년12월23일 미국(US)

(71) 출원인 쓰리엠 이노베이티브 프로퍼티즈 컴파니
미국 55133-3427 미네소타주 세인트 폴 피.오.박스 33427 쓰리엠 센터

(72) 발명자 바우드, 폴 에프.
미국 55133-3427 미네소타주 세인트 폴 포스트 오피스 박스 33427
하세, 마이클 에이.
미국 55133-3427 미네소타주 세인트 폴 포스트 오피스 박스 33427

(74) 대리인 주성민
백만기
이중희

심사청구 : 없음

(54) A C 전력 공급 로직 회로**요약**

로직 회로에 전력을 공급하기 위해 ac(alternating current) 소스를 사용하게 되면, 다양한 적용예에 대하여 만족할 만한 장치 성능을 지원하면서, 회로의 장기 안정성을 향상시킬 수 있다. 예를 들면, 유기 박막 트랜지스터(OTFT) 기반 로직 회로에 ac 전력 소스를 공급하는 경우, 로직 회로는 확장된 동작 주기에 걸쳐 안정한 성능 특성을 나타내게 된다. 향상된 안정성으로 인해, OTFT 로직 회로를 사용함으로써 인버터, 오실레이터, 로직 게이트, 레지스터 등을 포함하는 다양한 회로 장치를 형성할 수 있다. 그러한 회로 장치에서는 집적 회로, 인쇄 회로 기판, 플랫 패널 디스플레이, 스마트 카드, 셀 폰, 및 RFID 태그를 포함하는 다양한 적용예에서의 적용예를 찾을 수 있다. 일부 적용예에서, ac 전력 공급 회로는 ac-dc 정류 컴포넌트에 대한 필요성을 제거할 수 있어, 제조 시간, 비용, 복잡도, 및 회로를 캐리하는 컴포넌트의 크기를 저감할 수 있다.

대표도

도 1

색인어

로직, 유기, 박막, 트랜지스터, ac, 인버터, 오실레이터, 레지스터, 전력

명세서

기술분야

본 발명은 로직 회로에 관한 것이다.

배경기술

트랜지스터, 다이오드 등을 포함하는 박막 회로는, 집적 회로, 인쇄 회로 기판, 플랫 패널 디스플레이, 스마트 카드, 셀 폰, 및 무선 주파수 식별(RFID) 태그를 포함하는 다양한 현대 전자 장치에 폭 넓게 사용된다. 박막 회로 장치는 다양한 도전층, 반도체 층 및 절연층의 증착, 마스크 및 에칭에 의해 형성되어 박막 스택을 형성한다.

전형적으로, 박막 트랜지스터는 비정질 실리콘 또는 카드뮴 셀레나이드(selenide)와 같은 무기 반도체 재료를 기반으로 한다. 보다 최근에는 유기 반도체 재료를 사용하여 박막 트랜지스터 회로를 형성하는 것에 관하여 연구 개발되고 있다.

유기 반도체 재료는 트랜지스터 제조에 있어서 많은 제조 잇점을 제공한다. 특히, 유기 반도체 재료를 사용함으로써 얇은 유리, 중합 또는 종이 기반 기판과 같은 가요성 기판 상에 유기 박막 트랜지스터(OTFT)를 제조할 수 있다. 또한, 유기 반도체 재료는 프린팅, 엠보싱 또는 웨도우 마스크와 같은 저비용 제조 기술을 사용하여 형성될 수 있다. OTFT의 성능 특성이 계속된 연구 개발로 향상되었음에도 불구하고, 장치 성능 및 안정성은 계속하여 도전과제가 되고 있다.

개요

일반적으로, 본 발명은 ac 전력 소스에 의해 전력 공급되는 로직 회로에 관한 것이다. 본 발명은 비정질 또는 폴리크리스탈 유기 반도체, 무기 반도체 또는 그들의 조합을 기초로 하는 박막 트랜지스터를 채용하는 로직 회로에 적용될 수 있다.

박막 트랜지스터 기반 로직 회로에 전력을 공급하기 위해 ac 전력 소스를 사용하게 되면, 다양한 적용예에 대하여 만족할 만한 장치 성능을 제공하면서 회로의 장기간의 안정성을 향상시킬 수 있다. 예를 들면, ac 전력 소스에 의해 OTFT 회로에 전력이 공급될 때, OTFT 회로는 확장된 동작 주기에 걸쳐 안정한 성능 특성을 나타낼 수 있다.

안정성이 향상됨으로써 OTFT 회로를 사용하여 인버터, 오실레이터, 로직 게이트, 레지스터 등을 포함하는 다양한 박막 트랜지스터 기반 로직 회로 장치를 형성할 수 있다. 그러한 로직 회로 장치는, 집적 회로, 인쇄 회로 기판, 플랫 패널 디스플레이, 스마트 카드, 셀 폰, 및 RFID 태그를 포함하는 다양한 적용예에서 유용성을 찾을 수 있다.

일부 적용예에 대하여, ac 전력 공급 박막 트랜지스터 회로는 ac-dc 정류 블록에 대한 필요성을 제거할 수 있어, 제조 시간, 비용, 복잡도, 및 박막 트랜지스터를 운반하는 컴포넌트의 크기를 저감할 수 있다. ac 전력 소스는 로직 게이트 회로에 직접적으로 전력을 공급한다. 특히, ac 전력 공급원은, dc 전력을 ac-dc 정류 블록을 경유하여 로직 게이트에 인가하는 것 대신에, ac 전력 파형을 하나 이상의 개별 로직 게이트에 인가한다.

일 실시예에서, 본 발명은 로직 게이트를 형성하도록 배열된 제1 및 제2 트랜지스터 및 로직 게이트에 ac 전력 파형으로 직접 전력을 공급하는 ac 소스를 포함하는 전자 회로를 제공한다.

다른 실시예에서, 본 발명은 ac 전력 소스에 의해 생산된 ac 전력 파형을 적어도 제1 및 제2 트랜지스터에 의해 형성된 로직 게이트에 직접 공급하는 방법을 제공한다.

다른 실시예에서, 본 발명은 적어도 제1 트랜지스터 및 제2 트랜지스터에 의해 형성된 로직 게이트 및 RF 에너지를 ac 전력으로 변환하여 로직 게이트에 ac 전력을 직접 공급하는 무선 주파 컨버터를 포함하는 무선 주파수 식별(RFID) 태그를 제공한다.

다른 실시예에서, 본 발명은, 로직 게이트를 형성하도록 배열된 제1 및 제2 트랜지스터를 포함하는 RFID 태그, RF 에너지를 ac 전력으로 변환하고 ac 전력을 로직 게이트에 직접 공급하는 무선 주파(RF) 컨버터, 및 정보를 전달하는 변조기, 및 RF 에너지를 RF 컨버터에 의한 변환을 위해 RFID 태그로 전송하고 변조기에 의해 전달된 정보를 판독하는 RFID 판독기를 포함하는 무선 주파수 식별(RFID) 시스템을 제공한다.

다른 실시예에서, 본 발명은, 링 오실레이터를 형성하도록 접속되는 일련의 인버터 스테이지, 및 링 오실레이터에 있는 인버터 스테이지에 ac 전력을 직접 공급하는 ac 소스를 포함하는 링 오실레이터 회로를 제공한다.

본 발명은 많은 잇점을 제공할 수 있다. 예를 들면, ac 전력 공급된 로직 회로, 및 특히 OTFT 기반 로직 회로는 dc 전력 공급 박막 트랜지스터 회로에 비하여 확장된 주기 시간에 걸쳐 향상된 안정성을 보일 수 있다. 링 오실레이터의 경우, 예를 들면, ac 전력 공급 박막 트랜지스터 회로는 dc 전력 공급 박막 트랜지스터 회로에 비하여 보다 긴 주기 시간에 걸쳐 오실레이션 진폭을 유지할 수 있다.

특히, 안정한 OTFT 회로의 이용가능성은, 보다 신뢰성있는 성능, 지속성 및 수명으로 다양한 적용예에 OTFT 회로의 폭넓은 사용을 도모할 수 있다. 따라서, OTFT 회로에 대한 다양한 적용예은, 얇은 유리, 중합 또는 종이 기반 기판 같은 가요성 기판 상에 회로를 형성할 수 있는 능력 등과 같은 OTFT 회로와 관계된 제조 잇점 및 저비용 제조 기술을 사용할 수 있다.

다른 잇점으로서, 박막 트랜지스터 회로에 AC 전력을 사용하게 되면 dc 전력을 회로에 전달하기 위한 일부 적용예에 요구되는 ac-dc 정류기 컴포넌트에 대한 필요성을 제거할 수 있다. 따라서, 정류기 컴포넌트에 대한 필요성을 제거함으로써, ac 전력을 사용하게 되면, 제조 시간, 비용, 복잡도 및 박막 트랜지스터를 운송하는 컴포넌트의 크기를 저감할 수 있다.

RFID 태그에 대하여, 특정 예로서, ac 전력 공급 박막 회로를 사용하게 되면 ac-dc 정류기 컴포넌트를 제거함으로써 비용 및 태그의 크기를 실질적으로 저감할 수 있다. 특히, 프론트-엔드 정류기 블록에 대한 필요성을 제거함으로써, ac 전력 공급 박막 로직 회로는 설계 및 RFID 태그의 제조에 있어서 실질적인 비용 및 크기를 절약할 수 있게 된다.

이들 실시예 및 다른 실시예의 추가의 상세한 설명은 첨부 도면 및 하기의 설명에서 설명된다. 다른 특징, 목적 및 잇점은 상세한 설명, 도면, 및 청구범위로부터 자명해질 것이다.

도면의 간단한 설명

도 1은 ac 전력 공급 인버터 회로를 도시하는 회로도이다.

도 2는 도 1의 인버터 회로의 시뮬레이션 성능을 도시하는 그래프이다.

도 3은 CMOS 트랜지스터를 기반으로 하는 ac 전력 공급 인버터 회로를 도시하는 회로도이다.

도 4는 ac 전력 공급 NAND 게이트 회로를 도시하는 회로도이다.

도 5는 ac 전력 공급 박막 트랜지스터 기반 NOR 게이트 회로를 도시하는 회로도이다.

도 6은 부하 커패시터를 갖는 ac 전력 공급 박막 트랜지스터 기반 링 오실레이터 회로를 도시하는 회로도이다.

도 7은 도 6의 링 오실레이터 회로의 시뮬레이션 성능을 도시하는 그래프이다.

도 8은 부하 커패시터가 없는 ac 전력 공급 박막 트랜지스터 기반 링 오실레이터 회로를 도시하는 회로도이다.

도 9는 도 8의 링 오실레이터 회로의 시뮬레이션 성능을 도시하는 그래프이다.

도 10은 RFID 태그/판독기 시스템에의 ac 전력 공급 박막 트랜지스터 회로의 적용을 도시하는 블록도이다.

도 11은 도 10의 RFID 태그/판독기 시스템을 도시하는 회로도이다.

도 12는 도 10의 RFID 태그/판독기 시스템과 관계된 판독기를 도시하는 회로도이다.

도 13은 ac 전력 공급 박막 트랜지스터 회로를 사용하여 구성된 RFID 태그의 시뮬레이션 출력을 도시하는 그래프이다.

도 14는 액정 표시 소자를 구동하는 ac 전력 공급 인버터 회로를 도시하는 회로도이다.

도 15는 발광 다이오드(LED)를 구동하는 ac 전력 공급 인버터 회로를 도시하는 회로도이다.

발명의 상세한 설명

도 1은 ac 전력 공급 인버터 회로(10)를 도시하는 회로도이다. 인버터 회로(10)는, 부하 트랜지스터(16) 및 구동 트랜지스터(18)를 갖는 인버터(14) 형태의 로직 게이트에 ac 전력을 공급하는 ac 전력 소스(12)를 포함할 수 있다. 각 트랜지스터(16, 18)는 박막 전계 효과 트랜지스터일 수 있고, 비정질 폴리크리스탈 무기 또는 유기 반도체 재료를 기반으로 할 수 있다. 예로서, 펜타센(pentacene)과 같은 유기 반도체 재료를 사용하여 OTFT를 형성할 수 있다. 대안으로서, 회로(10)는, 예를 들면, CMOS(complementary metal oxide semiconductor) 인버터 회로를 형성하기 위해 유기 및 무기 반도체 재료의 조합에 의해 형성될 수 있다. 예를 들면, 일부 적용예에서, 인버터 회로(10)는 NMOS 무기 전계 효과 트랜지스터 및 PMOS 유기 전계 효과 트랜지스터에 의해 형성될 수 있다. OTFT가 사용되는 경우, 트랜지스터(16, 18)는 저비용 제조 기술을 사용하여 제조가능하며 일부 적용예에 대하여는 가요성 기판 상에 형성될 수 있다.

ac 전력 소스(12)는 인버터(14)에 ac 전력 파형을 직접 공급한다. ac 전력은 ac-dc 정류 컴포넌트에 의해 생산된 dc 전력 대신 인버터가 ac 전력 파형을 수신하는 식으로 인버터(14)에 직접 인가된다. 즉, 인버터(14)는 ac 전력 파형에 응답하여 동작한다. 따라서, 인버터가 dc 전력 신호보다는 동작 전력으로서 ac 전력 파형을 여전히 수신하면 ac 전력 소스(12)와 인버터(14) 사이에 개재 회로가 존재할 수 있다. 도 1의 예에서, ac 전력 파형은 부하 트랜지스터(16)의 공통 게이트 및 드레인 접속부와 구동 트랜지스터(18)의 소스에 접속된 접지 접속부 양단에 직접 인가된다.

도 1의 인버터(14)와 같은 박막 트랜지스터 기반 로직 회로에 전력을 공급하기 위해 ac 전력 소스(12)를 사용하게 되면, 다양한 적용예에 대하여 만족할만한 장치 성능을 지원할 수 있으면서 회로의 장기 안정성을 향상시킬 수 있다. 예를 들면, 인버터(14)에 ac 전력 소스(12)으로부터 전력이 공급되면, 인버터는, 특히 유기 반도체 재료에 대하여 dc 전력 공급 인버터에 비하여 확장된 동작 주기에 걸쳐 안정한 성능 특성을 나타낼 수 있다. 또한, 일부 적용예에 대하여, 인버터의 ac 동작은 인버터에 전력을 공급하기 위한 ac-dc 정류기 컴포넌트에 대한 필요성을 제거할 수 있다. 인버터 회로(10)에 공급된 ac 전력 파형은 다양한 정규 형상, 예를 들면, 정현, 직각, 또는 톱니 형상을 가질 수 있다. 또한, 일부 실시예에서, ac 전력 파형은 비정규 형상을 가질 수 있다. 따라서, ac 전력 파형은 ac 흐름을 나타내지만 임의의 특정 형상에 한정되는 것은 아니다. 그럼에도 불구하고, 많은 적용예에서, ac 전력 파형은 정현 파형일 수 있다.

도 1에 도시된 바와 같이, 부하 트랜지스터(16)의 게이트 및 드레인은 ac 전력 소스(12)에 접속된다. 구동 트랜지스터(18)의 드레인은 부하 트랜지스터(16)의 소스에 접속되고, 구동 트랜지스터의 소스는 접지에 접속된다. 신호원(20)은, 예를 들면, 로직 신호로 구동 트랜지스터(18)의 게이트를 구동한다. 응답하여, 인버터(14)는 반전된 출력(22)을 생성하여 부하 커패시터(24) 양단에 출력될 수 있다. 부하 커패시터(24)는 출력에 존재하는 ac 전압의 일부를 필터링하여 제거하고 보다 깨끗한 출력 신호를 제공한다. 필터링의 양은 부하 커패시터(24)의 용량과 ac 전력의 주파수에 따라 다르다. 부하 커패시터(24)는, 인버터 회로(10)가 하나 이상의 추가의 로직 게이트를 구동하도록 접속된 경우 출력부(22)에 접속된 로직 게이트 내의 게이트/소스 오버랩에 의해 생산된 입력 커패시턴스에 의해 형성될 수 있다.

게이트/소스 오버랩은 후속 로직 게이트에 구동 트랜지스터(18)를 제조하면서 제어되어 부하 커패시터(24)에 원하는 레벨의 커패시턴스를 생성할 수 있다. 또한, 부하 커패시터(24)는, 특히, 출력부(22)가 또 다른 로직 게이트를 구동하지 않는다면, 독립적으로 형성될 수 있다. 일부 실시예에서, 부하 트랜지스터(16)는, 구동 트랜지스터(18)의 게이트 폭 대 게이트 길이 비율 이상의 게이트 폭 대 게이트 길이 비율을 가질 수 있다. 이 경우에, 회로에 dc 전력을 공급하게 되면 저감된 이득 때문에, NMOS 또는 PMOS 디자인에 대하여 로직 게이트의 동작이 열악해진다. 예를 들면, 상기 디자인을 기반으로 하는 NMOS 또는 PMOS 링 오실레이터는 dc가 공급되면 동작하지 않을 수 있다. 구동 트랜지스터(18)의 게이트 폭 대 게이트 길이 비율 이상인 부하 트랜지스터(16)의 게이트 폭 대 게이트 길이 비율을 가짐으로써 총 회로 영역이 줄어들 수 있다는 또 다른 잇점이 있다.

도 2는 도 1의 인버터 회로(10)의 시뮬레이션 성능을 도시하는 그래프이다. 특히, 상기 그래프는 주기 시간에 대하여 신호 전압 전이를 도시한다. 이러한 시뮬레이션을 위해, 트랜지스터(16, 18)는 PMOS 유기 전계 효과 트랜지스터로서 모델

링된다. 도 2에서, 트레이스(25)는 신호원(20)에 의해 구동 트랜지스터(18)의 게이트에 인가된 입력 신호 파형이다. 트레이스(26)는 출력부(22)에서 인버터(14)에 의해 생산된 출력 신호 파형이다. 도 2의 예에서, 입력 신호 파형은 로직 '0' 상태(28)와 로직 '1' 상태(27) 사이에서 전이한다. 응답으로, 인버터(14)는, 도 2에 도시된 바와 같이, 입력 신호 파형, 즉, 로직 '1' 상태(32) 및 로직 '0' 상태(30)에 응답하여 반전된 출력을 생성한다. 인버터(14)는 부하 트랜지스터(16)에 인가되는 AC 전압에 역으로 관계된 전파 지연, 및 인버터를 형성하고 트랜지스터(16, 18) 내의 기생 커패시턴스 및 인버터 회로(10)에 독립적으로 부가될 수 있는 임의의 외부 커패시턴스에 비례하는 반도체 재료의 이동도를 나타낸다. ac 전력 소스(12)은 인버터(14)의 전파 지연 시간보다 작은 주기로 특징지어지는 주파수를 가질 수 있다.

도 2의 예에서, ac 전력 소스(12)은 125 kHz의 주파수와 80 볼트의 피크 대 피크 진폭을 갖는 정현파형을 생성한다. 또한, 신호원(20)은 대략 100 Hz에서 대략 0과 15 볼트 사이의 구형파 입력 신호 파형을 생성한다. 인버터(14)는 ac 전력 소스(12)에 의해 인가된 ac 전력 공급 파형에 응답하여 턴 "온"하고, 신호원(20)에 의해 인가된 입력 신호 파형을 반전시킨다. 인버터(14)의 출력부(22)에는 부가의 로직 회로가 적용될 수 있다. 또한, 복수의 인버터(14)가 결합하여 오실레이터, 로직 게이트, 레지스터 등과 같은 다양한 로직 컴포넌트를 형성할 수 있다. 인버터 회로(10)가 로직 게이트로서 사용하기 위해 도 1에 도시되었지만, 인버터 회로는 일부의 경우에 아날로그 증폭기로서 사용될 수 있다. 또한, 인버터 회로(10)를 사용하여, 액정 표시(LCD) 소자, 또는 유기 발광 다이오드(OLED)를 포함하는 발광 다이오드(LED) 같은 표시 소자를 포함하는 다양한 부하를 구동할 수 있다.

도 3은 CMOS 기반 회로를 채용하는 ac 전력 공급 박막 트랜지스터 기반 인버터 회로(14')를 도시하는 회로도이다. 도 3에 도시된 바와 같이, p 채널 트랜지스터(16)의 소스는 AC 전력 공급 장치(12)에 접속되어 있다. n 채널 트랜지스터(19)는 트랜지스터(16)의 드레인에 접속된 드레인을 구비한다. 또한, 트랜지스터(16, 19)의 게이트는 함께 접속되어 신호원(20)에 의해 구동된다. 신호원(20)은, 예를 들면, 로직 신호로 트랜지스터(16, 19)의 게이트를 구동한다. 트랜지스터(19)의 소스는 접지에 접속된다. 트랜지스터(16)의 소스 및 트랜지스터(19)의 드레인은 서로 연결되어 인버터 회로(14')의 출력부(22)를 형성한다. 로직 신호에 응답하여, 인버터(14')는 반전 출력(22)을 생성한다. 일부 실시예에서, 부하 커패시터는 출력부(22)와 접지 사이에 접속될 수 있다. 다시, 부하 커패시터는 인버터 회로(14')의 출력부에 접속된 후속 로직 게이트의 입력 커패시턴스에 의해 형성될 수 있다. 또한, 부하 커패시터는 출력부(22)에 원하는 부하 커패시턴스를 제공하도록 독립적으로 형성될 수 있다.

도 4는 ac 전력 공급 박막 트랜지스터 기반 NAND 게이트 회로(21)를 도시하는 회로도이다. 도 4에 도시된 바와 같이, 부하 트랜지스터(16)의 게이트 및 드레인은 ac 전력 공급 장치(12)에 접속된다. 제1 구동 트랜지스터(18A)는 부하 트랜지스터(16)의 소스에 접속된다. 제2 구동 트랜지스터(18B)의 드레인은 제1 구동 트랜지스터(18A)의 소스에 접속된다. 제2 구동 트랜지스터(18B)의 소스는 접지에 접속된다. 제1 및 제2 신호원(20A, 20B)은 구동 트랜지스터(18A, 18B)의 게이트를 각각 구동한다. 응답으로, NAND 게이트(23)는 논리적 NAND 출력부(22)를 생성한다. 트랜지스터(16, 18A, 18B)는 NAND 게이트를 형성한다. NAND 회로(21)는 ac 전력 공급 장치(12)에 의해 NAND 회로로 직접 전달되는 ac 전력 공급 신호에 응답하여 동작한다. 일부 실시예에서, 부하 커패시터는 출력부(22) 양단에 접속될 수 있다. 부하 커패시터는 NAND 회로(21)의 출력부(22)에 의해 구동되는 로직 게이트의 입력 커패시턴스에 의해 실현되거나 또는 독립적으로 형성될 수 있다.

도 5는 ac 전력 공급 박막 트랜지스터 기반 NOR 게이트 회로(25)를 도시하는 회로도이다. 도 5는 본 발명에 따라 ac 전력 공급으로 동작하는 박막 트랜지스터 기반 로직 회로의 다른 예를 도시한다. 도 5에 도시된 바와 같이, 부하 트랜지스터(16)의 게이트 및 드레인은 ac 전력 공급 장치(12)에 접속된다. 트랜지스터(16, 29A, 29B)는 NOR 게이트(27)를 형성한다. 제1 및 제2 구동 트랜지스터(29A, 29B)의 드레인은 부하 트랜지스터(16)의 소스 및 출력부(22)에 접속된다. 제1 및 제2 구동 트랜지스터(29A, 29B)의 소스는 접지에 접속된다. 제1 및 제2 신호원(31A, 31B)은 구동 트랜지스터(29A, 29B)의 게이트를 각각 구동한다. 응답으로, NOR 게이트(27)는 논리적 NOR 출력부(22)를 생성한다. NOR 회로(25)는 ac 전력 공급 장치(12)에 의해 전달되는 ac 전력 공급 신호에 응답하여 동작한다. 일부 실시예에서, 부하 커패시터는 논리적 NOR 출력부(22) 양단에 접속될 수 있다. 부하 커패시터는 NOR 회로(25)의 출력(22)에 의해 구동되는 로직 게이트의 입력 커패시턴스에 의해 실현되거나 독립적으로 형성될 수 있다.

도 6은 ac 전력 공급 박막 트랜지스터 기반 링 오실레이터 회로(33)를 도시하는 회로도이다. 링 오실레이터 회로(33)는, 예를 들면, OTFT를 기반으로 하는 인버터 스테이지를 포함하는 ac 전력 공급 로직 게이트를 사용하여 구현될 수 있는 또 다른 회로의 예이다. 도 6에 도시된 바와 같이, 링 오실레이터 회로(33)는 질렬로 배열된 홀수개의 인버터 스테이지를 포함한다. 도 6의 예에서, 링 오실레이터 회로(33)는, 각각 부하 트랜지스터(34A-34G) 및 구동 트랜지스터(35A-35G)를 구비하는 일곱개의 인버터 스테이지(36A-36G)를 포함한다. 링 오실레이터 회로(33)에 있는 각 트랜지스터(34, 35)는 ac 전력 공급 박막 전계 효과 트랜지스터이다. 예를 들면, ac 전력 공급 장치(12)는 부하 트랜지스터(34)의 게이트 및 드레인에 ac 전력을 공급한다. 구동 트랜지스터(35)의 소스 전극은 접지에 접속된다.

도 6의 예에서, 각각의 인버터 스테이지(36)는 부하 커패시터(38A-38G) 각각에 접속된 출력부를 갖는다. 예를 들면, 인버터 스테이지(36A)의 출력부는 부하 커패시터(38B) 양단에 접속되고, 인버터 스테이지(36G)의 출력부는 부하 커패시터(38A) 양단에 접속된다. 각각의 커패시터(38)는, 각각의 인버터 스테이지의 출력에 의해 구동되는 후속 인버터 스테이지(36)의 구동 트랜지스터(35) 내의 게이트/소스 오버랩에 의해 생성된 입력 커패시턴스에 의해 형성될 수 있다. 최종 인버터 스테이지(36G)의 출력(40)은 제1 인버터 스테이지(36A)에 있는 구동 트랜지스터(35S)의 게이트에 접속되어 피드백을 제공한다. 도 1의 인버터 회로(10) 같이, 도 6의 링 오실레이터 회로(33)는 ac 전력 공급 장치(12)에 의해 공급되는 ac 전력 공급 장치 파형에 응답하여 동작한다. 동작 동안, 링 오실레이터 회로(33)는 클록 신호를 제공한다. 예를 들면, 링 오실레이터 회로(33)에 있는 각 인버터 스테이지(36)의 출력은 탭되어 원하는 위상을 갖는 클록 신호를 제공한다.

도 7은 도 6의 링 오실레이터 회로(33)의 시뮬레이션 성능을 도시하는 그래프이다. 도 7에 도시된 바와 같이, 링 오실레이터(33)는, 출력(41)으로서, 하이 피크(42)와 로우 피크(43)로 특징지어지는 오실레이팅 출력 파형(41)을 생성한다. 도 7의 예에서, ac 전력 소스(12)는 125 kHz 주파수와 40 볼트의 피크 대 피크 진폭을 갖는 정현파형을 생성한다. 도 7의 오실레이팅 출력 파형(41)은 대략 300 Hz 주파수를 나타낸다. 일반적으로, 링 오실레이터 회로에 의해 생성되는 출력 파형은 인버터 스테이지(36)의 갯수 및 개별 인버터 스테이지에 의해 생성되는 전파 지연에 의존하는 주파수를 가질 것이다. 전파 지연은, 링 오실레이터 회로(33)에 인가되는 ac 전력 공급 전압, 및 반도체 재료의 이동도에 역의 관계에 있고 인버터 스테이지(36)에 존재하는 임의의 적용가능 기생 커패시턴스 또는 외부 커패시턴스에 비례한다.

도 8은 커패시터(38)가 없는 ac 전력 공급 박막 트랜지스터 기반 링 오실레이터 회로(33')를 도시하는 회로도이다. 도 9는 도 8의 링 오실레이터 회로(33')의 시뮬레이션 성능을 도시하는 그래프이다. 도 8의 링 오실레이터 회로(33')는 도 6의 링 오실레이터 회로(33)와 실질적으로 일치하지만, 인버터 스테이지(36) 각각의 출력에 커패시터(38)를 포함하지는 않는다. 커패시터(38)가 없을 때, 피크(44 및 46)를 포함하는 도 9의 오실레이팅 출력 파형(41')은 125 kHz 이상의 ac 전력 공급 파형을 나타낸다.

링 오실레이터 회로(33)와 같은 박막 트랜지스터 회로는 또한 보다 높은 ac 전력 공급 주파수로 동작하는 것이 가능하다. 회로(33)에 실질적으로 일치하는 링 오실레이터 회로를 기능시키는 것은, 예를 들면, 약 6 MHz의 ac 전력 공급 주파수로 동작하기 위해 관찰되었다. 반도체 이동도가 증가함에 따라, 10 MHz 이상의 ac 전력 공급 주파수로 본 명세서에서 설명된 바와 같이 링 오실레이터 회로를 사용하는 것이 합리적일 수 있다.

도 10은 RFID 태그/판독기 시스템(55)에 ac 전력 공급 박막 트랜지스터 기반 회로의 적용예를 도시하는 블록도이다. ac 전력 공급 박막 트랜지스터 기반 회로를 사용하게 되면, 후술되는 바와 같이, 많은 이유로 RFID 태그에서 특히 바람직할 수 있다. 도 10에 도시된 바와 같이, 시스템(55)은 판독기 유닛(56) 및 RFID 태그(58)를 포함할 수 있다.

판독기 유닛(56)은 무선 주파수(RF) 소스(62) 및 판독기(64)를 포함할 수 있다. RF 소스(62)는 RF 에너지를 RFID 태그(58)로 전송하여 전력의 소스를 제공한다. 이러한 방식에서, RFID 태그(58)는 배터리와 같은 독립적인 전력 공급을 제공할 필요가 없다. 대신, RFID 태그(58)에는 판독기 유닛(56)과 RFID 태그 사이의 무선 대기 인터페이스에 걸쳐 전력이 공급된다. 이를 위해, 판독기 유닛(56)은 RF 에너지를 송신 및 수신하기 위해 안테나로서 효과적으로 동작하는 인덕터(59)를 포함한다.

도 10에 도시된 바와 같이, RFID 태그(58)는 ac 전력 소스(66)를 포함할 수 있다. 후술되는 바와 같이, ac 전력 소스(66)는 판독기 유닛(56)에 의해 송신된 RF 에너지를 RFID 태그(58)에 의해 운반되는 박막 트랜지스터 회로에 전달하기 위한 ac 전력으로 변환할 수 있다. RFID 태그(58)는 수신기로서 동작하는 인덕터(67)를 경유하여 판독기 유닛(56)으로부터 RF 에너지를 수신할 수 있다. 커패시터(77) 또한 인덕터(67)와 병렬로 제공될 수 있다. RFID 태그(58)는 또한 클록 회로(68), 데이터 회로(70), 제어 로직 회로(72), 출력 버퍼 회로(74) 및 변조 인버터(76)를 포함하며, 그들 중 하나 이상이 박막 트랜지스터 회로의 배열에 의해 형성될 수 있다.

클록(68)은 로직 회로(72)를 제어하여, 식별 코드를 운반하는 복수의 데이터 라인을 포함하는 데이터 회로(70)로부터 데이터를 출력하게 한다. 출력 버퍼 회로(74)는 제어 로직 회로(72)로부터 출력을 버퍼링한다. 변조 인버터(76)는, 인덕터(67)를 경유하여 판독 유닛(56)에 의한 해석을 위해 버퍼링된 출력을 변조한다. 예를 들면, 변조 인버터(76)는 인덕터(67) 양단에 인가된 신호를 변조함으로써 정보를 전달한다.

도 11은 도 10의 RFID 태그/판독기 시스템(55)을 도시하는 회로도이다. 도 11에 도시된 바와 같이, RF 소스(62)는 인덕터(59)를 경유하여 ac 출력 신호를 전송하는 ac 생성기(71)를 포함할 수 있다. 일부 적용예에서, ac 생성기(71)는, 대략 125 kHz의 주파수에서 대략 0 내지 5 암페어의 출력을 갖는 정현 전류원의 형태를 취할 수 있다.

인덕터(59 및 67)는 RF 소스와 RFID 태그(58) 사이의 RF 에너지를 전자기 결합하기 위한 변압기를 형성한다. 전류를 제한하기 위해 레지스터(73)가 선택된다. 커패시터(77)는 ac 전력 소스(66) 내에 인덕터(67)와 병렬로 위치되어 다음의 수학적 식1에 따라 ac 전력 소스의 주파수를 지배하는 병렬 공진 탱크를 형성하며,

$$f = \frac{1}{2\pi\sqrt{LC}}$$

여기에서, L은 인덕터(67)의 인덕턴스이고 C는 커패시터(77)의 커패시턴스이다. 인덕턴스 50 μ H 및 커패시턴스 32 nF 이면, 인덕터(67)와 커패시터(77)는 대략 125 kHz의 공진 주파수를 생성한다. 본 예에서, ac 전력 소스(66)의 출력은 대략 주파수 125 kHz의 주파수를 갖는 정현 파형이다. 이 파형은 터미널 AC POWER 및 COMMON에 의해 도 11에 도시된 바와 같이 클록(68), 제어 로직(72), 데이터 라인(70) 및 출력 버퍼(74)에 인가된다.

도 11은 n 비트 식별 코드를 캐리하는 RFID 태그(58)를 도시한다. 설명을 용이하게 하기 위해, RFID 태그(58)는 데이터 라인(70)에 의해 특정된 7 비트 식별 코드를 캐리한다. 많은 적용예에서, RFID 태그(58)는 보다 많은 식별 코드, 예를 들면, 31 비트, 63 비트 또는 127 비트 코드를 캐리할 수 있다. 일부 실시예에서, 선택된 데이터 라인(70)은 개시 비트 식별, 데이터 스트림 동기화 및 에러 체크를 위해 사용되는 정보를 캐리할 수 있다. 도 11의 예에서, 클록 회로(68)는 피드백 루프에 배열된 일련의 7개의 인버터 스테이지로 형성된 링 오실레이터이다.

도 11의 링 오실레이터는 도 6 및 도 8의 링 오실레이터(33 또는 33')와 유사할 수 있다. 두개의 연속 인버터의 출력이 제어 로직(72)에 제공된 각각의 NOR 게이트에 인가된다. 이러한 방식에서, 7개의 NOR 게이트를 사용하여 링 오실레이터에 의해 생성된 각각의 클록 싸이클 내에서 7개 펄스의 시퀀스를 생성한다. 제어 로직(72)에 있는 NOR 게이트의 갯수는 변할 수 있다. 다시, 이러한 배열은, 원리적으로는 보다 큰 수의 비트, 예를 들면, n=31, 63 또는 127로 확장될 수 있다.

데이터 라인(70)과 직렬로 도신된 스위치는 일단에서 각각의 NOR 게이트 출력에 접속된다. 스위치가 닫히면, 각각의 데이터 라인은 NOR 게이트 출력을 접지에 접속한다. 스위치가 개방되면, NOR 게이트 출력은 입력 중 하나로서 제어 로직(72) 내의 7 입력 OR 게이트에 접속된다.

도 11의 예에서, 제2 및 제4 데이터 라인(왼쪽에서 오른쪽으로)에 대한 스위치는 닫혀있다. 결과적으로, 데이터 라인(70)은 7-비트 식별 코드 "1010111"를 저장한다. 이 스위치는, 예를 들면, NOR 게이트 출력으로부터 접지까지 확장하는 금속 라인으로 만들어 질 수 있다. 접지로의 전기 접속은 개방 스위치를 효과적으로 생산하는 동안 의도적으로 파괴되거나 접속될 수 있고, 그에 의해 고유 식별 코드를 RFID 태그(58)의 데이터 라인(70)으로 인코딩할 수 있다. 예를 들면, 레이저 에칭, 기계적 스크라이빙, 전기적 퓨징(fusing), 또는 섀도우 마스크와 같은 다양한 제조 기술에 의해 전기적 접속이 파괴될 수 있다.

제어 로직(72)에서의 7-입력 OR 게이트의 출력은 출력 버퍼(74)에 있는 버퍼 증폭기의 캐스케이드(cascade)에 인가되어 로직 회로의 임피던스를 변조 인버터(76)의 입력 임피던스에 매칭하는데 도움이 된다. 출력 버퍼(74)에 있는 버퍼 증폭기의 출력은 변조 인버터(76)의 입력에 인가된다. 특히, 신호 TAG OUTPUT은 변조 인버터(76)와 관계된 구동 트랜지스터의 게이트에 인가된다. 다음에 변조 인버터(76)는 인덕터(67)와 커패시터(77)로 형성된 탱크의 Q를 변조하여 캐리어 신호를 진폭 변조한다. 이러한 방식에서, 수신된 버퍼 출력은 판독기(64)에 의해 식별 코드가 판독되도록 판독기 유닛(56)으로 전달된다. 특히, 판독기(64)는 인덕터(59)를 경유하여 L_{tap}에서 수신된 신호를 처리한다.

도 12는 도 10의 RFID 태그/판독기 시스템(55)과 관계된 판독기(64)를 도시하는 회로도이다. 판독기(64)는, L_{tap}을 경유하여, 클록 회로(68)의 주파수에 의존하는, 대략 1 kHz인 TAG OUTPUT 신호에 의해 변조된, 예를 들면, 125 kHz에의 캐리어 신호를 포함하는 신호를 수신한다. 저 접합 커패시턴스 신호 다이오드(78)를 사용하여 상기 신호를 복조한다. 저역 통과 필터 섹션(80)은 캐리어 주파수를 제거하고, 인덕터(84), 커패시터(86), 저항기(88), 인덕터(90), 커패시터(92) 및 저항기(94)를 포함할 수 있다. 증폭기 스테이지(82)는 인버팅 입력에 접속된 피드백 저항기(100)와 저항기(96)를 갖는, 비반전 구성의 증폭기(98)를 포함한다.

도 13은 도 10 내지 도 12에 도시된 ac 전력 공급 박막 트랜지스터 회로를 사용하여 구성된 RFID 태그의 시뮬레이션 출력을 도시하는 그래프이다. 특히, 도 13은 출력 버퍼(74)로부터 생성된 신호 TAG OUTPUT의 전이를 도시한다. 도 13에 도시된 바와 같이, ac 전력 공급 파형을 클록 회로(68), 제어 로직(72), 데이터 라인(70) 및 출력 버퍼(74)에 적용하는 동안, 회로는 클록 회로(68)과 시퀀스로 펄스의 트레인을 발생하도록 동작한다.

도 13은 데이터 라인(70)에 의해 특정된 식별 코드의 비트 0(102), 비트 1(104), 비트 2(106), 비트 3(108), 비트 4(110), 비트 5(112) 및 비트 6(114) 사이의 전이를 도시한다. 특히, 7-비트 코드는 코드 1010111에 대응하는 패턴에서 하이(high)에서 로우(low)로의 전이한다는 것을 도 13에서 알 수 있다. 따라서, 그러한 패턴은 판독기(64)에 의해 용이하게 해결되어 RFID 태그(58)에 의해 캐리되는 식별 코드를 결정할 수 있다.

도 14는 액정 표시 소자(118)를 구동하는 ac 공급 박막 트랜지스터 기반 인버터 회로(116)를 도시하는 회로도이다. 도 14의 예에서, 인버터 회로(116)는 도 1의 인버터 회로(10)와 실질적으로 일치한다. 그러나, 인버터(14)의 출력은 액정 표시 소자(118)를 구동한다. 특히, 액정 표시 소자(118)의 한 전극은 부하 트랜지스터(16)의 소스 및 구동 트랜지스터(18)의 드레인에 접속된다. 액정 표시 소자(118)의 다른 전극은 접지에 접속된다.

도 15는 발광 다이오드(LED; 122)를 구동하는 ac 전력 공급 트랜지스터 기반 인버터 회로(120)를 도시하는 회로도이다. 인버터 회로(120)는 LED(122)를 구동하는 것을 제외하고는 도 1의 인버터 회로(10)와 실질적으로 일치한다. LED(122)의 캐소드는 부하 트랜지스터(16)의 소스 및 구동 트랜지스터(18)의 드레인에 접속되고, LED의 애노드는 접지에 접속된다.

본 발명은 많은 이점을 제공한다. 예를 들면, ac 전력 공급 로직 회로, 특히 OTFT 기반 로직 회로는 dc 전력 공급 박막 회로에 비하여 보다 긴 주기 시간에 걸쳐 안정한 성능을 나타낸다. dc 전력 공급 OTFT 로직 회로가 시간에 걸쳐 임계 전압에서 실질적인 변경을 수행하는 것으로 나타나지만, ac 전력 공급 OTFT 로직 회로의 전체적인 성능은 빠르게 변경되지 않는다. 대신, ac 전력 공급 OTFT 회로는 확장된 주기 시간 동안 보다 안정할 수 있다.

링 오실레이터의 경우에, 예를 들면, ac 전력 공급 OTFT 회로는 dc 전력 공급 OTFT 회로에 비하여 보다 긴 주기 시간에 걸쳐 오실레이션 진폭을 유지한다. OTFT 기반 링 오실레이터에 dc 전력을 공급하고 시간에 걸쳐 모니터링하는 경우, 오실레이션 진폭은 오히려 빠르게 감소하는 것을 볼 수 있다. 그러나, 동일한 유형의 링 오실레이터에 ac 전력을 공급하게 되면, 상기의 빠른 감소는 나타나지 않는다. 특히, 10분 이하에서 성능 변화가 나타나는 dc 전력 공급 OTFT 기반 링 오실레이터와는 대조적으로, 60 시간에 걸친 시간 동안 연속적으로 동작하는 ac 전력 공급 OTFT 기반 링 오실레이터에서는 일정한 오실레이션 진폭이 관찰되었다.

안정하고 신뢰성 있는 OTFT 회로를 이용하게 되면, 다양한 적용예에서 보다 신뢰성 있는 성능, 내구성 및 수명을 갖는 OTFT 회로의 폭 넓은 사용을 도모할 수 있다. 결과적으로, 본 명세서에서 설명된 적용예를 포함하는 ac 전력 공급 OTFT 회로에 대한 각종 적용예는 가요성 기판 상에 회로를 형성할 수 있는 능력 및 저비용의 제조 기술을 사용할 수 있는 OTFT 회로와 관련된 제조 잇점을 갖는다.

다른 잇점으로서, 박막 회로에 ac 전력을 사용하게 되면, 회로에 dc 전력을 전달하기 위해 일부 적용예에 요구되는 ac-dc 정류기 회로에 대한 필요성을 제거할 수 있다. 따라서, 정류기 회로에 대한 필요성을 제거함으로써, ac 전력의 사용은 제조 시간, 비용, 복잡도, 및 박막 회로를 캐리하는 컴포넌트의 크기를 저감할 수 있다.

특정 예로서, RFID 태그에 대하여, ac 전력 공급 박막 회로를 사용하게 되면, ac-dc 정류기 회로를 제거함으로써 회로의 크기 및 비용을 실질적으로 저감할 수 있다. 또한, RFID 태그는, ac 전력 공급 OTFT 회로와 관계된 성능 및 신뢰성의 잇점이 있으면서, RFID 기술의 적용에 있어서 새로운 기회를 생성할 수 있을 것이다. 예를 들면, ac 전력 공급 OTFT로 인한 신뢰성 증가는, 파형에 있어서 RFID 태그가 판독기 유닛과 결합하여 보다 연속적으로 또는 심지어 지속적으로 동작할 수 있게 한다.

본 명세서에서 설명된 바와 같이, ac 전력 공급 로직 회로를 형성할 때 유용한 박막 트랜지스터는 다양한 형태를 취할 수 있으며 다양한 제조 공정을 사용하여 제조될 수 있다. 예를 들면, 박막 트랜지스터는 유기 반도체 재료, 무기 반도체 재료, 또는 그들의 조합을 포함할 수 있다. 일부 적용예에 대하여, 유기 및 무기 반도체 재료를 사용하여 CMOS 박막 트랜지스터 회로를 형성할 수 있다. 본 명세서에서 설명된 ac 전력 공급 로직 회로를 형성하는데 유용한 박막 트랜지스터는, 미국 특허 번호 6,433,359호; 2001년 11월 2일 출원된 미국 특허 출원 번호 10/012,654호; 2001년 11월 5일 출원된 미국 특허 출

원 번호 10/012,655호; 모두 2002년 2월 14일 출원된 미국 특허 출원 번호 10/076,174호, 10/076,005호, 및 10/076,003호; 및 2002년 3월 7일 출원된 미국 특허 출원 번호 10/094,007호에 설명된 기술에 따라 제조되는 박막 트랜지스터를 포함하지만, 이에 한정되는 것은 아니다.

본 발명의 사상 및 범위를 벗어나지 않고 다양한 수정이 가해질 수 있다. 이들 실시예 및 다른 실시예는 다음의 청구 범위의 범위 내에 있다.

(57) 청구의 범위

청구항 1.

전자 회로로서,

로직 게이트를 형성하도록 배열된 제1 트랜지스터 및 제2 트랜지스터; 및

상기 로직 게이트에 ac(alternating current) 전력 파형을 직접 공급하는 ac 소스

를 포함하는 전자 회로.

청구항 2.

제1항에 있어서,

상기 로직 게이트는 인버터, NOR 게이트, 및 NAND 게이트 중 하나를 포함하는 전자 회로.

청구항 3.

제1항에 있어서,

상기 로직 게이트는 아날로그 증폭기를 형성하는 전자 회로.

청구항 4.

제1항에 있어서,

표시 소자를 더 포함하며, 상기 로직 게이트는 상기 표시 소자를 구동하도록 접속된 전자 회로.

청구항 5.

제4항에 있어서,

상기 표시 소자는 발광 다이오드 및 액정 표시 소자 중 하나를 포함하는 전자 회로.

청구항 6.

제1항에 있어서,

상기 로직 게이트의 출력에 접속된 부하 커패시터를 더 포함하는 전자 회로.

청구항 7.

제6항에 있어서,

상기 로직 게이트는 제1 로직 게이트이고, 상기 회로는 제2 로직 게이트를 더 포함하고, 상기 제1 로직 게이트의 출력은 상기 제2 로직 게이트의 입력을 구동하고, 상기 부하 커패시터는 상기 제2 로직 게이트의 입력 커패시턴스에 의해 적어도 부분적으로 형성되는 전자 회로.

청구항 8.

제1항에 있어서,

상기 회로는 일련의 인버터 스테이지를 포함하고, 상기 인버터 스테이지는 링 오실레이터의 적어도 부분을 형성하도록 접속되는 전자 회로.

청구항 9.

제8항에 있어서,

복수의 데이터 라인; 및

상기 링 오실레이터에 의해 생성된 클록 신호에 응답하여 데이터 라인으로부터 데이터를 선택적으로 출력하는 복수의 로직 게이트를 더 포함하는 전자 회로.

청구항 10.

제9항에 있어서,

상기 트랜지스터는 상기 로직 게이트의 적어도 부분을 형성하도록 배열된 복수의 박막 트랜지스터를 포함하는 전자 회로.

청구항 11.

제1항에 있어서,

상기 ac 파워 팩형은 상기 로직 게이트의 전파 지연보다 작은 주기를 갖는 전자 회로.

청구항 12.

제1항에 있어서, 상기 트랜지스터 중 적어도 하나는 유기 박막 트랜지스터인 전자 회로.

청구항 13.

제12항에 있어서,

상기 트랜지스터 중 적어도 하나는 펜타신(pentacene)을 기반으로 하는 전자 회로.

청구항 14.

제1항에 있어서,

상기 트랜지스터 중 적어도 하나는 비정질 실리콘을 기반으로 하는 전자 회로.

청구항 15.

제1항에 있어서,

상기 로직 게이트는 CMOS 로직 게이트를 포함하는 전자 회로.

청구항 16.

제1항에 있어서,

상기 트랜지스터는 가요성 기판 상에 형성되는 전자 회로.

청구항 17.

제1항에 있어서,

상기 로직 게이트는 무선 주파수 식별(RFID) 태그의 부분을 형성하는 전자 회로.

청구항 18.

제1항에 있어서,

상기 제1 트랜지스터는 부하 트랜지스터이고, 상기 제2 트랜지스터는 구동 트랜지스터이고, 상기 부하 트랜지스터의 게이트 폭 대 게이트 길이의 비율은 상기 구동 트랜지스터의 게이트 폭 대 게이트 길이의 비율보다 큰 전자 회로.

청구항 19.

적어도 제1 트랜지스터 및 제2 트랜지스터로 형성된 로직 게이트에 ac 전력 소스에 의해 생성된 ac 전력 파형을 공급하는 단계를 포함하는 방법.

청구항 20.

제19항에 있어서,

상기 로직 게이트는 인버터, NOR 게이트, 및 NAND 게이트 중 하나를 포함하는 방법.

청구항 21.

제20항에 있어서,

상기 로직 게이트가 아날로그 증폭기로서 동작하는 것을 더 포함하는 방법.

청구항 22.

제20항에 있어서,

상기 로직 게이트로 표시 소자를 구동하는 것을 더 포함하는 방법.

청구항 23.

제22항에 있어서,

상기 표시 소자는 발광 다이오드 및 액정 표시 소자 중 하나를 포함하는 방법.

청구항 24.

제19항에 있어서,

부하 커패시터를 상기 로직 게이트의 출력에 접속하는 단계를 더 포함하는 방법.

청구항 25.

제24항에 있어서,

상기 로직 게이트는 제1 로직 게이트이고, 상기 방법은, 상기 제1 로직 게이트의 출력으로 제2 로직 게이트의 입력을 구동하는 것을 포함하고, 상기 부하 커패시터는 상기 제2 로직 게이트의 입력 커패시턴스에 의해 적어도 부분적으로 형성되는 방법.

청구항 26.

제19항에 있어서,

상기 로직 게이트는 링 오실레이터의 적어도 일부를 형성하도록 접속된 일련의 인버터 스테이지를 포함하는 방법.

청구항 27.

제26항에 있어서,

상기 링 오실레이터에 의해 생성된 클록 신호에 응답하여 복수의 데이터 라인으로부터 데이터를 선택적으로 출력하는 것을 더 포함하는 방법.

청구항 28.

제27항에 있어서,

상기 트랜지스터는 상기 로직 게이트의 적어도 일부를 형성하도록 배열된 복수의 박막 트랜지스터를 포함하는 방법.

청구항 29.

제19항에 있어서,

상기 ac 전력 파형은 상기 로직 게이트의 전파 지연 시간보다 작은 주기를 갖는 방법.

청구항 30.

제19항에 있어서,

상기 트랜지스터 중 적어도 하나는 유기 박막 트랜지스터인 방법.

청구항 31.

제30항에 있어서,

상기 트랜지스터 중 적어도 하나는 펜타신을 기반으로 하는 방법.

청구항 32.

제19항에 있어서,

상기 트랜지스터 중 적어도 하나는 비정질 실리콘을 기반으로 하는 방법.

청구항 33.

제19항에 있어서,

상기 로직 게이트는 CMOS 로직 게이트를 포함하는 방법.

청구항 34.

제19항에 있어서,

상기 트랜지스터는 가요성 기판 상에 형성되는 방법.

청구항 35.

제19항에 있어서,

상기 로직 게이트는 무선 주파수 식별(RFID) 태그의 부분을 형성하는 방법.

청구항 36.

제19항에 있어서,

상기 제1 트랜지스터는 부하 트랜지스터이고 상기 제2 트랜지스터는 구동 트랜지스터이며, 상기 부하 트랜지스터의 게이트 폭 대 게이트 길이의 비율이 상기 구동 트랜지스터의 게이트 폭 대 게이트 길이의 비율 이상인 방법.

청구항 37.

무선 주파수 식별(RFID) 태그에 있어서,

적어도 제1 트랜지스터 및 제2 트랜지스터로 형성된 로직 게이트; 및

RF 에너지를 ac 전력으로 변환하여 상기 로직 게이트에 ac 전력을 직접 공급하는 무선 주파수 컨버터
를 포함하는 RFID 태그.

청구항 38.

제37항에 있어서,

상기 로직 게이트는 인버터, NOR 게이트, 및 NAND 중 하나를 포함하는 RFID 태그.

청구항 39.

제37항에 있어서,

상기 로직 게이트는 아날로그 증폭기를 형성하는 RFID 태그.

청구항 40.

제37항에 있어서,

상기 로직 게이트의 출력에 접속된 부하 커패시터를 더 포함하는 RFID 태그.

청구항 41.

제40항에 있어서,

상기 로직 게이트는 제1 로직 게이트이고 상기 회로는 제2 로직 게이트를 더 포함하며, 상기 제1 로직 게이트의 출력은 상기 제2 로직 게이트의 입력을 구동하고, 상기 부하 커패시터는 상기 제2 로직 게이트의 입력 커패시턴스에 의해 적어도 부분적으로 형성되는 RFID 태그.

청구항 42.

제37항에 있어서,

상기 RFID 태그는 링 오실레이터의 적어도 부분을 형성하도록 접속된 일련의 인버터 스테이지를 포함하는 RFID 태그.

청구항 43.

제42항에 있어서,

복수의 데이터 라인; 및

상기 링 오실레이터에 의해 생성된 클록 신호에 응답하여 상기 데이터 라인으로부터 데이터를 선택적으로 출력하는 복수의 로직 게이트를 더 포함하는 RFID 태그.

청구항 44.

제43항에 있어서,

상기 트랜지스터는 상기 로직 게이트의 적어도 일부를 형성하도록 배열된 복수의 박막 트랜지스터를 포함하는 RFID 태그.

청구항 45.

제37항에 있어서,

상기 ac 전력 파형은 상기 로직 게이트의 전파 지연 시간 보다 작은 주기를 갖는 RFID 태그.

청구항 46.

제37항에 있어서,

상기 트랜지스터 중 적어도 하나는 유기 박막 트랜지스터인 RFID 태그.

청구항 47.

제46항에 있어서,

상기 트랜지스터 중 적어도 하나는 펜타신을 기반으로 하는 RFID 태그.

청구항 48.

제37항에 있어서,

상기 트랜지스터 중 적어도 하나는 비정질 실리콘을 기반으로 하는 RFID 태그.

청구항 49.

제37항에 있어서,

상기 로직 게이트는 CMOS 로직 게이트를 포함하는 RFID 태그.

청구항 50.

제37항에 있어서,

상기 트랜지스터는 가요성 기판 상에 형성되는 RFID 태그.

청구항 51.

제37항에 있어서,

상기 제1 트랜지스터는 부하 트랜지스터이고 상기 제2 트랜지스터는 구동 트랜지스터이며, 상기 부하 트랜지스터의 게이트 폭 대 게이트 길이의 비율은 상기 구동 트랜지스터의 게이트 폭 대 게이트 길이의 비율 이상인 RFID 태그.

청구항 52.

무선 주파수 식별(RFID) 시스템으로서,

로직 게이트, RF 에너지를 ac 전력으로 변환하여 상기 로직 게이트에 ac 전력을 직접 공급하는 RF 컨버터, 및 정보를 전달하는 변조기를 형성하도록 배열된 제1 및 제2 트랜지스터를 포함하는 RFID 태그; 및

상기 RF 에너지를 상기 RF 컨버터에 의한 변환을 위해 RFID 태그로 전송하고, 상기 변조기에 의해 전달된 정보를 판독하는 RFID 판독기

를 포함하는 RFID 시스템.

청구항 53.

제52항에 있어서,

상기 로직 게이트는 인버터, NOR 게이트, 및 NAND 게이트를 포함하는 RFID 시스템.

청구항 54.

제52항에 있어서,

상기 로직 게이트는 아날로그 증폭기를 형성하는 RFID 시스템.

청구항 55.

제52항에 있어서,

상기 로직 게이트의 출력에 접속된 부하 커패시터를 더 포함하는 RFID 시스템.

청구항 56.

제55항에 있어서,

상기 로직 게이트는 제1 로직 게이트이고 상기 회로는 제2 로직 게이트를 더 포함하고, 상기 제1 로직 게이트의 출력은 상기 제2 로직 게이트의 입력을 구동하고, 상기 부하 트랜지스터는 상기 제2 로직 게이트의 입력 커패시터스에 의해 적어도 부분적으로 형성되는 RFID 시스템.

청구항 57.

제52항에 있어서,

상기 RFID 태그는 링 오실레이터의 적어도 일부를 형성하도록 접속되는 일련의 인버터 스테이지를 포함하는 RFID 시스템.

청구항 58.

제57항에 있어서,

복수의 데이터 라인; 및

상기 링 오실레이터에 의해 생성된 클록 신호에 응답하여 상기 데이터 라인으로부터 데이터를 선택적으로 출력하는 복수의 로직 게이트를 더 포함하는 RFID 시스템.

청구항 59.

제58항에 있어서,

상기 트랜지스터는 상기 로직 게이트의 적어도 일부를 형성하도록 배열되는 복수의 박막 트랜지스터를 포함하는 RFID 시스템.

청구항 60.

제52항에 있어서,

상기 ac 전력 파형은 상기 로직 게이트의 전파 지연 시간보다 작은 주기를 갖는 RFID 시스템.

청구항 61.

제52항에 있어서,

상기 트랜지스터 중 적어도 하나는 유기 박막 트랜지스터인 RFID 시스템.

청구항 62.

제61항에 있어서,

상기 트랜지스터 중 적어도 하나는 펜타신을 기반으로 하는 RFID 시스템.

청구항 63.

제52항에 있어서,

상기 트랜지스터 중 적어도 하나는 비정질 실리콘을 기반으로 하는 RFID 시스템.

청구항 64.

제52항에 있어서,

상기 로직 게이트는 CMOS 로직 게이트를 포함하는 RFID 시스템.

청구항 65.

제52항에 있어서,

상기 트랜지스터는 가요성 기판 상에 형성되는 RFID 시스템.

청구항 66.

제52항에 있어서,

상기 제1 트랜지스터는 부하 트랜지스터이고 상기 제2 트랜지스터는 구동 트랜지스터이며, 상기 부하 트랜지스터의 게이트 폭 대 게이트 길이의 비율은 상기 구동 트랜지스터의 게이트 폭 대 게이트 길이의 비율 이상인 RFID 시스템.

청구항 67.

링 오실레이터 회로로서,

링 오실레이터를 형성하도록 접속되는 일련의 인버터 스테이지를 형성하도록 배열된 복수의 트랜지스터; 및

상기 링 오실레이터에 있는 인버터 스테이지에 ac 전력 파형을 직접 제공하는 ac 소스

를 포함하는 링 오실레이터.

청구항 68.

제67항에 있어서,

상기 트랜지스터 중 적어도 하나는 펜타신을 기반으로 하는 링 오실레이터.

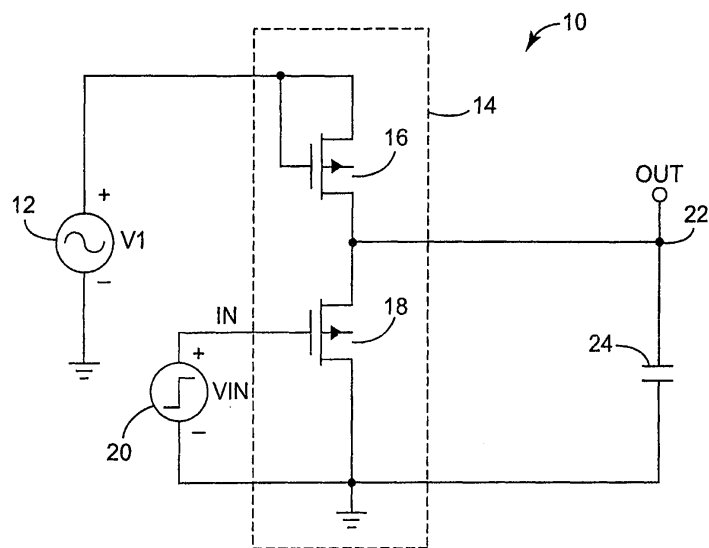
청구항 69.

제67항에 있어서,

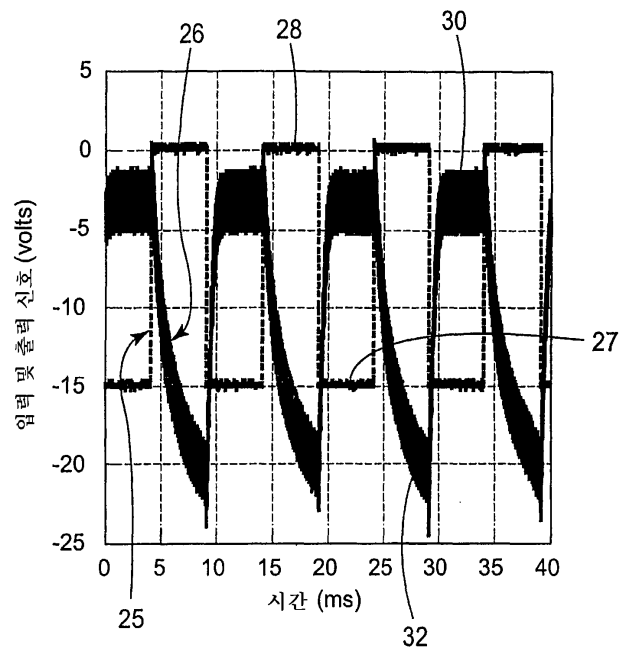
상기 트랜지스터는 가요성 기판 상에 형성되는 링 오실레이터.

도면

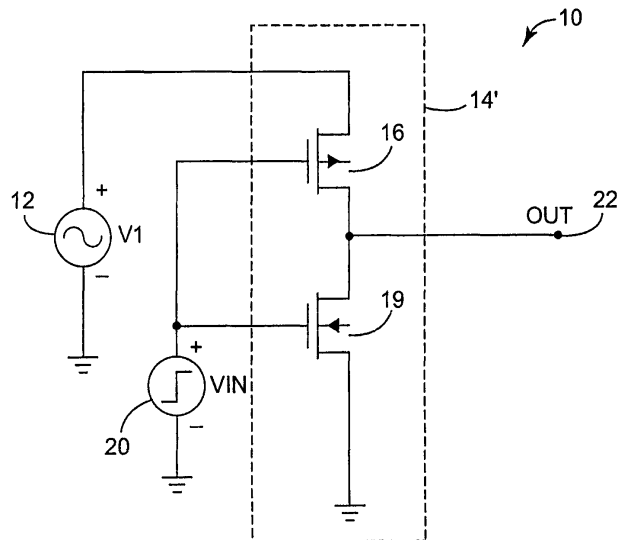
도면1



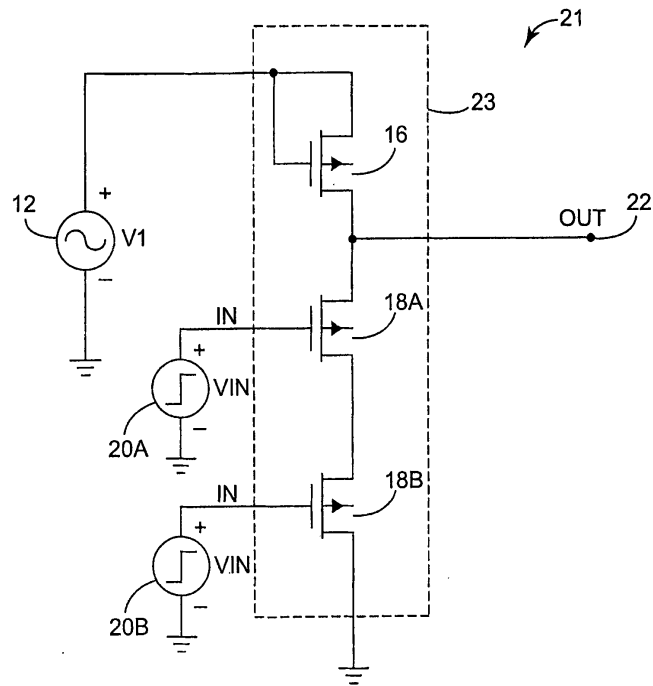
도면2



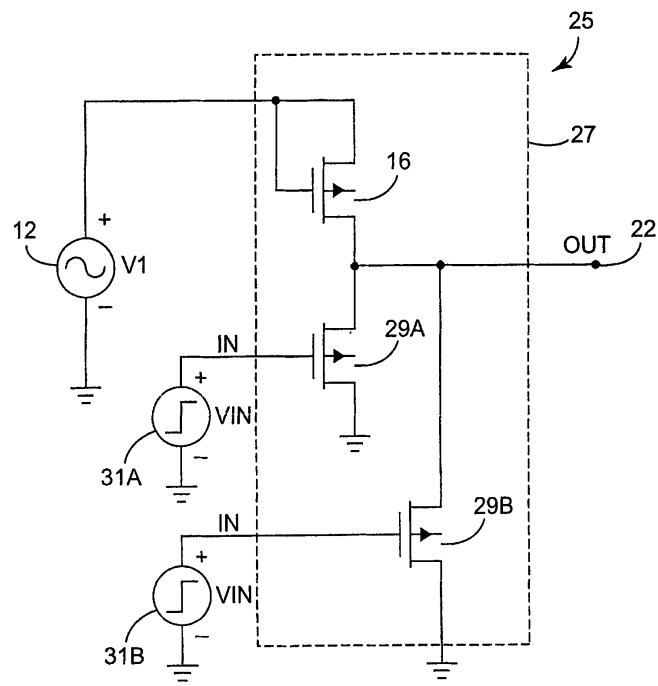
도면3



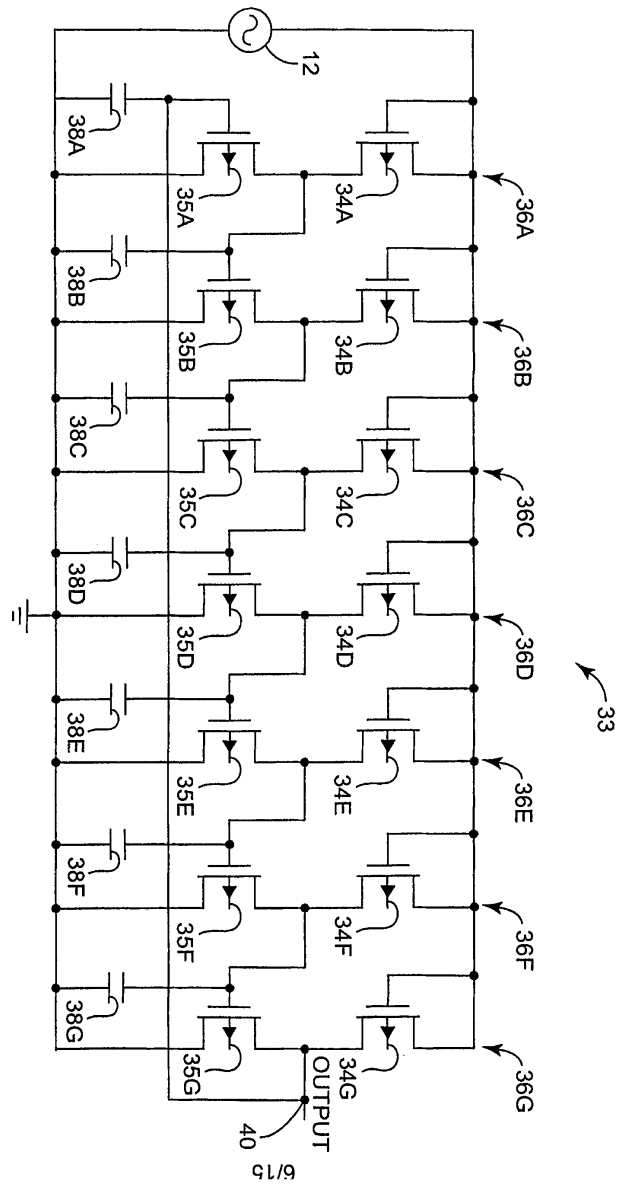
도면4



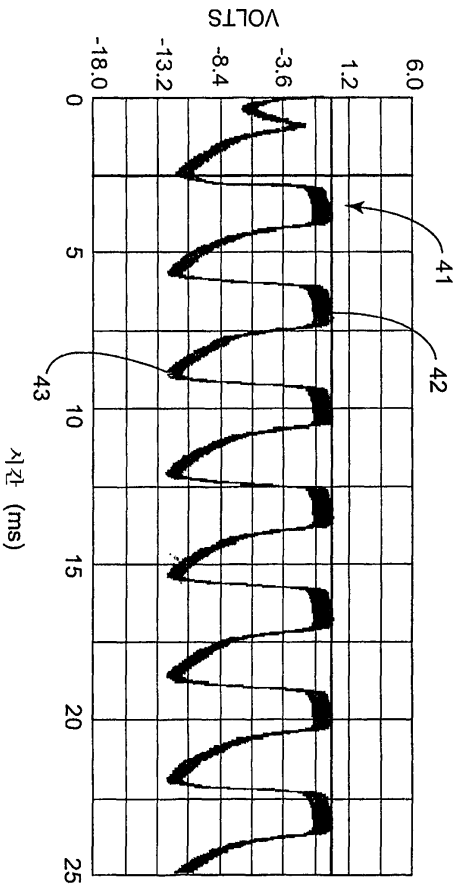
도면5



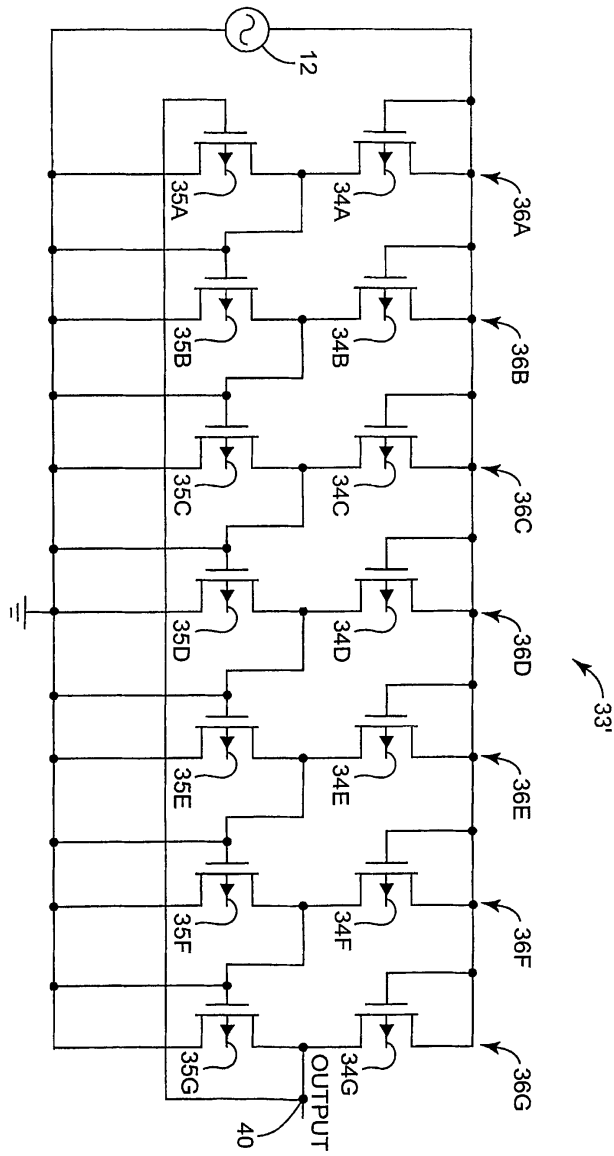
도면6



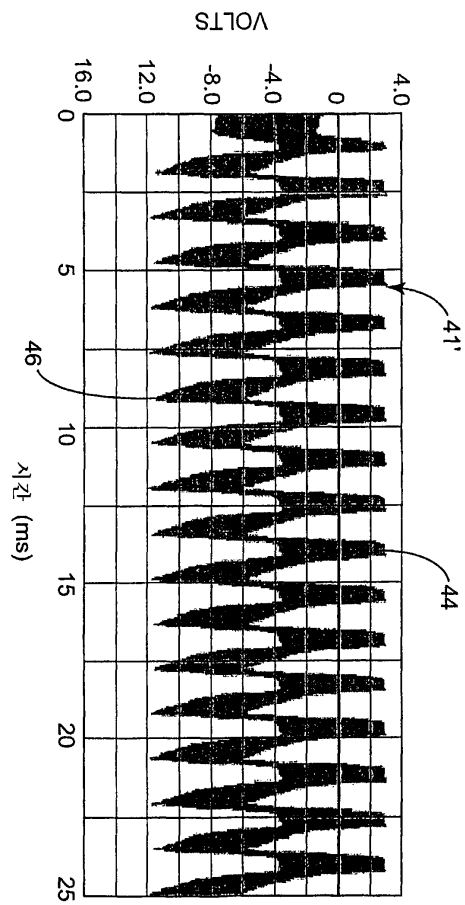
도면7



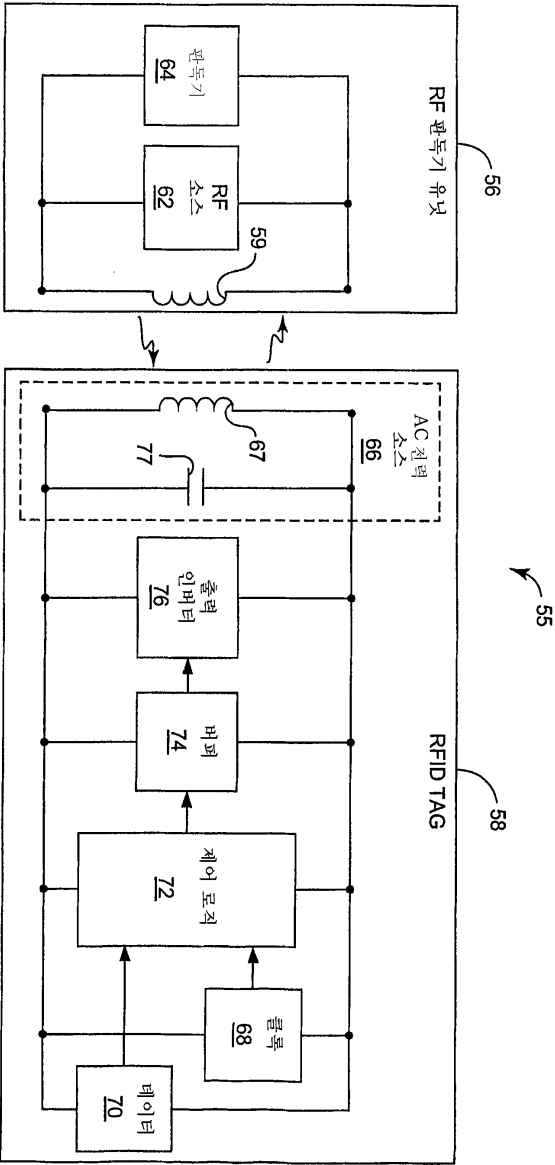
도면8



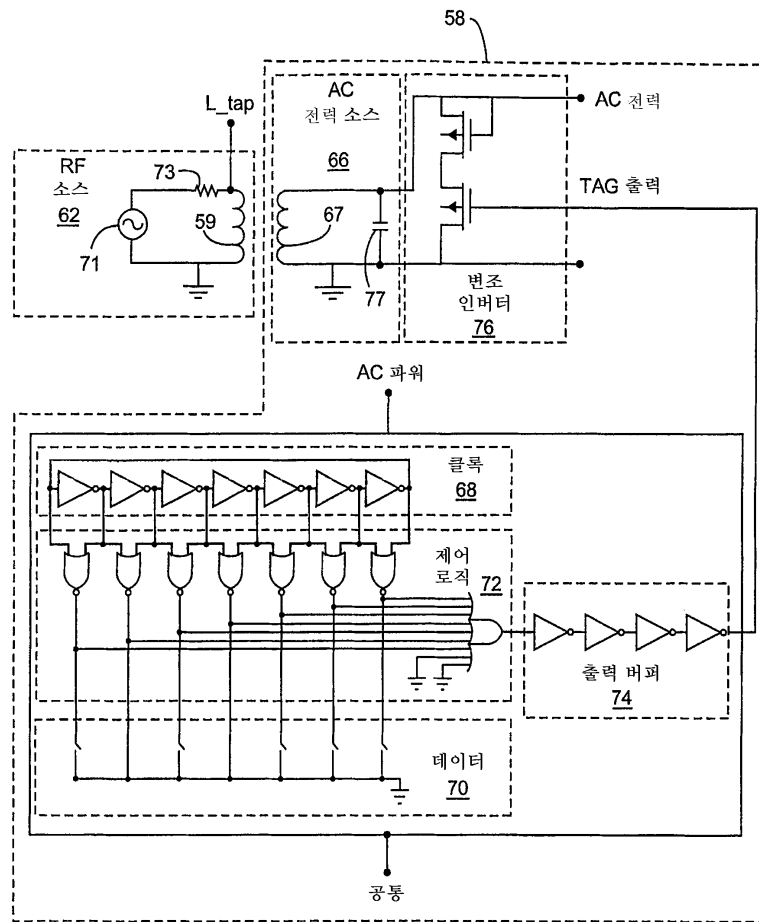
도면9



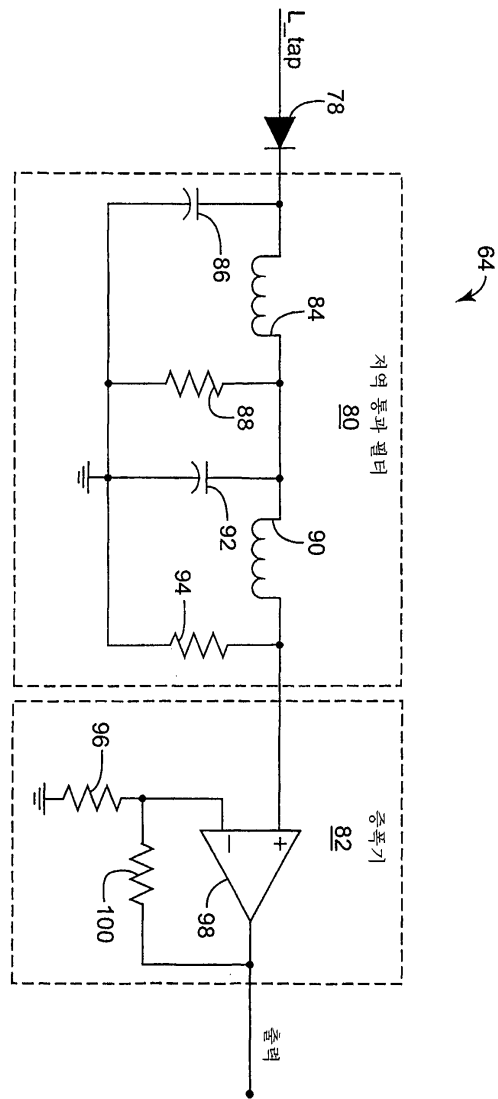
도면10



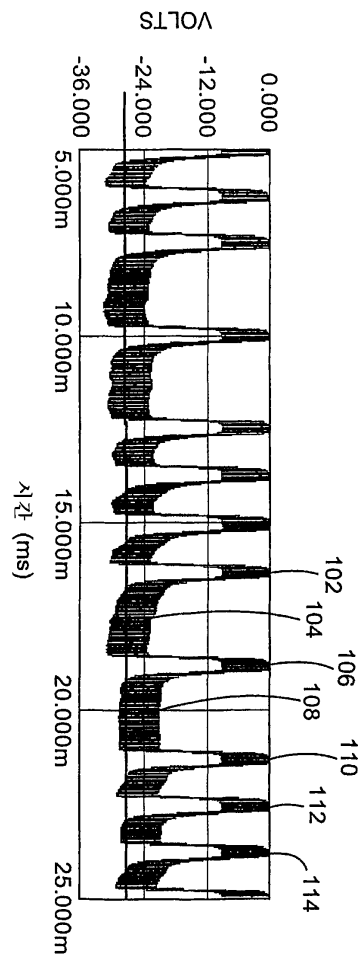
도면11



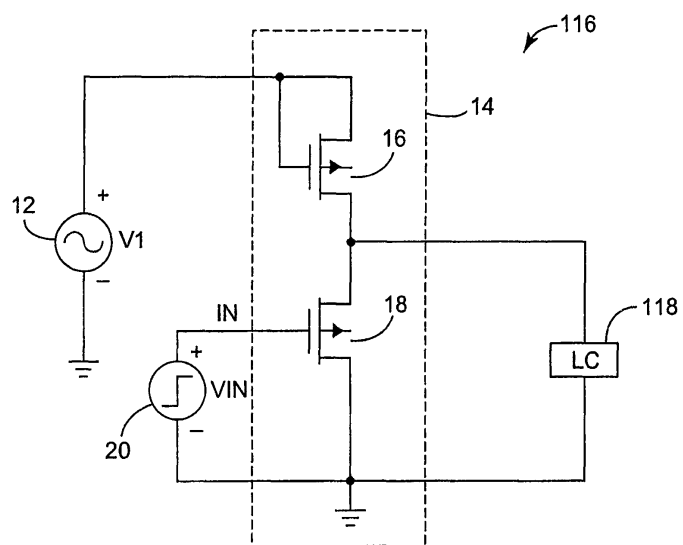
도면12



도면13



도면14



도면15

