

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年6月19日(19.06.2025)



(10) 国際公開番号

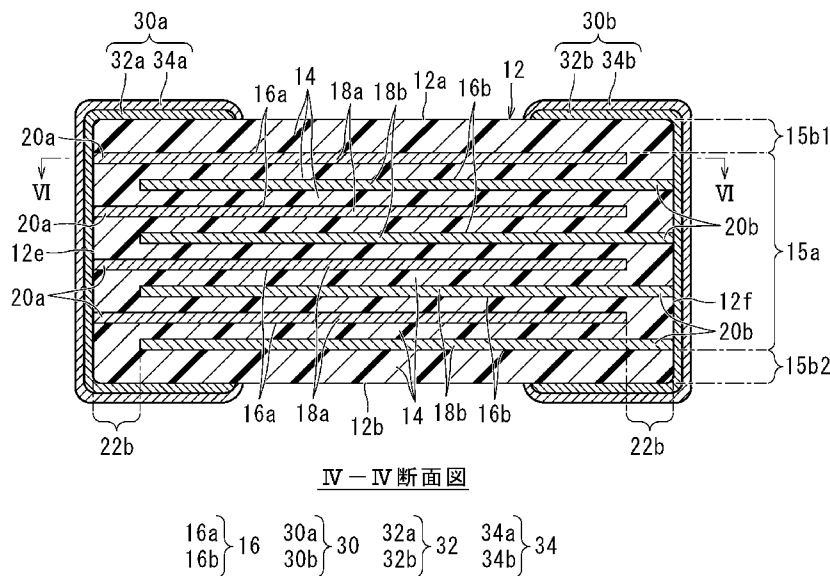
WO 2025/126293 A1

- (51) 国際特許分類:
H01G 4/30 (2006.01)
- (21) 国際出願番号: PCT/JP2023/044320
- (22) 国際出願日: 2023年12月11日(11.12.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 10 番 1 号 (JP).
- (72) 発明者: 杉田 洋明(SUGITA, Hiroaki); 〒6178555
京都府長岡京市東神足 1 丁目 10 番 1 号
株式会社村田製作所内 (JP).
- (74) 代理人: 弁理士法人岡田特許事務所(OKADA
PATENT OFFICE, P.C.); 〒5410054 大阪府大
阪市中央区南本町 4 丁目 2 番 21 号
イヨビル 3 階 (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,

(54) Title: MULTILAYER CERAMIC CAPACITOR

(54) 発明の名称: 積層セラミックコンデンサ

[図4]



IV-IV断面図

IV-IV... CROSS-SECTIONAL VIEW

(57) **Abstract:** Provided is a multilayer ceramic capacitor in which the insulation properties of the entire dielectric layer are increased and for which the reliability of the multilayer ceramic capacitor can be improved. This multilayer ceramic capacitor comprises: a laminate that includes a plurality of laminated dielectric layers and that has a first main surface and a second main surface which face each other in the lamination direction of the plurality of dielectric layers, a first lateral surface and a second lateral surface which face each other in the width direction orthogonal to the lamination

LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

direction, and a first end surface and a second end surface which face each other in the length direction orthogonal to the lamination direction and the width direction; a first external electrode that has a first internal electrode layer disposed above the plurality of dielectric layers and exposed to the first end surface, a second internal electrode layer disposed above the plurality of dielectric layers and exposed to the second end surface, a substrate electrode layer disposed above the first end surface, and a plating layer disposed above the substrate electrode layer; and a second external electrode that has a substrate electrode layer disposed above the second end surface, and a plating layer disposed above the substrate electrode layer. Dielectric particles are disposed in the dielectric layers. The dielectric particles include Mn and Zr, and in the dielectric particles, the atomic ratio (Mn/Zr) of Mn to Zr is 0.60 to 0.80.

(57) 要約：誘電体層全体の絶縁性が増加し、積層セラミックコンデンサの信頼性を向上させうる積層セラミックコンデンサを提供する。本発明に係る積層セラミックコンデンサは、積層された複数の誘電体層を含み、複数の誘電体層の積層方向に相対する第1の主面および第2の主面と、積層方向に直交する幅方向に相対する第1の側面および第2の側面と、積層方向および幅方向に直交する長さ方向に相対する第1の端面および第2の端面と、を有する積層体と、複数の誘電体層上に配置され、第1の端面に露出された第1の内部電極層と、複数の誘電体層上に配置され、第2の端面に露出された第2の内部電極層と、第1の端面上に配置された下地電極層と、下地電極層上に配置されためっき層と、を有する第1の外部電極と、第2の端面上に配置された下地電極層と、下地電極層上に配置されためっき層と、を有する第2の外部電極と、を備える。前記誘電体層には、誘電体粒子が配置されており、前記誘電体粒子は、Mn及びZrを含み、前記誘電体粒子において、Zrに対するMnの原子比率(Mn/Zr)が、0.60以上0.80以下である。

明 細 書

発明の名称： 積層セラミックコンデンサ

技術分野

[0001] この発明は、積層セラミックコンデンサに関する。

背景技術

[0002] 従来、積層セラミックコンデンサが知られている。一般に、積層セラミックコンデンサは、チタン酸バリウム（ BaTiO_3 ）などの誘電体セラミックスからなるセラミック焼結体を備える。このセラミック焼結体の内部には、誘電体層を介して重なり合うように複数の内部電極が配置されている。また、このセラミック焼結体の一方端面上および他方端面上には、内部電極に電氣的に接続されるように外部電極が形成されている（例えば、特許文献1）。

先行技術文献

特許文献

[0003] 特許文献1：特開平8－306580公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、特許文献1のような、一般的な積層セラミックコンデンサにおいては、誘電体層中の誘電体粒子内へのMn固溶量が十分ではなく、Mnは誘電体粒子の粒界に偏析しやすい。Mn偏析層は低抵抗層となるため、誘電体層全体の絶縁性が低下し、積層セラミックコンデンサの信頼性が低下するという課題があった。

[0005] それゆえに、この発明の主たる目的は、誘電体層全体の絶縁性が増加し、積層セラミックコンデンサの信頼性を向上させうる積層セラミックコンデンサを提供することである。

課題を解決するための手段

[0006] この発明にかかる積層セラミックコンデンサは、積層された複数の誘電体

層を含み、前記複数の誘電体層の積層方向に相對する第1の主面および第2の主面と、前記積層方向に直交する幅方向に相對する第1の側面および第2の側面と、前記積層方向および前記幅方向に直交する長さ方向に相對する第1の端面および第2の端面と、を有する積層体と、前記複数の誘電体層上に配置され、前記第1の端面に露出された第1の内部電極層と、前記複数の誘電体層上に配置され、前記第2の端面に露出された第2の内部電極層と、前記第1の端面上に配置された下地電極層と、前記下地電極層上に配置されためっき層と、を有する第1の外部電極と、前記第2の端面上に配置された下地電極層と、前記下地電極層上に配置されためっき層と、を有する第2の外部電極と、を備える積層セラミックコンデンサにおいて、前記誘電体層には、誘電体粒子が配置されており、前記誘電体粒子は、 Mn 及び Zr を含み、前記誘電体粒子において、 Zr に対する Mn の原子比率 (Mn/Zr) が、 0.60 以上 0.80 以下である、積層セラミックコンデンサである。

[0007] 本発明にかかる積層セラミックコンデンサによれば、誘電体粒子において、 Zr に対する Mn の原子比率 (Mn/Zr) を、 0.60 以上 0.80 以下とする構成にすることで、誘電体粒子内部の Mn 固容量を担保させることができ、誘電体粒子同士の粒界への Mn 偏析量を低下させることができるため、誘電体層全体の絶縁性が増加し、積層セラミックコンデンサの信頼性を向上させることができる。

発明の効果

[0008] この発明によれば、積層セラミックコンデンサにおいて、誘電体層全体の絶縁性が増加し、信頼性を向上させることができる。

[0009] この発明の上記の目的、その他の目的、特徴および利点は、図面を参照して行う以下の発明を実施するための形態の説明から一層明らかとなろう。

図面の簡単な説明

[0010] [図1]この発明の実施の形態にかかる積層セラミックコンデンサの一例を示す外観斜視図である。

[図2]この発明の実施の形態にかかる積層セラミックコンデンサの一例を示す

正面図である。

[図3]この発明の実施の形態にかかる積層セラミックコンデンサの一例を示す平面図である。

[図4]図1にかかる線ⅠⅤ－ⅠⅤにおける断面模式図である。

[図5]図1にかかる線Ⅴ－Ⅴにおける断面模式図である。

[図6]図4にかかる線ⅤⅠ－ⅤⅠにおける断面模式図である。

[図7](a)この発明の実施の形態にかかる積層セラミックコンデンサの内部電極層の対向電極部が2つに分割された構造を示す断面図であり、(b)この発明にかかる積層セラミックコンデンサの内部電極層の対向電極部が3つに分割された構造を示す断面図であり、(c)この発明にかかる積層セラミックコンデンサの内部電極層の対向電極部が4つに分割された構造を示す断面図である。

発明を実施するための形態

[0011] 以下、この発明の実施の形態にかかる積層セラミックコンデンサの一例について説明する。

[0012] 1. 積層セラミックコンデンサ

この発明の実施の形態にかかる積層セラミックコンデンサの一例について説明する。図1は、この発明の実施の形態にかかる積層セラミックコンデンサの一例を示す外観斜視図である。図2は、この発明の実施の形態にかかる積層セラミックコンデンサの一例を示す正面図である。図3は、この発明の実施の形態にかかる積層セラミックコンデンサの一例を示す平面図である。図4は、図1にかかる線ⅠⅤ－ⅠⅤにおける断面模式図である。図5は、図1にかかる線Ⅴ－Ⅴにおける断面模式図である。図6は、図4にかかる線ⅤⅠ－ⅤⅠにおける断面模式図である。

[0013] 積層セラミックコンデンサ10は、積層体12と、外部電極30とを有する。積層体12は、複数の誘電体層14と複数の内部電極層16が交互に積層され、容量を発現する内層部15aと、内層部15aを上下主面側から挟み込むように配置された第1の外層部15b1および第2の外層部15b2

から構成されている。

[0014] 以下、積層体 1 2、内部電極層 1 6、外部電極 3 0 の順に、各構成を説明する。

[0015] (積層体)

積層体 1 2 は、積層された複数の誘電体層 1 4 と複数の内部電極層 1 6 とを有する。さらに、積層体 1 2 は、複数の誘電体層 1 4 の積層方向である高さ方向 x に相対する第 1 の主面 1 2 a および第 2 の主面 1 2 b と、高さ方向 x に直交する幅方向 y に相対する第 1 の側面 1 2 c および第 2 の側面 1 2 d と、高さ方向 x および幅方向 y に直交する長さ方向 z に相対する第 1 の端面 1 2 e および第 2 の端面 1 2 f とを含む。なお、長さ方向 z は、第 1 の端面 1 2 e および第 2 の端面 1 2 f を結ぶ方向である L 方向としても定義される。幅方向 y は、第 1 の側面 1 2 c および第 2 の側面 1 2 d を結ぶ方向である W 方向としても定義される。高さ方向 x は、第 1 の主面 1 2 a および第 2 の主面 1 2 b を結ぶ方向である T 方向としても定義される。

[0016] 積層体 1 2 は、直方体形状である。前記「直方体形状」には、角部や稜線部が丸められた直方体が含まれるものとする。なお、角部とは、積層体 1 2 の隣接する 3 面が交わる部分のことであり、稜線部とは、積層体 1 2 の隣接する 2 面が交わる部分のことである。すなわち、「直方体形状」の部材とは、第 1 の主面 1 2 a および第 2 の主面 1 2 b、第 1 の側面 1 2 c および第 2 の側面 1 2 d ならびに第 1 の端面 1 2 e および第 2 の端面 1 2 f を有する部材全般を意味する。

[0017] 第 1 の主面 1 2 a および第 2 の主面 1 2 b、第 1 の側面 1 2 c および第 2 の側面 1 2 d、ならびに第 1 の端面 1 2 e および第 2 の端面 1 2 f の一部または全部に凹凸などが形成されていてもよい。

[0018] 積層体 1 2 の内部には、略矩形状の後述する複数の第 1 の内部電極層 1 6 a 及び第 2 の内部電極層 1 6 b が厚み方向 T に沿って等間隔に交互に配置されている。第 1 の内部電極層 1 6 a 及び第 2 の内部電極層 1 6 b のそれぞれは、第 1 の主面 1 2 a 及び第 2 の主面 1 2 b とほぼ平行である。第 1 の内部

電極層 1 6 a 及び第 2 の内部電極層 1 6 b は、厚み方向 T において、誘電体層 1 4 を介して、互いに対向している。

[0019] 積層体 1 2 は、図 4 および図 5 に示すように、第 1 の主面 1 2 a および第 2 の主面 1 2 b 同士を結ぶ高さ方向 x において、複数の内部電極層 1 6 が対向する内層部 1 5 a と、最も第 1 の主面 1 2 a 側に位置する内部電極層 1 6 と第 1 の主面 1 2 a との間に位置する複数の誘電体層 1 4 から形成される第 1 の外層部 1 5 b 1 と、最も第 2 の主面 1 2 b 側に位置する内部電極層 1 6 と第 2 の主面 1 2 b との間に位置する複数の誘電体層 1 4 から形成される第 2 の外層部 1 5 b 2 と、を有する。

[0020] 第 1 の外層部 1 5 b 1 は、積層体 1 2 の第 1 の主面 1 2 a 側に位置し、第 1 の主面 1 2 a と最も第 1 の主面 1 2 a に近い内部電極層 1 6 との間に位置する複数の誘電体層 1 4 の集合体である。

[0021] 第 2 の外層部 1 5 b 2 は、積層体 1 2 の第 2 の主面 1 2 b 側に位置し、第 2 の主面 1 2 b と最も第 2 の主面 1 2 b に近い内部電極層 1 6 との間に位置する複数の誘電体層 1 4 の集合体である。

[0022] そして、第 1 の外層部 1 5 b 1 および第 2 の外層部 1 5 b 2 に挟まれた領域が内層部 1 5 a である。

[0023] 積層される誘電体層 1 4 の枚数は、特に限定されないが、第 1 の外層部 1 5 b 1 および第 2 の外層部 1 5 b 2 を含み、10 枚以上 2000 枚以下であることが好ましい。また、誘電体層 1 4 の厚みは、例えば、 $0.5\ \mu\text{m}$ 以上 $10\ \mu\text{m}$ 以下程度であることが好ましい。

[0024] 誘電体層 1 4 を構成するセラミック材料としては、例えば、誘電体材料により形成することができる。誘電体材料として、例えば、チタン酸バリウム (BaTiO_3) を主成分とする誘電体セラミックを用いることができる。また、所望する積層体の特性に応じて、たとえば、Mn 化合物、Fe 化合物、Cr 化合物、Co 化合物、Ni 化合物などの主成分よりも含有量の少ない副成分を添加したものをを用いてもよい。

[0025] さらに、誘電体層 1 4 には、誘電体粒子が配置されており、誘電体粒子は

、少なくともMn及びZrを含み、誘電体粒子において、Zrに対するMnの原子比率（ Mn/Zr ）が、0.60以上0.80以下であることが好ましい。一般に、誘電体粒子の粒界にMn偏析があると、Mn偏析層はセラミックに比べて低抵抗なため、積層セラミックコンデンサ10の信頼性（HALT（Highly Accelerated Life Test））が低下する。しかしながら、上記構成にすることで、誘電体粒子内部のMn固容量を担保させることができ、誘電体粒子同士の粒界へのMn偏析量を低下させることができるため、積層セラミックコンデンサ10の信頼性（HALT）を向上させることができる。

[0026] 原子比率（ Mn/Zr ）が0.60以下では、積層セラミックコンデンサ10の信頼性（HALT）が低下する。原子比率（ Mn/Zr ）が0.80以上では、Mnを粒内に固溶させようとするとより多くの熱量を与えることになり内部電極層16の被覆率が低下する。

[0027] 誘電体層14中の誘電体粒子は、Ba、Sr、Zr、Ti、Hfを含みCaを任意で含むペロブスカイト型構造からなり、さらにMn及びSiの内、少なくとも1つを含むことが好ましい。前記材料と組成を選択することにより、良好な温度特性を確保できる利点がある。

[0028] 誘電体層14は、さらに、Laを少なくとも含むことが好ましい。上記構成にすることで、Laが誘電体材料のAサイトに固溶した結果、格子の歪が発生し、誘電体材料のBサイトへのMnの固容量が増加する。その結果、Mnの誘電体粒子内への固溶がさらに進むため、積層セラミックコンデンサ10の信頼性（HALT）をさらに向上させることができる。

[0029] Laの含有量は、0.3mol以上1.0mol以下であることがさらに好ましい。上記構成にすることで、Laの含有量が0.3molよりも少ないと、積層セラミックコンデンサ10の（HALT）向上の効果が低下する。Laの含有量が1.0molよりも多いと温度特性が悪くなる。

[0030] 誘電体層14は、 $(Baのモル数 + Caのモル数 + Srのモル数 + Laのモル数) / (Zrのモル数 + Tiのモル数 + Hfのモル数)$ が1.00以上

1. 0.3以下であることがさらに好ましい。

[0031] ここで、原子比率 (Mn/Zr) の測定方法を説明する。TEM分析 (TEM: Transmission Electron Microscope) によるマッピングを行う。TEM分析用サンプルは、Gaイオンビームを用いて薄片試料を削りだしたものである。薄片化したサンプルをTEM-EDX (EDX: Energy Dispersive X-ray Spectroscopy) にてセラミックス粒内と粒界の定量点分析を実施する。1粒界当たり5点の平均で算出したMnとZrの原子%を3粒界分平均し原子比率を (Mn/Zr) を算出する。

[0032] さらに、La含有量の測定方法を説明する。La含有量は誘電体サンプルを前処理により溶液化し、ICP-MS (inductively coupled plasma mass spectrometry: 誘導結合プラズマ質量分析法) により、試料に含まれるLa量の分析を実施する。なお、 $n=2$ の平均で全含有量に対してLaの含有量を算出する。

[0033] (内部電極層)

内部電極層16は、図4および図5に示されるように、第1の内部電極層16aと第2の内部電極層16bとを有している。第1の内部電極層16aと第2の内部電極層16bは、誘電体層14を介して交互に積層される。

[0034] 第1の内部電極層16aは、誘電体層14の表面に配置される。第1の内部電極層16aは、第2の内部電極層16bと対向する第1の対向電極部18aと、第1の内部電極層16aの一端側に位置し、第1の対向電極部18aから積層体12の第1の端面12eまで達する第1の引出電極部20aを有する。第1の引出電極部20aは、その端部が第1の端面12eに引き出され、露出している。詳細には、第1の引出電極部20aの端部は、第1の端面12eから少しだけ後退している。なお、第1の引出電極部20aは、第1の主面12a及び第2の主面12b並びに第1の側面12c及び第2の側面12dには露出していない。

[0035] 第1の内部電極層16aの第1の対向電極部18aの形状は、特に限定さ

れないが平面視矩形状であることが好ましい。もっとも、平面視コーナ一部を丸められていたり、コーナ一部を平面視斜めに形成したりしてよい（テーパー状）。

[0036] 第1の内部電極層16aの第1の引出電極部20aの形状は、特に限定されないが平面視矩形状であることが好ましい。もっとも、平面視コーナ一部を丸められていたり、コーナ一部を平面視斜めに形成したりしてよい（テーパー状）。また、どちらかに向かうにつれて傾斜がついている平面視テーパー状であってもよい。

[0037] 第2の内部電極層16bは、第1の内部電極層16aが配置される誘電体層14と異なる誘電体層14の表面に配置される。第1の内部電極層16aと対向する第2の対向電極部18bと、第2の内部電極層16bの一端側に位置し、第2の対向電極部18bから積層体12の第2の端面12fまで達する第2の引出電極部20bを有する。第2の引出電極部20bは、その端部が第2の端面12fに引き出され、露出している。詳細には、第2の引出電極部20bの端部は、第2の端面12fから少しだけ後退している。なお、第2の引出電極部20bは、第1の主面12a及び第2の主面12b並びに第1の側面12c及び第2の側面12dには露出していない。

[0038] 第2の内部電極層16bの第2の対向電極部18bの形状は、特に限定されないが平面視矩形状であることが好ましい。もっとも、平面視コーナ一部を丸められていたり、コーナ一部を平面視斜めに形成したりしてよい（テーパー状）。

[0039] 第2の内部電極層16bの第2の引出電極部20bの形状は、特に限定されないが平面視矩形状であることが好ましい。もっとも、平面視コーナ一部を丸められていたり、コーナ一部を平面視斜めに形成したりしてよい（テーパー状）。また、どちらかに向かうにつれて傾斜がついている平面視テーパー状であってもよい。

[0040] 積層体12は、第1の対向電極部18aおよび第2の対向電極部18bの幅方向yの一端と第1の側面12cとの間、および、第1の対向電極部18

aおよび第2の対向電極部18bの幅方向yの他端と第2の側面12dとの間に形成される積層体12の側部（以下、「Wギャップ」という。）22aを含む。さらに、積層体12は、第1の内部電極層16aの第1の引出電極部20aとは反対側の端部と第2の端面12fとの間、および、第2の内部電極層16bの第2の引出電極部20bとは反対側の端部と第1の端面12eとの間に形成される積層体12の端部（以下、「Lギャップ」という。）22bを含む。

[0041] 積層される内部電極層16の枚数は、特に限定されないが、10枚以上2000枚以下であることが好ましい。また、内部電極層16の厚みは、0.2 μ m以上2.0 μ m以下程度であることが好ましい。

[0042] 内部電極層16は、例えば、Ni、Cu、Ag、Pd、Auなどの金属や、Ag-Pd合金等の、それらの金属の少なくとも一種を含む合金などの適宜の導電材料により構成することができる。また、内部電極層16を構成する金属は、外部電極30の後述する導電性樹脂層に含まれる導電性フィラーを構成する金属と化合物を形成する。

[0043] 第1の内部電極層16a及び第2の内部電極層16bのそれぞれの厚みは、例えば、0.2 μ m以上2.0 μ m以下程度であることが好ましい。

[0044] なお、積層体12は、図7に示されるように、第1の内部電極層16aおよび第2の内部電極層16bに加えて、第1の端面12eおよび第2の端面12fのどちらにも引き出されない浮き内部電極層16cが設けられており、浮き内部電極層16cによって、対向電極部26cが複数に分割された構造としてもよい。たとえば、図7（a）に示される2連、図7（b）に示される3連、図7（c）に示されるような4連構造であり、4連以上の構造でもよいことは言うまでもない。このように、対向電極部26cを複数個に分割した構造とすることによって、対向する第1の内部電極層16a、第2の内部電極層16b、浮き内部電極層16c間において複数のコンデンサ成分が形成され、これらのコンデンサ成分が直列に接続された構成となる。そのため、それぞれのコンデンサ成分に印加される電圧が低くなり、積層セラミ

ックコンデンサ 10 の高耐圧化を図ることができる。

[0045] また、浮き内部電極層 16 c は、第 1 の内部電極層 16 a および第 2 の内部電極層 16 b と同様に、たとえば、Ni、Cu、Ag、Pd、Au などの金属や、Ag-Pd 合金等の、それらの金属の少なくとも一種を含む合金などの適宜の導電材料により構成することができる。

[0046] 積層体 12 の第 1 の端面 12 e 側および第 2 の端面 12 f 側には、図 1 ないし図 3 に示されるように、外部電極 30 が配置される。

[0047] 外部電極 30 は、金属成分およびガラスを含む下地電極層 32 を含んでおり、下地電極層 32 の表面に配置されるめっき層 34 を含むことが好ましい。

[0048] 外部電極 30 は、第 1 の外部電極 30 a および第 2 の外部電極 30 b を有する。

[0049] 第 1 の外部電極 30 a は、第 1 の内部電極層 16 a に接続され、少なくとも第 1 の端面 12 e の表面に配置されている。また、第 1 の外部電極 30 a は、積層体 12 の第 1 の端面 12 e から延伸して第 1 の主面 12 a の一部および第 2 の主面 12 b の一部、ならびに第 1 の側面 12 c の一部および第 2 の側面 12 d の一部にも配置される。この場合、第 1 の外部電極 30 a は、第 1 の内部電極層 16 a の第 1 の引出電極部 20 a と電氣的に接続される。

[0050] 第 2 の外部電極 30 b は、第 2 の内部電極層 16 b に接続され、少なくとも第 2 の端面 12 f の表面に配置されている。また、第 2 の外部電極 30 b は、積層体 12 の第 2 の端面 12 f から延伸して第 1 の主面 12 a の一部および第 2 の主面 12 b の一部、ならびに第 1 の側面 12 c の一部および第 2 の側面 12 d の一部にも配置される。この場合、第 2 の外部電極 30 b は、第 2 の内部電極層 16 b の第 2 の引出電極部 20 b と電氣的に接続される。

[0051] 積層体 12 内においては、第 1 の内部電極層 16 a の第 1 の対向電極部 18 a と第 2 の内部電極層 16 b の第 2 の対向電極部 18 b とが誘電体層 14 を介して対向することにより、静電容量が形成されている。そのため、第 1 の内部電極層 16 a が接続された第 1 の外部電極 30 a と第 2 の内部電極層

16bが接続された第2の外部電極30bとの間に、静電容量を得ることができ、コンデンサの特性が発現する。

[0052] 下地電極層32は、第1の下地電極層32aおよび第2の下地電極層32bを有する。

[0053] 第1の下地電極層32aは、第1の内部電極層16aに接続され、第1の端面12eの表面に配置されている。また、第1の下地電極層32aは、第1の端面12eから延伸して第1の主面12aの一部および第2の主面12bの一部、ならびに第1の側面12cの一部および第2の側面12dの一部にも配置される。この場合、第1の下地電極層32aは、第1の内部電極層16aの第1の引出電極部20aと電氣的に接続される。

[0054] 第2の下地電極層32bは、第2の内部電極層16bに接続され、第2の端面12fの表面に配置されている。また、第2の下地電極層32bは、第2の端面12fから延伸して第1の主面12aの一部および第2の主面12bの一部、ならびに第1の側面12cの一部および第2の側面12dの一部にも配置される。この場合、第2の下地電極層32bは、第2の内部電極層16bの第2の引出電極部20bと電氣的に接続される。

[0055] 下地電極層32は、焼付け層、導電性樹脂層、および薄膜層等から選ばれる少なくとも1つを含む。

[0056] 以下、下地電極層32を上記の焼付け層、導電性樹脂層、および薄膜層とした場合の各構成について説明する。

[0057] (焼付け層の場合)

焼付け層は、金属成分とガラスとを含む。焼付け層の金属成分としては、たとえば、Cu、Ni、Ag、Pd、Ag-Pd合金、Au等から選ばれる少なくとも1つを含む。焼付け層は、ガラスおよび金属を含む導電性ペーストを積層体に塗布して焼付けたものである。焼付け層は、内部電極層16および誘電体層14を有する積層チップと積層チップに塗布した導電性ペーストとを同時焼成して形成するが、内部電極層16および誘電体層14を有する積層チップを焼成した後に焼き付けてもよい。焼付け層は、複数層であつ

てもよい。

- [0058] 第1の端面12eに位置する第1の下地電極層32aの高さ方向xの中央部における第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの厚みは、たとえば、 $10\mu\text{m}$ 以上 $150\mu\text{m}$ 以下程度であることが好ましい。
- [0059] 第2の端面12fに位置する第2の下地電極層32bの高さ方向xの中央部における第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの厚みは、たとえば、 $10\mu\text{m}$ 以上 $150\mu\text{m}$ 以下程度であることが好ましい。
- [0060] 第1の主面12aおよび第2の主面12bの一部に位置する第1の下地電極層32aの第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの中央部における第1の主面12aおよび第2の主面12bを結ぶ高さ方向xの厚みは、たとえば、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下程度であることが好ましい。
- [0061] また、第1の主面12aおよび第2の主面12bの一部に位置する第2の下地電極層32bの第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの中央部における第1の主面12aおよび第2の主面12bを結ぶ高さ方向xの厚みは、たとえば、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下程度であることが好ましい。
- [0062] 第1の側面12cおよび第2の側面12dの一部に位置する第1の下地電極層32aの第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの中央部における第1の側面12cおよび第2の側面12dを結ぶ幅方向yの厚みは、たとえば、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下程度であることが好ましい。
- [0063] また、第1の側面12cおよび第2の側面12dの一部に位置する第2の下地電極層32bの第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの中央部における第1の側面12cおよび第2の側面12dを結ぶ幅方向yの厚みは、たとえば、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下程度であることが好ましい。
- [0064] (導電性樹脂層の場合)

導電性樹脂層は、第1の導電性樹脂層と第2の導電性樹脂層とを有する。

[0065] 第1の導電性樹脂層は、第1の下地電極層32aとして焼付け層等の他の層を更に覆うように配置されていることが好ましく、第2の導電性樹脂層は、第2の下地電極層32bとして焼付け層等の他の層を更に覆うように配置されていることが好ましい。

[0066] 具体的には、第1の導電性樹脂層および第2の導電性樹脂層は、第1の下地電極層32aおよび第2の下地電極層32bとして、第1の端面12eおよび第2の端面12f上に位置する焼付け層等の他の層の上に配置され、第1の主面12aおよび第2の主面12b、並びに第1の側面12cおよび第2の側面12d上に位置する焼付け層等の他の層上にも至るように設けられていることが好ましい。もっとも、第1の導電性樹脂層および第2の導電性樹脂層は、第1の端面12eおよび第2の端面12f上に位置する焼付け層等の他の層上にのみに配されていてもよい。

[0067] 第1の導電性樹脂層と第2の導電性樹脂層の厚みは、例えば、 $10\mu\text{m}$ 以上 $200\mu\text{m}$ 以下程度であることが好ましい。

[0068] 第1の導電性樹脂層および第2の導電性樹脂層は、熱硬化性樹脂と金属成分と、を含む。

[0069] 第1の導電性樹脂層および第2の導電性樹脂層は、熱硬化性樹脂を含むため、例えば、めっき膜や導電性ペーストの焼成物からなる下地電極層32よりも柔軟性に富んでいる。このため、積層セラミックコンデンサ10に物理的な衝撃や熱サイクルに起因する衝撃が加わった場合であっても、導電性樹脂層が緩衝層として機能し、積層セラミックコンデンサ10へのクラックを防止することができる。

[0070] 熱硬化性樹脂の具体例としては、例えば、エポキシ樹脂、フェノール樹脂、ウレタン樹脂、シリコーン樹脂、ポリイミド樹脂などの公知の種々の熱硬化性樹脂を使用することができる。その中でも、耐熱性、耐湿性、密着性などに優れたエポキシ樹脂は最も適切な樹脂の一つである。

[0071] 第1の導電性樹脂層および第2の導電性樹脂層は、熱硬化性樹脂とともに

、硬化剤を含むことが好ましい。ベース樹脂としてエポキシ樹脂を用いる場合、エポキシ樹脂の硬化剤としては、フェノール系、アミン系、酸無水物系、イミダゾール系など公知の種々の化合物を使用することができる。

[0072] 第1の導電性樹脂層および第2の導電性樹脂層に含まれる金属としては、A g、C u、またはそれらの合金を使用することができる。また、金属粉の表面にA gコーティングされたものを使用することができる。金属粉の表面にA gコーティングされたものを使用する際には金属粉としてC uやN iを用いることが好ましい。

[0073] またC uに酸化防止処理を施したものを使用することもできる。A gコーティングされた金属を用いる理由としては、上記のA gの特性は保ちつつ、母材の金属を安価なものにすることが可能になるためである。

[0074] 第1の導電性樹脂層および第2の導電性樹脂層に含まれる金属は、導電性樹脂全体の体積に対して、35vol%以上75vol%以下で含まれていることが好ましい。

[0075] 第1の導電性樹脂層および第2の導電性樹脂層に含まれる金属の形状は、特に限定されない。導電性フィラーは、球状、扁平状等であってもよい。

[0076] 第1の導電性樹脂層および第2の導電性樹脂層に含まれる金属の平均粒径は、特に限定されない。導電性フィラーの平均粒径は、例えば、0.3 μ m以上10 μ m以下程度であってもよい。

[0077] 第1の導電性樹脂層および第2の導電性樹脂層に含まれる金属は、主に導電性樹脂層の通電性を担う。具体的には、導電性フィラー同士が接触することにより、導電性樹脂層内部に通電経路が形成される。

[0078] 第1の導電性樹脂層および第2の導電性樹脂層に含まれる金属は、球形状、扁平状などのものを用いることができるが、球形状金属粉と扁平状金属粉とを混合して用いるのが好ましい。

[0079] 第1の導電性樹脂層および第2の導電性樹脂層は、導電性粒子と熱硬化性樹脂とを含む樹脂層を含んでもよい。

[0080] 導電性樹脂層は、焼付け層を形成せずに積層体上に直接形成してもよい。

[0081] (薄膜層の場合)

下地電極層 3 2 を薄膜層で形成する場合、薄膜層は、スパッタ法または蒸着法等の薄膜形成法により形成され、金属粒子が堆積された $10\text{ }\mu\text{m}$ 以下の層である。

[0082] 続いて、下地電極層 3 2 の上に配置されるめっき層 3 4 である第 1 のめっき層 3 4 a 及び第 2 のめっき層 3 4 b について、図 4 及び図 5 を参照して説明する。

[0083] 第 1 のめっき層 3 4 a 及び第 2 のめっき層 3 4 b としては、例えば、Cu、Ni、Ag、Pd、Ag-Pd 合金、Au 等から選ばれる少なくとも 1 つを含む。

[0084] 第 1 のめっき層 3 4 a は、第 1 の下地電極層 3 2 a を完全に覆うように配置されている。

第 2 のめっき層 3 4 b は、第 2 の下地電極層 3 2 b を完全に覆うように配置されている。

[0085] 第 1 のめっき層 3 4 a 及び第 2 のめっき層 3 4 b は、複数層により形成されていてもよい。この場合、めっき層 3 4 は、下地電極層 3 2 上に形成される Ni めっきによる下層めっき層 (Ni めっき層) と、下層めっき層上に形成される Sn めっきによる上層めっき層 (Sn めっき層) の 2 層構造であることが好ましい。

すなわち、この場合、第 1 のめっき層 3 4 a は、第 1 の下層めっき層と、第 1 の下層めっき層の表面に位置する第 1 の上層めっき層とを有する。

また、第 2 のめっき層 3 4 b は、第 2 の下層めっき層と、第 2 の下層めっき層の表面に位置する第 2 の上層めっき層とを有する。

[0086] Ni めっきによる下層めっき層は、下地電極層 3 2 が積層セラミックコンデンサ 1 0 を実装する際のはんだによって侵食されることを防止するために用いられ、Sn めっきによる上層めっき層は、積層セラミックコンデンサ 1 0 を実装する際のはんだの濡れ性を向上させて、容易に実装することができるようになるために用いられる。

[0087] 下層めっき層および上層めっき層の各めっき層一層あたりの厚みは、 $1.0\ \mu\text{m}$ 以上、 $15.0\ \mu\text{m}$ 以下であることが好ましい。

[0088] 図1に示すように、積層体12、第1の外部電極30aおよび第2の外部電極30bを含む積層セラミックコンデンサ10の長さ方向zの寸法をL寸法とし、積層体12、第1の外部電極30aおよび第2の外部電極30bを含む積層セラミックコンデンサ10の高さ方向xの寸法をT寸法とし、積層体12、第1の外部電極30aおよび第2の外部電極30bを含む積層セラミックコンデンサ10の幅方向yの寸法をW寸法とする。

積層セラミックコンデンサ10の寸法は、長さ方向zのL寸法が 0.2 mm 以上 10.0 mm 以下、幅方向yのW寸法が 0.1 mm 以上 10.0 mm 以下、高さ方向xのT寸法が 0.1 mm 以上 5.0 mm 以下であることが好ましい。また、積層セラミックコンデンサ10の寸法は、マイクロ스코プにより測定することができる。

[0089] さらに、積層セラミックコンデンサ10においては、誘電体粒子の比誘電率が30以上であることが好ましい。これにより、積層セラミックコンデンサ10における電圧印加時の誘電体層14の変位量の低減効果をより顕著なものとすることができる。

[0090] 積層セラミックコンデンサ10によれば、誘電体粒子において、 Z_r に対するMnの原子比率(Mn/Z_r)を、 0.60 以上 0.80 以下とする構成にすることで、誘電体粒子内部のMn固容量を担保させることができ、誘電体粒子同士の粒界へのMn偏析量を低下させることができるため、誘電体層全体の絶縁性が増加し、積層セラミックコンデンサの信頼性を向上させることができる。

[0091] 2. 積層セラミックコンデンサの製造方法

次に、積層セラミックコンデンサの製造方法について説明する。

[0092] (1) 誘電体シートと、内部電極層用の導電性ペーストとを準備する。誘電体シートや内部電極層用の導電性ペーストには、バインダ（たとえば、公知の有機バインダ）および溶剤（たとえば、公知の有機バインダ）が含まれる

。

- [0093] (2) 次に、誘電体シート上に、例えば、スクリーン印刷やグラビア印刷などによって、所定のパターンで内部電極層用の導電性ペーストを印刷し、第1の内部電極層に対応する第1の内部電極パターンが形成された誘電体シートおよび第2の内部電極層に対応する第2の内部電極パターンが形成された誘電体シートを準備する。なお、誘電体シートに関しては、内部電極パターンが印刷されていない外層用の誘電体シートも準備する。
- [0094] (3) 内部電極パターンが形成されていない外層用の誘電体シートを所定枚数積層し、第2の外層部となる部分を形成し、その上に第1の内部電極パターンが形成された誘電体シートと第2の内部電極パターンが形成された誘電体シートとを順次積層し、内層部となる部分を形成する。
- [0095] (4) さらに内層部の最表面に位置する内部電極層に対応する内部電極パターンの上に内部電極パターンが印刷されていない誘電体シートを所定枚数積層して第1の外層部となる部分を形成し、積層シートを作製する。
- [0096] (5) 積層シートを静水圧プレスなどの手段により積層方向にプレスし積層ブロックを作製する。
- [0097] (6) 積層ブロックを所定のサイズにカットし、積層チップを切り出す。このとき、バレル研磨などにより積層チップの角部および稜線部に丸みをつけてもよい。以上までが、積層体を準備する工程である。
- [0098] (7) 積層チップを焼成し積層体12を作製する。焼成温度は、セラミックや内部電極層16の材料にもよるが、900℃以上1400℃以下であることが好ましい。
- [0099] (8) 続いて、下地電極層が形成される。なお、下地電極層は焼付け層とした。ガラス成分と金属成分とを含む導電性ペーストを、第1の下地電極層および第2の下地電極層の各々について準備する。
- [0100] (9) 積層体12の両端面である第1の端面および第2の端面に、たとえば、ディッピングやスクリーン印刷などの方法により、導電性ペーストを塗布し、その後、焼付け処理を行い第1の下地電極層および第2の下地電極層を

形成する。なお、この時の焼付け処理の温度は、 700°C 以上 900°C 以下であることが好ましい。

[0101] (10) なお、下地電極層を導電性樹脂層で形成する場合は、以下の方法で導電性樹脂層を形成することができる。導電性樹脂層は、焼付け層の表面に形成されてもよく、焼付け層を形成せずに導電性樹脂層を単体で積層体上に直接形成してもよい。

[0102] 導電性樹脂層の形成方法としては、熱硬化性樹脂および金属成分を含む導電性樹脂ペーストを焼付け層上もしくは積層体上に塗布し、 250°C 以上 550°C 以下の温度で熱処理を行い、樹脂を熱硬化させ、導電性樹脂層を形成する。この時の熱処理時の雰囲気は、 N_2 雰囲気であることが好ましい。また、樹脂の飛散を防ぎ、かつ、各種金属成分の酸化を防ぐため、酸素濃度は 100 ppm 以下に抑えることが好ましい。

[0103] なお、導電性樹脂ペーストの塗布方法としては、たとえば、導電性樹脂ペーストをスリットから押し出して塗布する工法やローラー転写法を用いて形成することができる。

[0104] (11) 必要に応じて、下地電極層の表面にめっきを施し、めっき層を形成する。本実施の形態では、第1の下地電極層および第2の下地電極層の表面にめっき層を2層形成する。具体的には、第1の下地電極層および第2の下地電極層の上にNiめっき層を形成し、Niめっき層の上にSnめっき層を形成する。Niめっき層およびSnめっき層は、たとえばバレルめっき法により、順次形成される。

[0105] ここで、本発明の特徴である「誘電体粒子において、Zrに対するMnの原子比率(Mn/Zr)が、 0.60 以上 0.80 以下にする」製造方法、及び、「誘電体層は、さらに、Laを少なくとも含み、Laの含有量は、 0.3 mol 以上 1.0 mol 以下にする」製造方法について説明する。Laは、誘電体原料作製時に入れてもよいし、誘電体シート調合時に後添加で入れてもよい。LaがAサイトに入ることでMnがBサイトに入りやすくなり、誘電体粒子において、Zrに対するMn原子比率(Mn/Zr)が変わる

。

[0106] 以上のようにして、図1に示す実施の形態にかかる積層セラミックコンデンサ10が製造される。

[0107] 3. 実験例

次に、上述した本発明にかかる積層セラミックコンデンサの効果を確認するために、実験の試料として上述した製造方法にしたがって、 Zr に対する Mn の原子比率(Mn/Zr)を変化させた試料である積層セラミックコンデンサを作製し、HALT及び内部電極層の被覆率(%)を測定することによって、積層セラミックコンデンサの信頼性の有無を確認する実験を行った。

[0108] (1) 実施例として作製した積層セラミックコンデンサの仕様

上記実施の形態にかかる製造方法を用いて、実施例1ないし実施例3の試料である積層セラミックコンデンサを作製した。

- ・積層セラミックコンデンサの寸法(設計値) : $L \times W \times T = 1.68\text{ mm} \times 0.87\text{ mm} \times 0.88\text{ mm}$
- ・セラミック材料 : $SrBaZrO_3 + La$
- ・容量 : 100 nF
- ・内部電極層の材料 : Ni

[0109] (2) 比較例として作製した積層セラミックコンデンサの仕様

上記実施の形態にかかる製造方法を用いて、比較例1及び比較例2の試料である積層セラミックコンデンサを作製した。

比較例1は、製造方法(1)において La 添加なしで、作製を行った。

比較例2は、製造方法(1)において La 添加し、さらに製造方法(7)において低酸素雰囲気中で高温状態で2時間保持により作製を行った。

- ・積層セラミックコンデンサの寸法(設計値) : $L \times W \times T = 1.68\text{ mm} \times 0.87\text{ mm} \times 0.88\text{ mm}$
- ・セラミック材料 : $SrBaZrO_3$
- ・容量 : 100 nF
- ・内部電極層の材料 : Ni

上記以外の仕様は、実施例の試料の仕様と同一とした。

[0110] (3) H A L T の測定方法

H A L T 試験は、各サンプルを単体で専用治具にセッティングし、これを温度が 150 [°C]、高温槽内に投入するとともに、100 [V] の直流電流を一对の外部電極間に印加した状態とし、当該状態を 100 時間にわたって維持した。そして、試験後に L o g I R 値が 10 乗以上のものを「○」と判定し、L o g I R 値が 8 乗より大きく 10 乗より小さいものを「△」とし、L o g I R 値が 8 乗以下のものを「×」と判定した。

[0111] (4) 内部電極層の被覆率 (%) の測定方法

積層体の T 方向における中央部に位置する第 1 の内部電極層および第 2 の内部電極層の誘電体層に対する被覆率についての測定方法は次の通りである。まず、積層体の T 方向における中央部に位置する内部電極層と誘電体層とを電界剥離などにより引き剥がす。次に、露出した内部電極の中央部 (W 方向の 1 / 2 且つ L 方向の 1 / 2 の位置) 付近を、顕微鏡を用いて倍率 100 倍程度で観察する。そして、得られた画像を解析することにより、露出した部分において内部電極層が占める面積の割合を求めた。内部電極層の被覆率 80.0 % 以上を「○」と判定し、80 % 未満のものを「×」と判定した。

[0112] (5) 総合判定

H A L T の判定と内部電極層の被覆率 (%) の判定が両方とも「○」のものは、総合判定では「○」と判定し、どちらかが「△」あるいは「×」のものは、総合判定では「×」と判定した。

[0113] (6) 結果

表 1 に、実施例 1 ないし実施例 3、ならびに比較例 1 及び比較例 2 による積層セラミックコンデンサの各試料に対する、H A L T (の L o g I R 値)、H A L T 判定、内部電極層の被覆率 (%)、内部電極層の被覆率判定、及び、総合判定の結果を示す。

[0114]

[表1]

	原子比率(Mn/Zr)	HALT	HALT判定	内部電極層の被覆率(%)	内部電極層の被覆率判定	総合判定
実施例1	0.6	10.08	○	83.3	○	○
実施例2	0.7	10.11	○	82.7	○	○
実施例3	0.8	10.14	○	83.0	○	○
比較例1	0.3	4.2	×	84.3	○	×
比較例2	1.5	8.9	△	63.1	×	×

[0115] 表1によれば、実施例1ないし実施例3の各試料は、HALTのLogIR値が10以上であるので、HALT判定では「○」の判定が得られた。

[0116] また、実施例1ないし実施例3の各試料は、内部電極層の被覆率(%)が80%以上であるので、内部電極層の被覆率判定では「○」の判定が得られた。

[0117] 一方、比較例1に係る試料では、HALTのLogIR値が8以下であるので、HALT判定では「×」の判定が得られた。なお、内部電極層の被覆率(%)が、80%以上であるので、内部電極層の被覆率判定では「○」の判定が得られた。

[0118] 比較例1に係る試料では、HALTのLogIR値が8~10の間であるので、HALT判定では「△」の判定が得られた。さらに、内部電極層の被覆率(%)が、80%未満であるので、内部電極層の被覆率判定では「×」の判定が得られた。

[0119] したがって、総合判定では、実施例1ないし実施例3の各試料は「○」の判定が得られ、比較例1及び比較例2の各試料は「×」の判定が得られた。

[0120] 以上の結果から、この発明では、誘電体粒子において、Zrに対するMnの原子比率(Mn/Zr)を、0.60以上0.80以下とする構成にすることで、誘電体粒子内部のMn固溶量を担保させることができ、誘電体粒子同士の粒界へのMn偏析量を低下させることができ、誘電体層全体の絶縁性が増加し、積層セラミックコンデンサの信頼性を向上させることが可能なことが示唆された。

[0121] なお、以上のように、本発明の実施の形態は、前記記載で開示されているが、本発明は、これに限定されるものではない。

[0122] すなわち、本発明の技術的思想および目的の範囲から逸脱することなく、以上説明した実施の形態に対し、機序、形状、材質、数量、位置または配置等に関して、様々の変更を加えることができるものであり、それらは、本発明に含まれるものである。

符号の説明

[0123] 1 0 積層セラミックコンデンサ

1 2 積層体

1 2 a 第1の主面

1 2 b 第2の主面

1 2 c 第1の側面

1 2 d 第2の側面

1 2 e 第1の端面

1 2 f 第2の端面

1 4 誘電体層

1 5 a 内層部

1 5 b 1 第1の外層部

1 5 b 2 第2の外層部

1 6 内部電極層

1 6 a 第1の内部電極層

1 6 b 第2の内部電極層

1 6 c 浮き内部電極層

1 8 a 第1の対向電極部

1 8 b 第2の対向電極部

2 0 a 第1の引出電極部

2 0 b 第2の引出電極部

2 2 a 側部

2 2 b 端部

2 6 c 対向電極部

3 0 外部電極

3 0 a 第1の外部電極

3 0 b 第2の外部電極

3 2 下地電極層

3 2 a 第1の下地電極層

3 2 b 第2の下地電極層

3 4 めっき層

3 4 a 第1のめっき層

3 4 b 第2のめっき層

x 高さ方向（積層方向）

y 幅方向

z 長さ方向

請求の範囲

[請求項1]

積層された複数の誘電体層を含み、前記複数の誘電体層の積層方向に相対する第1の主面および第2の主面と、前記積層方向に直交する幅方向に相対する第1の側面および第2の側面と、前記積層方向および前記幅方向に直交する長さ方向に相対する第1の端面および第2の端面と、を有する積層体と、

前記複数の誘電体層上に配置され、前記第1の端面に露出された第1の内部電極層と、

前記複数の誘電体層上に配置され、前記第2の端面に露出された第2の内部電極層と、

前記第1の端面上に配置された下地電極層と、前記下地電極層上に配置されためっき層と、を有する第1の外部電極と、

前記第2の端面上に配置された下地電極層と、前記下地電極層上に配置されためっき層と、を有する第2の外部電極と、

を備える積層セラミックコンデンサにおいて、

前記誘電体層には、誘電体粒子が配置されており、

前記誘電体粒子は、Mn及びZrを含み、

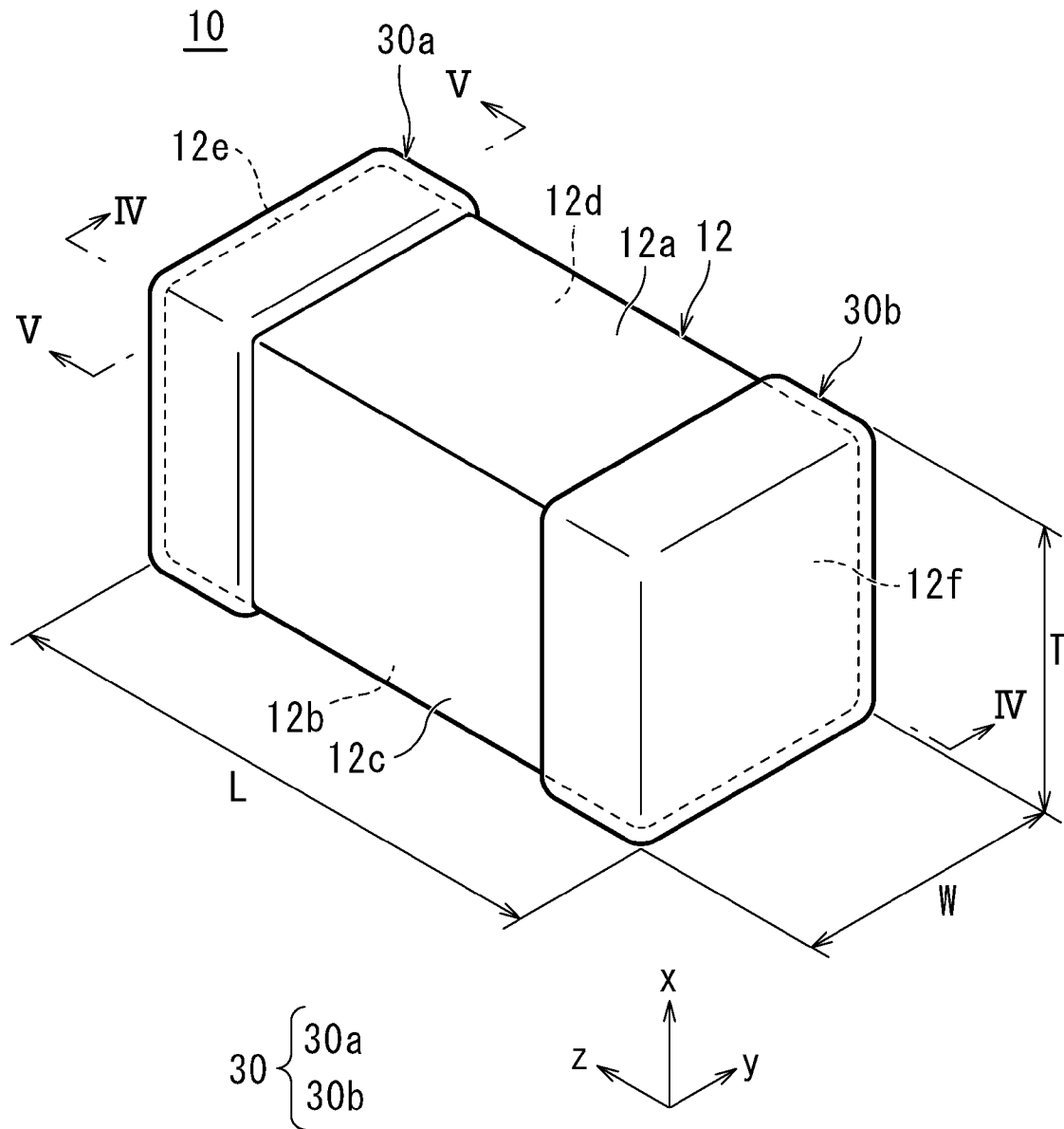
前記誘電体粒子において、Zrに対するMnの原子比率(Mn/Zr)が、0.60以上0.80以下である、積層セラミックコンデンサ。

[請求項2]

前記誘電体層中の前記誘電体粒子は、Ba、Sr、Zr、Ti、Hfをさらに含みCaを任意で含むペロブスカイト型構造からなり、さらにMn及びSiの内少なくとも1つを含む、請求項1に記載の積層セラミックコンデンサ。

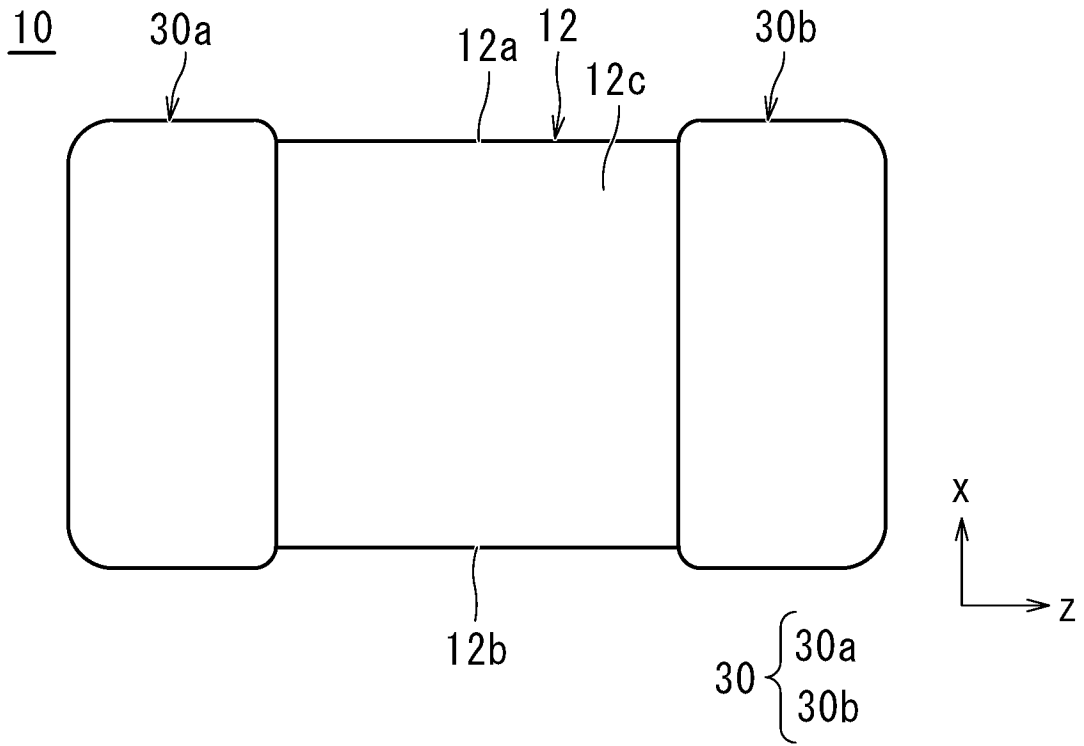
[図1]

図 1



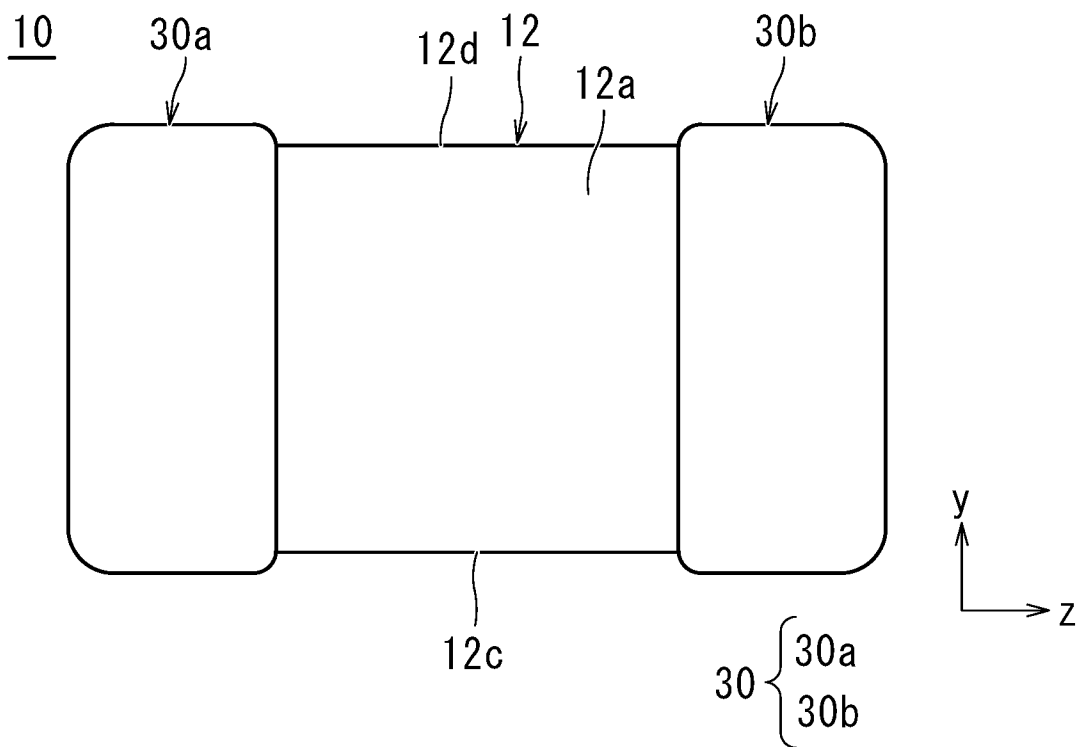
[図2]

図 2



[図3]

図 3



[図4]

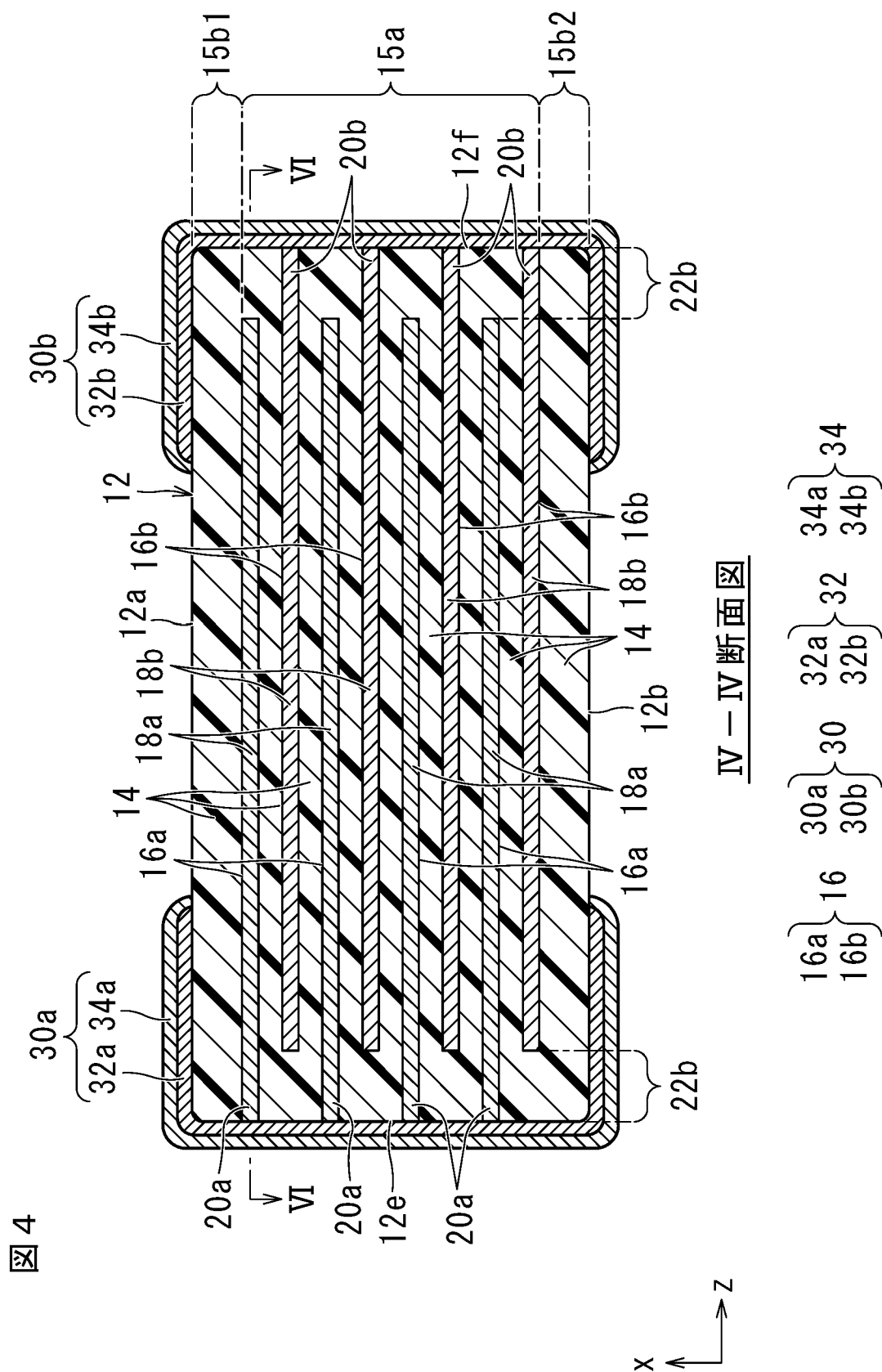
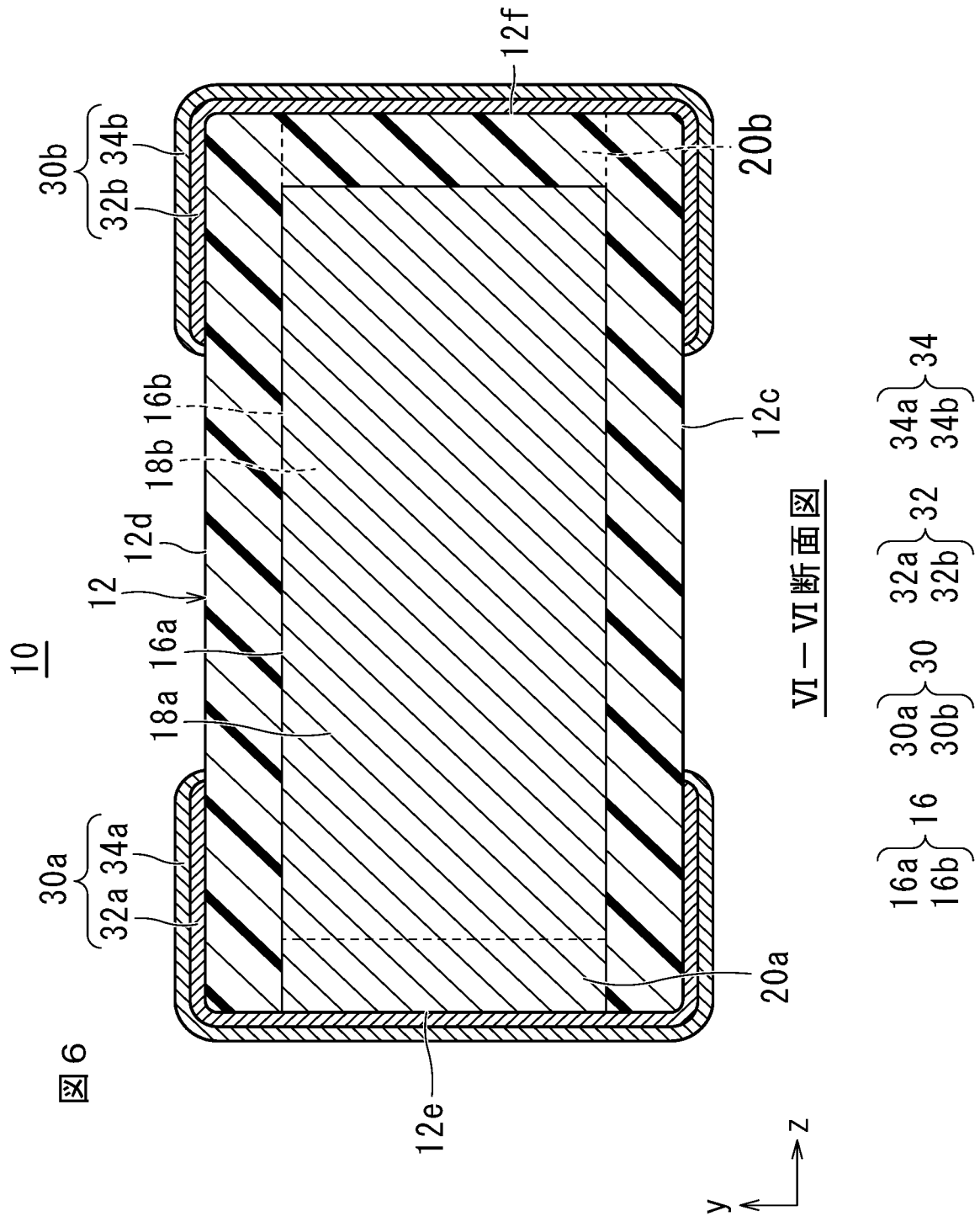


図 5

A detailed cross-sectional view of a multi-layered rectangular device. The device consists of several horizontal layers. From top to bottom, there are two outermost thin layers labeled 12a and 12d. Below these are four thicker regions, each containing multiple parallel horizontal bars. These regions are collectively labeled 16a and 16b. The bars themselves are labeled 14, 18a, and 18b. The entire assembly is enclosed in a frame labeled 30a. At the bottom, there are two more thin layers labeled 12b and 22a. A coordinate system at the bottom left shows x and y axes.

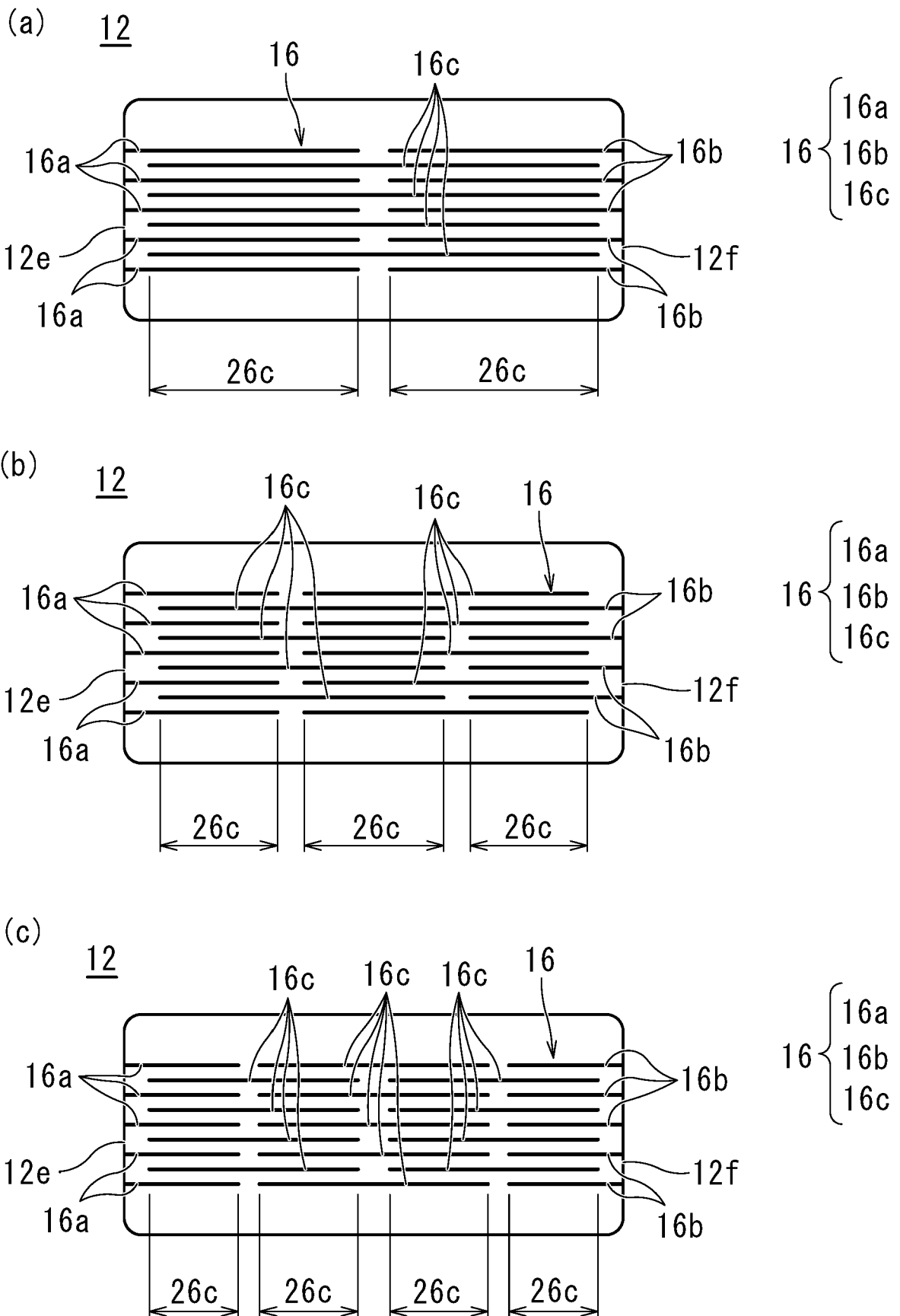
V - V 断面図

[図6]



[図7]

図 7



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/044320

A. CLASSIFICATION OF SUBJECT MATTER**H01G 4/30**(2006.01)i

FI: H01G4/30 515; H01G4/30 201K; H01G4/30 201L; H01G4/30 512

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2024

Registered utility model specifications of Japan 1996-2024

Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2021-190669 A (TAIYO YUDEN CO., LTD.) 13 December 2021 (2021-12-13) entire text, all drawings	1-2
A	JP 2016-56076 A (MURATA MANUFACTURING CO., LTD.) 21 April 2016 (2016-04-21) entire text, all drawings	1-2
A	WO 2013/058227 A1 (MURATA MANUFACTURING CO., LTD.) 25 April 2013 (2013-04-25) entire text, all drawings	1-2
A	JP 10-172349 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 26 June 1998 (1998-06-26) entire text	1-2
A	JP 2012-201530 A (TDK CORPORATION) 22 October 2012 (2012-10-22) entire text, all drawings	1-2



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

16 February 2024

Date of mailing of the international search report

27 February 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/044320

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2007/026614 A1 (KYOCERA CORPORATION) 08 March 2007 (2007-03-08) entire text, all drawings	1-2

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/044320

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2021-190669	A	13 December 2021	US 2021/0383973 A1 entire text, all drawings CN 113764182 A KR 10-2021-0151689 A	
JP	2016-56076	A	21 April 2016	(Family: none)	
WO	2013/058227	A1	25 April 2013	US 2014/0210048 A1 entire text, all drawings CN 103858193 A	
JP	10-172349	A	26 June 1998	(Family: none)	
JP	2012-201530	A	22 October 2012	(Family: none)	
WO	2007/026614	A1	08 March 2007	US 2009/0219666 A1 entire text, all drawings CN 101238080 A KR 10-2008-0048458 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i FI: H01G4/30 515; H01G4/30 201K; H01G4/30 201L; H01G4/30 512		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01G4/30 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2024年 日本国実用新案登録公報 1996-2024年 日本国登録実用新案公報 1994-2024年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2021-190669 A（太陽誘電株式会社）13.12.2021（2021-12-13） 全文全図	1-2
A	JP 2016-56076 A（株式会社村田製作所）21.04.2016（2016-04-21） 全文全図	1-2
A	WO 2013/058227 A1（株式会社村田製作所）25.04.2013（2013-04-25） 全文全図	1-2
A	JP 10-172349 A（松下電器産業株式会社）26.06.1998（1998-06-26） 全文	1-2
A	JP 2012-201530 A（TDK株式会社）22.10.2012（2012-10-22） 全文全図	1-2
A	WO 2007/026614 A1（京セラ株式会社）08.03.2007（2007-03-08） 全文全図	1-2
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 16.02.2024	国際調査報告の発送日 27.02.2024	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 鈴木 駿平 5D 5588 電話番号 03-3581-1101 内線 3551	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/044320

引用文献			公表日	パテントファミリー文献	公表日
JP	2021-190669	A	13.12.2021	US 2021/0383973 A1 全文全図 CN 113764182 A KR 10-2021-0151689 A	
JP	2016-56076	A	21.04.2016	(ファミリーなし)	
WO	2013/058227	A1	25.04.2013	US 2014/0210048 A1 全文全図 CN 103858193 A	
JP	10-172349	A	26.06.1998	(ファミリーなし)	
JP	2012-201530	A	22.10.2012	(ファミリーなし)	
WO	2007/026614	A1	08.03.2007	US 2009/0219666 A1 全文全図 CN 101238080 A KR 10-2008-0048458 A	