[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H04L 12/28

[12] 发明专利说明书

[21] ZL 专利号 00122206.6

[45] 授权公告日 2005 年 6 月 8 日

[11] 授权公告号 CN 1205781C

[22] 申请日 2000.7.25 [21] 申请号 00122206.6

[30] 优先权

[32] 1999. 7.26 [33] US [31] 09/360,747

[71] 专利权人 德克萨斯仪器股份有限公司

地址 美国得克萨斯州

[72] 发明人 卢小林

审查员 李婷婷

[74] 专利代理机构 上海专利商标事务所有限公司

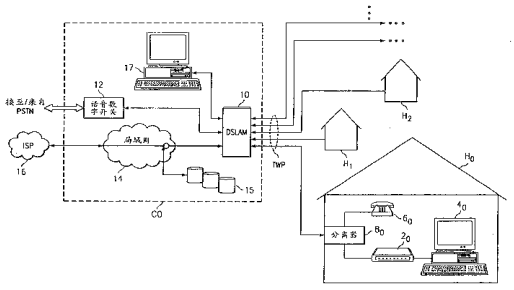
代理人 李家麟

权利要求书 4 页 说明书 19 页 附图 8 页

[54] 发明名称 数字用户专用线访问多路复用器中有效的包缓冲器管理法

[57] 摘要

一种在数字用户专用线访问多路复用器(DSLAM)中处理消息数据包的方法。其中控制器预先指定其一部分 RAM 作为包缓冲存储库而作流程控制操作，接收的消息数据包让存储库中指定的包缓冲器成为具有数据指针与数据尺寸值的数据结构，对包缓冲器有效负载及其规约头尾部指定足够的存储空间，必要时可在存储库中通过包缓冲器输入的联接表指定包缓冲器。



ISSN1008-4274

1.一种在耦合至多条输入/输出信道的网络多路复用器中处理消息数据包的方法，包括步骤：

在存储器中指定一存储库；

响应于从第一输入/输出信道接收的消息数据包，在存储库中对该消息数据包指定一个包缓冲器；

将消息数据包存贮在存储库中包缓冲器的有效数据部分里；

然后通过修改包缓冲器中有效数据部分的尺寸，对至少一个通信规约处理收到的消息数据包；

处理步骤之后，在存储库中排列包缓冲器的消息数据包，以便通过第二输入/输出信道传输；及

取消指定在存储库中被指定的包缓冲器。

2．如权利要求1所述的方法，其特征在于，指定包缓冲器的步骤包括：

在存储库中为包缓冲器保留一系列选择的邻接存储块；及

对包缓冲器规定位移地址和数据尺寸值，在一系列邻接的存储块内限定一有效数据部分用于存贮接收的消息数据包。

3．如权利要求2所述的方法，其特征在于，处理步骤包括：

通过修改位移地址与数据尺寸值以扩大包缓冲器中有效数据部分的尺寸，并将规约的头部增补到新扩充的有效数据部分中，来添加规约头部。

4．如权利要求2所述的方法，其特征在于，处理步骤包括：

通过修改位移地址与数据尺寸值以缩小包缓冲器中有效数据部分的尺寸，来删除规约头部。

5．如权利要求2所述的方法，其特征在于，处理步骤包括：

通过修改数据尺寸值以扩大包缓冲器中有效数据部分的尺寸，并将规约尾部增补到新扩充的有效数据部分中，来添加规约尾部。

6．如权利要求2所述的方法，其特征在于，处理步骤括：

通过修改数据尺寸值以缩小包缓冲器中有效数据部分的尺寸，来删除规约尾部。

7．如权利要求2所述的方法，其特征在于，每个存储块的尺寸对应于选定的数据字数，每个数据字对应于一整数的字节；

其中，存贮消息数据包的步骤还包括：

设置一标志值，它对应于包缓冲器端部数据字中有效数据的字节数。

8．如权利要求 2 所述的方法，其特征在于，取消指定步骤包括：

让存储库中的包缓冲器准备再指定；及

将先前指定给该包缓冲器的选择的一系列邻接存储块与存储库中相邻的现有存储块合并。

9．如权利要求 1 所述的方法，其特征在于，指定包缓冲器的步骤包括：

在存储库中为该包缓冲器选择不邻接的多个区域；

把每个不邻接的区域相互联系成联接表；

对每个不邻接的区域，通过限定位移地址和包缓冲器的数据尺寸值，在其中规定一有效数据部分用于存贮一部分接收的消息数据包。

10．如权利要求 1 所述的方法，其特征在于，指定存储库的步骤将固定尺寸整数的存储块指定为一个邻接存储区域。

11．一种在网络与多个用户地点之间传递消息数据的多路复用器，其特征在于包括：

耦合到所述网络的网络接口；

多个输入/输出信道接口，每个信道接口耦合至多个用户地点之一；

至少一个收发机功能元件，它耦合至多个输入/输出信道接口中有关联的一个接口，对经过有关联的输入/输出信道接口传递的消息数据作数字操作；

耦合至网络接口和至少一个收发机功能元件的控制器，用于处理传递的消息数据的消息数据包，所述控制器包括：

存储器；

执行一系列操作的逻辑电路，包括：

在存储器中指定存储库；

响应于从输入/输出信道接收第一消息数据包，在存储库中为该第一消息数据包指定第一包缓冲器；

在存储库中将该消息数据包存贮在第一包缓冲器的有效数据部分里；

然后通过改变第一包缓冲器中该有效数据部分的尺寸，对至少一个通信规约处理接收的第一消息数据包；

在该处理步骤后，在存储库中排列第一包缓冲器的消息数据包以

便传输到网络接口；及

取消指定在存储库中已指定的第一包缓冲器。

12．如权利要求 11 所述的多路复用器，其特征在于，控制器的逻辑电路执行的操作序列还包括：

响应于从网络接口接收第二消息数据包，在存储库中为该消息数据包指定第二包缓冲器；

在存储库中将消息数据包存贮在第二包缓冲器的某一有效数据部分；

然后通过修改第二包缓冲器中有效数据部分的尺寸，对至少一个通信规约处理接收的第二消息数据包；

处理步骤后，在存储库中排列第二包缓冲器的消息数据包以便传输到某一输入/输出信道；及

取消指定在存储库中指定的第二包缓冲器。

13．如权利要求 11 所述的多路复用器，其特征在于，控制器的存储器与逻辑电路是由可编程数字信号处理器集成电路实现的。

14．如权利要求 13 所述的多路复用器，其特征在于，所述至少一个收发机功能元件是由可编程数字信号处理器集成电路实现的。

15．如权利要求 11 所述的多路复用器，其特征在于，指定包缓冲器的操作包括：

在存储库中为第一包缓冲器保留一系列选择的邻接存储块；及

规定第一包缓冲器的位移地址与数据尺寸值，在一系列邻接存储块内限定一有效数据部分，用于存贮接收的消息数据包。

16．如权利要求 15 所述的多路复用器，其特征在于，处理操作包括：

通过修改位移地址与数据尺寸值以扩充第一包缓冲器中有效数据部分的尺寸，并将规约头部增补到新扩充的有效数据部分中，来添加规约头部。

17．如权利要求 15 所述的多路复用器，其特征在于，处理操作包括：

通过修改位移地址与数据尺寸值以缩小第一包缓冲器中有效数据部分的尺寸，来删除规约头部。

18．如权利要求 15 所述的多路复用器，其特征在于，处理操作包括：

通过修改数据尺寸值以扩充第一包缓冲器中有效数据部分的尺寸，并将规约尾部增补到新扩充的有效数据部分中，来添加规约尾部。

19．如权利要求 15 所述的多路复用器，其特征在于，处理操作包括：

通过修改数据尺寸值以缩小第一包缓冲器中有效数据部分的尺寸，来删除规约尾部。

20. 如权利要求 15 所述的多路复用器，其特征在于，每个存储块的尺寸对应于选择的数据字数，每个数据字对应于控制器的逻辑电路按其操作的一整数字节；

其中，指定第一包缓冲器的操作还包括：

设置一对应于第一包缓冲器中终端数据字里有效数据字节数的标志值。

21. 如权利要求 15 所述的多路复用器，其特征在于，取消指定步骤包括：

使存储库中第一包缓冲器能再指定；及

将先前指定给第一包缓冲器的选择的一系列邻接存储块与存储库中邻近现成的存储块合并起来。

22. 如权利要求 11 所述的多路复用器，其特征在于，指定包缓冲器的步骤包括：

在存储库中为第一包缓冲器选择不邻接的多个区域；

将每个不邻接的区域相互关联成联接表；

对于每个不邻接的区域，通过规定第一缓冲器的位移地址与数据尺寸值，在其中规定一有效数据部分用于存贮一部分接收的消息数据包。

数字用户专用线访问多路复用器中有效的包缓冲器管理法

技术领域

本发明涉及数据通信领域，具体针对在多重约定环境中对多路复用多信道通信进行控制。

背景技术

近年来，已大大提高了通过普通电话网与布线实现通信的数据速度。这种数据速度的提高大部分是由于新近采纳了对代表通信的消息或数据的信号实施多路复用与调制的技术，从而大大改善了通信带宽。此外，近年来还提高了通信的载波频率，进一步改善了比特速率。

这类更高的数据速率是一种相对新型的当代调制解调通信技术实现的，在技术上指数字用户专用线(DSL)。DSL 通常指某种公用网络技术，一般在有限的距离通过普通电话公司的铜质布线提供相对高的带宽。根据数据通信媒体特定预期的数据传递速率、类型与长度以及通信数据的编译码方案，一直把 DSL 进一步分成几种不同的技术类别。根据这种技术，DSL 市制解调器之间的数据速度可以远远大于当前的话音调制解调器之间的数据速度可以远远大于当前的话音调制解调器速率。事实上，当前的 DSL 系统是以数量级为 500Kbps 到 18Mbps 或更高的数据速率工作的(或计划工作的)。按照某些常规技术，诸如指定为不对称数字用户专用(ADSL)并对应于 ANSI 标准 T1.43 的规约，数据通信速率是不对称的。一般而言，对所谓的下游通信提供较高的速率(下游通信指从电话网总局到客户调制解调器)，而从客户调制解调器到总局的上游通信的数据速率远远低于下游速率。

DSL 通信网的一个组成部分在技术上指数字用户专用线访问多路复用器，即 DSLAM。通常将 DSLAM 安置在电话网总局里，它包括多个可以连接用户调制调制器的 DSL 市制解调器端口。DSLAM 的基本功能是将用户数据通信从其多个 DSL 调制解调器端口多路传输到某个网络，诸如可以包括服务器与因特网关的 LAN；而且 DSLAM 还将由该网络返回的数据通信进行分路传输，经 DSL 端口与用户通信。

常规 DSLAM 一般借助多个线路卡实现，每个线路卡支持一个或多个 DSL 端口。在 DSL 端口接收的通信通常为数据包形式，每个数据包的头部或尾部(或二者)包含有关该数据包消息的通信线路信息。DSLAM 控制器功能执行有关的成帧与数据格式化，由此根据有关规的将在 DSL 端口接收的数据包传输到 DSLAM 中的某个网络接口卡(NIC)，据此传输到该网络。

通常要求用 DSLAM 来处理多个规约，给出能在网络上实行的宽范围的网络通信。这类规约包括点对点规约(PPP)、因特网规约(IP)、地址分辨规约(ARP)、简单网络管理规约(SMNP)等等。在其 DSL 通信的多路复用与处理中(二者都从 DSL 端口接收，也可通过这些端口发送)，可以要求 DSLAM 将给出的数据包格式化和再格式化成这些规约中的一个规约。由于这些处理都可能修改、增补或删除每个数据包的头部或尾部，所以普通的 DSLAM 工作时要反复地读出和重写含有这些数据包的存储区。

考虑到 DSLAM 产生的存储器复制次数，以这种常规方法处理数据包所需的存储器与处理资源可能相当庞大。所需的存储器资源指存储器容量，它必须能存贮各种复制，而所需的处理资源指操作(和循环)次数，为了读写复制内容，这种操作(和循环)必须由处理器执行。对于来自每个 DSL 端口的一个数据包，可按下式估算准备由控制多个 DSL 端口或信道的 DSLAM 处理器执行的存储器复制次数 N：

$$N=(2n+A+1)*C$$

式中的 C 是受 DSLAM 处理器控制的 DSL 端口或信道数，n 是 DSLAM 通过其处理每个数据包的规约的数量(考虑到上下游两种通信，要乘 2)，而 A 是存储器复制数，取决于 DSLAM 执行的各种应用情况；附加复制(即公式中的“1”)代表 DSLAM 中该数据包从接收缓冲器复制到发送缓冲器。即使是一种应用两个规约且 DSLAM 应用不要求附加复制的简化型系统，对于 DSLAM 中的每条 DSL 信道而言，每个数据包要求 5 次复制。考虑到准备由 DSLAM 处理的 DSL 信道数可能很大，并且还考虑到现代 DSL 通信的包数据速率，这种常规 DSLAM 结构所需的存储器与处理资源就变得相当可观了。事实上，这种常规操作中所需的存储空间通常超了普通控制器处理器所具备的存储空间通常超过了普通控制器处理器所具备的芯片上高速存储，从而要求有一种做在 DSLAM 体系内的存储器分系统。

由常规 DSLAM 实现的线路卡功能目前一般使用数字信号处理器(DSP)，诸如 Texas 仪表公司出售的 TMS320C5X 和 TMS320C6X 系列 DSP，以便高速处理

DSLAM 通信的数据。DSLAM 里的控制器最好也用类似的 DSP 实现，从而无须在线路卡 DSP 与 DSLAM 控制器(和 NIC)之间作数据转换；事实上在诸如 TM320C6X 等级一类的当代技术水平的 DSP 的情况下，相信有足够的处理能力，从而由用于应付线路卡处理的同一个一 DSP 实现该控制功能。然而，为保持最高的性能，最好利用 DSP 的芯片上存储器应付数据包规约处理；根据常规实现方法，如上所述，在诸规约之间复制数据包所需的存储器资源，基本上不能为这一功能使用芯片上的 DSP 存储器。

发明内容

因此，本发明的一个目的是提供一种数字用户专用线访问多路复用器(DSLAM)及其操作方法，其中将数据包的规约转换所必需的存储器与处理资源减至量小。

本发明的再一个目的是提供这样一种 DSLAM 与方法，据此可在规约转换期间用高速芯片上存储器存贮传递的数据包。

本发明的再一个目的是提供这样一种 DSLAM 与方法，据此可借助数字信号处理器(DSP)实现 DSLAM 控制器功能。

本发明的再一个目的是提供这样一种 DSLAM 与方法，据此能以同 DSP 或其它控制器相一致的方式配置芯片上存储器。

本发明的再一次目的是提供这样一种 DSLAM 与方法，据此可以避免分裂数据包存储器资源。

本领域的一般技术人员通过参照下述的说明与附图，将明白本发明的其它目的与优点。

本发明可利用数字用户专用线访问多路复用器(DSLAM)里的数据包缓冲器管理器功能来实施。数据包缓冲器管理器配置在里面可以存贮数据包与头部的某个邻接存储区。每个数据包，无论是从网络接口还是从 DSL 端口接收的，都以某种数据结构存贮在存储区中，而这种数据结构不仅为通信的数据保留着足够的空间，还为预计要应用于该数据包的每一种规约的将来的头部与尾部保留着足够的空间。数据结构中的数据位移指针指向实际包数据的开始。通过参照包括数据指针在内的各种指针，可对该数据包增补、修改或取消内务操作数据(头部与尾部)，无须复制数据包本身。在传输时，放开被该存储区占用的存储器部分，邻接区复原，以避免分裂。

根据本发明，提供一种在耦合至多条输入/输出信道的网络多路复用器中处理消息数据包的方法，包括步骤：在存储器中指定一存储库；响应于从第一输入/输出信道接收的消息数据包，在存储加中对该消息数据包指定一个包缓冲器；将消息数据包存贮在存储库中包缓冲器的有效数据部分里；然后通过修改包缓冲器中有效数据部分的尺寸，对至少一个通信规约处理收到的消息数据包；处理步骤之后，在存储库中排列包缓冲串的消息数据包，以便通过第二输入/输出信道传输；及取消指定在存储库中被指定的包缓冲器。

根据本发明，还提供一种在网络与多个用户地点之间传递消息数据的多路复用器，包括：耦合到所述网络的网络接口；多个输入/输出信道接口，每个信道接口耦合至多个用户地点之一；至少一个收发机功能元件，它耦合至多个输入/输出信道接口中有关联的一个接口，对经过有关联的输入/输出信道接口传递的消息数据作数字操作；耦合至网络接口和至少一个收发机功能元件的控制器，用于处理传递的消息数据的消息数据包，所述控制器包括：存储器；执行一系列操作的逻辑电路，包括：在存储器中指定存储库；响应于从输入/输出信道接收第一消息数据包，在存储库中为该第一消息数据包指定第一包缓冲器；在存储库中将该消息数据包存贮在第一包缓冲器的有效数据部分里；然后通过改变第一包缓冲器中该有效数据部分的尺寸，对至少一个通信规约处理接收的第一消息数据包；在该处理步骤后，在存储库中排列第一包缓冲器的消息数据包以便传输到网络接口；及取消指定在存储库中已指定的第一包缓冲器。

附图说明

图 1 是可以实施本发明较佳实施例的数字用户专用线(DSL)通信网络的电气方框图。

图 2 是按本发明较佳实施例构成的数字用户专用线访问多路复用器(DSLAM)的电气方框图。

图 3 是可以实施本发明较佳实施例中 DSLAM 控制器的数字信号处理器(DSP)体系结构的电气方框图。

图 4 是根据本发明较佳实施例的说明软件结构的方框图，图 2 的 DSLAM 在其控制下工作。

图 5 是存储器图，表示根据本发明较佳实施例的图 2DSLAM 控制器中芯片上存储器内存储库的安排。

图 6 是一流程图，表示根据本发明较佳实施例的 DSLAM 控制器的工作情况。

图 7 是一方框图，表示根据本发明较佳实施例的 DSLAM 控制器的应用情况。

图 8a 到 8c 是存储器图，表示根据本发明较佳实施例将几例数据包缓冲器的位置输入图 5 中存储库的情况。

图 9a 到 9e 表示在按图 6 方法作规约处理期间，本发明较佳实施例根据存储库中某个数据包缓冲器而工作的情况。

图 10 是一存储器图，表示根据本发明第二较佳实施例的数据包缓冲器输入的联接安排。

具体实施方式

先参照图 1，首先描述可在其中实施本发明较佳实施例的一种数字用户专用线(DSL)通信网络。将结合某个 DSL 网络描述本发明的较佳实施例。因应在应用于 DSL 通信时，预期本发明特别有利；当然应该明白，本发明同样适用于其它类型的通信，本领域的技术人员在参阅本说明书后将会更加清楚。再者，这里描述的图 1 中特定的 DSL 网络只是一个例子，预期本领域的技术人员在参阅了本说明书后，完全能在根据其它结构的 DSL 网络中实现本发明的优点，并且如上所述，也能在根据其它技术的数据通信中实现本发明的优点。

如图 1 所示，DSL 通信网络包括多个用户地点 H，这些地点可以对应于家庭的或办公室的用户地点。在这一 DSL 结构中，示例性的用户地点 H。包括同用户计算机 4。进行通信的一台 DSL 调制解调器 20。像本领域中的常规方法那样，将电话手机 60 与 DSL 调制解调器 20 同时接到分离器 80，后者提供适当的滤波操作，将话普通信转送给手机 60，将数据通信传送给 DSL 调制解调器 20。将分离器 80 接到当地电话网设施 TWP 之一，每一个 TWP 都可用普通的双据绞铜线实现。其它用户地点 H 可用同样方法构成，或用本领域中已知的其它方式实现。

图 1 的例子对应于 DSL 通信类型，其中的模拟话音信号以低于数据通信的频率运行，允许两类通信业务同时迭加在相同的电话网设施上。或者正如本领域众所周知的，可以采用所谓的“无分离器”DSL，其中的话普通通信由 DSL 调制解调器接收并被转换成数据包通信，且以类似于数据通信的方式在电话网上作为数字包进行通信。根据这类无分离器技术，本发明也同样适用于 DSL 通信。

在图 1 的例子中，可将设施 TWP 直接拉到总局 CO，或者作为双扭绞线与光纤物理设施的组合体，配有可靠地通信所必需的中继器和其它网络元件(未示出)。在涉及话音通信的场合，如在本例中，总局 CO 一般处于电话提供方的位置。或者，可将 DSL 通信限于数据通信，此时总局 CO 可以是个服务器地点，诸如用户地点 H 可利用其通信数据的某个公用或专用(因特网或 intranet)服务器地点，此时将不呈现模拟话音信号能力。

如图 1 所示，每个双扭绞线设施 TWP 均被数字用户专用线访问用器(DSLAM)10 接收，下面将相对于本发明的较佳实施例详细描述这一结构。本例中，DSLAM10 能将话音信号从设施 TWP 上接收的数据通信中分离出来，并把这些信号经话音数字开关 12 转送到翁用交换电话网(PSTN)，所述话音数字开关 12 也位于总局 CO；当然，从 PSIN 到用户地点 H(诸如用户地点 HO 的手段 60)的话音通信，也可用数字开关 12 和 DSLAM10 以常规方法处理。

对于数据通信 DSLAM10 与诸如图 1 中总局 CO 的局域网(LAN)14 一类的本地网络通信；或者，作为典型的因特网服务提供方的总局构成，可使 DSLAM10 与异步传输模(ATM)网进行通信，由此可以更直接地与因特网进行双向通信。再来看图 1 的例子，在本领域众所周知，能以常规的 LAN 方式来编排 LAN14，诸如一种 Ethernet 网，可在其上以常规方式通信。这类 LAN 与数据包通信兼容，这是众所周知的。在图 1 例子中，本地服务器 15 留驻在 LAN14 上，因而用户地点 H 可以通过 DSL 连接可以当地访问存贮的数据。另外，尤其在电话网应用中，可将因特网网关留驻在 LAN14 上，从而用户地点 H 可经总局 CO 双向访问因特网。

DSLAM10 还接至元件管理系统(EMS)17。EMS17 是一台本地主计算机，诸如个人计算机或工作站，它可用来通过串行或平行接口访问和控制 DSLAM10 内的系统管理功能。

现在参照图 2，说明本发明较佳实施例的 DSLAM10 的系例性结构。如图 2 所示，DSLAM10 包括多种模拟前端(AFE)功能元件 20，每个功能元件作为一个 DSL 端口，从而双向连接至双扭绞线设施 TWP 之一，接收来自连接用户地点 H 的通信。将 AFE 功能元件 20 构制成电路卡，包括混合信号(即涉及到数模拟两种操作)集成电路。为全双工 DS：L 通信提供所有必需的环路接口和线路驱动功能元件。可用来实现 AFE 功能元件 20 的集成电路的例子，包括 TLV320AD12 总局 ADSL 编译码器和 THS6002 线路驱动器，二者可向 Texas 仪表公司购买。

DSLAM10 的 DSL 信道收发机 22，每一个都双向连接至多个 AFE 功能元件 20 之一。在图 2 例子中，每个 DSL 信道收发机 22 均接至 4 个 AFE 功能元件 20；当然，通过给定的一个 DSL 信道收发机 22 进行处理的 AFE 功能元件 20 以及 DSL 信道的特定数量，可以随特定的 DSLAM 结构和 DSL 信道收发机 22 的处理能力而变化。DSL 信道收发机 22 最好每一个都是可编程数字装置，对数据有效负载的发送与接收执行必要的信号处理操作。这类操作包括这样一些功能，诸如回波消除、将数据编译码到适合发送的子信道，以及在频域与时域之间执行快速傅里叶变换(FFT)信号处理。特别在 DSL 数据速率方面，DSL 信道收发机 22 的数字数据处理容量与能力最好是高水平的，最好达到数字信号处理器一档的能力，至少具有 Texas 仪表公司出售的 TMS320CL548DSP 的能力。每个 DSL 信道收发机 22 都接至成帧器功能元件 24，后者最好也被构制成诸如上述 TMS320CL548 一类的 DSP。成帧器功能元件 24 把数字数据适当地格式化成合适的包与帧，以便在 DSLAM10 内处理。虽然图 2 中清楚地示出了两台 DSL 信道收发机 22，不过当然可以推测，任意数量的 DSL 信道收发机 22 都可馈给(和被馈给)成帧器功能元件 24，具体数量则取决于 DSLAM10 的特定结构与能力。

DSLAM 控制器 25 双向连接到一侧的成帧器 24；在其网络一侧，DSLAM 控制器 25 双向连接到 Ethernet 网接口卡(NIC)26、RS422 高速串行接口 27 和 RS232 串行接口 28。如图 1 所示，Ethernet NIC26uqf !10 接口到 LAN14；同样如图 1 所示，串行接口 27、28 将 DSLAM10 接口到 EMS17。在这方面，根据图 2 这种示例性结构的 DSLAM 控制器 25 所执行的功能之一，就是响应于通过串行接口 27、28(或者经 Ethernet NIC26 在 LAN14 上)从 EMS17 接收的控制指令，就地控制 DSLAM10 的建立与操作。在与 DSL 信道的数据通信方面，DSLAM 控制器 25 的功能是对连接到 DSLAM10 中 AFE 功能元件 20 的 DSL 信道作数据流控制与信道管理，以及 DSL 信道与 NIC26 之间的数据充控制。正如下面将更详细描述的那样，DSLAM 控制器 25 还根据诸如 PPP、IP 路线、ARP 等各种规约，执行层 2 与层 3 网络规约处理。

根据本发明的较佳实施例，可将 DSLAM 控制器 25 构成上述 DSLAM 控制器功能元件专用的单个 DSP 装置，如上所述，具有诸如 Texas 仪表公司出售的 TMS320LC548 DSP 的性能。这方面，用作 DSLAM 控制器 25 的这种 DSP 装置最好像上述的 TMS320LC548DSP 那样，具有芯片上随机存取存储器(RAM)。或者，在将更高处理性能的 DSP(诸如 Texas 仪表公司出售的 TMS320(6X 级别 DSP)用于

DSLAM10 中其它功能元件(即成帧器功能元件 24 和 DSL 信道收发机 22)，并且如果在该 DSP 中保持充分的处理容量以处理 DSLAM 控制器 25 的功能的情况下，则可在单个 DSP 装置中实现 DSLAM10 的数字功能元件。这样，根据特定电路的处理能力，图 2 所示 DSLAM10 的功能界限可以代表或可以不代表用于实现这些功能元件的集成电路的界限。

另外，当然可以用专用于下面描述的流程控制操作的定制逻辑电路实现 DSLAM 控制器 25。

如上所述，最好把 DSLAM 控制器 25 构成数字信号处理器(DSP)，最好与在 DSLAM10 里用作 DSL 信道收发机 22 与成帧功能元件 24 的其它 DSP 兼容。这种 DSLAM 控制器 25 的 DSP 实现可让数据通过 DSLAM10 流动而不存在数据转换和其它接口问题，如果把 DSLAM 控制器 25 构成通用微处理器，则必然有这些问题。另外，把 DSLAM 控制器 25 构成 DSP，可对 DSLAM 控制器 25 的操作采用与 DSLAM10 内其它 DSP 同一个开发平台。当然，本领域的技术人员在参阅本说明书后将会明白，即便用这类微处理器或其它硬件而不用 DSP 装置来构制 DSLAM 控制器 25，也能实现本发明的许多优点。

现在参照图 3 详细地描述示例性的 DSP130 的结构，该结构可实现 DSLAM 控制器 25。该例 DSP130 对应于上述 TMS320LC548 的结构，可以理解，还可以应用根据其它结构构成的 DSP。

本例中，DSP130 用修改过的 Harvard 结构实现，这样就应用了 3 条独立的数据总线 C、D、E，这些总线与多个执行单元有联系，其中包括指数单元 132、乘/加单元 134、算逻单元(ALU)136、鼓式移位器 138。累加器 140 允许乘/加单元 134 与 ALU136 同时操作，可同时执行乘累加(MAC)和算术操作。本例中，DSP130 可执行的指令组包括单指令重复与区段重复操作、区段存储器移动指令、二和三操作数读、条件存贮操作、平行负载与存贮操作以及专用的数字信号处理指令。DSP130 还包括耦合到数据总线 E 的比较、选择和存贮单元(CSSU)142，用于加速 Viterbi 运算，适用于许多常规的通信算法。

本例中的 DSP130 包含了重要的芯片上存储器资源，由存储器/外设接口单元 145 经数据总线 C、D、E 和程序总线 P 控制对该资源的访问。这类芯片上存储器资源包括随机存取存储器(RAM)144、用于存贮程序指令的只读存储(ROM)146 和地址寄存器 148。程序控制器与地址发生器电路 149 还与存储器/外设接口 145 相联系。经存储器/外设接口 145 接收来自 ROM146 或其它存储器

的程序指令代码，并产生加给 DSP130 每个功能单元的控制信号，以便控制执行对应接收的程序指令代码的指令。还配备了与存储器/外设接口 145 有关的接口单元 158，以便控制外部通信。电源、时钟与控制功能元件 150 一般指 DSP130 内的控制电路，以将这类功能处理为电源分配与电压调节、时钟发生和 DSP130 整体控制；另外，该功能元件 150 可进一步实现串行与主机端口等其它接口功能元件以及定时器、JTAG 测试接口电路、内置自测试电路等附加控制功能元件。

如上所述，DSLAM 控制器 25 在发送与接收两个方向对数据包作网络规约处理。现在参照图 4，描述利用根据本发明较佳实施例的 DSP130 来构成 DSLAM 控制器 25 的软件结构。

图 4 结构的基础是实时核心 30，它包括作为 DSLAM 控制器 25 软件其余部分基础的诸功能元件。根据本发明的较佳实施例，这类元件包括实时调度器、标准 I/O 管理系统和数据包定向的存储器管理系统。

根据本发明的该较佳实施例，实时核心 30 的实时调度器部分应用基于优先权的事件驱动循环调度，在 DSLAM 控制器 25 控制下处理正在通过 DSLAM10 的异步网络接口数据业务和消息传输。本例中，事件描述器数据结构描述每个事件，指明该事件的类别与优先权以及事件特定的通报值、标志、状态和该事件相关的装置与端口的信息。

相对于标准 I/O 管理系统，硬件提取层 31 对于 DSLAM 控制器 25 作出响应的每个接口功能元件都包括驱动器软件的硬件相依部分。对于受 AFE 功能元件 20(图 2)、该 NIC26 的 Ethernet 接口和串行接口 27、28 支持的 DSL 信道的装置驱动器，最好按标准 I/O 模型开发，并作为下面将详述的可动态堆选的规约。应用程序接口(API)层 32 居于硬件提取层 31“上面”，包括 EMS 端口 I/O 驱动器 32a、DSL 信道 I/O 驱动器 32b、EthernetI/O 驱动器 32c 和 HSSP(高速串行口)I/O 驱动器 32d，如图 4 所示。API32 中的这些驱动器都连接到该结构的规约层，在图 4 结构中由信号规约堆层 36s 和数据规约堆层 36d 表示。

根据图 4 的这种软件结构，可将特写的网络规约构成专用的可可堆迭的规约驱动器。对于某一网络规约而言，如果该规约诸如在 PPP 通信的 NPL 阶段必须根据几乎每个数据包而执行，则规约驱动器最好能提供较佳的性能而较少灵活性。

图 4 结构中的信号规约堆层 36s 是一种主要在用户地点 H(图 1)的 DSL 调

制解调器 2 与 DSLAM10 之间通信初始化期间使用的规约堆层。正如下面将描述的，一旦建立了双向信道，数据规约堆层 36d 就用于存贮和处理数据包及其相关的内容操作(即头部与尾部)。

在规约堆层(36s、36d)上面，在图 4 结构的 API38 中留驻有各种系统管理器软件功能元件。网络管理器 38a、主机端口管理器 38b 和 DSL 信道管理器 38c 自自在 DSLAM 控制器 25 中对顶级应用提供一均一的 API，这类顶级应用包括 EMS 媒介、DSL 信道 IP 路径、DSL 信道 PPP 处理、ARP 与 SNMP 规约等等。如上所述，管理器功能元件 38a、38b、38c 都分享某个标准 I/O 管理功能元件的代用代码库，同时提供装置特定的管理功能元件。

在操作中，被接收并通过 DSLAM 控制器 25 再发送的数据包有效地通过图 4 的软件结构行进。例如，被一个 AFE 功能元件 20(图 2)接收的 DSL 消息，由硬件提取层 31 把它当作一组包而接收，然后由 DSL 信道 I/O 驱动器 32b 处理，将诸数据包放入数据规约堆层 36d。数据规约堆层 36d 中的数据包按各种规约处理(由包缓冲管理器 40 处理，下面将描述)，然后传递给 API38，由相关的管理器按该消息特定的目的地进行处理。一旦有关的管理器功能元件 38a、38b、38c 执行了处理，则通过数据规约堆层 36d 将该数据包送回数据包目的地有关 I/O 驱动器 32。

如图 4 和上述所示，DSLAM 控制器 25 的软件结构包括包缓冲管理器 40。根据本发明，包缓冲管理器 40 对应于一组程序指令，当由上述的 DSLAM 控制器 25 那样的 DSP130 执行时，这组程序指令就对 DSLAM10 一类的多规约多信道 DSL 通信系统构成基于零复制包的存储器管理系统。由包缓冲管理器 40 实现的零复制系统允许 DSLAM 控制器 25 通过一系列不同的网络接口、规约和相关联的处理来处理数据块，同时在存储器原地保持数据块的内容。

回过来参照图 3，最好将包缓冲管理器 40 的程序存贮在用于构成 DSLAM 控制器 25 的 DSP130 的 RAM146 里，并通过访问 DSP130 的芯片上 RAM144 予以执行。根据本发明的较佳实施例，RAM144 可用于存贮数据包(及其关联的内务操作)，因为零复制存储器管理提出的减少存储器要求要靠包缓冲管理器 40 执行。这样，不仅将存储器要求保持为最小，而且在根据本发明的 DSLAM 控制器 25 的控制下，应用高速芯片上 RAM144 还能改善数据流的性能。

根据本发明的较佳实施例，把一部分 RAM144 预定为(例如当 DSLAM 控制器 25 起动时)包缓冲器的存储库，用于运行时间。图 5 表示一例这样预定的存储

库 50。存储库 50 最好是 RAM144 中邻接的存储块，其尺寸取决于特定的应用要求，诸如 DSLAM 的信息容量。存储库 50 最好还被组织成整数邻接的最小尺寸存储块 50j。最小尺寸存储块的大小还取决于由 DSLAM 控制器 25 服务的特定应用，并且可能对应于所需应用的最小或平均包尺寸。存储块 50j 的尺寸最好小于平均包括尺寸而大于最小包，且对应于数据字的二次方倍数。例如，对 Ethernet 消息给出的最小包尺寸为 62 字节，就可把最小尺寸存储块 50j 设置到 64 字节(略大于最小包尺寸，因而小于平均包尺寸，并具有二次方的块间位移)。可以认为，选择块 50j 最小尺寸的精密谋并非关键；这样，为了减少处理器操作与循环的次数，诸如在上述 64 字节最小尺寸的情况中，可以牺牲存储器利用率。此外，正如下面要描述的，将以数据字为基础访问每个块 50j，字宽对应于赖以实现 DSLAM 控制器 25 的 DSP130 的结构。

如图 5 所示，存储库 50 的起始地址 BASE 保留在 DSP130 中的全程变量存储器里，用于具体的存储器地址计算。一旦指定后，最好将存储库 50 保护起来不作其它应用。

由按本发明较佳实施例的 DSLAM 控制器 25 处理的每个消息数据包，无论是源还是规约，都通过一种公用数据结构 P_BUF 存入包存储库 50 内，而这种数据结构是特地为有效地存储可变长度数据包设计的。数据结构 P_BUF 的编排允许其多个样品(对每个消息包而言)被有效地排列、指定，并从存储库 50 内取消指定。根据本发明的第一较佳实施例，可将包缓冲器数据结构 P_BUF 描述如下(遵循 C 语音类型定义)：

特定包缓冲器数据结构的名称*pRktBuf 将根据其具体例子规定。

输入结构 Pkt_Q 是一种排列输入结构，本身由 Q_ENTRY 定义，它对给定的数据包缓冲器含有正反向指针。这些正反向指针分别指向当前数据包缓冲器相邻的引导与结尾数据包缓冲器，利于包缓冲器的排列与取消排列。

包数据缓冲器结构剩余的每个区段的 WORD 宏指令描述数据结构中实际的机器字。在本发明的该第一实施例中，区段 B_Size 表示指定给包缓冲器的数据字总数，既包括实际的数据，也包括为潜在规约预期的头部与尾部而保留的存储空间。如上所述，根据本发明较佳实施例应用的数据字或段尺寸，最好与用来实现 DSLAM 控制器 25 的 DSP130 的自然数据字尺寸(即总线尺寸)相匹配。例如在上述的 TMS320LC548 DSP 中，数据字尺寸是 16 位，即 2 个字节；这样，

以区段 B_Size(和在包缓冲器数据结构的其它区段中)表示的数据字数量将规定 16 位数据字数量。由区段 B_Size 表示的存储器尺寸应是上述最小块尺寸的整数倍，以实现本发明的全部优点。

区段D_Offset表示包缓冲器中从数据包缓冲器的超始地址到实际数据第1一个有效字的字数。如下面的描述可知，调节该区段 D_Offset 的值，可表示准备由特定规的考虑的数据部分。例如，根据本发明的该较佳实施例，只要简单地调节区段 D_Offset 的值使不再包括作为其有效数据部分的带状头部，就可以剥离该头部；相反地，通过改变区段 D_Offset 的值为附加有效数据作准备，然后将所需的头部插入该新区域，就可加上某个头部。这样，根据本发明的较佳实施例，修改区段 D_Offset 的值就能更改头部数据，无须复制存储器里的包。区域 D_Size 与区段 D_Offset 的结合操作，因为它以数据字方式限定了数据包缓冲器中有效数据的尺寸。这样，当添加或剥离头部时，随对区域 D_Offset 的值的更改，区段 D_Size 值也一起更改；另外，以上述区段 D_Offset 同样的方法，通过修改区段 D_Size 的值，可对实际的数据添加与剥离尾部。

在根据本发明较佳实施例的数据包缓冲器结构中，设置了区段 D_Flag，用于指示区域 D_Size 表示的有效数据中最后一个数据字里有效数据字节数。如上所述，通常把消息包组成字节，而 DSLAM 控制器 25 中 DSP130 使用的数据字或段的宽度为多个字节；相应地，根据本发明较佳实施例组成的数据包通常具有留在其尾部数据字中的空闲字节，而尾部数据字与该数据包无关联，若作为包部分发送，会造成差错。因此，区段 D_Flag 值将指示数据包缓冲器的尾部数据字中的有效字节数。据推测，对于最佳效率，存贮在区段 D_Flag 中的实际值应行于无效数据字节数。例如，如果在数据包缓冲器最后一个 16 位数据字中只有一个字节有效，其区段 D_Flag 的值将是 1；反之，若两个字节都有效，区段 D_Flag 的值将为 0。对于 32 位的数据字，区段 D_Flag 可能的值为 0～3(分别通过一个字节有效对应于 4)。

根据本发明的第一较佳实施例，包缓冲器管理器 40(图 4)包括一个 API 级 38 的功能元件库。这类功能元件执行包缓冲器指定与取消指定的功能；其它包缓冲器操作也包含在该库中。根据本发明第一实施例的这些库功能清单如下：

P_Alloc(WORD Size, WORD Offset)：这一功能将一部分存储库 50 指定用作一个包缓冲器。包缓冲器的大小由操作数 Size 限定，缓冲器的位置从地址 BASE 的开头处于 Offset。一旦将包缓冲器写入该指定的存储库 50 区域后，就

将实际的包缓冲器存入规定的包缓冲器中由区段 B_Size 限定的某一部分(它是存储库 50 中最小尺寸存储块的倍数)。

P_Free(P_BUF*pPktBuf)：这一功能将指定的包缓冲器返回存储库 50。正如下面将详述的，也可将执行这一功能导致的自由存储块合并起来以减少分裂状况。

P_Append(P_BUF*pPktBuf,WORD*Buf,SIGNED WORD Count)：该功能将*Buf 限定的数据预定或附加(由操作数 Count 的符号限定)给规定的包缓冲器 pPktBuf。

P_Remove(P_BUF*pPktBuf,SIGNED WORD Cout)：该功能从包缓冲器的开始或结束处(由 Count 的符号限定)除去由操作数 Count 的幅值指示的数据量。

P_Catenate(P_BUF*pPktBuf1,P_BUF*pPktBuf2)：该功能将规定的包缓冲器*pPktBuf1 和*pPktBuf2 相连接。

P_BUF*NetPktRead(IO_CHAN*pIOPesc)：该功能是一种 API 级功能，允许操作作应用检索(读)某一指向被规定的装置 I/O 信道驱动器*pIODes 使用的存储库 50 中包缓冲器*pPktBuf 的位置，因为它已通过规约堆层 36d 作了处理，其头部与尾部由包缓冲器管理器 40 按穿插的规约作过修改或剥离，留下供调用该功能的应用使用的消息数据。

NetPktWrite(IO_CHAN,*pIODesc,P_BUF*pPktBuf)：该功能也是一种 API 级功能，用于将从 NetPktRead 功能通过规约堆层 36d 返回的包缓冲器*pPktBuf 写到规定的 I/O 信道驱动器*pIODesc 的发送队列里。

这些功能允许消息数据通过 DSLAM 控制器 25 作多规约处理，无须复制存储器中的自身数据。

现在参照图 6 和 7，详细描述根据本发明第一较佳实施例的 DSLAM 控制器 25 的操作。图 6 以流程图形式说明根据本发明该第一实施例应用的方法步骤，图 7 示出一例流程控制过程。如图 7 所示，相对于存贮在存储库 50 中作来接收队列 RxQ、通过两个规约(规约 1 和 2)处理并根据应用要求操作的包缓冲器*PB_2，示出了由根据本发明的 DSLAM 控制器 25 执行的示例性任务；于是包缓冲器*PB_1通过规约 2 和 1 得新处理，并转送给发送给列 TxQ。接收消息数据包的 I/O 装置通常不同于再发送该消息的 I/O 装置；例如对于上游 DSL 业务，消息数据包将被 DSL I/O 信道之一(AFE20)接收，并经 Ethernet NIC26 再发送给 LAN14。在任何情况下，如图 7 所示，包缓冲器*PB_2在整个处理中都保留在同一

个存储库 50 位置中。

回头参照图 6，在过程 52 中，DSLAM 控制器 25 的一条 I/O 信道接收消息数据包。如上相对于图 2 和 4 所示，通过其可让 DSLAM 控制器 52 接收消息数据包的该组可能的 I/O 信道，包括每条由 DSLAM10 服务的 DSL 信道、经串行接口 27 与 28 耦合至 EMS17 的串地口和由 Ethernet NIC26 服务的 Ethernet I/O 信道。这些 I/O 信道相应的驱动器在图 4 中被示作 EMS 端口 I/O 驱动器 32a、DSL 信道 I/O 驱动器 326、Ethernet I/O 驱动器 32c 和高速串行口 I/O 驱动器 32d。在过程 54 中，接收机驱动器 32 将存储库 50 中的某一包缓冲器指定为其接收队列部分；该指定的包缓冲器*PB(图 7)将用来存贮接收的包数据以及在由 DSLAM 控制器 25 在整个规约处理与转送中所接收并处理的该包数据的头部与尾部，无须复制。

图 8a 与 8b 示出一例根据本发明第一较佳实施例的指定过程 54。例如，图 8a 示出 DSP130 的芯片上 RAM144 中存储库 50 的安排，其中的包缓冲器*PB_0、*PB_1 留驻在存储库 50 的终端(离地址 BASE 最远的位移)；当然这种安排只是举例而已。在过程 54 中，接收驱动器 32 对其接收的消息数据包执行库功能 P_Alloc(WORD Size,WORD Offset)，选择操作数 Size 的某个值(作为最小尺寸存储块 50j 的一个整数)，而该值足以存储实际的消息数据以及可能在图 6 处理期间添加或修正的任何头部；于是操作数 Offset 的值就以先前指定的包缓冲器*PB_0、*PB_1 的当前位置与接收包的操作数 size 的值为基础。图 8b 示出适合包缓冲器*PB_2 的存储库的指定状况。本例中，将操作数 Size 的值选为 11 个最小尺寸存储块 50j，而将操作数 Offset 的值置成小于 11 的包缓冲器*PB_1 的操作数 Offset 的值(即，本例中为操作数 Size 的值)。因此，作为有关 I/O 信道驱动器 32 执行过程 54 的结果，在存储库 50 内指定了包缓冲器*PB_2。

图 9a 示出一例刚指定后被指定包缓冲器*PB_2 的内容。如图 9a 的例子所示，被指定包缓冲器*PB_2 的总尺寸由库功 P_Alloc(WORD Size,WORD Offset)中操作数 Size 的值限定。实际的消息数据(指图 9a 中的“PAYLOAD”)留驻在包缓冲器*PB_2 内，附带保留的包缓冲器*PB_2 部分留驻在 PAYLOAO 的上下方。这个实际的消息数据可能不仅包含该消息数据，可能还包含必须最后发送的这类头部信息(如 PPP 包头部数据)区段 D_Offset 的值指示此时在包缓冲器*PB_2 内实际数据 PAYLOAD 开始的位置，同时将区段 D_Size 的值置成此时存贮在包缓冲器*PB_2 内的实际数据的尺寸。此外，在指定后，并且一旦对包缓冲器*PB_2 建立了区段

D_Offset 与 D_Size 的值，根据将该数据存入存入存储库 50 作为接收队列的 I/O 驱动器 32，将区段 D_Flag 设置成指示该实际数据最后一个数据字中有效数字节数。将这些区段 D_Offset、D_Size 和 D_Flag 保持在 DSLAM 控制器 25 里的本机存储器或寄存器中，与包缓冲器*PB_2相关联。

正如过程 56 指出的，根据包缓冲器*PB_2操作的应用 38 之一启动执行上述的一例库功能 Net PktRead(ID_CHAN*pIDDesc)。该例功能 NetPktRead 规定 I/O 信道驱动器 32 在过程 52、54 中接收该包并指定包缓冲器*PB_2，而且还接收指示所限定和指定的包缓冲器*PB_2的指针。而且，作为启动过程 56 的一部分，按顺序将规约标引 i 置成第一规约(图 7 的规约 1)。执行这一库功能 Net PktRead 让包缓冲器管理器 40 通过该消息所必需的各种规约顺序(如图 7 的规约 1 和 2)处理包缓冲器*PB_2，现在来予以描述。

NetPktRead 功能的执行包括迭代执行规约处理过程 58。在过程 58 中，DSLAM 控制器 25 里的包缓冲器管理器 40 根据规定的包缓冲器*PB_2内容的头或尾部分进行操作，无须复制其全部内容；事实上，这些修改是通过上述的库功能 P_Append(P_BUF*pPktBuf,WORD*Buf,SIGNED WORD Count) 与 P_Remove(P_BuF*pPktBuf,SIGNED WORD Count)实行的，现在相对于图 9b 予以描述。

一般而言，规约处理过程 58 通常包括按有关规约对内务操作字节进行添加、删除或修改，不必打乱实际消息数据本身。接着进行判断 59，确定是否要求处理附加的规约；若要处理(判断 59 为是)，在过程 60 中对标引 i 增数，控制返回过程 58 作这种附加处理。

在规约处理过程 58 的每个例子中，在执行 P_Buf_NetPktRead 功能中，包缓冲器管理器 40 根据要处理的当前规约，可以调用下列的一个或多个功能。例如，要添加规约头部，应执行下列功能：

P_Append (P_BUF*pPktBuf,WORD*Buf,SIGNED WORD Count)。添加头部要求区段*Buf 的值等于所需的头部数据，而区段 Count 要带正号使该头部预先未定。结果，指针 D_Offset 的值将减去区段 Count 的值，而区段 D_Size 的值将增加区段 Count 的值。

对于图 7 例中的规约 1 的处理，图 9b 示出了规约头部 PH1 的添加。如上所述，该操作是在存储库 50 中指定的包缓冲器*PB_2内进行的，不必复制包本身。

规约处理过程 58 还可用将尾部加入当前包缓冲器的包缓冲器管理器 40 执

行。添加尾部应执行下列功能：

P_Append(P_BUF*pPktBuf,WORD*Buf,SIGNED WORDCount)添加尾部要求区段*Buf 的值等于所需的尾部数据，而区段 Count 要带负号使尾部未定。指针 D_Offset 的值此时不变，但是要将区段 D_Size 的值增加区段 Count 的值。

对于图 7 例中的规约 2 的处理，图 9c 示出了添加规约尾部 PT2。如上所述，该操作在存储库 50 中指定的包缓冲器*PB_2内进行，不必复制包本身。如图 9C 所示，包头部*PB_2包括规约头部 PH1 与规约尾部 PT2 二者。

作为过程 58 的一部分，可通过上述(及下述的例子)功能 P_Remove 删除头部或尾部。根据地址分辨规约(ARP)经常要求的头部或尾部的修改，也可在过程 58 中执行，最好以上述方法先删除头部或尾部，再使所需的头部或尾部预先未定或增补。

如上所述，规约处理过程 58 反复进行，直到不再有要处理的规约(判断 59 为否)，接着控制转向应用 38，对当前包缓冲器作特定的处理，如图 6 的过程 61 所示。这类处理可以包括直接将实际消息数据(PAYLOAD)通到目的地 I/O 信道；另外，在传递该消息数据之前，有些预处理可能是必需的(如在 PPP 通信的情况中)。在任何情况下，应用 38 都要询问包缓冲器的区段 D_Flag 的状态，确定实际消息数据中最后数据字里的有效字节数，避免因对包缓冲器存储器使用数据字而不使用字节导致不希望的零值字节选成差错。

应当认识到，可能因应用 38 处理该包而有一点延迟，从而准备由包缓冲器管理器 40 处理的下一个包缓冲器不是靠近处理过的同一个包缓冲器(如*PB_2)；事实上，可以推测，相对于多个应用 38，DSLAM 控制器 25 正在同时处理它所服务的多个 I/O 信道之一的消息包。这种不测事件大多数直接影响了存储库 50 中各存储块的自由化和合并，下面对此作详细描述。

根据完成其处理(过程 61)的应用 38，通过执行 NetPktWrite(IO_CHAN,*pIODesc,P_BUF*pPktBuf)库功能的应用 38 启动传输对应于所需包缓冲器(如*PB_2)的消息数据，操作数*pIODesc 指包的目的地 I/O 信道，操作数*pPktBuf 当然指如此转送的特定包缓冲器。此时，将规约标引 i 置成其最大值，对应于通过过程 58 最后处理的规约。

在执行传输处理时，包缓冲器管理器 40 基本上反复地执行与过程 58 迭代时对包缓冲器*PB_2进行的相反的规约处理。例如，执行下列功能可以剥离规约尾部(如图 9C 的尾部 PT2)：

P_Remove(P_BUF*pPktBuf,SIGWED WORD Count)：删除尾部要求操作数 Count 的值等于要被删除的所需的数据字数，并带负号表示从包缓冲器 *pPktBuf 中实际数据的结尾里除去。作这一操作，指针 D_Offset 的值不变；也可直接将区段 D_Size 的值减去区段 Count 的值消去该尾部。

图 9d 示出该操作的结果。事实上，在该过程 64 之后，对应于图 9c 例中尾部 PT2 的实际数据字仍留在存储器中，只是不计罢了。

在过程 64 的第一例之后，包缓冲器管理器 40 执行判断 65，确定是否还有要处理的附加规约。若有(判断 65 为是)，在过程 66 中将规约标引 i 减数，控制回到过程 64 作附加规约处理。例如，对包缓冲器*PB_2，可执行下列功能剥离规约头 PH1。

P_Remove(P_BUF*pPktBuf,SIGNED WORD Count)：删除头部要求操作数 Count 的值等于要被删除的所需的数据字数，并带正号表示从包缓冲器中实际数据的开始除去。像减去区段 D_Size 的值那样，应把指针 D_Offset 的值减去区段 Count 的值。图 9e 表示完成过程 64 的这一情况后的包缓冲器*PB_2的状态。

在通过过程 64 处理完所有的规约后(判断 65 为否)，在库功能 NetPktWrite(ID_CHAN,*pIODesc,P_BUF*pPktBuf)中被应用 38 规定的有关 I/O 信道驱动器 32 作了更改，在本例中，它在存储库 50 中具有一个包包缓冲器*PB_2关联的包。于是该发送驱动器 32 在过程 68 中将包缓冲器*PB_2有效地用作其发送队列，在适当时间将该数据发给相应的 I/O 信道(例如 Ethernet NIC26)。

本例中，当有关的 I/O 信道驱动器 32 应用了包缓冲器*PB_2的内容后，接着执行过程 70，使存储库 50 中与包缓冲器*PB_2关联的指定部分自由。这种包缓冲的自由靠执行 P_Free(P_BUF*pPktBuf)功能实现，指要求自由的包缓冲器。于是，先前指定给当前包缓冲器*PB_2的存储库 50 部分就返回再指定状态。

根据本发明的较佳实施例，使某个包缓冲器脱离存储库 50 是以自由的存储块合并起来的方式实施的，由此防止了后继包缓冲器指定中的分裂。现在相对于图 8c 描述作这种合并时过程 70 操作的一个例子，其中的包缓冲器*PB_0与*PB_2在存储库 50 中保持被指定，而包缓冲器*PB_1(见图 8b)已经自由了。根据本发明的较佳实施例，关于包缓冲器*PB_2的自由化，包缓冲器管理器 40 检查存储库 50 的状态，确定包缓冲器*PB_2是否与存储库 50 中被指定的存储块邻接；若不邻接(如图 8c 的情况)，最好改变包含在其上述队列输入 P_ENTRY Pkt_Q 中的包缓冲器*PB_2里的指针，包缓冲器管理器 40 将存储库 50 中被认为自由的诸

存储块合并起来。在此情况下，包缓冲器*PB_2在过程 70 中自由化后，存储库 50 中现有的诸存储块就容易防止分裂了。

因此，根据本发明的该第一较佳实施例，由于不必复制消息数据包的内容，所以能以最小的存储要求控制通过 DSLAM 的数据流。另外，根据本发明，在常规 DSLAM 控制器中产生这类复制件(其实有多个复制件)所需的处理操作与机器周期都被省略了，从而解放了附加的处理容量。这一附加处理容量和由此导致的功能减小，使每个 DSLAM 线路卡能支持更多的 DSL 信道，提高了 DSLAM 的端口密度。由于降低了存储器要求，所以也可使用芯片上存储器，诸如作为控制器的 DSP 的芯片上 RAM，进一步改进了 DSLAM 控制器的性能。根据本发明的该实施例，通过应用 DSP 或用作 DSLAM 控制器的其它处理器所使用的数据字，而不应用字节定向的常规消息发送规约，还提高了 DSLAM 的处理效率。此外，根据本发明的该较佳实施例，通过自动合并包缓冲器存储回中自由的存储块，减少了存储器的分裂现象，进一步改进了 DSLAM 控制器的性能。

现在参照图 10 描述根据本发明第二较佳实施例的包缓冲器*PB 的合理安排。在包处理中不了解所遇到的头尾部长度的情况下，根据本发明该实施例的图 10 结构特别有利。通过以这种方式应用联接表，避免了不必要的指定极大部分的存储库 50 和由此引起的存储回 50 麻烦的管理。

根据本发明的该第二实施例，包缓冲器数据结构 P_BUF 的类型定义如下：

这同上述的包缓冲器数据结构 P_BUF 一样，只是多了队列输入 P_List。根据本发明的该实施例，单个包缓冲器可以位于存储库 50 中若干包缓冲器位置，有效地作为一张联接表。队列输入 P_List 为该联接表的每个包缓冲器指定供一个属于该指定的标识符。

回过来参照图 10，它示出了一例这种联接。本例中，包缓冲器表*$PB_{0,0}$到*$PB_{0,2}$对应于单个消息数据包，对于该消息数据包而言，在指定时(诸如在事先不知道规约的特定顺序时)无法可靠地预计数据字数。本例中，把这个单个消息数据包存放在相互参照的三个联接的包缓冲器表输入*$PB_{0,0}$到*$PB_{0,2}$中。这样，当像上述那样对每个输入*$PB_{0,j}$作规约处理时，I/O 驱动器 32 和应用 38 二者都可对包缓冲器表输入*$PB_{0,0}$到*$PB_{0,2}$的内容重新编序，以便作传输线或应用处理。

根据本发明的该第二实施例，存储库 50 以上述维持包缓冲器本身的顺序

那样维持包缓冲器表的顺序。在图 10 例中，联接的包缓冲器表*$PB_{1,0}$到*$PB_{1,1}$的输入虽然累计地对应于指定的包缓冲器顺序中的下一个包缓冲器输入，但是单独地留驻在存储库 50 相互相对的非邻接区域中。顺序中的第三包缓冲器*$PB_{2,0}$能存贮在存储库 50 的单个邻接区域中，因其头部与尾部数据要求是固定的(如在 PPP 包场合中)；所以，根据该包缓冲器*$PB_{0,2}$的数据结构将无效。

根据本发明的该第二实施例，附加的库功能最好用来管理存储库 50 中联接的包缓冲器输入表。这些功能包括：

P_AllocList(WORD Size,WORD Offset)：该功能以上述的联接表形式将一部分存储库 50 指定用作某个包缓冲器。因此，通过这一功能为一组输入保留了指定部分的存储库 50。

P_FreeList(P_BUF*pPktBuf)：如上所述，该功能将指定的包缓冲器位置表返回存储加 50，对自由的存储块作合理的合并以减少分裂。

如以上相对于本发明第一较佳实施例所述，本发明的第二较佳实施例具有类似的优点，即减少了必要的存储器资源、提高了处理器效率、增大了端口密度、允许对 DSLAM 流控制应用芯片上 RAM，并且减少了分裂。然而，除此以外，本发明的第二实施例还提供了允许联接的包缓冲器部分表的优点，因而能迅速地定义和处理各种规约。

虽然根据较佳实施例描述了本发明，但是本领域的技术人员在参阅了本说明书及其附图后将明白，可以预期对这些实施例进行修改和变更，而这类修改与变更可获得本发明诸优点与利益。因此，这类修改与变更都落在基本上由所附加的权项规定的本发明的范围内。

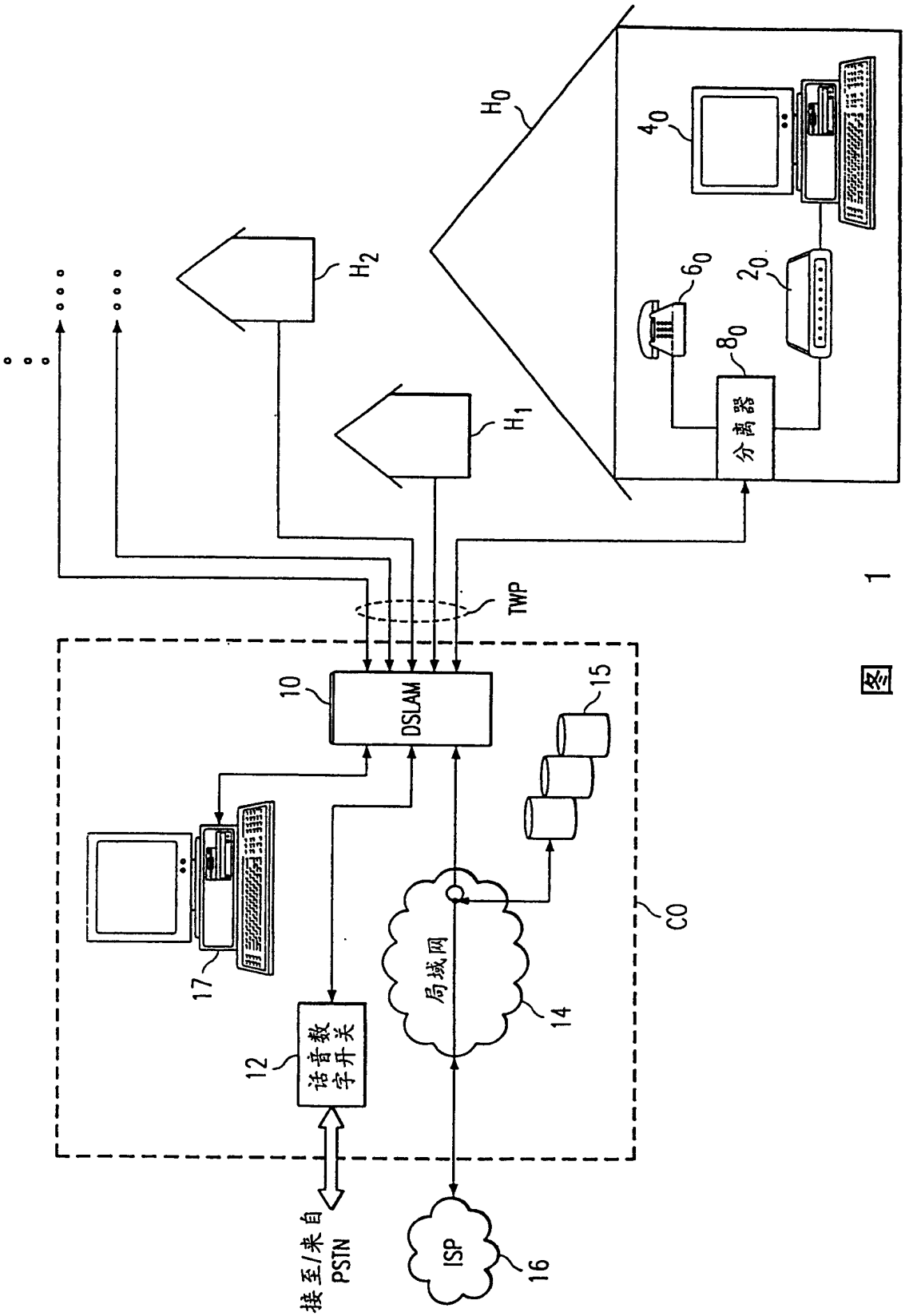

H0
H1
H2
40
60
20
80
分离器
TWP
10
DSLAM
15
17
局域网
14
12
话音数字开关
CO
接至/来自PSTN
ISP
16

图 1

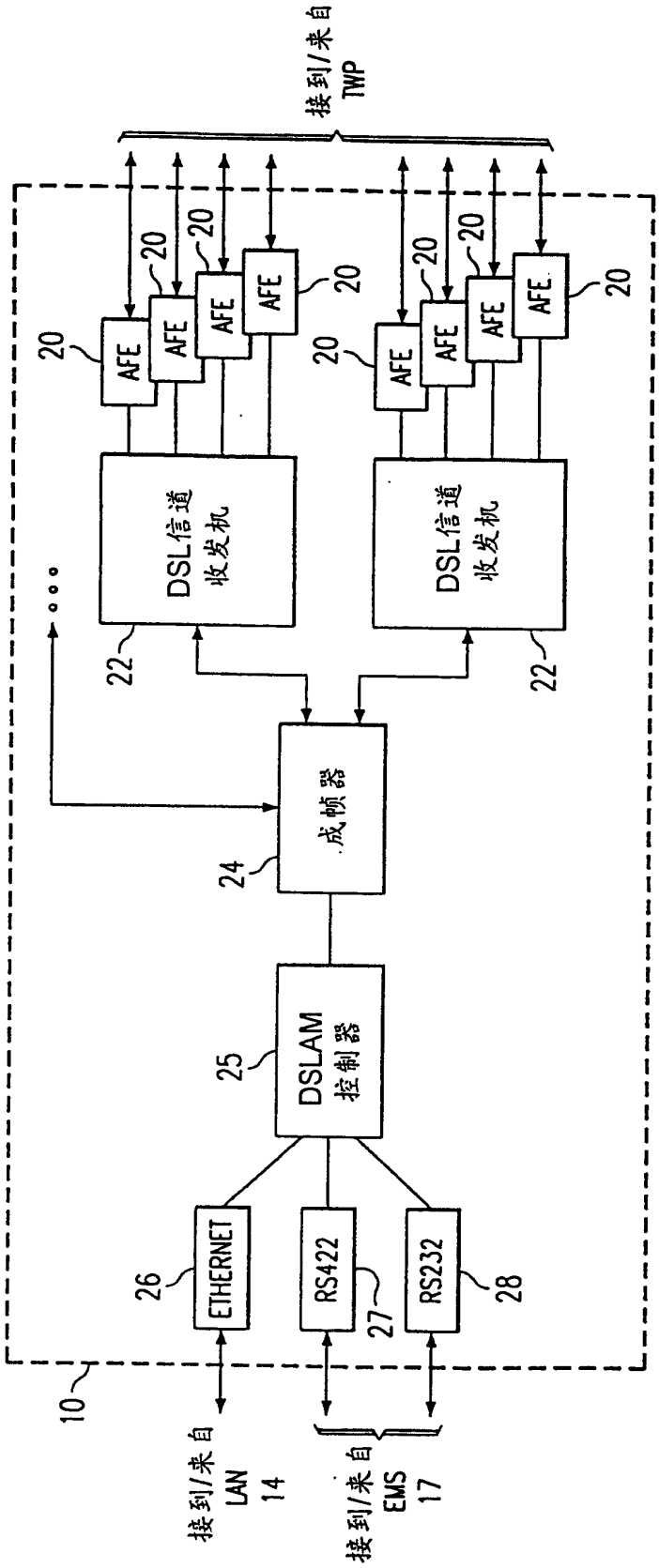

接到/来自
TWP
AFE
20
DSL信道
收发机
22
成帧器
24
DSLAM
控制器
25
ETHERNET
26
RS422
27
RS232
28
10
接到/来自
LAN
14
接到/来自
EMS
17

图 2

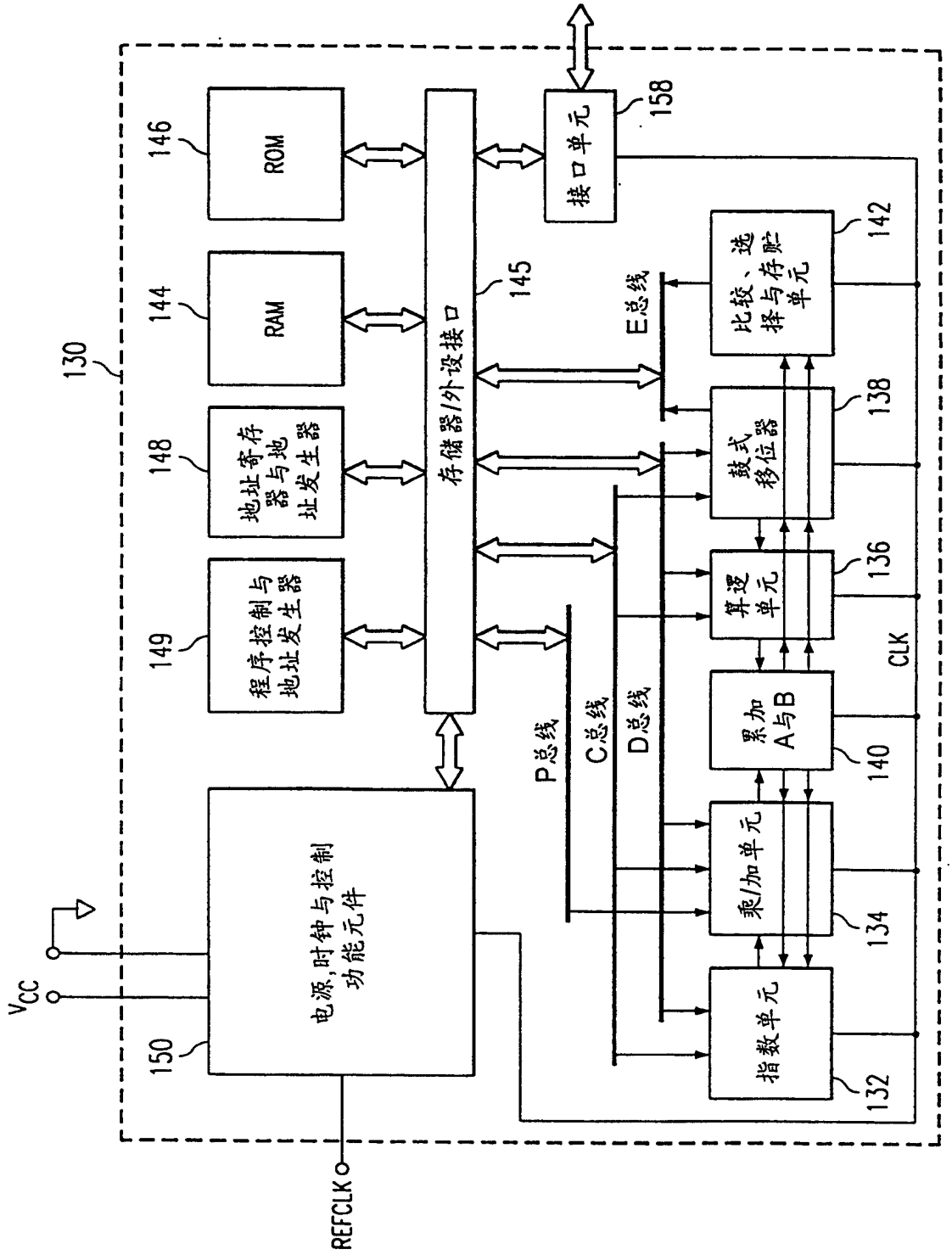

130
146
ROM
144
RAM
148
地址寄存器与地址发生器
149
程序控制与地址发生器
存储器/外设接口
145
接口单元
158
E总线
比较、选择与存贮单元
142
鼓式移位器
138
算逻单元
136
累加A与B
140
乘/加单元
134
指数单元
132
P总线
C总线
D总线
CLK
150
电源,时钟与控制功能元件
VCC
REFCLK

图 3

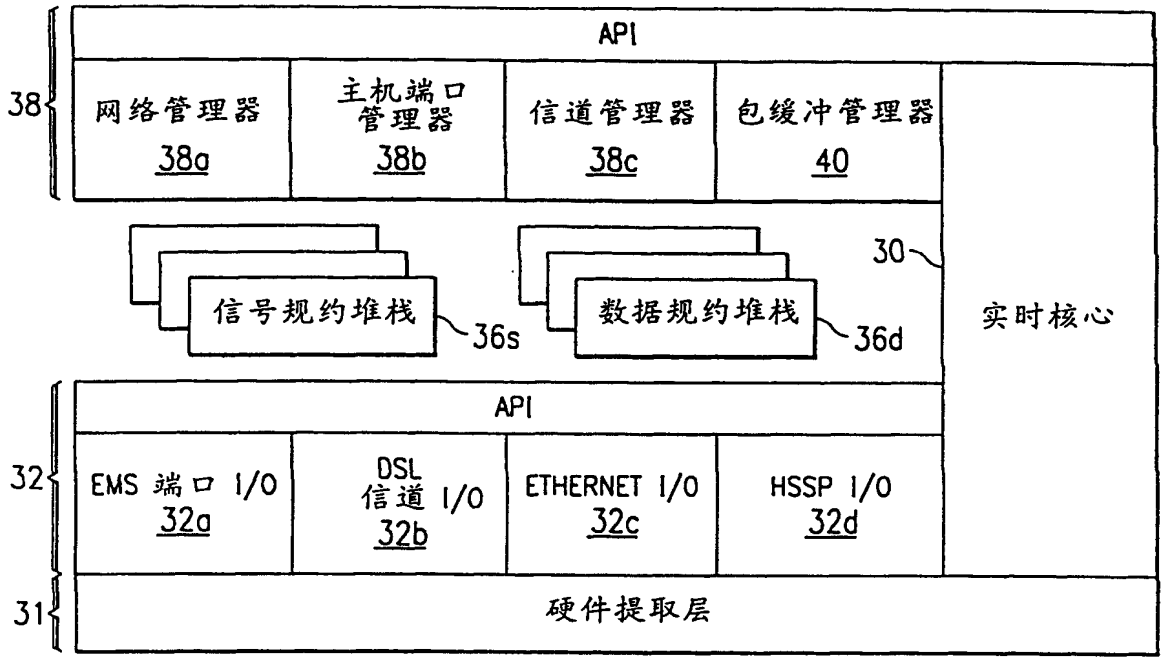

API
38
网络管理器
38a
主机端口
管理器
38b
信道管理器
38c
包缓冲管理器
40
30
信号规约堆栈
36s
数据规约堆栈
36d
实时核心
API
32
EMS 端口 I/O
32a
DSL
信道 I/O
32b
ETHERNET I/O
32c
HSSP I/O
32d
31
硬件提取层

图 4

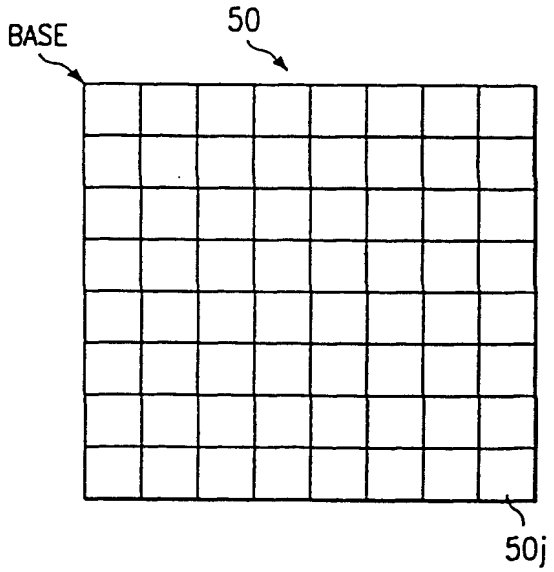

BASE
50
50j

图 5

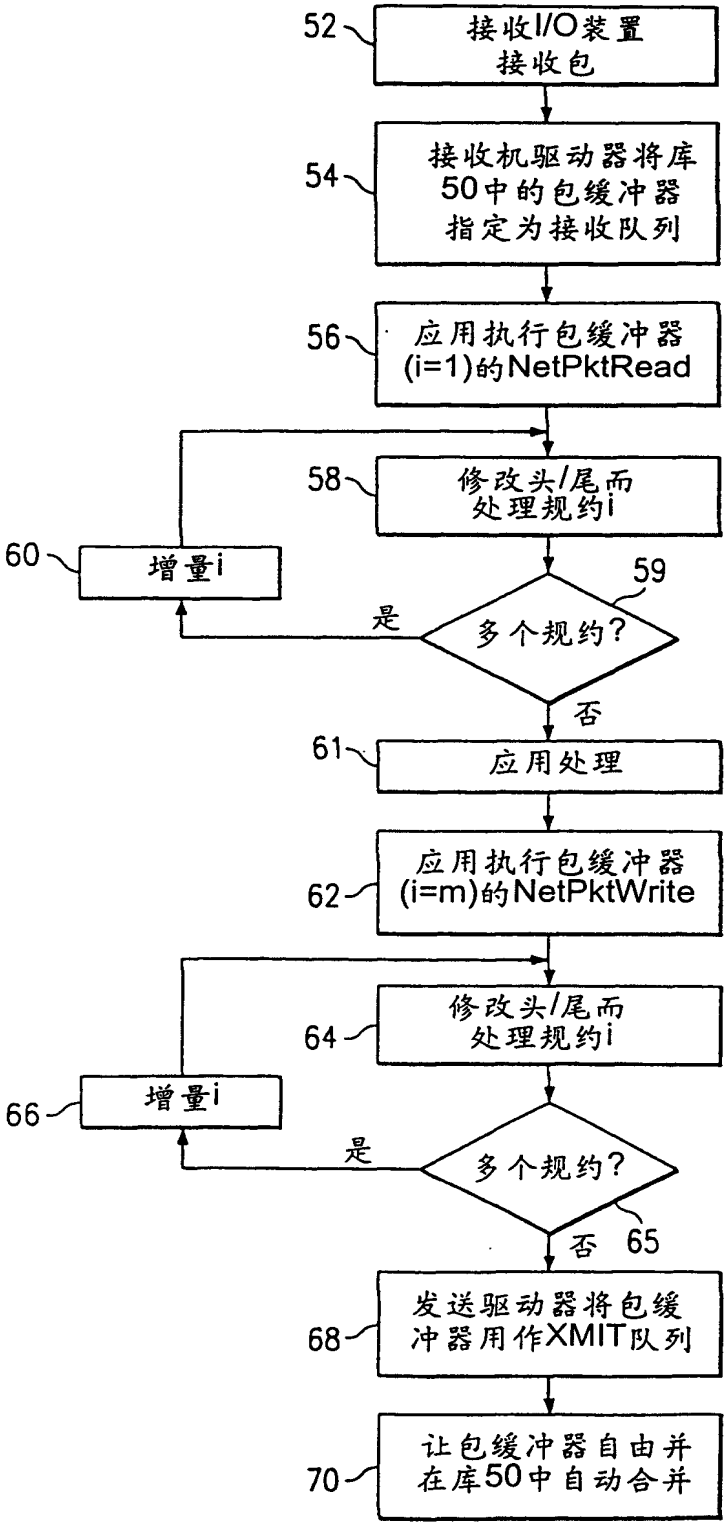

52
接收I/O装置接收包
54
接收机驱动器将库50中的包缓冲器指定为接收队列
56
应用执行包缓冲器(i=1)的NetPktRead
58
修改头/尾而处理规约i
60
增量i
59
是
多个规约?
否
61
应用处理
62
应用执行包缓冲器(i=m)的NetPktWrite
64
修改头/尾而处理规约i
66
增量i
是
多个规约?
否
65
68
发送驱动器将包缓冲器用作XMIT队列
70
让包缓冲器自由并在库50中自动合并

图 6

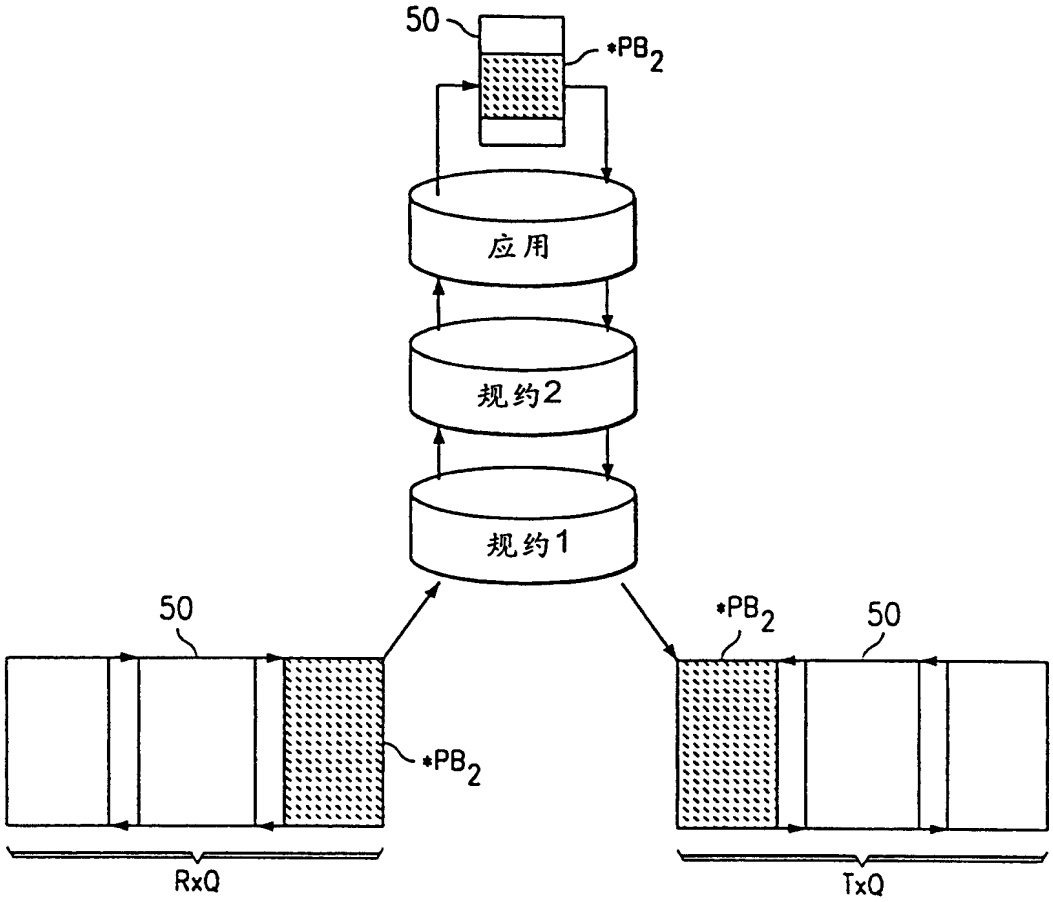

50
*PB2
应用
规约2
规约1
50
*PB2
*PB2
50
RxQ
TxQ

图 7

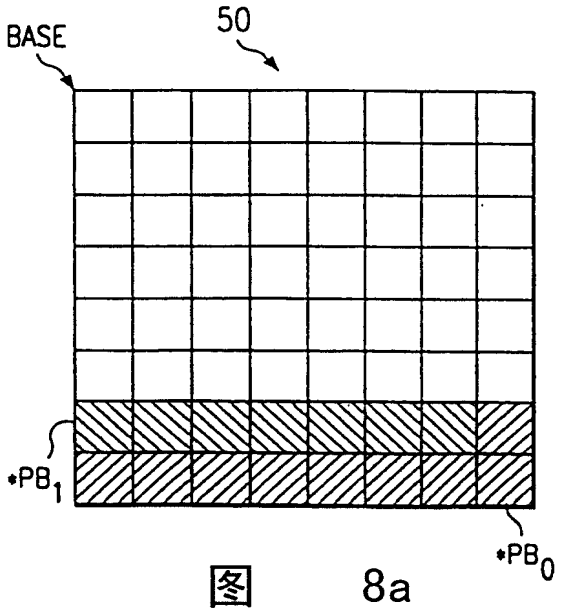

BASE
50
*PB1
*PB0

图 8a

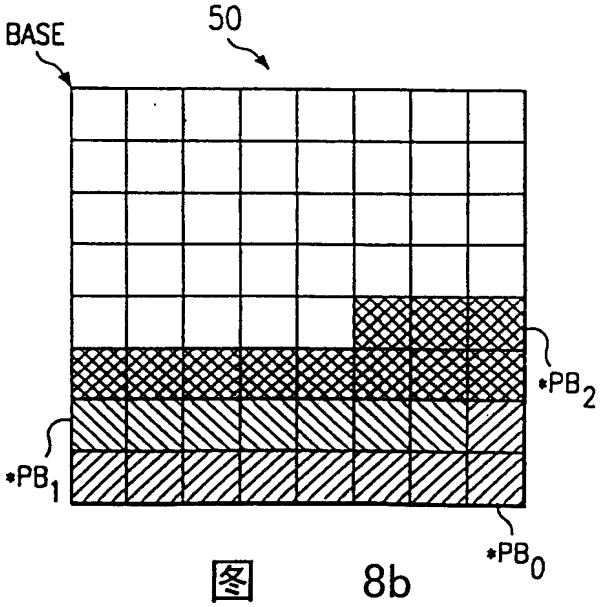

BASE
50
*PB2
*PB1
*PB0

图 8b

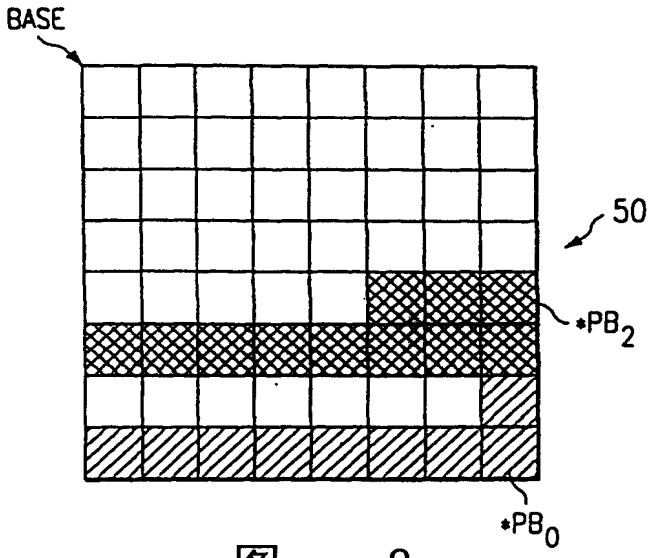

BASE
50
*PB2
*PB0

图 8c

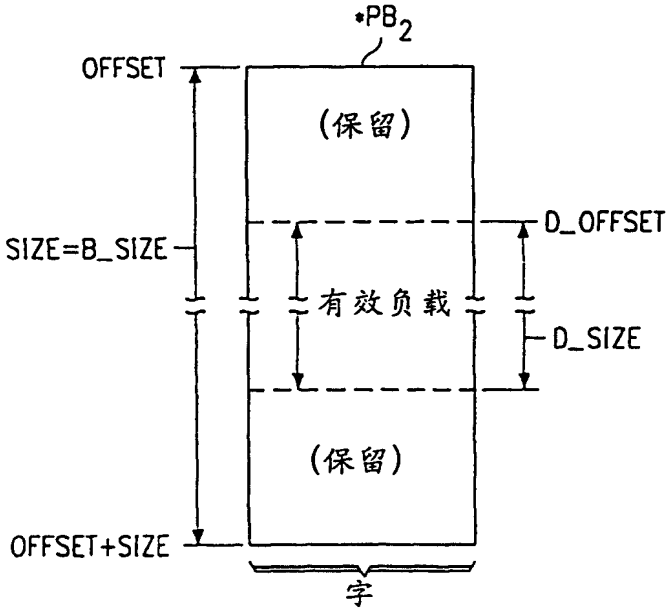

*PB2
OFFSET
(保留)
SIZE=B_SIZE
D_OFFSET
有效负载
D_SIZE
(保留)
OFFSET+SIZE
字

图 9a

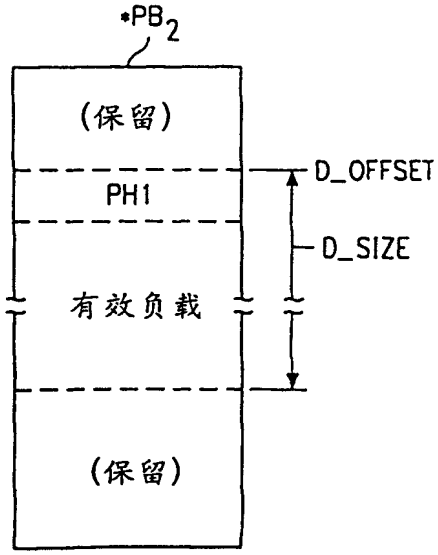

*PB2
(保留)
D_OFFSET
PH1
D_SIZE
有效负载
(保留)

图 9b

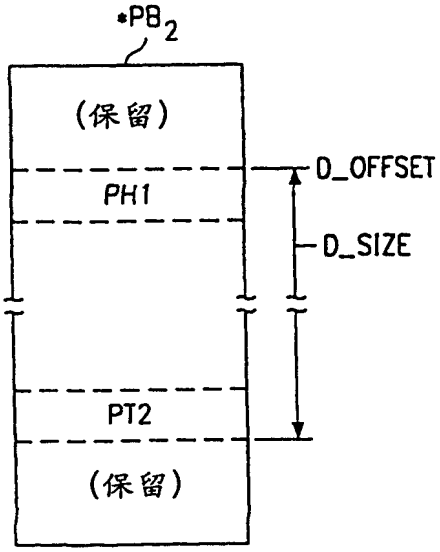


图 9c

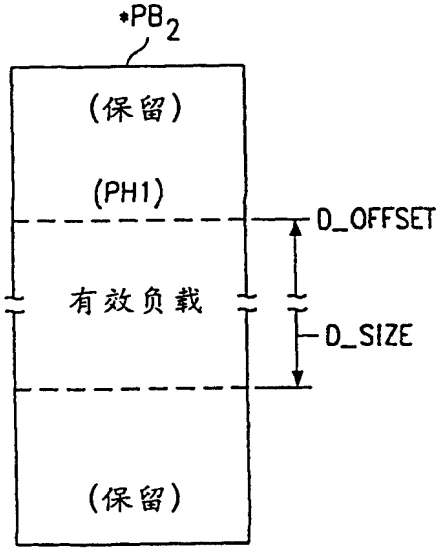


图 9e

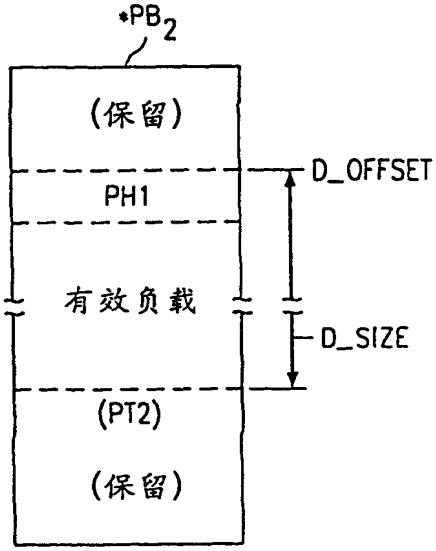


图 9d

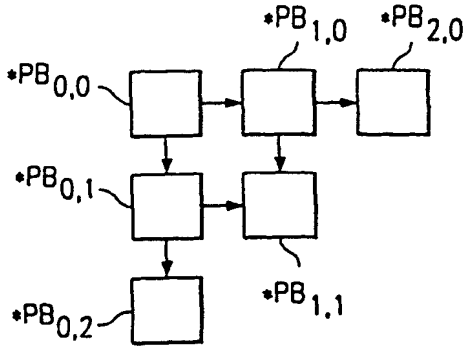


图 10