

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 2 区分  
 【発行日】平成 17 年 9 月 22 日 (2005.9.22)

【公開番号】特開 2003-324158 (P2003-324158A)  
 【公開日】平成 15 年 11 月 14 日 (2003.11.14)  
 【出願番号】特願 2002-131100 (P2002-131100)  
 【国際特許分類第 7 版】

H 0 1 L 21/822

H 0 1 L 27/04

H 0 3 K 19/094

【F I】

H 0 1 L 27/04 G

H 0 1 L 27/04 F

H 0 3 K 19/094 D

【手続補正書】

【提出日】平成 17 年 4 月 12 日 (2005.4.12)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の基板電位と第 2 の基板電位とを発生するためのバイアス発生回路と、  
複数の MOS トランジスタと、複数の第 1 電源配線と、複数の第 2 電源配線とを有する回路モジュールと、

それぞれ上記第 1 の基板電位の供給を制御する第 1 MOS トランジスタと上記第 2 の基板電位の供給を制御する第 2 MOS トランジスタとを含む基板バイアススイッチ回路と、  
 上記基板バイアススイッチ回路を制御するスイッチ制御回路とを有し、  
 上記複数の第 1 及び第 2 電源配線は第 1 方向に並べて配置され、

上記回路モジュールの複数の MOS トランジスタの各々は、上記複数の第 1 電源配線のいずれか 1 本と、上記複数の第 2 電源配線のいずれか 1 本とにより電源電圧を供給され、

上記回路モジュールが配置される第 1 領域の少なくとも一辺に接する第 2 領域に、上記基板バイアススイッチ回路が配置され、

上記回路モジュールが第 1 状態である場合には、上記スイッチ制御回路は上記基板バイアススイッチ回路の上記第 1 MOS トランジスタをオン状態として上記第 1 の基板電位を上記回路モジュールの複数の MOS トランジスタのウェルに供給し、上記回路モジュールが第 2 状態である場合には、上記スイッチ制御回路は上記基板バイアススイッチ回路の上記第 2 MOS トランジスタをオン状態として上記第 2 の基板電位を上記回路モジュールの複数の MOS トランジスタのウェルに供給することにより、上記第 1 領域に配置された上記回路モジュールの複数の MOS トランジスタの基板バイアスを上記第 1 領域外とは独立に制御する半導体集積回路装置。

【請求項 2】

請求項 1 において、

上記第 2 領域は上記第 1 領域の外周を包囲するように形成された半導体集積回路装置。

【請求項 3】

請求項 1 において、

上記バイアス発生回路は、上記第 1 MOS トランジスタがオフ状態のときには上記第 1

の基板電位の出力を停止し、

上記バイアス発生回路は、上記第2 MOS トランジスタがオフ状態のときには上記第2の基板電位の出力を停止する半導体集積回路装置。

【請求項4】

請求項1において、

上記第1の基板電位は上記回路モジュールの複数の MOS トランジスタに逆バイアスを与える電位であり、上記第2の基板電位は上記回路モジュールの複数の MOS トランジスタの基板バイアス0とする電位であるまたは、上記第1の基板電位は上記回路モジュールの複数の MOS トランジスタに順バイアスを与える電位であり、上記第2の基板電位は上記回路モジュールの複数の MOS トランジスタの基板バイアス0とする電位である、または、上記第1の基板電位は上記回路モジュールの複数の MOS トランジスタに逆バイアスを与える電位であり、上記第2の基板電位は上記回路モジュールの複数の MOS トランジスタの順バイアスを与える電位である半導体集積回路装置。

【請求項5】

請求項1において、

上記スイッチ制御回路は、上記第1 MOS トランジスタのオンオフを制御する第1制御信号と上記第2 MOS トランジスタのオンオフを制御する第2制御信号を出力する主スイッチ制御回路と上記第1制御信号及び上記第2制御信号のレベルを制御する従スイッチ制御回路とを有し、

上記従スイッチ制御回路は上記第2領域に配置される半導体集積回路装置。

【請求項6】

請求項5において、

上記従スイッチ制御回路は、上記回路モジュールを構成する MOS トランジスタのゲート絶縁膜厚よりも厚いゲート絶縁膜厚を有する MOS トランジスタを含む半導体集積回路装置。

【請求項7】

請求項5において、

上記従スイッチ制御回路は、上記主スイッチ回路を構成する MOS トランジスタのゲート絶縁膜厚よりも厚いゲート絶縁膜厚を有する MOS トランジスタを含む半導体集積回路装置。

【請求項8】

請求項1において、

上記回路モジュールは、上記第1方向と交差する方向に並べて配置される複数の電源幹線をさらに有し、

上記複数の電源幹線は、上記第1及び第2の基板電位を供給する半導体集積回路装置。

【請求項9】

請求項1において、

上記回路モジュールは、複数の第1基板バイアス配線と、複数の第2基板バイアス配線とをさらに有し、

上記複数の第1基板バイアス配線の各々は、上記複数の第1電源配線に挟まれて配置され、

上記複数の第2基板バイアス配線の各々は、上記複数の第2電源配線に挟まれて配置される半導体集積回路装置。

【請求項10】

第1の基板電位と第2の基板電位とを発生するためのバイアス発生回路と、

複数の第1電源配線と、複数の第2電源配線と、複数の MOS トランジスタとで構成される第1回路モジュールと、

複数の第3電源配線と、複数の第4電源配線と、複数の MOS トランジスタとで構成される第2回路モジュールと、

それぞれ上記第1の基板電位の供給を制御する第1 MOS トランジスタと上記第2の基

板電位の供給を制御する第2 MOS トランジスタとを含む複数の第1 基板バイアススイッチ回路と、

それぞれ上記第1 の基板電位の供給を制御する第1 MOS トランジスタと上記第2 の基板電位の供給を制御する第2 MOS トランジスタとを含む複数の第2 基板バイアススイッチ回路と、

上記第1 基板バイアススイッチ回路及び上記第2 基板バイアススイッチ回路を制御するスイッチ制御回路とを有し、

上記複数の第1 及び第2 電源配線は第1 方向に並べて配置され、

上記第1 回路モジュールの複数の MOS トランジスタの各々は、上記複数の第1 電源配線のいずれか1 本と、上記複数の第2 電源配線のいずれか1 本とにより電源電圧を供給され、

上記複数の第3 及び第4 電源配線は上記第1 方向に並べて配置され、

上記第2 回路モジュールの複数の MOS トランジスタの各々は、上記複数の第3 電源配線のいずれか1 本と、上記複数の第4 電源配線のいずれか1 本とにより電源電圧を供給され、

上記第1 回路モジュールが配置される第1 領域の少なくとも一辺に接する第2 領域に、上記複数の第1 基板バイアススイッチ回路が配置され、

上記第2 回路モジュールが配置される第3 領域の少なくとも一辺に接する第4 領域に、上記複数の第2 基板バイアススイッチ回路が配置され、

上記第1 回路モジュールが第1 状態である場合には、上記スイッチ制御回路は上記複数の第1 基板バイアススイッチ回路の上記第1 MOS トランジスタをオン状態として上記第1 の基板電位を上記第1 回路モジュールの複数の MOS トランジスタのウェルに供給し、上記第1 回路モジュールが第2 状態である場合には、上記スイッチ制御回路は上記複数の基板バイアススイッチ回路の上記第2 MOS トランジスタをオン状態として上記第2 の基板電位を上記第1 回路モジュールの複数の MOS トランジスタのウェルに供給することにより、上記第1 回路モジュールの複数の MOS トランジスタの基板バイアスを制御し、

上記第2 回路モジュールが第1 状態である場合には、上記スイッチ制御回路は上記複数の第2 基板バイアススイッチ回路の上記第1 MOS トランジスタをオン状態として上記第1 の基板電位を上記第2 回路モジュールの複数の MOS トランジスタのウェルに供給し、上記第2 回路モジュールが第2 状態である場合には、上記スイッチ制御回路は上記複数の第2 基板バイアススイッチ回路の上記第2 MOS トランジスタをオン状態として上記第2 の基板電位を上記第2 回路モジュールの複数の MOS トランジスタのウェルに供給することにより、上記第2 回路モジュールの複数の MOS トランジスタの基板バイアスを制御する半導体集積回路装置。

【請求項 1 1】

請求項 1 0 において、

上記第2 領域は上記第1 領域の外周を包囲するように形成され、上記第4 領域は上記第3 領域の外周を包囲するように形成された半導体集積回路装置。

【請求項 1 2】

請求項 1 0 において、

上記第1 の基板電位は上記第1 回路モジュールまたは上記第2 回路モジュールの複数の MOS トランジスタに逆バイアスを与える電位であり、

上記第2 の基板電位は上記第1 回路モジュールまたは上記第2 回路モジュールの複数の MOS トランジスタの基板バイアス 0 とする電位である半導体集積回路装置。

【請求項 1 3】

請求項 1 0 において、

上記第1 及び第2 回路モジュールは、上記第1 方向と交差する方向に並べて配置される複数の電源幹線をさらに有し、

上記複数の電源幹線は、上記第1 及び第2 の基板電位を供給する半導体集積回路装置。

【請求項 1 4】

請求項 10 において、

上記第 1 及び第 2 回路モジュールは、複数の第 1 基板バイアス配線と、複数の第 2 基板バイアス配線とをさらに有し、

上記第 1 回路モジュールの複数の第 1 基板バイアス配線の各々は、上記複数の第 1 電源配線に挟まれて配置され、

上記第 1 回路モジュールの複数の第 2 基板バイアス配線の各々は、上記複数の第 2 電源配線に挟まれて配置され、

上記第 2 回路モジュールの複数の第 1 基板バイアス配線の各々は、上記複数の第 3 電源配線に挟まれて配置され、

上記第 2 回路モジュールの複数の第 2 基板バイアス配線の各々は、上記複数の第 4 電源配線に挟まれて配置される半導体集積回路装置。

【請求項 15】

第 1 の基板電位と第 2 の基板電位と第 3 の基板電位を発生するためのバイアス発生回路と、

MOS トランジスタで構成される回路モジュールと、

それぞれ上記第 1 の基板電位の供給を制御する第 1 MOS トランジスタと上記第 2 の基板電位の供給を制御する第 2 MOS トランジスタと上記第 3 の基板電位の供給を制御する第 3 MOS トランジスタを含む複数の基板バイアススイッチ回路と、

上記基板バイアススイッチ回路を制御するスイッチ制御回路とを有し、

上記回路モジュールが第 1 状態である場合には、上記スイッチ制御回路は上記複数の基板バイアススイッチ回路の上記第 1 MOS トランジスタをオン状態として上記第 1 の基板電位を上記回路モジュールの MOS トランジスタのウェルに供給し、上記回路モジュールが第 2 状態である場合には、上記スイッチ制御回路は上記複数の基板バイアススイッチ回路の上記第 2 MOS トランジスタをオン状態として上記第 2 の基板電位を上記回路モジュールの MOS トランジスタのウェルに供給し、上記回路モジュールが第 3 状態である場合には、上記スイッチ制御回路は上記複数の基板バイアススイッチ回路の上記第 3 MOS トランジスタをオン状態として上記第 3 の基板電位を上記回路モジュールの MOS トランジスタのウェルに供給し、

上記第 1 の基板電位は上記回路モジュールの MOS トランジスタに逆バイアスを与える電位であり、

上記第 2 の基板電位は上記回路モジュールの MOS トランジスタの基板バイアス 0 とする電位であり、

上記第 3 の基板電位は上記回路モジュールの MOS トランジスタに与える電位が可変である半導体集積回路装置。

【請求項 16】

第 1 の基板電位と第 2 の基板電位と第 3 の基板電位を発生するためのバイアス発生回路と、

MOS トランジスタで構成される回路モジュールと、

それぞれ上記第 1 の基板電位の供給を制御する第 1 MOS トランジスタと上記第 2 の基板電位の供給を制御する第 2 MOS トランジスタと上記第 3 の基板電位の供給を制御する第 3 MOS トランジスタを含む複数の基板バイアススイッチ回路と、

上記基板バイアススイッチ回路を制御するスイッチ制御回路とを有し、

上記回路モジュールが第 1 状態である場合には、上記スイッチ制御回路は上記複数の基板バイアススイッチ回路の上記第 1 MOS トランジスタをオン状態として上記第 1 の基板電位を上記回路モジュールの MOS トランジスタのウェルに供給し、上記回路モジュールが第 2 状態である場合には、上記スイッチ制御回路は上記複数の基板バイアススイッチ回路の上記第 2 MOS トランジスタをオン状態として上記第 2 の基板電位を上記回路モジュールの MOS トランジスタのウェルに供給し、上記回路モジュールが第 3 状態である場合には、上記スイッチ制御回路は上記複数の基板バイアススイッチ回路の上記第 3 MOS トランジスタをオン状態として上記第 3 の基板電位を上記回路モジュールの MOS トランジ

スタのウェルに供給し、

上記スイッチ制御回路は第 1 リクエスト信号を上記バイアス発生回路に送信し、上記バイアス発生回路の発生したバイアス信号が安定したことを示す第 1 アクノレッジ信号を受信し、

上記スイッチ制御回路は第 2 リクエスト信号を上記基板バイアススイッチ回路に送信し、上記基板バイアススイッチ回路の制御が完了したことを示す第 2 アクノレッジ信号を受信し、

上記スイッチ制御回路は、上記第 1 アクノレッジ信号及び上記第 2 アクノレッジ信号を受信し、上記回路モジュールの動作を開始させるための制御信号を上記回路モジュールに送信する半導体集積回路装置。