

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 6 月 16 日 (16.06.2016)



(10) 国际公布号
WO 2016/090681 A1

- (51) 国际专利分类号:
G02F 1/1343 (2006.01) G02F 1/1362 (2006.01)
- (21) 国际申请号: PCT/CN2014/094882
- (22) 国际申请日: 2014 年 12 月 25 日 (25.12.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410755558.0 2014 年 12 月 10 日 (10.12.2014) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 高冬子 (GAO, Dongzi); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 北京聿宏知识产权代理有限公司 (YUHONG INTELLECTUAL PROPERTY LAW FIRM); 中国北京市西城区宣武门外大街 6 号庄胜广场第一座西翼 713 室吴大建/刘华联, Beijing 100052 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

根据细则 4.17 的声明:

— 发明人资格(细则 4.17(iv))

[见续页]

(54) Title: PIXEL STRUCTURE, ARRAY SUBSTRATE AND DISPLAY DEVICE

(54) 发明名称: 像素结构、阵列基板及显示装置

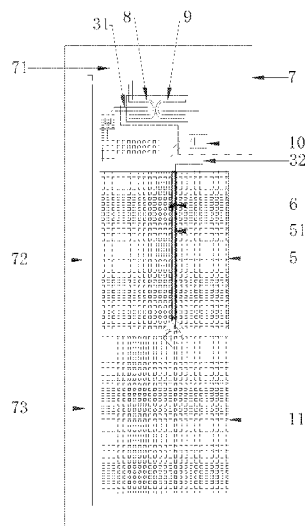


图 5 / FIG. 5

(57) Abstract: A pixel structure, an array substrate (7) and a display device are provided. In the pixel structure, a main pixel thin film transistor (8) is electrically connected with a main pixel electrode (5) through a first signal line (31); a sub pixel thin film transistor (9) is electrically connected with a sub pixel electrode (11) through a second signal line (32); the main pixel electrode (5) is positioned on an upper layer of the second signal line (32), an opening (51) is formed in the main pixel electrode (5), the region where the main pixel electrode (5) overlaps with the second signal line (32) is covered with the opening (51). Therefore, the second signal line (32) is effectively prevented from being electrically connected with the main pixel electrode (5), the resistance of the pixel structure to solid particles (6) is improved, and the function of the wide viewing angle of the display device is guaranteed.

(57) 摘要: 提供了一种像素结构、阵列基板 (7) 及显示装置, 在像素结构中, 主像素薄膜晶体管 (8) 通过第一信号线 (31) 与主像素电极 (5) 电连接; 子像素薄膜晶体管 (9) 通过第二信号线 (32) 与子像素电极 (11) 电连接; 主像素电极 (5) 位于第二信号线 (32) 的上层, 在主像素电极 (5) 上设置开口 (51), 开口 (51) 覆盖主像素电极 (5) 与第二信号线 (32) 重叠的区域。因此, 有效避免了第二信号线 (32) 与主像素电极 (5) 电连接, 提高了像素结构抵抗固体颗粒 (6) 的能力, 保证了显示装置的广视角功能。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

像素结构、阵列基板及显示装置

本申请要求享有 2014 年 12 月 10 日提交的名称为“像素结构、阵列基板及显示装置”的中国专利申请 CN201410755558.0 的优先权，其全部内容通过引用并入本文中。

技术领域

本发明涉及液晶显示技术领域，尤其涉及一种像素结构、还涉及一种具有该像素结构的阵列基板、以及具有该阵列基板的显示装置。

背景技术

图 1 示出了现有技术中 TFT-LCD (Thin Film Transistor-Liquid Crystal Display, 薄膜晶体管-液晶显示器) 的像素结构的示意图，为清楚地表示像素结构，该图中未示出像素电极 (包括主像素电极和子像素电极)。图 2 示出了现有技术中带有像素电极的像素结构的示意图。参照图 1 和图 2，像素结构包括主像素薄膜晶体管 8、子像素薄膜晶体管 9、调节薄膜晶体管 10、第一信号线 31 和第二信号线 32、主像素电极 5 和子像素电极 11。像素结构的各组成部分均配置在基板 7 上。具体地，参照图 1 和图 2 中用于划界的虚线所示，基板 7 的整个区域可分为从上至下顺次排列的第一区域 71、第二区域 72 和第三区域 73。其中主像素薄膜晶体管 8、子像素薄膜晶体管 9 和调节薄膜晶体管 10 位于第一区域 71 内，主像素电极 5 位于第二区域 72 内，子像素电极 11 位于第三区域 73 内。第一信号线 31 和第二信号线 32 均属于信号线金属层 3 内的金属线 (信号线)。

像素结构的各组成部分是逐层重叠在一起的，参照图 3，是图 2 中所示的像素结构在第二区域 72 的剖面示意图。像素结构在第二区域 72 的层次结构为：从下至上依次为栅极线金属层 1、第一绝缘层 2、信号线金属层 3、第二绝缘层 4 和主像素电极 5。第一绝缘层 2 和第二绝缘层 4 均为氮化硅 (SiN_x) 绝缘保护层。

主像素薄膜晶体管 8 通过第一信号线 31 连接位于第二区域 72 的主像素电极 5，而子像素薄膜晶体管 9 通过第一信号线 31 连接位于第三区域 73 的子像素电极 11。调节薄膜晶体管 10 与子像素薄膜晶体管 9 晶体管电连接，用于调节子像素薄膜晶体管 9 向子像素电极 11 输出的电压，从而使得主像素电极 5 接收到的电压和子像素电极 11 接收到的电压

不同，进而使得设置在第二区域 72 和第三区域 73 的液晶的偏转角度不同，这种设计称为广视角技术。

由于子像素薄膜晶体管 9 和子像素电极 11 分别位于第一区域 71 和第三区域 73 内，所以从子像素薄膜晶体管 9 引出的第二信号线 32 需要先贯穿整个第二区域 72 才能与子像素电极 11 电连接。此种结构的缺陷在于：参照图 4，如果在第二信号线 32 所在的信号线金属层 3 沉积之前有微小固体颗粒 6（特别是化学气相沉积（CVD）成膜过程中产生的无法通过清洗去除的微小固体颗粒）落在第二信号线 32 与主像素电极 5 重叠的位置，第二信号线 32 会被固体颗粒 6 顶起，而后面沉积的第二绝缘层 4 不能覆盖被顶起的第二信号线 32，从而导致被顶起的第二信号线 32 会与主像素电极 5 电连接。这样就意味着主像素电极 5 和子像素电极 11 短路，从而无法实现上述广视角技术。

发明内容

本发明所要解决的技术问题是图 1 中所示的像素结构存在抵抗固体颗粒能力差的缺陷，即：如果在第二信号线所在的信号线金属层沉积之前有微小固体颗粒落在第二信号线与主像素电极重叠的位置，第二信号线会被固体颗粒顶起，而后面沉积的第二绝缘层不能覆盖被顶起的第二信号线，从而导致被顶起的第二信号线会与主像素电极电连接。这样就意味着主像素电极和子像素电极短路，从而无法实现上述广视角技术。

为了解决上述技术问题，本发明提供了一种像素结构、阵列基板及显示装置。

根据本发明的一个方面，提供了一种抵抗固体颗粒能力强的像素结构，所述像素结构包括主像素薄膜晶体管、子像素薄膜晶体管、主像素电极、子像素电极、第一信号线和第二信号线；

所述主像素薄膜晶体管通过第一信号线与主像素电极电连接；所述子像素薄膜晶体管通过第二信号线与所述子像素电极电连接；

所述主像素电极位于所述第二信号线的上层，在所述主像素电极上设置开口，所述开口覆盖所述主像素电极与所述第二信号线重叠的区域。

优选的是，所述开口的边界与所述主像素电极和所述第二信号线重叠的区域的边界重合。

优选的是，所述像素结构设置在基板上，所述基板包括由上至下顺次排布的第一区域、

第二区域和第三区域；

所述主像素薄膜晶体管和子像素薄膜晶体管均设置在所述第一区域内；

所述主像素电极设置在所述第二区域内；

所述子像素电极设置在所述第三区域内，所述第二信号线贯穿所述第二区域与子像素电极电连接。

优选的是，所述主像素电极和所述子像素电极均由氧化铟锡制成。

根据本发明的另一个方面，还提供了一种阵列基板，所述阵列基板包括基板以及设置在所述基板上的多个像素结构，所述像素结构包括主像素薄膜晶体管、子像素薄膜晶体管、主像素电极、子像素电极、第一信号线和第二信号线；

所述主像素薄膜晶体管通过第一信号线与主像素电极电连接；所述子像素薄膜晶体管通过第二信号线与所述子像素电极电连接；

所述主像素电极位于所述第二信号线的上层，在所述主像素电极上设置开口，所述开口覆盖所述主像素电极与所述第二信号线重叠的区域。

优选的是，所述开口的边界与所述主像素电极和所述第二信号线重叠的区域的边界重合。

优选的是，所述像素结构设置在基板上，所述基板包括由上至下顺次排布的第一区域、第二区域和第三区域；

所述主像素薄膜晶体管和子像素薄膜晶体管均设置在所述第一区域内；

所述主像素电极设置在所述第二区域内；

所述子像素电极设置在所述第三区域内，所述第二信号线贯穿所述第二区域与子像素电极电连接。

优选的是，所述主像素电极和所述子像素电极均由氧化铟锡制成。

优选的是，所述像素结构按照预设的规律排布。

根据本发明的另一个方面，还提供了一种具有上述阵列基板的显示装置。

与现有技术相比，上述方案中的一个或多个实施例可以具有如下优点或有益效果：

应用本发明所述的像素结构，在主像素电极上开设开口，开口覆盖主像素电极与第二信号线重叠的部位，使得即使第二信号线被下层的固体颗粒顶起，被顶起的第二信号线也

不会与主像素电极相接触，从而有效避免了第二信号线与主像素电极电连接，提高了像素结构抵抗固体颗粒的能力，保证了显示装置的广视角功能。

本发明的其它特征和优点将在随后的说明书中阐述，并且部分地从说明书中变得显而易见，或者通过实施本发明而了解。本发明的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

附图用来提供对本发明的进一步理解，并且构成说明书的一部分，与本发明的实施例共同用于解释本发明，并不构成对本发明的限制。在附图中：

图 1 示出了现有技术中去除像素电极的像素结构的示意图；

图 2 示出了现有技术中带有像素电极的像素结构的示意图；

图 3 示出了图 2 中所示的像素结构在第二区域的剖面示意图；

图 4 示出了在引入固体颗粒的情况下像素结构在第二区域的剖面示意图；

图 5 示出了本发明实施例像素结构的示意图；

图 6 示出了图 5 中所示的像素结构在第二区域的剖面示意图；以及

图 7 示出了在引入固体颗粒的情况下像素结构在第二区域的剖面示意图。

具体实施方式

以下将结合附图及实施例来详细说明本发明的实施方式，借此对本发明如何应用技术手段来解决技术问题，并达成技术效果的实现过程能充分理解并据以实施。需要说明的是，只要不构成冲突，本发明中的各个实施例以及各实施例中的各个特征可以相互结合，所形成的技术方案均在本发明的保护范围之内。

本发明所要解决的技术问题是图 1 中所示的像素结构存在抵抗固体颗粒能力差的缺陷，即：如果在第二信号线所在的信号线金属层沉积之前有微小固体颗粒落在第二信号线与主像素电极重叠的位置，第二信号线会被固体颗粒顶起，而后面沉积的第二绝缘层不能覆盖被顶起的第二信号线，从而导致被顶起的第二信号线会与主像素电极电连接。这样就意味着主像素电极和子像素电极短路，从而无法实现上述广视角技术。为解决上述技术问

题，本发明实施例提供了一种抵抗固体颗粒能力强的像素结构。

图 5 示出了本发明实施例像素结构的示意图，参照图 5，像素结构包括主像素薄膜晶体管 8、子像素薄膜晶体管 9、主像素电极 5、子像素电极 11、第一信号线 31、第二信号线 32 以及用于调节子像素薄膜晶体管 9 的源极的输出电压的调节薄膜晶体管 10。

具体地，主像素薄膜晶体管 8、子像素薄膜晶体管 9 和调节薄膜晶体管 10 均设置在基板 7 的第一区域 71 内，主像素电极 5 设置在基板 7 的第二区域 72 内，子像素电极 11 设置在基板 7 的第三区域 73 内。主像素薄膜晶体管 8 通过第一信号线 31 与主像素电极 5 电连接，子像素薄膜晶体管 9 通过第二信号线 32 与子像素电极 11 电连接。由于子像素薄膜晶体管 9 和子像素电极 11 分别布设在基板 7 的第一区域 71 和第三区域 73 内，所以从子像素薄膜晶体管 9 的源极引出的第二信号线 32 需贯穿基板 7 的第二区域 72 与子像素电极 11 电连接。

像素结构的各组成部分是逐层重叠在一起的，参照图 6，是图 5 中所示的像素结构在第二区域的剖面示意图，像素结构在第二区域 72 的层次结构为：从下至上依次为栅极线金属层 1、第一绝缘层 2、信号线金属层 3、第二绝缘层 4 和主像素电极 5。类似地，像素结构在第三区域 73 的层次结构为：从下至上依次为栅极线金属层 1、第一绝缘层 2、信号线金属层 3、第二绝缘层 4 和子像素电极 11。其中第一信号线 31 和第二信号线 32 均属于信号线金属层 3 内的金属线（信号线）。

为避免出现图 4 中所示的由于固体颗粒 6 的原因，信号线金属层 3 的第二信号线 32 与主像素电极 5 电连接的现象，在主像素电极 5 上设置开口 51，开口 51 覆盖主像素电极 5 与第二信号线 32 重叠的区域。从而，参照图 7，即使第二信号线 32 被固体颗粒 6 向上顶起，由于开口 51 的存在，被顶起的第二信号线 32 贯穿第二绝缘层 4 后也不会与主像素电极 5 相接触，从而有效避免了第二信号线 32 与主像素电极 5 电连接，保证了显示装置的广视角功能。

这里，需要指出的是，开口 51 的加工过程与主像素电极 5 的形成过程为同一过程，即经过成膜-曝光-显影-蚀刻-剥离制程，同时形成主像素电极 5 以及设置在其上的开口 51。

还需指出的是，在主像素电极 5 上开设的开口 51 可以为一个或者多个。开口 51 的数量取决于主像素电极 5 与第二信号线 32 重叠部位的数量。另外，各个开口 51 的形状取决于主像素电极 5 与第二信号线 32 重叠部位的形状。这里，开口 51 的边界可略大于相对应的重叠部位的边界，但在具体实施过程中还要保证设置的开口 51 不要影响像素的基本功

能。

综上，应用本实施例所述的像素结构，在主像素电极 5 上开设开口 51，开口 51 覆盖主像素电极 5 与第二信号线 32 重叠的部位，使得即使第二信号线 32 被下层的固体颗粒 6 顶起，被顶起的第二信号线 32 也不会与主像素电极 5 相接触，从而有效避免了第二信号线 32 与主像素电极 5 电连接，提高了像素结构抵抗固体颗粒 6 的能力，保证了显示装置的广视角功能。

在本发明一优选的实施例中，为使主像素电极 5 上设置的开口 51 影响像素基本功能的可能性降到最低，尽量把开口 51 设置得最小。具体地，开口 51 的边界与主像素电极 5 和第二信号线 32 重叠的区域（称为重叠区域）的边界重合，即开口 51 的长度等于重叠区域的长度，且开口 51 的宽度 D 等于重叠区域的宽度。

进一步地，主像素电极 5 和子像素电极 11 均由氧化铟锡制成，即主像素电极 5 和子像素电极 11 均为 ITO（Indium Tin Oxide）像素电极。

相应地，本发明实施例还提供了一种阵列基板 7，该阵列基板 7 包括基板 7 以及设置在基板 7 上的多个像素结构，像素结构包括主像素薄膜晶体管 8、子像素薄膜晶体管 9、主像素电极 5、子像素电极 11、第一信号线 31 和第二信号线 32。主像素薄膜晶体管 8 通过第一信号线 31 与主像素电极 5 电连接；子像素薄膜晶体管 9 通过第二信号线 32 与子像素电极 11 电连接。主像素电极 5 位于第二信号线 32 的上层，在主像素电极 5 上设置开口 51，该开口 51 覆盖主像素电极 5 与第二信号线 32 重叠的区域。

在本发明一优选的实施例中，上述开口 51 的边界与主像素电极 5 和第二信号线 32 重叠的区域的边界重合，以使主像素电极 5 上设置的开口 51 影响像素基本功能的可能性降到最低。

进一步地，像素结构设置在基板 7 上，基板 7 包括由上至下顺次排布的第一区域 71、第二区域 72 和第三区域 73。主像素薄膜晶体管 8 和子像素薄膜晶体管 9 设置在第一区域 71 内；主像素电极 5 设置在第二区域 72 内；子像素电极 11 设置在第三区域 73 内。第二信号线 32 贯穿第二区域 72 与子像素电极 11 电连接。

进一步地，主像素电极 5 和子像素电极 11 均由氧化铟锡制成。

另外，设置在基板 7 上的所有像素结构按照预设的规律排布。例如，所有像素结构呈矩形阵列排布。

相应地，本发明实施例还提供了一种具有上述阵列基板 7 的显示装置，例如，液晶显示装置。

虽然本发明所公开的实施方式如上，但所述的内容只是为了便于理解本发明而采用的实施方式，并非用以限定本发明。任何本发明所属技术领域内的技术人员，在不脱离本发明所公开的精神和范围的前提下，可以在实施的形式上及细节上作任何的修改与变化，但本发明的保护范围，仍须以所附的权利要求书所界定的范围为准。

权利要求书

1. 一种像素结构，其中，包括主像素薄膜晶体管、子像素薄膜晶体管、主像素电极、子像素电极、第一信号线和第二信号线；

所述主像素薄膜晶体管通过第一信号线与主像素电极电连接；所述子像素薄膜晶体管通过第二信号线与所述子像素电极电连接；

所述主像素电极位于所述第二信号线的上层，在所述主像素电极上设置开口，所述开口覆盖所述主像素电极与所述第二信号线重叠的区域。

2. 根据权利要求1所述的像素结构，其中，所述像素结构设置在基板上，所述基板包括由上至下顺次排布的第一区域、第二区域和第三区域；

所述主像素薄膜晶体管和子像素薄膜晶体管均设置在所述第一区域内；

所述主像素电极设置在所述第二区域内；

所述子像素电极设置在所述第三区域内，所述第二信号线贯穿所述第二区域与子像素电极电连接。

3. 根据权利要求1所述的像素结构，其中，所述主像素电极和所述子像素电极均由氧化铟锡制成。

4. 根据权利要求1所述的像素结构，其中，所述开口的边界与所述主像素电极和所述第二信号线重叠的区域的边界重合。

5. 根据权利要求4所述的像素结构，其中，所述像素结构设置在基板上，所述基板包括由上至下顺次排布的第一区域、第二区域和第三区域；

所述主像素薄膜晶体管和子像素薄膜晶体管均设置在所述第一区域内；

所述主像素电极设置在所述第二区域内；

所述子像素电极设置在所述第三区域内，所述第二信号线贯穿所述第二区域与子像素

电极电连接。

6. 根据权利要求 4 所述的像素结构, 其中, 所述主像素电极和所述子像素电极均由氧化铟锡制成。

7. 一种阵列基板, 其中, 包括基板以及设置在所述基板上的多个像素结构, 所述像素结构包括主像素薄膜晶体管、子像素薄膜晶体管、主像素电极、子像素电极、第一信号线和第二信号线;

所述主像素薄膜晶体管通过第一信号线与主像素电极电连接; 所述子像素薄膜晶体管通过第二信号线与所述子像素电极电连接;

所述主像素电极位于所述第二信号线的上层, 在所述主像素电极上设置开口, 所述开口覆盖所述主像素电极与所述第二信号线重叠的区域。

8. 根据权利要求 7 所述的阵列基板, 其中, 所述像素结构设置在基板上, 所述基板包括由上至下顺次排布的第一区域、第二区域和第三区域;

所述主像素薄膜晶体管和子像素薄膜晶体管均设置在所述第一区域内;

所述主像素电极设置在所述第二区域内;

所述子像素电极设置在所述第三区域内, 所述第二信号线贯穿所述第二区域与子像素电极电连接。

9. 根据权利要求 7 所述的阵列基板, 其中, 所述主像素电极和所述子像素电极均由氧化铟锡制成。

10. 根据权利要求 7 所述的阵列基板, 其中, 所述像素结构按照预设的规律排布。

11. 根据权利要求 7 所述的阵列基板, 其中, 所述开口的边界与所述主像素电极和所述第二信号线重叠的区域的边界重合。

12. 根据权利要求 11 所述的阵列基板，其中，所述像素结构设置在基板上，所述基板包括由上至下顺次排布的第一区域、第二区域和第三区域；

所述主像素薄膜晶体管和子像素薄膜晶体管均设置在所述第一区域内；

所述主像素电极设置在所述第二区域内；

所述子像素电极设置在所述第三区域内，所述第二信号线贯穿所述第二区域与子像素电极电连接。

13. 根据权利要求 11 所述的阵列基板，其中，所述主像素电极和所述子像素电极均由氧化铟锡制成。

14. 根据权利要求 11 所述的阵列基板，其中，所述像素结构按照预设的规律排布。

15. 一种显示装置，其中，包括阵列基板，所述阵列基板包括基板以及设置在所述基板上的多个像素结构，所述像素结构包括主像素薄膜晶体管、子像素薄膜晶体管、主像素电极、子像素电极、第一信号线和第二信号线；

所述主像素薄膜晶体管通过第一信号线与主像素电极电连接；所述子像素薄膜晶体管通过第二信号线与所述子像素电极电连接；

所述主像素电极位于所述第二信号线的上层，在所述主像素电极上设置开口，所述开口覆盖所述主像素电极与所述第二信号线重叠的区域。

16. 根据权利要求 15 所述的显示装置，其中，所述开口的边界与所述主像素电极和所述第二信号线重叠的区域的边界重合。

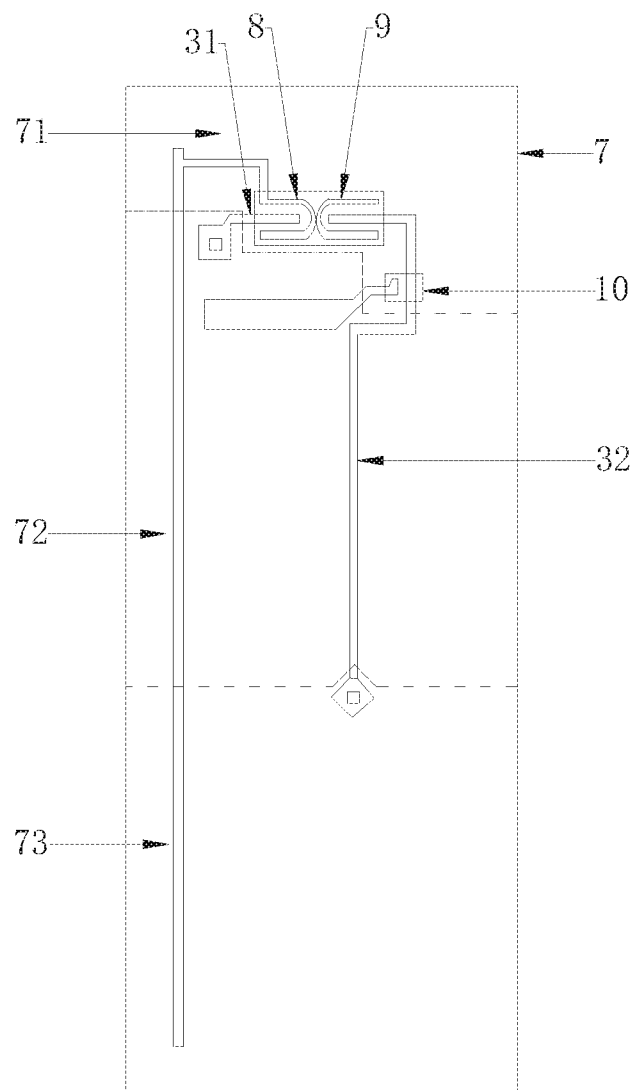


图 1

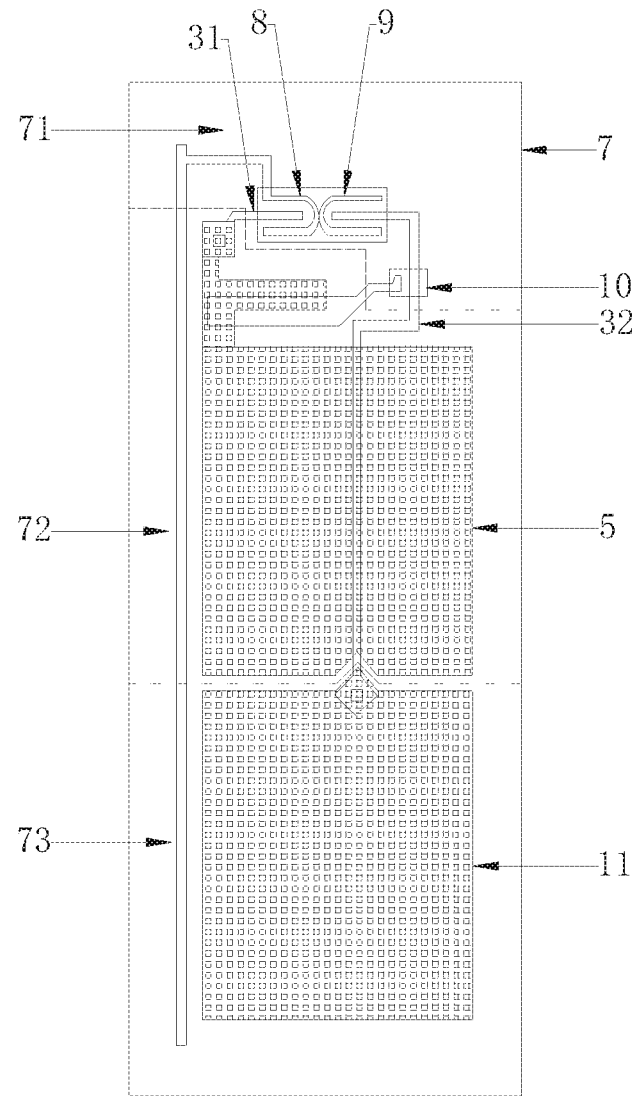


图 2

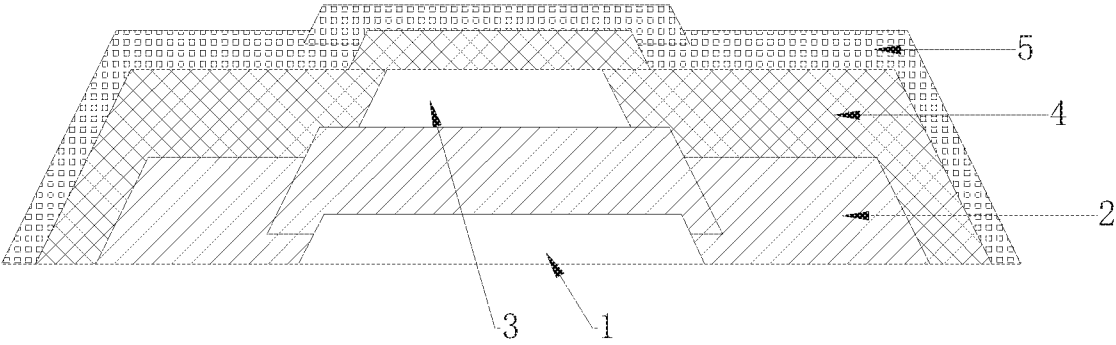


图 3

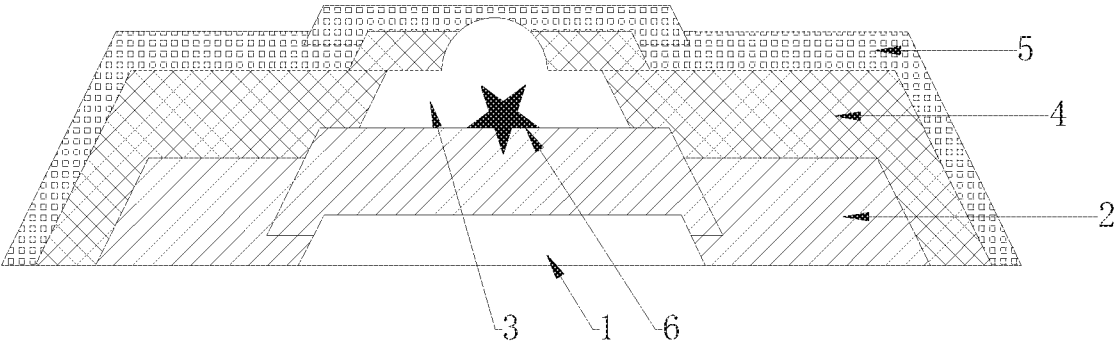
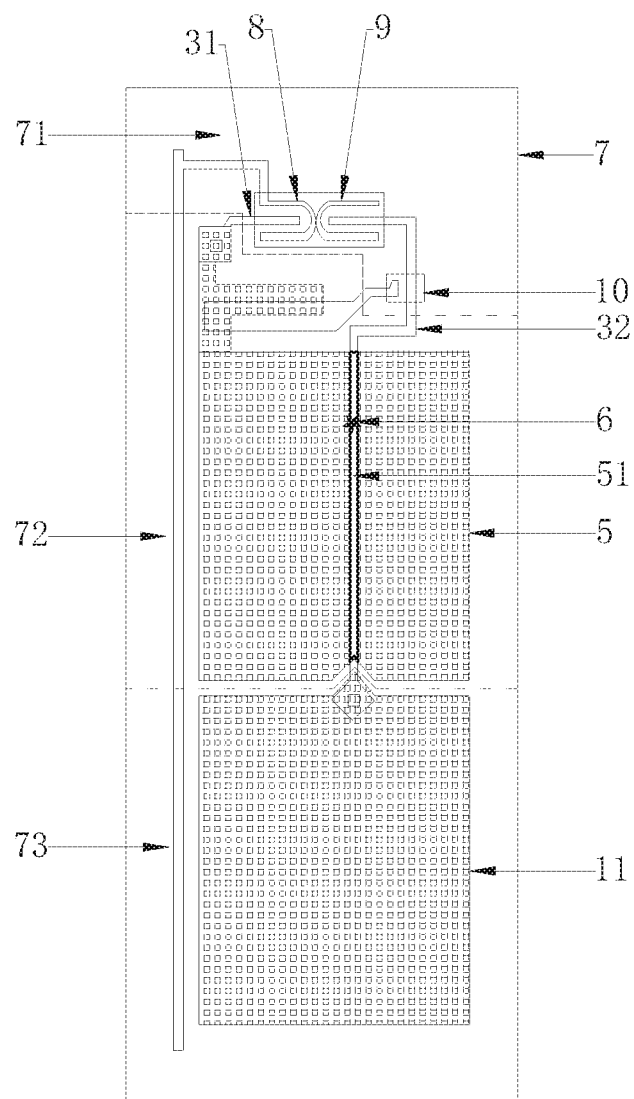


图 4



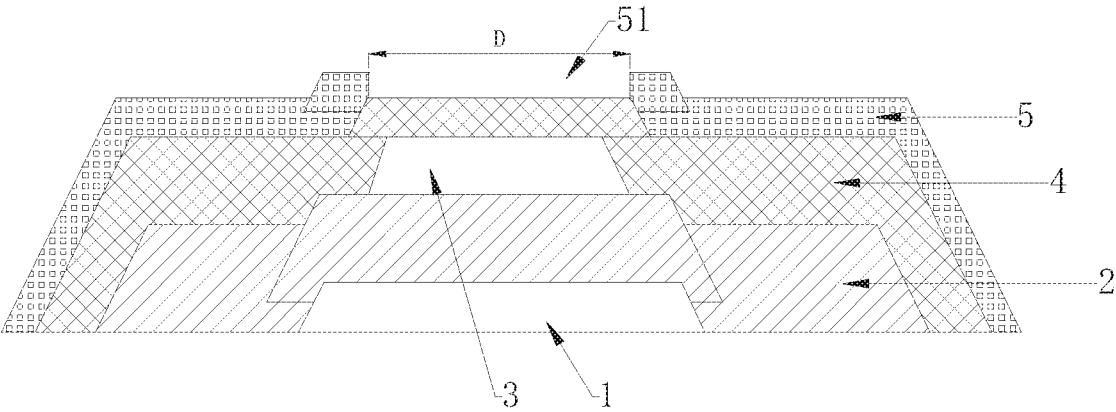


图 6

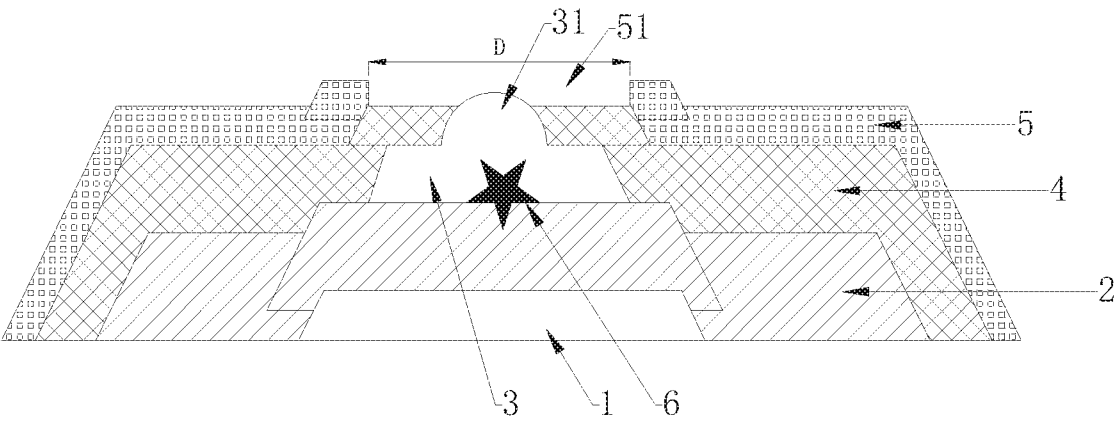


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2014/094882

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1343 (2006.01) i; G02F 1/1362 (2006.01) n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F G09G G09F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; WUEC; VEN; TWABS: liquid crystal LCD pixel drain signal cover+ (short d circuit) open+ groove

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	TW 201122694 A (AU OPTRONICS CORP.), 01 July 2011 (01.07.2011), description, page 7, line 19 to page 14, line 18, and figures 3-8	1-16
A	CN 101000412 A (CHUNGHWA PICTURE TUBES, LTD.), 18 July 2007 (18.07.2007), the whole document	1-16
A	JP 2000180889 A (MATSUSHITA ELECTRIC IND CO., LTD.), 30 June 2000 (30.06.2000), the whole document	1-16

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 07 September 2015 (07.09.2015)	Date of mailing of the international search report 21 September 2015 (21.09.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer XIE, Fei Telephone No.: (86-10) 62089907

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2014/094882

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
TW 201122694 A	01 July 2011	TW I408477 B	11 September 2013
		US 2011156993 A1	30 June 2011
		US 8692967 B2	08 April 2014
CN 101000412 A	18 July 2007	CN 100432766 C	12 November 2008
JP 2000180889 A	30 June 2000	None	

国际检索报告

国际申请号

PCT/CN2014/094882

A. 主题的分类

G02F 1/1343(2006.01)i; G02F 1/1362(2006.01)n

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F G09G G09F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;WUEC;VEN;TWABS:液晶 像素 漏极 信号 覆盖 短路 开口 槽 LCD pixel drain signal cover+ (short d circuit) open+ groove

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	TW 201122694 A (AU OPTRONICS CORP) 2011年 7月 1日 (2011 - 07 - 01) 说明书第7页第19行至第14页第18行, 附图3-8	1-16
A	CN 101000412 A (中华映管股份有限公司) 2007年 7月 18日 (2007 - 07 - 18) 全文	1-16
A	JP 2000180889 A (MATSUSHITA ELECTRIC IND CO LTD) 2000年 6月 30日 (2000 - 06 - 30) 全文	1-16

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2015年 9月 7日

国际检索报告邮寄日期

2015年 9月 21日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10)62019451

授权官员

解飞

电话号码 (86-10)62089907

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/094882

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
TW	201122694	A	2011年 7月 1日	TW	I408477	B	2013年 9月 11日
				US	2011156993	A1	2011年 6月 30日
				US	8692967	B2	2014年 4月 8日
CN	101000412	A	2007年 7月 18日	CN	100432766	C	2008年 11月 12日
JP	2000180889	A	2000年 6月 30日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)