

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：96150446

※ 申請日期：96-12-27

※IPC 分類：H01L23/485 (2006.01);
H01L25/04 (2006.01)

一、發明名稱：(中文/英文)

增層線路板之製作方法

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

鈺橋半導體股份有限公司

代表人：(中文/英文) 林文強

住居所或營業所地址：(中文/英文)

台北市松山區延壽街 10 號 1 樓

國 籍：(中文/英文) 中華民國

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 林文強

2. 王家忠

3. 陳振重

國 籍：(中文/英文)

1. 美國

2. 中華民國

3. 中華民國

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實
發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

受理國家：美國、申請日：2007/11/30、申請案號：60/996,687

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關於一種增層線路板之製作方法，尤指一種以雙介電層支撐之單層圖案化線路結構為基礎完成一半導體多層封裝基板結構之增層線路板之製作方法。

【先前技術】

在一般多層封裝基板之製作上，其製作方式通常係由一核心基板開始，經過鑽孔、電鍍金屬、塞孔及雙面線路製作等方式，完成一雙面結構之內層核心板，之後再經由一線路增層製程完成一多層封裝基板。如第28圖所示，其係為一有核層封裝基板之剖面示意圖。首先，準備一核心基板80，其中，該核心基板80係由一具預定厚度之芯層801及形成於此芯層801表面之線路層802所構成，且該芯層801中係形成有複數個電鍍導通孔803，可藉以連接該芯層801表面之線路層802。

接著如第29圖～第32圖所示，對該核心基板80實施線路增層製程。首先，係於該核心基板80表面形成一第一介電層81，且該第一介電層81表面並形成有複數個第一開口82，以露出該線路層802；之後，以無電電鍍或電鍍等方式於該第一介電層81外露之表面形成一晶種層83，並於該晶種層

8 3 上形成一圖案化阻層 8 4，且其圖案化阻層 8 4 中並有複數個第二開口 8 5，以露出部份欲形成圖案化線路之晶種層 8 3；接著，利用電鍍之方式於該第二開口 8 5 中形成一第一圖案化線路層 8 6 及複數個導電盲孔 8 7，並使其第一圖案化線路層 8 6 得以透過該複數個導電盲孔 8 7 與該核心基板 8 0 之線路層 8 0 2 做電性導通，然後再進行移除該圖案化阻層 8 4 與蝕刻，待完成後係形成一第一線路增層結構 8 a。同樣地，該法係可於該第一線路增層結構 8 a 之最外層表面再運用相同之方式形成一第二介電層 8 8 及一第二圖案化線路層 8 9 之第二線路增層結構 8 b，以逐步增層方式形成一多層封裝基板。然而，此種製作方法有佈線密度低、層數多及流程複雜等缺點。

另外，亦有利用厚銅金屬板當核心材料之方法，可於經過蝕刻及塞孔等方式完成一內層核心板後，再經由一線路增層製程以完成一多層封裝基板。如第 3 3 圖～第 3 5 圖所示，其係為另一有核層封裝基板之剖面示意圖。首先，準備一核心基板 9 0，該核心基板 9 0 係由一具預定厚度之金屬層利用蝕刻與樹脂塞孔 9 0 1 以及鑽孔與電鍍通孔 9 0 2 等方式形成之單層銅核心基板 9 0；之後，利用上述線路增層方式，於該核心基板 9 0 表面形成一第一介電層 9 1 及一第一圖案化線路層 9 2，藉此構成一具第一線路增層結構 9 a。該法亦與上述方法相同，係可再利用一次線路

增層方式於該第一線路增層結構 9 a 之最外層表面形成一第二介電層 9 3 及一第二圖案化線路層 9 4，藉此構成一具第二線路增層結構 9 b，以逐步增層方式形成一多層封裝基板。然而，此種製作方法不僅其銅核心基板製作不易，且亦與上述方法相同，具有佈線密度低及流程複雜等缺點。故，一般習用者係無法符合使用者於實際使用時之所需。

【發明內容】

本發明之主要目的係在於，可完成一半導體多層封裝基板結構，可有效改善超薄核層基板板彎翹問題及簡化傳統增層線路板之製作流程。

本發明之次要目的係在於，可依實際需求形成單數多層之封裝基板，並可有效達到降低成品板厚度及減少製作成本之目的。

為達以上之目的，本發明係一種增層線路板之製作方法，首先，係以光學微影及蝕刻之方式製作單層線路，藉此以做為增層結構之電性連接墊，之後再於其接墊面以壓合之方式形成一三層結構之電路板，並且可進一步以該三層結構電路板之上、下層分別做為增層結構之電性連接墊，亦或係作為置晶側與球側之完整線路，而在連接其置晶側、球側及中間各層之方式則係以複數個電鍍盲孔或埋孔所導通，藉此以完成一無核層多層封裝基板。

【實施方式】

請參閱『第1圖～第24圖』所示，係分別為本發明之製作流程示意圖、本發明之雙面基板剖面示意圖、本發明具圖案化及電性連接之三層基板（一）剖面示意圖、本發明具圖案化及電性連接之三層基板（二）剖面示意圖、本發明具圖案化及電性連接之三層基板（三）剖面示意圖、本發明具圖案化及電性連接之三層基板（四）剖面示意圖、本發明具圖案化及電性連接之三層基板（五）剖面示意圖、本發明具圖案化及電性連接之三層基板（六）剖面示意圖、本發明具圖案化及電性連接之三層基板（七）剖面示意圖、本發明具圖案化及電性連接之三層基板（八）剖面示意圖、本發明具圖案化及電性連接之三層基板（九）剖面示意圖、本發明具圖案化及電性連接之三層基板（十）剖面示意圖、本發明具圖案化及電性連接之三層基板（十一）剖面示意圖、本發明之置晶側與球側線路層（一A）剖面示意圖、本發明之置晶側與球側線路層（二A）剖面示意圖、本發明之置晶側與球側線路層（三A）剖面示意圖、本發明之上下兩層線路增層結構（一）剖面示意圖、本發明之上下兩層線路增層結構（二）剖面示意圖、本發明之上下兩層線路增層結構（三）剖面示意圖、本發明之上下兩層線路增層結構（四）剖面示意圖、本發明之上下兩層線路增層結構（五）剖面示意圖、本發明之上下兩層線路

增層結構（六）剖面示意圖、本發明之上下兩層線路增層結構（七）剖面示意圖及本發明之上下兩層線路增層結構（八）剖面示意圖。如圖所示：本發明係一種增層線路板之製作方法，其至少包括下列步驟：

（A）選擇雙面基板 1 1：如第 2 圖所示，選擇一包含一第一介電層 3 0、一第一金屬層 3 1 及一第二金屬層 3 2 之雙面基板 1；

（B）貼合第一、二阻層 1 2：如第 3 圖所示，分別於該雙面基板之第一金屬層 3 1 上貼合一第一阻層 3 3，以及該雙面基板之第二金屬層 3 2 上以完全覆蓋狀貼合一第二阻層 3 4；

（C）形成複數個第一開口 1 3：如第 4 圖所示，以曝光及顯影之方式在該第一阻層 3 3 上形成複數個第一開口 3 5，以顯露其下之第一金屬層 3 1；

（D）移除第一金屬層 1 4：如第 5 圖所示，以蝕刻之方式移除該第一開口 3 5 下方之第一金屬層 3 1；

（E）形成第一線路層 1 5：如第 6 圖所示，移除該第一阻層及該第二阻層，使該第一金屬層形成一具有單面線路電性連接墊之第一線路層 3 6；

（F）形成三層結構之電路基板 1 6：如第 7 圖所示，於該第一線路層 3 6 及該第一介電層 3 0 上直接壓合一與該第一介電層 3 0 相同之第二介電層 3 7 及一第三金屬層 3 8，以形成一三層結構之電路基板

2 a，其中，該第一線路層 3 6 及該第一介電層 3 0 上亦可採取貼合該第二介電層 3 7 後，再形成該第三金屬層 3 8；

(G) 形成複數個第二、三開口 1 7：如第 8 圖所示，以雷射鑽孔之方式分別於該第二金屬層 3 2 與該第一介電層 3 0 上形成複數個第二開口 3 9，以顯露其下之第一線路層 3 6 之第一面 3 6 a，以及於該第三金屬層 3 8 與該第二介電層 3 7 上形成複數個第三開口 4 0，以顯露該第一線路層 3 6 之第二面 3 6 b，其中，該複數個第二、三開口 3 9、4 0 係先做開銅窗後再經由雷射鑽孔、亦或係直接以雷射鑽孔之方式形成；

(H) 無電電鍍或電鍍第四、五金屬層 1 8：如第 9 圖所示，以無電電鍍或電鍍之方式分別於複數個第二開口中及該第二金屬層 3 2 上形成一第四金屬層 4 1，以及於複數個第三開口中及該第三金屬層 3 8 上形成一第五金屬層 4 2，其中，該第四金屬層 4 1 及該第五金屬層 4 2 係做為與該第一線路層 3 6 之電性連接用，且層與層之間之連接係由電鍍之複數個第一、二雷射盲孔 4 8、5 0 所導通；

(I) 貼合第三、四阻層 1 9：如第 1 0 圖所示，分別於該第四金屬層 4 1 上貼合一第三阻層 4 3，以及於該第五金屬層 4 2 上貼合一第四阻層 4 4；

(J) 形成複數個第四、五開口 2 0 : 如第 1 1 圖所示, 以曝光及顯影之方式分別在該第三阻層 4 3 上形成複數個第四開口 4 5, 以顯露其下之第四金屬層 4 1, 以及在該第四阻層 4 4 上形成複數個第五開口 4 6, 以顯露其下之第五金屬層 4 2 ;

(K) 移除第二至五金屬層 2 1 : 如第 1 2 圖所示, 以蝕刻之方式分別移除該第四開口 4 5 下方之第二金屬層 3 2 與第四金屬層 4 1, 以及移除該第五開口 4 6 下方之第三金屬層 3 8 與第五金屬層 4 2 ;

(L) 完成三層具圖案化線路及電性連接之三層基板 2 2 : 如第 1 3 圖所示, 分別移除該第三阻層, 使該第二、四金屬層形成一第二線路層 4 7, 以及移除該第四阻層, 使該第三、五金屬層形成一第三線路層 4 9, 至此完成一三層具圖案化線路及電性連接之三層基板 2 b, 並可選擇直接進行步驟 (M) 或步驟 (N);

(M) 進行置晶側與球側線路層製作 2 3 : 進行一置晶側與球側線路層製作, 其至少包含下列步驟:

(m 1) 塗覆第一、二防焊層 2 3 1 : 如第 1 4 圖所示, 分別於該第二線路層 4 7 上塗覆一層絕緣保護用之第一防焊層 5 1, 以及於該第三線路層 4 9 上亦塗覆一層絕緣保護用之第二防焊層 5 2 ;

(m 2) 形成複數個第六、七開口 2 3 2 : 如第 1 5 圖所示, 以曝光及顯影之方式分別在該第一防

焊層 5 1 上形成複數個第六開口 5 3，以及在該第二防焊層 5 2 上形成複數個第七開口 5 4。藉此以顯露線路增層結構作為電性連接墊；以及

(m 3) 完成具完整圖案化之置晶側與球側線路層 2 3 3：如第 1 6 圖所示，分別於複數個第六開口 5 3 中形成一第一阻障層 5 5，以及於複數個第七開口 5 4 中形成一第二阻障層 5 6，以完成一具完整圖案化之置晶側與球側線路層 3，其中，該第一、二阻障層 5 5、5 6 係可為鎳金層。

(N) 進行上、下兩層之線路增層結構製作 2 4：亦可於該步驟 (L) 之三層基板上直接進行上、下兩層之線路增層結構製作，其至少包含下列步驟：

(n 1) 貼合第三、四介電層 2 4 1：如第 1 7 圖所示，分別於該第二線路層 4 7 與顯露之第一介電層 3 0 上直接壓合或貼合一第三介電層 5 7，以及於該第三線路層 4 9 與顯露之第二介電層 3 7 上直接壓合或貼合一第四介電層 5 8；

(n 2) 形成複數個第八、九開口 2 4 2：如第 1 8 圖所示，以雷射鑽孔之方式分別於該第三介電層 5 7 上形成複數個第八開口 5 9，以顯露其下之第二線路層 4 7，以及於該第四介電層 5 8 上形成複數個第九開口 6 0，以顯露其下之第三線路層 4 9，其中，該複數個第八、九開口 5 9、6 0 係先做開銅窗後再經由雷射鑽孔、亦或係直接以雷射鑽孔之方式形

成；

(n 3) 形成第一、二晶種層 2 4 3：如第 1 9 圖所示，以無電電鍍或電鍍之方式分別於該第三介電層 5 7 與複數個第八開口 5 9 表面形成一第一晶種層 6 1，以及於該第四介電層 5 8 與複數個第九開口 6 0 表面形成一第二晶種層 6 2，其中，該第一、二晶種層 6 1、6 2 係可為金屬銅層；

(n 4) 貼合第五、六阻層 2 4 4：如第 2 0 圖所示，分別於該第一晶種層 6 1 上貼合一第五阻層 6 3，以及於該第二晶種層 6 2 上貼合一第六阻層 6 4；

(n 5) 形成複數個第十、十一開口 2 4 5：如第 2 1 圖所示，以曝光及顯影之方式分別於該第五阻層 6 3 上形成複數個第十開口 6 5，並顯露該第一晶種層 6 1，以及於該第六阻層 6 4 上形成複數個第十一開口 6 6，並顯露該第二晶種層 6 2；

(n 6) 無電電鍍或電鍍第六、七金屬層 2 4 6：如第 2 2 圖所示，以無電電鍍或電鍍之方式分別於複數個第十開口 6 5 中形成一第六金屬層 6 7，以及於複數個第十一開口 6 6 中形成一第七金屬層 6 8；

(n 7) 移除第五、六阻層 2 4 7：如第 2 3 圖所示，移除該第五阻層及該第六阻層，以分別顯露其下之第一、二晶種層 6 1、6 2；以及

(n 8) 形成具圖案化線路及電性連接之五層基板 2 4 8：如第 2 4 圖所示，以蝕刻之方式分別移除該顯露之第一晶種層，並使該第三介電層 5 7 上之第一晶種層及第六金屬層形成一第四線路層 6 9，以及移除該顯露之第二晶種層，並使該第四介電層 5 8 上之第二晶種層及第七金屬層形成一第五線路層 7 0。於此，獲得上下各一層之線路增層結構，形成一具圖案化線路及電性連接之五層基板 4。

請進一步請參閱『第 2 5 圖～第 2 7 圖』所示，係分別為本發明之置晶側與球側線路層（一 B）剖面示意圖、本發明之本發明之置晶側與球側線路層（二 B）剖面示意圖及本發明之置晶側與球側線路層（三 B）剖面示意圖。如圖所示，本發明亦可在此五層結構上繼續增加線路增層結構，以形成具更多單數多層之封裝基板；亦或可直接進行該步驟（M）之置晶側與球側線路層製作，如第 2 5～2 7 圖所示，分別於該第四線路層 6 9 上塗覆一層絕緣保護用之第三防焊層 7 1，以及於該第五線路層 7 0 上亦塗覆一層絕緣保護用之第四防焊層 7 2；然後以曝光及顯影之方式分別在該第三防焊層 7 1 上形成複數個第十二開口 7 3，以及在該第四防焊層 7 2 上形成複數個第十三開口 7 4，以顯露線路增層結構作為電性連接墊；接著分別於複數個第十二開口 7 3 中形成一第三阻障層 7 5，以及於複數個第十三開口 7 4 中形成一第四阻障

層 7 6。至此，完成一無核層多層封裝基板 5。

其中，該第一～四介電層 3 0、3 7、5 7、5 8 係可為 ABF (Ajinomoto Build-up Film)、苯環丁烯 (Benzocyclo-buthene, BCB)、雙馬來亞醯胺-三氮雜苯樹脂 (Bismaleimide Triazine, BT)、環氧樹脂板 (FR4、FR5)、聚醯亞胺 (Polyimide, PI)、聚四氟乙烯 (Poly(tetra-floroethylene), PTFE) 或環氧樹脂及玻璃纖維所組成之一者；該第一～六阻層 3 3、3 4、4 3、4 4、6 3、6 4 亦可以印刷或旋轉塗佈之方式為之乾膜或溼膜之高感光性光阻；該第一～七金屬層 3 1、3 2、3 8、4 1、4 2、6 7、6 8 係可為銅或其它等效金屬；該第一～五金屬層 3 1、3 2、3 8、4 1、4 2 及該第一、二晶種層 6 1、6 2 之移除方法係可為蝕刻或其它等效方法；該第一～六阻層 3 3、3 4、4 3、4 4、6 3、6 4 之移除方法係可為剝離或其它等效方法。

當本發明於運用時，係先以光學微影及蝕刻之方式製作單層線路，藉此以做為增層結構之電性連接墊，之後再於其接墊面以壓合之方式形成一三層結構之電路板，並且可進一步以該三層結構電路板之上、下層分別做為增層結構之電性連接墊，亦或係作為置晶側與球側之完整線路，而在連接其置晶側、球側及中間各層之方式則係以複數個電鍍盲孔或埋孔所導通。藉此，使用本發明高密度之增層線路板製作方法，

係可完成一半導體多層封裝基板結構，可有效改善超薄核層基板板彎翹問題及簡化傳統增層線路板之製作流程，係一個可依實際需求形成單數多層之封裝基板，進而可有效達到降低成品板厚度及減少製作成本之目的。

綜上所述，本發明係一種增層線路板之製作方法，可有效改善習用之種種缺點，係可完成一半導體多層封裝基板結構，包括雙介電層支撐之單層圖案化線路層及已完成圖案化線路製程之置晶側與球側線路層，可有效改善超薄核層基板板彎翹問題及簡化傳統增層線路板之製作流程，係一個可依實際需求形成單數多層之封裝基板，並可有效達到降低成品板厚度及減少製作成本之目的，進而使本發明之產生能更進步、更實用、更符合使用者之所須，確已符合發明專利申請之要件，爰依法提出專利申請。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍；故，凡依本發明申請專利範圍及發明說明書內容所作之簡單的等效變化與修飾，皆應仍屬本發明專利涵蓋之範圍內。

【圖式簡單說明】

第 1 圖，係本發明之製作流程示意圖。

第 2 圖，係本發明之雙面基板剖面示意圖。

第 3 圖，係本發明具圖案化及電性連接之三層基板
(一)剖面示意圖。

第 4 圖，係本發明具圖案化及電性連接之三層基板
(二)剖面示意圖。

第 5 圖，係本發明具圖案化及電性連接之三層基板
(三)剖面示意圖。

第 6 圖，係本發明具圖案化及電性連接之三層基板
(四)剖面示意圖。

第 7 圖，係本發明具圖案化及電性連接之三層基板
(五)剖面示意圖。

第 8 圖，係本發明具圖案化及電性連接之三層基板
(六)剖面示意圖。

第 9 圖，係本發明具圖案化及電性連接之三層基板
(七)剖面示意圖。

第 10 圖，係本發明具圖案化及電性連接之三層基板
(八)剖面示意圖。

第 11 圖，係本發明具圖案化及電性連接之三層基板
(九)剖面示意圖。

第 1 2 圖，係本發明具圖案化及電性連接之三層基板
(十) 剖面示意圖。

第 1 3 圖，係本發明具圖案化及電性連接之三層基板
(十一) 剖面示意圖。

第 1 4 圖，係本發明之置晶側與球側線路層 (一 A)
剖面示意圖。

第 1 5 圖，係本發明之置晶側與球側線路層 (二 A)
剖面示意圖。

第 1 6 圖，係本發明之置晶側與球側線路層 (三 A)
剖面示意圖。

第 1 7 圖，係本發明之上下兩層線路增層結構 (一)
剖面示意圖。

第 1 8 圖，係本發明之上下兩層線路增層結構 (二)
剖面示意圖。

第 1 9 圖，係本發明之上下兩層線路增層結構 (三)
剖面示意圖。

第 2 0 圖，係本發明之上下兩層線路增層結構 (四)
剖面示意圖。

第 2 1 圖，係本發明之上下兩層線路增層結構 (五)
剖面示意圖。

第 2 2 圖，係本發明之上下兩層線路增層結構 (六)
剖面示意圖。

第 2 3 圖，係本發明之上下兩層線路增層結構（七）
剖面示意圖。

第 2 4 圖，係本發明之上下兩層線路增層結構（八）
剖面示意圖。

第 2 5 圖，係本發明之置晶側與球側線路層（一 B）
剖面示意圖。

第 2 6 圖，係本發明之置晶側與球側線路層（二 B）
剖面示意圖。

第 2 7 圖，係本發明之置晶側與球側線路層（三 B）
剖面示意圖。

第 2 8 圖，係習用有核層封裝基板之剖面示意圖。

第 2 9 圖，係習用之實施線路增層（一）剖面示意圖。

第 3 0 圖，係習用之實施線路增層（二）剖面示意圖。

第 3 1 圖，係習用之實施線路增層（三）剖面示意圖。

第 3 2 圖，係習用之實施線路增層（四）剖面示意圖。

第 3 3 圖，係另一習用有核層封裝基板之剖面示意圖。

第 3 4 圖，係習用之第一線路增層結構剖面示意圖。

第 3 5 圖，係習用之第二路增層結構剖面示意圖。

【主要元件符號說明】

（本發明部分）

步驟（A）～（N） 1 1 ～ 2 4

步驟 (m 1) ~ (m 3) 2 3 1 ~ 2 3 3

步驟 (n 1) ~ (n 8) 2 4 1 ~ 2 4 8

雙面基板 1

三層基板 2 a、2 b

置晶側與球側線路層 3

五層基板 4

無核層多層封裝基板 5

第一介電層 3 0

第一金屬層 3 1

第二金屬層 3 2

第一、二阻層 3 3、3 4

第一開口 3 5

第一線路層 3 6

第一、二面 3 6 a、3 6 b

第二介電層 3 7

第三金屬層 3 8

第二、三開口 3 9、4 0

第四、五金屬層 4 1、4 2

第三、四阻層 4 3、4 4

第四、五開口 4 5、4 6

第二、三線路層 4 7、4 9

第一、二電鍍盲孔 4 8、5 0

第一、二防焊層 5 1、5 2

第六、七開口 5 3、5 4

第一、二阻障層 5 5、5 6

第三、四介電層 5 7、5 8

第八、九開口 5 9、6 0

第一、二晶種層 6 1、6 2

第五、六阻層 6 3、6 4

第十、十一開口 6 5、6 6

第六、七金屬層 6 7、6 8

第四、五線路層 6 9、7 0

第三、四防焊層 7 1、7 2

第十二、十三開口 7 3、7 4

第三、四阻障層 7 5、7 6

(習用部分)

第一、二線路增層結構 8 a、8 b

核心基板 8 0

芯層 8 0 1

線路層 8 0 2

電鍍導通孔 8 0 3

第一、二介電層 8 1、8 8

第一、二開口 8 2、8 5

晶種層 8 3

圖案化阻層 8 4

第一、二圖案化線路層 8 6、8 9

導電盲孔 8 7

第一、二線路增層結構 9 a、9 b

核心基板 9 0

樹脂塞孔 9 0 1

電鍍通孔 9 0 2

第一、二介電層 9 1、9 3

第一、二圖案化線路層 9 2、9 4

五、中文發明摘要：

一種增層線路板之製作方法，係先以光學微影及蝕刻之方式製作單層線路，藉此以做為增層結構之電性連接墊，之後再於其接墊面以壓合之方式形成一三層結構之電路板，並且可進一步以該三層結構電路板之上、下層分別做為增層結構之電性連接墊，亦或係作為置晶側與球側之完整線路，而在連接其置晶側、球側及中間各層之方式則係以複數個電鍍盲孔或埋孔所導通。藉此，使用本發明高密度之增層線路板製作方法，係可完成一半導體多層封裝基板結構，可有效改善超薄核層基板板彎翹問題及簡化傳統增層線路板之製作流程，係一個可依實際需求形成單數多層之封裝基板，進而可有效達到降低成品板厚度及減少製作成本之目的。

六、英文發明摘要：

十、申請專利範圍：

1．一種增層線路板之製作方法，係至少包含：

(A) 選擇一包含一第一介電層、一第一金屬層及一第二金屬層之雙面基板；

(B) 分別於該雙面基板之第一、二金屬層上各形成一第一、二阻層；

(C) 在該第一阻層上形成複數個第一開口；

(D) 移除該第一開口下方之第一金屬層；

(E) 移除該第一阻層及該第二阻層，形成一具有單面線路電性連接墊之第一線路層；

(F) 於該第一線路層及該第一介電層上形成一第二介電層及一第三金屬層，形成一電路結構之三層基板；

(G) 分別於該第二金屬層與該第一介電層上形成複數個第二開口，顯露其下之第一線路層之第一面，以及於該第三金屬層與該第二介電層上形成複數個第三開口，顯露該第一線路層之第二面；

(H) 分別於複數個第二、三開口中及該第二、三金屬層上各形成一第四、五金屬層；

(I) 分別於該第四、五金屬層上各形成一第三、四阻層；

(J) 分別在該第三、四阻層上各形成複數個第四、五開口；

(K) 分別移除該第四開口下方之第二金屬層與第四金屬層，以及移除該第五開口下方之第三金屬層與第五金屬層；

(L) 分別移除該第三阻層，使該第二、四金屬層形成一第二線路層，以及移除該第四阻層，使該第三、五金屬層形成一第三線路層，至此完成一三層具圖案化線路及電性連接之三層基板。並選擇直接進行步驟 (M) 或步驟 (N) ；

(M) 選擇進行一置晶側與球側線路層製作；
以及

(N) 選擇進行上、下兩層之線路增層結構製作。

2．依據申請專利範圍第 1 項所述之增層線路板之製作方法，其中，該第一～五金屬層係可為銅。

3．依據申請專利範圍第 1 項所述之增層線路板之製作方法，其中，該第一、二介電層係可為 ABF (Ajinomoto Build-up Film)、苯環丁烯 (Benzocyclo-buthene, BCB)、雙馬來亞醯胺-三氮雜苯樹脂 (Bismaleimide Triazine, BT)、環氧樹脂板 (FR4、FR5)、聚醯亞胺 (Polyimide, PI)、聚

四氟乙烯 (Poly(tetra-floroethylene), PTFE) 或環氧樹脂及玻璃纖維所組成之一者。

4. 依據申請專利範圍第 1 項所述之增層線路板之製作方法，其中，該第一～四阻層係以貼合、印刷或旋轉塗佈所為之乾膜或溼膜之高感光性光阻。
5. 依據申請專利範圍第 1 項所述之增層線路板之製作方法，其中，該複數個第一、四及五開口係以曝光或顯影之方式形成。
6. 依據申請專利範圍第 1 項所述之增層線路板之製作方法，其中，該第一～五金屬層之移除方法係可為蝕刻。
7. 依據申請專利範圍第 1 項所述之增層線路板之製作方法，其中，該第一～四阻層之移除方法係可為剝離。
8. 依據申請專利範圍第 1 項所述之增層線路板之製作方法，其中，該步驟 (F) 係以直接壓合該第二介電層及一第三金屬層於其上或採取貼合該第二介電層後，再形成該第三金屬層。
9. 依據申請專利範圍第 1 項所述之增層線路板之製作方法，其中，該複數個第二、三開口係可先做開銅窗後再經由雷射鑽孔、亦或係直接以雷射鑽孔之方式形成。

1 0 · 依據申請專利範圍第 1 項所述之增層線路板之製作方法，其中，該第四、五金屬層之形成方式係為無電電鍍或電鍍。

1 1 · 依據申請專利範圍第 1 項所述之增層線路板之製作方法，其中，該步驟 (M) 置晶側與球側線路層製作，係至少包含下列步驟：

(m 1) 分別於該第二、三線路層上各塗覆一第一、二防焊層；

(m 2) 分別於該第一、二防焊層上各形成複數個第六、七開口，藉此顯露線路增層結構作為電性連接墊；以及

(m 3) 分別於複數個第六、七開口上各形成一第一、二阻障層。

1 2 · 依據申請專利範圍第 1 1 項所述之增層線路板之製作方法，其中，該複數個第六、七開口係以曝光或顯影之方式形成。

1 3 · 依據申請專利範圍第 1 項所述之增層線路板之製作方法，其中，該步驟 (L) 完成後係可直接進行步驟 (N) 上、下兩層之線路增層結構製作，其至少包含下列步驟：

(n 1) 分別於該第二、三線路層與顯露之第一、二介電層上各形成一第三、四介電層；

(n 2) 分別於該第三介電層上形成複數個第八開口，顯露其下之第二線路層，以及於該第四介電層上形成複數個第九開口，顯露其下之第三線路層；

(n 3) 分別於該第三、四介電層與複數個第八、九開口表面各形成一第一、二晶種層；

(n 4) 分別於該第一、二晶種層上各形成一第五、六阻層；

(n 5) 分別於該第五、六阻層上各形成複數個第十、十一開口，並分別顯露該第一、二晶種層；

(n 6) 分別於複數個第十、十一開口中各形成一第六、七金屬層；

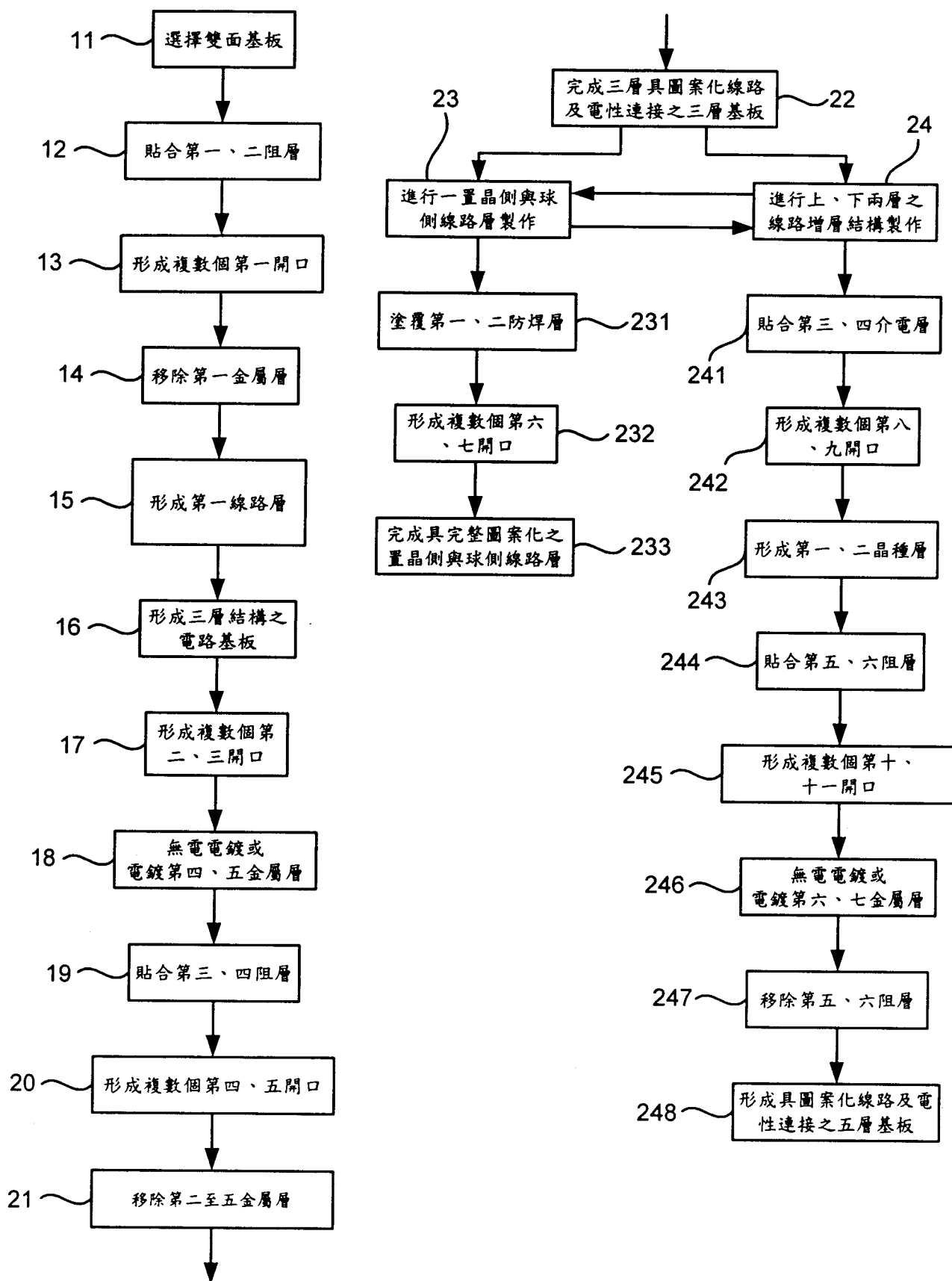
(n 7) 移除該第五阻層及該第六阻層，並分別顯露其下之第一、二晶種層；以及

(n 8) 分別移除該顯露之第一晶種層，並使該第三介電層上之第一晶種層及第六金屬層形成一第四線路層，以及移除該顯露之第二晶種層，並使該第四介電層上之第二晶種層及第七金屬層形成一第五線路層。

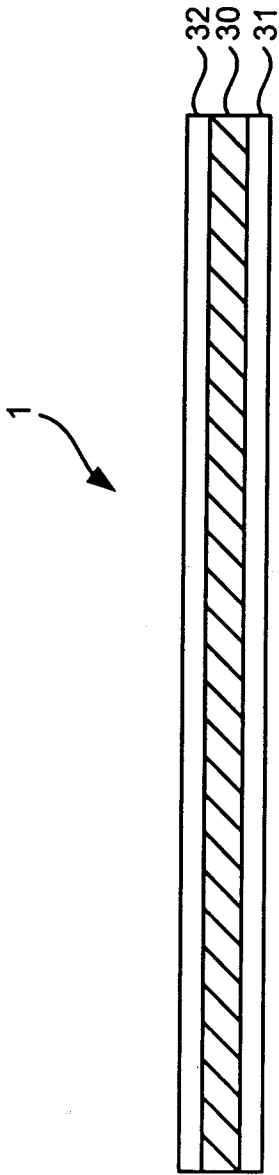
- 1 4．依據申請專利範圍第 1 3 項所述之增層線路板之製作方法，其中，該步驟（N）完成後係為一五層基板，並可在此五層基板上繼續增加線路增層結構之製作，亦或重覆進行置晶側與球側線路層之製作。
- 1 5．依據申請專利範圍第 1 3 項所述之增層線路板之製作方法，其中，該第六、七金屬層係可為銅，且其與該第一、二晶種層形成之方式皆為無電電鍍或電鍍。
- 1 6．依據申請專利範圍第 1 3 項所述之增層線路板之製作方法，其中，該第五、六阻層係以貼合、印刷或旋轉塗佈所為之乾膜或溼膜之高感光性光阻。
- 1 7．依據申請專利範圍第 1 3 項所述之增層線路板之製作方法，其中，該三、四介電層係可為 ABF、苯環丁烯、雙馬來亞醯胺-三氮雜苯樹脂、環氧樹脂板、聚醯亞胺、聚四氟乙烯、或環氧樹脂及玻璃纖維所組成之一者，且其係以直接壓合或貼合之方式形成。
- 1 8．依據申請專利範圍第 1 3 項所述之增層線路板之製作方法，其中，該複數個第八、九開口係先做開銅窗後再經由雷射鑽孔、亦或係直接以雷射鑽孔之方式形成，而該複數個第十、十一開口則係以曝光或顯影之方式形成。

19．依據申請專利範圍第13項所述之增層線路板之製作方法，其中，該第五、六阻層之移除方法係可為剝離。

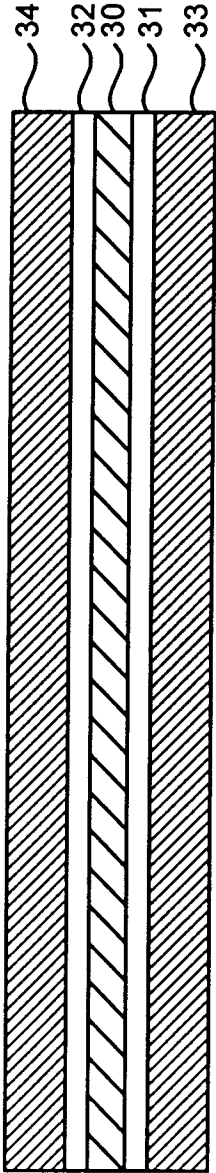
20．依據申請專利範圍第13項所述之增層線路板之製作方法，其中，該第一、二晶種層之移除方法係可為蝕刻。



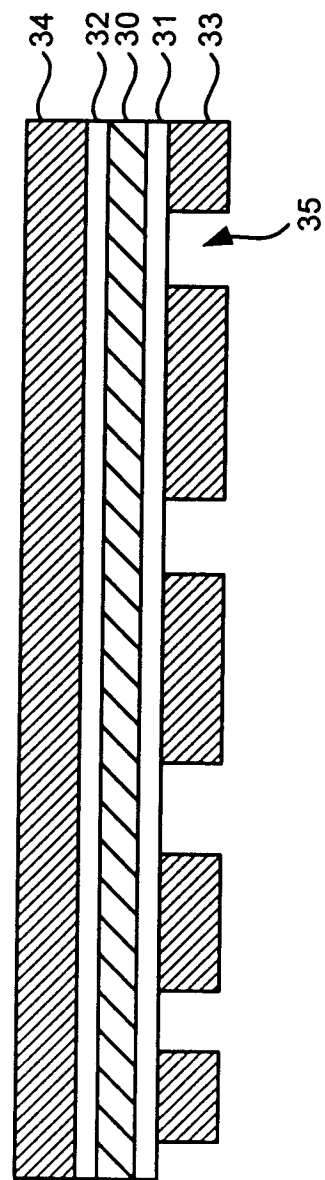
第 1 圖



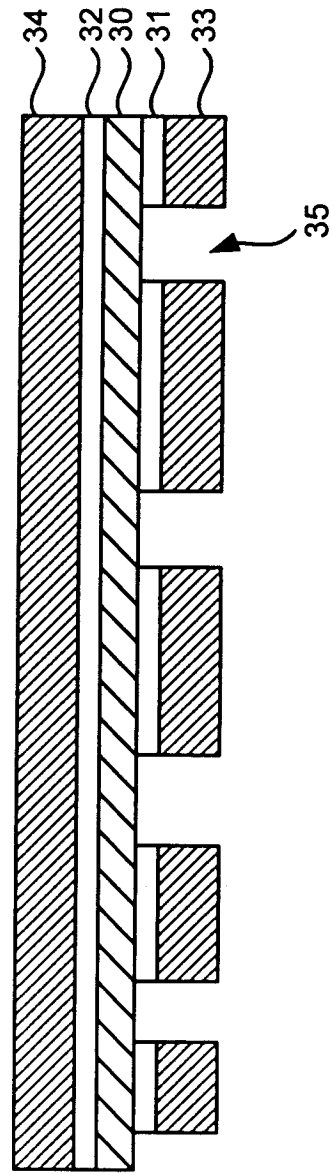
第 2 圖



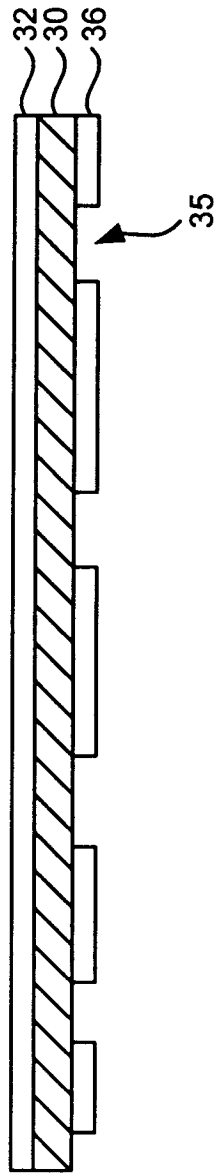
第 3 圖



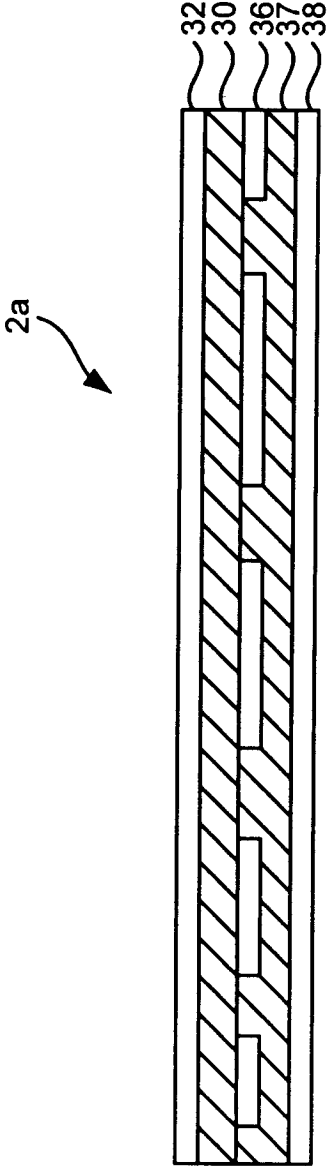
第 4 圖



第 5 圖



第 6 圖



第7圖

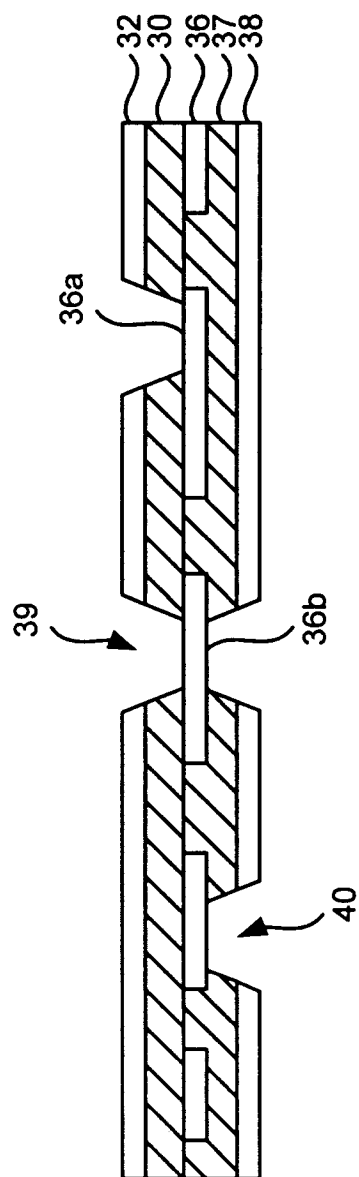
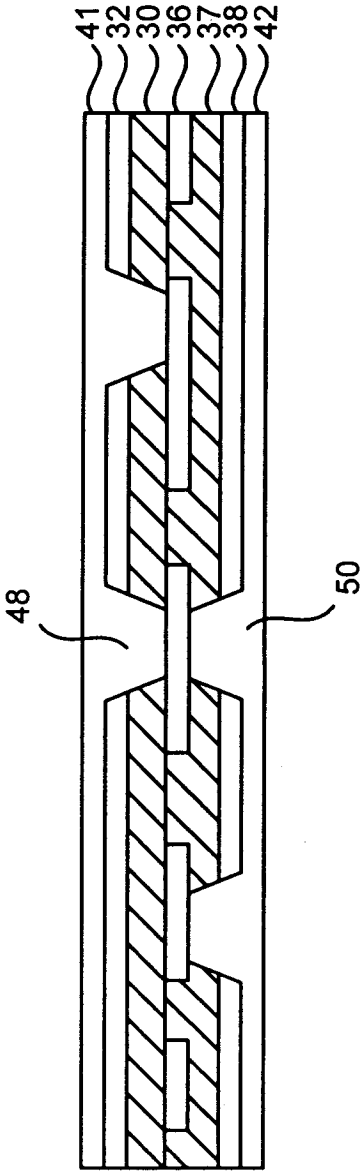
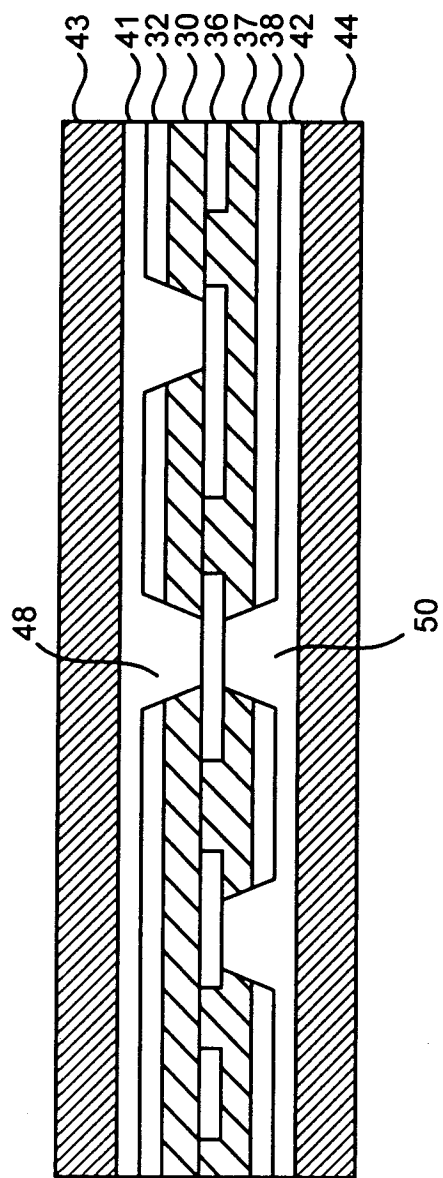


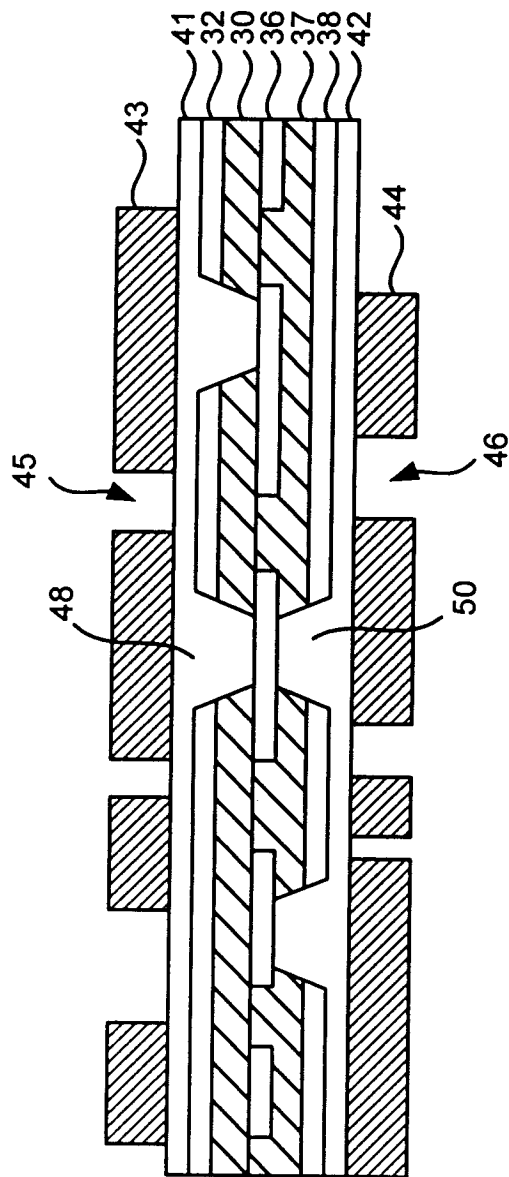
圖
8
第



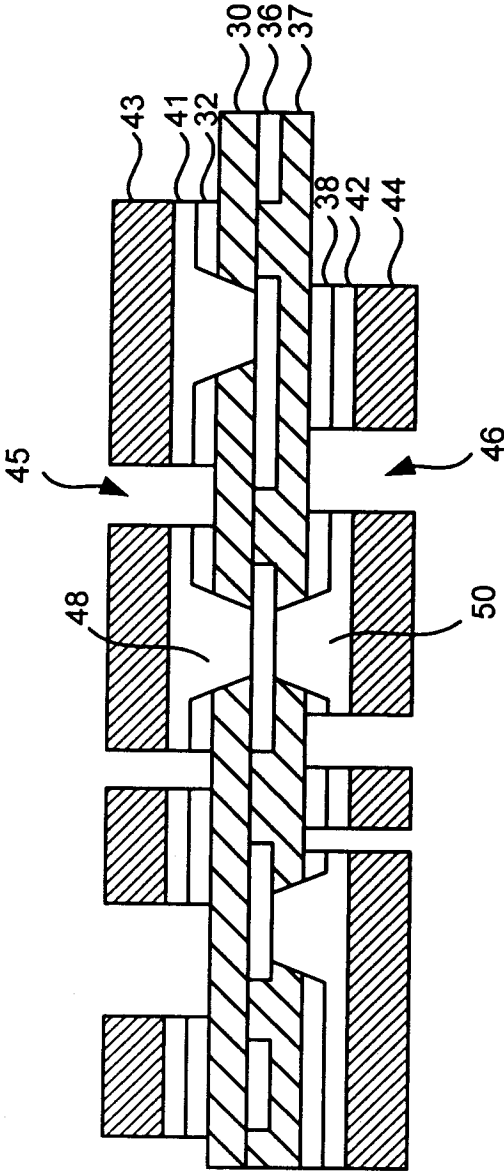
第 9 圖



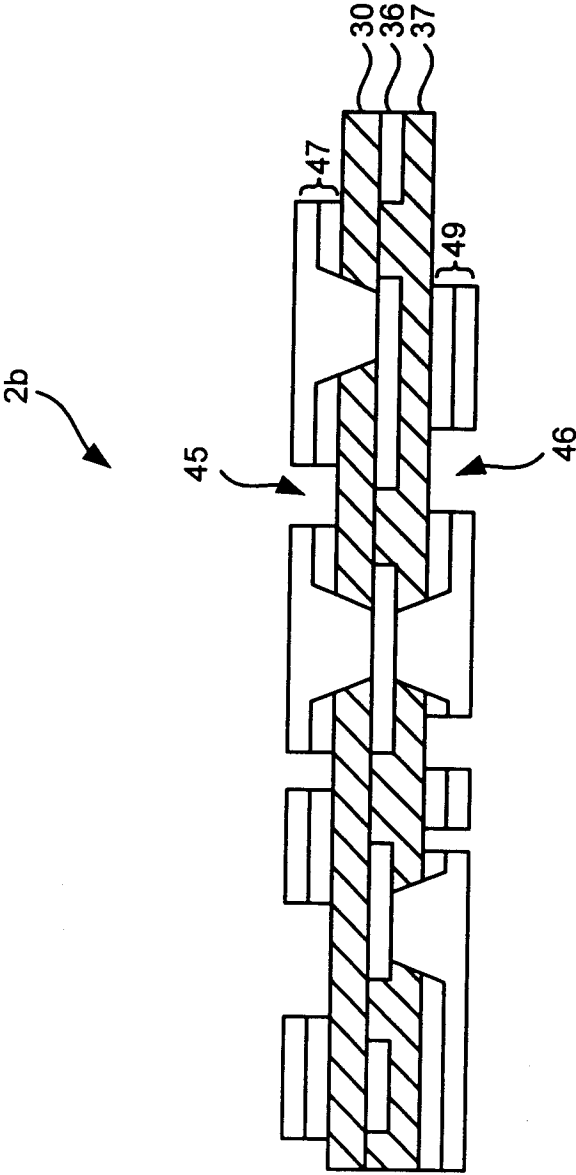
第 10 圖



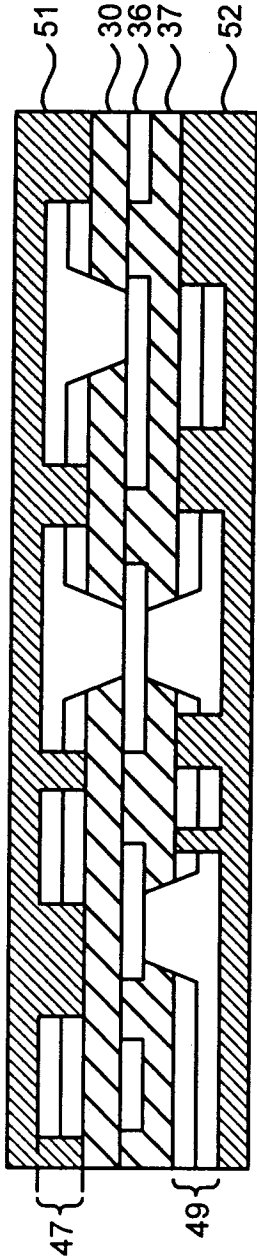
第 1 1 圖



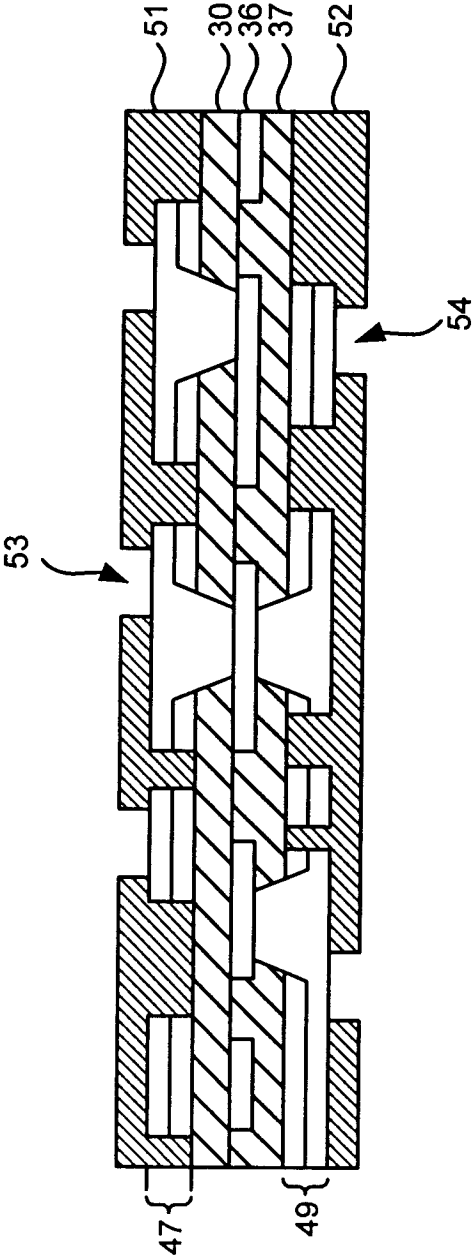
第 1 2 圖



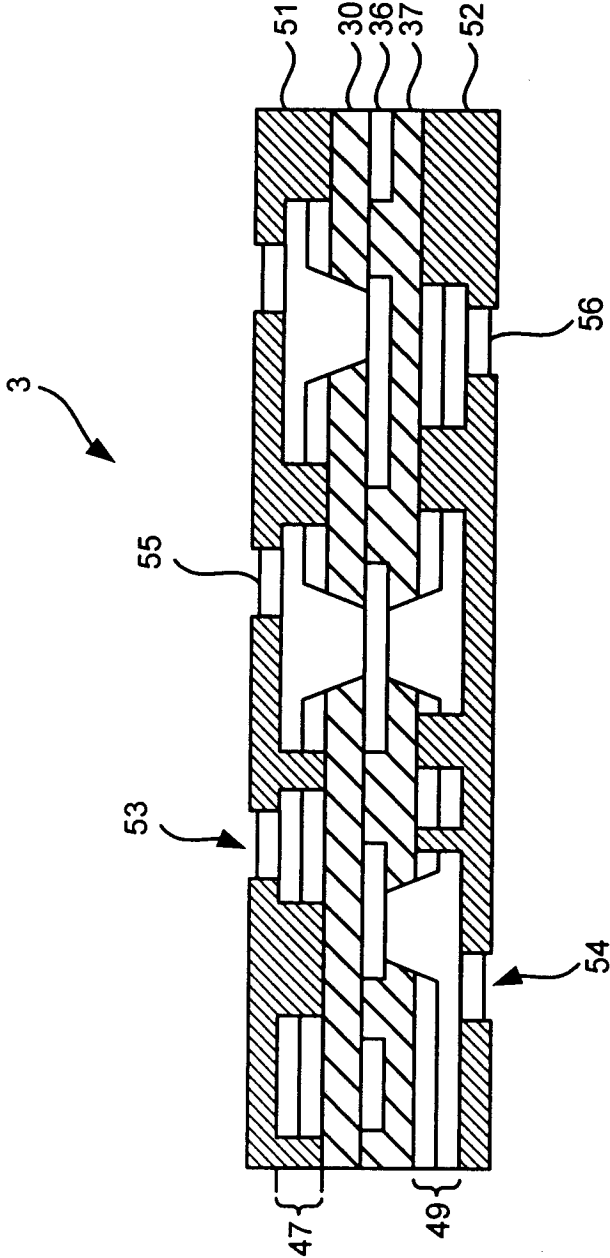
第 1 3 圖



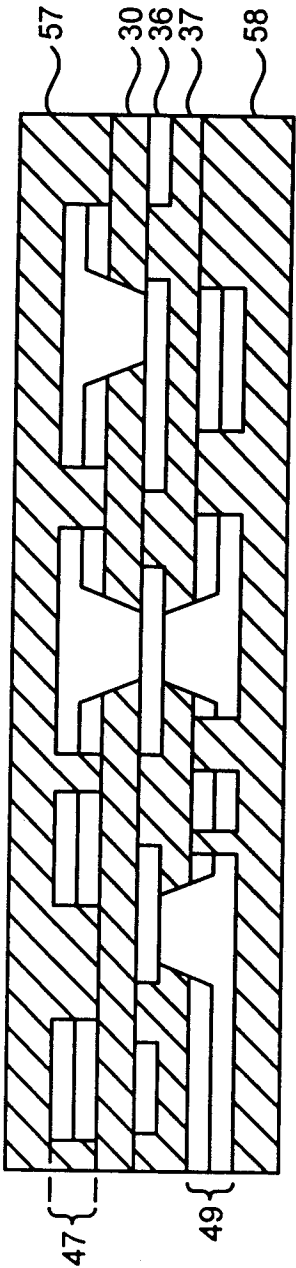
第 1 4 圖



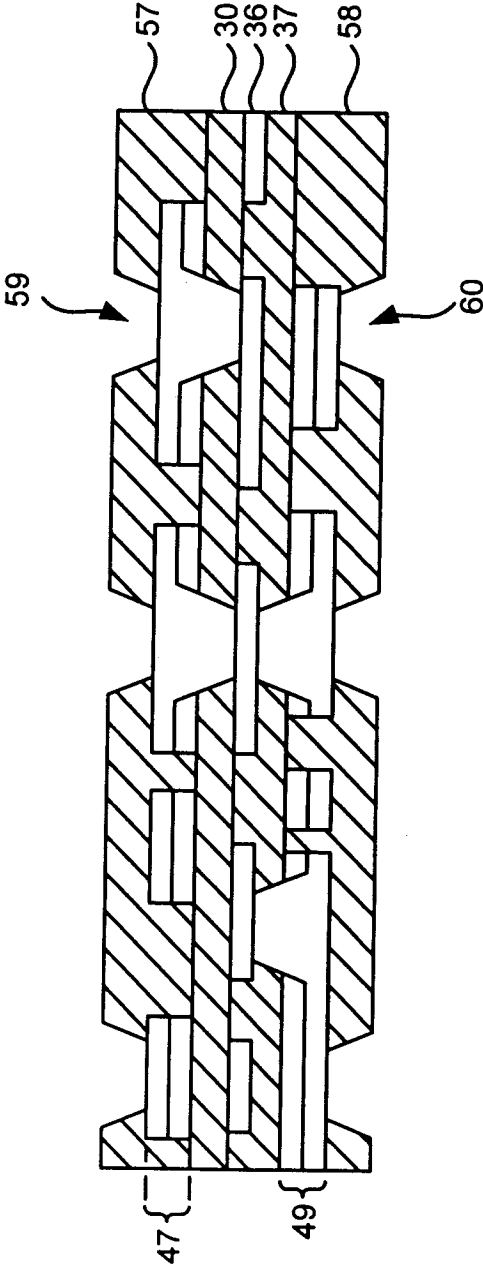
第 1 5 圖



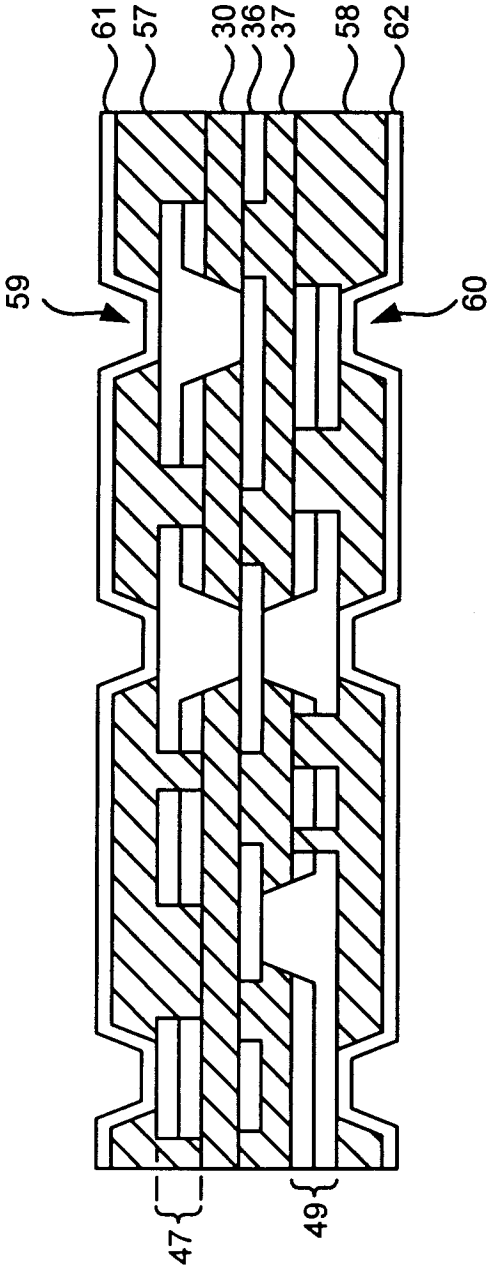
第 16 圖



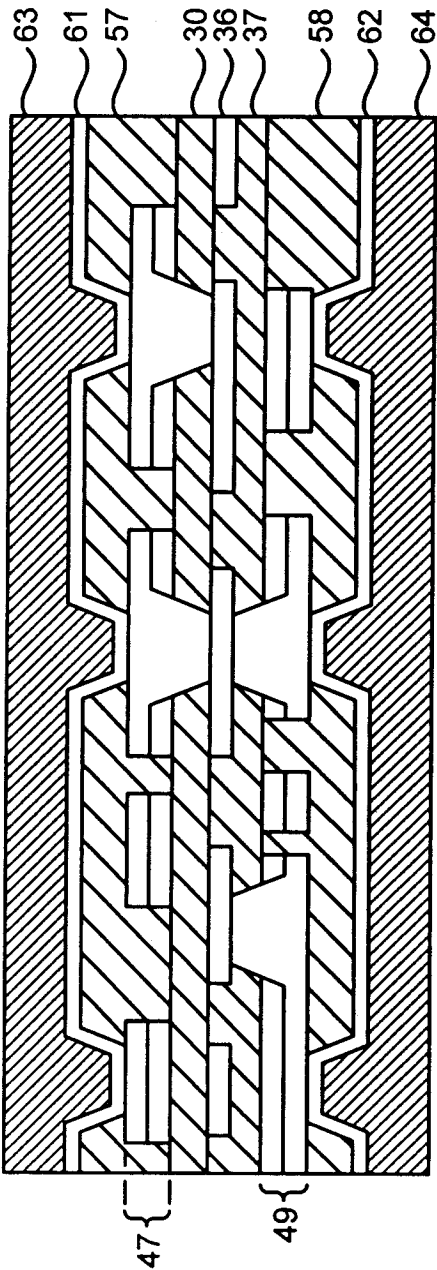
第 1 7 圖



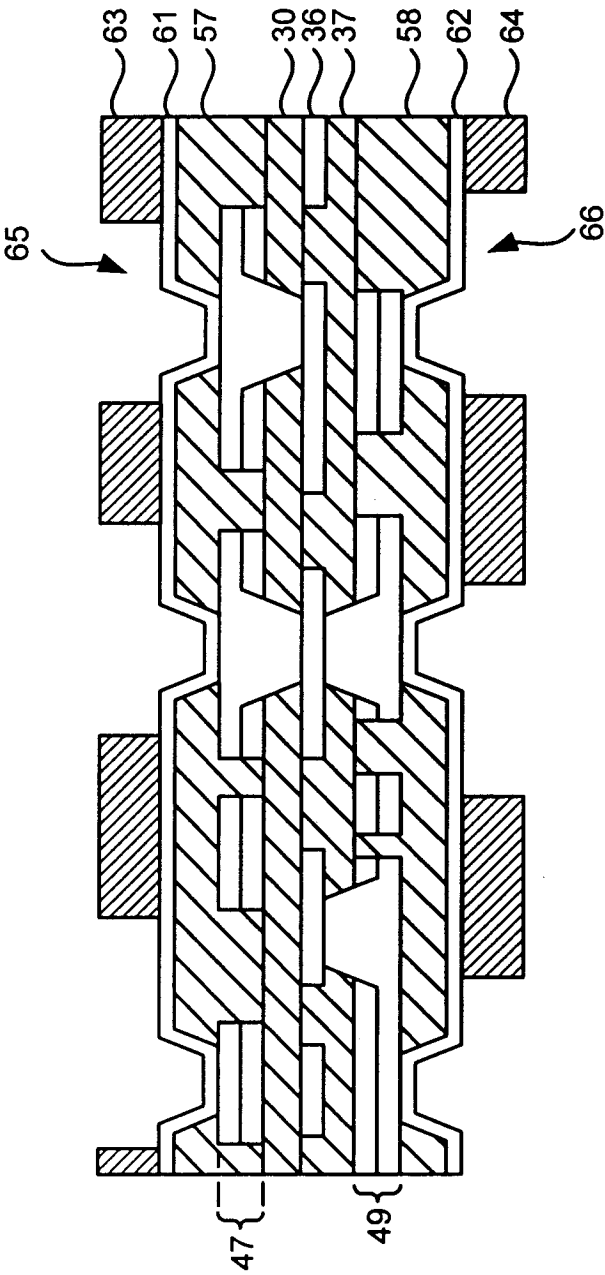
第 18 圖



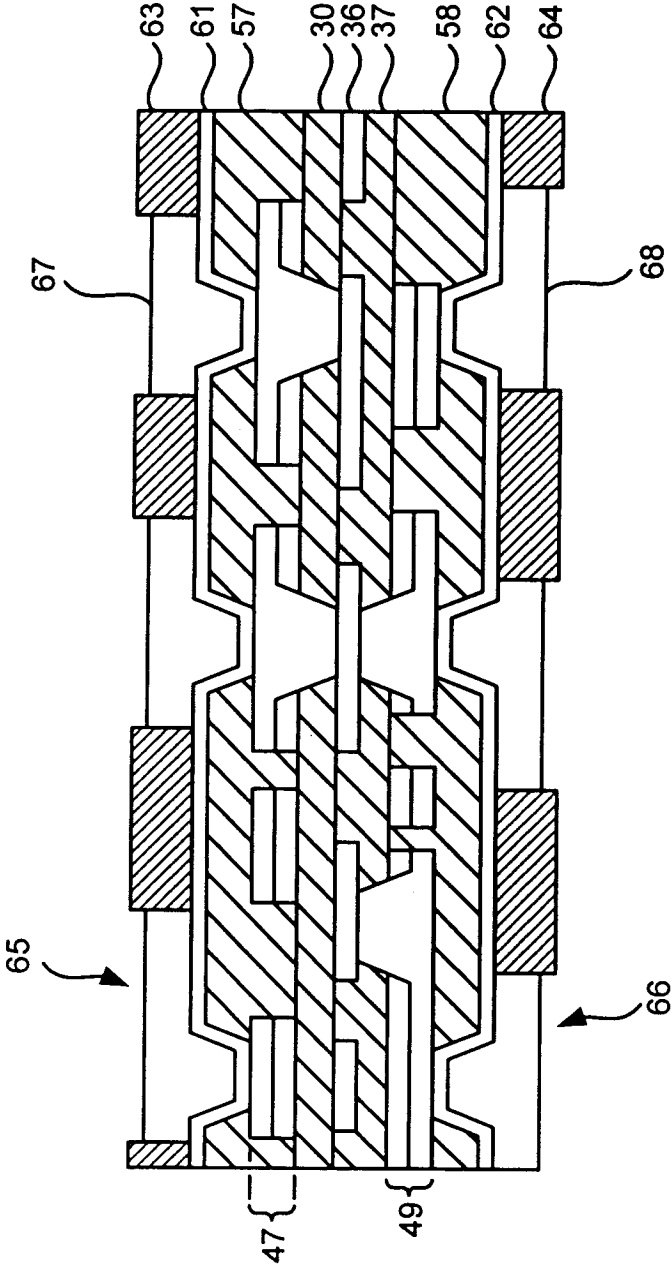
第 19 圖



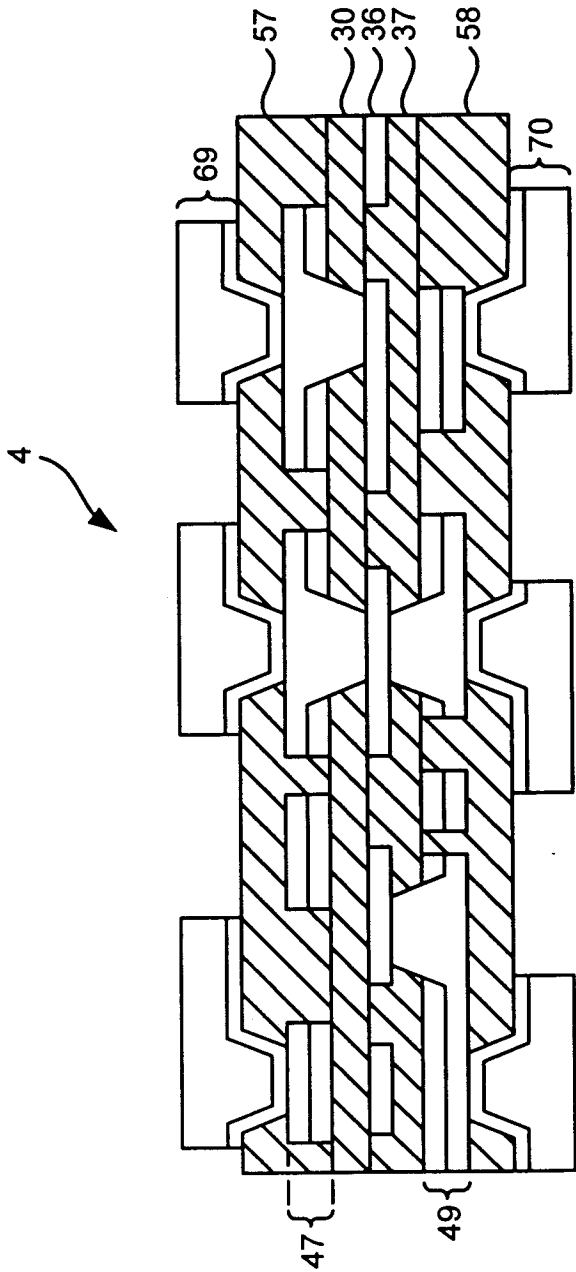
第 20 圖



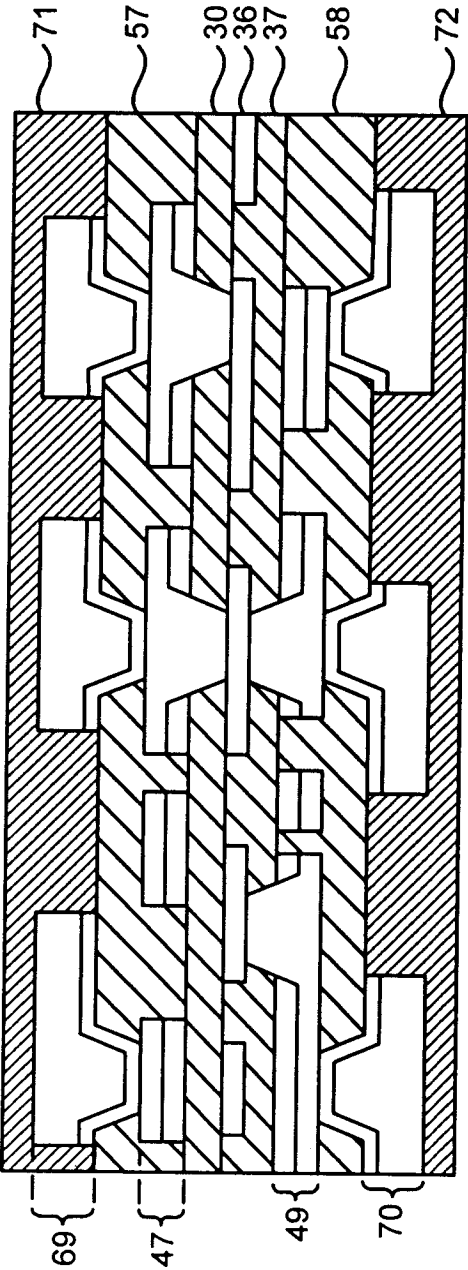
第21圖



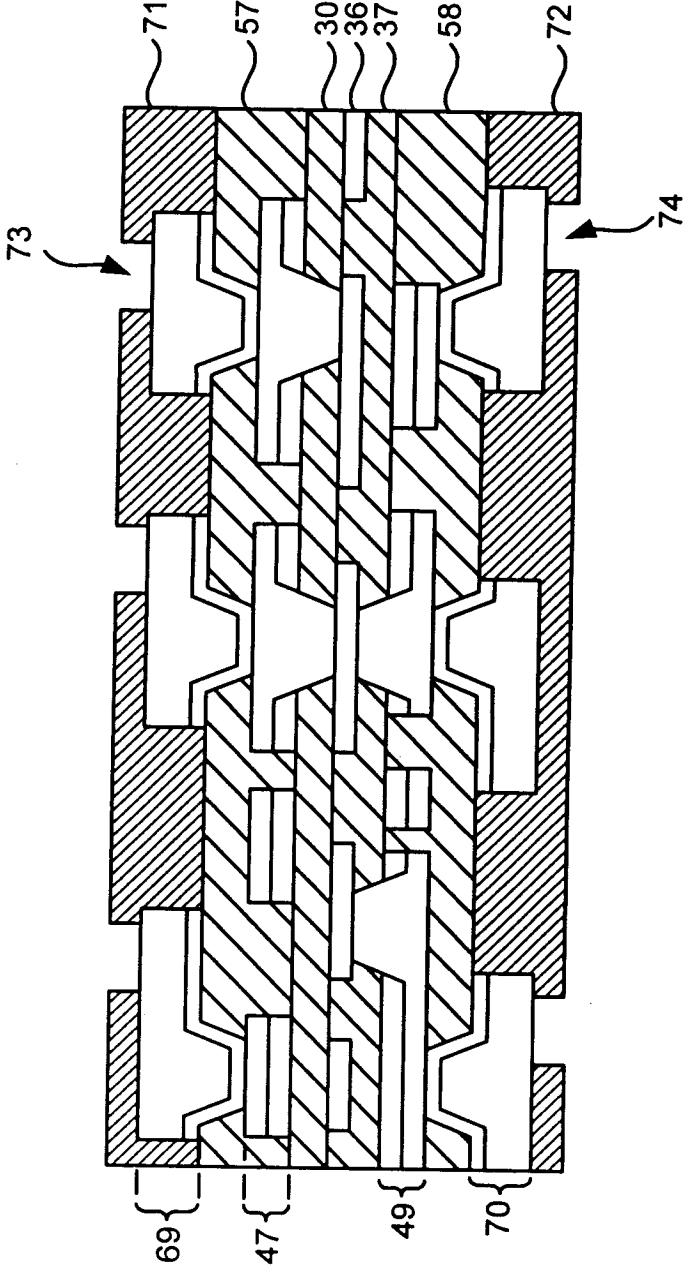
第 2 2 圖



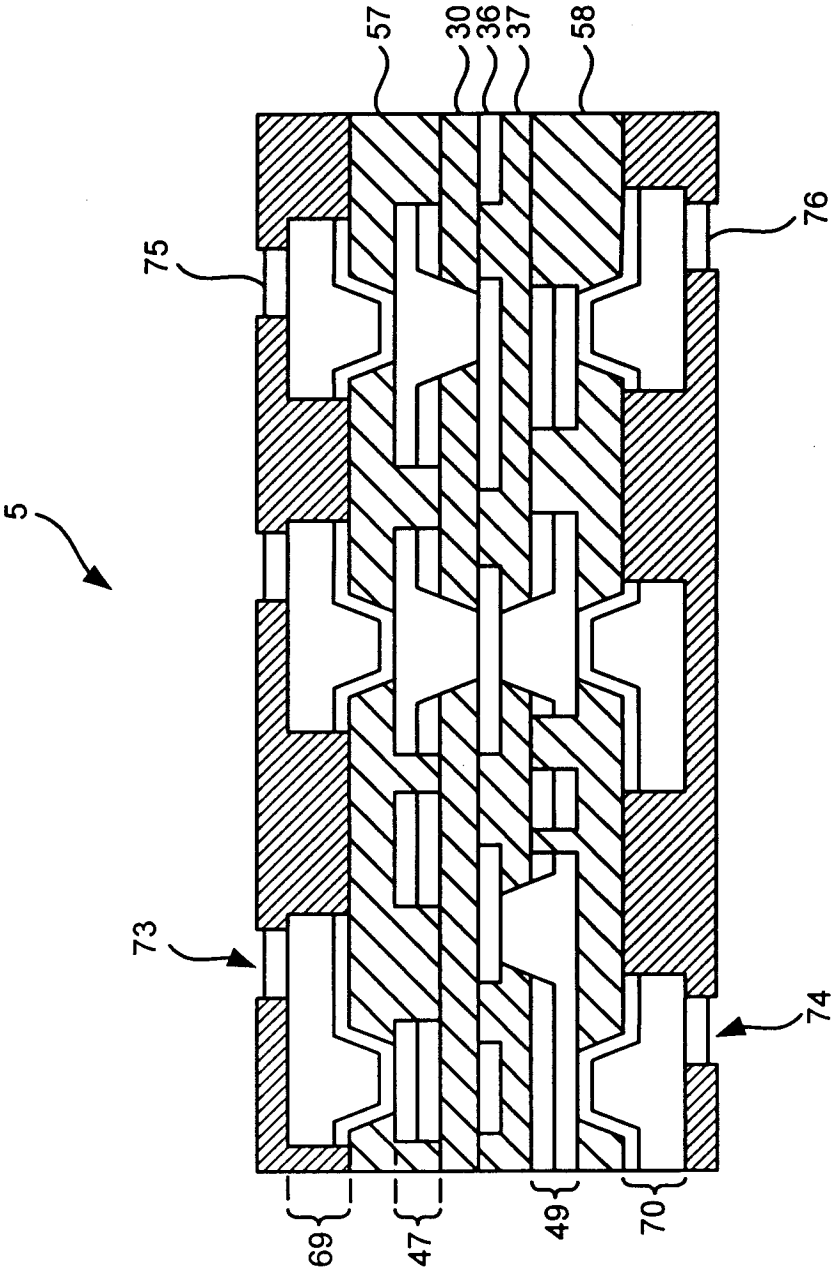
第 2 4 圖



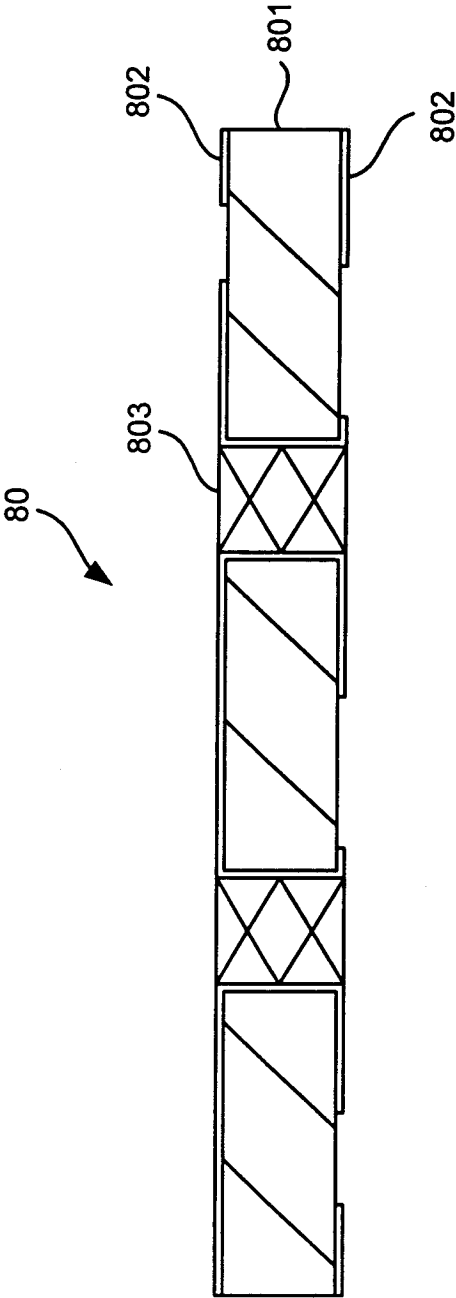
第 2 5 圖



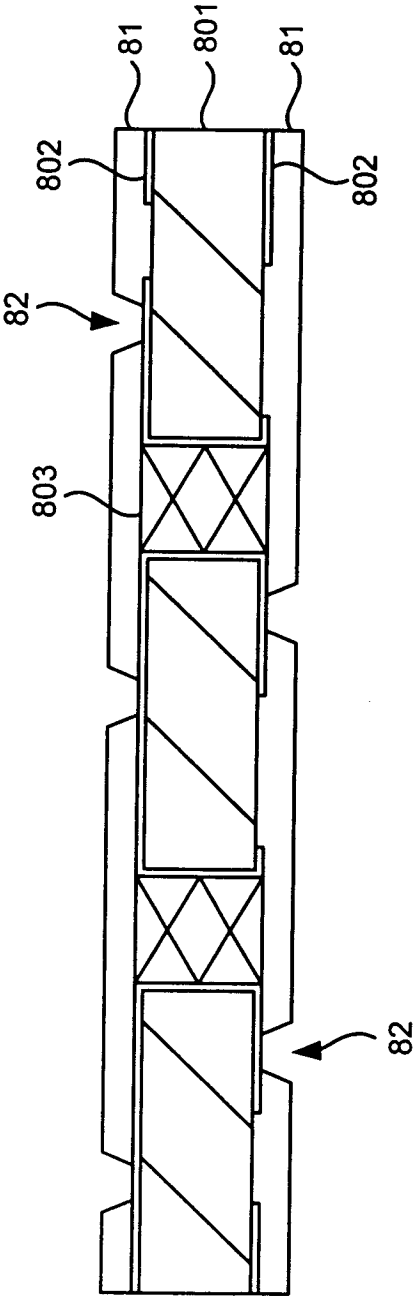
第 2 6 圖



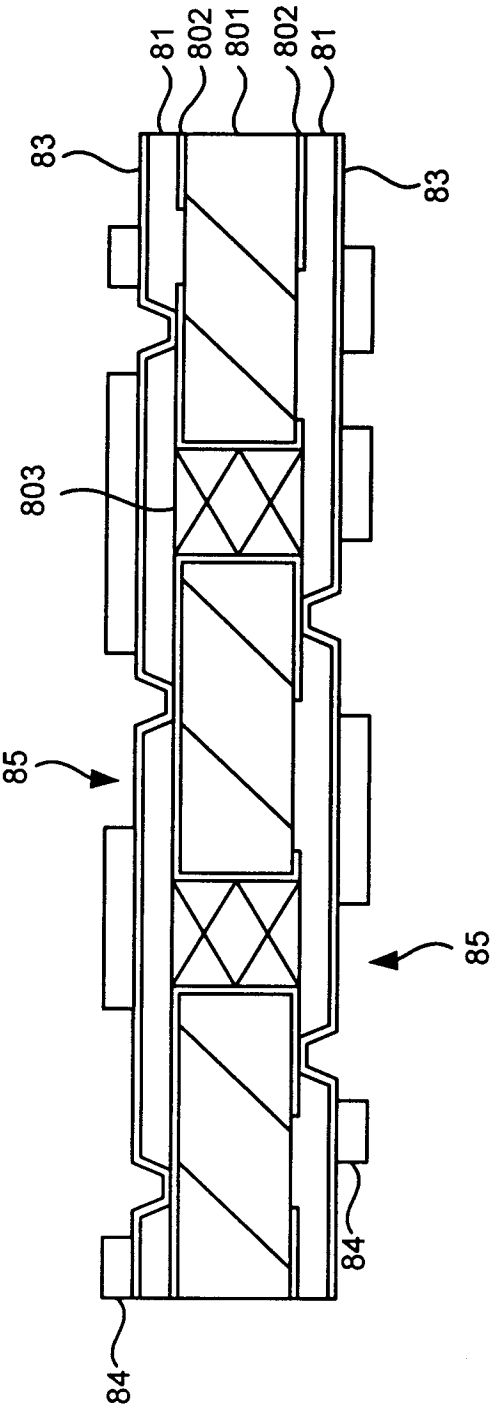
第 27 圖



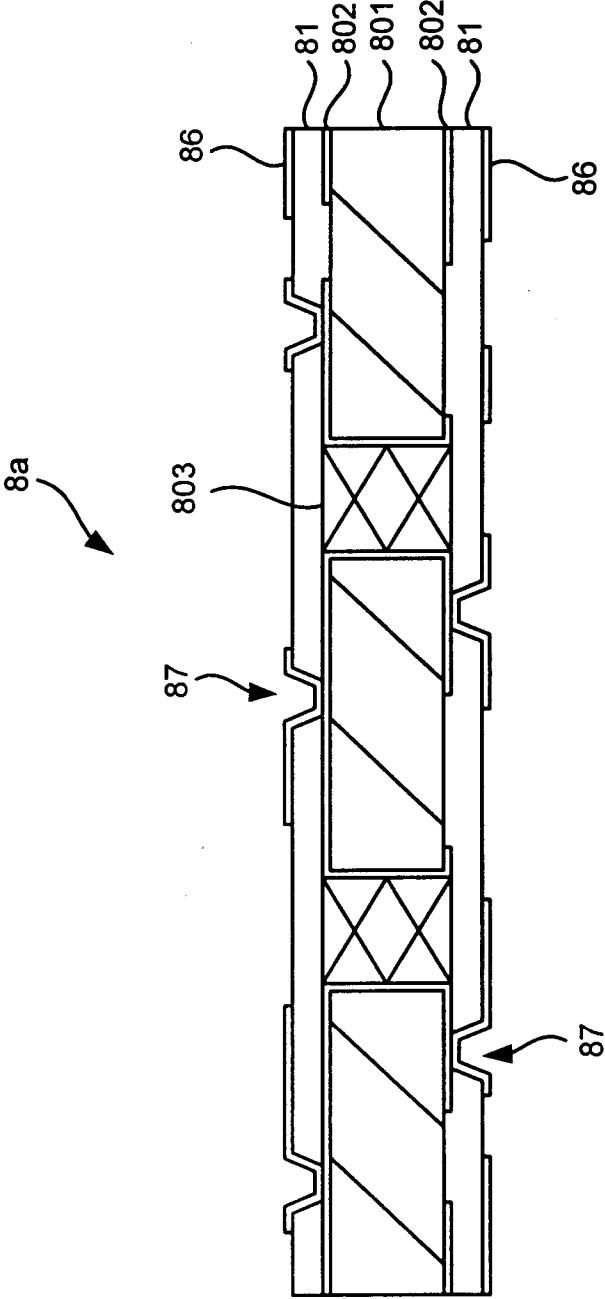
第 28 圖
(習用)



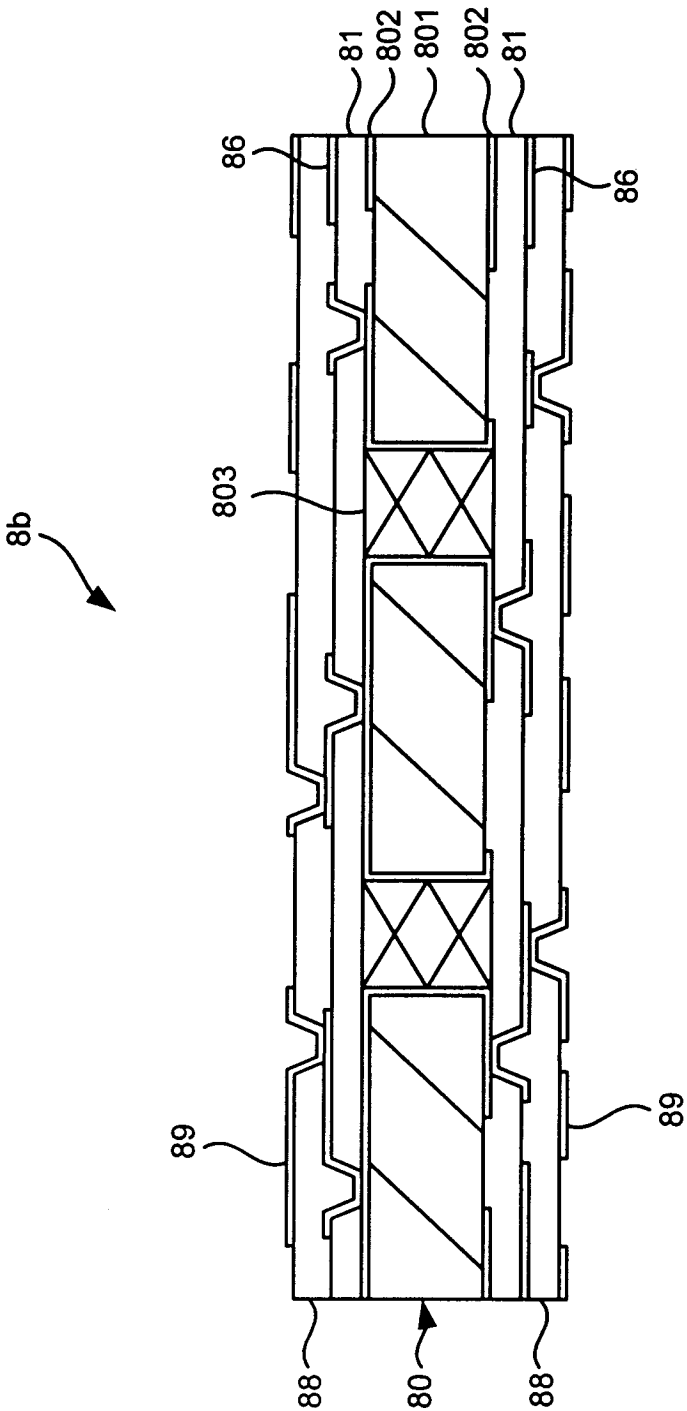
第 2 9 圖
(習 用)



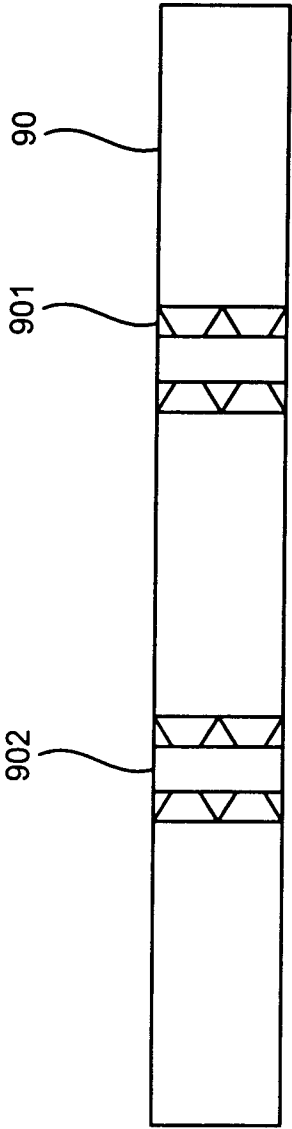
第30圖
(習用)



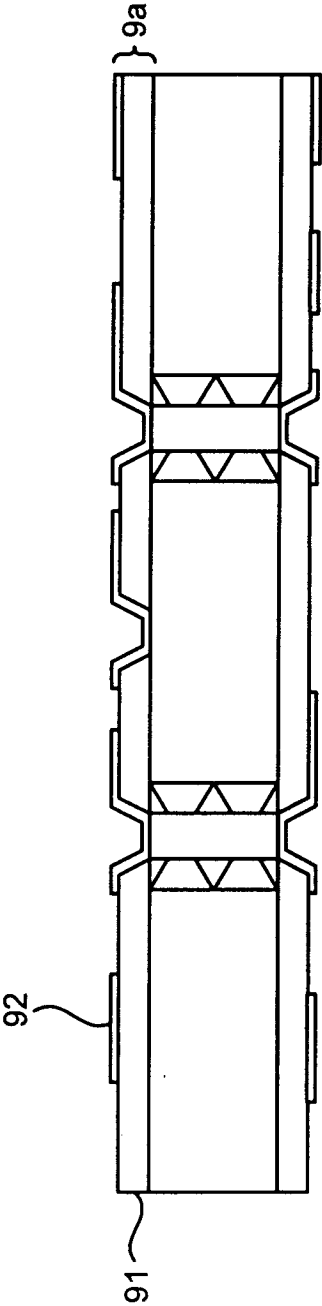
第 3 1 圖
(習用)



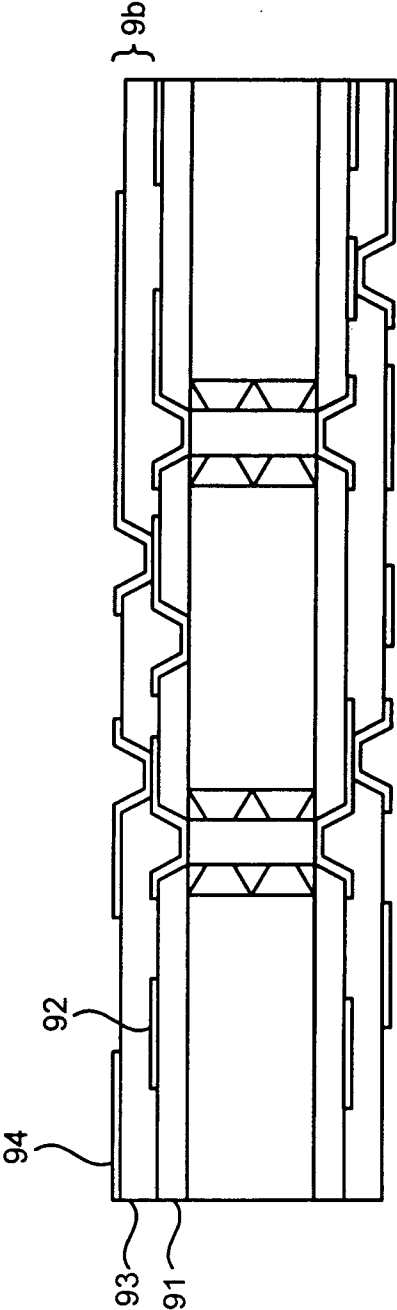
第 3 2 圖
(習 用)



第 3 3 圖
(習用)



第 3 4 圖
(習 用)



第35圖
(習用)

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

步驟 (A) ~ (N) 1 1 ~ 2 4

步驟 (m 1) ~ (m 3) 2 3 1 ~ 2 3 3

步驟 (n 1) ~ (n 8) 2 4 1 ~ 2 4 8

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：