公告本

案號：96128255
101 年 9 月 18 日修正-替換頁

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號：96128255

※ 申請日期：96年8月1日　　※IPC 分類：~~G06F~~ H04N 7/30 (2006.01)

一、發明名稱：（中文/英文）

對序列輸入資料區塊執行2D轉換之系統及方法

SYSTEM AND METHOD FOR PERFORMING TWO-DIMENSIONAL TRANSFORM ON A SEQUENCE OF INPUT DATA BLOCKS

二、申 請 人：（共 1 人）

姓名或名稱：（中文/英文）

輝達公司

NVIDIA CORPORATION

代表人：（中文/英文）

理查 B 多明尼哥

DOMINGO, RICHARD B.

住居所或營業所地址：（中文/英文）

美國加州聖塔克拉市聖湯瑪斯大道2701號

2701 SAN TOMAS EXPRESSWAY, SANTA CLARA, CALIFORNIA 95050, U.S.A.

國　籍：（中文/英文）

美國　U.S.A.

三、發明人：(共 2 人)

姓　名：(中文/英文)

1. 拉威　布魯蘇
   BULUSU, RAVI
2. 帕薩　司瑞蘭
   SRIRAM, PARTHA

國　籍：(中文/英文)

1. 印度　INDIA
2. 美國　U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為：　年　月　日。

☑ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☑ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2006年08月25日；11/510,218

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料　【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料　【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明揭示一種在某些具體實施例中的執行方法以及一種系統，該系統經組態用以對一序列資料區塊之每一個區塊執行一2D轉換(例如，反離散餘弦轉換)，其中該2D轉換包含一列轉換及一行轉換。為對一資料列或行執行該列或行轉換，此等具體實施例決定包括該列(行)之一分區的資料值之不同子集的每一個是否包括至少一個零值，該分區之一第一子集之不同子集的每一個是否包含至少一個零值，以及該分區之至少另一個子集之不同子集的每一個是否包含至少一個零值。當對包含至少一個零值及至少一個非零值的每一列或行執行該列(行)轉換時，旁通或採用減低電力方式執行對至少一個零值的至少一項轉換運算，其中在該零值係一非零值的情況下，另外採用消耗最大電力的方式執行此類轉換運算。在某些具體實施例中，該系統係一管線視訊解碼系統或另一視訊處理系統(或一可攜式媒體播放機或另一系統之視訊處理子系統)，其包含依據本發明加以實施的一轉換引擎。其他態樣係用於該系統之任何具體實施例的轉換引擎及轉換引擎電路。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第（ 6 ）圖。

(二)本代表圖之元件符號簡單說明：

120　預處理單元

124　後處理單元

129　多工器

130　零偵測電路/零偵測邏輯/邏輯電路

132　零偵測電路/零偵測邏輯/邏輯電路

134　零偵測電路/零偵測邏輯/邏輯電路

135　零偵測電路/零偵測邏輯單元/邏輯電路

136　零偵測電路/零偵測邏輯單元/邏輯電路

137　零偵測電路/零偵測邏輯單元/邏輯電路

138　零偵測電路/零偵測邏輯單元/邏輯電路

139　多工器

140　多工器

141　乘法電路/多工器

142　乘法電路

143　乘法電路

144　乘法電路

150　多工器

151　多工器

152　多工器

153　多工器

154　電路

155　電路

156　電路

157　電路

A　延遲電路

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

九、發明說明：

【發明所屬之技術領域】

本發明係關於用於對資料值的2D陣列執行二維(2D)轉換(例如反離散餘弦轉換或反哈達馬(Hadamard)轉換)的方法及系統。在典型具體實施例中，本發明係關於用於採用減低用電的方式且藉由避免轉換零值所不需要的用電運算，對影像資料值的2D陣列執行2D正交轉換之反轉的方法及電路，每一個影像資料值均具有係零值的重要或然率。

【先前技術】

在整個該揭示內容中，術語視訊資料之"區塊"係用於表示包括視訊資料之一圖框的資料之一子集，其具有該圖框之矩形區域內的空間位置。一視訊資料區塊可以但不必由壓縮(或另外編碼)的視訊資料組成。視訊資料區塊之範例係傳統定義的MPEG編碼視訊圖框之巨集區塊。

在許多傳統應用中，影像資料(例如視訊資料)或其他資料經歷二維("2D")轉換而且轉換的資料後來得以反轉換以恢復原始資料。此類轉換的範例包含2D離散餘弦轉換(二維"DCT")、2D哈達馬轉換以及2D傅立葉轉換。

在整個該揭示內容中，表達詞"旁通"一運算(其另外產生一運算輸出值)表示產生或判定一替代輸出值(代替該運算輸出值)而不實際上執行運算。"旁通"判定零值"z1"及非零常數"c"給一乘法電路之輸入以使該電路判定其輸出中的電流"cz1"，判定另一零值"z2"及不同非零常數"d"給一第二乘法電路之輸入以使該電路判定其輸出中的電流

"dz2"，以及操作一加法電路以回應電流"cz1"及"dz2"來判定一節點處的輸出電壓"cz1+dz2"(等於接地電位以上的零伏特)之運算的範例係，使該節點接地(因此促使其具有接地電位)而不實際上在該乘法電路及該加法電路中執行乘法及加法步驟。

本發明係關於用於對資料值之2D陣列(即，由資料值之列及行組成的陣列)執行2D轉換之改良式方法及系統，其中該等數值之每一個具有係零值的重要或然率。在典型具體實施例中，本發明係關於用於對資料值之2D陣列執行2D正交轉換之反轉換(例如2D反離散餘弦轉換或反哈達馬轉換)之改良式方法及系統，其中該等數值之每一個具有係零值的重要或然率。在一類別的較佳具體實施例中，本發明係關於用於對DCT係數執行二維IDCT (2D反離散餘弦轉換)之改良式方法及系統。已藉由對視訊資料(或另一影像資料)之一陣列執行2D離散餘弦轉換而產生DCT係數，且每一個係數有具有數值零的重要或然率。

在整個此揭示內容中，表達詞"零值" (或"零資料值")表示指示數值零的資料。同樣地，表達詞"零輸入資料值"表示指示數值零的輸入資料。例如，零輸入值可以係具有數值零的輸入資料(例如DCT係數，或顏色成分或視訊資料之像素)之一字元。

在整個此揭示內容中，表達詞"稀疏"資料(例如欲經歷反轉換的一稀疏資料區塊)表示指示很可能係零值的數值之資料。例如，指示相對較多零值及相對較少非零值的一輸

入資料區塊(例如一DCT係數區塊)係一稀疏資料區塊。

反轉換實施方案通常係符合任何視訊壓縮及解壓縮標準的任何系統之實施方案的主要部分。其係高強度計算程序且在很大程度上貢獻處理週期及用電要求。實施視訊壓縮及解壓縮標準的行動裝置(例如可攜式媒體播放機)具有特別嚴格的處理週期及用電要求：其需要滿足由應用所設定的嚴格性能要求並消耗很低的電力以最大化電池壽命；而且該轉換引擎通常必須能夠支援多個壓縮標準及隨此等標準的變化要求。

對資料區塊的2D轉換(包含2D反轉換)之典型傳統實施方案在不同組合中使用下列技術以改良性能或減低電力：

1.避免轉換由一外部構件識別為未編碼區塊之區塊(其中由該外部構件將提供給該轉換引擎的每一個輸入區塊識別為編碼或未編碼區塊)。然而，此項技術具有缺點，包含因為其可以導致執行不必要的轉換運算(例如轉換識別為編碼區塊但僅由零DC係數組成的區塊)；

2.識別完全由零值組成的每一個輸入資料區塊之整列或行("零列"或"零行")且旁通另外對每一個此類列或行執行的正常轉換運算(例如藉由為每一零列或零行輸出通常為"零"的預定值)。該等零列及零行可由一外部裝置加以指定或由該轉換引擎加以內部識別。然而，此傳統技術在許多共同情形中並不改良性能或減低電力，在該等共同情形中一列(或行)並非一零列(或零行)而係一稀疏佈置列(或行)，其僅包含很小數目的非零值；

3.識別(從輸入資料)條件，其指示相同係數(先前經決定用於乘以一輸入資料列或行中的資料值)應該用於乘以一隨後輸入資料列或行中的資料值，而且避免更新此類係數，其另外將加以執行來決定用於乘以該隨後輸入資料列或行中的資料值之新係數；以及

4.實施分散式算術轉換(2D轉換之以查找表為基礎的實施方案)。一典型以查找表為基礎的實施方案藉由減低必須加以執行以轉換一區塊的乘法運算之數目而減低額外負擔。然而，設計此類實施方案係通常很複雜，因為通常需要很大的ROM台以及多埠式ROM，而且設計約束通常限制可達到的用電方面的改良。

於在美國專利申請公告案第2005/0033788號及相關的美國專利第6,799,192號中說明的另一傳統2D轉換中，決定一資料區塊之每行中的最後非零項目(當執行一IDCT之一行轉換階段時)，而且轉換系統接著分支為八個不同"專用IDCT"程式常式之一適當者，該等常式用於在軟體中實施IDCT運算以反轉換每一行。顯然，較簡單的轉換運算(需要較少的乘法及加法運算)可以用於處理具有相對較多零的一行(如藉由在較高位置處具有最後非零值所指示)，而較複雜的轉換運算(需要較多的乘法及加法運算)可以用於處理具有較少零的一行(如藉由在較低位置處具有最後非零值所指示)。該等參考亦講授，當執行IDCT之一列轉換階段(在行轉換階段後)時，決定一區塊之每一列中的最後非零項目，而且轉換系統接著分支為八個不同"專用IDCT"

程式常式之一適當者，該等常式用於在軟體中實施IDCT運算以反轉換每一列。

美國專利申請公告案第2005/0033788號及美國專利第6,799,192號中說明的技術有若干問題及限制，包含該技術在下列意義上效率低：當處理具有零值及非零值之典型圖案的許多行及列時其並不改良性能或減低用電。例如，當欲加以轉換的一行或列包含零(尤其係許多零)但具有係非零的最後項目時，該技術可將選擇一複雜(例如最複雜)"專用IDCT"常式，其消耗很多電力來轉換該行或列。相反，本發明之較佳具體實施例藉由下列方式改良性能並減低用電：避免對由零值組成的列及行之部分(例如由零值組成的每一半列或半行或每一四分之一列或四分之一行)執行轉換運算或採用減低電力方式執行此類轉換運算。本發明之某些較佳具體實施例藉由下列方式改良性能並減低用電：避免對欲加以轉換的一列或行中的每一個別零值執行轉換運算(或採用減低電力方式對一列或行中的每一個別零值執行轉換運算)。

在美國專利申請公告案第2005/0033788號或美國專利第6,799,192號中未提出可以藉由獨立地處理欲加以轉換的每一列或行的子集而增加藉由本文揭示的技術可達到的性能改良及用電減低利益，且未提出如何達到此目的或是否可以達到此目的。相反，本發明之較佳具體實施例可以按順序對欲加以轉換(例如反轉換)的每一列或行之不同子集執行相同運算，其中每一列或行之該等子集決定該列或行之

一分區，而且可以藉由簡單地減小決定每一個此類分區的該等子集之大小來增加藉由此類具體實施例可達到的性能改良及用電減低利益。例如，本發明之某些具體實施例按順序對欲加以轉換的每一個8N位元列或行之2N位元子集執行運算集(每列或行四個運算集)以達到極佳性能改良及用電減低利益，而且本發明之其他較佳具體實施例按順序對欲加以轉換的每一個8N位元列或行之N位元子集執行運算集(每列或行八個運算集)以達到更佳的性能改良及用電減低利益。

另一傳統2D轉換係在由Rohini Krishnan等人提供的論文中說明，其標題為"支援縮放式及子取樣式區塊的2D DCT/IDCT特定應用VLIW處理器之設計"，第十六屆VLSI設計國際會議，共六頁(2003)。此論文講授判定整個資料區塊之縮小版本(例如已藉由丟棄8×8區塊之偶數列而產生的8×4區塊)給IDCT電路，而且操作IDCT電路以反轉換縮小的區塊，包含藉由旁通另外已用於反轉換整個區塊的IDCT電路之某部分。此方法可以避免計算將最後加以丟棄的輸出值，但並不偵測及跳過將不以任何方式貢獻最終結果的運算。

另一傳統2D轉換係在美國專利第5,883,823號中說明。此轉換識別欲加以轉換的輸入區塊之區域，而且不同地處理每一個區域(例如對某些區域之所有元素執行IDCT而且僅對其他區域之非零元素執行IDCT)。例如，US 5,883,823顯然講授(在第10欄第53行至第11欄第26行中)一

IDCT計算，其中對一8×8區塊之一個象限(即對應於最低頻率範圍的4×4象限)的所有元素(零或非零)執行"區域性"IDCT計算，而且僅對該8×8區塊之其他三個4×4象限之每一個(即對應於較高頻率範圍的三個4×4象限)的非零元素執行另一IDCT計算。然而，US 5,883,823並未講授或提出如何識別欲僅對非零元素執行一IDCT計算所針對的每一個區域之非零元素(或如何有效率地識別此類非零係數)，或如何僅對一區塊之一區域的非零元素執行一IDCT計算，或如何有效地(且採用消耗減低電力的方式)僅對此類非零元素執行此類IDCT計算。

【發明內容】

在一類別的具體實施例中，本發明係一系統，其經組態用以對一序列輸入資料區塊之每一個區塊執行一2D轉換(例如反離散餘弦轉換)，其中每一個區塊包括輸入資料值之列及行，而且該2D轉換包含一列轉換及一行轉換。在此等具體實施例中，該系統經組態用以藉由下列方式執行該2D轉換：對每一個區塊之所有列執行該列轉換以產生一部分轉換資料區塊且接著對該部分轉換資料區塊的每一行執行該行轉換，或對每一個區塊之所有行執行該行轉換以產生一部分轉換資料區塊且接著對該部分轉換資料區塊的每一列執行該列轉換。為簡化說明，將說明該類別中的具體實施例，其經組態用以藉由下列方式執行該2D轉換：對每一個區塊之所有列執行該列轉換以產生一部分轉換資料區塊且接著對該部分轉換資料區塊之每一行執行該行轉換。

應該瞭解，為說明該類別中的其他具體實施例，可分別由參考"行"及"列"取代所有參考"列"及"行"。

在本文中，術語資料值之一集(例如一列或行)的"子集"在廣義上加以使用且可以表示資料值之一列(或行)、資料值之一列(或行)的偶數元素、資料值之一列(或行)的奇數元素、資料值之一列(或行)中的每一第N個資料值、以倒位元次序(適合於FFT蝶形圖)的資料值之一列或行的偶數元素或資料值之另一子集。

為實施列轉換，所述類別中的一系統包含經組態用以對一輸入資料區塊之每一列的輸入資料值執行轉換運算(通常包含乘法及加法)以產生一部分轉換資料區塊的電路。該系統通常包含一緩衝器，其中儲存部分轉換資料。為實施行轉換，該系統包含經組態用以對該部分轉換資料區塊之每一行的資料值執行轉換運算(通常包含乘法及加法)的電路。所述類別中的每一項具體實施例經組態以便當對輸入資料之每一列執行該列轉換時，其決定包括該列之一第一分區的資料值之不同子集的每一個是否包含至少一個零值(例如由零值組成)，決定該列之該第一分區的一第一子集之不同子集的每一個是否包含至少一個零值，並且決定該列之該第一分區的至少另一個子集之不同子集的每一個是否包含至少一個零值，而且當對包含至少一個零輸入資料值及至少一個非零輸入資料值的每一該列執行該列轉換時，旁通或採用減低電力方式執行對至少一個(且較佳對每一個)該零輸入資料值的至少一項轉換運算，其中在該

零值係一非零值的情況下，另外採用消耗最大電力的方式執行此類轉換運算(例如旁通另外使用乘法及加法電路加以執行的至少一項乘法或加法)。當對包含至少一個零輸入資料值及至少一個非零輸入資料值的每一列實施該列轉換時，操作某些此類具體實施例中用於對該零輸入值執行轉換運算的電路，而不更新該電路之輸入的至少一個以避免消耗另外經消耗用於觸發每一個此類輸入的電力。

較佳而言，所述類別中的一具體實施例亦經組態以便當對部分轉換資料之每一行執行該行轉換時，其決定包括該行之一第一分區的資料值之不同子集的每一個是否包含至少一個零值(例如由零值組成)，決定該行之該第一分區的一第一子集之不同子集的每一個是否包含至少一個零值，並且決定該行之該第一分區的至少另一個子集之不同子集的每一個是否包含至少一個零值，而且當對包含部分轉換資料之至少一個零值及部分轉換資料之至少一個非零值的每一該行執行該行轉換時，其旁通(或採用減低電力方式執行)在該零值係一非零值情況下其另外採用消耗最大電力的方式對部分轉換資料之至少一個(且較佳每一個)該零值執行的轉換運算之至少一個(例如另外使用乘法及加法電路加以執行的至少一個乘法或加法)。例如，當實施對包含至少一個零資料值及至少一個非零資料值的每一行之該行轉換時，一項此類具體實施例經組態用以旁通對在該零值係一非零值情況下另外加以執行的該行之一零值的轉換運算(例如該具體實施例旁通用於執行轉換運算的電

路)。

本發明之較佳具體實施例決定欲加以轉換的每個資料區塊是否完全由零值組成。在決定一區塊完全由零值組成之後，旁通或採用減低電力方式執行對該區塊之數值的轉換運算(列與行轉換運算)。此等較佳具體實施例亦按順序(例如迭代地)決定欲加以轉換的一資料區塊之每一列或行之若干不同子集的每一個是否包含至少一個零值。此類具體實施例之一範例將稱為由數值x_i組成的資料之一列(或行)，其中i係範圍$0 \le i \le N-1$內的一整數，而且N係一偶數整數，該列(或行)之一分區包含資料值之一第一子集以及不同於該第一子集的資料值之一第二子集，該第一子集之一分區包含資料值之一第三子集以及不同於該第三子集的一第四子集，而且該第二子集之一分區包含資料值之一第五子集以及不同於該第五子集的一第六子集。該示範性具體實施例決定該第一子集是否完全由零值組成並且該第二子集是否完全由零值組成。一般而言，在該列(或行)由餘弦轉換係數(藉由對視訊資料之圖框執行DCT所產生)組成的情況下，該第一子集由低頻率係數(數值x_i，其中i係範圍$0 \le i \le (N/2)-1$內的一整數)組成，該第二子集由高頻率係數(數值x_i，其中i係範圍$N/2 \le i \le N-1$內的一整數)組成，而且該第二子集具有僅由零值組成的重要或然率(並具有比該第一子集高甚多的僅由零值組成的或然率)。

該示範性具體實施例在決定該第一子集完全由零值組成之後旁通對該第一子集中的數值之轉換運算或採用減低電

力方式執行該等轉換運算(例如旁通用於執行此等運算的電路，或使該電路操作而不更新其輸入的至少一個以避免消耗將另外經消耗用於觸發每一個此類輸入的電力)。在決定該第二子集完全由零值組成之後，旁通或採用減低電力方式執行對該第二子集中的數值之轉換運算。

在決定該第一子集及該第二子集之每一個包含至少一個非零值之後，該示範性具體實施例決定該第三子集、該第四子集、該第五子集以及該第六子集之每一個是否完全由零值組成。在該第一子集由低頻率係數(數值x_i，其中i係範圍$0 \le i \le (N/2)-1$內的一整數)組成的典型實施方案中，該第二子集由高頻率係數(數值x_i，其中i係範圍$N/2 \le i \le N-1$內的一整數)組成，該第三子集由該第一子集之偶數值(數值x_i，其中i係範圍$0 \le i \le (N/2)-1$內的一偶數)組成，該第四子集由該第一子集之奇數值(數值x_i，其中i係範圍$0 \le i \le (N/2)-1$內的一奇數)組成，該第五子集由該第二子集之偶數值組成，以及該第六子集由該第二子集之奇數值組成。對於經決定完全由零值組成的該第三子集、該第四子集、該第五子集以及該第六子集之每一個而言，旁通或採用減低電力方式執行對此類子集之數值的轉換運算(例如旁通用於執行此等運算的電路，或操作該電路而不更新其輸入的至少一個以避免消耗另外經消耗用於觸發每一個此類輸入的電力)。對於經決定包含至少一個非零值的該第三子集、該第四子集、該第五子集以及該第六子集之每一個而言，採用消耗最大電力的方式對此類子集之數值執行轉換運算。

在以上說明的示範性具體實施例之變化中(及本發明之其他具體實施例中)，於決定包括列或行(或其子集)之一分區的每一個不同子集是否完全由零值組成(或係一零值)之前或期間，重新排序包括欲加以轉換的一區塊之每一列或行(或一列或行之一子集)的資料值。例如，若一列由數值x_i組成，其中i係範圍$0 \le i \le N-1$內的一整數，其中N係一偶數，該分區由該列之不同第一及第二子集組成，該第一子集由該列之不同第三及第四子集組成，而且該第二子集由該列之不同第五及第六子集組成，該第一子集由數值x_i組成，其中i係範圍$0 \le i \le (N/2)-1$內的一整數，該第二子集由高頻率係數(數值x_i，其中i係範圍$N/2 \le i \le N-1$內的一整數)組成，

該第三子集可以由數值x_i組成，其中i係在範圍$0 \le i \le (N/4)-1$內，該等數值係該第一子集之一重新排序版本的偶數值，

該第四子集可以由數值x_i組成，其中i係在範圍$N/4 \le i \le (N/2)-1$內，該等數值係該第一子集之該重新排序版本的奇數值，

該第五子集可以由數值x_i組成，其中i係在範圍$N/2 \le i \le (3N/4)-1$內，該等數值係該第二子集之一重新排序版本的偶數值，

該第六子集可以由數值x_i組成，其中i係在範圍$3N/4 \le i \le N-1$內，該等數值係該第二子集之該重新排序版本的奇數值。

在另一類別的具體實施例中，本發明係一種用於對一序列輸入資料區塊執行一2D轉換的方法，該等區塊之每一個包括輸入資料值之列及行，而且該2D轉換包含一列轉換及一行轉換。在該類別中的典型具體實施例中，每一個區塊係已藉由對視訊資料執行DCT所產生的一DCT係數區塊，而且該2D轉換係一反離散餘弦轉換。在此等典型具體實施例及該類別中的其他具體實施例中，該序列中的該等區塊之許多或全部(例如該等區塊之至少實質上全部)係稀疏資料區塊。該2D轉換可以包含對每一個輸入資料區塊之所有列執行該列轉換以產生一部分轉換資料區塊且接著對該部分轉換資料區塊的每一行執行該行轉換之步驟，或對每一個輸入資料區塊之所有行執行該行轉換以產生一部分轉換資料區塊且接著對該部分轉換資料區塊的每一列執行該列轉換之步驟。為簡化說明，將說明該類別中的具體實施例，其中該2D轉換包含對每一個輸入資料區塊之所有列執行該列轉換以產生一部分轉換資料區塊且對該部分轉換資料區塊的每一行執行該行轉換之步驟。應該瞭解，為說明該類別中的其他具體實施例，可分別由參考"行"及"列"取代所有參考"列"及"行"。

在所述類別中的某些具體實施例中，該方法包含下列步驟：

(a)對該等輸入資料區塊之一的每一列執行該列轉換，包含藉由對每一該列之輸入資料值執行轉換運算，以產生一部分轉換資料區塊；以及

(b)對該部分轉換資料區塊之每一行執行該行轉換，包含藉由對每一該行的資料值執行額外轉換運算，其中步驟(a)包含下列步驟：

決定包括每一該列之一第一分區的資料值之不同子集的每一個是否包含至少一個零值(例如由零值組成)，決定該第一分區之一第一子集之不同子集的每一個是否包含至少一個零值，而且決定該第一分區之至少另一個子集之不同子集的每一個是否包含至少一個零值；以及

當對包含至少一個零輸入資料值及至少一個非零輸入資料值的每一該列執行該列轉換時，旁通(或採用減低電力方式執行)在每一個該零輸入值係一非零值情況下另外採用消耗最大電力方式對至少一個(且較佳對每一個)該零輸入資料值執行的轉換運算之至少一個(例如，藉由旁通將另外使用乘法及加法電路對該列之至少一個(且較佳對每一個)該零輸入資料值執行的至少一個乘法或加法)。

例如，當對包含至少一個零輸入資料值及至少一個非零輸入資料值的每一列實施該列轉換時，步驟(a)包含操作具有一第一輸入及一第二輸入的乘法電路以執行一乘法運算(其中將經判定給該第一輸入的零輸入值乘以經判定給該第二輸入的一第二數值)而不更新經判定給該第二輸入的數值，以避免消耗另外經消耗用於觸發該第二輸入的電力。

較佳而言，步驟(b)包括下列步驟：

決定包括每一該行之一分區的資料值之不同子集的每一

個是否包含至少一個零值(例如由零值組成)，決定該分區之一第一子集之不同子集的每一個是否包含至少一個零值，而且決定該分區之至少另一個子集之不同子集的每一個是否包含至少一個零值；以及

當對包含至少一個零輸入資料值及至少一個非零輸入資料值的每一該行執行該行轉換時，旁通(或採用減低電力方式執行)在每一個該零輸入值係一非零值情況下將另外採用消耗最大電力方式對至少一個(且較佳對每一個)該零輸入資料值執行的額外轉換運算之至少一項(例如，藉由旁通另外使用乘法及加法電路對該行之至少一個(且較佳對每一個)該零輸入資料值執行的至少一個乘法或加法)。

依據本發明之典型具體實施例所實施的轉換電路之優點包含：

由於避免冗餘或另外不必要的計算或計算步驟而獲得的改良式(且較佳為最佳化)計算效率(其允許較低頻率的運算)(例如，本發明轉換引擎之典型具體實施例的性能在轉換輸入資料值的區塊中直接與每區塊非零輸入資料值之數目成比例。此係處於比傳統轉換引擎之粒度等級精細的粒度等級，該等轉換引擎之性能在輸入資料值的轉換區塊中與包含每區塊至少一個非零數值的列之數目成比例)；

減低的切換動作會減低用電；

提供智慧中間緩衝記憶體管理(在較佳具體實施例中)；以及

藉由避免冗餘或另外不必要的計算或計算步驟(例如避

免不必要的乘法器輸入觸發)而較快地執行整數轉換。

在某些具體實施例中，本發明系統係一視訊處理系統(例如管線視訊解碼系統)，其包含依據本發明加以實施的一轉換引擎。在某些此類具體實施例中，該視訊處理系統經組態成可操作為一可攜式媒體播放機的視訊處理子系統。在某些具體實施例中，本發明系統係一可攜式媒體播放機，其包含一視訊處理子系統，該子系統包含依據本發明加以實施的一轉換引擎。

本發明之其他態樣係用於本發明系統之任何具體實施例的轉換引擎及轉換引擎路，以及在本發明系統之任何具體實施例的操作期間加以執行的方法。

【實施方式】

將參考圖1、2、3、4、5及6說明本發明系統之具體實施例。

圖1係一管線視訊解碼系統之一系統階層方塊圖，該管線視訊解碼系統包含沿如圖所示之系統匯流排所連接的位元流引擎1、轉換引擎3(其可依據本發明加以實施)以及像素重建引擎5。位元流引擎1接收包括頻域係數之處理區塊的編碼視訊資料，已藉由對視訊像素之區塊執行2D轉換(例如二維DCT)而產生該等頻域係數。位元流引擎1通常藉由對編碼視訊資料執行拆開及反量化來處理編碼視訊資料，而且判定處理頻域係數之獲得的序列區塊給轉換引擎3。轉換引擎3對該序列之每一個區塊執行2D反轉換，以產生部分解碼視訊像素之區塊，而且判定部分解碼視訊像素

給像素重建引擎5，以進一步進行視訊解碼。像素重建引擎5產生完全解碼像素以回應部分解碼視訊像素，而且判定完全解碼像素給該系統匯流排。

圖1之系統可以係具有視訊解碼能力的一可攜式媒體播放機或另一可攜式資料處理系統(或並非旨在為可攜式的資料處理系統)之一子系統，而且此類子系統可依據本發明藉由依據本發明實施轉換引擎3而加以實施。此類處理系統可以且通常包含圖1中未顯示的額外元件。

預期本發明之某些具體實施例由並沒有圖1所示的結構之系統或由並沒有圖2所示的結構之處理系統加以實施。

圖2係圖1之轉換引擎3或用於對資料值區塊執行二維轉換(例如2D反轉換)的另一設備之一典型實施方案的方塊圖。圖2包含如圖所示加以連接的列/行轉換電路7、儲存緩衝器9以及行/列轉換電路11。在某些實施方案中，圖2之電路7經組態用以對因此接收的輸入資料之一序列區塊的每一個區塊之所有列執行一列轉換，且判定獲得的資料給儲存緩衝器9；並且電路11經組態用以從緩衝器9讀取此類資料之行，且對由該列轉換所產生的每一個資料區塊之所有行執行一行轉換。在其他實施方案中，圖2之電路7經組態用以對因此接收的一序列輸入資料區塊之每一個區塊之所有行執行一行轉換，且判定獲得的資料給儲存緩衝器9；並且電路11經組態用以從緩衝器9讀取此類資料之列，且對由該行轉換所產生的每一個資料區塊之所有列執行一列轉換。

圖3係可輸入至圖2之實施方案之電路7的一類型之輸入資料區塊(標識為"I")，已經歷一列轉換(例如在圖2之此類實施方案的電路7中)的區塊I之版本(標識為區塊"II")，以及已經歷一列轉換及一行轉換(例如在圖2之此類實施方案的電路7及電路11中)的區塊I之版本(標識為區塊"III")。圖3之區塊I係一4×4頻域係數區塊，其包括四列及四行係數，每一個係數具有標識為"0"的零值且每一個係數具有標識為"X"的非零值。藉由參考符號"R1"至"R4"識別該等列且藉由參考符號"a"至"d"識別該等行。

一典型傳統轉換引擎經組態用以識別完全由零值組成的(欲加以轉換的每一個區塊之)全部列或行(即"零列"或"零行")且旁通另外對每一個識別之零列或零行執行的轉換運算。此類傳統轉換引擎將區塊I之列R1及R3識別為零列且旁通另外對列R1及R3執行的轉換計算。

相反，本發明轉換引擎之一典型具體實施例(例如具體化本發明的圖2之一實施方案)經組態用以不僅識別欲加以轉換的每一個區塊之零列及零行(例如區塊I之列R1及R3)，以旁通另外對一零列執行的列轉換計算(在其並未將該列識別為零列的情況下)，而且旁通另外對一零行執行的行轉換計算(在其並未將該行識別為零行的情況下)，並且在對非零列及非零行的轉換運算(例如對區塊I之列R2及R4的列轉換計算)期間節省額外電力。藉由下列方式達到額外電力的節省：識別完全由零資料值組成之列的子集(及行的子集)(例如由行c及d中的係數組成的區塊I之列R2

的子集，或由行b及d中的係數組成的區塊I之列R4的子集)，而且避免(或採用減低電力方式執行)在該子集並非完全由零資料值組成的情況下另外對每一個此類子集執行的轉換計算。

考量下列情況：本發明轉換引擎之一具體實施例具有圖2所示的結構且經組態用以對一序列4×4 DCT轉換係數區塊之每一個區塊執行IDCT(反DCT)轉換。每一個此類區塊之每一列由二個低頻率係數(例如圖3中的每一個區塊之行"a"及"b"中的頻率係數)及二個高頻率係數(例如圖3中的每一個區塊之行"c"及"d"中的頻率係數)組成。每一個此類區塊之每一行由二個低頻率係數(例如圖3中的每一個區塊之列"R1"及"R2"中的頻率係數)及二個高頻率係數(例如圖3中的每一個區塊之列"R3"及"R4"中的頻率係數)組成。在此情況下，每一列及每一行之較高頻率係數具有比較低頻率係數高的僅由零值組成之或然率。

本發明轉換引擎之一項此類具體實施例之電路7經組態用以決定每一個DCT轉換係數區塊的每一列之二個最低頻率係數是否完全由零值組成，以決定每一此類列之二個最高頻率係數是否完全由零值組成，以在其完全由零值組成的情況下旁通對每一列之二個最低頻率係數的列轉換計算(其中在此等係數並非完全由零值組成的情況下另外採用消耗最大電力的方式對此等係數執行此類計算)或採用減低電力方式執行此類計算，而且在其完全由零值組成的情況下旁通對每一列之二個最高頻率係數的列轉換計算(其

中在此等係數並非完全由零值組成的情況下另外採用消耗最大電力的方式對此等係數執行此類計算)或採用減低電力方式執行此類計算。例如，此類具體實施例之電路7可經組態用以旁通對區塊I的列R1、R2、R3及R4之每一個的二個最高頻率係數之列轉換計算。

本發明轉換引擎之此類具體實施例之電路7亦經組態用以決定所判定給的每一個DCT轉換係數區塊的每一列之二個最低頻率成分的偶數係數(例如圖3之區塊I之行"b"中的每一個係數)是否係零值，以決定所判定給的每一個DCT轉換係數區塊的每一列之二個最低頻率成分的奇數係數(例如圖3之區塊I之行"a"中的每一個係數)是否係零值，以決定所判定給的每一個DCT轉換係數區塊的每一列之二個最高頻率成分的偶數係數(例如圖3之區塊I之行"d"中的每一個係數)是否係零值，而且以決定所判定給的每一個DCT轉換係數區塊的每一列之二個最高頻率成分的奇數係數(例如圖3之區塊I之行"c"中的每一個係數)是否係零值。此類具體實施例之電路7亦經組態用以採用減低電力方式執行另外對經決定係零值的每一個此類係數所執行(採用消耗較多電力方式)的乘法計算以轉換該列。一般而言，藉由下列方式執行每一個此類減低電力乘法：操作具有一第一輸入及一第二輸入的一乘法電路以將該零值(判定給該第一輸入)乘以一第二數值(判定給該第二輸入)而不更新判定給該第二輸入的數值，從而避免消耗在判定給該第一輸入的數值係非零值情況下另外經消耗用於觸發該第二輸

入的電力(而且該第二輸入中一更新的第二數值需要乘以此類非零值)。

本發明轉換引擎之此類具體實施例之電路11亦較佳經組態用以決定從緩衝器9讀取的每一個4×4部分轉換係數區塊的每一行之前半(即前二個資料值)是否完全由零值組成，以決定每一個此類行之後半(最後二個資料值)是否完全由零值組成，以在其完全由零值組成情況下旁通對每一行之前半的行轉換計算(其中在此等數值並非完全由零值組成情況下另外採用消耗最大電力方式對此等數值執行此類計算)或採用減低電力方式執行此類計算，而且以其完全由零值組成情況下旁通對每一行之後半的行轉換計算(其中在此等數值並非完全由零值組成情況下另外採用最大電力方式對此等數值執行此類計算)或採用減低電力方式執行此類計算。

本發明轉換引擎之此類具體實施例之電路11亦經組態用以決定從緩衝器9讀取的每一個4×4部分轉換係數區塊的每一行之前半中的偶數資料值(例如圖3之區塊II之列R2中的每一個數值)是否係零值，以決定每一個此類行之前半中的奇數資料值(例如圖3之區塊II之列R1中的每一個係數)是否係零值，以決定每一個此類行之後半中的偶數資料值(例如圖3之區塊II之列R4中的每一個係數)是否係零值，而且以決定每一個此類行之後半中的奇數資料值(例如圖3之區塊II之列R3中的每一個係數)是否係零值。此類具體實施例之電路11亦經組態用以採用減低電力方式執行另外對經

決定係零值的每一個此類資料值所執行(採用消耗較多電力方式)的乘法計算以轉換該行。一般而言，藉由下列方式執行每一個此類減低電力乘法：操作具有一第一輸入及一第二輸入的一乘法電路以將該零值(判定給該第一輸入)乘以一第二數值(判定給該第二輸入)而不更新判定給該第二輸入的數值，從而避免消耗在判定給該第一輸入的數值係非零值情況下另外經消耗用於觸發該第二輸入的電力(而且該第二輸入中一更新的第二數值需要乘以此類非零值)。

在每一列及行包括8個資料值的以上範例之變化中，決定一列(或行)之前(或後)半中的偶數(或奇數)資料值是否係零值的每一個步驟係由決定該列(或行)之該一半的前(或後)半中的資料值是否完全由零值組成的步驟所取代，而且該引擎經組態用以旁通對完全由零值組成的每一半列(或半行)之每一半的列(或行)轉換計算(其中在此等數值並非完全由零值組成情況下另外採用最大電力方式對此等數值執行此類計算)或採用減低電力方式執行此類計算。較佳而言，該引擎亦經組態用以決定每一此類半列(或半行)中的奇數資料值是否係零值，以決定每一此類半列(或半行)中的偶數資料值是否係零值，而且採用減低電力方式執行另外對經決定係零值的每一個此類資料值(採用消耗較多電力方式)執行的乘法計算以轉換相關列或行。

在以上說明的範例之變化中，在決定包括列或行(或其子集)之一分區的每一個不同子集是否完全由零值組成(或

係零值)之前或期間，重新排序包括欲由電路7或11加以轉換的一區塊之每一列或行(或一列或行之一子集)的資料值。例如，若一列(或行)由數值x_i組成，其中i係範圍$0 \le i \le N-1$內的一整數，其中N係一偶數，該分區由該列(行)之不同第一及第二子集組成，該第一子集由該列(行)之不同第三及第四子集組成，而且該第二子集由該列(行)之不同第五及第六子集組成，該第一子集由數值x_i組成，其中i係範圍$0 \le i \le (N/2)-1$內的一整數，該第二子集由數值x_i組成，其中i係範圍$N/2 \le i \le N-1$內的一整數，

該第三子集可以由數值x_i組成，其中i係在範圍$0 \le i \le (N/4)-1$內，或其可以由該第一子集之偶數值組成，或其可以由該第一子集之重新排序版本之偶數值組成，

該第四子集可以由數值x_i組成，其中i係在範圍$N/4 \le i \le (N/2)-1$內，或其可以由該第一子集之奇數值組成，或其可以由該第一子集之重新排序版本之奇數值組成，

該第五子集可以由數值x_i組成，其中i係在範圍$N/2 \le i \le (3N/4)-1$內，或其可以由該第二子集之偶數值組成，或其可以由該第二子集之重新排序版本之偶數值組成，以及

該第六子集可以由數值x_i組成，其中i係在範圍$3N/4 \le i \le N-1$內，或其可以由該第二子集之奇數值組成，或其可以由該第二子集之重新排序版本之奇數值組成。

再次參考圖3之區塊I之列R4，此類列R4中的偶數係數係零值而且此類列中的奇數係數並非完全由零值組成。為轉

換此類列R4，本發明轉換引擎之某些具體實施例將藉由下列方式減低用電：防止對該列之偶數係數執行列轉換運算的乘法器之輸入在執行此類列轉換運算時觸發。此舉有助於減低在轉換期間由乘法器所消耗的切換電力(即減低動態用電)。

再次參考圖3，在區塊I之列R4中，整列中僅第一係數係非零(編碼)係數。本發明轉換引擎之較佳具體實施例經組態用以辨認此類型(即僅第一資料值係非零值之類型)的一列或行且採用消耗比轉換完全由非零值組成的一列或行所需要的電力少之電力的方式來轉換此一列或行。例如，電路7之較佳具體實施例(具有圖2所示之結構的本發明轉換引擎之一具體實施例)經組態用以採用減低電力方式對僅第一數值係非零之一輸入資料列執行一列轉換，以僅回應該列之非零係數而不對該列之所有資料值執行正常的列轉換(此將消耗最大電力)，且將獲得的部分轉換資料值儲存在緩衝器9中。

本發明轉換引擎之較佳具體實施例藉由下列方式減低用電：偵測是否轉換一區塊之個別資料值(例如從而以逐個係數為基礎對欲經歷反直接餘弦轉換的一DCT係數區塊之個別係數執行零偵測)，而且對於經決定係零值的所有資料值而言，確保欲用於轉換至少一個該零值的至少一個乘法器之至少一個(且較佳為每一個)輸入並不從其較早數值切換。此舉減低該引擎中的動態用電。

在具有圖2所示之結構的本發明轉換引擎之一具體實施

例的較佳實施方案中，電路7將因此產生的部分轉換資料值儲存在內部緩衝器9中。電路11從緩衝器9讀取此資料且對該資料的每一行(或列)執行一行(或列)轉換。一般而言，一在緩衝器9中存在資料之至少一行(列)且其可用於轉換，電路11就可以執行一行(列)轉換計算。因此，在較佳具體實施例中，電路7經組態用以重新排序其執行的列(行)轉換運算以盡可能迅速地產生對於電路11而言正好足夠的部分轉換資料(且將其儲存在緩衝器9中)以對資料之完整行(列)執行一行(列)轉換。藉由組態電路7以採用此類重新排序(例如交錯)方式執行列(行)轉換，可以減低該系統的用電(例如藉由最小化內部儲存緩衝器所消耗的電力)。

或者，當依據具有圖2所示之結構的本發明轉換引擎之一具體實施例而執行一對稱轉換時，電路7以使用該轉換之對稱性質的方式經組態用以在執行額外列轉換計算之前用以執行充分的列轉換計算以產生二行資料(且將其儲存在緩衝器9中)，或在執行額外行轉換計算之前用以執行足夠的行轉換計算以產生二列資料(且將其儲存在緩衝器9中)。由電路7之此類具體實施例執行的列(或行)轉換繼續進行以盡可能迅速地產生對於電路11而言正好足夠的部分轉換資料(且將其儲存在緩衝器9中)以對緩衝資料之額外完整行(列)執行一行(列)轉換。在執行額外列轉換計算之前，關於是否實施電路7以執行列轉換計算來輸出一行資料、或二行資料的決策取決於性能與緩衝記憶體要求之間的折衷。應明白，若實施電路7以採用緩衝器9僅需要具有

用於儲存一行部分轉換資料的容量之方式來執行一列轉換，則通常以減低性能(例如用於本發明轉換引擎對一完整資料值區塊執行反轉換的週期之增加的數目)為代價換來最小化需要的緩衝器9之容量的優點。

為依據本發明執行以傳統H264為基礎的轉換(可以在不採用實際乘法的情況下加以執行的整數轉換)，可以在不採用乘法器的情況下實施本發明轉換引擎。可以使用偏移器而非乘法器來實施以H264為基礎的轉換。即使在此等實施方案中，依據本發明旁通轉換電路仍可以加速轉換計算(且減低因此消耗的能量)。

接著參考圖4之流程圖更詳細地說明本發明之一類別的具體實施例。圖4之流程圖係關於對一序列輸入資料區塊之每一個區塊執行的一2D轉換(例如反離散餘弦轉換)，其中每一個區塊包括輸入資料值之列及行，而且該2D轉換包含一列轉換及一行轉換。依據本發明，藉由下列方式執行該2D轉換：對每一個區塊之所有列執行該列轉換以產生一部分轉換資料區塊且接著對該部分轉換資料區塊的每一行執行該行轉換，或對每一個區塊之所有行執行該行轉換以產生一部分轉換資料區塊且接著對該部分轉換資料區塊的每一列執行該列轉換。圖4之流程圖說明對資料值之列的此一列轉換或對資料值之行的此一行轉換(例如其說明藉由具體化本發明的圖2之電路7的實施方案而轉換頻率係數之列或行，或藉由具體化本發明的圖2之電路11的實施方案而轉換從緩衝器9讀取的部分轉換資料值之列或行)。為

簡單起見，圖4之下列說明將假定轉換資料值之列。應瞭解，為說明本發明之其他具體實施例，可由參考"行"取代該說明中的所有參考"列"。

欲依據本發明加以反轉換的一典型區塊具有每列四個係數(例如在反轉換係以H264為基礎的轉換情況下)或每列八個係數(例如在反轉換係對頻率係數之8×8區塊的IDCT情況下)。圖4可適用於任一情況。

在執行如圖4所示的步驟之前，本發明之典型具體實施例的轉換引擎決定欲加以轉換的一資料區塊是否完全由零值組成。在決定該區塊完全由零值組成之後，該轉換引擎使對該區塊的轉換運算(列及行轉換運算)得以旁通(例如，其輸出零以回應該區塊而不對該區塊之數值執行實際轉換運算)。若該轉換引擎決定欲加以轉換的一資料區塊包含至少一個非零值，則其起始一列轉換(即，其執行圖4之步驟20)。

在起始依據圖4流程圖所執行的一列轉換(步驟20)之後，從一緩衝記憶體讀取欲加轉換的第一列資料值(步驟22)。該緩衝記憶體可以係與圖2之電路7之一輸入耦合的緩衝記憶體(在電路7實施圖4流程圖的情況下)或其可以係圖2之緩衝記憶體9(在電路11實施圖4流程圖的情況下)。

在步驟24中，該轉換引擎決定當前列(在最新近的步驟22之執行期間讀取的列)是否包含至少一個非零值。若並未包含，則該轉換引擎輸出指示該列之一列轉換版本的零(步驟25)(而不對該列的資料值執行實際列轉換計算)，並

從該緩衝記憶體讀取下一列(步驟22之下一執行)。若當前列包含至少一個非零值，則該引擎決定當前列之前半(例如由四個資料值組成的一列之前二個資料值)是否包含至少一個非零值(步驟26)。

若當前列之前半並未包含至少一個非零值，則該引擎輸出指示該列之前半之列轉換版本的零(步驟28)(而不對該列之前半的資料值執行實際列轉換計算)且決定當前列之後半(例如由四個資料值組成的一列之後二個資料值)是否包含至少一個非零值(步驟40)。

若當前列之前半包含至少一個非零值，則該引擎決定當前列之前半的前半是否包含至少一個非零值(步驟30)且決定當前列之前半的後半是否包含至少一個非零值(步驟32)。

若當前列之前半的前半包含至少一個非零值(例如，若其由單一非零值組成，或由包含至少一個非零值的二個數值組成)，則該引擎對該列之前半的前半的資料值執行列轉換計算(步驟36)且將獲得的轉換資料儲存在一緩衝記憶體中(步驟39)。用於執行步驟39的緩衝記憶體以可係與圖2之電路11之一輸出耦合的緩衝記憶體(在電路11實施圖4流程圖的情況下)或圖2之緩衝記憶體9(在電路7實施圖4流程圖的情況下)。

若當前列之前半的前半並未包含一非零值，則該引擎執行步驟37，其中該引擎：

(a)輸出指示當前列之前半的前半之列轉換版本的一或多

個零(而不對當前列之前半的前半之資料值執行實際列轉換計算)。接著將每一個此類零值儲存在緩衝記憶體中(步驟39)；或者

(b)輸出藉由採用減低電力方式對當前列之前半的前半之資料值執行列轉換計算所產生的至少一個資料值。接著將每一個此類輸出值儲存在緩衝記憶體中(步驟39)。例如，該引擎可以藉由下列方式完成此舉：操作乘法電路，其具有至少一個常數所判定給的一第一輸入集(包括至少一個輸入)以及當前列之前半的前半之每一個資料值所判定給的一第二輸入集(包括至少一個輸入)，以對當前列之前半的前半之每一個資料值執行至少乘法運算而不更新判定給該第一輸入集以及該第二輸入集之至少一項的數值，從而避免消耗另外經消耗用於觸發該乘法電路之相關輸入的電力。在該引擎係在執行IDCT的情況下，判定給該第一輸入集的每一個常數係一餘弦常數，而且在一項實施方案中，無論何時判定給該第二輸入集的一資料值係一零值，該引擎均防止與該零值相乘的該餘弦常數得到更新(從其先前值加以改變)，因為乘法之結果將係零而與餘弦常數的值無關。在另一實施方案中，該引擎防止更新判定給該第一輸入集的餘弦常數(與零資料值相乘)並且防止更新判定給該第二輸入集之對應輸入的資料值(以防止觸發任一乘法器輸入)，而且判定指示將零資料值與餘弦常數相乘的結果之一零值(例如將一零值多工成處理管線之輸出)(而不實際上將此二個運算元一起相乘)；或者

(c)輸出指示當前列之前半的前半中的至少一個數值之列轉換版本的一或多個零(而不對此類資料值執行實際列轉換計算)，而且輸出藉由採用減低電力方式對當前列之前半的前半之至少另一個資料值執行列轉換計算所產生的至少一個資料值。接著將每一個此類零值及輸出值儲存在緩衝記憶體中(步驟39)。

若當前列之前半的後半包含至少一個非零值(例如若其由單一非零值組成或由包含至少一個非零值的二個數值組成)，則該引擎對該列之前半的後半之資料值執行列轉換計算(步驟34)且將獲得的轉換資料儲存在一緩衝記憶體中(步驟39)。

若當前列之前半的後半並未包含一非零值，則該引擎執行步驟35，其中該引擎：

(a)輸出指示當前列之前半的後半之列轉換版本的一或多個零(而不對當前列之前半的後半之資料值執行實際列轉換計算)。接著將此類零值儲存在緩衝記憶體中(步驟39)；或者

(b)輸出藉由採用減低電力方式對當前列之前半的後半之資料值執行列轉換計算所產生的至少一個資料值。接著將每一個此類輸出值儲存在緩衝記憶體中(步驟39)。例如，該引擎可以藉由下列方式完成此舉：操作乘法電路，其具有至少一個常數所判定給的一第一輸入集(包括至少一個輸入)以及當前列之前半的後半之每一個資料值所判定給的一第二輸入集(包括至少一個輸入)，以對當前列之

前半的後半之每一個資料值執行至少乘法運算而不更新判定給該第一輸入集以及該第二輸入集之至少一項的數值，從而避免消耗另外經消耗用於觸發該乘法電路之相關輸入的電力。在該引擎係在執行IDCT的情況下，判定給該第一輸入集的每一個常數係一餘弦常數，而且在一項實施方案中，無論何時判定給該第二輸入集的一資料值係一零值，該引擎均防止與該零值相乘的該餘弦常數得到更新(從其先前值加以改變)，因為乘法之結果將係零而與餘弦常數的值無關。在另一實施方案中，該引擎防止更新判定給該第一輸入集的餘弦常數(與零資料值相乘)並且防止更新判定給該第二輸入集之對應輸入的資料值(以防止觸發任一乘法器輸入)，而且判定指示將零資料值與餘弦常數相乘的結果之一零值(例如將一零值多工成處理管線之輸出)(而不實際上將此二個運算元一起相乘)；或者

(c)輸出指示當前列之前半的後半中的至少一個數值之列轉換版本的一或多個零(而不對此類資料值執行實際列轉換計算)，而且輸出藉由採用減低電力方式對當前列之前半的後半之至少另一個資料值執行列轉換計算所產生的至少一個資料值。接著將每一個此類零值及輸出值儲存在緩衝記憶體中(步驟39)。

在已將在步驟34及36、步驟34及37、步驟35及36或步驟35及37中產生或判定的所有資料值儲存於緩衝記憶體中(步驟39)之後，該引擎決定當前列之後半是否包含至少一個非零值(步驟40)。若當前列之後半並未包含至少一個非

零值，則該引擎輸出指示該列之後半的列轉換版本之零(步驟41)(而不對該列之該後半的資料值執行實際列轉換計算)且讀取欲從緩衝記憶體加以轉換的下一列(步驟22之另一執行)。

若當前列之後半包含至少一個非零值，則該引擎決定當前列之後半的前半是否包含至少一個非零值(步驟42)且決定當前列之後半的後半是否包含至少一個非零值(步驟44)。

若當前列之後半的前半包含至少一個非零值(例如若其由單一非零值組成或由包含至少一個非零值的二個數值組成)，則該引擎對該列之後半的前半之資料值執行列轉換計算(步驟48)且將獲得的轉換資料儲存在一緩衝記憶體中(步驟50)。用於執行步驟50的緩衝記憶體以可係與圖2之電路11之一輸出耦合的緩衝記憶體(在電路11實施圖4流程圖的情況下)或圖2之緩衝記憶體9(在電路7實施圖4流程圖的情況下)。

若當前列之後半的前半並未包含一非零值，則該引擎執行步驟49，其中該引擎：

(a)輸出指示當前列之後半的前半之列轉換版本的一或多個零(而不對當前列之後半的前半之資料值執行實際列轉換計算)。接著將此類零值儲存在緩衝記憶體中(步驟50)；或者

(b)輸出藉由採用減低電力方式對當前列之後半的前半之資料值執行列轉換計算所產生的至少一個資料值。接著

將每一個此類輸出值儲存在緩衝記憶體中(步驟50)。例如，該引擎可以藉由下列方式完成此舉：操作乘法電路，其具有至少一個常數所判定給的一第一輸入集(包括至少一個輸入)以及當前列之後半的前半之每一個資料值所判定給的一第二輸入集(包括至少一個輸入)，以對當前列之後半的前半之每一個資料值執行至少乘法運算而不更新判定給該第一輸入集以及該第二輸入集之至少一項的數值，從而避免消耗另外經消耗用於觸發該乘法電路之相關輸入的電力。在該引擎係在執行IDCT的情況下，判定給該第一輸入集的每一個常數係一餘弦常數，而且在一項實施方案中，無論何時判定給該第二輸入集的一資料值係一零值，該引擎均防止與該零值相乘的該餘弦常數得到更新(從其先前值加以改變)，因為乘法之結果將係零而與餘弦常數的值無關。在另一實施方案中，該引擎防止更新判定給該第一輸入集的餘弦常數(與零資料值相乘)並且防止更新判定給該第二輸入集之對應輸入的資料值(以防止觸發任一乘法器輸入)，而且判定指示將零資料值與餘弦常數相乘的結果之一零值(例如將一零值多工成處理管線之輸出)(而不實際上將此二個運算元一起相乘)；或者

(c)輸出指示當前列之後半的前半中的至少一個數值之列轉換版本的一或多個零(而不對此類資料值執行實際列轉換計算)，而且輸出藉由採用減低電力方式對當前列之後半的前半之至少另一個資料值執行列轉換計算所產生的至少一個資料值。接著將此類零值及輸出值儲存在緩衝記憶

體中(步驟50)。

若當前列之後半的後半包含至少一個非零值(例如，若其由單一非零值組成或由包含至少一個非零值的二個數值組成)，則該引擎對該列之後半的後半之資料值執行列轉換計算(步驟46)且將獲得的轉換資料儲存在一緩衝記憶體中(步驟50)。

若當前列之後半的後半並未包含一非零值，則該引擎執行步驟47，其中該引擎：

(a)輸出指示當前列之後半的後半之列轉換版本的一或多個零(而不對當前列之後半的後半之資料值執行實際列轉換計算)。接著將此類零值儲存在緩衝記憶體中(步驟50)；或者

(b)輸出藉由採用減低電力方式對當前列之後半的後半之資料值執行列轉換計算所產生的至少一個資料值。接著將每一個此類輸出值儲存在緩衝記憶體中(步驟50)。例如，該引擎可以藉由下列方式完成此舉：操作乘法電路，其具有至少一個常數所判定給的一第一輸入集(包括至少一個輸入)以及當前列之後半的後半之每一個資料值所判定給的一第二輸入集(包括至少一個輸入)，以對當前列之後半的後半之每一個資料值執行至少乘法運算而不更新判定給該第一輸入集以及該第二輸入集之至少一項的數值，從而避免消耗另外經消耗用於觸發該乘法電路之相關輸入的電力。在該引擎係在執行IDCT的情況下，判定給該第一輸入集的每一個常數係一餘弦常數，而且在一項實施方

案中，無論何時判定給該第二輸入集的一資料值係一零值，該引擎均防止與該零值相乘的該餘弦常數得到更新(從其先前值加以改變)，因為乘法之結果將係零而與餘弦常數的值無關。在另一實施方案中，該引擎防止更新判定給該第一輸入集的餘弦常數(與零資料值相乘)並且防止更新判定給該第二輸入集之對應輸入的資料值(以防止觸發任一乘法器輸入)，而且判定指示將零資料值與餘弦常數相乘的結果之一零值(例如將一零值多工成處理管線之輸出)(而不實際上將此二個運算元一起相乘)；或者

(c)輸出指示當前列之後半的後半中的至少一個數值之列轉換版本的一或多個零(而不對此類資料值執行實際列轉換計算)，而且輸出藉由採用減低電力方式對當前列之後半的後半之至少另一個資料值執行列轉換計算所產生的至少一個資料值。接著將每一個此類零值及輸出值儲存在緩衝記憶體中(步驟50)。

在已將在步驟46及48、步驟46及49、步驟47及48或步驟47及49中產生或判定的所有資料值儲存於緩衝記憶體中(步驟50)之後，該引擎決定是否已對當前區塊之所有列執行該列轉換(步驟52)。若已對當前區塊之所有列執行列轉換，則該引擎進入其停止列轉換運算的一狀態(步驟54)。其接著可以再次執行步驟20以開始處理欲加以轉換的下一資料值區塊。若尚未對當前區塊之所有列執行該列轉換，則該引擎從緩衝記憶體讀取(欲加以轉換的當前區塊之)下一列(步驟22之另一執行)。

圖5係具體化本發明的圖2之電路7(或電路11)之典型實施方案中使用的轉換電路之方塊圖。經設計用於轉換4×4資料區塊的電路7(或11)之實施方案通常包含圖5電路之一個單元，該電路用於轉換欲加以轉換的每一列或行之四個資料值I0、I1、I2及I3。經設計用於轉換8×8資料區塊的電路7(或11)之實施方案通常包含圖5電路之二個單元：一個單元用於轉換欲加以轉換的每一列或行之前半的四個資料值I0、I1、I2及I3；以及一相同的單元用於轉換欲加以轉換的每一列或行之後半的四個資料值(I4、I5、I6及I7)(使用第二餘弦常數集C4、C5、C6及C7代替圖5所示的常數C0、C1、C2及C3)。

圖5之乘法單元M1、M2、M3及M4之每一個包含一第一輸入(餘弦常數C0、C1、C2及C3之一係判定給該第一輸入)、一第二輸入(資料值I0、I1、I2及I3之一係判定給該第二輸入)、以及一輸出，其中該輸出判定指示二個運算元之乘積的資料值。圖5電路亦包含預處理及控制邏輯100(稱為預處理邏輯100)，加法電路A1、A2、A3、A4及A5，減法電路S1，以及延遲電路A及B(實施為正反器)，其如圖所示加以連接且經組態用以對所判定給的四個輸入值之每一個集執行管線列轉換或行轉換，以產生輸出值Y0(或Y1)以回應每一個輸入值。在操作期間，延遲電路A通常將加法電路A3之輸出判定給加法電路A5、減法電路S1及加法電路A3之每一個選擇者(如由邏輯100所判定的控制信號加以決定)延遲管線轉換之一個週期。在操作期

間，延遲電路B通常將加法電路A4之輸出判定給加法電路A5、減法電路S1及加法電路A4之每一個選擇者(如由邏輯100所判定的控制邏輯加以決定)延遲管線轉換之一個週期。

當圖5電路係包含在經設計用於轉換4×4資料區塊的電路7(或11)之一實施方案中時，預處理邏輯100經組態用以執行圖4之零(或非零)值決定運算。當圖5電路之二個單元係包含在經設計用於轉換8×8資料區塊的電路7(或11)之一實施方案中時，單元100之每一個經組態用以對欲加轉換的資料值之每一列或行的不同子集(例如一半)執行圖4之零(或非零)值決定運算。在電路7(或11)之任何實施方案中，預處理邏輯100經組態用以從相關緩衝記憶體(例如圖2之緩衝器9或與圖2之電路7之輸入耦合的緩衝記憶體)讀取欲加以轉換的輸入資料值且產生實施圖4要求的其他操作所需要的控制信號(並判定給圖5之其他元件的適當元件)。例如，若邏輯100決定係數I0係零值(例如在圖4之步驟30期間)，則其判定一控制信號以在先前操作週期期間使經判定給乘法器M1的係數C0在每一個隨後週期期間繼續得以判定給乘法器M1，在該隨後週期中乘法器M1欲將零值係數I0乘以一常數。

在典型實施方案中，在(例如從緩衝器9)接收欲加以轉換的四個新輸入資料值之每一集之後，預處理邏輯100將輸出值Y0及Y1重置為零。在此情況下，當預處理邏輯100決定應該輸出一零值(即Y0或Y1之一零值)以回應輸入值之

一(例如在圖4之步驟25、28、41、35、37、47或49中)時，其可在觸發電路元件M1、M2、M3、M4、A1、A2、A3、A4、A、B、A5及S1另外操作以轉換此輸入值的週期期間防止觸發此等元件之所有輸入，且相反地使Y0(或Y1)之重置零值得以判定給相關緩衝器(例如至緩衝記憶體9或與電路11之輸出耦合的一緩衝記憶體)。

在需要重新排序欲加以轉換的資料值之具體實施例中，預處理單元100較佳經組態用以執行此類重新排序。例如，為執行類似於參考圖4所說明的轉換之轉換，但其中決定半列或半行(或半列或半行之一半)之前(或後)半中的資料值是否包含至少一個非零值之每一個步驟，係由決定半列或半行(或半列或半行之一半)中的偶數(或奇數)資料值是否包含至少一個非零值之步驟所取代，預處理單元100可以重新排序欲加以判定的資料值以執行所需要的決定。例如，單元100可以決定重新排序半列或重新排序的半行(或重新排序半列或重新排序半行之一半)之前(或後)半中的資料值是否包含至少一個非零值，從而決定半列或半行之非重新排序版本(或半列或半行之非重新排序版本之一半)中的偶數(或奇數)資料值是否包含至少一個非零值。預期預處理單元100之某些實施方案可執行並非半列(或半部分列)或半行(或半部分行)的列或行之子集(或部分列或部分行)的重新排序。

圖6係本發明管線視訊解碼系統之一具體實施例的元件之方塊圖。圖6所示的設計之許多變化係預期用於實施本

發明之其他具體實施例(例如零偵測電路132、134及135至138可加以省略，且其功能可由零偵測電路130或另一零偵測電路所執行)。圖6之系統包含如圖所示連接的預處理單元120、轉換引擎122以及後處理單元124。

單元120係耦合用於接收輸入資料值(例如，已經藉由對視訊像素之區塊執行二維DCT或反DCT或其他2D轉換所產生的輸入頻域係數)之一序列區塊。單元120亦係耦合用於接收在第一次傳遞之後透過圖6系統從後處理單元124輸出的資料值(在圖6中識別為"自第一級的輸出"或"第一級輸出")，以便此等資料值(其係在從單元124輸出之後且在判定給單元120之前在一緩衝記憶體中視需要加以緩衝)可以透過圖6電路在一第二次傳遞期間經歷第二級處理(例如，當資料值之行已透過圖6電路在第一次傳遞期間經歷一行轉換時，對資料值之列執行一列轉換)。

單元120之多工器129選擇任一輸入資料值(尚未經歷圖6中的處理)或從後處理單元124輸出的資料值(已透過圖6系統在先前傳遞中經歷處理)且判定給零偵測邏輯130的選擇數值。透過零偵測邏輯130傳遞選擇數值(下列情況除外：可視需要地，當邏輯130決定其完全由零值組成時)。因此可視需要地，單元120內的另一電路對透過邏輯130傳遞的數值執行初步處理操作，以產生預處理資料值(當需要實施欲使用圖6系統加以實施的特定轉換時執行此等運算)。單元120判定給轉換引擎122的預處理資料值(其在未對邏輯130之輸出執行初步處理的情況下與邏輯130之輸出相

同)。

預處理單元120通常經組態用以將所判定給的資料值之每一集分成適當子集，以使引擎122執行欲加以實施的轉換。單元120完成子集分離採用的方式將取決於欲加以實施的轉換(例如8×8 DCT、8×8 IDCT或8×8哈達馬轉換)，且可藉由從一外部單元判定給單元120的控制信號所決定，以便可以根據欲加以實施的轉換來定制子集選擇。

轉換引擎122對其從單元120接收的每一個資料值區塊執行2D轉換以產生轉換資料值區塊(例如部分解碼視訊像素之區塊)，且判定給後處理單元124的轉換資料值以視需要進行進一步的處理。更明確而言，轉換引擎122經組態用以對從單元120所判定給的四個資料值之每一集執行管線列轉換或行轉換，以產生一輸出值以回應此四個資料值之每一個。四個資料值之每一個此類集通常係一資料值區塊之一列(或行)，或一資料值區塊之一列(或行)的子集。

後處理單元124可視需要地(即，在對於由圖6系統執行的特定轉換而言係適當的情況下)對從引擎122接收的轉換值執行後處理操作以產生輸出資料值。輸入資料值可從單元124判定給一系統匯流排及/或回授至單元120之至少一個輸入(或至一緩衝記憶體，該等輸入資料值係從該緩衝記憶體判定給單元120之至少一個輸入)。一般而言，單元124執行捨入、飽和及最終包裝(若需要)。由單元124執行的特定後處理操作取決於圖6電路是否在對至單元122的輸入實施第一級或第二級處理。

圖6之轉換引擎122係設計用於轉換4×4資料區塊，包含藉由轉換欲使用一常數集C0、C1、C2及C3加以轉換的每一列或行之四個資料數值(I0、I1、I2及I3)。在本發明之某些其他具體實施例中，用於轉換8×8資料區塊的電路包含二個轉換引擎122：一個引擎用於轉換欲加以轉換的每一列或行之一第一子集(例如前半)的四個資料值I0、I1、I2及I3；以及一相同引擎用於轉換欲加以轉換的每一列或行之一第二子集(例如後半)的四個資料值(I4、I5、I6及I7)(使用第二常數集C4、C5、C6及C7代替圖6之區塊122所示的常數C0、C1、C2及C3)。可以藉由從一外部單元判定給引擎122的控制信號決定欲加以使用的常數(例如C0、C1、C2及C3)，以便可以根據欲加以執行的轉換來定制常數的選擇。

一般而言，預處理單元120之零偵測邏輯130經組態用以決定欲加以轉換的整個資料區塊是否完全由零值組成(由欲加以轉換的4×4資料區塊之所有四列或行組成)。例如，其可包含一移位暫存器，其用於提供充分的潛時，以在傳遞一區塊之第一列(行)至下游電路之前對該區塊之所有列(行)執行此一決定。在決定該區塊完全由零值組成之後，邏輯130判定給圖6系統之其他元件的適當控制位元，該等元件致使旁通(如以上說明)另外藉由引擎122隨後對該區塊執行的轉換運算，且通常亦致使預定值(例如零)從單元124之多工器139得到輸出以回應該區塊而不藉由引擎122及單元124之一或兩者對該區塊之數值執行實際轉換運算。

無論預處理單元120之零偵測邏輯130經組態用以決定一整個資料區塊是否完全由零值組成，如先前段落所說明，邏輯130經組態用以對從多工器129判定給邏輯130的每一個個別列(或行)之資料值執行零偵測，以決定此類列(或行)之所有資料值是否係零值(即，其執行圖4之步驟24)。當每一個此類列(或行)由四個資料值組成時，邏輯130決定該列(行)是否由四個零位元組成。若邏輯130決定一列(或行)完全由零位元組成，則其判定適當的控制位元，其致使另外隨後藉由引擎122對該列(行)執行的轉換運算得到旁通，且通常亦致使預定值(例如零)從單元124之多工器139得到輸出，以回應該列(行)而不藉由引擎122及單元124之一或兩者對該列(行)之數值執行實際轉換運算。

在某些實施方案中，邏輯130決定從多工器129判定給該邏輯的資料值之每一個別列(或行)之第一資料值是否係非零值而且該列(或行)之所有其他數值是否係零值。為回應識別由除初始非零值以外之零值組成的一列(行)，邏輯130之此一實施方案判定適當的控制位元，其致使另外隨後藉由引擎122對該列(行)執行的轉換運算得到旁通，且通常亦致使預定值(例如零)從單元124之多工器139得到輸出以回應該列(行)而不藉由引擎122及單元124之一或兩者對該列(行)之數值執行實際轉換運算。

引擎122之零偵測邏輯132經組態用以對從單元120判定給引擎122的每一列(或行)之第一子集(例如，前半，其係前二個資料值)執行零偵測，以決定此類第一子集之所有

資料值是否係零值(例如，其執行圖4之步驟26)。若邏輯132決定該第一子集(例如半列或半行)完全由零位元組成，則其判定適當的控制位元，其致使另外隨後藉由引擎122對該第一子集執行的轉換運算得到旁通，且通常亦致使預定值(例如零)從引擎122之多工器140得到輸出以回應該第一子集而不藉由引擎122對該第一子集之數值執行實際轉換運算。若邏輯132決定當前列(行)之第一子集(例如，前半)包含至少一個非零數值，則零偵測邏輯單元135及136對第一子集之第一及第二數值執行零偵測。

若邏輯135決定當前列(行)之第一子集的一第一資料值係零值，則其判定一控制位元給乘法電路141(轉換常數C0係判定給其第一輸入，而且當前列或行之零資料值係判定給其第二輸入)以致使電路141對判定給其第二輸入的數值執行乘法運算而不更新判定給其第一輸入的先前數值，從而避免消耗另外經消耗用於觸發至常數C0之更新數值的該第一輸入之電力。

同樣地，若邏輯136決定當前列(行)之第一子集的一第二資料值係零值，則其判定一控制位元給乘法電路142(轉換常數C1係判定給其第一輸入，而且當前列或行之此類零資料值係判定給其第二輸入)以致使電路142對判定給其第二輸入的數值執行乘法運算而不更新判定給其第一輸入的先前數值，從而避免消耗另外經消耗用於觸發至常數C1之更新數值的該第一輸入之電力。

引擎122之零偵測邏輯134經組態用以對從單元120判定

給引擎122的每一列(或行)之第二子集(例如，後半，其係後二個資料值)執行零偵測，以決定此類第二子集之所有資料值是否係零值(即，其執行圖4之步驟40)。若邏輯134決定該第二子集完全由零位元組成，則其判定適當的控制位元，其致使另外隨後藉由引擎122對該第二子集(例如半列或半行)執行的轉換運算得到旁通，且通常致使預定值(例如零)從引擎122之多工器141得到輸出以回應該第二子集而不藉由引擎122對該第二子集之數值執行實際轉換運算。若邏輯134決定當前列(行)之第二子集包含至少一個非零數值，則零偵測邏輯單元137及138對第二子集之第一及第二數值執行零偵測。

若邏輯137決定當前列(行)之第二子集的一第一資料值係零值，則其判定一控制位元給乘法電路143(轉換常數C2係判定給其第一輸入，而且當前列或行之零資料值係判定給其第二輸入)以致使電路143對判定給其第二輸入的數值執行乘法運算而不更新判定給其第一輸入的先前數值，從而避免消耗另外經消耗用於觸發至常數C2之更新數值的該第一輸入之電力。

同樣地，若邏輯138決定當前列(行)之第二子集的一第二資料值係零值，則其判定一控制位元給乘法電路144(轉換常數C3係判定給其第一輸入，而且當前列或行之此類零資料值係判定給其第二輸入)以致使電路144對判定給其第二輸入的數值執行乘法運算而不更新判定給其第一輸入的先前數值，從而避免消耗另外經消耗用於觸發至常數C3之

更新數值的該第一輸入之電力。

圖6之多工器129、140、141、150、151、152及153之每一個係在操作期間控制以在圖6系統之管線操作的當前週期期間傳遞判定給其輸入的數值之一至其輸出。圖6之電路156及157之每一個係一加法電路，其係在操作期間控制以在其輸出中判定在圖6系統之當前操作週期期間判定給其輸入的數值之總和。圖6之電路154及155係延遲電路(實施為正反器)，其具有適合於由圖6系統執行的特定轉換之潛時。

本發明之某些替代性具體實施例由與圖6之電路相同的電路組成或包含該電路，下列情況除外：省略圖6之邏輯電路132、134、135、136、137及138，而且藉由圖6之邏輯電路130的修改版本執行省略的電路之功能。明確而言，邏輯130之此類修改版本通常經組態用以決定欲加以轉換的一整個資料區塊是否完全由零值組成(即，由欲加以轉換的4×4資料區塊之所有四個列或行組成)，欲加以轉換的一資料區塊之每一列(或行)是否完全由零值組成，欲加以轉換的一資料區塊之每一列(或行)之每一半是否完全由零值組成，以及欲加以轉換的一資料區塊之每一半列(或行)之每一個資料值是否係零值，而且判定(給該系統之其他元件)以回應以上說明的類型之此類決定控制信號，其係由圖6之邏輯電路130、132、134、135、136、137及138所判定。

圖6之系統可以係一可攜式媒體播放機或另一可攜式資

料處理系統(或並非旨在為可攜式的資料處理系統)(例如具有視訊解碼能力的處理系統)之一子系統。此類媒體播放機或其他處理系統可以且通常包含圖6中未顯示的額外元件。

應瞭解為實施本發明之各種具體實施例以對具有許多不同格式之任一者的資料區塊執行許多不同2D轉換之任一者，將實施如圖所示且參考圖4所說明的特定步驟以及如圖所示且參考圖5及6所說明的特定結構之變化。

應瞭解雖然本文解說並說明本發明之某些具體實施例，但是本發明由申請專利範圍所定義且不限於所說明及所示的特定具體實施例。

【圖式簡單說明】

圖1係包含可依據本發明之具體實施例加以實施的一轉換引擎之管線視訊解碼系統之方塊圖。

圖2係可依據本發明加以實施的一處理系統(具有視訊解碼能力)之方塊圖。

圖3係一輸入資料區塊、已經歷一列轉換的區塊之版本、以及已經歷一列轉換及一行轉換的區塊之版本的圖式。

圖4係本發明方法(其可由本發明系統之一類別的具體實施例加以執行)之一具體實施例的步驟之流程圖。

圖5係具體化本發明的圖2之電路7(或電路11)之典型實施方案中使用的轉換電路之方塊圖。

圖6係本發明管線視訊解碼系統之一具體實施例的元件

之方塊圖。

【主要元件符號說明】

1	位元流引擎
3	轉換引擎
5	像素重建引擎
7	列/行轉換電路
9	儲存緩衝器/緩衝記憶體
11	行/列轉換電路
100	預處理邏輯/預處理單元
120	預處理單元
122	轉換引擎/單元
124	後處理單元
129	多工器
130	零偵測電路/零偵測邏輯/邏輯電路
132	零偵測電路/零偵測邏輯/邏輯電路
134	零偵測電路/零偵測邏輯/邏輯電路
135	零偵測電路/零偵測邏輯單元/邏輯電路
136	零偵測電路/零偵測邏輯單元/邏輯電路
137	零偵測電路/零偵測邏輯單元/邏輯電路
138	零偵測電路/零偵測邏輯單元/邏輯電路
139	多工器
140	多工器
141	乘法電路/多工器
142	乘法電路

143	乘法電路
144	乘法電路
150	多工器
151	多工器
152	多工器
153	多工器
154	電路
155	電路
156	電路
157	電路
A	延遲電路
A1	加法電路
A2	加法電路
A3	加法電路
A4	加法電路
A5	加法電路
B	延遲電路
M1	乘法單元
M2	乘法單元
M3	乘法單元
M4	乘法單元
S1	減法電路

雙面列印

十、申請專利範圍：

1. 一種經組態用以對一序列輸入資料區塊之每一個輸入資料區塊執行一2D轉換之系統，該系統包含：

列轉換電路，其經組態用以對第一資料執行一列轉換以產生第二資料；以及

行轉換電路，其經組態用以對該第二資料執行一行轉換以產生第三資料，以及

其中該列轉換電路經組態用以分離該第一資料之一列為一第一部份以及一第二部份，其中該列之該第一部份包含一第一複數個值，以及其中該列之該第二部份包含一第二複數個值，

其中該列轉換電路經組態用以決定是否該列之該第一部份之該第一複數個值包含至少一零值，

其中該列轉換電路更經組態用以決定是否該列之該第二部份之該第二複數個值包含至少一零值，

其中該列轉換電路更經組態用以同時地處理該第一部份與該第二部份，以及

其中該列轉換電路更經組態，當執行該列轉換時，用以執行一運算係關聯於包含一零值之至少一資料值，其中該至少一資料值係從一組群中選擇，該組群由該列之該第一部份之至少一資料值以及該列之該第二部份之至少一資料值組成。

2. 如請求項1之系統，其中該運算包含旁通至少一項轉換運算。

3. 如請求項1之系統，其中該運算包含採用一減低電力方式對該包含一零值之至少一資料值執行至少一項轉換運算。

4. 如請求項3之系統，其中該至少一項轉換運算包含一乘法運算。

5. 如請求項1之系統，其進一步包含：

一緩衝器，其係與該列轉換電路及該行轉換電路耦合，其中該列轉換電路經組態用以將該第二資料儲存在該緩衝器中，以及其中該行轉換電路經組態用以從該緩衝器存取該第二資料。

6. 如請求項1之系統，其中該列轉換電路經組態，當執行該列轉換，用以重新排序該第一資料之資料值。

7. 如請求項1之系統，其中該列轉換以及該行轉換係關聯於一反離散餘弦轉換。

8. 如請求項1之系統，其中該列轉換電路經組態基於被實施的一轉換類型分離該第一資料之該列。

9. 一種用以對一序列輸入資料區塊執行一2D轉換之方法，該方法之步驟包含：

使用電路，對第一資料執行一列轉換以產生第二資料；

對該第二資料執行一行轉換以產生第三資料，以及

其中該執行該列轉換更包含：

分離該第一資料之一列為一第一部份以及一第二部份，其中該列之該第一部份包含一第一複數個值，以

及其中該列之該第二部份包含一第二複數個值；

決定是否該列之該第一部份之該第一複數個值包含至少一零值，

決定是否該列之該第二部份之該第二複數個值包含至少一零值，

同時地處理該第一部份與該第二部份，以及

執行一運算係關聯於包含一零值之至少一資料值，其中該至少一資料值係從一組群中選擇，該組群由該列之該第一部份之至少一資料值以及該列之該第二部份之至少一資料值組成。

10. 如請求項9之方法，其中該運算包含旁通至少一項轉換運算。

11. 如請求項9之方法，其中該執行該運算更包含採用一減低電力方式對該包含一零值之至少一資料值執行至少一項轉換運算。

12. 如請求項11之方法，其中該至少一項轉換運算包含一乘法運算。

13. 如請求項9之方法，其進一步包含：

執行該列轉換後，儲存該第二資料在一緩衝器；以及

執行該行轉換前，從該緩衝器存取該第二資料。

14. 如請求項9之方法，其中該執行該列轉換更包含重新排序該第一資料之資料值。

15. 如請求項9之方法，其中該列轉換以及該行轉換係關聯於一反離散餘弦轉換。

16. 如請求項9之方法，其中該分離更包含基於被實施的一轉換類型分離該第一資料之該列。

十一、圖式：

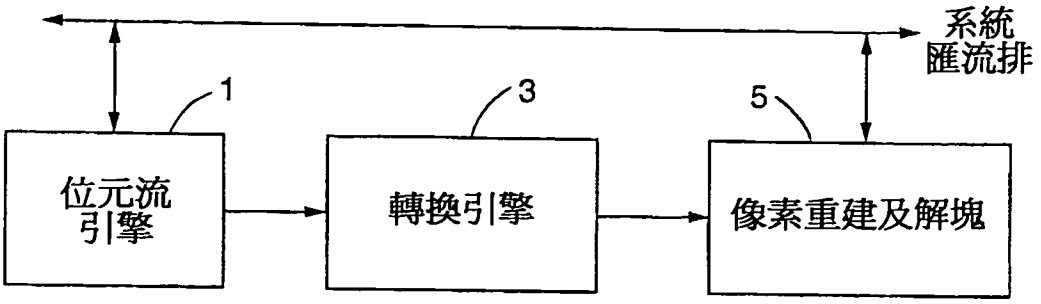

系統
匯流排
1
3
5
位元流
引擎
轉換引擎
像素重建及解塊

圖 1

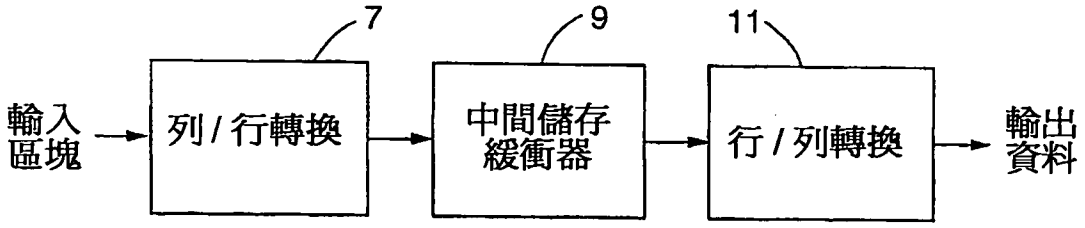

7
9
11
輸入
區塊
列 / 行轉換
中間儲存
緩衝器
行 / 列轉換
輸出
資料

圖 2

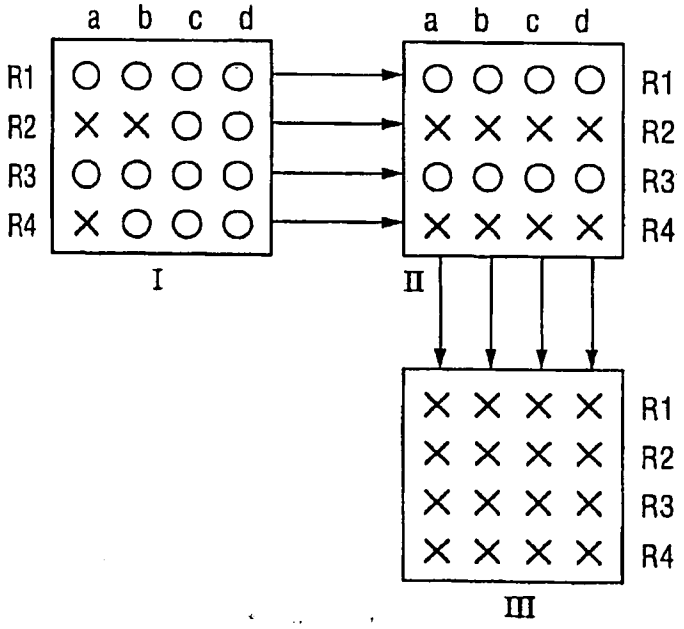

a b c d
R1
R2
R3
R4
I
II
III

圖 3

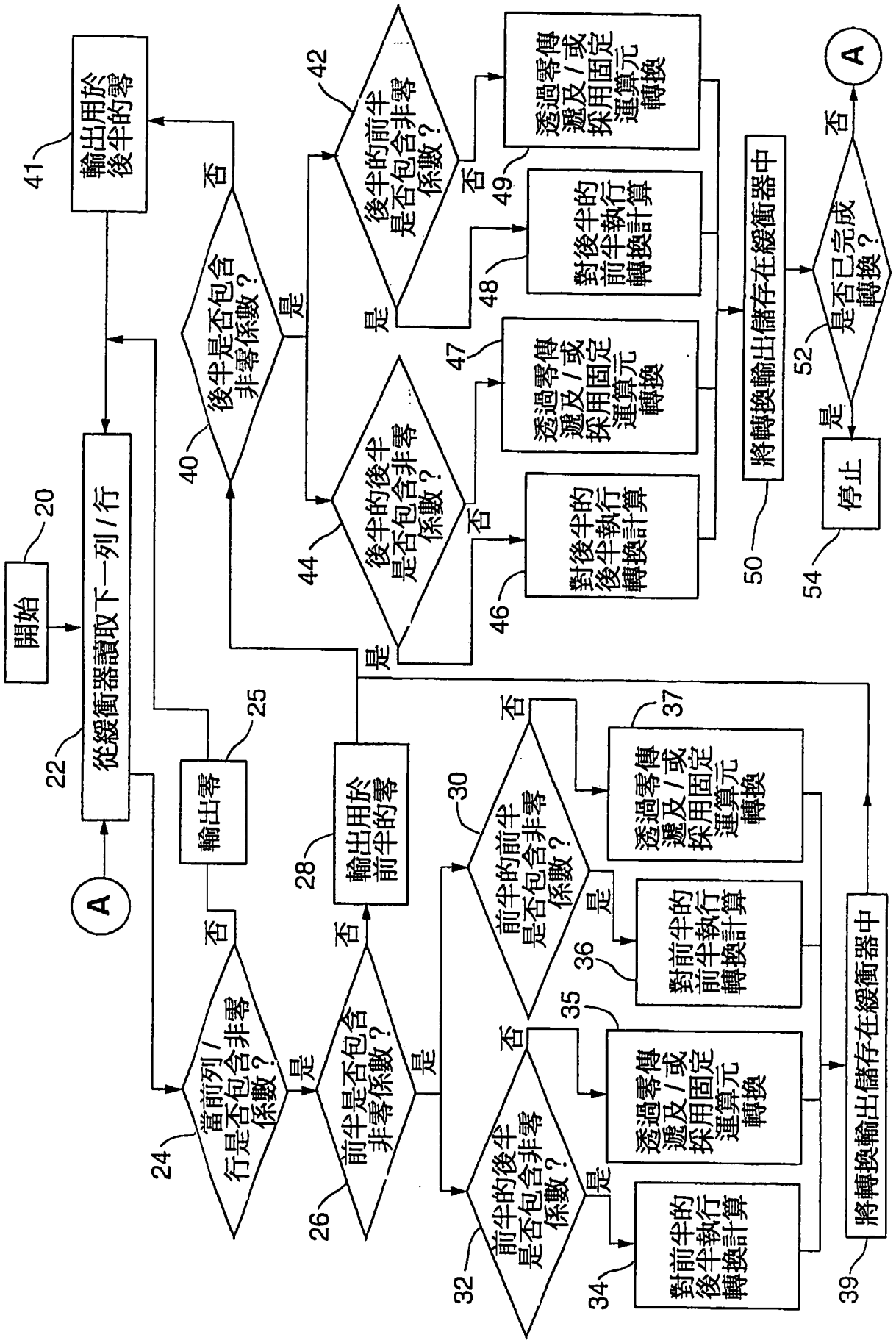

開始
20
從緩衝器讀取下一列/行
22
A
當前列/行是否包含非零係數？
24
是
否
輸出零
25
前半是否包含非零係數？
26
是
否
輸出用於前半的零
28
前半的後半是否包含非零係數？
32
是
否
對前半的後半轉換計算
34
透過零傳遞及/或採用固定運算元轉換
35
前半的前半是否包含非零係數？
30
是
否
對前半的前半轉換計算
36
透過零傳遞及/或採用固定運算元轉換
37
將轉換輸出儲存在緩衝器中
39
後半是否包含非零係數？
40
是
否
輸出用於後半的零
41
後半的前半是否包含非零係數？
42
是
否
對後半的前半轉換計算
48
透過零傳遞及/或採用固定運算元轉換
49
後半的後半是否包含非零係數？
44
是
否
對後半的後半轉換計算
46
透過零傳遞及/或採用固定運算元轉換
47
將轉換輸出儲存在緩衝器中
50
是否已完成轉換？
52
是
否
停止
54
A

圖 4

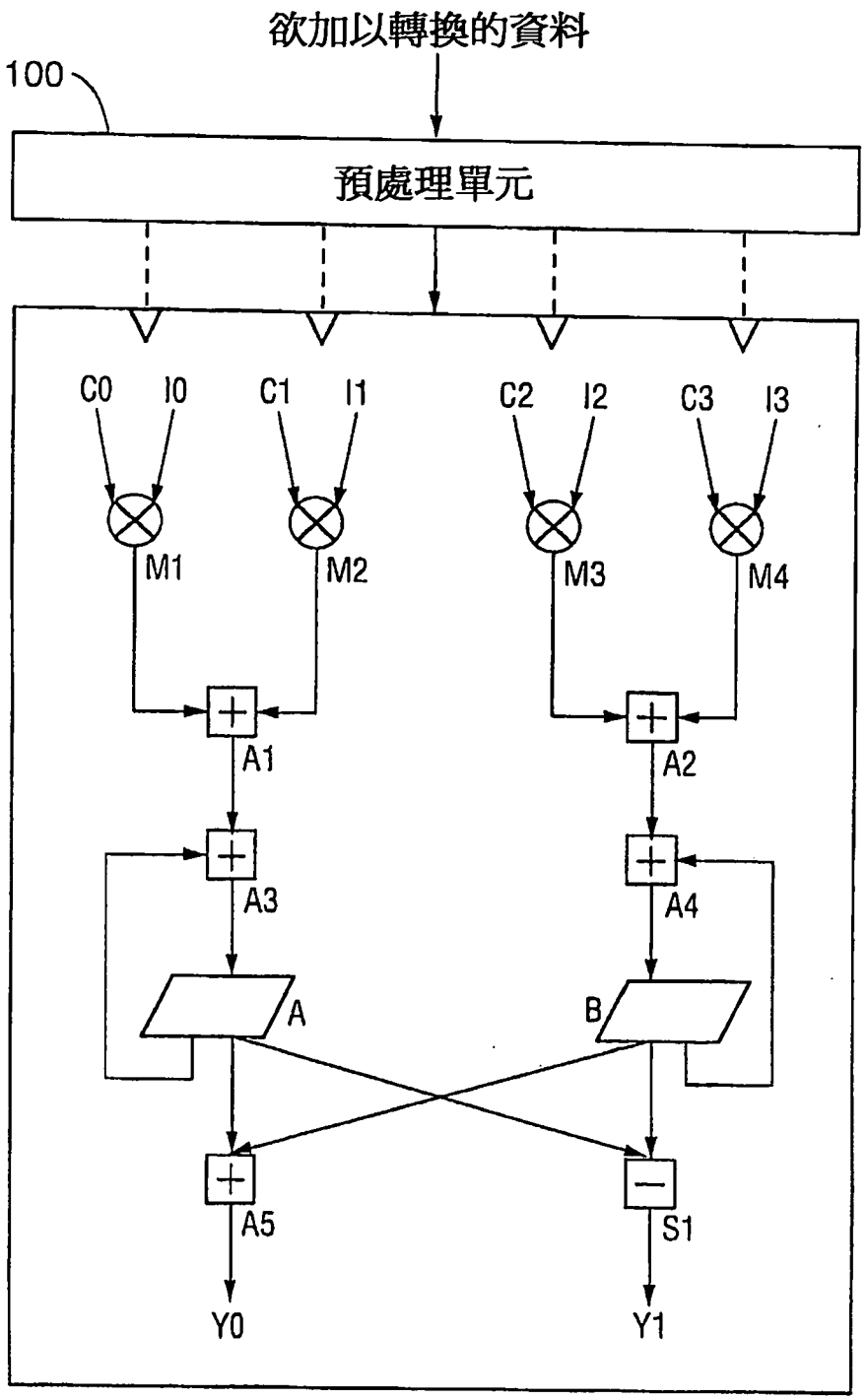

欲加以轉換的資料
100
預處理單元
C0
I0
C1
I1
C2
I2
C3
I3
M1
M2
M3
M4
A1
A2
A3
A4
A
B
A5
S1
Y0
Y1

圖 5

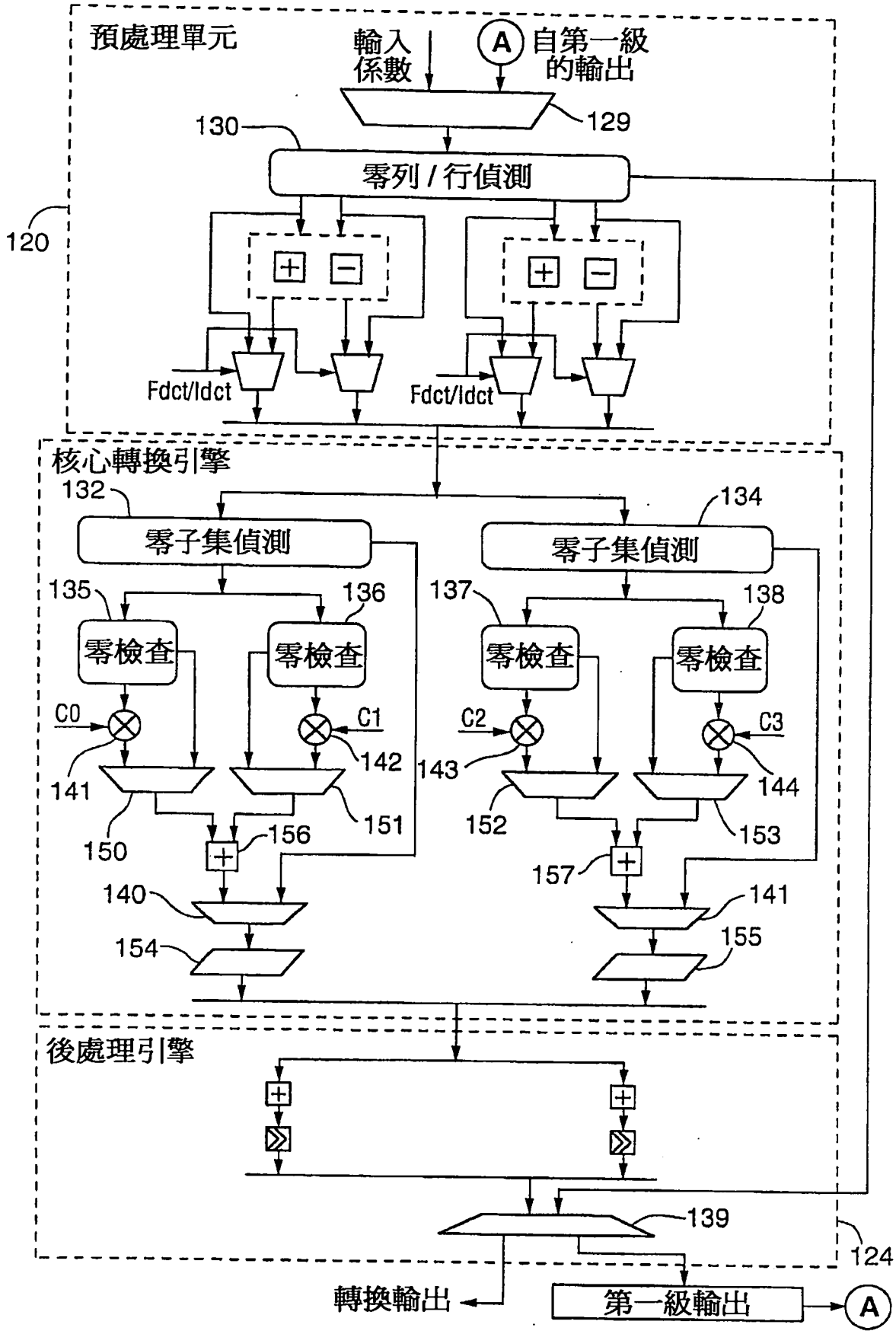

預處理單元
輸入係數
A
自第一級的輸出
129
130
零列 / 行偵測
120
Fdct/Idct
Fdct/Idct
核心轉換引擎
132
134
零子集偵測
零子集偵測
135
136
137
138
零檢查
零檢查
零檢查
零檢查
C0
C1
C2
C3
141
142
143
144
150
151
152
153
156
157
140
141
154
155
後處理引擎
139
124
轉換輸出
第一級輸出
A

圖 6