

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4430746号
(P4430746)

(45) 発行日 平成22年3月10日 (2010. 3. 10)

(24) 登録日 平成21年12月25日 (2009. 12. 25)

(51) Int. Cl. F I
H02M 3/28 (2006.01)
H02M 3/28 B
H02M 3/28 V

請求項の数 8 (全 10 頁)

(21) 出願番号	特願平11-510722	(73) 特許権者	507219491
(86) (22) 出願日	平成10年7月27日 (1998. 7. 27)		エヌエックスピー ビー ヴィ
(65) 公表番号	特表2001-501439 (P2001-501439A)		NXP B. V.
(43) 公表日	平成13年1月30日 (2001. 1. 30)		オランダ国 5656エイジー アインド
(86) 国際出願番号	PCT/IB1998/001137		ーフエン ハイ テク キャンパス 60
(87) 国際公開番号	W01999/007061		High Tech Campus 60
(87) 国際公開日	平成11年2月11日 (1999. 2. 11)		, NL-5656 AG Eindhoven,
審査請求日	平成17年7月27日 (2005. 7. 27)		Netherlands
審査番号	不服2008-931 (P2008-931/J1)	(74) 代理人	100147485
審査請求日	平成20年1月11日 (2008. 1. 11)		弁理士 杉村 憲司
(31) 優先権主張番号	08/903, 774	(74) 代理人	100134005
(32) 優先日	平成9年7月31日 (1997. 7. 31)		弁理士 澤田 達也
(33) 優先権主張国	米国 (US)	(72) 発明者	マジト ナフェート
			オランダ国 5656 アーアー アイ
			ンドーフエン プロフ ホルストラーン 6
			最終頁に続く

(54) 【発明の名称】 動作モード及び待機モードを有するスイッチトモード電源回路

(57) 【特許請求の範囲】

【請求項 1】

動作モード及び待機モードを有するスイッチトモード電源回路であって、
第1出力端子及び第2出力端子を有している直流の供給電圧発生手段と、
一次巻線、補助の一次巻線及び二次巻線を有し、前記一次巻線が前記供給電圧発生手段の
第1出力端子に結合される第1端子と第2端子を有し、前記二次巻線が動作モードでは第
1出力電圧を供給し、且つ待機モードでは前記第1出力電圧よりも低い第2出力電圧を供
給する変成器と、
前記一次巻線の第2端子と前記供給電圧発生手段の第2出力端子に直列に接続される可制
御スイッチと、
前記可制御スイッチにスイッチング信号を供給する出力端子、前記変成器の前記補助の一
次巻線に分路補助コンデンサを経て結合される補助電圧検知入力端子及び待機モード開始
信号を受信する待機モード検出入力端子を有し、前記待機モードの期間中に前記可制御ス
イッチにスイッチング動作を反復させ、前記分路補助コンデンサを断続的に充電させるコ
ントローラと、
前記二次巻線に結合され、前記待機モードを開始させる待機モード開始信号を発生するた
めの手段と、
前記待機モード開始信号を前記供給電圧発生手段の前記第1出力端子に選択的に結合させ
て、前記動作モード及び前記待機モードの切り替えを行うための第1スイッチ手段と、
前記コントローラの前記待機モード検出入力端子を前記供給電圧発生手段の前記第1出力

10

20

端子に選択的に結合させる第2スイッチ手段とを具え、
前記コントローラは、さらに、前記第1スイッチ手段及び前記第2スイッチ手段の結合により前記待機モード検出力端子における電圧が第1の電圧を超えることを検知して前記待機モードのスイッチング動作を開始させ、前記第2スイッチ手段の結合の解除により前記待機モード検出力端子への待機モード開始信号の有無とは無関係に前記スイッチト-モード電源回路をターン・オフさせるために前記待機モード検出力端子における電圧が第2の電圧以下となることを検知して前記スイッチング信号を停止させて前記スイッチト-モード電源回路をターン・オフさせ、前記第1スイッチ手段の結合の解除及び前記第2スイッチ手段の結合により前記待機モード検出力端子における電圧が前記第1の電圧と前記第2の電圧との間となることを検知して前記動作モードのスイッチング信号を開始させるスイッチング信号制御手段も具えるようにしたスイッチト-モード電源回路。

10

【請求項2】

前記コントローラが、前記待機モード検出力端子における電圧を比較のために受電すべく結合される第1入力端子、前記第2の電圧を受電すべく結合される第2入力端子及び前記分路補助コンデンサの電圧を監視する電圧監視回路に結合される出力端子を有する比較器を具え、前記待機モード検出力端子における電圧が前記第2の電圧以下に降下して、前記供給電圧発生手段の第1出力端子が前記待機モード検出力端子に結合されていない旨を示す場合に、前記電圧監視回路を介して、前記比較器が前記スイッチング信号制御手段に前記スイッチング信号の発生を停止させるようにしたことを特徴とする請求項1に記載のスイッチト-モード電源回路。

20

【請求項3】

スイッチト-モード電源回路がさらに、前記供給電圧発生手段の前記第1出力端子が前記コントローラの前記待機モード検出力端子に結合される際に、前記コントローラの前記待機モード検出力端子における電圧を制限する電圧制限手段も具えていることを特徴とする請求項1に記載のスイッチト-モード電源回路。

【請求項4】

前記電圧制限手段が、前記供給電圧発生手段の前記第1出力端子と大地との間に直列に接続される抵抗及びツェナーダイオードを具え、前記第2スイッチ手段が、前記抵抗と前記ツェナーダイオードとの接続点を前記コントローラの前記待機モード検出力端子に選択的に結合するようにしたことを特徴とする請求項3に記載のスイッチト-モード電源回路

30

【請求項5】

前記スイッチト-モード電源回路がさらに、前記待機モード検出力端子が前記供給電圧発生手段の前記第1出力端子に結合されていない時に、前記コントローラの前記待機モード検出力端子における電圧を流出させる電圧排流手段も具えていることを特徴とする請求項3に記載のスイッチト-モード電源回路。

【請求項6】

前記電圧排流手段が前記待機モード検出力端子を接地させる抵抗からなることを特徴とする請求項5に記載のスイッチト-モード電源回路。

【請求項7】

前記コントローラは、さらに、前記第2スイッチ手段が前記供給電圧発生手段の第1出力端子を前記コントローラの前記待機モード検出力端子に選択的に結合しなくなる場合に、電力消費を抑える電力消費制限手段も具えていることを特徴とする請求項2に記載のスイッチト-モード電源回路。

40

【請求項8】

請求項7に記載のスイッチト-モード電源回路において、

前記コントローラが、該コントローラの待機モード検出力端子における電圧を比較のために受電すべく結合される第1入力端子と、他の予定した電圧を受電すべく結合される第2入力端子と、前記可制御スイッチへのスイッチング信号の供給を停止可能にする前記スイッチング信号制御手段に結合される出力端子とを有している他の比較器も具え、前記待

50

機モード検出入力端子における前記電圧が前記第1の電圧を超えると、前記他の比較器が、前記スイッチング信号制御手段に前記スイッチング信号をターン・オフさせ、且つ前記待機モードのスイッチング動作を開始するようにしたスイッチト-モード電源回路であって、前記電力消費制限手段が、前記待機モード検出入力端子と前記比較器の第1入力端子との間に接続される抵抗、及び前記比較器の第1入力端子に接続されるコレクタと、前記他の比較器の第1入力端子及び他の抵抗を経て大地にも接続されるエミッタと、 V_{CCA} 電圧源及びツェナーダイオードを経て大地にも接続されるベースとを有しているNPNトランジスタを具え、前記抵抗が限流器として作用し、且つ前記NPNトランジスタが、前記第1の電圧よりも高い電圧が前記コントローラの待機モード検出入力端子に供給される際に、前記他の比較器が前記スイッチト-モード電源回路を待機モードにするようにしたことを特徴とするスイッチト-モード電源回路。

10

【発明の詳細な説明】

【0001】

【技術分野】

本発明はテレビジョン受信機用のスイッチト-モード電源回路に関するものである。

【0002】

【従来の技術】

スイッチト-モード電源回路は、テレビジョン受信機における様々な回路に主動作電力及び待機動作電力を供給するためにテレビジョン受信機に用いられる。或る特定タイプのスイッチト-モード電源回路はバースト動作モードにより待機電力を供給する。この待機バーストモードの期間中における電力消費量は低い、それでもまだかなりの量の電力が消費される。従って、テレビジョン受信機は、ユーザがかなり長い期間テレビ受信機を使用しないと予想する場合に、テレビジョン受信機への全電力を切る主電源スイッチも具えている。

20

【0003】

この主電源スイッチは通常機械式のスイッチであり、これはかなりかさばり、しかも高価なものである。

【発明の開示】

【0004】

本発明の目的は、低コストで、小形で、しかもOFF状態の期間中における電力消費を極めて低くし得る、テレビジョン受信機におけるスイッチト-モード電源回路用の機能ON/OFFスイッチを提供することにある。

30

【0005】

上記の目的は、動作モード及び待機モードを有するスイッチト-モード電源回路であって、

動作モード及び待機モードを有するスイッチト-モード電源回路であって、第1出力端子及び第2出力端子を有している直流の供給電圧発生手段と、一次巻線、補助の一次巻線及び二次巻線を有し、前記一次巻線が前記供給電圧発生手段の第1出力端子に結合される第1端子と第2端子を有し、前記二次巻線が動作モードでは第1出力電圧を供給し、且つ待機モードでは前記第1出力電圧よりも低い第2出力電圧を供給する変成器と、

40

前記一次巻線の第2端子と前記供給電圧発生手段の第2出力端子に直列に接続される可制御スイッチと、

前記可制御スイッチにスイッチング信号を供給する出力端子、前記変成器の前記補助の一次巻線に分路補助コンデンサを経て結合される補助電圧検知入力端子及び待機モード開始信号を受信する待機モード検出入力端子を有し、前記待機モードの期間中に前記可制御スイッチにスイッチング動作を反復させ、前記分路補助コンデンサを断続的に充電させるコントローラと、

前記二次巻線に結合され、前記待機モードを開始させる待機モード開始信号を発生するための手段と、

50

前記待機モード開始信号を前記供給電圧発生手段の前記第1出力端子に選択的に結合させて、前記動作モード及び前記待機モードの切り替えを行うための第1スイッチ手段と、前記コントローラの前記待機モード検出入力端子を前記供給電圧発生手段の前記第1出力端子に選択的に結合させる第2スイッチ手段とを具え、前記コントローラは、さらに、前記第1スイッチ手段及び前記第2スイッチ手段の結合により前記待機モード検出入力端子における電圧が第1の電圧を超えることを検知して前記待機モードのバーストスイッチング動作を開始させ、前記第2スイッチ手段の結合の解除により前記待機モード検出入力端子への待機モード開始信号の有無とは無関係に前記スイッチト-モード電源回路をターン・オフさせるために前記待機モード検出入力端子における電圧が第2の電圧以下となることを検知して前記スイッチング信号を停止させて前記スイッチト-モード電源回路をターン・オフさせ、前記第1スイッチ手段の結合の解除及び前記第2スイッチ手段の結合により前記待機モード検出入力端子における電圧が前記第1の電圧と前記第2の電圧との間となることを検知して前記動作モードのスイッチング信号を開始させるスイッチング信号制御手段も具えるようにしたスイッチト-モード電源回路で達成される。

10

【0006】

上記スイッチト-モード電源回路では、OFF状態を所望する場合に、供給電圧発生手段の第1出力端子とコントローラの待機モード検出入力端子との結合を解いて、待機モード検出入力端子における電圧降下をターン・オフ手段により検出し、これに応答してターン・オフ手段が始動電流源をターン・オフして、スイッチング信号を停止させる手段を起動

20

【0007】

機械的な主電源スイッチを本発明による機能的なON/OFFスイッチと置き換える場合には、スイッチト-モード電源回路の電力消費量を、たとえ故障の場合でも、例えば15ワットのような最少電力量とする必要があることを確かめた。

【0008】

このために、上述したようなスイッチト-モード電源回路は、前記コントローラがさらに、前記結合手段が前記供給電圧発生手段の第1出力端子を前記コントローラの前記待機モード検出入力端子に選択的に結合しなくなる場合に、電力消費を抑える電力消費制限手段

30

【0009】

以下本発明を図面を参照して、前述した及び追加の目的及び利点を考慮して説明する。

【0010】

【発明の実施の形態】

図1は一次制御を用いる既知のスイッチト-モード電源の図式ブロック図を示す。特に、ダイオード整流ブリッジRECがマススタスイッチSWMを経て線路電圧源に接続されている。整流ブリッジRECからの出力端子はコンデンサC11を経て接地されると共に、変成器TRの一次巻線L11の一端にも接続される。一次巻線L11の他端は可制御スイッチTr11の一端に接続され、このスイッチの他端は検知抵抗 R_{SENSE} を経て接地される。変成器TRの第1二次巻線L12は、ダイオードD11と主出力コンデンサC12との直列回路を経て互いに接続される第1端部と第2端部とを有しており、第1二次巻線L12の第2端部は大地にも接地される。主出力コンデンサC12の両端間に負荷（図示せず）を接続することができる。

40

【0011】

変成器TRは、ダイオードD12と制御出力コンデンサC13との直列回路を経て互いに接続される第1端部及び第2端部を有する第2二次巻線L13も具えており、この第2二次巻線L13の第2端部も接地される。制御出力コンデンサC13の両端間には、例えばスイッチト-モード電源回路が取り付けられるテレビジョン受信機を制御するためのマイクログロッセッサ（図示せず）が接続されて、動作電力を受電する。

50

【0012】

第1二次巻線L12の第1端部はダイオードD13及び可制御スイッチSw1を経て制御出力コンデンサC13の一端に接続され、また、制御出力コンデンサC13は、光結合器の発光ダイオードD14と、ツェナーダイオードZ1と、可制御スイッチSw2との直列回路によって分路される。可制御スイッチSw1及びSw2はマイクロプロセッサからの信号により制御されて、スイッチト-モード電源回路の待機モードを開始させる。

【0013】

変成器TRはさらに補助の一次巻線L14も具えており、この巻線の一端はダイオードD15に接続され、次いで、 V_{AUX} コンデンサC14を経て接地されると共に、コントローラICの V_{AUX} 入力端子と、光結合器の光センサTr12の一端とに接続され、光センサTr12の他端はコントローラICの待機モード検出入力端子(OOB)に接続される。補助の一次巻線L14の他端は接地される。コントローラICはさらに、整流ブリッジRECの出力端子に接続される V_{IN} 入力端子と、補助の一次巻線L14の一端に抵抗R11を経て接続されるDEMAG入力端子と、可制御スイッチTr11の制御入力端子に接続されるドライバ出力端子と、抵抗 R_{SENSE} に接続される I_{SENSE} 入力端子とを具えている。

【0014】

スイッチト-モード電源回路をターン・オフするためには、整流ブリッジRECへの電力を遮断するスイッチSWMを作動させるだけで済む。しかし、このタイプのスイッチは、それが取り扱わなければならない電力量からして、高価で、しかも大形である。

【0015】

図2は図1の回路に本発明を組込んだスイッチト-モード電源回路を示す。特に、2個の抵抗R12及びR13と、ツェナーダイオードZ2との直列回路を整流ブリッジRECの第1出力端子と大地との間に接続する。ツェナーダイオードZ2と抵抗R13との接続点はスイッチSw3を経てコントローラICのOOB入力端子に接続すると共に、抵抗R14を経て大地にも接続する。

【0016】

スイッチト-モード電源回路をターン・オフすることが所望される場合には、スイッチSw3を開いて、ツェナーダイオードZ2間の電圧をコントローラICのOOB入力端子から取り除く。この際、コントローラICはOOB入力端子における斯かる電圧降下を検出して、可制御スイッチTr11のスイッチング動作を停止させる。この状態でコントローラICが引き込む電流は300 μ A以下であり、これにより電源回路をオフ状態にする。

【0017】

図2に示す例は、バーストモードの待機動作(待機モード)を所望する旨をコントローラICに知らせるのに専用の光結合器を第1の検知例として用いる。しかし、大抵のスイッチト-モード電源では、通常の動作中に制御電圧を調整するのに光結合器が既に用いられている。図3は本発明によるスイッチト-モード電源回路の第2実施例を示し、この例では、バーストモードの待機動作(待機モード)を知らせるのに既存の光結合器を第2の検知例として追加的に使用する。特に、光結合器の発光ダイオードD14を抵抗R15及びR16を経てツェナーダイオードZ3のカソードに接続し、ツェナーダイオードZ3のアノードを接地する。抵抗R17とコンデンサC15との直列回路はツェナーダイオードZ3のカソードと、ツェナーダイオードZ3の制御端子の接続点であり、且つ第1二次巻線L12の出力端子と大地との間に接続される抵抗R18とR19との接続点に接続する。スイッチSw2はツェナーダイオードZ1のカソードを第2二次巻線L13の出力端子に接続し、ツェナーダイオードZ1のアノードは抵抗R20とR21との直列回路を経て接地する。抵抗R15とR16との接続点はNPNトランジスタTr13のコレクタに接続し、このトランジスタのエミッタは接地し、ベースは抵抗R20とR21との接続点に接続する。一次側では、光結合器の光センサTr12とダイオードD16との接続点を抵抗R22を経てコントローラICの V_{CNTL} 入力端子に接続し、この端子は抵抗R23とコンデンサC16との並列回路を経て大地にも接続する。

【0018】

通常の動作中は、トランジスタ $T r 1 3$ がターン・オフし、光結合器の発光ダイオード $d 1 4$ によって放出される光の強度が回路 $R 1 6 \sim R 1 9$ 、 $C 1 5$ 及び $Z 3$ によって制御される。この可変光強度が光センサ $T r 1 2$ にそれ相当のレスポンスを持たらし、この光センサ $T r 1 2$ が V_{AUX} 電圧の一部をコントローラ IC の V_{CNTL} 入力端子に供給して、可制御スイッチ $T r 1 1$ を調整する。しかし、マイクロプロセッサが、制御出力コンデンサ $C 1 3$ 間の制御出力電圧の増加のためにスイッチ $S w 1$ 及び $S w 2$ を閉じることによってバーストモードの待機動作（待機モード）を知らせる場合には、トランジスタ $T r 1 3$ が完全にターン・オンして、発光ダイオード $D 1 4$ がかなり高い光出力を放出し、これにより光センサ $T r 1 2$ が V_{AUX} 電圧の全てをコントローラ IC の OOB 入力端子に供給する。

【0019】

図4に示すように、コントローラ IC は、 V_{IN} 入力端子に結合される始動電流源 30 及び V_{AUX} 入力端子に接続される V_{CC} 管理回路 32 を含む。 OOB 入力端子は抵抗 $R 2 4$ に接続されてから、第1比較器 34 に接続され、この比較器はこれに供給される電圧を +2.4 V の電圧と比較して、“OFF/ON” 信号を発生する。この OFF/ON 信号は V_{CC} 管理回路 32 の入力端子に供給される。抵抗 $R 2 4$ は NPN トランジスタ $T r 1 5$ のコレクタにも接続される。トランジスタ $T r 1 5$ のベースは V_{CCA} 電圧源に接続されると共に、ツェナーダイオード $Z 4$ を経て大地にも接続される。トランジスタ $T r 1 5$ のエミッタは第2比較器 36 にも接続され、この比較器はこれに供給される電圧を +1.4 V の電圧と比較して、“バーストモード待機” 信号 $S 6$ を発生する。この信号 $S 6$ は始動電流源 30 と、ORゲート 38 の一方の入力端子とに供給される。 V_{CC} 管理回路 32 からの出力（ $S 5$ ）も始動電流源 30 及び ORゲート 38 の反転入力端子に供給される。ORゲート 38 からの出力は RS フリップフロップ 40 のリセット入力端子に供給され、このフリップフロップのセット入力端子は発振器 42 の出力端子に接続される。RS フリップフロップ 40 からの Q 出力は ANDゲート 44 の一方の入力端子に供給され、ANDゲート 44 の出力は可制御スイッチ $T r 1 1$ を駆動するドライバ 46 へと供給される。

【0020】

次にスイッチト-モード電源回路の動作を説明する。線路電圧が整流ブリッジ $R E C$ に供給される場合に、スイッチ $S w 3$ が開いていると、コントローラ IC は“スリープモード”（ターン・オフモード）にあり、電流消費量は $300 \mu A$ 以下である。スイッチ $S w 3$ が一旦閉じると、 OOB 入力端子における電圧がツェナーダイオード $Z 2$ の電圧に等しくな（即ち、+2.4 V よりも高くな）て、OFF/ON 比較器 34 からの出力を“高”レベルにする。これにより始動シーケンスが開始し、 V_{CC} 管理回路 32 が $S 5$ 信号をターン・オフさせ、始動電流源 30 に V_{AUX} コンデンサ $C 1 4$ を充電するための電流 11 を発生させる。 V_{AUX} 電圧が一旦予定レベル以上に上昇すると、 V_{CC} 管理回路 32 が信号 $S 5$ をターン・オンさせ、この際、コントローラ IC が始動して、可制御スイッチ $T r 1 1$ にスイッチング動作をさせることにより、変成器 $T R$ に一次巻線 $L 1 1$ から二次巻線 $L 1 2$ 及び $L 1 3$ と V_{AUX} コンデンサ $C 1 4$ へ給電する補助の一次巻線 $L 1 4$ とへのエネルギーの転送を開始させる。この際、スイッチト-モード電源回路は通常の動作モードにある。

【0021】

バーストモードの待機動作（待機モード）が所望される場合には、マイクロプロセッサがスイッチ $S w 1$ 及び $S w 2$ を閉じて、第1二次巻線 $L 1 2$ を第2二次巻線 $L 1 3$ に結合させることにより、主出力コンデンサ $C 1 2$ からのエネルギーを放逐させる。さらに、スイッチ $S w 2$ が光結合器の発光ダイオード $D 1 4$ 及びツェナーダイオード $Z 1$ を第2二次巻線 $L 1 3$ の両端間に接続する。この際、第1及び第2二次巻線 $L 1 2$ 及び $L 1 3$ の結合が制御出力コンデンサ $C 1 3$ 間の制御出力電圧を高めることになる。この制御出力電圧がツェナーダイオード $Z 1$ の電圧以上になると、発光ダイオード $D 1 4$ が附勢される。これにより光センサ $T r 1 2$ が V_{AUX} 電圧をコントローラ IC の OOB 入力端子に結合させる。 V_{AUX} 電圧は、例えば +5.6 V を超える電圧であるから、比較器 36 がフリップフロップ 40 をリセットする信号 $S 6$ を発生して、可制御スイッチ $T r 1 1$ のスイッチング動作

10

20

30

40

50

を停止する。

【0022】

可制御スイッチ $T r 1 1$ が一旦スイッチング動作を停止すると、変成器 $T R$ は一次巻線 $L 1 1$ からのエネルギーを第1及び第2二次巻線 $L 1 2$ 及び $L 1 3$ と、補助の一次巻線 $L 1 4$ とに転送しなくなる。この結果、制御出力コンデンサ $C 1 3$ 及び V_{AUX} コンデンサ $C 1 4$ が放電し始め、制御電圧及び V_{AUX} 電圧が降下し始める。制御電圧がツェナーダイオード $Z 1$ の電圧以下になると、発光ダイオード $D 1 4$ が発光しなくなり、光センサ $T r 1 2$ がコントローラ $I C$ の $O O B$ 入力端子から V_{AUX} 電圧を取り除き、比較器 $3 6$ が信号 $S 6$ を発生しなくなる。この時間中に V_{AUX} が降下して、この V_{AUX} 電圧が V_{UVLO} レベルにまで降下すると、 V_{CC} 管理回路 $3 2$ が信号 $S 5$ の発生を停止し、これによりフリップフロップ $4 0$ のリセット状態を維持し、且つ V_{AUX} コンデンサ $C 1 4$ を充電する始動電流源 $3 0$ を駆動させて、 V_{AUX} 電圧を上昇させる。 V_{AUX} 電圧が一旦 V_{START} レベルになると、 V_{CC} 管理回路 $3 2$ が $S 5$ 信号を発生し、この信号が始動電流源 $3 0$ をターン・オフさせると共に可制御スイッチ $T r 1 1$ にスイッチング動作を開始させる。可制御スイッチ $T r 1 1$ のスイッチング動作によって変成器 $T R$ は一次巻線 $L 1 1$ からのエネルギーを第1及び第2二次巻線 $L 1 2$ 及び $L 1 3$ と、補助の一次巻線 $L 1 4$ とに転送する。このサイクルは、マイクロプロセッサがバーストモード待機動作（待機モード）への終了及び通常動作への復帰を示すスイッチ $S w 1$ 及び $S w 2$ を開くまで繰り返す。

10

【0023】

機能スイッチ $S w 3$ を用いる場合には、スイッチト-モード電源回路の電力消費量を最小レベル、例えば故障の場合でも15ワット程度にすることが重要である。抵抗 $R 1 4$ 、 $R 2 4$ 、 $R 2 5$ 及びトランジスタ $T r 1 5$ の回路がこのような保護をする。特に、スイッチ $S w 3$ が開く場合に、抵抗 $R 1 4$ は $O O B$ 入力端子における電圧が接地されるようにする。この場合には、第1比較器 $3 4$ が $O F F$ 状態を検知し、コントローラ $I C$ は、それがスイッチト-モード電源回路を始動しない“スリープ”モード（ターン・オフモード）になる。

20

【0024】

バーストモード（待機モード）は光結合器の光センサ $T r 1 2$ によって開始される。これを起動させると、光センサ $T r 1 2$ は $O O B$ 入力端子の電圧を+5.6Vより高くし、同時に、抵抗 $R 2 5$ における電圧を第2比較器 $3 6$ の基準電圧、即ち+1.4Vよりも大きくするのに十分な電流を供給する。この場合に、第2比較器 $3 6$ の出力が高レベルとなり、スイッチト-モード電源回路をバーストモード待機動作（待機モード）にさせる。

30

【0025】

抵抗 $R 2 4$ は、 $O O B$ 入力端子が V_{AUX} 入力端子に接続される場合の不良状態に基づいて選定する。このような事態にはシステムがバーストモード動作（待機モード）に進んで、スイッチト-モード電源回路の電力消費量が15W以下となるようにする。

【0026】

このために、抵抗 $R 2 4$ は限流器として作用する。トランジスタ $T r 1 5$ はPMOSタイプのトランジスタの代わりに、バイポーラNPNトランジスタとする。

【0027】

その理由は、PMOSトランジスタのしきい値電圧は高い（2.1V）からである。このしきい値電圧が高いと、バーストモード（待機モード）のトリップレベルが高くなってしまう。このようにトリップレベルが高くなると、故障が生じた場合に、スイッチト-モード電源にバーストモードの待機動作（待機モード）をさせることができなくなる。

40

【0028】

$O O B$ 入力端子と V_{AUX} 入力端子との間に短絡がある場合には、電圧 V_{AUX} が $O O B$ 入力端子に供給されて、第2比較器 $3 6$ にバーストモードの待機動作（待機モード）を検出させる。この際、可制御スイッチ $T r 1 1$ はターン・オフし、 V_{CC} 管理回路 $3 2$ が V_{AUX} 電圧をモニタする。短絡のために、 V_{AUX} 電圧はつぎのような電圧値にクランプされる。即ち

50

$$V_{CLAMP} = V_{CCA} + 0.6 + (I_{START} * R_{25})$$

【0029】

電圧 V_{CLAMP} は抵抗 R_{25} の値と、始動電流限 30 からの電流 I_{START} と温度とに依存する。 V_{CLAMP} の値に応じて、 V_{AUX} 電圧は、コントローラ IC 用の始動電圧よりも低い電圧にクランプすることができる。このような状態では、コントローラ IC が“ハング”状態になり、決して始動しなくなる。 V_{CLAMP} が始動電圧よりも高い場合には、コントローラ IC が始動し、直ちにバーストモード動作（待機モード）を検知する。

【0030】

本発明は上述した実施例のみに限定されるものでなく、幾多の変更を加え得ることは当業者に明らかである。

【0031】

【図面の簡単な説明】

【図 1】 機械的な ON/OFF スwitch を有している従来のスイッチト-モード電源回路の図式ブロック図である。

【図 2】 本発明によるスイッチト-モード電源回路の第 1 実施例の図式ブロック図である。

【図 3】 本発明によるスイッチト-モード電源回路の第 2 実施例の図式ブロック図である。

【図 4】 コントローラに含まれる始動電流源及び V_{CC} 管理回路並びに過電流保護回路のブロック図である。

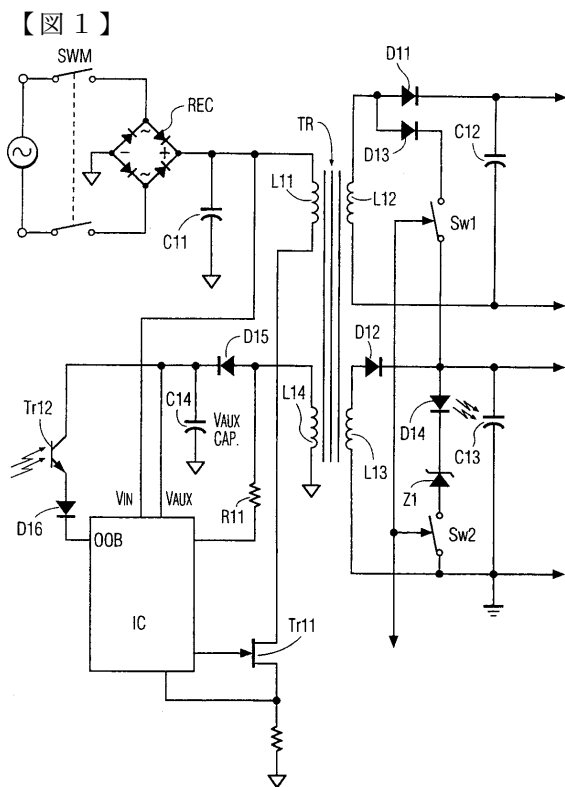


FIG. 1

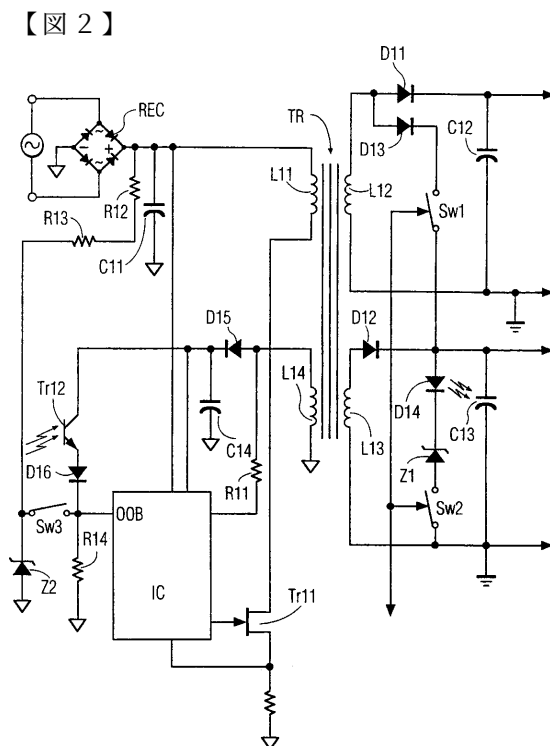


FIG. 2

フロントページの続き

- (72)発明者 モベルス トム
オランダ国 5656 アーアー アインドーフェン プロフ ホルストラーン 6
(72)発明者 セイネン アーウィン ジー アール
オランダ国 5656 アーアー アインドーフェン プロフ ホルストラーン 6

合議体

審判長 大河原 裕

審判官 楨原 進

審判官 片岡 弘之

- (56)参考文献 特表2001-501440 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H02M3/00-3/44