



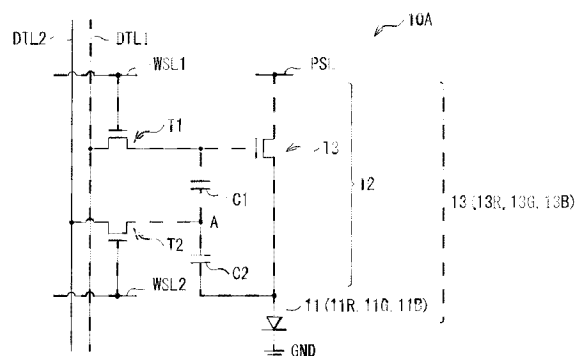
(45)授权公告日 2017.05.24

代理人 周少杰

权利要求书3页 说明书13页 附图12页

像素电路、显示面板、显示设备和电子单元

提供了一种能够获得高亮度同时抑制功耗的像素电路。此外,提供了一种具有该像素电路的显示面板、以及包括该显示面板的显示设备。此外,提供了一种包括该显示设备的电子单元。该像素电路包括:驱动发光元件的第一晶体管;在所述第一晶体管的栅极和源极之间串联连接的多个保持电容器;在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管;以及在第二信号线和所述保持电容器的结点之一之间提供的第三晶体管。



1. 一种驱动像素电路的方法,所述像素电路具有
采样第一信号线和第二信号线的电压的采样电路,
保持由所述采样电路采样的电压的保持电路,以及
基于由所述保持电路保持的电压驱动发光元件的驱动电路,所述方法包括:

允许所述采样电路执行第一信号线和第二信号线的电压的第一采样,同时灰度级电压施加到所述第一信号线,并且基本电压施加到所述第二信号线;以及

允许所述采样电路仅执行第二信号线的电压的第二采样,同时将通过所述第一采样获得的电压保持在所述保持电路中,并且同时将所述灰度级电压施加到所述第二信号线,

其中

所述驱动电路具有在固定电源线和所述发光元件之间提供的驱动晶体管,

所述保持电路具有在所述驱动晶体管的栅极和源极之间提供并且相互串联连接的多个保持电容器,

所述第一采样允许驱动晶体管的栅极提供有等于由所述采样电路采样的第一信号线的电压的第一电压,并且允许所述保持电容器的结点之一提供有等于由所述采样电路采样的第二信号线的电压的电压,并且

所述第二采样允许所述保持电容器的结点之一提供有等于由所述采样电路采样的第二信号线的电压的电压,并且因此允许所述驱动晶体管的栅极电压提高到高于所述第一电压的第二电压,以便导通所述驱动晶体管。

2. 如权利要求1所述的方法,其中

所述驱动电路具有在固定电源线和所述发光元件之间提供的驱动晶体管,

所述保持电路具有在所述驱动晶体管的栅极和源极之间连接的第一保持电容器、以及连接到所述驱动晶体管的栅极的第二保持电容器,

所述第一采样允许所述驱动晶体管的栅极提供有等于由所述采样电路采样的第一信号线的电压的第一电压,并且允许所述第二保持电容器提供有等于由所述采样电路采样的第二信号线的电压的电压,并且

所述第二采样允许所述第二保持电容器提供有等于由所述采样电路采样的第二信号线的电压的电压,并且允许所述驱动晶体管的栅极电压提高到高于所述第一电压的第二电压,以便导通所述驱动晶体管。

3. 一种包括显示面板和驱动电路的显示设备,所述驱动电路驱动具有多个像素的所述显示面板,每个像素包括发光元件和驱动所述发光元件的像素电路,所述像素电路包括:

驱动发光元件的第一晶体管;

在所述第一晶体管的栅极和源极之间串联连接的多个保持电容器;

在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管;

在第二信号线和所述保持电容器的结点之一之间提供的第三晶体管;以及

保持电路,保持由所述第二晶体管采样得到的电压,

所述驱动电路驱动所述显示面板使得对于给定像素,

所述第二晶体管和所述第三晶体管分别执行第一信号线和第二信号线的电压的第一采样,同时灰度级电压施加到所述第一信号线,并且基本电压施加到所述第二信号线,

所述第三晶体管执行第二信号线的电压的第二采样,同时所述第三晶体管处于截止状

态,同时将通过所述第一采样获得的电压保持在所述保持电路中,并且同时将所述灰度级电压施加到所述第二信号线,

所述第一采样允许所述第一晶体管的栅极提供有等于由所述第二晶体管采样的第一信号线的电压的第一电压,并且允许所述保持电容器的结点之一提供有等于由所述第三晶体管采样的第二信号线的电压的电压,并且

所述第二采样允许所述保持电容器的结点之一提供有等于由所述第三晶体管采样的第二信号线的电压的电压,并且因此允许所述第一晶体管的栅极电压提高到高于所述第一电压的第二电压,以便导通所述第一晶体管。

4. 一种包括显示面板和驱动电路的显示设备,所述驱动电路驱动具有多个像素的所述显示面板,每个像素包括发光元件和驱动所述发光元件的像素电路,所述像素电路包括:

驱动发光元件的第一晶体管;

连接在所述第一晶体管的栅极和源极之间的一个或多个第一保持电容器;

在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管;

在第二信号线和所述第一晶体管的栅极之间提供的第三晶体管;

在所述第三晶体管的源极和所述第一晶体管的栅极之间提供的一个或多个第二保持电容器;以及

保持电路,保持由所述第二晶体管采样得到的电压,

所述驱动电路驱动所述显示面板使得对于给定像素,

所述第二晶体管 and 所述第三晶体管分别执行第一信号线和第二信号线的电压的第一采样,同时灰度级电压施加到所述第一信号线,并且基本电压施加到所述第二信号线,

所述第三晶体管执行第二信号线的电压的第二采样,同时所述第二晶体管处于截止状态,同时将通过所述第一采样获得的电压保持在所述保持电路中,并且同时将所述灰度级电压施加到所述第二信号线,

所述第一采样允许所述第一晶体管的栅极提供有等于由所述第二晶体管采样的第一信号线的电压的第一电压,并且允许所述保持电容器的结点之一提供有等于由所述第三晶体管采样的第二信号线的电压的电压,并且

所述第二采样允许所述保持电容器的结点之一提供有等于由所述第三晶体管采样的第二信号线的电压的电压,并且因此允许所述第一晶体管的栅极电压提高到高于所述第一电压的第二电压,以便导通所述第一晶体管。

5. 一种具有显示设备的电子单元,所述显示设备包括显示面板和驱动具有多个像素的所述显示面板的驱动电路,每个像素包括发光元件和驱动所述发光元件的像素电路,所述像素电路包括:

驱动发光元件的第一晶体管;

在所述第一晶体管的栅极和源极之间串联连接的多个保持电容器;

在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管;

在第二信号线和所述保持电容器的结点之一之间提供的第三晶体管;以及

保持电路,保持由所述第二晶体管采样得到的电压,

所述驱动电路驱动所述显示面板使得对于给定像素,

所述第二晶体管 and 所述第三晶体管分别执行第一信号线和第二信号线的电压的第一

采样,同时灰度级电压施加到所述第一信号线,并且基本电压施加到所述第二信号线,

所述第三晶体管执行第二信号线的电压的第二采样,同时所述第二晶体管处于截止状态,同时将通过所述第一采样获得的电压保持在所述保持电路中,并且同时将所述灰度级电压施加到所述第二信号线,

所述第一采样允许所述第一晶体管的栅极提供有等于由所述第二晶体管采样的第一信号线的电压的第一电压,并且允许所述保持电容器的结点之一提供有等于由所述第三晶体管采样的第二信号线的电压的电压,并且

所述第二采样允许所述保持电容器的结点之一提供有等于由所述第三晶体管采样的第二信号线的电压的电压,并且因此允许所述第一晶体管的栅极电压提高到高于所述第一电压的第二电压,以便导通所述第一晶体管。

6. 一种具有显示设备的电子单元,所述显示设备包括显示面板和驱动具有多个像素的所述显示面板的驱动电路,每个像素包括发光元件和驱动所述发光元件的像素电路,所述像素电路包括:

驱动发光元件的第一晶体管;

连接在所述第一晶体管的栅极和源极之间的一个或多个第一保持电容器;

在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管;

在第二信号线和所述第一晶体管的栅极之间提供的第三晶体管;

在所述第三晶体管的源极和所述第一晶体管的栅极之间提供的一个或多个第二保持电容器;以及

保持电路,保持由所述第二晶体管采样得到的电压,

所述驱动电路驱动所述显示面板使得对于给定像素,

所述第二晶体管和所述第三晶体管分别执行第一信号线和第二信号线的电压的第一采样,同时灰度级电压施加到所述第一信号线,并且基本电压施加到所述第二信号线,

所述第三晶体管执行第二信号线的电压的第二采样,同时所述第二晶体管处于截止状态,同时将通过所述第一采样获得的电压保持在所述保持电路中,并且同时将所述灰度级电压施加到所述第二信号线,

所述第一采样允许所述第一晶体管的栅极提供有等于由所述第二晶体管采样的第一信号线的电压的第一电压,并且允许所述保持电容器的结点之一提供有等于由所述第三晶体管采样的第二信号线的电压的电压,并且

所述第二采样允许所述保持电容器的结点之一提供有等于由所述第三晶体管采样的第二信号线的电压的电压,并且因此允许所述第一晶体管的栅极电压提高到高于所述第一电压的第二电压,以便导通所述第一晶体管。

像素电路、显示面板、显示设备和电子单元

技术领域

[0001] 本公开涉及显示面板的像素中包括的像素电路。本公开还涉及显示面板和具有该显示面板的显示设备,在该显示面板中,二维地布置每个包括上述像素电路的多个像素。此外,本公开涉及包括上述显示设备的电子单元。

背景技术

[0002] 近年来,在用于显示图像的显示设备的领域中,开发并且商用化了这样的显示设备,其使用诸如有机EL(电致发光)元件的电流驱动型的光学元件作为像素的发光元件,其发光亮度根据流过其中的电流值变化。不同于液晶元件等,有机EL元件是自发光元件。因此,因为不需要光源(背光),所以与必须光源的液晶显示设备相比,使用有机EL元件的显示设备(有机EL显示设备)提供更高图像可见度、降低的功耗、以及更高的元件响应速度。

[0003] 类似于液晶显示设备,用于有机EL显示设备的驱动方法包括简单的(无源)矩阵方法和有源矩阵方法。前者具有难以实现大尺寸和高分辨率显示设备的风险,尽管其结构简单。因此,目前积极开发有源矩阵方法。在该方法中,通过为每个发光元件提供的驱动电路中提供的有源元件(通常,TFT(薄膜晶体管))控制流过每个像素中的发光元件的电流。像素电路包括多个有源元件(通常,TFT(薄膜晶体管))、电容性元件等(见日本未审专利申请公开No. 2009-300697)。

[0004] 图16图示日本未审专利申请公开No. 2009-300697中描述的显示设备的每个像素的示意性配置。图16中描述的像素由有机EL元件D100和连接到有机EL元件D100的像素电路构成。像素电路100具有2Tr1C的电路配置,并且由用于采样的晶体管T100、保持晶体管C100和用于驱动的晶体管T200构成。写入线WSL形成为在行方向延伸,并且连接到晶体管T100的栅极。电源线PSL也形成为在行方向延伸,并且连接到晶体管T200的漏极。信号线DTL形成为在列方向延伸,并且连接到晶体管T100的漏极。晶体管T100的源极连接到用于驱动的晶体管T200的栅极和保持电容器C100的一端。晶体管T200的源极和保持电容器C100的另一端连接到有机EL元件D100的阳极。有机EL元件D100的阴极连接到地线GND。

[0005] 接下来,说明图17中描述的像素的操作(光从关闭到接通的操作)。图17的(A)到(C)图示施加到图16所述的像素的电压的示例性波形。具体地,图17的(A)到(C)分别示出两种电压(V_{ss} 和 V_{cc})施加到电源线PSL的状态,两种电压(V_{sig} 和 V_{ofs})施加到信号线DTL的状态,以及两种电压(V_{on} 和 V_{off})施加到写入线WSL的状态。图17的(D)到(F)示出响应于施加到电源线PSL、信号线DTL和写入线WSL的电压,晶体管T200的栅极电压 V_g 和源极电压 V_s 的时间变化。

[0006] (阈值校正准备时段)

[0007] 首先,进行对于阈值校正的准备。具体地,驱动电路(未示出)将电源线PSL的电压从 V_{cc} 降低到 V_{ss} (t_1)。然后,源极电压 V_s 变为 V_{ss} ,并且停止有机EL元件D100的发光。接下来,驱动电路将信号线DTL的电压从 V_{sig} 切换到 V_{ofs} (t_2),此后,在电源线PSL的电压 V_{ss} 的同时,驱动电路将写入线WSL的电压从 V_{off} 提高到 V_{on} (t_3)。然后,栅极电压 V_g 降低到

Vofs。

[0008] (第一阈值校正时段)

[0009] 接下来,执行阈值校正。具体地,在信号线DTL的电压时Vofs的同时,驱动电路将电源线PSL的电压从Vss提高到Vcc (t4)。然后,电流Ids在晶体管T200的漏极和源极之间流动以提高源极电压Vs。此后,在将信号线DTL的电压从Vofs切换到Vsig之前,驱动电路将写入线WSL的电压从Von降低到Voff (t5)。然后,晶体管T200的栅极设为浮置状态,并且暂时停止阈值校正。

[0010] (校正暂停时段)

[0011] 在暂停阈值校正的时段期间,在与已经经历阈值校正的行(像素)不同的另一行(像素)执行信号线DTL的电压的采样。当阈值校正不充足时,也就是说,当晶体管T200的栅极和源极之间的电势差Vgs高于晶体管T200的阈值电压时,即使在阈值校正暂停时段期间,电流Ids也在已经经历阈值校正的行(像素)的晶体管T200的漏极和源极之间流动,以提高源极电压Vs,并且栅极电压Vg也由于通过保持电容器C100的耦合而提高。此后,在校正暂停时段期间,驱动电路将信号线DTL的电压从Vofs切换为Vsig (t6)。

[0012] (写入迁移率校正时段)

[0013] 在阈值校正暂停时段结束之后,执行写入和迁移率校正。具体地,在信号线DTL的电压是Vsig的同时,驱动电路将写入线WSL的电压从Voff提高到Von (t7),并且将晶体管T200的栅极连接到信号线DTL。然后,晶体管T200的栅极电压变为Vsig。此时,在此阶段有机EL元件D100的阳极电压仍低于有机EL元件D100的阈值电压,并且有机EL元件D100处于截止状态。因此,因为电流Ids流过有机EL元件D100的元件电容(未示出),并且元件电容改变,所以源极电压Vs提高 ΔV ,并且电势差Vgs在该时间过程中变为 $V_{sig} + V_{th} - \Delta V$ 。以此方式,同时执行写入和迁移率校正。这里,晶体管T200的迁移率越高,获得越大的 ΔV ,使得可以通过在发光之前将电势差Vgs降低 ΔV ,减小像素之间迁移率的变化。

[0014] (发光)

[0015] 最后,驱动电路将写入线WSL的电压从Von降低到Voff (t8)。然后,晶体管T200的栅极设为浮置状态,并且电流Ids在晶体管T200的漏极和源极之间流动以提高源极电压Vs。结果,有机EL元件D100以希望的亮度发光。

发明内容

[0016] 顺便提及,在图16所述的像素中,施加到信号线DTL的电压越高,由有机EL元件D100发出的光的强度越高。为了在图16所述的像素中获得高亮度,高电压需要施加到信号线DTL。然而,存在问题在于,如果驱动信号线DTL的驱动器的输出增加以施加高电压到信号线DTL,那么用于放电或充电信号线DTL的电流量也增加,导致更高功耗。此外,还存在这样的情况,需要使用昂贵的组件作为驱动器以增加驱动器的输出。在此情况下,存在组件成本增加的风险。因此,在低功耗和低成本方面,希望减少驱动器的输出。尽管,如果驱动器的输出过度减小,则流过有机EL元件D100的电流量也减少,并且不能获得希望的亮度。

[0017] 希望提供一种能够获得高亮度同时抑制功耗的像素电路。此外,希望提供一种具有该像素电路的显示面板、以及包括该显示面板的显示设备。此外,希望提供一种包括该显示设备的电子单元。

[0018] 本公开的实施例的第一像素电路包括驱动发光元件的第一晶体管以及在所述第一晶体管的栅极和源极之间串联连接的多个保持电容器。该像素电路还包括在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管,以及在第二信号线和所述保持电容器的结点之一之间提供的第三晶体管。

[0019] 本公开的实施例的第一显示面板包括每个包括发光元件的多个像素以及驱动所述发光元件的像素电路。所述像素电路具有:驱动发光元件的第一晶体管;连接在所述第一晶体管的栅极和源极之间的一个或多个第一保持电容器;在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管;在第二信号线和所述第一晶体管的栅极之间提供的第三晶体管;以及在所述第三晶体管的源极和所述第一晶体管的栅极之间提供的一个或多个第二保持电容器。

[0020] 本公开的实施例的第一显示设备包括显示面板和驱动电路,所述驱动电路驱动具有多个像素的显示面板,每个像素包括发光元件和驱动所述发光元件的像素电路。所述像素电路包括:驱动发光元件的第一晶体管;在所述第一晶体管的栅极和源极之间串联连接的多个保持电容器;在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管;以及在第二信号线和所述保持电容器的结点之一之间提供的第三晶体管。

[0021] 本公开的实施例的第一电子单元具有显示设备,所述显示设备包括显示面板和驱动电路,所述驱动电路驱动具有多个像素的显示面板,每个像素包括发光元件和驱动所述发光元件的像素电路。所述像素电路包括:驱动发光元件的第一晶体管;在所述第一晶体管的栅极和源极之间串联连接的多个保持电容器;在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管;以及在第二信号线和所述保持电容器的结点之一之间提供的第三晶体管。

[0022] 在本公开的实施例的第一像素电路、第一显示面板、第一显示设备以及电子单元的情况下,通过第二晶体管采样第一信号线的电压,并且写入第一晶体管的栅极。此外,通过第三晶体管采样第二信号线的电压,并且写入保持电容器的结点之一。因此,可能将第一晶体管的栅极电压提高到高于第一信号线的电压的电压,以便导通第一晶体管。

[0023] 本公开的实施例的第二像素电路包括驱动发光元件的第一晶体管以及连接在所述第一晶体管的栅极和源极之间的一个或多个第一保持电容器。所述相对电路还包括在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管,在第二信号线和所述第一晶体管的栅极之间提供的第三晶体管,以及在所述第三晶体管的源极和所述第一晶体管的栅极之间提供的一个或多个第二保持电容器。

[0024] 本公开的实施例的第二显示面板包括每个包括发光元件的多个像素以及驱动所述发光元件的像素电路。所述像素电路具有:驱动发光元件的第一晶体管;连接在所述第一晶体管的栅极和源极之间的一个或多个第一保持电容器;在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管;在第二信号线和所述第一晶体管的栅极之间提供的第三晶体管;以及在所述第三晶体管的源极和所述第一晶体管的栅极之间提供的一个或多个第二保持电容器。

[0025] 本公开的实施例的第二显示设备包括显示面板和驱动电路,所述驱动电路驱动具有多个像素的显示面板,每个像素包括发光元件和驱动所述发光元件的像素电路。所述像素电路包括:驱动发光元件的第一晶体管;连接在所述第一晶体管的栅极和源极之间的一个

个或多个第一保持电容器；在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管；在第二信号线和所述第一晶体管的栅极之间提供的第三晶体管；以及在所述第三晶体管的源极和所述第一晶体管的栅极之间提供的一个或多个第二保持电容器。

[0026] 本公开的实施例的第二电子单元具有显示设备，所述显示设备包括显示面板和驱动电路，所述驱动电路驱动具有多个像素的显示面板，每个像素包括发光元件和驱动所述发光元件的像素电路。所述像素电路包括：驱动发光元件的第一晶体管；连接在所述第一晶体管的栅极和源极之间的一个或多个第一保持电容器；在第一信号线和所述第一晶体管的栅极之间提供的第二晶体管；在第二信号线和所述第一晶体管的栅极之间提供的第三晶体管；以及在所述第三晶体管的源极和所述第一晶体管的栅极之间提供的一个或多个第二保持电容器。

[0027] 在本公开的实施例的第二像素电路、第二显示面板、第二显示设备以及第二电子单元的情况下，通过第二晶体管采样第一信号线的电压，并且写入第一晶体管的栅极。此外，通过第三晶体管采样第二信号线的电压，并且写入第二保持电容器。因此，可能将第一晶体管的栅极电压提高到高于第一信号线的电压的电压，以便导通第一晶体管。

[0028] 根据本公开的实施例，提供了一种驱动像素电路的方法。所述像素电路具有采样第一信号线和第二信号线的电压的采样电路，保持由所述采样电路采样的电压的保持电路，以及基于由所述保持电路保持的电压，驱动发光元件的驱动电路。所述方法包括：允许所述采样电路执行第一信号线和第二信号线的电压的第一采样，同时灰度级电压施加到所述第一信号线，并且基本电压施加到所述第二信号线；以及允许所述采样电路仅执行第二信号线的电压的第二采样，同时将通过所述第一采样获得电压保持在所述保持电路中，并且同时将所述灰度级电压施加到所述第二信号线。

[0029] 在本公开的实施例的驱动方法的情况下，在采样第一信号线和第二信号线的电压之后，当通过采样获得的电压保持在保持电路中、并且与灰度级相称的电压施加到第二信号线时，仅仅通过采样电路采样第二信号线的电压。因此，可以将高于第一信号线的电压的电压保持在保持电路中，并且可以基于这样的更高的电压驱动发光元件。

[0030] 根据本公开实施例的第一和第二像素电路、第一和第二显示面板、第一和第二显示设备、以及第一和第二电子单元，因为第一晶体管的栅极电压可以提高到高于第一信号线的电压的电压以便导通第一晶体管，所以可以增加发光元件的发光亮度而不施加高电压到信号线。换句话说，可以获得类似于增加施加电压到信号线的信号驱动器的输出的效果。结果，可以获得高亮度同时抑制信号驱动器的功耗。

[0031] 根据本公开实施例的驱动方法，因为可以在保持电路中保持高于第一信号线的电压的电压，以便基于这样的更高电压驱动发光元件，所以可以增加发光元件的发光亮度而不施加高电压到信号线。换句话说，可以获得类似于增加施加电压到信号线的信号驱动器的输出的效果。结果，可以获得高亮度同时抑制信号驱动器的功耗。

[0032] 要理解的是前面的一般描述和以下的详细描述是示例性的，并且旨在提供所要求保护的技术的进一步说明。

附图说明

[0033] 包括附图以提供本公开的进一步理解，并且并入附图并且构成本说明书的一部

分。附图图示实施例,并且与说明书一起用于说明本技术的原理。

[0034] 图1是根据本公开实施例的显示设备的示意性配置图。

[0035] 图2是图1的像素的电路图。

[0036] 图3是图示图1的显示设备的示例性操作的波形图。

[0037] 图4是图示图1的显示设备的示例性操作的电路图。

[0038] 图5是图示图4之后的示例性操作的电路图。

[0039] 图6是图示图5之后的示例性操作的电路图。

[0040] 图7是图示图6之后的示例性操作的电路图。

[0041] 图8是图2的像素的修改的电路图。

[0042] 图9是图示包括图8的像素的显示设备的示例性操作的波形图。

[0043] 图10是图示包括上述显示设备的模块的示意性配置的平面图。

[0044] 图11是图示上述显示设备的第一应用示例的外观的透视图。

[0045] 图12A是图示当从前侧看时第二应用示例的外观的透视图,并且图12B是图示当从后侧看时的外观的透视图。

[0046] 图13是图示第三应用示例的外观的透视图。

[0047] 图14是图示第四应用示例的外观的透视图。

[0048] 图15A到15G图示第五应用示例;图15A是在打开状态下的前视图;图15B是打开状态下的侧视图;图15C是关闭状态下的前视图;图15D是左侧视图;图15E是右侧视图;图15F是顶视图;以及图15G是底视图。

[0049] 图16是图示现有技术的像素的示例性结构的图。

[0050] 图17是图示包括现有技术的像素的显示设备的示例性操作的波形图。

具体实施方式

[0051] 将参照附图具体描述本公开的实施例。将以以下顺序进行描述。

[0052] 1. 实施例(显示设备)

[0053] 2. 修改(显示设备)

[0054] 3. 应用示例(电子单元)

[0055] [1. 实施例]

[0056] [配置]

[0057] 图1图示根据本公开实施例的显示设备1的一般配置的示例。显示设备1包括显示面板10、以及配置在显示面板10周围的驱动电路20。

[0058] (显示面板10)

[0059] 显示面板10包括全部在显示面板10的显示区域10A上二维布置的多个显示像素14。显示面板10以有源矩阵方式驱动每个显示像素14,以便基于外部输入的视频信号20A显示图像。每个显示像素14包括例如用于红色的像素13R、用于绿色的像素13G和用于蓝色的像素13B。下文中,“像素13”用作像素13R、13G和13B的共同术语。

[0060] 像素13R例如具有有机EL元件11R和像素电路12。像素13G例如具有有机EL元件11G和像素电路12。像素13B例如具有有机EL元件11B和像素电路12。有机EL元件11R是发红光的有机EL元件,有机EL元件11G是发绿光的有机EL元件,以及有机EL元件11B是发蓝光的有机

EL元件。下文中,“有机EL元件11”用作于有机EL元件11R、11G和11B的共同术语。要注意的是,有机EL元件11R、11G和11B每个对应于本公开实施例的“发光元件”的具体示例。

[0061] 尽管图中未示出,但是有机EL元件11具有这样的配置,其中例如按顺序层压阳极、有机层和阴极。有机层例如具有这样的层压结构,其中以从阳极侧开始的顺序层压用于增强空穴注入效率的空穴注入层、用于增强到发光层的空穴传送效率的空穴传送层、用于通过电子空穴复合生成光的发光层、以及用于增强到发光层的电子传送效率的电子传送层。

[0062] 如图2所示,像素电路12例如具有晶体管T1、T2和T3、以及保持电容器C1和C2。要注意的是,晶体管T1和T2对应于本公开的“采样电路”的具体示例,并且晶体管T3对应于本公开的“驱动电路”的具体示例。此外,保持电容器C1和C2对应于本公开的“保持电路”的具体示例。

[0063] 晶体管T1采样信号线DTL1的电压,并且将该电压写入晶体管T3的栅极。晶体管T2采样信号线DTL2的电压,并且将该电压写入保持电容器C1和保持电容器C2之间的连接点A。基于由晶体管T1和T2写入的保持电容器C1和C2中的电压,晶体管T3驱动有机EL元件11(晶体管T3控制流过有机EL元件11的电流)。保持晶体管C1和C2保持由晶体管T1和T2采样的电压,并且保持晶体管T3的栅极和源极之间的预定电压。晶体管T1、T2和T3每个由例如n沟道MOS型的薄膜晶体管(TFT)配置。要注意的是,晶体管T1、T2和T3每个可以由p沟道MOS型的TFT配置。

[0064] 显示面板10具有在行方向延伸的写入线对WSL1和WSL2、在列方向延伸的信号线对DTL1和DTL2、在行方向延伸的多个电源线PSL、以及电源线GND。在每条信号线DTL1和每条写入线WSL1的交叉点的附近,提供像素13。每条信号线DTL1连接到稍后描述的信号线驱动电路23的输出端子(未示出)以及晶体管T1的源极或漏极。每条信号线DTL2连接到稍后描述的信号线驱动电路23的输出端子(未示出)以及晶体管T2的源极或漏极。每条写入线WSL1连接到稍后描述的写入线驱动电路24的输出端子(未示出)以及晶体管T1的栅极。每条写入线WSL2连接到稍后描述的写入线驱动电路24的输出端子(未示出)以及晶体管T2的栅极。每条电源线PSL连接到输出固定电压Vcc的电源的输出端子(未示出)以及晶体管T3的源极或漏极。电源线GND连接到设为对应于基准电势的电压Vcat(例如,地电势)的配线(未示出)以及有机EL元件11的阴极。

[0065] 晶体管T1的栅极连接到写入线WSL1。晶体管T1的源极或漏极连接到信号线DTL1,并且没有连接到信号线DTL1的晶体管的T1的源极和漏极之一连接到晶体管T3的栅极。晶体管T2的栅极连接到写入线WSL2。晶体管T2的源极或漏极连接到信号线DTL2,并且没有连接到信号线DTL2的晶体管T2的源极和漏极之一连接到连接点A。晶体管T3的源极或漏极连接到电源线PSL,并且没有连接到电源线PSL的晶体管T3的源极和漏极之一连接到有机EL元件11的阳极。保持电容器C1的一端连接到晶体管T3的栅极,并且保持晶体管C1的另一端连接到保持晶体管C2的一端。保持晶体管C2的另一端连接到没有连接到电源线PSL的晶体管T3的源极和漏极之一。换句话说,保持晶体管C1和C2串联地插入在晶体管T3的栅极和源极之间。有机EL元件11的阳极连接到没有连接到电源线PSL的晶体管T3的源极和漏极之一,并且有机EL元件11的阴极连接到电源线GND。

[0066] (驱动电路20)

[0067] 如图1所示,驱动电路20例如具有定时生成电路21、视频信号处理电路22、信号线

驱动电路23、写入线驱动电路24和电源线驱动电路25。

[0068] 定时生成电路21控制视频信号处理电路22、信号线驱动电路23、写入线驱动电路24和电源线驱动电路25,以便相互协调操作。响应于(或,同步于)外部输入的同步信号20B,例如定时生成电路21输出控制信号21A到上述电路。

[0069] 视频信号处理电路22执行外部输入的数字视频信号20A的预定校正,并且将校正的视频信号转换为模拟信号,并且输出该信号到信号线驱动电路23。预定校正包括伽马校正、过驱动校正等。此外,视频信号处理电路22从视频信号20A生成要输出到信号线DTL1的视频信号22A以及要输出到信号线DTL2的视频信号22B。

[0070] 响应于(或,同步于)控制信号21A的输入,信号线驱动电路23输出从视频信号处理电路22输入的视频信号22A到每条信号线DTL1。同时,响应于(或,同步于)控制信号21A的输入,信号线驱动电路23输出作为模拟信号从视频信号处理电路22输入的视频信号22B到每条信号线DTL2。信号线驱动电路23例如可以根据控制信号21A的输入输出三种电压(V_{ofs} 、 V_{sig1} 和 V_{sig2})。具体地,通过信号线DTL1,信号线驱动电路23有规律地为由写入线驱动电路24选择的像素13提供两种电压(V_{ofs} 和 V_{sig1})。此外,通过信号线DTL2,信号线驱动电路23有规律地为由写入线驱动电路24选择的像素13提供两种电压(V_{ofs} 和 V_{sig2})。

[0071] 这里,电压 V_{ofs} 是基本电压,并且设为低于有机EL元件11的阈值电压的电压值。电压 V_{ofs} 设为这样的值,使得 $V_{ofs}-V_{ss}$ 高于晶体管T3的阈值电压 V_{th} 。此外,电压 V_{sig1} 和 V_{sig2} 每个设为与灰度级相称的电压值。电压 V_{sig1} 和 V_{sig2} 每个的最大值设为低于输出到对应于图16所示的已知类型的像素电路100提供的信号线DTL的电压的最大值的值。

[0072] 响应于(或,同步于)控制信号21A的输入,写入线驱动电路24以预定单元为基础(例如,一次一个)顺序选择多条写入线WSL1,并且以预定单元为基础(例如,一次一个)顺序选择多条写入线WSL2。写入线驱动电路24例如可以响应于控制信号21A的输入输出两种电压(V_{on} 和 V_{off})。具体地,通过写入线WSL1,写入线驱动电路24为要驱动的像素13提供两种电压(V_{on} 和 V_{off}),并且通过写入线WSL2,为要驱动的像素13提供两种电压(V_{on} 和 V_{off})。

[0073] 这里,电压 V_{on} 设为高于晶体管Tr1和T2的导通电压的值。电压 V_{off} 设为低于晶体管Tr1和T2的导通电压的值。

[0074] 电源线驱动电路25能够响应于(或,同步于)控制信号21A的输入输出两种电压(V_{cc} 和 V_{ss})。具体地,通过电源线PSL,电源线驱动电路25为要驱动的像素13提供两种电压(V_{cc} 和 V_{ss})。

[0075] 这里,电压 V_{ss} 设为低于作为有机EL元件11的阈值电压和有机EL元件11的阴极电压的电压的电压值。电压 V_{ss} 设为这样的值,使得 $V_{ofs}-V_{ss}$ 大于晶体管T3的阈值电压 V_{th} 。此外,电压 V_{cc} 设为高于作为有机EL元件11的阈值电压和有机EL元件11的阴极电压的电压的电压值。

[0076] [操作]

[0077] 接下来,将描述本实施例的显示设备1的操作(光从关闭到接通的操作)。本实施例并入对于有机EL元件11的I-V特性的变化的补偿操作和对于晶体管T3的阈值电压和迁移率的变化校正操作,使得即使在有机EL元件11的I-V特性随着时间改变的情况下,或者在晶体管T3的阈值电压和迁移率随着时间改变的情况下,有机EL元件11的发光亮度可以保持恒定,而不受随着时间的改变的影响。

[0078] 图3图示施加到显示设备1的像素13之一的电压的示例性波形。具体地,图3示出这样的状态,其中两种电压 (V_{cc} 和 V_{ss}) 施加到电源线PSL,三种电压 (V_{ofs} 、 V_{sig1} 和 V_{sig2}) 施加到信号线DTL1和DTL2,并且两种电压 (V_{on} 和 V_{off}) 施加到写入线WSL1和WSL2。此外,图3示出响应于电压施加到电源线PSL、信号线DTL和写入线WSL,晶体管T3的栅极电压 V_g 和源极电压 V_s 以及连接点A的电压的时间改变。

[0079] (发光时段)

[0080] 首先,在发光时段期间,晶体管T1和T2处于截止状态,并且晶体管T3运行在饱和区域。因此,对应于晶体管T3的栅极和源极之间电压的电流流过有机EL元件11,并且有机EL元件11以对应于电流值的亮度发光。

[0081] (校正准备时段)

[0082] 接下来,进行对于阈值校正的准备。具体地,电源线驱动电路25将电源线PSL的电压从 V_{cc} 降低到 V_{ss} (t_1)。然后,源极电压 V_s 变为 V_{ss} ,并且有机EL元件11的发光停止。接下来,信号线驱动电路23将信号线DTL1的电压从 V_{sig1} 切换为 V_{ofs} ,并且将信号线DTL2的电压从 V_{sig2} 切换为 V_{ofs} 。此后,在电源线PSL的电压是 V_{ss} 的同时,写入线驱动电路24将写入线WSL1和WSL2的电压从 V_{off} 提高到 V_{on} (t_2)。然后,信号线DTL1连接到晶体管T3的栅极,并且信号线DTL2连接到连接点A。结果,晶体管T3的栅极电压 V_g 变为 V_{ofs} ,并且连接点A的电压也变为 V_{ofs} 。此时,晶体管T3的栅极和源极之间的电压 ($V_{ofs}-V_{ss}$) 高于晶体管T3的阈值电压 V_{th} 。

[0083] (阈值校正时段)

[0084] 接下来,执行阈值校正。具体地,在信号线DTL1和DTL2的电压是 V_{ofs} 的同时,电源线驱动电路25将电源线PSL的电压从 V_{ss} 提高到 V_{cc} (t_3)。然后,如图4所示,电流 I_{ds} 在晶体管T3的漏极和源极之间流动,以便提高晶体管T3的源极电压 V_s 。在特定时间段过去之后,晶体管T3的栅极和源极之间的电压变为 V_{th} 。此时,当有机EL元件11的阳极电压由 V_{e1} 代表时,以下关系成立: $V_{e1}=V_{ofs}-V_{th}\leq V_{cat}+V_{thel}$,其中 V_{cat} 代表有机EL元件11的阴极电压,并且 V_{thel} 代表有机EL元件11的阈值电压。因此,有机EL元件11处于截止状态。

[0085] 此后,在信号线驱动电路23将信号线DTL1的电压从 V_{ofs} 切换为 V_{sig1} 之前,写入线驱动电路24将写入线WSL1和WSL2的电压从 V_{on} 降低到 V_{off} (t_4)。然后,晶体管T3的栅极设为浮置状态,并且暂时停止阈值校正。

[0086] (校正暂停时段)

[0087] 在其中阈值校正暂停的时段期间,在不同于已经经历阈值校正的行(像素13)的另一行(像素13)执行信号线DTL1和DTL2的电压的采样。

[0088] (写入迁移率校正时段)

[0089] 在校正暂停时段结束之后,执行第一写入迁移率校正。具体地,在信号线驱动电路23将信号线DTL1的电压从 V_{ofs} 切换为 V_{sig1} 之后,写入线驱动电路24将写入线WSL1和WSL2的电压从 V_{off} 提高到 V_{on} (t_5),以便将晶体管T3的栅极连接到信号线DTL1。此时,至少直到写入线WSL1和WSL2的电压由写入线驱动电路24从 V_{on} 降低到 V_{off} ,信号线驱动电路23将信号线DTL2的电压保持在 V_{ofs} 。要注意的是,第一写入迁移率校正对应于本公开的“第一采样”的具体示例。

[0090] 然后,如图5所示,晶体管T3的栅极电压变为 V_{sig1} 。此时,有机EL元件11的阳极电

压在此阶段仍低于有机EL元件11的阈值电压,并且有机EL元件11处于截止状态。因此,因为电流 I_{ds} 流过有机EL元件11的电容元件(未示出)以充电电容元件,所以晶体管T3的源极电压 V_s 逐渐升高。此时,如果晶体管T3的源极电压 V_s 不超过有机EL元件11的阈值电压和有机EL元件11的阴极电压之和(也就是说,如果有机EL元件11的漏电流显著低于流过晶体管T3的电流),则晶体管T3的电流用于充电保持电容C2和有机EL元件11的寄生电容。同时,此时,晶体管T3的阈值校正已经完成,使得流过晶体管T3的电流对应于晶体管T3的迁移率 μ 。此后,写入线驱动电路24将写入线WSL1和WSL2的电压从 V_{on} 降低到 V_{off} (t_6),以便使晶体管T1和T2截止。

[0091] (写入暂停时段)

[0092] 在其中写入暂停的时段期间,信号线驱动电路23将信号线DTL2的电压从 V_{ofs} 切换到 V_{sig2} 。此时,信号线驱动电路23将信号线DTL1的电压保持在 V_{sig1} 。

[0093] 顺便提及,在晶体管T1和T2处于截止状态的同时,晶体管T3的源极电压 V_s 继续上升。随着源极电压 V_s 上升,保持电容C1和C2之间的连接点A的电压和晶体管T3的栅极电压 V_g 也提高。此时的增量由 ΔV_1 代表(见图6)。此时,如果晶体管T3的源极电压 V_s 不超过有机EL元件11的阈值电压和有机EL元件11的阴极电压之和,那么有机EL元件11不发光。

[0094] (写入迁移率校正时段)

[0095] 在写入暂停时段结束之后,执行第二写入迁移率校正。具体地,写入线驱动电路24将写入线WSL2的电压从 V_{off} 提高到 V_{on} (t_7),并且将保持电容C1和C2之间的连接点A连接到信号线DTL2。此时,至少直到写入线WSL2的电压从 V_{on} 降低到 V_{off} ,写入线驱动电路24将写入线WSL1的电压保持在 V_{off} 。要注意的是,第二写入迁移率校正对应于本公开的“第二采样”的具体示例。

[0096] 因此,当通过第一写入迁移率校正写入晶体管T3的栅极的电压保持在保持电容C1中时(即,当保持第一写入迁移率校正的记录时),连接点A的电压的变化通过保持电容C1输入晶体管T3的栅极。因此,如图7所示,晶体管T3的栅极电压 V_g 根据连接点A的电压的变化量提高 ΔV ,并且变为 $V_{sig1} + \Delta V$ 。结果,再次开始晶体管T3的迁移率校正以便提高晶体管T3的源极电压 V_s 。

[0097] (发光时段)

[0098] 在特定时间段过去之后,写入线驱动电路24将写入线WSL2的电压从 V_{on} 降低到 V_{off} (t_8)。然后,晶体管T3的栅极设为浮置状态,并且电流 I_{ds} 在晶体管T3的漏极和源极之间流动以提高源极电压 V_s 。结果,有机EL元件11以希望的亮度发光。要注意的是,在发光时段,输入到像素13的信号幅值是 $V_{sig1} + \Delta V - V_{ofs}$,其大于 $V_{sig1} - V_{ofs}$ 。

[0099] [效果]

[0100] 接下来,描述显示设备1的效果。在本实施例中,通过晶体管T2采样信号线DTL1的电压,并且写入晶体管T3的栅极。此外,通过晶体管T2采样信号线DTL2的电压,并且写入保持电容C1。因此,晶体管T1的栅极电压 V_g 可以提高到高于信号线DTL1的电压的电压,以导通晶体管T1。结果,在上述发光时段中,晶体管T1的栅极和源极之间输入的电压可以设为高于 $V_{sig1} - V_{ofs}$ (即, $V_{sig1} + \Delta V - V_{ofs}$)的电压。因此,如果 V_{sig1} 是信号线驱动电路23的最大输出电压,则高于信号线驱动电路23的最大输出电压的电压输入到像素13。换句话说,可以通过像素电路12假性地(spuriously)使得信号线驱动电路23的幅值大。具体地,可以获得

类似于增加施加电压到信号线DTL1和DTL2的信号线驱动电路23的输出的效果。结果,可以获得高亮度,同时抑制信号线驱动电路23的功耗。

[0101] [2.修改]

[0102] [第一修改]

[0103] 在上述实施例中,尽管在从第一写入迁移率校正开始起过去1H之前执行第二写入迁移率校正,但是可以在从第一写入迁移率校正开始起已经过去1H之后执行第二写入迁移率校正。即使在此情况下,类似于上述实施例,也可能获得类似于增加施加电压到信号线DTL1和DTL2的信号线驱动电路23的输出的效果。

[0104] [第二修改]

[0105] 例如,如图8所示,在上述实施例中,晶体管T3的栅极可以连接到保持电容器C1和C2之间的连接点A,并且晶体管T1的栅极可以连接到写入线WSL2,并且晶体管T2的栅极可以连接到写入线WSL1。此外,如图8所示,信号线DTL2可以连接到没有连接到保持电容器C1的晶体管T1的源极和漏极之一,并且信号线DTL1可以连接到没有连接到晶体管T3的栅极的晶体管T2的源极和漏极之一。

[0106] [操作]

[0107] 接下来,描述根据本修改的显示设备1的操作(光从关闭到接通的操作)。图9图示施加到根据本修改的显示设备1的像素13的示例性电压波形。具体地,图9示出这样的状态,其中两种电压(V_{cc} 和 V_{ss})施加到电源线PSL,三种电压(V_{ofs} 、 V_{sig1} 和 V_{sig2})施加到信号线DTL1和DTL2,并且两种电压(V_{on} 和 V_{off})施加到写入线WSL。此外,图9示出响应于电压施加到电源线PSL、信号线DTL和写入线WSL,晶体管T3的栅极电压 V_g 和源极电压 V_s 以及连接点B的电压的时间改变。

[0108] (发光时段)

[0109] 首先,在发光时段期间,晶体管T1和T2处于截止状态,并且晶体管T3运行在饱和区域。因此,对应于晶体管T3的栅极和源极之间电压的电流流过有机EL元件11,并且有机EL元件11以对应于电流值的亮度发光。

[0110] (校正准备时段)

[0111] 接下来,进行对于阈值校正的准备。具体地,电源线驱动电路25将电源线PSL的电压从 V_{cc} 降低到 V_{ss} (t_1)。然后,源极电压 V_s 变为 V_{ss} ,并且有机EL元件11截止。接下来,信号线驱动电路23将信号线DTL1的电压从 V_{sig1} 切换为 V_{ofs} ,并且将信号线DTL2的电压从 V_{sig2} 切换为 V_{ofs} 。此后,在电源线PSL的电压是 V_{ss} 的同时,写入线驱动电路24将写入线WSL1和WSL2的电压从 V_{off} 提高到 V_{on} (t_2)。然后,信号线DTL1连接到晶体管T3的栅极,并且信号线DTL2连接到晶体管T1和保持电容器C1之间的连接点B。结果,晶体管T3的栅极电压 V_g 变为 V_{ofs} ,并且连接点B的电压也变为 V_{ofs} 。此时,晶体管T3的栅极和源极之间的电压($V_{ofs}-V_{ss}$)大于晶体管T3的阈值电压 V_{th} 。

[0112] (阈值校正时段)

[0113] 接下来,执行阈值校正。具体地,在信号线DTL1和DTL2的电压是 V_{ofs} 的同时,电源线驱动电路25将电源线PSL的电压从 V_{ss} 提高到 V_{cc} (t_3)。然后,电流 I_{ds} 在晶体管T3的漏极和源极之间流动,以便提高晶体管T3的源极电压 V_s 。在特定时间段过去之后,晶体管T3的栅极和源极之间的电压变为 V_{th} 。此时,当有机EL元件11的阳极电压由 V_{el} 代表时,以下表达式

成立： $V_{el} = V_{ofs} - V_{th} \leq V_{cat} + V_{thel}$ 。因此，有机EL元件11处于截止状态。

[0114] 此后，在信号线驱动电路23将信号线DTL1的电压从 V_{ofs} 切换为 V_{sig1} 之前，写入线驱动电路24将写入线WSL1和WSL2的电压从 V_{on} 降低到 $V_{off}(t4)$ 。然后，晶体管T3的栅极设为浮置状态，并且暂时停止阈值校正。

[0115] (校正暂停时段)

[0116] 在其中阈值校正暂停的时段期间，在不同于已经经历阈值校正的行(像素13)的另一行(像素13)执行信号线DTL1和DTL2的电压的采样。

[0117] (写入迁移率校正时段)

[0118] 在校正暂停时段结束之后，执行第一写入迁移率校正。具体地，在信号线驱动电路23将信号线DTL1的电压从 V_{ofs} 切换为 V_{sig1} 之后，写入线驱动电路24将写入线WSL1和WSL2的电压从 V_{off} 提高到 $V_{on}(t5)$ ，以便将晶体管T3的栅极连接到信号线DTL1。此时，至少直到写入线WSL1和WSL2的电压由写入线驱动电路24从 V_{on} 降低到 V_{off} ，信号线驱动电路23将信号线DTL2的电压保持在 V_{ofs} 。要注意的是，第一写入迁移率校正对应于本公开的“第一采样”的具体示例。

[0119] 然后，晶体管T3的栅极电压 V_g 变为 V_{sig1} 。此时，有机EL元件11的阳极电压在此阶段仍低于有机EL元件11的阈值电压，并且有机EL元件11处于截止状态。因此，因为电流 I_{ds} 流过有机EL元件11的电容器元件(未示出)以充电电容器元件，所以晶体管T3的源极电压 V_s 逐渐升高。此时，如果晶体管T3的源极电压 V_s 不超过有机EL元件11的阈值电压和有机EL元件11的阴极电压之和(也就是说，如果有机EL元件11的漏电流显著低于流过晶体管T3的电流)，则晶体管T3的电流用于充电保持电容器C2和有机EL元件11的寄生电容。同时，此时，晶体管T3的阈值校正已经完成，使得流过晶体管T3的电流对应于晶体管T3的迁移率 μ 。此后，写入线驱动电路24将写入线WSL1和WSL2的电压从 V_{on} 降低到 $V_{off}(t6)$ ，以便使晶体管T1和T2截止。

[0120] (写入暂停时段)

[0121] 在其中写入暂停的时段期间，信号线驱动电路23将信号线DTL2的电压从 V_{ofs} 切换到 V_{sig2} 。此时，信号线驱动电路23将信号线DTL1的电压保持在 V_{sig1} 。

[0122] 顺便提及，在晶体管T1和T2处于截止状态的同时，晶体管T3的源极电压 V_s 继续上升。随着源极电压 V_s 上升，连接点A和B的电压也提高。此时的增量由 $\Delta V1$ 代表。此时，如果晶体管T3的源极电压 V_s 不超过有机EL元件11的阈值电压和有机EL元件11的阴极电压之和，那么有机EL元件11不发光。

[0123] (写入迁移率校正时段)

[0124] 在写入暂停时段结束之后，执行第二写入迁移率校正。具体地，写入线驱动电路24将写入线WSL2的电压从 V_{off} 提高到 $V_{on}(t7)$ ，并且将连接点B连接到信号线DTL2。此时，至少直到写入线WSL2的电压从 V_{on} 降低到 V_{off} ，写入线驱动电路24将写入线WSL1的电压保持在 V_{off} 。要注意的是，第二写入迁移率校正对应于本公开的“第二采样”的具体示例。

[0125] 因此，当通过第一写入迁移率校正写入晶体管T3的栅极的电压保持在保持电容器C2中时(即，当保持第一写入迁移率校正的记录时)，连接点B的电压的变化通过保持电容器C1输入晶体管T3的栅极。因此，晶体管T3的栅极电压 V_g 根据连接点B的电压的变化量提高 ΔV ，并且变为 $V_{sig1} + \Delta V$ 。结果，再次开始晶体管T3的迁移率校正以便提高晶体管T3的源极电

压 V_s 。

[0126] (发光时段)

[0127] 在特定时间段过去之后,写入线驱动电路24将写入线WSL2的电压从 V_{on} 降低到 $V_{off}(t_8)$ 。然后,晶体管T3的栅极设为浮置状态,并且电流 I_{ds} 在晶体管T3的漏极和源极之间流动以提高源极电压 V_s 。结果,有机EL元件11以希望的亮度发光。要注意的是,在发光时段,输入到像素13的信号幅值是 $V_{sig1} + \Delta V - V_{ofs}$,其大于 $V_{sig1} - V_{ofs}$ 。

[0128] 如上所述,本修改的显示设备1以与上述实施例基本相同的方式操作。因此,如在上述实施例的情况下,在本修改中也可以获得类似于增加施加电压到信号线DTL1和DTL2的信号线驱动电路23的输出的效果。结果,可以获得高亮度,同时抑制信号线驱动电路23的功耗。

[0129] [3. 应用示例]

[0130] 下文中,下面将描述实施例及其修改中描述的显示设备1(下文中称为“上述实施例等的显示设备1”)的应用示例。上述实施例等的显示设备1可以应用于各种领域中的电子单元的显示设备,用于将外部输入的视频信号或内部生成的视频信号显示为图像或视频。这样的电子单元的典型示例包括电视设备、数字相机、笔记本个人计算机、诸如移动电话的移动终端设备、以及摄像机。

[0131] (模块)

[0132] 例如,上述实施例等的显示设备1并入下面描述的第一到第五应用示例等的各种电子单元,作为图10所示的模块。图10所示的模块具有例如提供在基底2的一侧并且从包围显示部分30的部件(未示出)暴露的区域210。定时生成电路21、视频信号处理电路22、信号线驱动电路23、写入线驱动电路24和电源线驱动电路25的配线延伸到暴露区域210,以便配置外部连接端子(未示出)。外部连接端子可以提供有用于输入和输出信号的柔性印刷电路(FPC) 220。

[0133] (第一应用示例)

[0134] 图11图示应用上述实施例等的显示设备1的电视设备的外观。该电视设备具有例如包括前面板310和滤光镜320的视频显示屏幕部分300,并且视频显示屏幕部分300由上述实施例等的显示设备1配置。

[0135] (第二应用示例)

[0136] 图12A和12B图示应用上述实施例等的显示设备1的数字相机的外观。该数字相机具有例如用于生成闪光的发光部分410、显示部分420、菜单开关430和快门按钮440,并且显示部分420由上述实施例等的显示设备1配置。

[0137] (第三应用示例)

[0138] 图13图示应用上述实施例等的显示设备1的笔记本个人计算机的外观。该笔记本个人计算机具有例如主体510、用于字符等的输入操作的键盘520、以及用于显示图像的显示部分530,并且显示部分530由上述实施例等的显示设备1配置。

[0139] (第四应用示例)

[0140] 图14图示应用上述实施例等的显示设备1的摄像机的外观。该摄像机具有例如主体部分610、适于拍摄被摄体的图像并且提供在主体部分610的前侧的镜头620、当捕获图像时使用的开始/停止开关630、以及显示部分640,并且显示部分640由上述实施例等的显示

设备1配置。

[0141] (第五应用示例)

[0142] 图15A到15G图示应用上述实施例等的显示设备1的移动电话的外观。该移动电话具有例如上部外壳710、下部外壳720、连接上部外壳710和下部外壳720的连接部分(或铰链部分730)、显示器740、子显示器750、画面灯760、以及相机770。显示器740或子显示器750由上述实施例等的显示设备1配置。

[0143] 在上文中,尽管基于实施例、修改和应用示例描述了本公开,但是本公开绝不限于上述实施例等,并且可以进行各种修改。

[0144] 例如,尽管在上述实施例等中,描述了显示设备1是有源矩阵型的情况,但是用于有源矩阵驱动的显示电路12的配置不限于在上述实施例等中描述的配置,并且如果需要则可以在像素电路12中包括电容性元件和晶体管。例如,在图2中,可以在晶体管T3的栅极和源极之间提供三个或更多电容性元件。此外,在图8中,例如可以在晶体管T3的栅极和晶体管T1的源极之间提供两个或更多电容性元件,并且可以在晶体管T3的栅极和源极之间提供两个或更多电容性元件。

[0145] 本公开包含涉及于2011年3月4日向日本专利局提交的日本优先权专利申请JP 2011-048377中公开的主题,在此通过引用并入其全部内容。

[0146] 本领域的技术人员应该立即,取决于设计要求和因素,可以出现各种修改、组合、字组合和更替,只要它们在所附权利要求或其等价物的范围内。

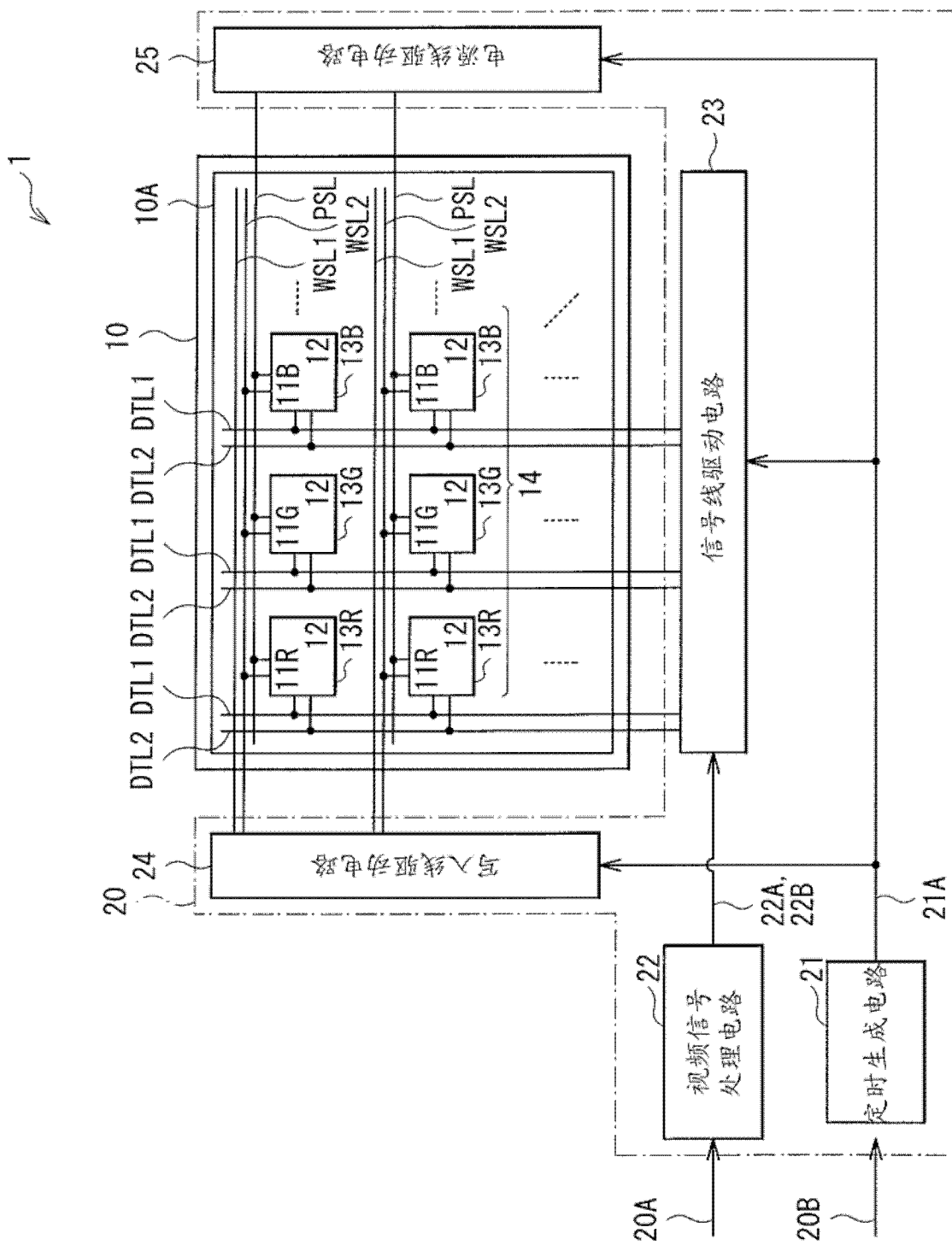


图1

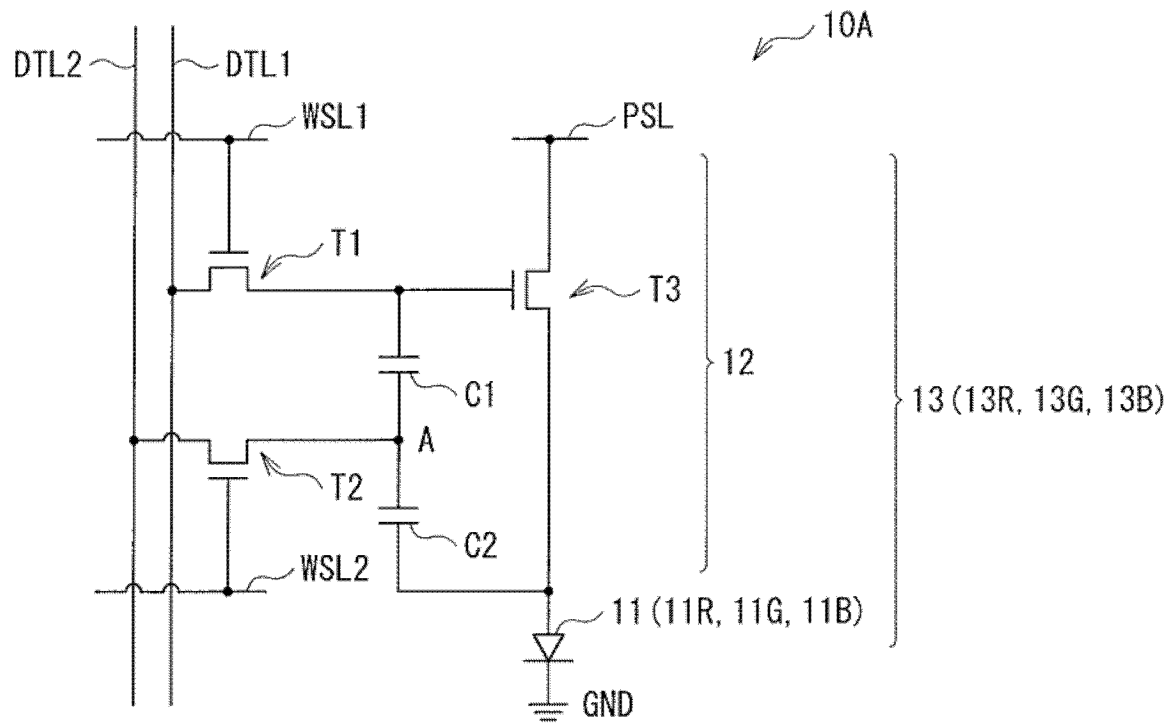


图2

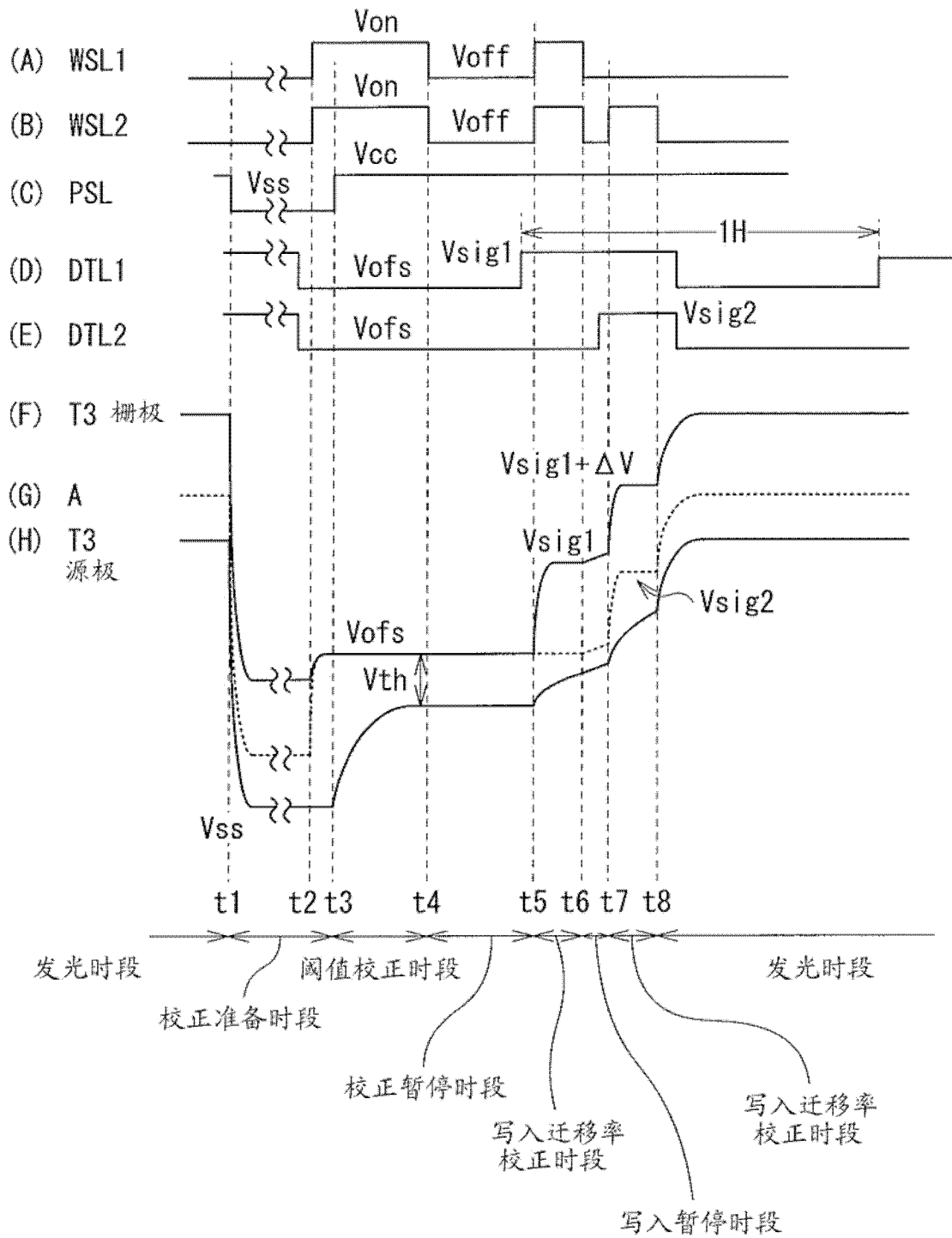


图3

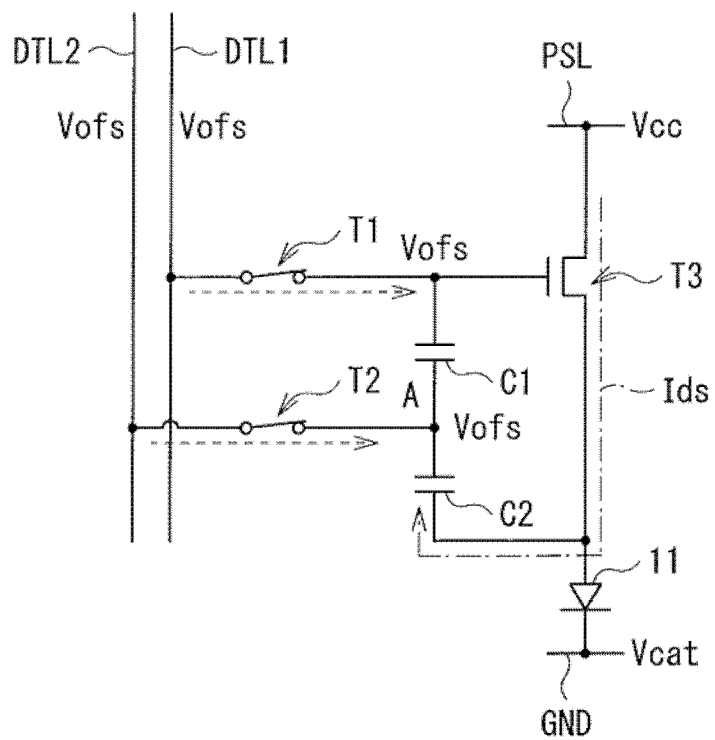


图4

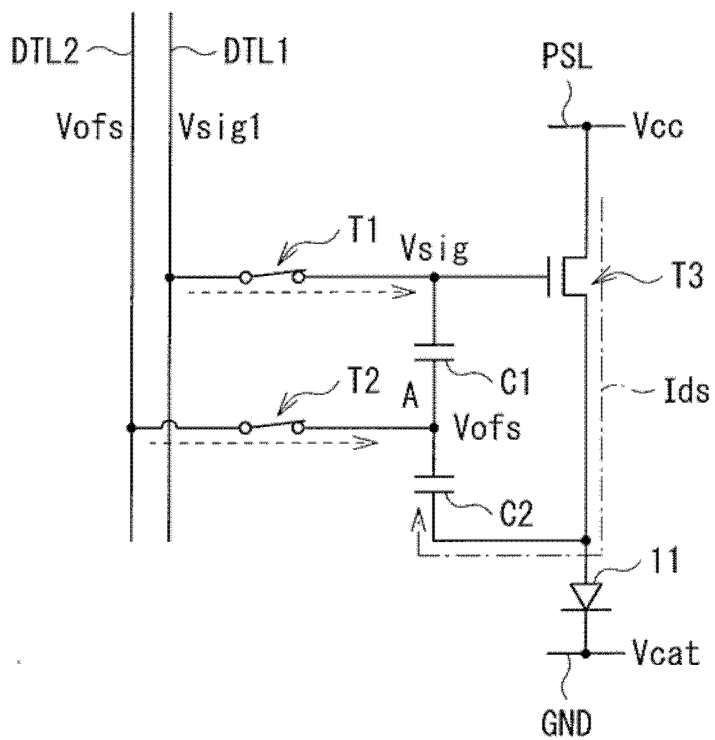


图5

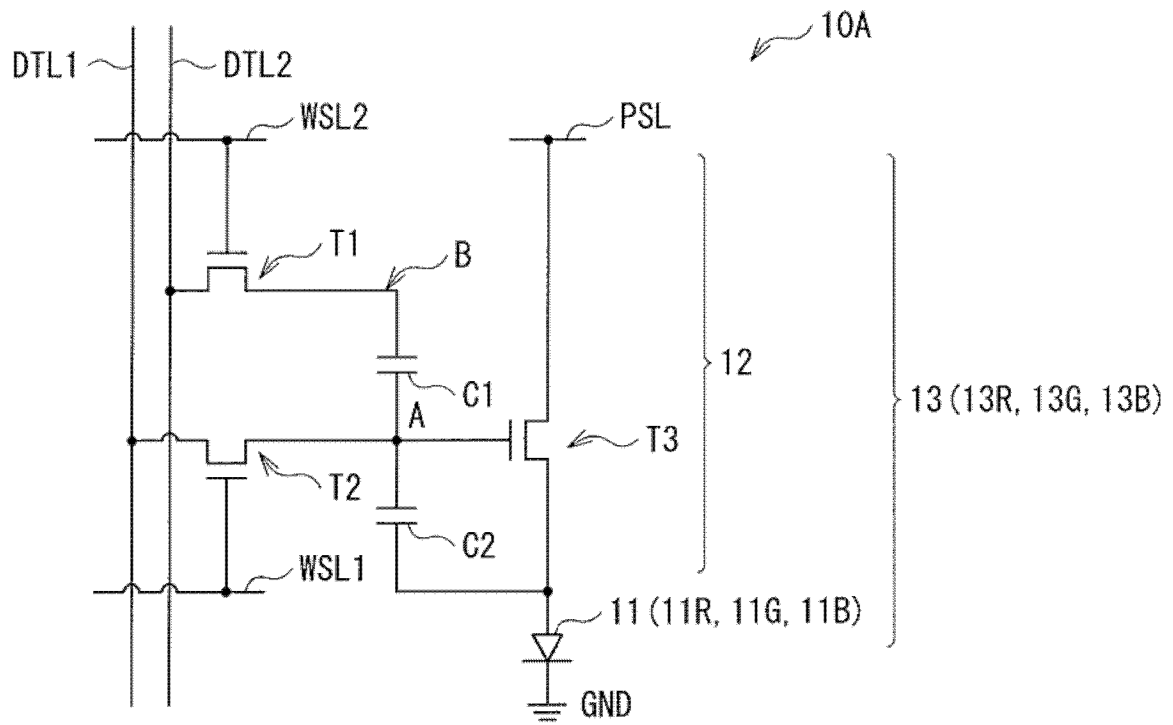


图8

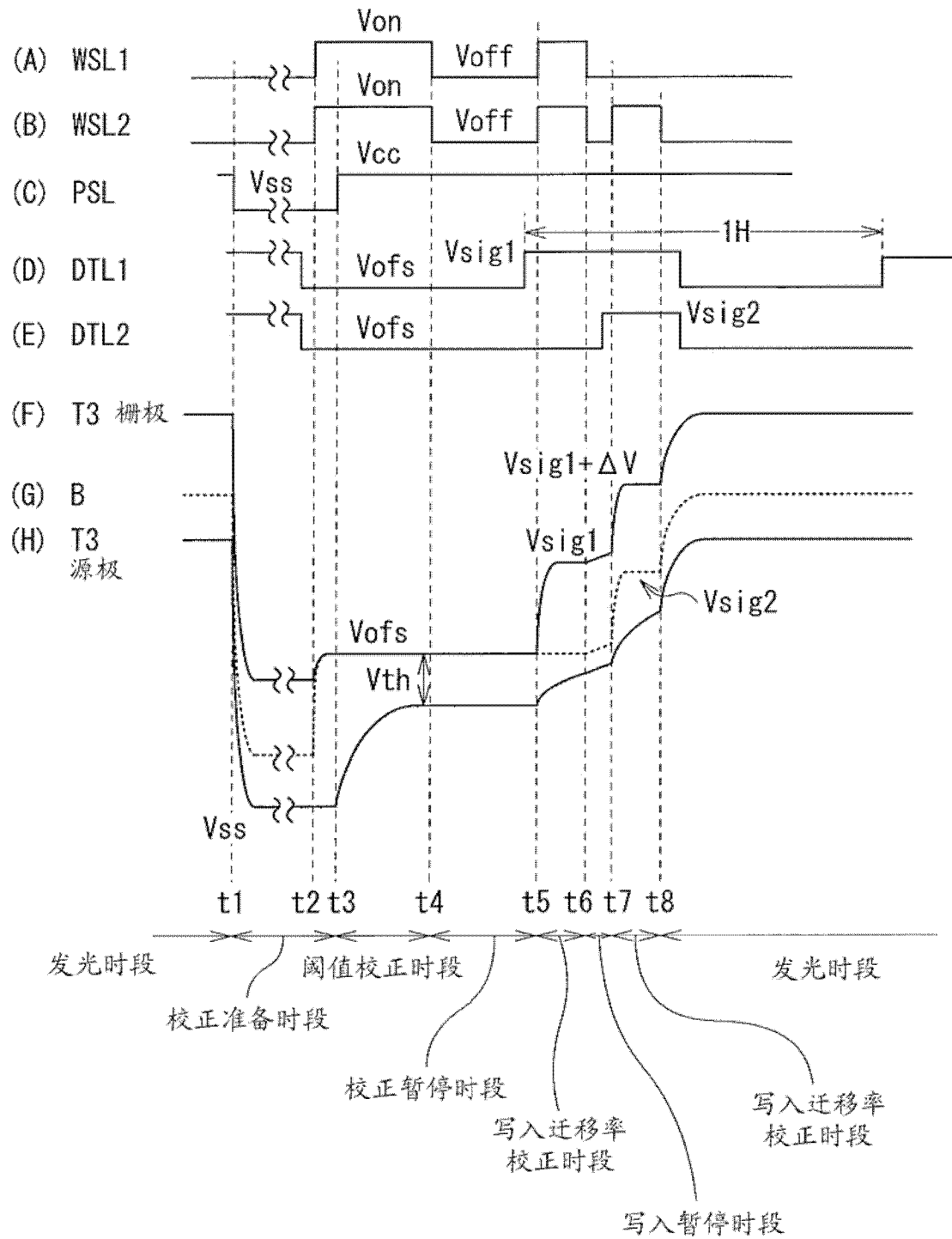


图9

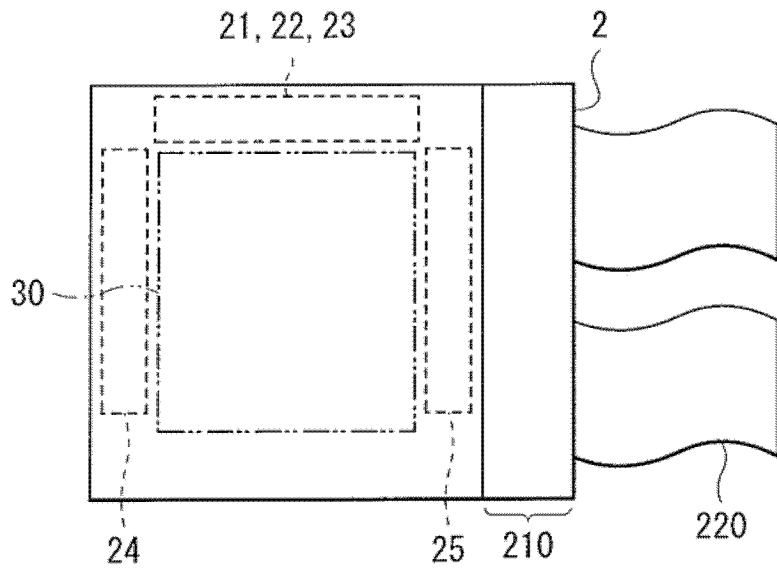


图10

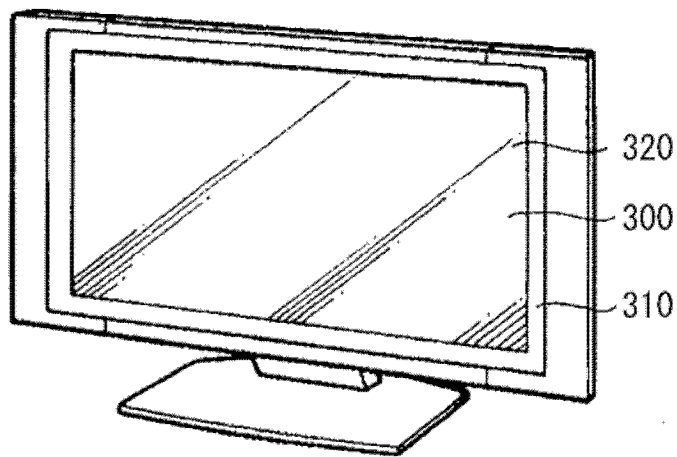


图11

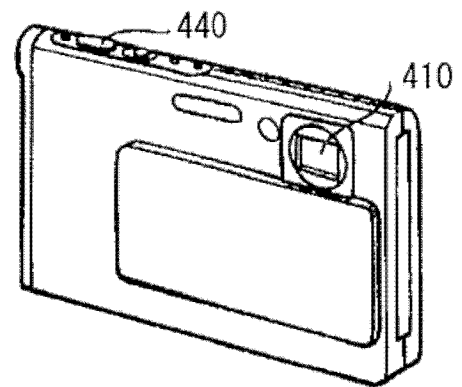


图12A

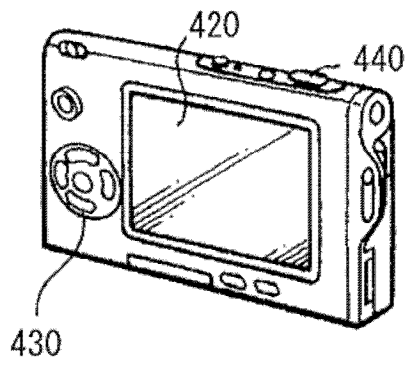


图12B

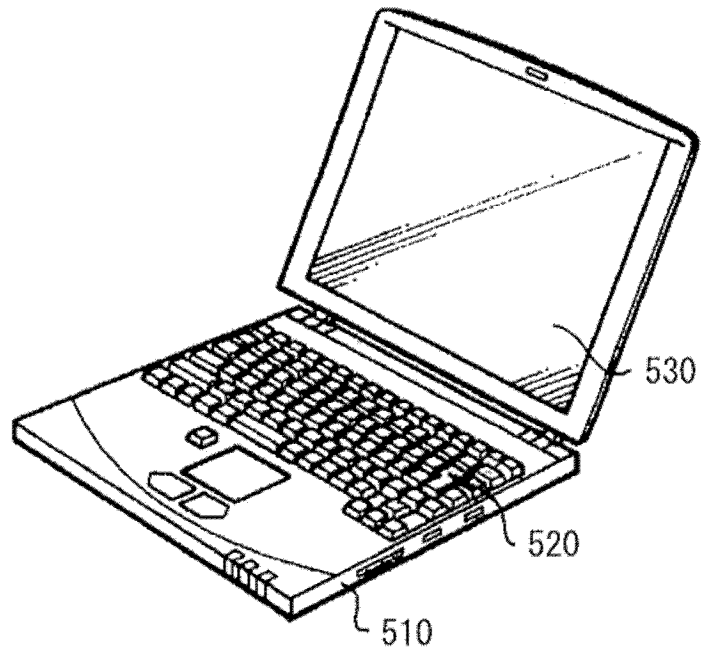


图13

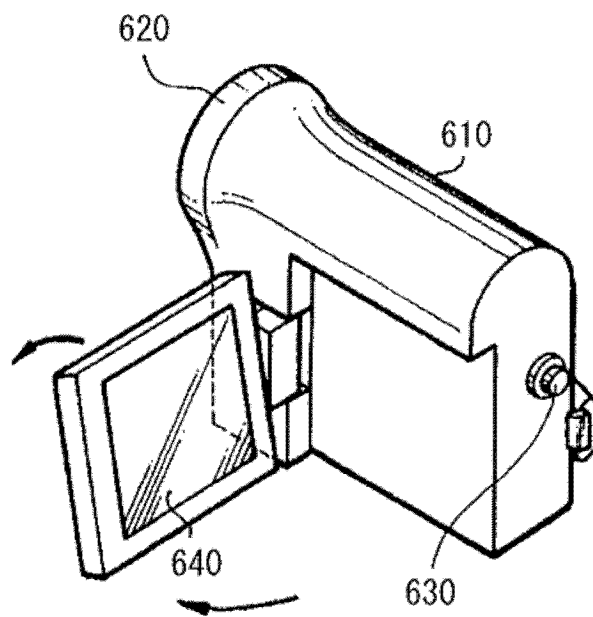


图14

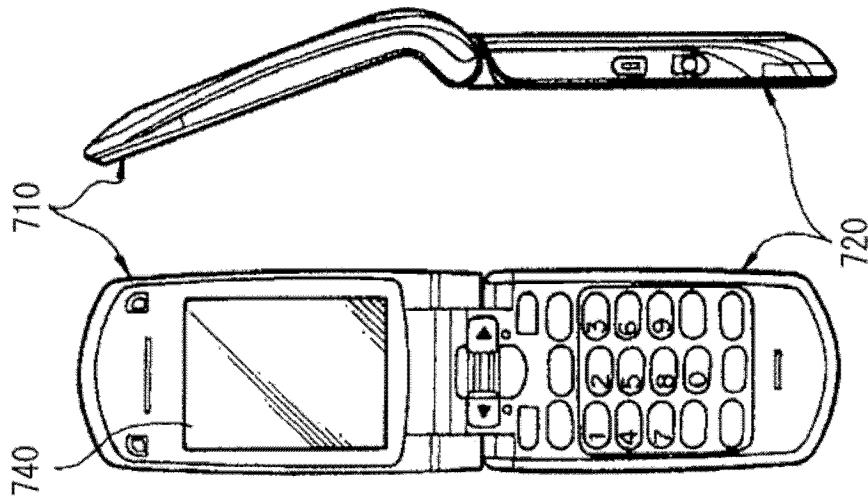


图 15A

图 15B

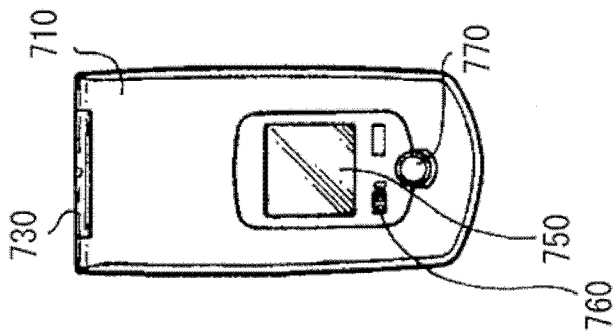


图15C

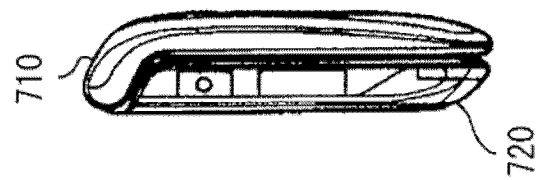


图15D

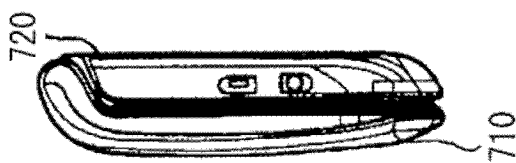


图15E

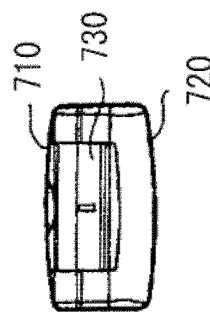


图15F

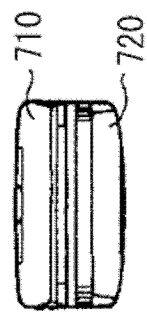


图15G

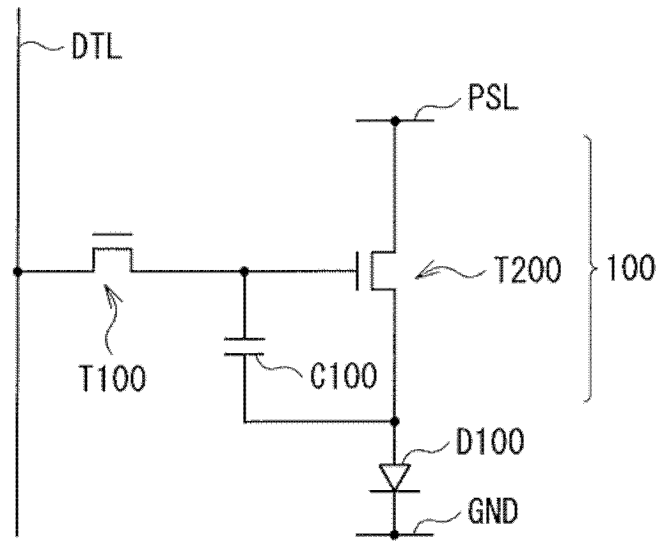


图16

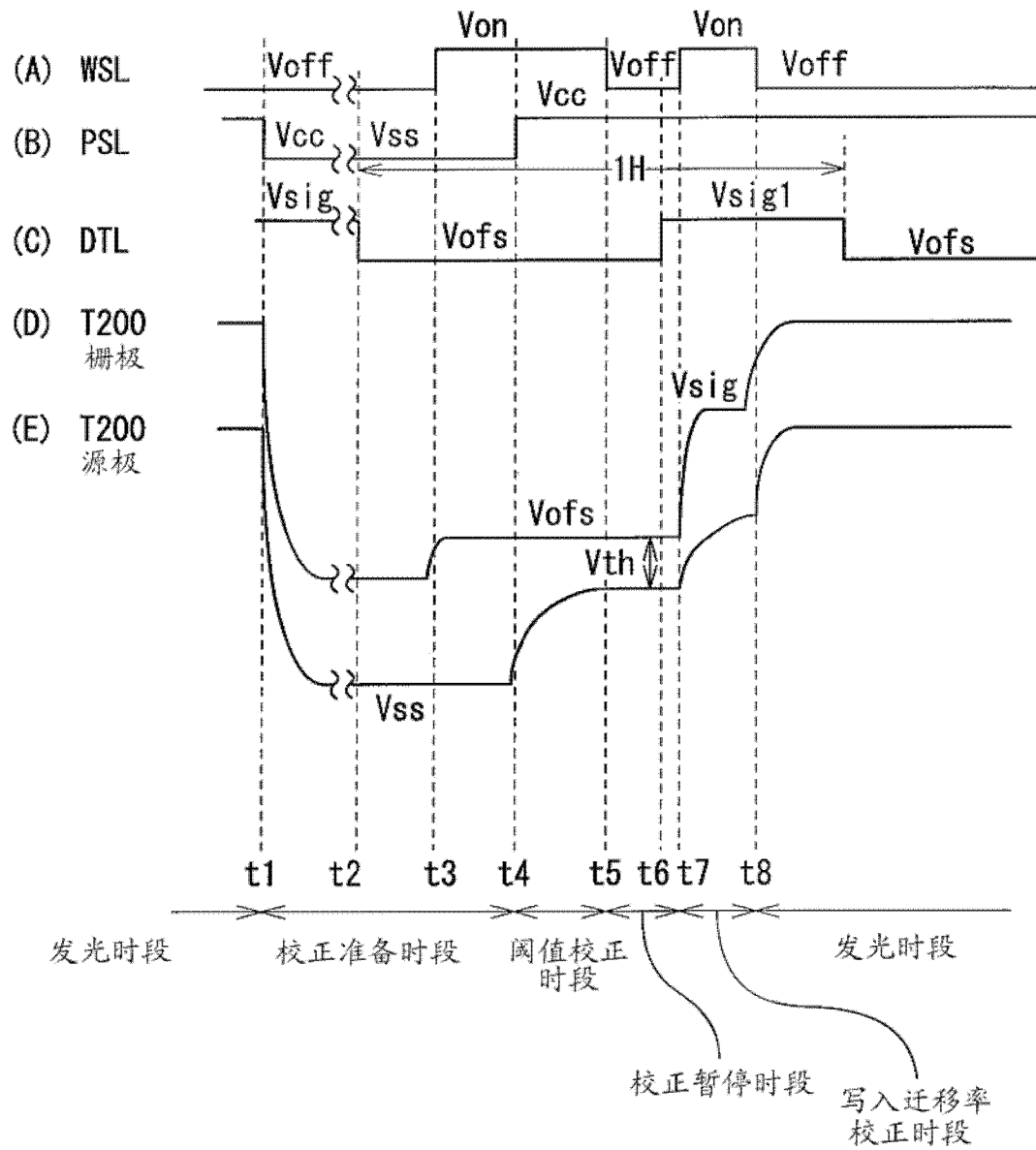


图17