

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4221205号
(P4221205)

(45) 発行日 平成21年2月12日(2009.2.12)

(24) 登録日 平成20年11月21日(2008.11.21)

(51) Int.Cl.	F 1
HO3H 7/46 (2006.01)	HO3H 7/46 A
HO3H 7/075 (2006.01)	HO3H 7/075 Z
HO4B 1/44 (2006.01)	HO4B 1/44

請求項の数 10 (全 30 頁)

(21) 出願番号	特願2002-319604 (P2002-319604)
(22) 出願日	平成14年11月1日 (2002.11.1)
(65) 公開番号	特開2003-209454 (P2003-209454A)
(43) 公開日	平成15年7月25日 (2003.7.25)
審査請求日	平成17年7月27日 (2005.7.27)
(31) 優先権主張番号	特願2001-346162 (P2001-346162)
(32) 優先日	平成13年11月12日 (2001.11.12)
(33) 優先権主張国	日本国 (JP)

(73) 特許権者	000005821 パナソニック株式会社 大阪府門真市大字門真1006番地
(74) 代理人	100098291 弁理士 小笠原 史朗
(72) 発明者	瓜生 一英 大阪府門真市大字門真1006番地 松下 電器産業株式会社内
(72) 発明者	山田 徹 大阪府門真市大字門真1006番地 松下 電器産業株式会社内
(72) 発明者	石崎 俊雄 大阪府門真市大字門真1006番地 松下 電器産業株式会社内

最終頁に続く

(54) 【発明の名称】ダイプレクサ並びにそれを用いた高周波スイッチ

(57) 【特許請求の範囲】

【請求項 1】

異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサであって、アンテナ側に接続する第1の端子と低域の周波数帯の信号を送受信するための第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、

前記第1の端子と高域の周波数帯の信号を送受信するための第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを備え、

前記低域通過フィルタは、少なくとも二つの共振回路を含み、それによって通過帯域の高域側に減衰極を少なくとも二つ形成し、最も低域の周波数帯の信号のみを通過し、

前記高域通過フィルタは、一つの共振回路を含み、それによって通過帯域の低域側に減衰極を一つ形成し、

前記低域通過フィルタは、前記二つの共振回路として、

前記第1の端子と前記第2の端子との間に配置される第1のインダクタと第1のコンデンサとからなる並列共振回路と、

前記第2の端子とグランドとの間に配置される第2のインダクタと第2のコンデンサとからなる直列共振回路とを含み、

前記高域通過フィルタは、

前記第1の端子と前記第3の端子との間に配置される第3のコンデンサ及び第4のコンデンサとからなる直列回路と、

前記一つの共振回路として、前記第3のコンデンサと前記第4のコンデンサとの接続

10

20

点とグランドとの間に配置される第3のインダクタと第5のコンデンサとからなる直列共振回路とを含み、

前記低域通過フィルタ及び前記高域通過フィルタは、前記第1～3のインダクタを実現するための複数のストリップライン電極と、前記第1～5のコンデンサを実現するための複数のコンデンサ電極と、当該複数のストリップライン電極と当該複数のコンデンサ電極とを接続するための複数のビアホール導体とを形成している複数の誘電体層を積層した積層体からなり、

前記複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、

前記第1のインダクタを実現する少なくとも1本以上のストリップライン電極は、前記接地電極よりも積層方向に対して上層に配置され、かつ前記第2のインダクタを実現する少なくとも1本以上のストリップライン電極及び前記第3のインダクタを実現する少なくとも1本以上のストリップライン電極よりも積層方向に対して上層または同一層に配置されることを特徴とする、ダイブレクサ。 10

【請求項2】

前記低域通過フィルタの前記並列共振回路における第1のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、前記接地電極よりも積層方向に対して上層に配置され、

前記低域通過フィルタの前記並列共振回路における前記第1のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項1に記載のダイブレクサ。 20

【請求項3】

前記低域通過フィルタの前記直列共振回路における第2のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、前記接地電極よりも積層方向に対して上層に配置され、

前記低域通過フィルタの前記直列共振回路における前記第2のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項1に記載のダイブレクサ。 20

【請求項4】

前記高域通過フィルタの前記直列共振回路における第5のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、前記接地電極よりも積層方向に対して上層に配置され、 30

前記高域通過フィルタの前記直列共振回路における前記第3のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項1に記載のダイブレクサ。

【請求項5】

異なる複数の周波数帯の電波の送受信を切り替えるための高周波スイッチであって、
アンテナ側に接続された第1の端子を介して、異なる複数の周波数帯の電波を送受信して分離合成するためのダイブレクサと、

前記ダイブレクサにおける低域の周波数の信号を送受信するための第2の端子に接続された低域送受信切り替え回路と、 40

前記ダイブレクサにおける高域の周波数の信号を送受信するための第3の端子に接続された高域送受信切り替え回路とを備え、

前記ダイブレクサは、

前記第1の端子と前記第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、

前記第1の端子と前記第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを含み、

前記低域通過フィルタは、少なくとも二つの共振回路を有し、それによって通過帯域の高域側に減衰極を少なくとも二つ形成し、最も低域の周波数帯の信号のみを通過し、

前記高域通過フィルタは、一つの共振回路を含み、それによって通過帯域の低域側に 50

減衰極を一つ形成し、

前記低域通過フィルタは、前記二つの共振回路として、

前記第1の端子と前記第2の端子との間に配置される第1のインダクタと第1のコンデンサとからなる並列共振回路と、

前記第2の端子とグランドとの間に配置される第2のインダクタと第2のコンデンサとからなる直列共振回路とを含み、

前記高域通過フィルタは、

前記第1の端子と前記第3の端子との間に配置される第3のコンデンサ及び第4のコンデンサからなる直列回路と、

前記一つの共振回路として、前記第3のコンデンサと前記第4のコンデンサとの接続点とグランドとの間に配置される第3のインダクタと第5のコンデンサとからなる直列共振回路とを含み、

前記低域通過フィルタ及び前記高域通過フィルタは、前記第1～3のインダクタを実現するための複数のストリップライン電極と、前記第1～5のコンデンサを実現するための複数のコンデンサ電極と、当該複数のストリップライン電極と当該複数のコンデンサ電極とを接続するための複数のビアホール導体とを形成している複数の誘電体層を積層した積層体からなり、

前記複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、

前記第1のインダクタを実現する少なくとも1本以上のストリップライン電極は、前記接地電極よりも積層方向に対して上層に配置され、かつ前記第2のインダクタを実現する少なくとも1本以上のストリップライン電極及び前記第3のインダクタを実現する少なくとも1本以上のストリップライン電極よりも積層方向に対して上層または同一層に配置されることを特徴とする、高周波スイッチ。

【請求項6】

前記低域通過フィルタの前記並列共振回路における第1のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、前記接地電極よりも積層方向に対して上層に配置され、

前記低域通過フィルタの前記並列共振回路における前記第1のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項5記載の高周波スイッチ。

【請求項7】

前記低域通過フィルタの前記直列共振回路における第2のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、前記接地電極よりも積層方向に対して上層に配置され、

前記低域通過フィルタの前記直列共振回路における前記第2のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項5に記載の高周波スイッチ。

【請求項8】

前記高域通過フィルタの前記直列共振回路における第5のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、前記接地電極よりも積層方向に対して上層に配置され、

前記高域通過フィルタの前記直列共振回路における前記第3のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項5に記載の高周波スイッチ。

【請求項9】

前記低域送受信切り替え回路及び前記高域送受信切り替え回路の少なくとも一方は、ダイオードに印加する電圧に応じて送受信を切り替える回路であり、

前記ダイオードは、前記積層体の上面に実装されることを特徴とする、請求項5に記載の高周波スイッチ。

【請求項10】

10

20

30

40

50

前記低域送受信切り替え回路及び前記高域送受信切り替え回路の少なくとも一方は、G a A sスイッチであり、

前記G a A sスイッチは、前記積層体の上面に実装されることを特徴とする、請求項5に記載の高周波スイッチ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、携帯電話などに用いるダイプレクサ並びにそれを用いた高周波スイッチおよびアンテナ共用器に関し、より特定的には、周波数帯の異なる複数の通信方式を利用することができる携帯電話などの無線通信機器に用いるためのダイプレクサ並びにそれを用いた高周波スイッチ及びアンテナ共用器に関する。 10

【0002】

【従来の技術】

携帯電話システムには、欧州などを中心に用いられてきたE G S M (Enhanced - G l o b a l S y s t e m f o r M o b i l e C o m m u n i c a t i o n) 方式、利用者の拡大と共に利用されるようになってきた1 . 8 G H z 帯の周波数を用いるD C S (D i g i t a l C e l l u l a r S y s t e m) 方式、次世代の高速通信を実現するU M T S (U n i v e r s a l M o b i l e T e l e c o m m u n i c a t i o n s S y s t e m) 方式、米国を中心用いられている1 . 9 G H z 帯の周波数を用いるP C S (P e r s o n a l C o m m u n i c a t i o n s S e r v i c e s) 方式など複数の方式が存在する。 20

【0003】

図19は、E G S M方式、D C S方式およびU M T S方式で用いられる周波数帯を示した図である。図19において、方式名の下の()内に記した“T x”は送信の際に用いられる周波数帯であることを意味し、“R x”は受信の際に用いられる周波数帯であることを意味する。図19に示したようにE G S M方式は8 8 0 ~ 9 6 0 M H zを、D C S方式は1 7 1 0 ~ 1 8 8 0 M H zを、U M T S方式は1 9 2 0 ~ 2 1 7 0 M H zを利用する。図19から分かるように、携帯電話システムは、E G S M方式のように低域の周波数を用いるシステムと、D C SやU M T S方式のように高域の周波数を用いるシステムとに大別される。 30

【0004】

近年、携帯電話などの移動体通信の利用者の拡大やそのシステムのグローバル化などから、上記のような複数の方式を利用することができる携帯電話の開発が望まれている。たとえば、従来から利用されている低域の周波数帯を用いるE G S M方式と、近年利用が進みつつある高域の周波数帯を用いるD C SやU M T S方式等とを共に利用することができる携帯電話の開発が望まれている。上記のような携帯電話では、携帯電話の内部回路において低域の周波数帯と高域の周波数帯とを分離・合成する必要がある。なぜなら、低域の周波数帯の信号と、高域の周波数帯の信号とでは、利用することができるパワーアンプなどが異なるものとなるからである。 40

【0005】

従来、低域の周波数帯の信号と高域の周波数帯の信号とを分離・合成するためにダイプレクサと呼ばれる装置が用いられてきた。図20は、従来のダイプレクサの等価回路を示す図である(例えは、特許文献1参照)。図20において、従来のダイプレクサは、第1の端子P 5 1と第2の端子P 5 2との間に接続された低域通過フィルタ(以下、L P F (L o w P a s s F i l t e r) という) 1 0と、第1の端子P 5 1と第3の端子P 5 3との間に接続された高域通過フィルタ(以下、H P F (H i g h P a s s F i l t e r)) 2 0とを含む。

【0006】

L P F 1 0において、第1の端子P 5 1と第2の端子P 5 2との間に第1のインダクタL 5 1と第1のコンデンサC 5 1とが並列に接続され、第2の端子P 5 2とグランドとの間 50

に第2のコンデンサC52が直列に接続される。LPF10は、EGSM方式などの低域の周波数帯の信号を通過する。

【0007】

HPF20において、第1の端子P51と第3の端子P53との間に第3のコンデンサC53と第4のコンデンサC54とが直列に接続され、第3のコンデンサC53と第4のコンデンサC54との接続点とグランドとの間に第2のインダクタL52と第5のコンデンサC55とが直列に接続される。HPF20は、DCSやUMTS方式などの高域の周波数帯の信号を通過する。

【0008】

LPF10における第1のインダクタL51と第1のコンデンサC51との並列共振回路は、HPF20の通過帯域付近に相当する高域の周波数帯の信号に共振するように定数が定められている。並列共振回路は、共振するとインピーダンスが非常に大きくなる。したがって、LPF10は、高域の周波数帯の信号を通過しない。すなわち、LPF10は、高域の周波数帯に減衰極を形成する。ここで、減衰極とは、フィルタの減衰帯域の中で、ある特定の周波数がより大きく減衰する位置のことをいう。

【0009】

図21は、LPF10の通過特性を示す図である。図21において、点線で示した曲線は、グラフの縦軸の右側の尺度で示したLPF10の通過特性を示している。図20に示したように、LPF10は、UMTS方式の周波数帯で減衰極AP50を形成し、EGSM方式の周波数帯で最もよく信号を通過する。

10

20

【0010】

HPF20における第2のインダクタL52と第5のコンデンサC55との直列共振回路は、(LPF10の通過帯域付近に相当する)EGSM方式の周波数帯の信号に共振するよう定数が定められている。直列共振回路は、共振するとインピーダンスが非常に小さくなり零に近づく。第1の端子P51から第3の端子P53を見たとき、インピーダンスは、LPF10に比べて非常に大きくなる。したがって、EGSM方式の周波数帯の信号が第1の端子P51に入力した場合、HPF20は、EGSM方式の周波数帯の信号を通過しない。すなわち、HPF20は、EGSM方式の周波数帯付近に減衰極を形成する。

【0011】

図22は、HPF20の通過特性を示す図である。図22において点線で表した曲線の意味は、図21と同様である。図22に示したように、HPF20は、EGSM方式の周波数帯で減衰極AP51を形成し、UMTS方式の周波数帯で最もよく信号を通過する。

30

【0012】

上記のような従来のダイプレクサにおいて、第1の端子P51に入力したEGSM方式の周波数帯の信号は、HPF20をほとんど通過することができないが、LPF10をほぼ完全に通過することができるので、HPF20側へは伝達されずに、LPF10側に伝達され、第2の端子P52から取り出すことができる。また、第1の端子P51に入力した高域の周波数帯の信号は、LPF10をほとんど通過することができないが、HPF20をほぼ完全に通過することができるので、LPF10側へは伝達されずに、HPF20側に伝達され、第3の端子P53から取り出すことができる。このように従来のダイプレクサを用いて、低域の周波数帯の信号と高域の周波数帯の信号とを分離・合成することができる。

40

【0013】

【特許文献1】

特開2000-349581号公報(段落0003、第6図)

【0014】

【発明が解決しようとする課題】

図21に示すように、LPF10において、UMTS方式の周波数帯の信号は十分に減衰されLPF10を通過することはできないが、DCS方式の周波数帯の信号は、減衰が不十分であるため、LPF10に漏洩してしまう結果となる。したがって、図22に示すよ

50

うに、D C S 方式の周波数帯の信号は、L P F 1 0 に漏洩してしまう分、減衰されてH P F 2 0 を通過するという問題が生ずる。したがって、D C S 方式とU M T S 方式とを共に利用することができる携帯電話に用いるには問題がある。

【0015】

このように、上記のような従来のダイプレクサでは、第1の端子P 5 1 と第2の端子P 5 2との間のL P F 1 0において、1つの並列共振回路でH P F 2 0の通過帯域付近に減衰極A P 5 0を形成しているため、広帯域にわたって減衰量を確保することが困難となっていた。その結果、従来のダイプレクサでは、高域通過フィルタH P F 2 0の通過特性が狭帯域となり、複数の携帯電話システムで利用されるような高域側の周波数帯の信号が広帯に渡って減衰することなく通過するには困難であった。

10

【0016】

それゆえ、本発明の目的は、高域の周波数帯の信号が広域に渡って減衰することなく通過することができるダイプレクサを提供することである。

【0017】

また、本発明の他の目的は、高域の周波数帯の信号が広域に渡って減衰することなく通過することができるダイプレクサを用いた高周波スイッチを提供することである。

【0018】

さらに、本発明の他の目的は、高域の周波数帯の信号が広域に渡って減衰することなく通過することができるダイプレクサを用いたアンテナ共用器を提供することである。

【0019】

20

【課題を解決するための手段および発明の効果】

本発明は、異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサであって、

アンテナ側に接続する第1の端子と低域の周波数帯の信号を送受信するための第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、

第1の端子と高域の周波数帯の信号を送受信するための第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを備え、

低域通過フィルタは、少なくとも二つの共振回路を含み、それによって通過帯域の高域側に減衰極を少なくとも二つ形成し、最も低域の周波数帯の信号のみを通過し、

高域通過フィルタは、一つの共振回路を含み、それによって通過帯域の低域側に減衰極を一つ形成し、

30

低域通過フィルタは、前記二つの共振回路として、

第1の端子と前記第2の端子との間に配置される第1のインダクタと第1のコンデンサとからなる並列共振回路と、

第2の端子とグランドとの間に配置される第2のインダクタと第2のコンデンサとからなる直列共振回路とを含み、

高域通過フィルタは、

第1の端子と前記第3の端子との間に配置される第3のコンデンサ及び第4のコンデンサからなる直列回路と、

一つの共振回路として、第3のコンデンサと第4のコンデンサとの接続点とグランドとの間に配置される第3のインダクタと第5のコンデンサとからなる直列共振回路とを含み、

40

低域通過フィルタ及び高域通過フィルタは、第1～3のインダクタを実現するための複数のストリップライン電極と、第1～5のコンデンサを実現するための複数のコンデンサ電極と、当該複数のストリップライン電極と当該複数のコンデンサ電極とを接続するための複数のビアホール導体とを形成している複数の誘電体層を積層した積層体からなり、

複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、

第1のインダクタを実現する少なくとも1本以上のストリップライン電極は、接地電極よりも積層方向に対して上層に配置され、かつ第2のインダクタを実現する少なくとも1本以上のストリップライン電極及び第3のインダクタを実現する少なくとも1本以上のス

50

トリップライン電極よりも積層方向に対して上層または同一層に配置されることを特徴とする。

【0020】

上記発明によれば、低域通過フィルタに含まれる二つの共振回路によって通過帯域の高域側に減衰極が二つ形成されるので、低域通過フィルタでは、高域の周波数帯の信号を広域に渡って十分に減衰することが可能となる。したがって、高域通過フィルタでは、高域の周波数帯の信号が広域に渡って減衰することなく通過することができるダイプレクサを提供することが可能となる。

【0022】

また、上記発明によれば、高域通過フィルタに含まれる一つの共振回路によって通過帯域の低域側に減衰極が一つ形成されるので、低域の周波数帯の信号の減衰を抑えることが可能となり、低域通過フィルタが最も低域の周波数帯の信号のみを通過することが可能となる。これにより、たとえば、EGSM方式の周波数帯の信号と、高域のDCS、UMTS、PCS方式等の周波数帯の信号とを分離合成することができる。

10

【0024】

また、上記発明によれば、低域通過フィルタの並列共振回路が共振したとき一つの減衰極を形成し、低域通過フィルタの直列共振回路が共振したときに一つの減衰極が形成されることとなり、広域に渡って減衰量を十分に確保することが可能となる。したがって、高域の周波数帯の信号が広域に渡って減衰することなく通過することができるダイプレクサを提供することが可能となる。

20

また、上記発明の構成により、最小の回路構成による広帯域な通過特性を持つダイプレクサを提供することが可能となる。

【0026】

また、上記発明によれば、高域通過フィルタの直列共振回路が共振したとき一つの減衰極が形成されることとなるので、低域の周波数帯の信号の減衰を抑えることが可能となる。

【0028】

また、上記発明によれば、低域通過フィルタ及び高域通過フィルタが一つの積層体の内部に形成されることとなるので、ダイプレクサの小型化、低背化を図ることが可能となる。

30

【0030】

また、上記発明によれば、信号が直接通過する第1のインダクタを接地電極よりも上層に配置し、さらに他のストリップライン電極より上層または同一層に配置することによって、第1のインダクタと接地電極やコンデンサ電極など他の電極パターンとの間に発生する浮遊容量などを低減させることができるので、インダクタの特性変化を低減することができる。その結果、所望する回路通りのダイプレクサを提供することができる。

【0031】

また、本発明は、低域通過フィルタの並列共振回路における第1のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、接地電極よりも積層方向に対して上層に配置され、

40

低域通過フィルタの並列共振回路における第1のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。

【0032】

上記発明によれば、接地電極と第1のインダクタを実現するストリップライン電極との間に第1のコンデンサを実現するコンデンサ電極を配置することによって、第1のインダクタと接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りのダイプレクサを提供することができる。

【0033】

また、本発明は、低域通過フィルタの直列共振回路における第2のコンデンサを実現す

50

る少なくとも一つ以上のコンデンサ電極は、接地電極よりも積層方向に対して上層に配置され、

低域通過フィルタの直列共振回路における第2のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。

【0034】

上記発明によれば、接地電極と第2のインダクタを実現するストリップライン電極との間に第2のコンデンサを実現するコンデンサ電極を配置することによって、第2のインダクタと接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りのダイプレクサを提供することが可能となる。

10

【0035】

また、本発明は、高域通過フィルタの直列共振回路における第5のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、接地電極よりも積層方向に対して上層に配置され、

高域通過フィルタの直列共振回路における第3のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。

【0036】

上記発明によれば、接地電極と第3のインダクタを実現するストリップライン電極との間に第5のコンデンサを実現するコンデンサ電極を配置することによって、第3のインダクタと接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りのダイプレクサを提供することが可能となる。

20

【0037】

また、本発明は、異なる複数の周波数帯の電波の送受信を切り替えるための高周波スイッチであって、

アンテナ側に接続された第1の端子を介して、異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサと、

ダイプレクサにおける低域の周波数の信号を送受信するための第2の端子に接続された低域送受信切り替え回路と、

ダイプレクサにおける高域の周波数の信号を送受信するための第3の端子に接続された高域送受信切り替え回路とを備え、

30

ダイプレクサは、

第1の端子と前記第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、

第1の端子と前記第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを含み、

低域通過フィルタは、少なくとも二つの共振回路を有し、それによって通過帯域の高域側に減衰極を少なくとも二つ形成し、最も低域の周波数帯の信号のみを通過し、

高域通過フィルタは、一つの共振回路を含み、それによって通過帯域の低域側に減衰極を一つ形成し、

40

低域通過フィルタは、前記二つの共振回路として、

第1の端子と前記第2の端子との間に配置される第1のインダクタと第1のコンデンサとからなる並列共振回路と、

第2の端子とグランドとの間に配置される第2のインダクタと第2のコンデンサとからなる直列共振回路とを含み、

高域通過フィルタは、

第1の端子と前記第3の端子との間に配置される第3のコンデンサ及び第4のコンデンサからなる直列回路と、

一つの共振回路として、第3のコンデンサと前記第4のコンデンサとの接続点とグランドとの間に配置される第3のインダクタと第5のコンデンサとからなる直列共振回路

50

とを含み、

低域通過フィルタ及び高域通過フィルタは、第1～3のインダクタを実現するための複数のストリップライン電極と、第1～5のコンデンサを実現するための複数のコンデンサ電極と、当該複数のストリップライン電極と当該複数のコンデンサ電極とを接続するための複数のピアホール導体とを形成している複数の誘電体層を積層した積層体からなり、

複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、

第1のインダクタを実現する少なくとも1本以上のストリップライン電極は、接地電極よりも積層方向に対して上層に配置され、かつ第2のインダクタを実現する少なくとも1本以上のストリップライン電極及び第3のインダクタを実現する少なくとも1本以上のストリップライン電極よりも積層方向に対して上層または同一層に配置されることを特徴とする。

【0038】

上記発明によれば、ダイプレクサの低域通過フィルタに含まれる二つの共振回路によって通過帯域の高域側に減衰極が二つ形成されるので、低域通過フィルタでは高域の周波数帯の信号を広域に渡って十分に減衰することが可能となり、高域通過フィルタでは高域の周波数帯の信号が広域に渡って減衰することなく通過することができる高周波スイッチを提供することが可能となる。

【0040】

また、上記発明によれば、高域通過フィルタに含まれる一つの共振回路によって通過帯域の低域側に減衰極が一つ形成されるので、低域の周波数帯の信号の減衰を抑えることが可能となり、低域通過フィルタが最も低域の周波数帯の信号のみを通過することが可能となる。これにより、たとえば、EGSM方式の周波数帯の信号と、高域のDCS、UMTS、PCS方式等の周波数帯の信号とを分離合成することができる高周波スイッチを提供することが可能となる。

【0042】

また、上記発明によれば、低域通過フィルタの並列共振回路が共振したとき一つの減衰極を形成し、低域通過フィルタの直列共振回路が共振したときに一つの減衰極が形成されることとなり、広域に渡って減衰量を十分に確保することが可能となる。したがって、高域の周波数帯の信号が広域に渡って減衰することなく分離合成することができる高周波スイッチを提供することが可能となる。

また、上記発明の構成により、最小の回路構成による広帯域な通過特性を持つ高周波スイッチを提供することが可能となる。

【0044】

また、上記発明によれば、高域通過フィルタの直列共振回路が共振したとき一つの減衰極が形成されることとなるので、低域の周波数帯の信号の減衰を抑えることができる高周波スイッチを提供することが可能となる。

【0046】

また、上記発明によれば、高周波スイッチを構成するためのインダクタやコンデンサが、一つの積層体の内部に形成されることとなるので、高周波スイッチの小型化、低背化を図ることが可能となる。

【0048】

また、上記発明によれば、ダイプレクサの低域通過フィルタ及び高域通過フィルタが高周波スイッチを構成する積層体の内部に形成されることとなるので、さらに、高周波スイッチの小型化、低背化を図ることが可能となる。

【0050】

また、上記発明によれば、信号が直接通過する第1のインダクタを接地電極の上層に配置し、さらに他のストリップライン電極より上層または同一層に配置することによって、第1のインダクタと接地電極やコンデンサ電極など他の電極パターンとの間に発生する浮遊容量などを低減させることができるので、インダクタの特性変化を低減することができる。その結果、所望する回路通りの高周波スイッチを提供することができる。

10

20

30

40

50

【0051】

また、本発明は、低域通過フィルタの並列共振回路における第1のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、接地電極よりも積層方向に対して上層に配置され、

低域通過フィルタの並列共振回路における第1のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。

【0052】

上記発明によれば、接地電極と第1のインダクタを実現するストリップライン電極との間に第1のコンデンサを実現するコンデンサ電極を配置することによって、第1のインダクタ電極と接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りの高周波スイッチを提供することが可能となる。 10

【0053】

また、本発明は、低域通過フィルタの直列共振回路における第2のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、接地電極よりも積層方向に対して上層に配置され、

低域通過フィルタの直列共振回路における第2のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。

【0054】

上記発明によれば、接地電極と第2のインダクタを実現するストリップライン電極との間に第2のコンデンサを実現するコンデンサ電極を配置することによって、第2のインダクタ電極と接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りの高周波スイッチを提供することが可能となる。 20

【0055】

また、本発明は、高域通過フィルタの直列共振回路における第5のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、接地電極よりも積層方向に対して上層に配置され、

高域通過フィルタの直列共振回路における第3のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。 30

【0056】

上記発明によれば、接地電極と第3のインダクタを実現するストリップライン電極との間に第5のコンデンサを実現するコンデンサ電極を配置することによって、第3のインダクタ電極と接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りの高周波スイッチを提供することが可能となる。

【0057】

また、本発明は、低域送受信切り替え回路及び高域送受信切り替え回路の少なくとも一方は、ダイオードに印加する電圧に応じて送受信を切り替える回路であり、

ダイオードは、積層体の上面に実装されることを特徴とする。 40

【0058】

上記発明によれば、高周波スイッチの小型化、低背化をより図ることが可能となる。

【0059】

また、本発明は、低域送受信切り替え回路及び高域送受信切り替え回路の少なくとも一方は、G a A sスイッチであり、

G a A sスイッチは、積層体の上面に実装されることを特徴とする。

【0060】

上記発明によれば、高周波スイッチの小型化、低背化をより図ることが可能となる。

【0071】

【発明の実施の形態】

10

20

30

40

50

(第1の実施形態)

図1は、本発明の第1の実施形態に係るダイプレクサの等価回路を示す図である。図1において、第1の実施形態に係るダイプレクサは、第1の端子P1と第2の端子P2との間に接続された低域通過フィルタLPF(以下、単にLPFという)82と、第1の端子P1と第3の端子P3との間に接続された高域通過フィルタHPF(以下、単にHPFという)83とを含む。

【0072】

LPF82において、第1の端子P1と第2の端子P2との間に第1のインダクタL1と第1のコンデンサC1とが並列に接続され、第1のインダクタL1と第1のコンデンサC1との並列回路に第3のインダクタL3が直列に接続され、第1のインダクタL1と第1のコンデンサC1との並列回路と第3のインダクタL3との接続点とグランドとの間に第2のインダクタL2と第2のコンデンサC2とが直列に接続される。LPF82は、低周波数帯の信号を通過する。

【0073】

HPF83において、第1の端子P1と第3の端子P3との間に第3のコンデンサC3と第4のコンデンサC4とが直列に接続され、第3のコンデンサC3と第4のコンデンサC4との接続点とグランドとの間に第4のインダクタL4と第5のコンデンサC5が直列に接続される。HPF83は、高周波数帯の信号を通過する。

【0074】

図2は、図1のダイプレクサにおけるLPF82の通過特性を示す図である。以下、図2を参照しながら、LPF82の機能について説明する。LPF82における第1のインダクタL1と第1のコンデンサC1との並列共振回路は、DCS方式の周波数帯の信号に共振するように定数が定められている。並列共振回路は、共振するとインピーダンスが非常に大きくなる。したがって、LPF82は、DCS方式の周波数帯付近に減衰極AP1を形成する。これにより、LPF82は、図2に示すような透過特性を有し、EGSM方式の周波数帯の信号を通過させるが、DCS方式の周波数帯の信号を通過させないこととなる。

【0075】

LPF82における第2のインダクタL2と第2のコンデンサC2の直列共振回路は、UMTS方式の周波数帯の信号に共振するように定数が定められている。直列回路は、共振するとインピーダンスが非常に小さくなり零に近づく。このとき、第1の端子P1から第2の端子P2を見たときのインピーダンスは、非常に大きくなる。ゆえにLPF82は、UMTS方式の周波数帯の信号を通過しない。すなわち、LPF82は、UMTS方式の周波数帯付近に減衰極AP2を形成する。上記の結果、LPF82は、図2に示すような透過特性を有し、EGSM方式の周波数帯の信号を通過させるが、DCSおよびUMTS方式の周波数帯の信号を通過させないこととなる。上記で説明した第1の端子P1から第2の端子P2を見たときのインピーダンスは、共振条件を当てはめて、計算すれば立証することができる。計算方法は、公知であるので説明を省略する。

【0076】

なお、図2において、EGSM方式の周波数帯の通過特性は、従来のダイプレクサ(図21参照)と比べて良くなっている。これは、高帯域側に減衰極を二つ設けたことによって、低帯域側の通過特性が持ち上げられたことによる。

【0077】

図3は、図1のダイプレクサにおけるHPF83の通過特性を示す図である。以下、図3を参照しながら、HPF83の機能について説明する。HPF83における第4のインダクタL4と第5のコンデンサC5との直列共振回路は、EGSM方式の周波数帯の信号に共振するように定数が定められている。直列共振回路は、共振するとインピーダンスが零に近づく。第1の端子P1にEGSM方式の周波数帯の信号が入力した場合、第1の端子P1から第3の端子P3を見たとき、HPF83のインピーダンスは非常に大きくなる。

10

20

30

40

50

この事実は、第1の端子P1と第3の端子P3との間のインピーダンスを計算して、共振条件を当てはめてれば、立証することができる。計算方法は、公知であるので説明を省略する。すなわち、HPF83は、EGSM方式の周波数帯付近に減衰極AP3を形成する。上記の結果、HPF83は、図3に示すように、DCSおよびUMTS方式の周波数帯の信号は通過させるが、EGSM方式の周波数帯の信号は通過させないこととなる。

【0078】

ここで注目すべきは、図3の点線で示した、DCSおよびUMTS方式の周波数帯におけるHPF83の透過特性である。HPF83のDCSおよびUMTS方式の周波数帯における透過特性は、従来のHPFと比べて(図22の点線参照)広帯域に渡っている。すなわち、図3の点線部分から分かるように、HPF83は、DCS方式の周波数帯にも、良い通過特性を得ることができる。これは、LPF82はHPF83の通過帯域付近に二つの減衰極AP1、AP2を形成しているので、HPF83の通過帯域付近の信号は、LPF82にほとんど流れることなく、HPF83側に供給されることとなるからである。したがって、HPF83にDCSおよびUMTS方式の周波数帯の信号が従来のHPFと比べて多く供給されることになるので、HPF83は、広帯域に良い通過特性を得ることになる。

10

【0079】

次に、第1の実施形態に係るダイプレクサの動作について説明する。

EGSM方式の周波数帯の信号が第1の端子P1から入る場合、HPF83の直列共振回路は共振状態となるため、第1の端子P1から第3の端子P3を見たときのインピーダンスは非常に大きくなる。したがって、第1の端子P1に入ったEGSM方式の周波数帯の信号は、HPF83と比べてインピーダンスが非常に小さいLPF82側へと伝達され、第2の端子P2から取り出すことができる。

20

【0080】

DCS方式の周波数帯の信号が第1の端子P1から入る場合、LPF82の第1のコンデンサC1および第1のインダクタL1で構成される並列共振回路は共振状態となるため、インピーダンスが非常に大きくなり、その結果、第1の端子P1から第2の端子P2を見たときのインピーダンスが非常に大きくなる。したがって、第1の端子P1から入ったDCS方式の周波数帯の信号は、LPF82側へは伝達されずに、LPF82と比べてインピーダンスが非常に小さいHPF83側へと伝達され、第3の端子P3から取り出すことができる。

30

【0081】

UMTS方式の周波数帯の信号が第1の端子P1から入る場合、LPF82の第2のコンデンサC2および第2のインダクタL2で構成される直列共振回路は、共振状態となるため、インピーダンスが零に近づき、第1のコンデンサC1および第1のインダクタL1で構成される並列共振回路のインピーダンスが大きくなる。その結果、第1の端子P1から第2の端子P2を見たときのインピーダンスは非常に大きくなる。したがって、第1の端子P1から入ったUMTS方式の周波数帯の信号は、LPF82側へは伝達されずに、LPF82と比べてインピーダンスが非常に小さいHPF83側へと伝達され、第3の端子P3から取り出すことができる。

40

【0082】

一方、第2の端子P2からEGSM方式の送信信号が入る場合、HPF83の直列共振回路が共振状態となり、第2の端子P2から第3の端子P3を見たときインピーダンスが非常に大きくなるため、信号は、第2の端子P2から第1の端子P1へと伝達する。

【0083】

第3の端子P3からDCS方式の送信信号が入る場合、LPF82の並列共振回路が共振状態となり、第3の端子P3から第2の端子P2を見たときのインピーダンスが非常に大きくなるため、信号は、第3の端子P3から第1の端子P1へと伝達する。第3の端子P3からUMTS方式の送信信号が入る場合、LPF82の直列共振回路が共振状態となり、第3の端子P3から第2の端子P2を見たときのインピーダンスが非常に大きくなるた

50

め、信号は、第3の端子P3から第1の端子P1へと伝達する。

【0084】

このように第1の実施形態に係るダイプレクサによれば、第1の端子P1と第2の端子P2との間の低域通過フィルタLPF82は、高域通過フィルタHPF83の通過帯域付近に、2つの減衰極AP1、AP2を形成するので、広帯域にわたって、減衰量を十分に確保することが可能となる。従って、第1の端子P1と第3の端子P3との間の高域通過フィルタHPF83は従来の通過特性と比較して十分に広帯域な特性を形成することが可能となるので、DCSおよびUMTS方式などの高域の周波数帯の信号を広域に渡って減衰させることなく通過することができるダイプレクサを提供することが可能となる。

【0085】

また、低域通過フィルタLPF82を並列共振回路および直列共振回路の二つの共振回路で構成することによって、最小の回路構成で、広帯域な通過特性を有するダイプレクサを提供することが可能となる。

【0086】

また、高域通過フィルタHPF83は、一つの直列共振回路によって、低域通過フィルタLPF82側の通過帯域の信号を十分に減衰させる。したがって、低域の周波数帯の信号の減衰を抑えることが可能となる。

【0087】

なお、第1の実施形態に係る低域通過フィルタLPF82に含まれる第3のインダクタL3は、第1の実施形態に係るダイプレクサを用いた高周波スイッチの構成に必要なものであって、ダイプレクサの構成自体には、理論上必要なものではない。

【0088】

なお、第1の実施形態に係る低域通過フィルタLPF82では、第1のインダクタL1と第1のコンデンサC1との並列共振回路により、減衰極AP1を形成し、第2のインダクタL2と第2のコンデンサC2との直列共振回路により、減衰極AP2を形成する構成を例として述べたが、別に、第2のインダクタL2と第2のコンデンサC2との直列共振回路により減衰極AP1を形成し、第1のインダクタL1と第1のコンデンサC1との並列共振回路により減衰極AP2を形成するようにしても同様の効果が得られる。

【0089】

また、第1の実施形態に係る低域通過フィルタLPF82における二つの共振回路は、二つの直列共振回路であってもよいし、二つの並列共振回路であってもよい。この場合も同様の効果が得られる。

【0090】

なお、第1の実施形態に係るダイプレクサにおける低域通過フィルタLPF82においては、高域通過フィルタHPF83で取り出したい信号の周波数帯付近に減衰極を二つ形成することとしたが、取り出したい信号の減衰量が十分であれば、別に、取り出したい信号の周波数帯付近に減衰極を形成しなくてもよい。図4は、低域通過フィルタの減衰極を取り出したい信号の周波数帯以外の部分に設けた例を示す図である。図4では、低域通過フィルタの減衰極を3.0GHz付近に設けている。このとき、直列共振回路の第2のインダクタL2と第2のコンデンサC2との定数を3.0GHz付近で共振するように定めればよい。図4に示すように、DCS方式の周波数帯付近に減衰極AP4を、3.0GHz付近に減衰極AP5を設けることによって、UMTS方式の周波数帯の信号についても十分な減衰量を確保することが可能となり、さらに、広域(約1.7GHz～約3.3GHz)に渡り、十分な減衰量を確保することが可能となる。したがって、高域の周波数帯の信号をさらに広域に渡って減衰させることなく通過させるダイプレクサを提供することが可能となる。

【0091】

また、第1の実施形態では、共振回路を二つとしたが、別に、低域通過フィルタに三つ以上の共振回路を設け、減衰極を三つ以上形成し、より広域に渡って十分な減衰量を確保するようにしてもよい。

10

20

30

40

50

【0092】

なお、第1の実施形態においては、EGSM、DCSおよびUMTSの3つのシステムの組み合わせにおいて、使用される場合を例として述べたが、他のシステムの組み合わせ、例えば、EGSM、DCSおよびPCS(Personal Communication Services)方式の3つのシステムの組み合わせにおいても、同様に、LPFにDCS、PCS方式の周波数帯に減衰極を設けるようにして、3つのシステムを組み合わせた携帯電話に当該ダイプレクサを使用するようにしてもよい。

【0093】

また、たとえば、EGSM、AMPS(Advanced Mobile Phone Service)、DCSおよびPCSなど4つ以上のシステムを使用する携帯電話に当該ダイプレクサを用いることができる。この場合、高帯域側の減衰量を広域に渡って確保することができるよう、LPFにおける減衰極を形成するようにすればよい。

10

【0094】

(第2の実施形態)

第2の実施形態に係るダイプレクサは、第1の実施形態に係るダイプレクサの等価回路を複数の誘電体層を重ね合わせた積層体で実現する。第2の実施形態においても図1を援用することとする。図5は、第2の実施形態に係るダイプレクサの具体的な構成を示す分解斜視図である。第2の実施形態に係るダイプレクサは、誘電体層N1～N11により構成される。図6、図7、図8および図9は、図5に示したダイプレクサの各誘電体層をより詳しく説明するために拡大した斜視図である。図5の各誘電体層の横に記した(a)～(l)は、図6～9の(a)～(l)と対応している。また、図5に示した矢印は、積層方向を意味する。

20

【0095】

図6は、誘電体層N1、N2および誘電体層N1の裏面Nbを示す図である。図7は、誘電体層N3～N5を示す図である。図8は、誘電体層N6～N8を示す図である。図9は、誘電体層N9～N11を示す図である。誘電体層N1を最下層とし、誘電体層N11を最上層として、図6～9に示した各誘電体層が重なり合う。なお、誘電体層の積層枚数は、ダイプレクサの必要特性に応じて適宜に選択されるものとする。

【0096】

まず、第2の実施形態に係るダイプレクサを実現する積層体の製造方法について説明する。誘電体層としては、フォルステライト系あるいはアルミナを主成分とする化合物などのセラミック粉体に低融点ガラスフリットを混合した、いわゆるガラスセラミック基板を用いることとする。まず、当該セラミック粉体に有機バインダおよび有機溶媒を混合して得られたスラリーを成形したグリーンシートに、多層配線間を電気的に接続するための複数のビアホールをメカニカルパンチングまたはレーザ加工により穿孔する。

30

【0097】

次に、グリーンシート上に、銀(あるいは金や銅)の粉体を主成分とする導電性ペーストを印刷し、配線パターンを形成するとともに、各グリーンシートの配線パターンを層間接続するためのビアホール内に同じく導電性ペーストを印刷充填し、ストリップラインおよびコンデンサ電極を形成する。

40

【0098】

次に、上記のようにして得られた十一層のグリーンシートを正確に位置合わせして、誘電体層N1から誘電体層N11を順に積層し、一定の条件下において加温および加压することによって、一体化された積層体を得る。この積層体を乾燥後、酸化雰囲気中の焼成炉にて400～500度で焼成してグリーンシート内の有機バインダをバーンアウトする。次に、導電体の主成分として金や銀の粉体を用いた場合は通常の空気中で、銅の粉体を用いた場合には不活性ガスあるいは還元性雰囲気中で、この積層体を約850～950度の温度範囲において焼成することにより、最終的な積層体を得る。

【0099】

次に、図6～9を参照しながら、各誘電体層の配線パターンについて説明する。図6にお

50

いて、誘電体層N 1の裏面N bには、当該積層体をメイン基板に表面実装するための複数の電極T 1が形成されている。なお、電極T 1の形成は、先述したような導電性ペーストを印刷、パターニングすることにより行われる。一方、誘電体層N 1の上面には、接地電極G 1が印刷により形成されている。また、誘電体層N 1には、接地電極G 1と接続しているピアホールV a ~ V kが、接地電極と接続していないピアホールV l ~ V nが穿孔されている。以下、誘電体層N 1 ~ N 1 1において、お互いに接続するピアホールについては、同一の符号を付すことにする。誘電体層N 2の上面には、コンデンサ電極C p 1が印刷により形成され、ピアホールV 2が穿孔されている。

【0100】

図7において、誘電体層N 3の上面には、ストリップライン電極L p 1が形成されており、ストリップライン電極L p 1の一端には、ピアホールV 3が穿孔されている。ピアホールV 3は、コンデンサ電極C p 1と接続する位置に穿孔されている。また、誘電体層N 3の上面には、ストリップライン電極L p 2が形成されており、ストリップライン電極L p 2の一端は、ピアホールV mとなっている。

10

【0101】

誘電体層N 4の上面には、ストリップライン電極L p 3が形成されている。ストリップライン電極L p 3の一端にはピアホールV 4 1が、他端側にはピアホールV 4 2が穿孔されている。ピアホールV 4 1は、ストリップライン電極L p 1におけるピアホールV 3と反対側の一端に接続される。ピアホールV 4 2は、ストリップライン電極L p 2におけるピアホールV mと反対側の一端に接続される。誘電体層N 5の上面には、接地電極G 2が形成されいる。接地電極G 2は、ピアホールV a ~ e、およびV kに接続する。

20

【0102】

図8において、誘電体層N 6の上面には、コンデンサ電極C p 2が形成されている。誘電体層N 7の上面には、コンデンサ電極C p 3が形成されており、ピアホールV 7が穿孔されている。ピアホールV 7は、誘電体層N 6のコンデンサ電極C p 2と接続する。誘電体層N 8の上面には、コンデンサ電極C p 4およびコンデンサ電極C p 5が形成されており、ピアホールV 8が穿孔されている。ピアホールV 8は、誘電体層N 7のコンデンサ電極C p 3と接続する。コンデンサ電極C p 5の一端には、ピアホールV 4 2が穿孔されている。

30

【0103】

図9において、誘電体層N 9の上面には、コンデンサ電極C p 6と、コンデンサ電極C p 7と、電極T 2とが形成されている。また、誘電体層N 9には、ピアホールV 9が穿孔されている。ピアホールV 9は、誘電体層N 8のコンデンサ電極C p 4に接続する。コンデンサ電極C p 6の一端には、ピアホールV 1が穿孔されている。コンデンサ電極C p 7の一端には、ピアホールV 8が穿孔されている。コンデンサ電極C p 7は、ピアホールV 8によって、誘電体層N 7のコンデンサ電極C p 3と接続する。電極T 2の一端には、ピアホールV 4 2が穿孔されている。ピアホールV 4 2は、誘電体層N 8のコンデンサ電極C p 5と接続する。また、電極T 2の一端には、ピアホールV nが穿孔されている。ピアホールV nは、電極T 1と接続する。

40

【0104】

誘電体層N 10の上面には、渦巻状のストリップライン電極L p 4と、ストリップライン電極L p 5とが形成されている。ストリップライン電極L p 4の一端には、ピアホールV 9が穿孔されている。ピアホールV 9は、誘電体層N 8のコンデンサ電極C p 4と接続する。また、ストリップライン電極L p 4の他端には、ピアホールV 7が穿孔されている。ピアホールV 7は、誘電体層N 6のコンデンサ電極C p 2と接続する。

50

【0105】

ストリップライン電極L p 5の一端には、ピアホールV 8が穿孔されている。ピアホールV 8は、誘電体層N 9のコンデンサ電極C p 7と接続する。また、ストリップライン電極L p 5の他端には、ピアホールV 4 2が穿孔されている。ピアホールV 4 2は、誘電体層N 9の電極T 2と接続する。

【0106】

以上の構成により、L P F 8 2 のインダクタ L 1 は、ストリップライン電極 L p 5 により実現される。コンデンサ C 1 は、コンデンサ電極 C p 5 と C p 7 とにより実現される。インダクタ L 2 は、ストリップライン電極 L p 1 および L p 3 により実現される。コンデンサ C 2 は、コンデンサ電極 C p 1 と接地電極 G 1 とにより実現される。インダクタ L 3 は、ストリップライン電極 L p 2 により実現される。

【0107】

高域通過フィルタ H P F 8 3 のコンデンサ C 3 は、コンデンサ電極 C p 3 と C p 4 とにより実現される。コンデンサ C 4 は、コンデンサ電極 C p 4 と C p 6 とにより実現される。インダクタ L 4 は、ストリップライン電極 L p 4 により実現される。コンデンサ C 5 は、コンデンサ電極 C p 2 と接地電極 G 2 とにより実現される。

10

【0108】

このように、第 2 の実施形態に係るダイブレクサによれば、誘電体を用いてダイブレクサを積層体として実現することにより、デバイスの小型化、低背化に寄与することが可能となる。

【0109】

次に、上記で説明した配線パターンの第 1 の特徴について説明する。接地電極 G 1 が形成されている誘電体層 N 1 より上層に配置されている誘電体層 N 2 にコンデンサ電極 C p 1 が形成され、さらに上層に配置されている誘電体層 N 3、N 4 にストリップライン電極 L p 1、L p 3 が形成され、L P F 8 2 の直列共振回路を構成する。

20

【0110】

通常、ストリップライン電極などのパターンとグランド電極などが重なり合うことによって望まざる浮遊容量が発生する。浮遊容量の発生によって、積層した回路が所望の回路図と異なる回路となってしまう。これにより、不必要的共振が発生するため、特性が崩れることとなる。しかし、上記のようにグランド電極とストリップライン電極との間にコンデンサ電極を配置することにより、ストリップライン電極とグランド電極との重なり部分を減らすことが出来るので、第 2 のインダクタ L 2 を構成するストリップライン電極 L p 1、L p 3 と接地電極 G 1 との間に発生する浮遊容量を低減することができる。従って、当該積層体の回路は、所望の回路通りとなり、第 2 のインダクタ L 2 と第 2 のコンデンサ C 2 との直列共振回路により、急峻な減衰極を理想的に形成することができる。高域通過フィルタ H P F 8 3 の通過帯域の広帯域化及び低損失化が可能となる。上記のことは、L P F 8 2 の並列共振回路における第 1 のインダクタ L 1 と第 1 のコンデンサ C 1 と、グランド電極との関係についても言えることである。

30

【0111】

さらに、接地電極 G 2 が形成されている誘電体層 N 5 より上層に配置されている誘電体層 N 6 にコンデンサ電極 C p 2 が形成され、さらに上層に配置されている誘電体層 N 10 にストリップライン電極 L p 4 が形成され、H P F 8 3 の直列共振回路を構成する。このように配置することにより、第 4 のインダクタ L 4 を構成するストリップライン電極 L p 4 と接地電極 G 2 との間に発生する浮遊容量などを低減することができる。従って、第 4 のインダクタ L 4 と第 5 のコンデンサ C 5 との直列共振回路により、急峻な減衰極を形成することができるため、低域通過フィルタ L P F 8 2 の通過帯域の低損失化が可能となる。

40

【0112】

すなわち、減衰極を形成するインダクタとコンデンサとの共振回路において、インダクタを構成するストリップライン電極を、コンデンサを形成する接地電極およびコンデンサ電極の上層に配置することにより、より急峻な減衰極の形成が可能となり、広帯域且つ低損失な低域通過フィルタ及び高域通過フィルタの提供が可能となる。

【0113】

次に、上記で説明した配線パターンの第 2 の特徴について説明する。L P F 8 2 におけるインダクタ L 1 を形成するストリップライン電極 L p 5 は、接地電極 G 1 よりも上層に配

50

置され、さらに、L P F 8 2 におけるインダクタ L 2 を形成するストリップライン電極 L p 1、L p 3、およびH P F 8 3 におけるインダクタ L 4 を形成するストリップライン電極 L p 4 よりも積層方向に対して、上層または同一層に配置される。このように配置することにより、L P F 8 2 におけるインダクタ L 1 を形成するストリップライン電極と接地電極や他の電極パターンとの間に発生する浮遊容量を低減することが可能となる。したがって、信号が直接通過するL P F 8 2 におけるインダクタ L 1 の特性変化を低減することが可能となり、所望する回路通りのダイブレクサが提供されることとなる。

【 0 1 1 4 】

すなわち、L P F において信号が直接通過するインダクタを形成するストリップライン電極を、接地電極よりも上層に配置し、さらに、L P F における他のインダクタを形成するストリップライン電極、およびH P F におけるインダクタを形成するストリップライン電極に対して上層または同一層に設けることによって、L P F において信号が直接通過するインダクタを形成するストリップライン電極と接地電極や他の電極パターンとの間に発生する浮遊容量を低減することが可能となる。したがって、信号が直接通過するインダクタの特性変化を低減することが可能となり、所望する回路通りのダイブレクサが提供されることとなる。

【 0 1 1 5 】

また、第2の実施形態に係るダイブレクサの入出力端子及び接地電極はすべてピアホールを介して誘電体層N 1 の裏面に集結されているため、電子機器のメイン基板に実装される際の実装面積を小さく押さえることが可能となる。

【 0 1 1 6 】

なお、図5に示すような電極の配線は、一例であるので、このような配線でなくともよい。たとえば、ここでは、L P F 8 2 のインダクタ L 1 は、一本のストリップライン電極 L p 5 によって実現されているが、複数のストリップライン電極によって実現される場合もある。その他のインダクタについても同様、少なくとも一本のストリップライン電極によって実現される。いずれにせよ、上記に示した特徴を有する配線であれば、本発明の効果を有することとなる。

【 0 1 1 7 】

(第3の実施形態)

第3の実施形態に係る高周波スイッチは、第1の実施形態に係るダイブレクサを利用した高周波スイッチであり、複数の誘電体層を重ね合わせた積層体で実現する。第3の実施形態においても図1を援用することとし、同一の機能を有する部分については、同一の符号を付し、説明を簡単にする。

【 0 1 1 8 】

図10は、第3の実施形態に係る高周波スイッチの機能的な構成を示すブロック図である。図10において、高周波スイッチ8 0 は、第1の周波数帯 (E G S M) 、第2の周波数帯 (D C S) および第3の周波数帯 (U M T S) のそれぞれにおける送信周波数帯及び受信周波数帯を通過させるフィルタ機能を有したトリプルバンドの高周波スイッチであって、スイッチ回路 (送受信切換回路) 8 4 と、スイッチ回路 8 5 と、ダイブレクサ 8 1 と、帯域通過フィルタ 8 6 、8 9 と、低域通過フィルタ 8 7 、8 8 と、デュブレクサ 9 0 とを備える。

【 0 1 1 9 】

E G S M 方式の信号の受信端子 R × 1 には、帯域通過フィルタ 8 6 が接続されている。E G S M 方式の信号の送信端子 T × 1 には、低域通過フィルタ 8 7 が接続されている。D C S 方式の信号の送信端子 T × 2 には、低域通過フィルタ 8 8 が接続されている。D C S 方式の信号の受信端子 R × 2 には、帯域通過フィルタ 8 9 が接続されている。U M T S 方式の信号の送信端子 T × 3 と受信端子 R × 3 とには、デュブレクサ 9 0 が接続されている。

【 0 1 2 0 】

帯域通過フィルタ 8 6 とスイッチ回路 8 4 とは、内部端子 9 3 によって接続されている。また、低域通過フィルタ 8 7 とスイッチ回路 8 4 とは、内部端子 9 4 によって接続されて

10

20

30

40

50

いる。スイッチ回路 8 4 は、内部端子 9 1 によって、ダイプレクサ 8 1 の L P F 8 2 と接続されている。

【 0 1 2 1 】

低域通過フィルタ 8 8 とスイッチ回路 8 5 とは、内部端子 9 5 によって接続されている。また、帯域通過フィルタ 8 9 とスイッチ回路 8 5 とは、内部端子 9 6 によって接続されている。また、デュプレクサ 9 0 とスイッチ回路 8 5 とは、内部端子 9 7 によって接続されている。スイッチ回路 8 5 は、内部端子 9 2 によって、ダイプレクサ 8 1 の H P F 8 3 と接続されている。ダイプレクサ 8 1 には、アンテナ A N T が接続されている。

【 0 1 2 2 】

帯域通過フィルタ 8 6 は、E G S M 方式の受信信号に対応する周波数帯の信号のみを通過する S A W フィルタ等を用いたバンドパスフィルタである。低域通過フィルタ 8 7 は、E G S M 方式の送信信号に対応する周波数帯以下の周波数帯の信号を通過するフィルタであり、増幅による高調波歪みの低減するために設けられる。帯域通過フィルタ 8 9 は、D C S 方式の受信信号に対応する周波数帯の信号のみを通過する S A W フィルタ等を用いたバンドパスフィルタである。低域通過フィルタ 8 8 は、D C S 方式の送信信号に対応する周波数帯以下の周波数帯の信号を通過するフィルタで、増幅による高調波歪みの低減するために設けられる。

【 0 1 2 3 】

デュプレクサ 9 0 は、送信周波数帯と受信周波数帯とを切り分ける誘電体などで構成されており、たとえば、送信端子 T x 3 に接続されたバンドパスフィルタと、受信端子 R x 3 に接続されたバンドパスフィルタとを備えている。U M T S 方式においては、送受信が完全に同時に行われる所以、送信信号から受信信号を保護するために、デュプレクサ 9 0 を用いる。

【 0 1 2 4 】

スイッチ回路 8 4 は、E G S M 方式の周波数帯の送信信号を内部端子 9 3 に、受信信号を内部端子 9 4 に切り換える。スイッチ回路 8 4 は、コントロール端子 V c 1 への印加電圧 (3 V) に応じて内部端子のスイッチングを行う。電圧が印加されると、スイッチ回路 8 4 は、信号を送信できるよう内部端子 9 4 にスイッチングする。

【 0 1 2 5 】

スイッチ回路 8 5 は、D C S 方式の周波数帯の送信信号を内部端子 9 5 に、受信信号を内部端子 9 6 に、U M T S 方式の周波数帯の信号を内部端子 9 7 に切り替える。スイッチ回路 8 5 は、コントロール端子 V c 2 および V c 3 への印加電圧 (3 V) に応じてスイッチングを行う。スイッチ回路 8 5 は、コントロール端子 V c 2 に電圧が印加されると、D C S 方式の信号を送信するよう内部端子 9 5 にスイッチングし、コントロール端子 V c 3 に電圧が印加されると、D C S 方式の信号を受信するよう内部端子 9 6 にスイッチングする。また、スイッチ回路 8 5 は、コントロール端子 V c 2 および V c 3 に電圧が印加されない場合、U M T S 方式の信号を送受信するよう内部端子 9 7 にスイッチングする。

【 0 1 2 6 】

次に、上記のように構成された高周波スイッチ 8 0 の動作について説明する。なお、ダイプレクサ 8 1 における動作は、第 1 の実施形態において詳しく説明したので省略する。E G S M 方式の信号を送信する場合、スイッチ回路 8 4 のコントロール端子 V c 1 に 3 V を印加し、スイッチ回路 8 5 のコントロール端子 V c 2 および V c 3 に 0 V を印加する。これによって、内部端子 9 1 と内部端子 9 4 とを接続状態にする。E G S M 方式の送信信号は、送信端子 T x 1 から入力され、低域通過フィルタ 8 7 で、高調波歪みを低減され、スイッチ回路 8 4 を介して、ダイプレクサ 8 1 の L P F 8 2 に伝達され、L P F 8 2 を通過して、アンテナ A N T から出力される。

【 0 1 2 7 】

E G S M 方式の信号を受信する場合、スイッチ回路 8 4 および 8 5 のコントロール端子 V c 1 ~ V c 3 に 0 V を印加し、内部端子 9 1 と内部端子 9 3 とを接続状態にする。E G S M 方式の受信信号は、アンテナ A N T からダイプレクサ 8 1 に供給される。ダイプレクサ

10

20

30

40

50

81に供給されたE G S M方式の受信信号は、H P F 83に通過することなくL P F 82を通過し、スイッチ回路84を介して、帯域通過フィルタ86に伝達される。帯域通過フィルタ86は、受信信号のうちで必要な帯域のみを通過し、受信端子R×2に送る。このようにして、E G S M方式の受信信号は、受信端子R×2から取り出される。

【0128】

D C S方式の信号を送信する場合、スイッチ回路85のコントロール端子Vc2に3Vを印加し、スイッチ回路84のコントロール端子Vc1及びスイッチ回路85のコントロール端子Vc3に0Vを印加する。これによって、内部端子92と内部端子95とが接続状態となる。D C S方式の送信信号は、送信端子T×2から入力され、低域通過フィルタ88で、高調波歪みを低減させられ、スイッチ回路85を介して、ダイブレクサ81のH P F 83に伝達され、H P F 83を通過して、アンテナA N Tから出力される。 10

【0129】

D C S方式の信号を受信する場合、スイッチ回路85のコントロール端子Vc3に3Vを印加し、スイッチ回路84のコントロール端子Vc1及びスイッチ回路85のコントロール端子Vc2に0Vを印加する。これによって、内部端子92と内部端子96とが接続状態となる。D C S方式の受信信号は、アンテナからダイブレクサ81に供給される。ダイブレクサ81に供給されたD C S方式の受信信号は、L P F 82を通過することなくH P F 83を通過し、スイッチ回路85を介して、帯域通過フィルタ89に伝達される。帯域通過フィルタ89は、受信信号のうちで必要な帯域のみを通過し、受信端子R×2に送る。このようにして、D C S方式の受信信号は、受信端子R×2から取り出される。 20

【0130】

U M T S方式の信号を送信する場合、スイッチ回路84およびスイッチ回路85のコントロール端子Vc1～Vc3に0Vを印加する。これによって、内部端子92と内部端子97とが接続状態となる。U M T S方式の送信信号は、送信端子T×3から入力され、デュブレクサ90、スイッチ回路85、ダイブレクサ81を介して、アンテナA N Tから出力される。U M T S方式の信号を受信する場合、上記と同様の接続状態にする。U M T S方式の受信信号は、アンテナA N Tからダイブレクサ81、スイッチ回路85、デュブレクサ90を介して、受信端子R×3に送られ、取り出される。

【0131】

図11は、第3の実施形態に係る高周波スイッチ80の一部の回路を示す図である。図11において、ダイオードを用いた場合の高周波スイッチ80の回路が示されている。図11においては、帯域通過フィルタ86、帯域通過フィルタ89およびデュブレクサ90の回路を省略しているが、それぞれの一般的な回路を送信端子R×1、R×2およびT×3&R×3の先に設ければよい。ダイブレクサ81の回路は、第1の実施形態の場合と同様である。 30

【0132】

送信端子T×1は、送信を行う際に順方向となるダイオードD2を介してアンテナ側に接続される。低域通過フィルタ87は送信端子T×1とダイオードD2のアノードとの間に挿入される。また、受信端子R×1は、アンテナ側に接続されるとともに順方向のダイオードD4を介して接地される。また、コントロール端子Vc1は、印加電圧の制御部（図示せず）に接続されている。 40

【0133】

送信端子T×2は、送信を行う際に順方向となるダイオードD3を介してアンテナ側に接続される。低域通過フィルタ88は送信端子T×2とダイオードD3のアノードとの間に挿入される。また、受信端子R×2は、送信端子T×2を利用して送信を行う際に逆方向（オフ状態）となるダイオードD1を介してアンテナ側に接続されている。

【0134】

送信端子T×3と受信端子R×3は、アンテナ側に接続されるとともに順方向のダイオードD5を介して接地される。また、コントロール端子Vc2、Vc3は、印加電圧の制御部（図示せず）に接続されている。 50

【0135】

以下、図11で示す高周波スイッチの一部の回路の動作について説明する。なお、低域通過フィルタ87、88の回路およびスイッチ回路84、85の回路は、公知の回路であるので、その動作の説明は簡単に行うこととする。また、ダイブレクサ81の回路における動作の説明は、第1の実施形態の場合と同様であるので省略する。

【0136】

送信端子Tx1に入力したEGSM方式の送信信号は、低域通過フィルタ87に供給される。当該信号の高調波に対して、低域通過フィルタの並列共振回路は共振し、当該信号の基本波のみがスイッチ回路84に伝達する。EGSM方式の信号を送信する場合、コントロール端子Vc1には、3Vの電圧が印加されているので、ダイオードD2がオン状態になる。したがって、当該送信信号は、ダイオードD2を通過する。EGSM方式の送信周波数帯に対して、当該周波数の4分の1波長50 線路841の働きによって、ダイオードD2のカソード側のインピーダンスは非常に大きくなるので、当該信号は、ダイブレクサ81に送られることとなる。その後、当該信号は、ダイブレクサ81を介して、アンテナANTから出力される。

10

【0137】

EGSM方式の受信信号は、アンテナANTからダイブレクサ81を介して、スイッチ回路84に伝達する。EGSM方式の信号を受信する場合、コントロール端子Vc1には、0Vの電圧が印加されているので、ダイオードD2は、その端子間容量によってコンデンサとして働き、インダクタL84と並列共振回路を構成する。当該並列共振回路は、EGSM方式の受信周波数帯で共振するように定数が設定されている。当該並列共振回路が共振するとインピーダンスが非常に大きくなるので、当該受信信号は、受信端子Rx1に伝達されることとなる。

20

【0138】

DCS方式の信号を送信端子Tx2から送信する場合、コントロール端子Vc2に3Vの電圧が印加される。ダイオードD3の周辺の回路構成はダイオードD2の周辺の回路構成と同様であるので、EGSM方式の信号を送信端子Tx1から送信する場合と同様の動作によって、ダイブレクサ81に送信信号が送られる。

【0139】

DCS方式の信号を受信する場合、コントロール端子Vc3に3Vを印加し、コントロール端子Vc2に0Vを印加する。これにより、ダイオードD1はオン状態となり、ダイオードD3の端子間容量で構成される並列共振回路のインピーダンスが非常に大きくなる。また、DCS方式の送信周波数帯の4分の1波長50 線路851の働きによって、ダイオードD5のアノード側のインピーダンスも非常に大きくなる。これにより、DCS方式の受信信号は、受信端子Rx2に伝達されることとなる。

30

【0140】

UMTS方式の信号を送信端末Tx3から送信する場合、コントロール端子Vc2、Vc3に0Vの電圧が印加されるので、ダイオードD1およびD3は、その端子間容量によって並列共振回路を構成する。これら二つの並列共振回路のインピーダンスが非常に大きくなり、UMTS方式の送信信号が、ダイブレクサ81に伝達され、アンテナANTから出力されることとなる。UMTS方式の受信信号についても、同様にスイッチ回路85は動作する。

40

【0141】

図12は、図11で示した高周波スイッチの回路を複数の誘電体層を重ね合わせて実現した積層体の分解斜視図である。なお、図12において、図11に示した部品のうちで、送信端子Tx1、Tx2、Tx3 & Rx3および受信端子Rx1、Rx2の入出力端に示したコンデンサ、コントロール端子Vc1～Vc3とグランドとの間に挿入されたコンデンサは、誘電体層の配線パターンおよび積層体の上面の部品の中には含まれていない。

【0142】

図12に示したように、当該高周波スイッチの積層体は、十五層の誘電体層N101～N

50

115により構成される。図13、図14、図15および図16は、図12に示した高周波スイッチの各誘電体層を拡大した斜視図である。図12の各誘電体層の横に記した(a)～(p)は、図13～16の(a)～(p)と対応している。また、図12に示した矢印は、積層方向を意味する。

【0143】

図13は、誘電体層N101～N103および誘電体層N101の裏面N101bを示す図である。図14は、誘電体層N104～N107を示す図である。図15は、誘電体層N108～N111を示す図である。図16は、誘電体層N112～N115を示す図である。誘電体層N101を最下層とし、誘電体層N115を最上層として、図13～16に示した各誘電体層が重なり合う。図16において、高周波スイッチの積層体における最上位の誘電体層N115の上面には、5個のダイオードD1～D5、および他の誘電体層の表面にパターンしなかったコンデンサや抵抗などの複数のチップ部品SD1が、当該積層体の内部回路と電気的に接続されている。なお、誘電体層の積層枚数は、高周波スイッチの必要特性に応じて適宜に選択されるものとする。なお、誘電体層および積層体の形成手法に関しては第2の実施形態の場合と同様であるので、説明を割愛する。

10

【0144】

図13において、誘電体層N101の裏面N101bには、高周波スイッチを電子機器のメイン基板に表面実装するための複数の電極T102が形成されている。なお、これらの電極T102の形成は、第2の実施形態で示したように導電性ペーストを印刷、パターニングすることにより行われる。

20

【0145】

以下、図13～16で示したような多層構造を有する高周波スイッチの配線パターンの積層構造についてダイプレクサ81の部分を中心に説明する。

誘電体層N101、N107には、グランド電極G101、G102が印刷などにより形成されている(図13、図14参照)。誘電体層N102、N108～N111の上面には、コンデンサ電極Cp11～Cp17が印刷などにより形成されている(図13、図15参照)。また、誘電体層N105、N106、N113にはストリップライン電極Lp11～Lp15が印刷などにより形成されている(図14、図16参照)。

【0146】

また、誘電体層N102～N113には、ストリップライン電極Lp11～Lp15及びコンデンサ電極Cp11～Cp17を図11で示す回路図と対応するように電気的に接続するための複数のビアホールが適宜、設けられている。たとえば、ストリップライン電極Lp15は、ビアホールV11によって、コンデンサ電極Cp17と接続する。また、ストリップライン電極Lp14は、ビアホールV12によって、コンデンサ電極Cp12と接続する。

30

【0147】

以上の構成により、ストリップライン電極Lp11～Lp13およびLp15がLPF82のインダクタを、コンデンサ電極Cp11、Cp15、Cp17および接地電極G101がLPF82のコンデンサを形成し、その結果、LPF82が形成される。

40

【0148】

また、ストリップライン電極Lp14がHPF83のインダクタを、コンデンサ電極Cp12～Cp14、Cp16及び接地電極G102がHPF83のコンデンサを形成し、その結果、HPF83が形成される。

【0149】

LPF82およびHPF83を構成するためのストリップライン電極、コンデンサ電極および接地電極は、第2の実施形態で説明したのと同様の特徴を有するように配置される。これにより、ダイプレクサ81は、第2の実施形態と同様の効果を得ることができる。

【0150】

また、同様に、低域通過フィルタ87および88も、当該積層体を構成する誘電体層にパターニングされたストリップライン電極とコンデンサ電極と接地電極との組み合わせによ

50

って形成される。

【0151】

さらに、スイッチ回路84および85のインダクタおよびコンデンサも、誘電体層にパターニングされたストリップライン電極とコンデンサ電極と接地電極と組み合わせによって形成される。また、上記のように形成されるスイッチ回路84および85のインダクタおよびコンデンサと、当該積層体の上面に実装されたダイオードD1～D5および複数のチップ部品SD1とを複数の電極T101（図16においては代表して二つの電極T101を示している）を介して電気的に接続することによって、スイッチ回路84および85が実現される。さらに、当該積層体の内部において、ダイプレクサ81は内部端子91、92を介して、スイッチ回路84、85に接続される。

10

【0152】

また、図10で示した帯域通過フィルタ86、89及びデュプレクサ90は、電子機器のメイン基板上において、当該積層体によって構成されたスイッチ回路の受信端子R×1、R×2及び送受信端子T×3&R×3と電気的に接続されることとなる。

【0153】

このように、第3の実施形態によれば、誘電体を用いて高周波スイッチを積層体として実現することにより、デバイスの小型化、低背化に寄与することが可能となる。また、第1の実施形態のダイプレクサを用いることにより、高域の周波数帯の信号が広域に渡って減衰することなく通過することができる高周波スイッチを提供することが可能となる。

【0154】

また、高周波スイッチの入出力端子及び接地電極はすべてビアホールを介して積層体の裏面に集結されているため、電子機器のメイン基板に実装される際の実装面積を小さく押さえられることが可能になる。

20

【0155】

なお、上記第3の実施形態では、EGSM、DCS、UMTS方式の3つのシステムの組み合わせにおいて、使用される場合を例として述べたが、他のシステムの組み合わせ、例えば、EGSM、DCS、PCS方式などの組み合わせでも同様に使用することができる。

【0156】

なお、上記第3の実施形態では、3つの通信システムを使用するトリプルバンドの高周波スイッチを例として述べたが、スイッチ回路の構成を変えることにより、2つの通信システム（例えば、EGSMとUMTS）を使用するデュアルバンドの高周波スイッチあるいは4つ以上のシステム（例えば、EGSM、AMPS、DCS、PCS）を使用する高周波スイッチの場合でも同様の効果が得られる。

30

【0157】

なお、上記第3の実施形態では、帯域通過フィルタ及びデュプレクサを電子機器のメイン基板上に設け、積層体に構成されたスイッチ回路の受信端子R×1、R×2及び送受信端子T×3&R×3と電気的に接続することとしたが、別に、帯域通過フィルタを積層体の上面に実装してもよい。図17は、帯域通過フィルタを積層体の上面に実装したときを示す図である。図17に示すように、帯域通過フィルタとして用いられるSAWフィルタSF1およびSF2を、ダイオードD11～D15及びコンデンサや抵抗などのチップ部品SD11～SD17と同様に積層体11の上面に実装するようにしても、同様の効果が得られる。

40

【0158】

また、デュプレクサを積層体の上面に実装するようにしても、帯域通過フィルタおよびデュプレクサを共に積層体に実装するようにしても、同様の効果が得られる。

【0159】

なお、上記第3の実施形態では、スイッチ回路として、ダイオードを用いることとしたが、別に、片方のスイッチ回路のみ半導体としてガリウム砒素を用いたGaAs（ガリウム砒素）スイッチを用いてもよいし、また、両方のスイッチ回路としてGaAsスイッチを

50

用いても、同様の効果が得られる。

【0160】

(第4の実施形態)

第4の実施形態では、第1の実施形態に係るダイプレクサを利用してアンテナ共用器について説明する。第4の実施形態においても図1を援用することとし、同一の機能を有する部分については、同一の符号を付し、説明を省略する。

【0161】

図18は、第4の実施形態に係るアンテナ共用器100の構成を示すブロック図である。

図18において、アンテナ共用器100は、ダイプレクサ81と、第1のデュプレクサ101と、第2のデュプレクサ102とを備える。アンテナ共用器100は、アンテナANTを介して、IS-95方式およびPCS方式の信号を送受信する。

【0162】

IS-95方式では、送信帯域として824～849MHz、受信帯域として869～894MHzを利用する。PCS方式では、送信帯域として1920～1980MHz、受信帯域として2110～2170MHzを利用する。ダイプレクサ81におけるLPF82では、PCS方式が利用する受信帯域2110～2170MHzで一つの減衰極を構成し、送信帯域1920～1980MHzでもう一つの減衰極を構成するように、インダクタL1、L2およびコンデンサC1、C2の値が設定されている。減衰極を直列共振回路および並列共振回路のどちら側で形成するようにするかは、自由である。一方、ダイプレクサ81におけるHPF83では、IS-95方式が利用する帯域824～894MHzで一つの減衰極を構成するように、インダクタL4およびコンデンサC5の値が設定されている。

【0163】

第1のデュプレクサ101は、IS-95方式における送信周波数帯域と受信周波数帯域とを切り分ける誘電体などで構成されており、たとえば、送信端子Tx4に接続されたバンドパスフィルタと、受信端子Rx4に接続されたバンドパスフィルタとを備える。IS-95方式においては、送受信が同時に行われるので、送信信号から受信信号を保護するために、第1のデュプレクサ101が用いられる。

【0164】

第2のデュプレクサ102は、PCS方式における送信周波数帯域と受信周波数帯域とを切り分ける誘電体などで構成されており、たとえば、送信端子Tx5に接続されたバンドパスフィルタと、受信端子Rx5に接続されたバンドパスフィルタとを備える。PCS方式においても、送受信が同時に行われるので、送信信号から受信信号を保護するために、第2のデュプレクサ102が用いられる。

【0165】

次に、図18を参照しながら、アンテナ共用器100の動作について説明する。アンテナ共用器100にIS-95方式の受信信号が入力された場合、HPF83のインピーダンスが高くなるので、当該受信信号は、LPF82側へ伝達され、第1のデュプレクサ101に供給される。第1のデュプレクサ101は、受信信号を送信端子Tx4に伝達することなく、受信端子Rx4から出力する。一方、IS-95方式の信号を送信する場合、当該信号は、送信端子Tx4を介して、第1のデュプレクサ101に入力される。第1のデュプレクサ101は、入力された信号を受信端子Rx4に伝達することなく、LPF82に入力する。IS-95方式の信号に対して、HPF83は、高インピーダンスとなるので、IS-95方式の送信信号は、アンテナANTから出力されることとなる。

【0166】

アンテナ共用器100にPCS方式の受信信号が入力された場合、LPF82は高インピーダンスとなるので、当該受信信号は、HPF83側に伝達され、第2のデュプレクサ102に入力される。第2のデュプレクサ102は、受信信号を送信端子Tx5に伝達することなく、受信端子Rx5から出力する。一方、PCS方式の信号を送信する場合、当該信号は、送信端子Tx5を介して、第2のデュプレクサ102に入力される。第2のデュ

10

20

30

40

50

プレクサ 102 は、入力された信号を受信端子 R × 5 に伝達することなく、H P F 83 に入力する。P C S 方式の送信信号に対して、L P F 82 は、高インピーダンスとなるので、P C S 方式の送信信号は、アンテナ A N T から出力されることとなる。

【0167】

このように、第4の実施形態に係るアンテナ共用器を用いれば、I S - 95 方式およびP C S 方式を用いる通信方式においても、高域の周波数帯の信号を広域に渡って減衰させることなく通過させることができるとなる。P C S 方式では、送信帯域と受信帯域とがかなり離れているので、本発明のようにL P F で二つの減衰極を構成するダイプレクサを用いることは、極めて有効である。

【0168】

なお、上記第3および第4の実施形態で説明した高周波スイッチまたはアンテナ共用器を利用して、複数の周波数帯を利用する通信方式の信号を送受信することができる無線通信機器を提供することが可能である。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係るダイプレクサの等価回路を示す図である。

【図2】図1のダイプレクサにおけるL P F 82 の通過特性を示す図である。

【図3】図1のダイプレクサにおけるH P F 83 の通過特性を示す図である。

【図4】低域通過フィルタの減衰極を取り出したい信号の周波数帯以外の部分に設けた例を示す図である。

【図5】第2の実施形態に係るダイプレクサの具体的な構成を示す分解斜視図である。

【図6】誘電体層 N 1、N 2 および誘電体層 N 1 の裏面 N b を示す図である。

【図7】誘電体層 N 3 ~ N 5 を示す図である。

【図8】誘電体層 N 6 ~ N 8 を示す図である。

【図9】誘電体層 N 9 ~ N 11 を示す図である。

【図10】第3の実施形態に係る高周波スイッチの機能的な構成を示すブロック図である。

【図11】第3の実施形態に係る高周波スイッチ 80 の一部の回路を示す図である。

【図12】図11で示した高周波スイッチの回路を複数の誘電体層を重ね合わせて実現した積層体の分解斜視図である。

【図13】誘電体層 N 101 ~ N 103 および誘電体層 N 101 の裏面 N 101 b を示す図である。

【図14】誘電体層 N 104 ~ N 107 を示す図である。

【図15】誘電体層 N 108 ~ N 111 を示す図である。

【図16】誘電体層 N 112 ~ N 115 を示す図である。

【図17】帯域通過フィルタを積層体の上面に実装したときを示す図である。

【図18】第4の実施形態に係るアンテナ共用器 100 の構成を示すブロック図である。

【図19】E G S M 方式、D C S 方式およびU M T S 方式で用いられる周波数帯を示した図である。

【図20】従来のダイプレクサの等価回路を示す図である。

【図21】L P F 10 の通過特性を示す図である。

【図22】H P F 20 の通過特性を示す図である。

【符号の説明】

80 高周波スイッチ

81 ダイプレクサ

82, 87, 88 低域通過フィルタ

83 高域通過フィルタ

84, 85 スイッチ回路

86, 89 帯域通過フィルタ

90 デュプレクサ

100 アンテナ共用器

10

20

30

40

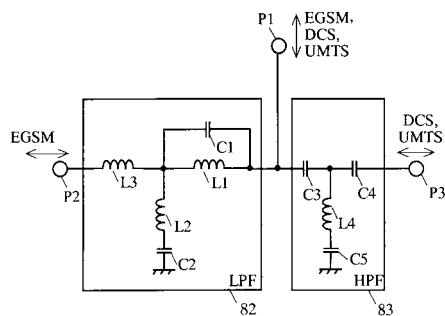
50

101 第1のデュプレクサ
 102 第2のデュプレクサ
 91 ~ 97 内部端子
 C1 ~ C5 コンデンサ
 L1 ~ L4, L84 インダクタ
 P1 ~ P3 端子
 Vc1 ~ Vc3 コントロール端子
 Tx1 ~ Tx5 送信端子
 Rx1 ~ Rx5 受信端子
 D1 ~ D5, D11 ~ D15 ダイオード
 841, 851 4分の1波長50 線路
 N1 ~ N11, N101 ~ N115 誘電体層
 Nb 誘電体層N1の裏面
 N101b 誘電体層N101の裏面
 G1, G2, G101, G102 グランド電極
 Cp1 ~ Cp7, Cp11 ~ Cp17 コンデンサ電極
 Lp1 ~ Lp5, Lp11 ~ Lp15 ストリップライン
 T1, T2, T101, T102 電極
 Va ~ Vn, V2, V3, V41, V42, V7, V8, V9, V11, V12 ピアホール
 SD1, SD11 ~ SD17 チップ部品
 SF1, SF2 SAWフィルタ
 AP1 ~ AP5 減衰極

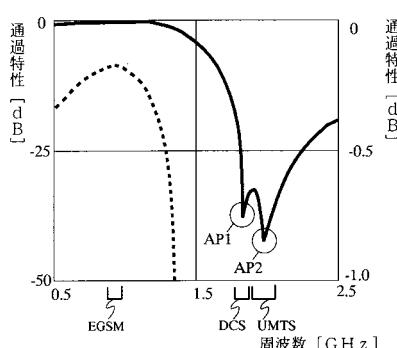
10

20

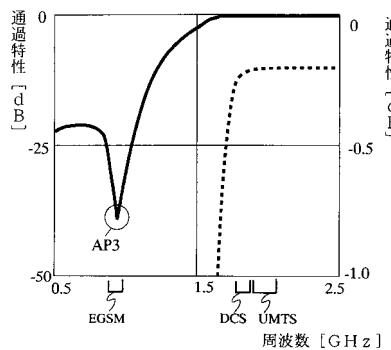
【図1】



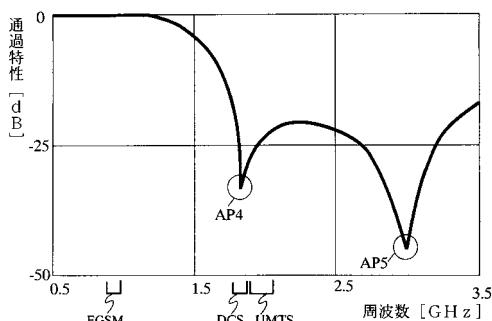
【図2】



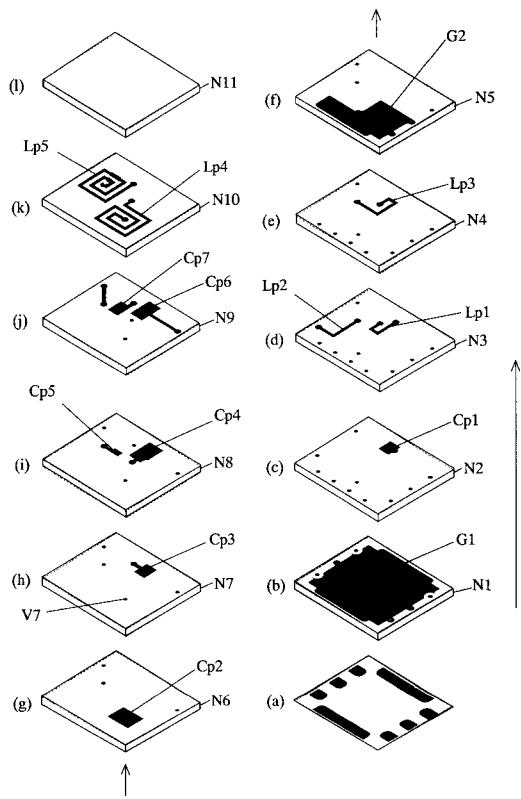
【図3】



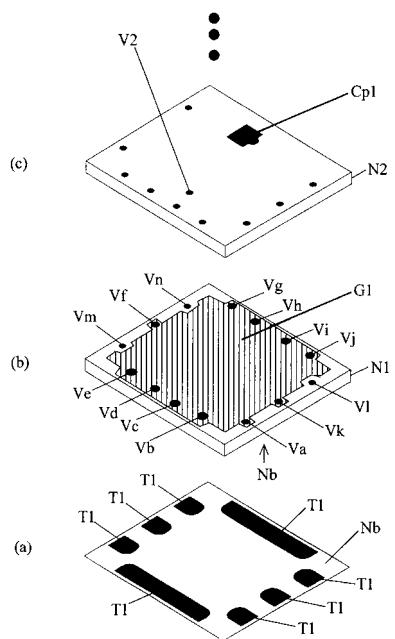
【図4】



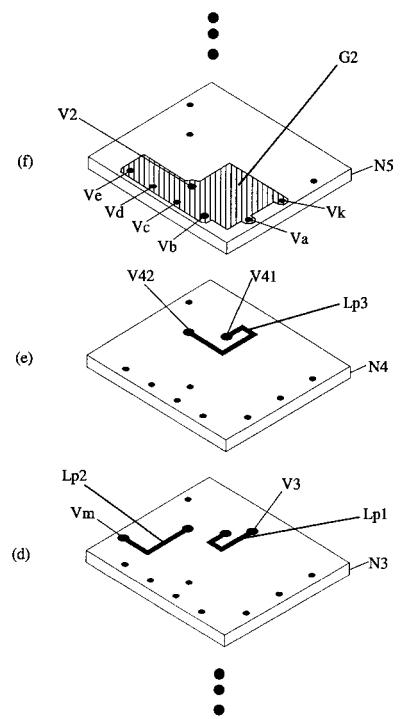
【図5】



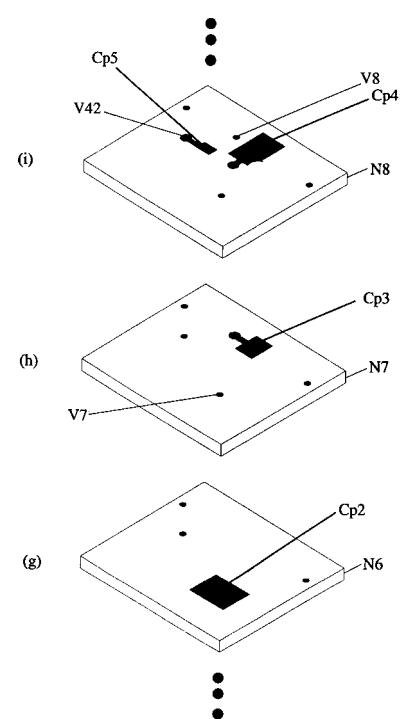
【図6】



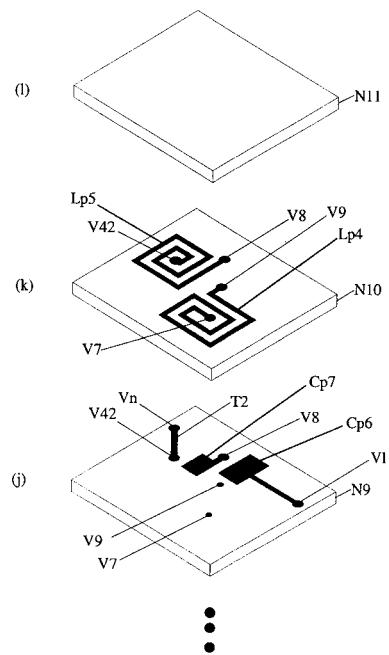
【図7】



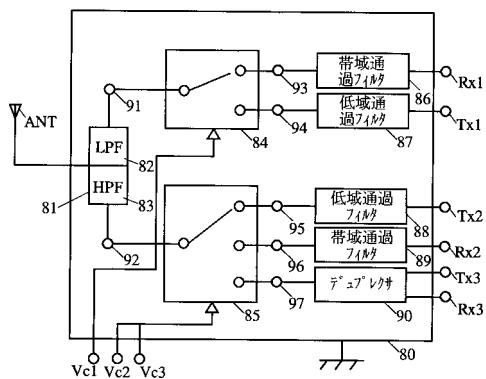
【図8】



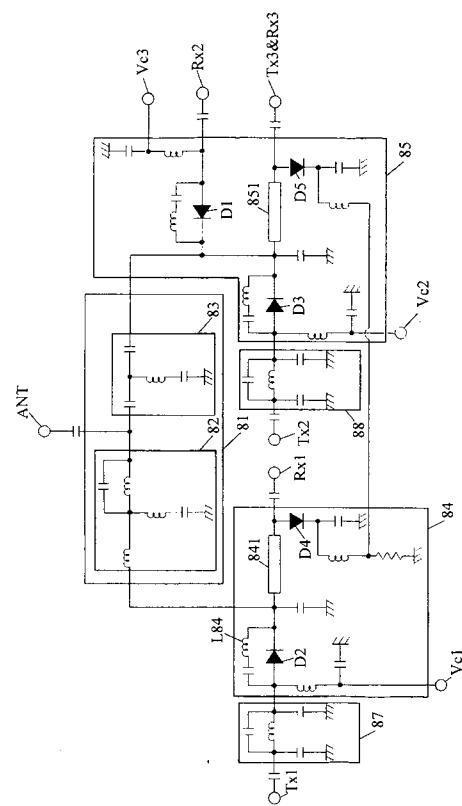
【図9】



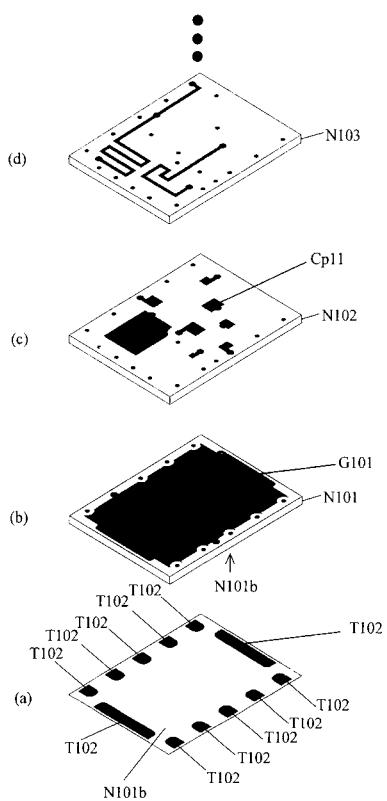
【図10】



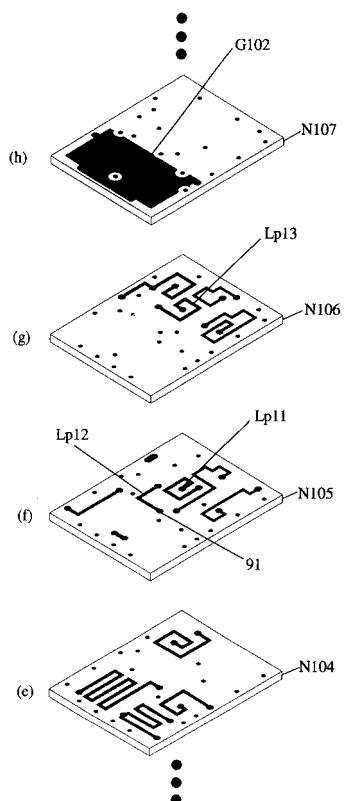
【図11】



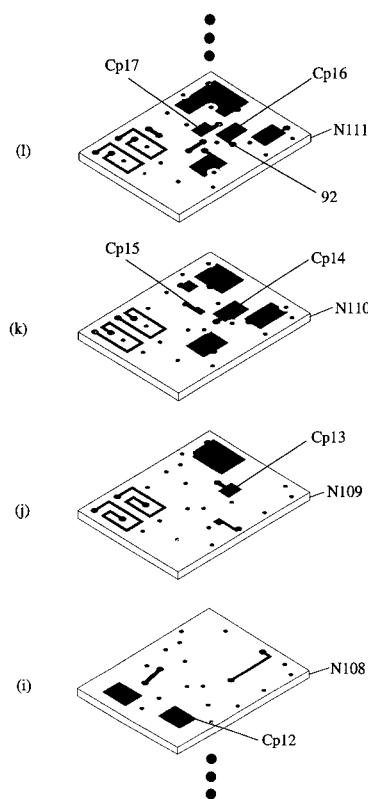
【図13】



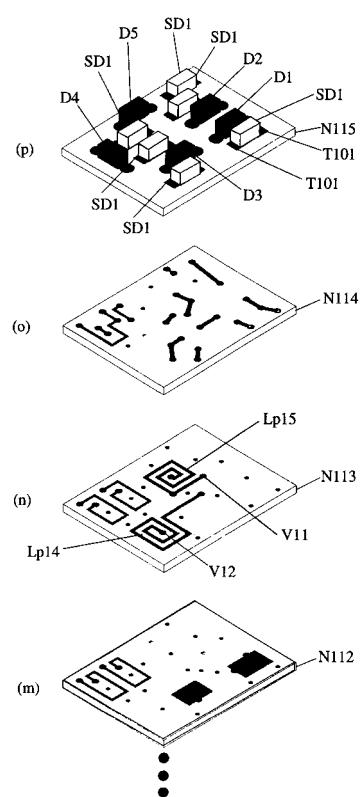
【図14】



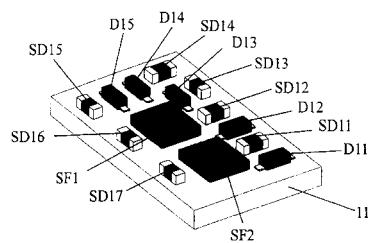
【図15】



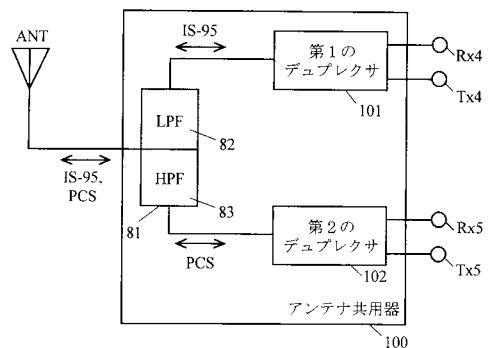
【図16】



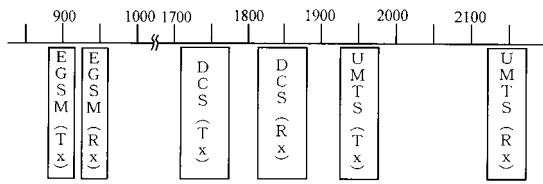
【図17】



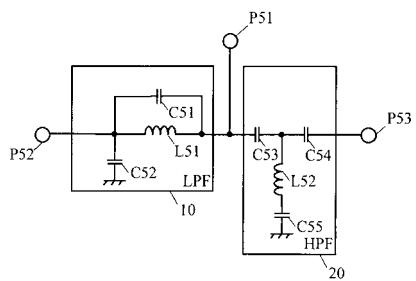
【図18】



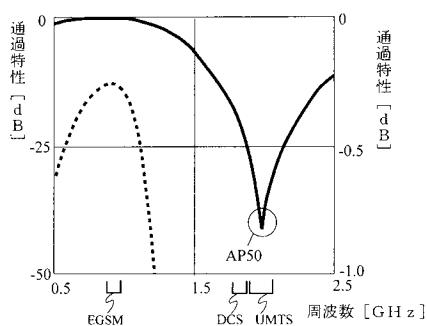
【図19】



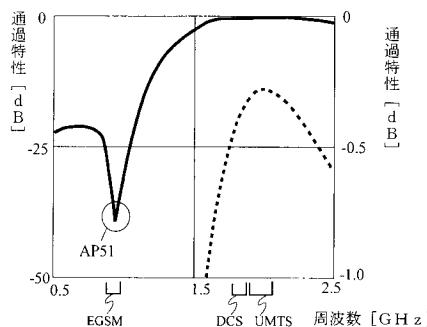
【図20】



【図21】



【図22】



フロントページの続き

審査官 畑中 博幸

(56)参考文献 国際公開第01/045285 (WO, A1)

特開2001-177433 (JP, A)

特開昭55-149518 (JP, A)

実開昭64-023123 (JP, U)

特開2000-049554 (JP, A)

特開2000-068774 (JP, A)

特開2001-168670 (JP, A)

特開平04-284710 (JP, A)

特開2003-069362 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H03H 7/46

H03H 7/075

H04B 1/44