

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6517368号
(P6517368)

(45) 発行日 令和1年5月22日 (2019.5.22)

(24) 登録日 平成31年4月26日 (2019.4.26)

(51) Int. Cl.	F I
H04B 1/00 (2006.01)	H04B 1/00 2 5 7
H04B 1/40 (2015.01)	H04B 1/40
H03H 7/46 (2006.01)	H03H 7/46 A
H03H 7/38 (2006.01)	H03H 7/38 Z

請求項の数 14 (全 20 頁)

(21) 出願番号	特願2017-557326 (P2017-557326)	(73) 特許権者	500480274
(86) (22) 出願日	平成28年4月27日 (2016.4.27)		スナップトラック・インコーポレーテッド
(65) 公表番号	特表2018-519715 (P2018-519715A)		アメリカ合衆国、カリフォルニア 921
(43) 公表日	平成30年7月19日 (2018.7.19)		21, サン ディエゴ, モアハウス
(86) 国際出願番号	PCT/EP2016/059421		ドライブ 5775
(87) 国際公開番号	W02016/177617	(74) 代理人	100108855
(87) 国際公開日	平成28年11月10日 (2016.11.10)		弁理士 蔵田 昌俊
審査請求日	平成31年1月21日 (2019.1.21)	(74) 代理人	100109830
(31) 優先権主張番号	102015107069.3		弁理士 福原 淑弘
(32) 優先日	平成27年5月6日 (2015.5.6)	(74) 代理人	100158805
(33) 優先権主張国	ドイツ (DE)		弁理士 井関 守三
早期審査対象出願		(74) 代理人	100112807
			弁理士 岡田 貴志

最終頁に続く

(54) 【発明の名称】 HF回路及びHFモジュール

(57) 【特許請求の範囲】

【請求項 1】

無線周波数 (RF) 回路であって、
 第1の送信ポートと、第1の受信ポートと、共通ポートと、第3のポートと、
 前記第1の送信ポートと前記共通ポートとの間に接続されている送信フィルタと、前記
 第1の受信ポートと前記共通ポートとの間に接続されている受信フィルタと、を備えた第
 1のデュプレクサと、
 前記第3のポートと前記共通ポートとの間に接続されている第3のフィルタと、
 前記第1のデュプレクサの前記共通ポートと前記RF回路の前記共通ポートとの間に接
 続されている第1の位相調整器と、
 前記第3のフィルタと前記RF回路の前記共通ポートとの間に接続されている第2の位
 相調整器と、を備え、
 前記第3のフィルタは、バンドパスフィルタであり、
 前記RF回路は、同時に、信号を前記送信フィルタ及び前記第3のフィルタを経由して
 送る、又は信号を前記受信フィルタ及び前記第3のフィルタを経由して受信するために設
 けられ、
 前記送信フィルタ、前記受信フィルタ、または前記第3のフィルタのうちの少なくとも
 1つは、同調可能であり、
 前記送信フィルタ、前記受信フィルタ、または前記第3のフィルタのうちの少なくとも
 1つは、並列誘導性素子、3つの直列容量性素子、及び4つの並列バスを備えたフィルタ

10

20

トポロジを備え、前記並列パスの各々は、容量性素子及び誘導製素子を有する並列回路を有する、R F 回路。

【請求項 2】

前記第 1 の位相調整器又は前記第 2 の位相調整器のうちの少なくとも 1 つは、同調可能である、請求項 1 に記載の R F 回路。

【請求項 3】

第 2 の送信ポートと、第 2 の受信ポートと、前記第 2 の送信ポートと前記共通ポートとの間に接続されている送信フィルタおよび前記第 2 の受信ポートと前記共通ポートとの間に接続されている受信フィルタを有する第 2 のデュプレクサと、を更に備える、請求項 1 又は 2 に記載の R F 回路。

10

【請求項 4】

第 6 のポートと、前記第 6 のポートと前記共通ポートとの間に接続されているバンドパスフィルタとして形成された第 6 のフィルタと、を更に備える、請求項 1 ～ 3 のいずれか一項に記載の R F 回路。

【請求項 5】

第 1 のフィルタと、第 2 のフィルタと、を有するダイプレクサを更に備える、R F 回路であって、

前記ダイプレクサの前記第 1 のフィルタは、前記第 1 のデュプレクサと前記共通ポートとの間に接続され、および前記第 3 のフィルタと前記共通ポートとの間に接続され、

前記ダイプレクサの前記第 2 のフィルタは、前記共通ポートに接続され、

20

前記第 1 のフィルタ及び前記第 2 のフィルタは、ハイパスフィルタ及びローパスフィルタから選択される、請求項 1 ～ 4 のいずれか一項に記載の R F 回路。

【請求項 6】

前記第 1 のデュプレクサと前記共通ポートとの間に接続されているアンテナチューナを更に備える、請求項 1 ～ 5 のいずれか一項に記載の R F 回路。

【請求項 7】

第 1 のインピーダンス整合回路と、第 2 のインピーダンス整合回路と、第 3 のインピーダンス整合回路と、を更に備える、R F 回路であって、

前記第 1 のインピーダンス整合回路は、前記第 1 の送信ポートと前記第 1 のデュプレクサの前記送信フィルタとの間に接続され、

30

前記第 2 のインピーダンス整合回路は、前記第 1 の受信ポートと前記第 1 のデュプレクサの前記受信フィルタとの間に接続され、

前記第 3 のインピーダンス整合回路は、前記第 3 のポートと前記第 3 のフィルタとの間に接続されている、請求項 1 ～ 6 のいずれか一項に記載の R F 回路。

【請求項 8】

前記第 1 のインピーダンス整合回路、前記第 2 のインピーダンス整合回路、又は前記第 3 のインピーダンス整合回路のうちの少なくとも 1 つは、同調可能である、請求 1 ～ 7 に記載の R F 回路。

【請求項 9】

送信増幅器と、受信増幅器と、第 3 の増幅器と、を更に備える、R F 回路であって、前記送信増幅器は、前記第 1 の送信ポートと前記共通ポートとの間に接続され、前記受信増幅器は、前記第 1 の受信ポートと前記共通ポートとの間に接続され、前記第 3 の増幅器は、前記第 3 のポートと前記共通ポートとの間に接続されている、請求項 1 ～ 8 のいずれか一項に記載の R F 回路。

40

【請求項 10】

前記送信増幅器、前記受信増幅器、又は前記第 3 の増幅器のうちの少なくとも 1 つは、同調可能である、請求項 1 ～ 9 に記載の R F 回路。

【請求項 11】

前記フィルタは、4 つ又は 5 つの直列容量性素子を備える、請求項 1 に記載の R F 回路。

50

【請求項 1 2】

少なくとも 1 つの位相調整器又はすべての位相調整器はそれぞれ、直列容量性素子と、それぞれ誘導性素子を有する 2 つの並列パスと、前記 2 つの並列パスをアースに接続する容量性素子と、を備える、請求項 1 ~ 1 0 および 1 1 のいずれか一項に記載の R F 回路。

【請求項 1 3】

前記フィルタは、同調可能な誘導性素子又は同調可能な容量性素子を備える、請求項 1 又は 1 2 に記載の R F 回路。

【請求項 1 4】

請求項 1 ~ 1 0 および 1 1 ~ 1 3 のいずれか一項に記載の前記 R F 回路のすべての回路素子を 1 つの構成素子に集積化した、R F モジュール。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、フロントエンド回路で利用できる H F 回路及びそのような回路を含んでいる H F モジュールに関する。そのような回路は、特に、様々な周波数帯域で H F 信号を同時使用（キャリアアグリゲーション）するために適している。

【背景技術】

【0 0 0 2】

米国特許第 7 , 2 1 2 , 7 8 9 B 2 号から、同調可能なデュプレクサを備えた H F 回路が公知である。

【0 0 0 3】

例えば、携帯通信機器用の、いっそうより小型に組み立てた電子回路を求める絶え間ない傾向は、より短い間隔に起因して様々な回路素子間の所望しない相互作用が増大するため、信号品質において原理的に不利に作用する。この問題は、対応する電子機器がますます多くの機能もまた提供しなければならないことによってより激化し、それにより、信号パスの数及び／又は信号パスごとの回路素子の数は、増加する。その他の点では、最新携帯通信機器のデータ転送速度もまた増加すべきである。

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 4】

そのため、上述したそれ自体矛盾する要求にもかかわらず、十分な信号品質を可能にする H F 回路を提供するという課題が存在する。

【課題を解決するための手段】

【0 0 0 5】

本課題は、特許請求の範囲の請求項 1 に記載の H F 回路によって解決される。従属請求項は、有利な態様を提示する。

【0 0 0 6】

H F 回路は、第 1 の送信ポートと、第 1 の受信ポートと、共通ポートと、第 3 のポートと、を含む。回路は、第 1 の送信ポートと共通ポートとの間で相互接続されている送信フィルタと、第 1 の受信ポートと共通ポートとの間で相互接続されている受信フィルタと、を備えた第 1 のデュプレクサを更に含む。回路は、第 3 のポートと共通ポートとの間で相互接続されている第 3 のフィルタを更に含む。これに加えて、回路は、第 1 のデュプレクサの共通ポートと H F 回路の共通ポートとの間で相互接続されている第 1 の位相調整器を含む。これに対して並列に、H F 回路は、第 3 のフィルタと H F 回路の共通ポートとの間で相互接続されている第 2 の位相調整器を含む。その際、第 3 のフィルタは、バンドパスフィルタである。H F 回路は、送信信号を信号フィルタ及び第 3 のフィルタを経由して又は受信信号を受信フィルタ及び第 3 のフィルタを経由して、同時に送るために設けられている。1 つ、2 つ、3 つ、又はすべてのフィルタは、回路が更なる信号パスになお更なる

10

20

30

40

50

フィルタを含む場合、その特性周波数に同調可能である。特性周波数には、通過帯域の中心周波数及びその帯域幅が含まれる。

【 0 0 0 7 】

したがって、それぞれ 1 つのフィルタを備える実質的に 3 つの並列信号パス部分を含む H F 回路が提供される。その際、デュプレクサの 2 つのフィルタは、第 3 のフィルタと同様に、バンドパスフィルタであってもよい。

【 0 0 0 8 】

提供された H F 回路は、例えば、(2 つ以上の周波数帯域の集積の) キャリアアグリゲーションの場合に実現されるように、様々な周波数帯域における同時運用を可能にする。その際、運用は、帯域間 R x キャリアアグリゲーション又は帯域間 T x キャリアアグリゲーションの場合に特に可能である。

10

【 0 0 0 9 】

その際、共通ポートは、接続部であり、その接続部を介してアンテナフィードを經由して、1 つ又は 2 つ以上のアンテナは、H F 回路と相互接続できる。1 つ又は 2 つ以上の送信ポートを經由して、送信信号は、トランシーバ回路によって受信できる。1 つ又は 2 つ以上の受信ポートを經由して、受信信号は、トランシーバ回路に転送できる。

【 0 0 1 0 】

第 3 のポートもまた、トランシーバ回路と相互接続できる。

【 0 0 1 1 】

対応する H F フィルタを対応する信号パス部分と相互接続するために、例えば、2 つ以上の H F スイッチを含む従来の H F 回路とは異なり、提供された H F 回路は、キャリアアグリゲーションを比較的狭い間隔を有する周波数帯域の場合でもまた可能にする。キャリアアグリゲーションは、L B (低帯域 : 約 6 5 0 ~ 1 0 0 0 M H z) と M B (中帯域 : 1 7 0 0 ~ 2 2 0 0 M H z) とでの、又は L B と H B (高帯域 : 実質的に > 2 5 0 0 M H z の周波数) とでの、同時の複合伝送の場合にまだ比較的問題なく可能であるのに対して、提供された H F 回路は、L B + L B、M B + M B、又は M B + H B の組み合わせのキャリアアグリゲーションもまた可能にする。すなわち、L B での若しくは M B での 2 つの周波数帯域の、又は M B からと H B からと選択された複合周波数帯域の同時伝送は、良好な信号品質を伴って可能である。

20

【 0 0 1 2 】

フィルタの数は、様々な L B - L B 帯域ペア、又は場合により H B - H B 帯域ペアがサポートされているべき場合には低減されており、1 つのフィルタ又は複数のフィルタの同調可能性によって、適応性は、更に高められている。

30

【 0 0 1 3 】

特に、携帯通信周波数帯域 1、2、3、4、5、7、8、12、17、19、20、21、26、又は 28 は、キャリアアグリゲーションに適している場合がある。その際、携帯通信帯域 5、8、12、17、19、20、26、及び 28 は、L B に割り当てられている。携帯通信帯域 1、2、3、4、21 は、M B に割り当てられ、周波数帯域 7 は、H B に割り当てられている。

【 0 0 1 4 】

その際、第 1 のデュプレクサの送信フィルタを經由して送信信号を送ることは、同時に更なる送信信号を第 3 のフィルタを經由して送りながら可能である。また、第 1 のデュプレクサの受信フィルタを經由して受信信号を送ることは、同時に別の周波数帯域の更なる受信信号を、その時対応して受信フィルタとして形成されている第 3 のフィルタを經由して送りながら可能である。デュプレクサは、いずれにしても第 2 の H F 信号の同時伝送を反対方向で可能にするため、したがって、3 つの異なる H F 信号の伝送は、2 つの異なる周波数帯域において可能である。

40

【 0 0 1 5 】

周波数帯域として、3 G P P (登録商標) に基づいて T x 運用及び R x 運用それぞれに対して設けられた範囲として携帯周波数帯域に統合されている個々の周波数範囲は、適し

50

ている。

【 0 0 1 6 】

その際、通常の H F 回路における信号品質の上述の劣化は、回路素子の数が機能性の増加と共に必ずしも増加しないことによって回避される。なぜならば、同調可能なフィルタは、不変の特性周波数値の 2 つ以上の H F フィルタを原理的に代替できるからである。したがって、機能性の追加において絶え間ない小型化の傾向に応じることができる。ただしその際、同調可能な誘導性素子又は容量性素子、並びにそれに加えて制御回線及び制御素子のような、場合によってはよりコストをかけて製造されることとなるいくつかの回路素子が必要である。

【 0 0 1 7 】

10

H F フィルタの他に又は同調可能な H F フィルタの代わりに、H F 回路が複数の位相調整器を含む場合、少なくとも 1 つの位相調整器、又は 2 つの位相調整器、又はそれ以上の位相調整器もまた同調可能であることが可能である。その際、同調可能な位相調整器は、H F 信号の位相を、例えば、周波数に応じて変化させ、かつ周波数依存性又は変化量が同調可能な H F 回路である。

【 0 0 1 8 】

H F 回路が追加的に第 2 の送信ポート、第 2 の受信ポート、及び第 2 のデュプレクサを含むことが可能である。デュプレクサは、この場合もまた、送信フィルタ及び受信フィルタを有する。第 2 のデュプレクサの送信フィルタは、第 2 の送信ポートと共通ポートとの間で相互接続されている。第 2 のデュプレクサの受信フィルタは、第 2 の受信ポートと共通ポートとの間で相互接続されている。

20

【 0 0 1 9 】

第 2 のデュプレクサと共通ポートとの間に、同様に同調可能であってもよい第 3 の位相調整器が相互接続されてもよい。

【 0 0 2 0 】

したがって、5 つの並列接続された信号パスを実質的に利用できる H F 回路が提供される。信号パスのうち 2 つは、第 1 のデュプレクサによってカバーされる。

【 0 0 2 1 】

第 3 の信号パス部分は、第 3 のフィルタによってカバーされ、2 つの信号パス部分は、第 2 のデュプレクサによってカバーされる。

30

【 0 0 2 2 】

両方のデュプレクサを経由して、送信信号及び受信信号はそれぞれ、同時又は交互に伝送できる。その際、第 1 のデュプレクサは、第 1 の周波数帯域をカバーでき、その一方で、第 2 のデュプレクサは、第 2 の周波数帯域をカバーできる。対応する周波数帯域は、L B、M B、又は H B から選択してもよい。第 3 のポートを経由してかつ第 3 のフィルタを経由して、キャリアアグリゲーションにより、同時運用は、第 1 のデュプレクサと共に又は第 2 のデュプレクサと共に可能である。対応して、第 3 のポートの送信信号周波数及び受信信号周波数はそれぞれ、同様に L B、M B、又は H B にあってもよい。

【 0 0 2 3 】

H F 回路が更なるポート、例えば、第 6 のポート、及びバンドパスフィルタとして形成された第 6 のフィルタを含むことが更に可能である。第 6 のフィルタは、第 6 のポートと共通ポートとの間で相互接続されている。

40

【 0 0 2 4 】

したがって、2 つのデュプレクサと相互接続されている 4 つのポートと、それぞれのフィルタを経由して共通ポートと相互接続されている更なる 2 つのポートと、を備えた H F 回路が提供される。

【 0 0 2 5 】

その際、第 3 のポート及び第 3 のフィルタを経由して、キャリアアグリゲーション伝送は、2 つのデュプレクサのうち 1 つと共に実行できる。第 6 のポート及び第 6 のフィルタを経由して、時間的に交互に又は同時に、更なるキャリアアグリゲーション伝達は、それ

50

ぞれ別のデュプレクサと共に実現できる。

【 0 0 2 6 】

その際、第 3 のポートを経由してだけではなく第 6 のポートを経由してもまた、送信信号及び / 又は受信信号は、伝送できる。

【 0 0 2 7 】

第 6 のフィルタと共通ポートとの間で、位相調整器は、同様に相互接続されていてもよい。その際、位相調整器は、一定のインピーダンスのインピーダンス素子を含んでもよいが、又は同調可能であってもよく、その場合、回路素子は、例えば、調整可能なインピーダンスの容量性素子及び / 又はインピーダンス素子を含んでもよい。

【 0 0 2 8 】

H F 回路が第 1 のフィルタ及び第 2 のフィルタを備えたダイプレクサを含むことが可能である。ダイプレクサの第 1 のフィルタは、第 1 のデュプレクサと一方では第 3 のフィルタとの間で、他方では共通ポートとの間で相互接続されている。ダイプレクサの第 2 のフィルタは、共通ポートと相互接続されている。第 1 のフィルタ及び第 2 のフィルタは、ハイパスフィルタ及びローパスフィルタから選択されている。その際、ダイプレクサは、第 1 のデュプレクサと一方では第 3 のフィルタとの間で、他方では、例えば、第 2 のデュプレクサ及び第 6 のフィルタのような更なるフィルタとの間で、クロスオーバーとして機能できる。したがって、ダイプレクサの第 2 のフィルタは、第 2 のデュプレクサと一方では第 6 のフィルタとの間で、他方では共通ポートとの間で相互接続できる。

【 0 0 2 9 】

言い換えると、ダイプレクサの第 1 のフィルタを経由して、第 1 のデュプレクサ及び第 3 のフィルタは、共通ポートと相互接続できる。ダイプレクサの第 2 のフィルタを経由して、第 2 のデュプレクサ及び第 6 のフィルタは、共通ポートと相互接続できる。

【 0 0 3 0 】

その際、ダイプレクサの第 1 のフィルタは、ローパスフィルタであってもよく、その一方で、デュプレクサの第 2 のフィルタは、ハイパスフィルタであってもよい。

【 0 0 3 1 】

その場合、第 1 のデュプレクサは、L B 又は M B において作動し、その一方で、第 2 のデュプレクサ及び第 6 のフィルタは、M B 又は H B において作動することが可能である。

【 0 0 3 2 】

一方で第 1 のデュプレクサ又は両方のデュプレクサのフィルタが、また他方で (単数又は複数の) 位相調整器が具体的に実装されている場合には、アンテナチューナを用いなくてもよい。その際、アンテナチューナは、例えば、アンテナインピーダンスがその周辺環境にある、例えば、手、頭などの物体によって変動させられるとき、アンテナインピーダンスの所望しない変動を補償する回路である。そのために適切な H F フィルタ及び / 又は位相調整器を以下に提示する。

【 0 0 3 3 】

それにもかかわらず、H F 回路が 1 つ又は 2 つ以上のアンテナチューナを含むことが可能である。例えば、アンテナチューナは、ダイプレクサと共通ポートとの間で相互接続できる。その代わりに、第 1 のアンテナチューナを第 1 のデュプレクサと一方では第 3 のフィルタとの間で、他方ではダイプレクサの第 1 のフィルタとの間で相互接続することが可能である。第 2 のアンテナチューナは、第 2 のデュプレクサと一方では第 6 のフィルタとの間に、他方ではダイプレクサの第 2 のフィルタとの間で相互接続できる。

【 0 0 3 4 】

その際、単一のアンテナチューナの場合のアンテナチューナ又は複数のアンテナチューナの場合の (複数の) アンテナチューナは、制御できるか又は調節できる。そのために、対応するアンテナチューナは、インピーダンスを決定するための対応して形成された部分回路を備えてもよく、インピーダンスは、インピーダンス整合ネットワーク内の容量性素子又は誘導性素子のように更なる部分回路として切り替え可能な又は変動調整可能なインピーダンス素子を介して調整できる。

10

20

30

40

50

【 0 0 3 5 】

H F 回路がそのために特別に設けられた専用アンテナチューナ上に備えられ、かつアンテナインピーダンスの変動の補償が H F フィルタによって直接行われる場合には、H F フィルタ内の対応する変動可能な又は切り替え可能なインピーダンス素子は、付随する制御信号又は調節信号によって設定できる。したがって、専用アンテナチューナは、必ずしも必要ではないが、任意選択的には可能である。

【 0 0 3 6 】

アンテナチューナの可能な選択肢に類似して、1 つ又は 2 つ以上のインピーダンス整合回路を 1 つ又は 2 つ以上の H F フィルタと対応するトランシーバ側のポートとの間に設けることもまた、任意選択的には可能である。なぜならば、例えば、受信増幅器の入力インピーダンス及び送信増幅器の出力インピーダンスでの対応する信号パス部分のインピーダンス整合は、有利に選択されたフィルタトポロジによって可能だからである。

10

【 0 0 3 7 】

したがって、H F 回路が 3 つのインピーダンス整合回路を備えることが可能である。第 1 のインピーダンス整合回路は、第 1 の送信ポートと第 1 のデュプレクサの送信フィルタとの間で実現できる。第 2 のインピーダンス整合回路は、第 1 の受信ポートと第 1 のデュプレクサの受信フィルタとの間で実現できる。第 3 のインピーダンス整合回路は、第 3 のポートと第 3 のフィルタとの間で実現できる。

【 0 0 3 8 】

その際、インピーダンス整合回路のそれぞれは、一方では一定のインピーダンスのインピーダンス素子からなる回路又は同調可能なインピーダンス素子を備えた相互接続を含んでもよい。

20

【 0 0 3 9 】

したがって、少なくとも 1 つのインピーダンス整合回路、又はすべてのインピーダンス整合回路、又はいくつかのインピーダンス整合回路が同調可能であることが可能である。

【 0 0 4 0 】

H F 回路の集積度は、H F 回路が送信増幅器、受信増幅器、及び第 3 の増幅器を含むことによって、更に増大させることができる。その場合、送信増幅器は、第 1 の送信ポートと共通ポートとの間で相互接続されている。受信増幅器は、第 1 の受信ポートと共通ポートとの間で相互接続されている。第 3 の増幅器は、第 3 のポートと共通ポートとの間で相互接続されている。

30

【 0 0 4 1 】

その際、H F フィルタは、好適には、フィルタの信号パス部分にある増幅器と共通ポートとの間に存在する。

【 0 0 4 2 】

少なくとも 1 つの増幅器、複数の増幅器、又はすべての増幅器が同調可能であることが可能であり、すなわち、様々な周波数の信号は、加工できる。そのようにして、1 つの同調可能な増幅器は、例えば、L B、M B、又は H B から選択された増幅器の周波数帯域用に特別に設けられている、例えば、2 つ又は 3 つの増幅器を代替できる。

【 0 0 4 3 】

対応する信号パス部分でのアンテナチューナ及び / 又はインピーダンス整合回路の存在を不要にできる上述の有利なフィルタトポロジは、信号パス部分での直列容量性素子、容量性素子に並列接続された誘導性素子、及び対応する信号パスをアースと相互接続する並列パスを含む。

40

【 0 0 4 4 】

したがって、そのフィルタトポロジが 1 つの並列誘導性素子、3 つの直列容量性素子、及び 4 つの並列パスを備えたフィルタを、H F 回路が含むことが可能である。その際、4 つの並列パスはいずれも、容量性素子及び誘導性素子を備えた並列回路を有する。

【 0 0 4 5 】

そのようなフィルタが 4 つ又は 5 つの直列容量性素子をもまた含むことが可能である。

50

その際、第4の直列容量性素子は、入力側で信号パスに配置されてもよく、その際、第5の直列容量性素子は、出力側で信号パスに配置されてもよい。その場合、3つの直列容量性素子は、第4及び第5の直列容量性素子間で直列に相互接続されている。

【0046】

アンテナチューナ及び／又はインピーダンス整合回路を不要にする場合に、HFフィルタをサポートできる有利な位相調整器は、直列容量性素子と、それぞれ1つの誘導性素子を備えた2つの並列パスと、両方の並列パスをアースに相互接続する容量性素子と、を含むことができる。

【0047】

それに対応して、HF回路が少なくとも1つのそのような位相調整器又は複数のそのような位相調整器を含むことが可能である。HF回路のすべての位相調整器がそのような回路トポロジを備えることもまた可能である。

10

【0048】

HFフィルタ及び／又は位相調整器が周波数に応じて同調可能であるためには、かつそれによりアンテナチューナ及び／又はインピーダンス整合回路を不要にできるためには、フィルタ及び／又は位相調整器が同調可能なインピーダンス素子を含むとき、好適である。その際、同調可能なインピーダンス素子は、同調可能な誘導性素子及び特に同調可能な容量性素子であってもよい。フィルタトポロジ又は位相調整器のトポロジのすべてのインピーダンス素子が同調可能であることは、必要ではない。しかし、より多くのインピーダンス素子が同調可能になるほど、同調時の自由度の数は、より多くなる。実際にそれにより一方では、回路複雑度は、大量の制御回線によって増大し、また他方では、対応する制御アルゴリズム及び／又は調節アルゴリズムの複雑性は、増大する。それにもかかわらず、全体的な回路複雑度は、多数の異なるフィルタ、チューナ、インピーダンス整合回路、ダイプレクサフィルタ、及びHFスイッチを備えたHF回路と比較して低減されている。

20

【0049】

確かに、発明者の努力の範囲内で、上述のフィルタトポロジ及び位相調整器トポロジが既に良好な固有の同調可能性を有することができ、かつ同調可能な回路素子の総数を比較的少なくできることが示された。そのようにして、良好な同調可能性を幅広い周波数範囲で可能にするために、並列パスでの容量性素子のうち2つ又は3つのみ及び信号パス部分での1つ又は2つの容量性素子のみで十分であることが可能である。

30

【0050】

上述のHF回路のうち1つが、回路のすべての回路素子が1つの構成素子に集積化されている方法で、HFモジュールに集積化されていることが可能である。

【0051】

そのようにして、すべてのフィルタを単一の構成素子に集積化することが可能である。この構成素子への位相調整器の集積化は、同様に可能である。場合により利用可能なアンテナチューナ及び／又はインピーダンス整合回路又はアンテナチューナの少なくともインピーダンス整合ネットワークもまた、構成素子に集積化できる。集積度の更なる増加及びそれによる小型化された構成素子は、送信増幅器又は受信増幅器のような追加的な増幅素子が構成素子に集積化されているときに得ることができる。

40

【0052】

その際、モジュールは、1つ又は2つ以上の基板と、1つ又は2つ以上の絶縁性層と、それらの間に配置された金属被膜化層と、を備えたキャリア基板を含んでもよい。特に、半導体基板を多層基板に一体化することが可能である。

【0053】

特に、以下の周波数帯域ペアを一緒に使用できる。

LB及びLB：5及び12、5及び17。

LB及びMB：3及び5、1及び5、3及び20、1及び19、3及び8、4及び12、4及び17、3及び26、3及び19、19及び21。

MB及びMB：1及び21、2及び4。

50

M B 及び H B : 1 及び 7、3 及び 7、4 及び 7。

L B 及び H B : 7 及び 20、7 及び 28、5 及び 7。

【0054】

アンテナがより広い帯域で作動可能になるにつれて、アンテナは、携帯通信機器においてより容易に利用できる。しかし、アンテナの帯域幅は、通常はアンテナが小型化することによって狭くなるため、妥協点は、可能な限り広い帯域幅かつ小さな組立サイズから見出す必要がある。トランシーバから見たアンテナインピーダンスを変更するという、上述したフィルタトポロジ及び位相調整器トポロジのそれぞれの性能は、妥協点を回避することを可能にする。小型に構成されかつ狭い帯域で作動するアンテナだけで、フィルタによってそれ自体行うことができる対応するインピーダンス修正によって、常に良好な信号伝送が可能であるように運用できる。

10

【0055】

したがって、H F 回路を約 25 ~ 30 MHz の帯域幅を有するアンテナと接続することが可能である。25 ~ 30 MHz の帯域幅を有するアンテナは、例えば、追加の受信パス用のアンテナとして適している。

【0056】

以下に H F 回路の原理的構成、その作動方法の主な特徴、及び一般的ではあるが制限しない実施例を概略図を参照して詳細に説明する。

【図面の簡単な説明】

【0057】

20

【図1】デュプレクサ、第3のフィルタ、及び2つの位相調整器を備えた H F 回路の簡便な実施例の図である。

【図2】フィルタ及び位相調整器が同調可能な、図1に示した回路の実施形態の図である。

。

【図3】第2のデュプレクサを備えた H F 回路の実施形態の図である。

【図4】2つのデュプレクサ及び2つの追加フィルタを備えた H F 回路の実施形態の図である。

【図5】ダイプレクサを備えた H F 回路の実施形態の図である。

【図6】2つのアンテナチューナを備えた H F 回路の実施の図である。

【図7】ポートとフィルタとの間に増幅器が設けられている H F 回路の実施形態の図である。

30

【図8】増幅器とフィルタとの間にインピーダンス整合回路が設けられている H F 回路の実施形態の図である。

【図9】バンドパスフィルタの実施形態の図である。

【図10】同調可能なバンドパスフィルタの実施形態の図である。

【図11】バンドパスフィルタの位相調整器との直列相互接続の図である。

【図12】キャリアアグリゲーションを制御し、かつ簡単な構造を有する H F 回路の図である。

【図13】それ自身単独で検討された有利なアンテナのスミスチャートの図である。

【図14】アンテナの不適合を修正できる H F フィルタの実施形態の図である。

40

【図15】様々な周辺環境におけるアンテナの周波数に応じたインピーダンス整合の図である。

【図16】2つのバンドパスフィルタを備えた基準回路の挿入損失の図である。

【図17】基準回路と比較された位相調整器を備えた H F 回路の挿入損失の図である。

【図18】外的作用によって同調が外されたアンテナに接続されている H F 回路の挿入損失の図である。

【図19】変動する外的作用の場合の図18に示した回路の挿入損失の図である。

【図20】更に変動する外的影響による図18及び図19に示した回路の挿入損失の図である。

【図21】2つのバンドパスフィルタ及びそれぞれ1つの位相調整器を備えた H F 回路の

50

挿入損失の図である。

【図 2 2】様々な周波数帯域での同時作動において様々な周波数帯域に同調された、同調可能なフィルタ及び同調可能な位相調整器を備えた H F 回路の挿入損失の図である。

【発明を実施するための形態】

【 0 0 5 8 】

図 1 は、H F 回路 H F S の基本形式を示す。回路は、第 1 のデュプレクサ D U 1 及び第 3 のフィルタ F 3 を含む。回路は、第 1 の位相調整器 P S 1 及び第 2 の位相調整器 P S 2 を更に含む。第 1 のデュプレクサは、第 1 の送信ポート T X 1 と一方では第 1 の受信ポート R X 1 との間で、また他方では共通ポート G P との間で相互接続されている。第 3 のフィルタ F 3 は、第 3 のポート P 3 と共通ポート G P との間で相互接続されている。第 1 の位相調整器 P S 1 は、第 1 のデュプレクサ D U 1 と共通ポート G P との間で相互接続されている。第 2 の位相調整器 P S 2 は、第 3 のフィルタ F 3 と共通ポート G P との間で相互接続されている。

10

【 0 0 5 9 】

その際、第 1 のデュプレクサ D U 1 は、送信フィルタ T X F 及び受信フィルタ R X F を含む。送信フィルタ T X F は、第 1 の送信ポート T X 1 と相互接続されている。受信フィルタ R X F は、第 1 の受信ポート R X 1 と相互接続されている。

【 0 0 6 0 】

それにより、信号パスは、共通ポートで又は共通ポート G P の直後で 2 つの部分セグメントに分岐し、そのうち 1 つは、第 1 のデュプレクサ D U 1 を含み、第 2 のデュプレクサは、第 3 のフィルタ F 3 を含む。キャリアアグリゲーションによる運用は、2 つの位相調整器が、例えば、第 1 の送信ポート T X 1 から第 3 のフィルタ F 3 に到達する恐れがある所望しない信号を削除するか又は反射させるため、問題を生ずる帯域ペアの組み合わせの場合であっても可能である。

20

【 0 0 6 1 】

図 2 は、そのトポロジにおいて図 1 に由来する回路と実質的に同一の H F 回路 H F S の実施形態を示す。ただし、フィルタ及び位相調整器は、(斜め矢印によって図示したように) 同調可能に実施されている。

【 0 0 6 2 】

同調可能に実施されている H F 回路の回路素子が 1 つもないことが可能である。しかし、実質的にいずれの機能ブロック (フィルタ、位相調整器、 . . .) も同調可能に実施されていることもまた可能である。更に、いくつかの機能ブロックのみが同調可能に実施されている一方で、別のブロック (例えば、インピーダンス整合回路、図 8 と比較されたい) が一定のインピーダンスのインピーダンス素子を含むが、それにもかかわらず同調可能に実施されていないこともまた可能である。

30

【 0 0 6 3 】

図 3 は、送信フィルタ T X F 及び受信フィルタ R X F を備えた第 2 のデュプレクサ D U 2、並びに第 3 の位相調整器 P S 3 を含む、H F 回路 H F S の実施形態を示す。その際、第 2 のデュプレクサの送信フィルタ T X F は、第 2 の送信ポート T X 2 と第 3 の位相調整器 P S 3 との間で相互接続されている。第 2 のデュプレクサ D U 2 の受信フィルタ R X F は、第 2 の送信ポート R X 2 と第 3 の位相調整器 P S 3 との間で相互接続されている。第 3 の位相調整器 P S 3 は、第 2 のデュプレクサと共通ポート G P との間で相互接続されている。

40

【 0 0 6 4 】

第 3 のポート P 3 から第 3 のフィルタ及び第 2 の位相調整器 P S 2 を経由して共通ポート G P に導く信号経路は、キャリアアグリゲーション運用のために第 1 のデュプレクサ D U 1 と共にだけではなく第 2 のデュプレクサ D U 2 と共にでもまた使用できる。

【 0 0 6 5 】

図 4 は、図 3 に示した回路と比較して更なる信号パス部分が追加されている、H F 回路 H F S の可能な実施形態を示す。この信号パス部分は、第 6 のポート P 6 からバンドパス

50

フィルタ B P F として形成された H F フィルタ及び第 4 の位相調整器 P S 4 を経由して共通ポート G P に導く。それによりしたがって、H F 回路は、2 つのデュプレクサ及び追加の 2 つの信号パス部分を含み、その信号パス部分のいずれも、キャリアアグリゲーション運用のためにデュプレクサのうち 1 つと共に使用できる。

【 0 0 6 6 】

図 5 は、2 つの信号パス分岐がダイプレクサ D I を介して共通ポート G P に相互接続されている、H F 回路 H F S の実施形態を示す。第 1 の分岐は、一方では第 1 のデュプレクサ D U 1 及び第 1 の位相調整器 P S 1 を備え、かつ他方では第 3 のポート P 3 と第 2 の位相調整器 P S 2 との間に配置されたバンドパスフィルタ B P F 及び前述した第 2 の位相調整器 P S 2 を備えた、信号パス部分を含む。第 2 の分岐は、一方では第 2 のデュプレクサ D U 2 及び付随する第 3 の位相調整器 P S 3 を一方では含み、他方では第 6 のポートと相互接続されたバンドパスフィルタ B P F 及び第 4 の位相調整器 P S 4 を含む。

10

【 0 0 6 7 】

その際、ダイプレクサ D I は、ローパスフィルタ T P F 及びハイパスフィルタ H P F を含む。ローパスフィルタ T P F を経由して、L B 及び / 又は M B にある H F 信号は、第 1 の送信ポート T X 1 と第 1 の受信ポート R X 1 と、一方では第 3 のポート P 3 との間で、他方では共通ポート G P との間で伝搬できる。ハイパスフィルタを経由して、M B 及び H B の信号は、第 2 の送信ポート T X 2、第 2 の受信ポート R X 2、及び / 又は、一方では第 6 のポート P 6 を経由して、他方では共通ポート G P を経由して伝搬できる。

【 0 0 6 8 】

20

したがって、ダイプレクサは、対応する周波数範囲を付随する信号パス部分に割り当てるクロスオーバーである。

【 0 0 6 9 】

その際、ダイプレクサの存在は、第 2 のデュプレクサの存在又は第 6 のポート P 6 と相互接続されたバンドパスフィルタの存在とは無関係である。1 つのみのデュプレクサ、第 3 のポート P 3 及び第 6 のポート P 6、並びにダイプレクサを備えた対応する H F 回路 H F S は、2 つのデュプレクサ及び 1 つのみの追加の信号パス、例えば、第 3 のポート P 3 と共通ポート G P との間の信号パスを備えた回路 H F S のように同様に可能である。

【 0 0 7 0 】

図 6 は、可能なアンテナチューナ A T を H F 回路 H F S 内でどのように相互接続できるかを示す。好ましくは、アンテナチューナは、位相調整器とダイプレクサ D I のフィルタとの間で相互接続されている。ただし、単一のアンテナチューナを共通ポート G P とダイプレクサ D I との間で相互接続することもまた可能である。その場合、それぞれの分岐は、ダイプレクサ D i の対応するフィルタにおいて分岐固有のアンテナチューナ A T を必要としない。

30

【 0 0 7 1 】

図 7 は、追加の増幅器が H F 回路内でどのように相互接続できるかを示す。受信フィルタは、受信増幅器、例えば、低雑音増幅器と相互接続できる。送信フィルタは、送信増幅器、例えば、出力増幅器と相互接続できる。

【 0 0 7 2 】

40

図 8 は、一方では出力増幅器の通常は非常に低い出力インピーダンス又は受信増幅器の入力インピーダンスとして通常は非常に高いインピーダンスとの間で、他方では H F フィルタとの間でインピーダンス整合を実施するために、増幅器とフィルタとの間で、それぞれインピーダンス整合回路 I A S がどのように相互接続できるかを示す。

【 0 0 7 3 】

図 9 は、バンドパスフィルタ B P F の、可能ではあるが好ましい回路トポロジを示す。そのようにして、バンドパスフィルタ B P F は、信号パス S P を含み、その信号パスでは、例えば、3 つの容量性素子を直列に相互接続できる。容量性素子の直列相互接続に対して並列に、インピーダンス素子が設けられている。バンドパスフィルタ B P F の 2 つの接続部及び 3 つの容量性素子間の 2 つのノードは、それぞれ並列パス P P を経由してアース

50

に相互接続されている。その際、並列パスは、容量性素子と誘導性素子との並列回路を含む。

【 0 0 7 4 】

図 1 0 は、バンドパスフィルタ B P F の実施形態を示し、入力側及び出力側それぞれに、更なる容量性素子が相互接続されている。その際、バンドパスフィルタの共通ポートと相互接続された側に配置された、信号パス内の容量性素子は、同調可能な容量性素子 A K E である。並列パスにおける並列共振回路内の容量性素子もまた、同調可能に実施されている。

【 0 0 7 5 】

それにより全体として、バンドパスフィルタ B P F は、その特性周波数、中心周波数、及び帯域幅が携帯通信運用と関連する様々な周波数帯域に対して調整できるような方法で同調可能である。

【 0 0 7 6 】

図 1 1 は、バンドパスフィルタ B P F が位相調整器 P S と相互接続でき、かつその回路トポロジが位相調整器 P S を備えることができることを例示的に示す。そのようにして、位相調整器 P S は、バンドパスフィルタ B P F と共通ポート G P との間で相互接続されている。位相調整器は、信号パス内の容量性素子及びアースに対する 2 つの並列パスを含む。アースに対するそれぞれの並列パスでは、誘導性素子が相互接続されている。その場合アース側で、2 つの誘導性素子は、並列パス内の更なる容量性素子を経由してアースと相互接続されている。位相調整器 P S 内の 2 つの容量性素子は、同調可能に実施されている。

【 0 0 7 7 】

図 1 2 は、同調可能な 2 つのバンドパスフィルタ B P F 及びアンテナフィード A Z を経由してアンテナと相互接続されている 2 つの位相調整器 P S を備えた回路トポロジを説明する。この種の相互接続は、通常のフロントエンド回路を備えたそのような種類の単純な回路複雑度を用いて、これまで可能ではなかった帯域の組み合わせの場合であっても、キャリアアグリゲーションを可能にする。

【 0 0 7 8 】

図 1 2 の 2 つのバンドパスフィルタのうち 1 つは、デュプレクサのバンドパスフィルタであってもよい。もう 1 つのバンドパスフィルタは、第 3 のポートを、この場合は位相調整器とアンテナフィードとの間の共通ポートと相互接続する、第 3 のバンドパスフィルタである。

【 0 0 7 9 】

以下の図で示した図 1 1 のトポロジに基づくシミュレーションが良好な結果を現すことは、解決が困難なキャリアアグリゲーションの帯域の組み合わせを容易に実現することに回路トポロジ自体がよく適していることを示す。

【 0 0 8 0 】

図 1 3 は、5 0 ではない特性インピーダンスを有する狭帯域アンテナの周波数依存インピーダンスを示し、そのインピーダンスが様々な周辺環境条件においてフロントエンド回路によってどのように検知されるかを示す。その際実質的に、アンテナは、低インピーダンスかつ誘導性であり、またその際、H F 回路として使用できるフロントエンド回路に対する適切な対応物である。

【 0 0 8 1 】

図 1 4 は、アンテナ整合を実施するためによく適している回路トポロジを示す。

【 0 0 8 2 】

図 1 5 は、3 種類の異なる周辺環境条件に対する、図 1 3 に相当するアンテナの整合を示す。アンテナの動作周波数及びその反射性能がアンテナの周辺環境にある物体の配置に強く依存することを示す。

【 0 0 8 3 】

図 1 6 は、更なる機能ブロックなしで同調可能なフィルタによってのみ得られるが、そ

10

20

30

40

50

れにもかかわらず基準として用いられる挿入損失を示す。

【 0 0 8 4 】

図 1 7 は、図 1 6 の基準曲線に加えて、H F フィルタがそれぞれ位相調整器と相互接続されている H F 回路の挿入損失を示す。位相調整器がフィルタの通過特性を実質的に悪化させていないことが明らかに認められる。

【 0 0 8 5 】

図 1 8 は、この場合は同調可能な位相調整器と組み合わせた同調可能なフィルタからなるフル機能のフロントエンド回路に対する通過特性を最終的に示し、その位相調整器を経由して、フィルタは、アンテナと相互接続されている。その際、アンテナは、特定の典型的な空間周辺環境においてシミュレートされる。

10

【 0 0 8 6 】

図 1 9 についても類似しており、図 1 9 の曲線は、アンテナの変動する第 2 の空間周辺環境に基づく。

【 0 0 8 7 】

図 2 0 は、この場合もまた、可能性のある第 3 の空間周辺環境にアンテナが配置されている回路の通過特性を示す。

【 0 0 8 8 】

図 1 8、図 1 9、及び図 2 0 は、アンテナの異なる外部周辺環境にもかかわらずそれぞれの場合に、良好なアンテナ整合が専用アンテナチューナなしで可能であることを示す。

【 0 0 8 9 】

20

図 2 1 は、図 1 9 の通過特性もまた基づいている空間周辺環境に対する通過特性を示す。その際更に、図 2 1 の特性は、例えば、図 1 1 に示されているように、位相調整器に基づく。

【 0 0 9 0 】

図 2 2 は、H F 回路の周波数に関する同調可能性が同時運用において様々な 2 つの周波数帯域（この場合は L B 帯域 5 / 2 6 及び帯域 8 ）で良好に機能することを示す。

以下に、本願の出願当初の特許請求の範囲に記載された発明を付記する。

【 C 1 】

H F 回路（H F S）であって、

- 第 1 の送信ポート（T X 1）と、第 1 の受信ポート（R X 1）と、共通ポート（G P）と、第 3 のポート（P 3）と、

30

- 該第 1 の送信ポート（T X 1）と該共通ポート（G P）との間で相互接続されている送信フィルタ（T X F）と、該第 1 の受信ポート（R X 1）と該共通ポート（G P）との間で相互接続されている受信フィルタ（R X F）と、を備えた第 1 のデュプレクサ（D U 1）と、

- 該第 3 のポート（P 3）と該共通ポート（G P）との間で相互接続されている第 3 のフィルタ（F 3）と、

- 該第 1 のデュプレクサ（D U 1）の該共通ポート（G P）と該 H F 回路（H F S）の該共通ポート（G P）との間で相互接続されている第 1 の位相調整器（P S 1）と、

- 該第 3 のフィルタ（F 3）と該 H F 回路（H F S）の該共通ポート（G P）との間で相互接続されている第 2 の位相調整器（P S 2）と、を含み、

40

- 該第 3 のフィルタ（F 3）は、バンドパスフィルタであり、

- 該 H F 回路（H F S）は、送信信号を該送信フィルタ（T X F）及び該第 3 のフィルタ（F 3）を経由して又は受信信号を該受信フィルタ（R X F）及び該第 3 のフィルタ（F 3）を経由して、同時に送るために設けられ、

- 少なくとも 1 つのフィルタ（T X F、R X F、F 3）は、同調可能であるか、又はすべてのフィルタ（T X F、R X F、F 3）は、同調可能である、H F 回路。

【 C 2 】

少なくとも 1 つの位相調整器（P S 1、P S 2）又はすべての位相調整器（P S 1、P S 2）は、同調可能である、C 1 に記載の H F 回路。

50

[C 3]

第2の送信ポート(TX2)と、第2の受信ポート(RX2)と、該第2の送信ポート(TX2)と前記共通ポート(GP)との間で相互接続されている送信フィルタ(TXF)と、該第2の受信ポート(RX2)と前記共通ポート(GP)との間で相互接続されている受信フィルタ(RXF)と、を備えた第2のデュプレクサ(DU2)を更に含む、C1又は2に記載のHF回路。

[C 4]

第6のポート(P6)と、該第6のポート(P6)と前記共通ポート(GP)との間で相互接続されているバンドパスフィルタとして形成された第6のフィルタ(F6)と、を更に含む、C1～3のいずれか一項に記載のHF回路。

[C 5]

第1のフィルタ(TPF、HPF)と、第2のフィルタ(HPF、TPF)と、を備えたダイプレクサ(DI)を更に含む、HF回路であって、

- 該ダイプレクサ(DI)の該第1のフィルタ(TPF、HPF)は、前記第1のデュプレクサ(DU1)と一方では前記第3のフィルタ(F3)との間で、他方では前記共通ポート(GP)との間で相互接続され、

- 該ダイプレクサ(DI)の該第2のフィルタ(HPF、TPF)は、前記共通ポート(GP)と相互接続され、

- 該第1のフィルタ(TPF、HPF)及び該第2のフィルタ(HPF、TPF)は、ハイパスフィルタ及びローパスフィルタから選択される、C1～4のいずれか一項に記載のHF回路。

[C 6]

前記第1のデュプレクサ(DU1)と前記共通ポート(GP)との間で相互接続されているアンテナチューナ(AT)を更に含む、C1～5のいずれか一項に記載のHF回路。

[C 7]

第1のインピーダンス整合回路(IAS)と、第2のインピーダンス整合回路(IAS)と、第3のインピーダンス整合回路(IAS)と、を更に含む、HF回路であって、

- 該第1のインピーダンス整合回路(IAS)は、前記第1の送信ポート(TX1)と前記第1のデュプレクサ(DU1)の前記送信フィルタ(TXF)との間で相互接続され、

- 該第2のインピーダンス整合回路(IAS)は、前記第1の受信ポート(RX1)と前記第1のデュプレクサ(DU1)の前記受信フィルタ(RXF)との間で相互接続され、

- 該第3のインピーダンス整合回路(IAS)は、前記第3のポート(P3)と前記第3のフィルタ(F3)との間で相互接続されている、C1～6のいずれか一項に記載のHF回路。

[C 8]

少なくとも1つのインピーダンス整合回路(IAS)又はすべてのインピーダンス整合回路(IAS)は、同調可能である、請求7に記載のHF回路。

[C 9]

送信増幅器(PA)と、受信増幅器(LNA)と、第3の増幅器と、を更に含む、HF回路であって、

- 該送信増幅器(PA)は、前記第1の送信ポート(TX1)と前記共通ポート(GP)との間で相互接続され、

- 該受信増幅器(LNA)は、前記第1の受信ポート(RX1)と前記共通ポート(GP)との間で相互接続され、

- 該第3の増幅器は、前記第3のポート(P3)と前記共通ポート(GP)との間で相互接続されている、C1～8のいずれか一項に記載のHF回路。

[C 10]

少なくとも1つの増幅器(PA、LNA)又はすべての増幅器(PA、LNA)は、同調可能である、C9に記載のHF回路。

10

20

30

40

50

[C 1 1]

少なくとも 1 つのフィルタ (T X F、R X F、F 3、F 6) は、

- 並列誘導性素子 (I E) と、

- 3 つの直列容量性素子 (K E) と、

- 容量性素子及び誘導性素子を備えた並列回路をそれぞれ備えた 4 つの並列パス (P P) と、を備えたフィルタポロジを含む、C 1 ~ 1 0 のいずれか一項に記載の H F 回路。

[C 1 2]

前記フィルタ (T X F、R X F、F 3、F 6) は、4 つ又は 5 つの直列容量性素子 (K E) を含む、C 1 1 に記載の H F 回路。

[C 1 3]

少なくとも 1 つの位相調整器 (P S、P S 1、P S 2) 又はすべての位相調整器 (P S、P S 1、P S 2) はそれぞれ、

- 直列容量性素子と、

- それぞれ誘導性素子を備えた 2 つの並列パスと、

- 該 2 つの並列パスをアースと相互接続する容量性素子と、を含む、C 1 ~ 1 2 のいずれか一項に記載の H F 回路。

[C 1 4]

前記フィルタ (T X F、R X F、F 3、F 6) は、同調可能な誘導性素子 (I E) 又は同調可能な容量性素子 (K E) を含む、C 1 1 又は C 1 2 のいずれか一項に記載の H F 回路。

[C 1 5]

C 1 ~ 1 4 のいずれか一項に記載の H F 回路 (H F S) のすべての回路素子を構成素子に集積化した、H F モジュール。

【符号の説明】【 0 0 9 1 】

A K E : 同調可能な容量性素子

A T : アンテナチューナ

A Z : アンテナフィーダ

B P F : バンドパスフィルタ

D I : ダイプレクサ

D U 1 : 第 1 のデュプレクサ

D U 2 : 第 2 のデュプレクサ

F 3 : 第 3 のフィルタ

F 6 : 第 6 のフィルタ

G P : 共通ポート

H F S : H F 回路

H P F : ダイプレクサのハイパスフィルタ

I E : 誘導性素子

K E : 容量性素子

L N A : 低雑音増幅器、受信増幅器

P 3 : 第 3 のポート

P 6 : 第 6 のポート

P A : 出力増幅器、送信増幅器

P P : 並列パス

P S : 位相調整器

P S 1 : 第 1 の位相調整器

P S 2 : 第 2 の位相調整器

P S 3 : 第 3 の位相調整器

P S 4 : 第 4 の位相調整器

R X 1 : 第 1 の受信ポート

10

20

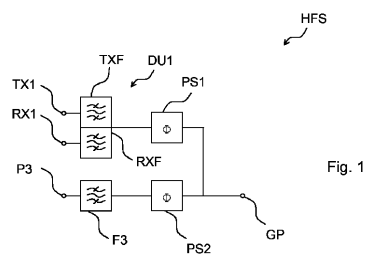
30

40

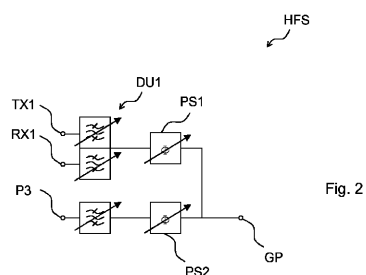
50

R X 2 : 第 2 の受信ポート
 R X F : 受信フィルタ
 S P : 信号パス
 T P F : ダイプレクサのローパスフィルタ
 T X 1 : 第 1 の送信ポート
 T X 2 : 第 2 の送信ポート
 T X F : 送信フィルタ

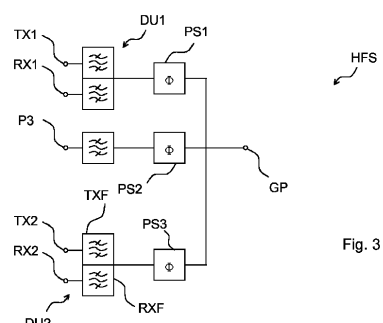
【図 1】



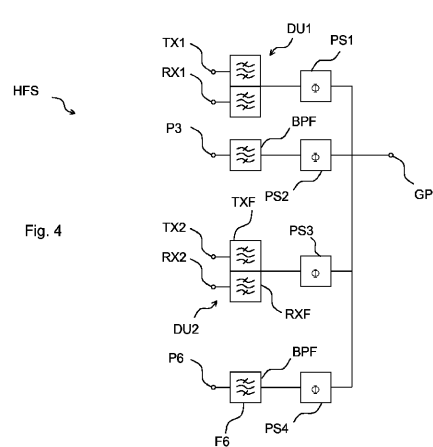
【図 2】



【図 3】



【図 4】



【図 5】

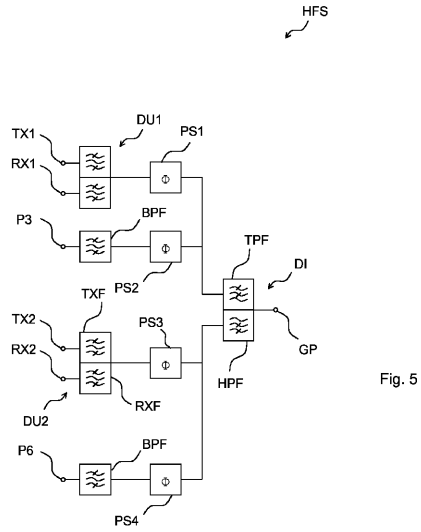


Fig. 5

【図 6】

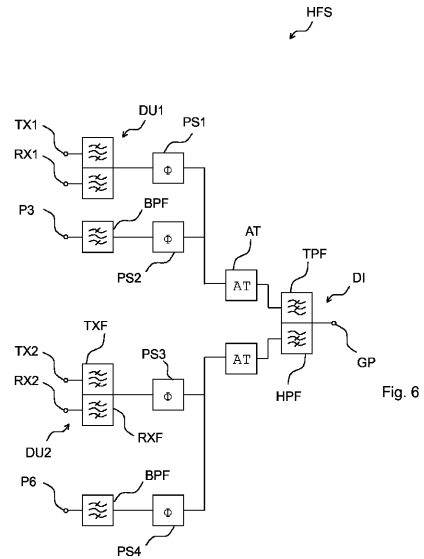


Fig. 6

【図 7】

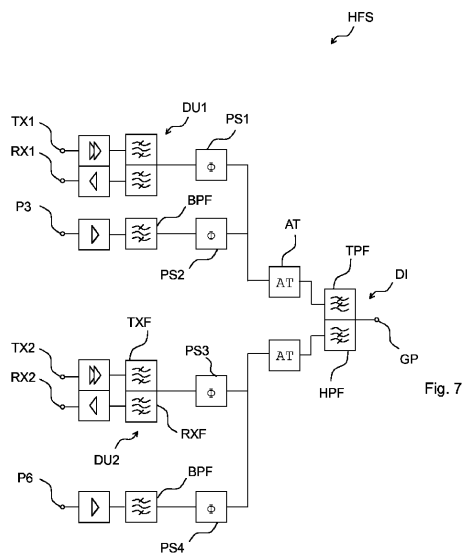


Fig. 7

【図 8】

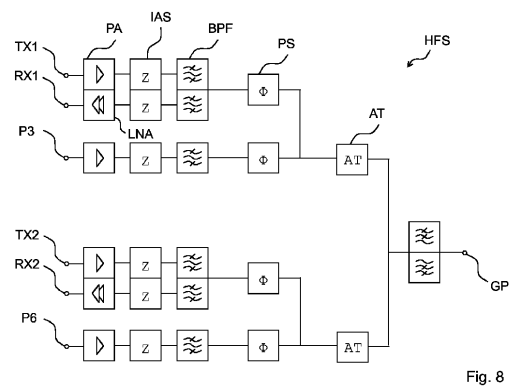


Fig. 8

【図 9】

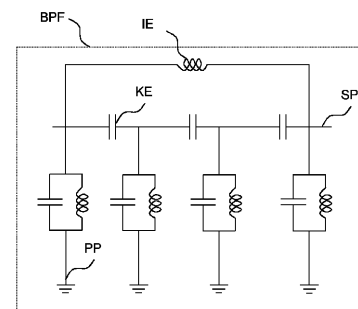


Fig. 9

【図 10】

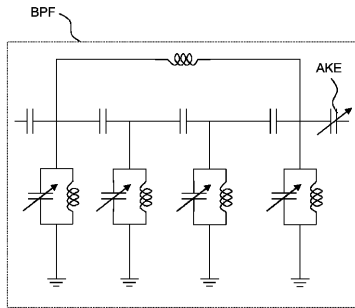


Fig. 10

【図 11】

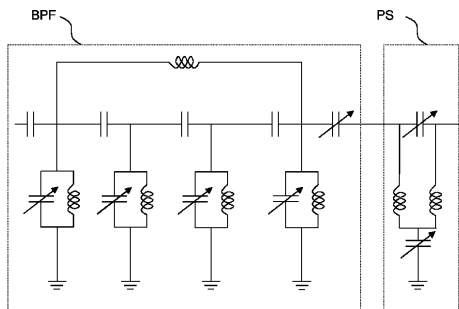


Fig. 11

【図 12】

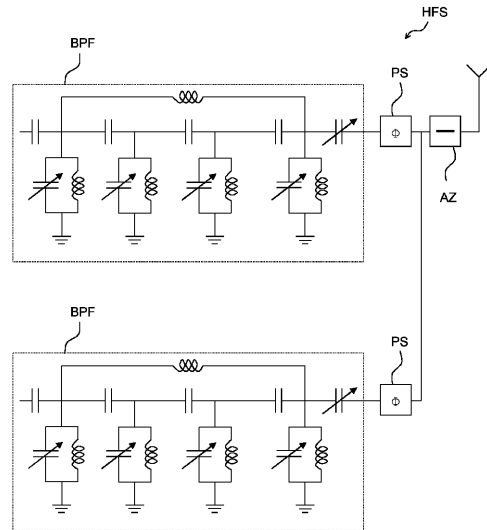


Fig. 12

【図 13】

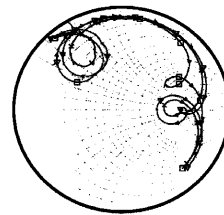


Fig. 13

【図 14】

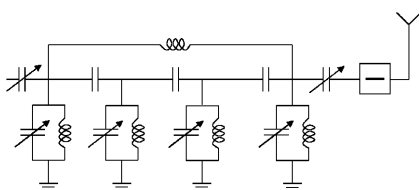


Fig. 14

【図 16】

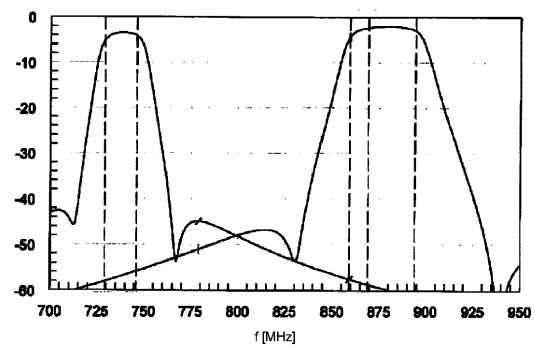


Fig. 16

【図 15】

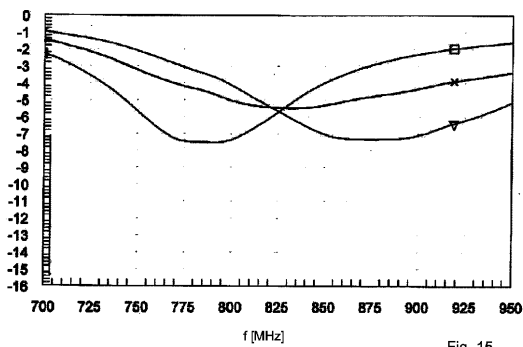


Fig. 15

【図 17】

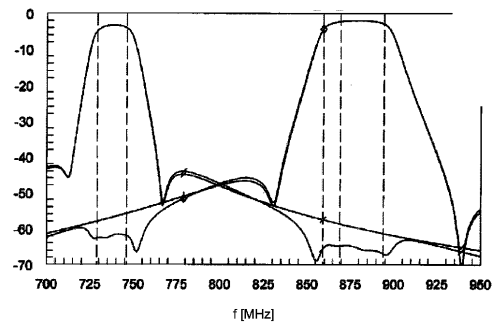


Fig. 17

【図 18】

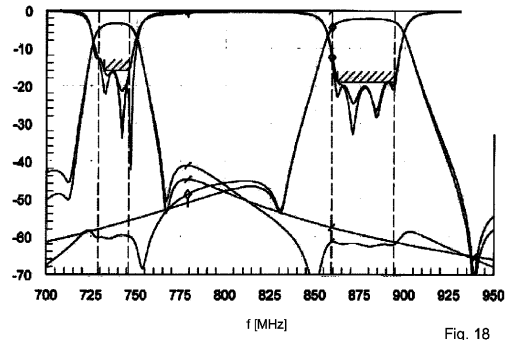


Fig. 18

【図 20】

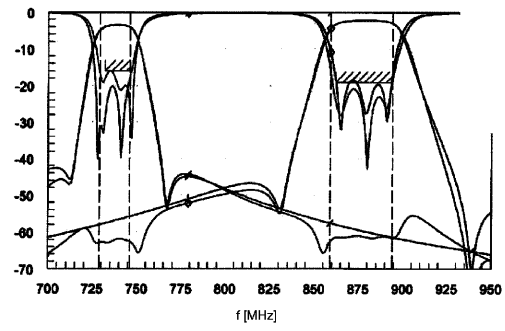


Fig. 20

【図 19】

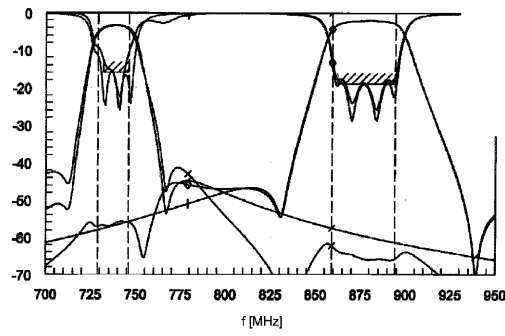


Fig. 19

【図 21】

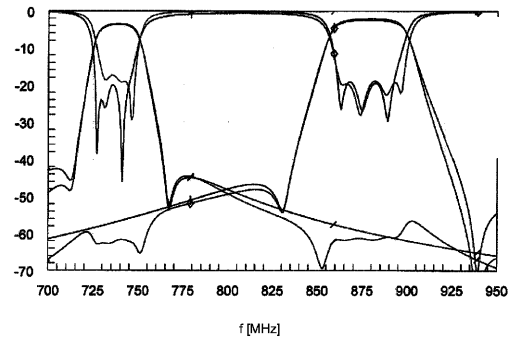


Fig. 21

【図 22】

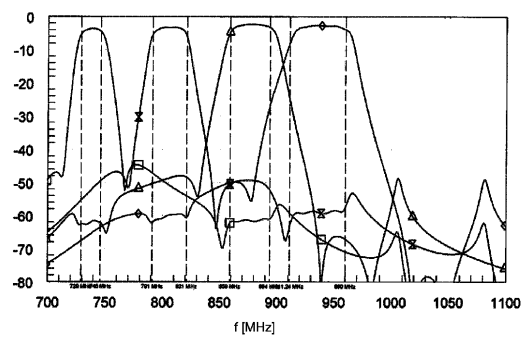


Fig. 22

フロントページの続き

(72)発明者 エラ、ユハ

フィンランド共和国、24800 ハリッコ、カーリアイセンティエ 5

(72)発明者 シュミッドハマー、エドガー

ドイツ連邦共和国、83371 シュタイン・アン・デア・トラウン、ホーホゲルンシュトラッセ
28

審査官 前田 典之

(56)参考文献 米国特許出願公開第2014/328220(US, A1)

国際公開第2015/041993(WO, A1)

国際公開第2015/086065(WO, A1)

国際公開第2014/041125(WO, A1)

国際公開第2015/125636(WO, A1)

特開2013-207551(JP, A)

(58)調査した分野(Int.Cl., DB名)

H04B 1/00

H03H 7/38

H03H 7/46

H04B 1/40