



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0053245  
(43) 공개일자 2015년05월15일

(51) 국제특허분류(Int. Cl.)  
H04R 3/06 (2006.01) H04R 19/04 (2006.01)  
(21) 출원번호 10-2014-0153844  
(22) 출원일자 2014년11월06일  
심사청구일자 2014년12월24일  
(30) 우선권주장  
14/074,587 2013년11월07일 미국(US)

(71) 출원인  
인벤센스, 인크.  
미국 캘리포니아 95110 산호세 테크놀로지 드라이브 1745  
(72) 발명자  
카그다세르, 바리스  
미국, 캘리포니아 95110, 산 호세, 스위트 200, 1745 테크놀로지 드라이브  
올리아에이, 오미드  
미국, 캘리포니아 95110, 산 호세, 스위트 200, 1745 테크놀로지 드라이브  
아리아, 베호라드  
미국, 캘리포니아 95110, 산 호세, 스위트 200, 1745 테크놀로지 드라이브  
(74) 대리인  
허용록

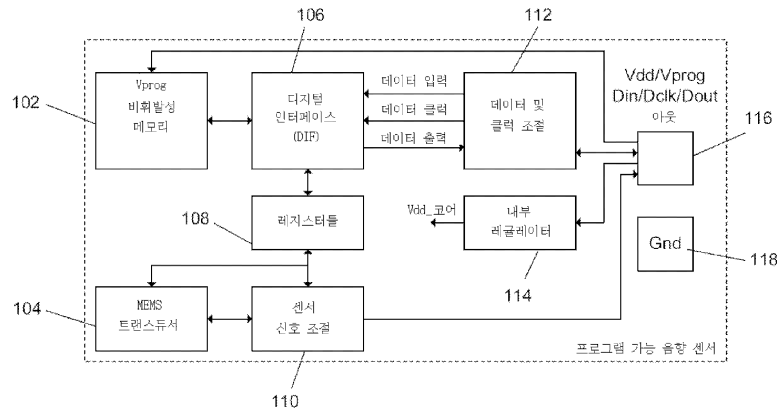
전체 청구항 수 : 총 26 항

(54) 발명의 명칭 프로그램 가능 음향 센서를 위한 다중 기능 핀들

(57) 요약

프로그램 가능 음향 센서가 개시된다. 프로그램 가능 음향 센서는 MEMS 트랜스듀서 및 MEMS 트랜스듀서에 결합되는 프로그램 가능 회로를 포함한다. 프로그램 가능 회로는 파워 핀 및 접지 핀을 포함한다. 프로그램 가능 음향 센서는 또한 프로그램 가능 음향 센서와 호스트 시스템 사이에 데이터 상호 교환을 가능하게 하는 통신 채널을 포함한다. 파워 핀 및 접지 핀 중 하나는 데이터 상호 교환을 위해 활용될 수 있다.

대표도



## 명세서

### 청구범위

#### 청구항 1

MEMS 트랜스듀서;

상기 MEMS 트랜스듀서에 결합되며, 파워 핀 및 접지 핀을 포함하는 프로그램 가능 회로; 및

상기 프로그램 가능 음향 센서와 호스트 시스템 사이에 데이터 상호 교환을 가능하게 하는 통신 채널을 포함하며; 상기 파워 핀 및 상기 접지 핀 중 하나는 데이터 상호 교환을 위해 활용될 수 있는, 프로그램 가능 음향 센서.

#### 청구항 2

제1항에 있어서,

상기 파워 핀 및 상기 접지 핀 중 하나는 또한 데이터 입력으로서의 기능을 하는, 프로그램 가능 음향 센서.

#### 청구항 3

제1항에 있어서,

상기 파워 핀 및 상기 접지 핀 중 하나는 또한 데이터 클럭으로서의 기능을 하는, 프로그램 가능 음향 센서.

#### 청구항 4

제1항에 있어서,

상기 파워 핀 및 상기 접지 핀 중 하나는 또한 데이터 출력으로서의 기능을 하는, 프로그램 가능 음향 센서.

#### 청구항 5

제1항에 있어서,

상기 파워 핀 및 상기 접지 핀 중 하나는 또한 센서 출력으로서의 기능을 하는, 프로그램 가능 음향 센서.

#### 청구항 6

제1항에 있어서,

상기 파워 핀 및 상기 접지 핀 중 하나는 또한 비휘발성 메모리 프로그래밍 공급으로서의 기능을 하는, 프로그램 가능 음향 센서.

#### 청구항 7

제1항에 있어서,

부가 핀이 데이터 입력으로서의 기능을 하는, 프로그램 가능 음향 센서.

#### 청구항 8

제1항에 있어서,

부가 핀이 데이터 클럭으로서의 기능을 하는, 프로그램 가능 음향 센서.

#### 청구항 9

제1항에 있어서,

부가 핀이 데이터 출력으로서의 기능을 하는, 프로그램 가능 음향 센서.

**청구항 10**

제1항에 있어서,

부가 편이 비휘발성 메모리 프로그래밍 공급으로서의 기능을 하는, 프로그램 가능 음향 센서.

**청구항 11**

제1항에 있어서,

부가 편이 센서 출력으로서의 기능을 하는, 프로그램 가능 음향 센서.

**청구항 12**

제1항에 있어서,

상기 프로그램 가능 음향 센서는 상기 프로그램 가능 음향 센서를 식별하고, 프로그래밍하고, 재구성하고, 보정하는 것 중 임의의 것을 위해 통신 프로토콜에 기반하여 외부 디바이스로부터 데이터 및 명령어들을 수신하는, 프로그램 가능 음향 센서.

**청구항 13**

제12항에 있어서,

상기 프로그램 가능 음향 센서를 재구성하는 것은 특징들을 가능하게 하거나 불가능하게 하는 것을 포함하는, 프로그램 가능 음향 센서.

**청구항 14**

제13항에 있어서,

상기 특징들은 디지털 출력, 교정, 상기 프로그램 가능 음향 센서의 보정의 정도, 위상 매칭 및 이득 트리밍 중 어느 하나를 포함하는, 프로그램 가능 음향 센서.

**청구항 15**

제13항에 있어서,

상기 특징들은 테스트 특징들을 포함하는, 프로그램 가능 음향 센서.

**청구항 16**

제15항에 있어서,

상기 테스트 특징은 전기적 자가 테스트를 포함하는, 프로그램 가능 음향 센서.

**청구항 17**

제12항에 있어서,

상기 통신 프로토콜은 허위 통신을 회피하는 설비들을 포함하는, 프로그램 가능 음향 센서.

**청구항 18**

제12항에 있어서,

상기 통신 프로토콜은 디지털 입력 또는 디지털 출력을 위해 고주파 캐리어를 사용하는, 프로그램 가능 음향 센서.

**청구항 19**

제12항에 있어서,

상기 통신 프로토콜은 기저 대역 신호들을 디지털 입력 또는 디지털 출력으로서 직접 사용하는, 프로그램 가능

음향 센서.

**청구항 20**

제12항에 있어서,

상기 통신 프로토콜은 정상 동작 동안 통신 요청들을 지속적으로 모니터링하는 웨이크업 검출기를 포함하는, 프로그램 가능 음향 센서.

**청구항 21**

제20항에 있어서,

상기 웨이크업 검출기는 상기 프로그램 가능 음향 센서의 디지털 인터페이스를 턴 오프하는, 프로그램 가능 음향 센서.

**청구항 22**

제21항에 있어서,

상기 디지털 인터페이스의 동작의 디폴트 모드가 전력을 절감하기 위해 턴 오프되는, 프로그램 가능 음향 센서.

**청구항 23**

제1항에 있어서,

통신이 테스트 장비, 다른 센서, DSP(디지털 신호 프로세서) 또는 애플리케이션 프로세서, 센서 허브, 및 코더-디코더(코덱) 중 어느 하나로부터의 호스트 시스템과 발생되는, 프로그램 가능 음향 센서.

**청구항 24**

제1항에 있어서,

통신이 상기 프로그램 가능 음향 센서를 동적으로 프로그래밍하고, 재구성하고, 보정할 수 있는 호스트 시스템과 발생되는, 프로그램 가능 음향 센서.

**청구항 25**

MEMS 트랜스듀서;

상기 MEMS 트랜스듀서에 결합되며, 3개의 핀들만을 포함하는 프로그램 가능 회로; 및

상기 프로그램 가능 음향 센서와 호스트 시스템 사이에 데이터 상호 교환을 가능하게 하는 통신 채널을 포함하며; 상기 단지 3개의 핀들 중 하나 이상은 데이터 상호 교환을 위해 활용될 수 있는, 프로그램 가능 음향 센서.

**청구항 26**

MEMS 트랜스듀서;

상기 MEMS 트랜스듀서에 결합되며, 4개의 핀들만을 포함하는 프로그램 가능 회로; 및

상기 프로그램 가능 음향 센서와 호스트 시스템 사이에 데이터 상호 교환을 가능하게 하는 통신 채널을 포함하며; 상기 단지 4개의 핀들 중 하나 이상은 데이터 상호 교환을 위해 활용될 수 있는, 프로그램 가능 음향 센서.

**발명의 설명**

**기술분야**

[0001] 본 발명은 일반적으로 음향 센서들에 관한 것으로, 보다 상세하게는 프로그램 가능 음향 센서를 제공하는 것에 관한 것이다.

**배경기술**

[0002] 프로그램 가능 음향 센서들은 마이크로폰들을 포함하는 MEMS 디바이스들의 부류이다. 통상적 프로그램 가능 음

향 센서들은 통상적으로 예를 들어, 음압과 접촉하는 MEMS 트랜스듀서를 포함할 수 있다. 음압 변형들은 MEMS 트랜스듀서의 하나 이상의 전기적 파라미터들이 변화되게 할 수 있다. MEMS 트랜스듀서는 예를 들어, 다이어프램 또는 현수판으로 형성될 수 있지만 이에 제한되지 않는다. 음압을 증가시키는 것은 다이어프램이 구부러지는 것 또는 현수판의 병진 변위를 야기한다.

[0003] 프로그램 가능 음향 센서는 MEMS 트랜스듀서의 전기적 파라미터들의 변화를 감지하기 위해 활용되고 음압의 측정값인 전기적 출력 신호를 생성한다. 프로그램 가능 음향 센서에 의해 감지되는 전기적 파라미터들은 다이어프램의 구부림 또는 현수판의 변위에 의해 결정되는 커패시턴스 변화를 포함하지만 이에 제한되지 않는 여러 가지 형태들일 수 있다.

[0004] 음압 변화에의 MEMS 트랜스듀서의 반응은 통상적으로 MEMS 트랜스듀서의 기계적 파라미터들의 함수이다. 프로그램 가능 음향 센서는 또한 그것 자체의 변형들을 가지며, 이 변형들은 일반적으로 MEMS 트랜스듀서의 기계적인 변형들보다 실질적으로 더 작다. 그러므로, MEMS 트랜스듀서로부터 전압이 폭넓게 변동되는 프로그램 가능 음향 센서로 제공되는 입력 신호는 음향 센서의 차선의 성능을 야기할 수 있다. 따라서 MEMS 트랜스듀서의 기계적 파라미터들의 큰 변동들로 인한 제조 수율 손실을 최소화하기 위해, 음향 센서가 프로그램 가능한 것이 바람직하다.

[0005] 프로그램 가능성은 프로그램 가능 음향 디바이스의 테스트 가능성 및 관측 가능성을 향상시키기 위해 사용될 수도 있으며, 이 테스트 가능성 및 관측 가능성은 테스트 정확성을 더욱 개선하고 테스트 비용을 감소시킬 수 있다. 프로그램 가능성은 예를 들어, 트랜스듀서 감도, SNR(신호 대 잡음 비), 트랜스듀서의 기계적 요소의 공진 주파수 및 음향 센서의 위상 지연이지만 이에 제한되지 않는 중요 센서 파라미터들의 변형들을 보정하기 위해 사용될 수 있다.

[0006] 디지털 센서이든 또는 아날로그 센서이든 필요한 것은 센서들에서 활용되는 핀들의 수를 증가시키지 않고 센서의 기능성을 증가시키는 시스템 및 방법이다. 시스템 및 방법은 단순하고, 비용 효율적이고, 기존 환경들에 적응 가능해야 한다. 본 발명은 그러한 요구를 다룬다.

**발명의 내용**

**해결하려는 과제**

[0007] 본 발명의 목적은 프로그램 가능 음향 센서를 위한 다중 기능 핀들을 제공하는 것이다.

**과제의 해결 수단**

[0008] 프로그램 가능 음향 센서의 실시예들이 개시된다. 제1 양태에서, 프로그램 가능 음향 센서가 개시된다. 프로그램 가능 음향 센서는 MEMS 트랜스듀서 및 MEMS 트랜스듀서에 결합되는 프로그램 가능 회로를 포함한다. 프로그램 가능 회로는 파워 핀 및 접지 핀을 포함한다. 프로그램 가능 음향 센서는 또한 프로그램 가능 음향 센서와 호스트 시스템 사이에 데이터 상호 교환을 가능하게 하는 통신 채널을 포함한다. 파워 핀 및 접지 핀 중 하나는 데이터 상호 교환을 위해 활용될 수 있다.

[0009] 제2 양태에서, 프로그램 가능 음향 센서는 MEMS 트랜스듀서 및 MEMS 트랜스듀서에 결합되는 프로그램 가능 회로를 포함한다. 제2 양태에서, 프로그램 가능 회로는 3개의 핀만을 포함한다. 프로그램 가능 음향 센서는 또한 프로그램 가능 음향 센서와 호스트 시스템 사이에 데이터 상호 교환을 가능하게 하는 통신 채널을 포함한다. 단지 3개의 핀들 중 적어도 하나가 데이터 상호 교환을 위해 활용될 수 있다.

[0010] 제3 양태에서, 프로그램 가능 음향 센서는 MEMS 트랜스듀서 및 MEMS 트랜스듀서에 결합되는 프로그램 가능 회로를 포함한다. 프로그램 가능 회로는 4개의 핀만을 포함한다. 프로그램 가능 음향 센서는 또한 프로그램 가능 음향 센서와 호스트 시스템 사이에 데이터 상호 교환을 가능하게 하는 통신 채널을 포함한다. 단지 4개의 핀들 중 적어도 하나가 데이터 상호 교환을 위해 활용될 수 있다.

**도면의 간단한 설명**

[0011] 도 1은 파워 핀 및 접지 핀만을 포함하는 프로그램 가능 음향 센서의 블록도이다.

도 2는 프로그램 가능 음향 센서 통신 채널 프로토타입의 도면이다.

도 3은 고주파 캐리어 및 파워 상에 중첩되는 진폭 편이 키 신호화 방식을 이용한 데이터 및 클럭 조절 회로의

제1 실시예의 블록도이다.

도 4는 고주파 캐리어 및 파워 상에 중첩되는 주파수 편이 키 신호화 방식을 이용한 데이터 및 클럭 조절 회로의 제2 실시예의 블록도이다.

도 5는 파워 상에 중첩되는 기저 대역 신호화 방식을 이용한 데이터 및 클럭 조절 회로의 제3 실시예의 블록도이다.

도 6은 파워, 접지 및 출력 핀들만을 갖는 프로그램 가능 음향 센서의 제3 실시예의 블록도이다.

도 7은 파워, 접지, 출력 및 비휘발성 메모리 프로그래밍 공급 핀들을 갖는 프로그램 가능 음향 센서의 제4 실시예의 블록도이다.

**발명을 실시하기 위한 구체적인 내용**

[0012] 본 발명은 일반적으로 음향 센서들에 관한 것으로, 보다 상세하게는 프로그램 가능 음향 센서 인터페이스를 제공하는 것에 관한 것이다. 이하의 설명은 당업자가 본 발명을 행하고 사용하는 것을 가능하게 하도록 제공되고 특허 출원 및 그것의 필요 요건들의 맥락으로 제공된다. 바람직한 실시예들 그리고 본원에 설명된 일반적인 원리들 및 특징들에 대한 다양한 변경들이 당업자에게 손쉽게 자명할 것이다. 따라서, 본 발명은 도시된 실시예들에 제한되도록 의도되지 않고, 본원에 설명된 원리들 및 특징들과 일치하는 가장 넓은 범위에 부합할 것이다.

[0013] 설명되는 실시예들에서, MEMS(미세 전자 기계 시스템들)는 반도체형 공정들을 사용하여 제작되고 움직이거나 변형하는 능력과 같은 기계적 특성들을 나타내는 구조체들 또는 디바이스들의 부류를 지칭한다. MEMS 디바이스들은 흔히 전기적 신호들과 상호 작용하지만 항상은 아니다. MEMS 디바이스들은 자이로스코프들, 가속도계들, 자력계들, 압력 센서들, 마이크로폰들 및 무선 주파수 성분들을 포함하지만 이에 제한되지 않는다. MEMS 구조체들을 포함하는 실리콘 웨이퍼들은 MEMS 웨이퍼들로 지칭된다. MEMS 음향 센서는 MEMS 트랜스듀서 및 전기적 인터페이스를 포함한다.

[0014] 일 실시예에서, MEMS 트랜스듀서 및 전기적 인터페이스는 단일 다이로서 완전히 통합될 수 있거나, 다른 실시예에서, MEMS 트랜스듀서 및 전기적 인터페이스는 2개의 분리된 다이일 수 있으며, MEMS 트랜스듀서 및 전기적 인터페이스는 부가 핀들 및 접합 와이어들을 통해 상호 연결된다. 어느 한 경우에서, 프로그램 가능 음향 센서는 전기적 인터페이스 핀들을 통해 호스트 시스템에 결합된다. 실시예들에서, 호스트 시스템은 생산 및 특성화 동안 사용되는 테스트, 음향 센서 출력을 얻는 최종 애플리케이션 등일 수 있다.

[0015] 일 실시예에서, 아날로그 출력 음향 센서는 3개의 핀을 포함하는 프로그램 가능 음향 센서를 포함한다. 그러한 시스템에서, 3개의 핀은: 파워(Vdd) 핀, 접지(Gnd) 핀 및 출력(Out) 핀이다. Vdd 및 Gnd 핀들은 프로그램 가능 음향 센서에 결합된다. 음향 센서 출력인 Out 핀은 아날로그 출력을 호스트 시스템에 제공한다.

[0016] 다른 실시예에서, 디지털 출력 음향 센서는 5개의 핀을 가질 수 있다. 그러한 시스템에서, 5개의 핀은: 파워(Vdd) 핀, 접지(Gnd) 핀, 클럭(Clk) 핀, 좌측/우측(L/F) 선택 및 디지털 출력(Out) 핀이다. Vdd, Gnd, Clk 및 L/F 핀들은 프로그램 가능 음향 센서에 결합된다.

[0017] 실시예에서, 디지털 출력(Out)은 음향 센서 출력을 호스트 시스템에 제공한다. 예를 들어, 디지털 출력은 PDM(펄스 밀도 변조) 음향 센서 출력 등을 포함한다.

[0018] 프로그램 가능 음향 센서에서 핀들의 수를 증가시키지 않고 프로그램 가능성을 가능하게 하기 위해, 부수적 기능들이 기존 핀들에 부가된다. 이러한 부수적 기능들은 유효 통신 요청을 검출하는 것, 요청을 확인 응답하는 것, 호스트 시스템으로부터 데이터를 수신하는 것, 및 데이터를 호스트 시스템으로 송신하는 것을 포함하지만 이에 제한되지 않는다. 본 발명의 특징들을 보다 상세히 설명하기 위해, 이제 첨부 도면들과 함께 이하의 설명을 참조한다.

[0019] 도 1은 2개의 핀들만을 포함하는 프로그램 가능 음향 센서(100)의 블록도이다. 프로그램 가능 음향 센서(100)는 핀들(116 및 118)을 포함한다. 일 실시예에서, 핀(116)은 파워 핀(Vdd)이고 핀(118)은 접지 핀이다. 핀(116)은 NVM(비휘발성 메모리)(102)에 결합되며, 이 NVM은 데이터를 저장한다. NVM(102)은 DIF(디지털 인터페이스)(106)에 결합된다.

[0020] DIF(106)는 데이터 입력 및 데이터 클럭 신호를 수신하고 데이터 및 클럭 조절 회로(112)에 데이터 출력 신호들을 제공한다. 데이터 및 클럭 조절 회로(112)는 파워 핀(116)에 양방향 방식으로 결합된다. 내부 레플레이터(114)는 또한 파워 핀(116)에 결합된다. DIF(106)는 또한 하나 이상의 레지스터들(108)에 결합된다. 하나 이상

의 레지스터들(108)은 MEMS 트랜스듀서(104) 및 센서 신호 조절 회로(110)에 결합된다. 센서 신호 조절 회로(110)는 결국 파워 핀(116)에 결합된다. 이러한 실시예에서, 프로그램 가능 음향 센서(100)는 파워 핀(116) 및 접지 핀(118)만을 필요로 한다. 파워 핀(116)은 또한 디지털 입력, 디지털 클럭, 디지털 출력 및 주센서 출력으로서의 역할을 한다. 그러한 시스템에서, 데이터 및 클럭 조절 회로(112)는 예를 들어, 파워 공급 핀(116)에 인코딩되는 데이터를 디지털 인터페이스로 공급될 수 있는 표준 로직 레벨 신호로 변환할 수 있다. 프로그램 가능 음향 센서(100)는 그러므로 프로그램 가능 음향 센서를 식별하고, 프로그래밍하고, 재구성하고, 보정하는 것 중 임의의 것을 위해 통신 채널 프로토콜에 기반하여 외부로부터 데이터 및 명령어들을 수신할 수 있다. 프로그램 가능 음향 센서는 테스트 장비, 다른 센서, 디지털 신호 프로세서, 애플리케이션 프로세서, 센서 허브, 코더-디코더(코덱) 등 중 임의의 것에서의 호스트 시스템과 통신할 수 있다. 호스트 시스템은 프로그램 가능 음향 센서를 동적으로 프로그래밍하고, 재구성하고, 보정할 수도 있다.

[0021] 도 2는 프로그램 가능 음향 센서 통신 채널 프로토콜(150)의 도면이다. 도 1 및 도 2를 함께 참조하면, 통신 채널(150)은 도 1의 DIF(106)에서 동작한다. DIF(106)는 (예를 들어, 기록 커맨드, 레지스터 어드레스 및 트림 데이터이지만 이에 제한되지 않는) 호스트 시스템으로부터의 커맨드(152) 및 페이로드(154)를 핀(116)을 통해 수신한다. 핀(116)을 통해 수신되는 페이로드(154)는, 필요하다면, 하나 이상의 레지스터들(108)에 저장된다. 하나 이상의 레지스터들(108) 중 일부는 예를 들어, 센서 신호 조절 회로(110)로 구축되는 트림 및 테스트 기능들과 같은 상이한 기능들을 제어하기 위해 사용될 수 있으며, 이 센서 신호 조절 회로(110)는 MEMS 트랜스듀서(104)로부터의 출력을 처리하여 음향 센서 출력을 생성한다. 일 실시예에서, DIF(106)는 NVM(104)에 저장되는 데이터를 로딩함으로써 파워 온에서 하나 이상의 레지스터들(108)을 초기화할 수도 있다.

[0022] 알 수 있는 바와 같이, 이러한 실시예에서, 핀(116)은 다양한 방식으로 데이터 입력 및/또는 데이터 출력 및/또는 데이터 클럭으로 동작할 수 있다. 데이터 입력, 데이터 출력 또는 데이터 클럭으로 동작하는 핀(116)의 기능들은 예를 들어, 파워(Vdd)를 제공하는 것일 수 있지만 이에 제한되지 않는 핀(116)의 주요 기능과 공존할 수 있다.

[0023] 통신 채널(150)을 통해 오는 데이터는 동기식으로 송신될 수 있으며, 이때는 데이터 클럭이 데이터 비트들이 시작하고 중단할 때를 결정한다. 일 실시예에서, 데이터 송신은 비동기식으로 발생할 수도 있으며, 이때는 데이터 클럭이 요구되지 않는다. 비동기 통신 채널들에서, 데이터의 시작 및 종료는 예를 들어, 특수 시작 및 종료 비트 패턴들 또는 각각의 비트가 상승 에지로 시작하는 비제로 복귀 패턴이지만 이에 제한되지 않는 다른 수단에 의해 표시된다.

[0024] 프로그램 가능 음향 센서(100)는 그러므로 프로그램 가능 음향 센서를 식별하고, 프로그래밍하고, 재구성하고, 보정하는 것 중 임의의 것을 위해 통신 채널 프로토콜에 기반하여 다른 디바이스들로부터 데이터 및 명령어들을 수신할 수 있다. 위의 기능들은 디지털 출력, 교정 및 프로그램 가능 음향 센서의 보정의 정도를 결정하는 것과 같은 특징들을 가능하게 하거나 불가능하게 하는 것을 포함하지만 이에 제한되지 않는다. 보정의 정도를 결정하는 것은 위상 매칭 및 이득 트리밍을 포함하지만 이에 제한되지 않는다. 통신 채널 프로토콜(150)은 전기적 자가 테스트 데이터를 획득하고 식별하는 것과 같은 테스트 특징들을 위해 활용될 수 있다. 자가 테스트는 음향 센서가 알려진 출력 신호를 생성하게 하는 정전력을 가하는 회로를 가능하게 하는 것을 포함할 수 있다. 출력 신호의 레벨을 시험함으로써 음향 센서가 기능적이라는 것을 결정하는 것이 가능하다. 통신 채널 프로토콜은 최종 사용자가 특정 프로토콜을 뒤따르는 통신을 개시하고 수립하는 것을 가능하게 하기 위해 정상 동작 동안 통신 요청들을 지속적으로 모니터링하는 웨이크업(wake-up) 검출기인, 허위 통신을 회피하는 설비들을 포함한다. 통신 요청이 프로토콜을 뒤따르지 않으면, 웨이크업 검출기는 통신 요청을 허위 통신으로 간주하고 요청을 무시한다.

[0025] 통신 프로토콜은 예를 들어, 정상 동작 동안 통신 요청들을 지속적으로 모니터링하는 웨이크업 검출기를 포함할 수 있다. 이것은 최종 사용자가 프로그램 가능 음향 센서와의 통신을 개시하고 수립하는 것을 가능하게 할 것이다. 따라서, 웨이크업 검출기는 디지털 인터페이스(106)를 턴 오프하기 위해 활용될 수 있거나 디지털 인터페이스(106)는 전력을 절감하기 위해 동작의 디폴트 모드로 턴 오프할 수 있다.

[0026] 데이터 입력 및 데이터 클럭 둘 다는 예를 들어, 핀(116)이 상당히 더 작은 진폭을 갖는 고주파 캐리어를 통해 운반하고 있는 주신호 상에 중첩될 수 있다. 일 실시예에서, 데이터 입력 신호는 고주파 캐리어의 진폭(진폭 편이 키잉, ASK) 또는 주파수(주파수 편이 키잉, FSK)로 인코딩된다.

[0027] DIF에 대해 요구된 디지털 데이터 신호화를 제공하기 위해, 신호들은 조절되어야 한다. 따라서, 데이터 및 클럭 조절 회로(112)는 핀의 상이한 모드들에 대한 신호들을 마련하기 위해 활용된다. 그러한 회로들 및 거기의 동작



의 일부 실시예들을 설명하기 위해, 이제 첨부 도면들과 함께 이하의 설명을 참조한다. 후술되는 실시예들은 예시적이고 당업자는 거기에 많고 다양한 변경들이 있을 수 있고 그것들이 본 발명의 사상 및 범위 내에 있을 것이라는 점을 이해한다.

[0028] 도 3은 고주파 캐리어 및 파워 상에 중첩되는 진폭 편이 키 신호화 방식을 이용한 데이터 및 클럭 조절 회로의 제1 실시예의 블록도이다. 이러한 실시예에서, 데이터 및 클럭 조절 회로(112)는 파워(Vdd)를 수신하는 고역 통과 필터(204)를 포함한다. 고역 통과 필터(204)는 출력을 혼합기(208) 및 비교기(206)에 차례로 제공한다. 비교기는 데이터 클럭 DCLK를 복구한다. 혼합기(208)의 출력은 데이터 인(data in) 신호를 제공하는 저역 통과 필터(212)에 적절하게 제공된다. 복조된 신호는 데이터 클럭 신호인, DCLK를 제공하기 위해 활용된다. 데이터 아웃(data out) 신호는 데이터 아웃 변조 블록(210)에 제공되어 전류원(202)에 가능 신호를 제공함으로써 전류(Idd) 출력 신호를 제공한다.

[0029] 일 실시예에서, 진폭 편이 키잉은 2진 데이터를 2개의 별개의 신호 진폭들로 나타낸다. 진폭이 데이터 입력을 운반하는 동안, 캐리어 신호는 데이터 클럭으로서의 역할을 한다. 마찬가지로, 주파수 편이 키잉은 2진 데이터를 2개의 별개의 주파수들로 나타낸다. 이러한 경우에, 클럭 및 데이터 조절 회로(112)는 데이터 입력 및 데이터 클럭이 통상적 디지털 신호들로서 DIF(106)로 송신되기 전에, 데이터 입력 및 데이터 클럭을 복구한다.

[0030] 도 4는 파워 상에 중첩되는 통과 대역 신호화 방식을 이용한 데이터 및 클럭 조절 회로(112')의 제2 실시예의 블록도이다. 이러한 실시예에서, 데이터 및 클럭 조절 회로(112')는 파워(Vdd)를 수신하는 PLL(위상 고정 루프)(302)을 포함한다. PLL(302)은 데이터 입력 및 데이터 클럭을 제공한다. 데이터 출력 클럭 및 데이터 아웃 신호는 데이터 아웃 변조 블록(210')에 적절하게 제공되어 전류원(202')에 가능 신호를 제공함으로써 전류(Idd) 출력 신호를 제공한다.

[0031] 도 5는 파워 상에 중첩되는 기저 대역 신호화 방식을 이용한 데이터 및 클럭 조절 회로의 제3 실시예의 블록도이다. 이러한 실시예에서, 디지털 입력은 고주파 캐리어 없이 예를 들어, Vdd이지만 이제 제한되지 않는 핀(116)의 주신호 상에 중첩된다. 이러한 시스템에서, 데이터 송신은 비동기식으로 발생되고, 데이터 및 클럭 조절 회로(112')는 중첩된 디지털 입력을 DIF(106)에 대한 통상적 디지털 신호 레벨들로 변환하기 위해 필요하다.

[0032] 이러한 실시예에서, 데이터 및 클럭 조절 회로(112'')는 비교기(206')에 결합되는 레벨 편이기(402)를 포함하며, 이 레벨 편이기는 파워(Vdd 및 Idd)를 수신하고 데이터 인 신호를 제공한다. 데이터 아웃 신호는 전류원(202'')에 적절하게 제공되어 전류(Idd) 출력 신호를 제공한다.

[0033] 이러한 실시예에서, 데이터 입력은 핀(116)으로부터 레벨 편이기(402) 및 비교기(206')의 사용을 통해 변환된다. 레벨 편이기 회로(402)는 커패시터를 통해 Vdd에 결합되는 고역 통과 필터를 포함하지만 이에 제한되지 않는 다양한 방식으로 구현될 수 있다.

[0034] 프로그램 가능 음향 센서(100)로부터 다시 데이터를 관독하는 것이 흔히 필요하다. 재관독은 NVM(102)의 콘텐츠 뿐만 아니라, 하나 이상의 레지스터들의 콘텐츠를 확인하는데 유용하다. 관독 커맨드가 검출될 때마다, 디지털 인터페이스(106)는 데이터를 디지털 출력을 통해 송신하기 시작할 수 있다. 다기능 핀(116)은 이러한 데이터를 호스트 시스템으로 송신하기 위해 활용될 수 있다. 도 1에 도시된 실시예에서, 데이터 출력 정보는 동일한 핀(116)을 통해 로드 전류의 형태로 송신될 수 있다. 이러한 데이터를 동일한 핀을 통해 송신하는 것은 동일한 핀(116) 상에 부가 로딩을 생성하는 데이터 출력을 전류 펄스들로 변환하는 데이터 및 클럭 조절 회로(112)에 의해 달성될 수 있으며, 데이터 입력 및/또는 데이터 클럭은 중첩된 전압 신호들로서 송신된다.

[0035] 도 6은 파워, 접지 및 출력 핀들만을 갖는 프로그램 가능 음향 센서(500)의 제3 실시예의 블록도이다. 도 6은 도 1과 유사하지만 부가 핀(504) 및 연관된 멀티플렉서(502)를 포함한다. 멀티플렉서(502)는 DIF(106)로부터 데이터 출력 가능 신호 및 데이터 출력 신호를 수신하고 센서 신호 조절 회로(110)로부터 센서 출력 신호를 수신한다. 조건들에 따라, 그것은 핀(504)이 센서 신호 또는 데이터 출력 신호를 제공하게 한다. 이러한 실시예에서, 음향 센서 출력을 공유하는 것이 수용 가능한 경우, DIF(106)는 예를 들어, 출력이지만 이에 제한되지 않는 핀(504)을 멀티플렉싱할 수 있다. 이러한 실시예는 동기식일 수 있으며, 여기서 클럭 주파수는 캐리어에 의해 제공된다. 예를 들어, DIF(106)가 각각의 비트의 시작을 표시하는 상승 에지를 갖고 비제로 복귀 패턴을 뒤따르지만 이에 제한되지 않는 경우, 데이터 출력을 비동기식으로 송신하는 것이 또한 가능하다.

[0036] 통신 채널에 더하여, 데이터가 생성 트리밍 후에 파워 온 동안 소환될 수 있도록 NVM(102)을 적절한 수신된 트립 데이터로 프로그래밍하는 것이 또한 필요하다. NVM(102)이 일부 실시예들에서, 프로그래밍을 위해 특수 전력



공급기들을 필요로 할 수 있는 것은 흔한 경우이다. 일반적으로, 프로그래밍 전압들은 정기적 공급 전압 레벨들보다 더 높고 짧은 시간 동안 NVM에 가해진다.

[0037] 일 실시예에서, 기존 핀들 중 적어도 하나는 NVM을 프로그래밍하는 것에 대한 고전압 프로그래밍 공급으로 기능한다. 내부 충전 펌프 회로를 제공하는 것은 NVM(102)의 기록 조건들을 지원하기 위해 상당한 양의 영역을 필요로 한다. 프로그래밍 공급은 적절한 스위칭/전압 조정 방식을 구현함으로써 기존 핀들 중 하나를 통해 제공될 수 있는 반면에, 프로그램 가능 음향 센서에서의 회로의 나머지는 프로그래밍 동작 동안 고전압 레벨들로부터 보호된다. 도 1 및 도 6에 도시된 실시예들에서, 내부 전압 레귤레이터(114)는 NVM(102) 프로그래밍에 필요한 고전압 레벨들로부터 프로그램 가능 음향 센서들(100 및 500)의 내부 회로들을 보호한다.

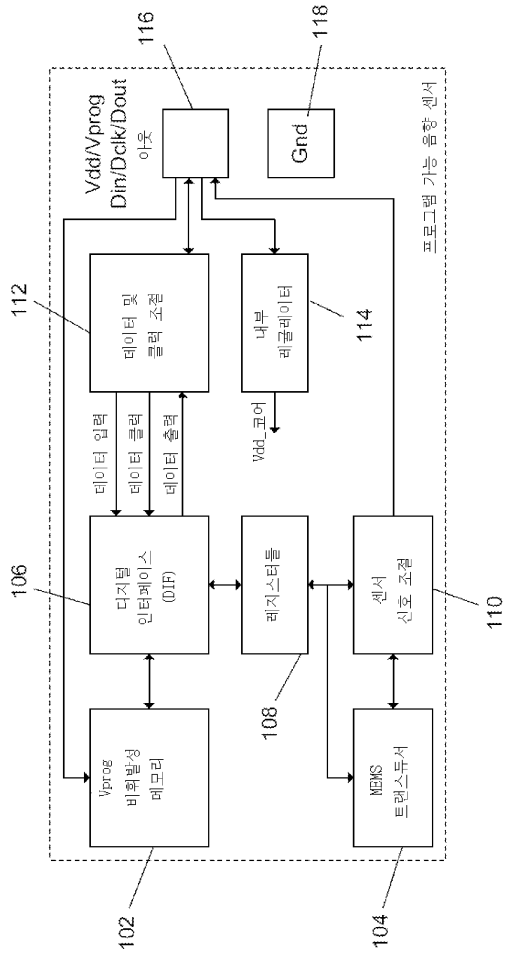
[0038] 도 7은 파워 핀(604), 접지 핀(118), 출력 핀(504) 및 비휘발성 메모리 프로그래밍 공급 핀(602)을 갖는 프로그램 가능 음향 센서(600)의 제4 실시예의 블록도이다. 도 7은 그것이 핀들(602 및 604)을 포함하는 것을 제외하고 도 6과 유사하다. 핀(602)은 데이터 및 클럭 조절 회로(112)와 NVM(102) 사이에서 결합된다. 핀(604)은 데이터 및 클럭 조절 회로(112)와 내부 레귤레이터들(114) 사이에서 결합된다. 핀(604)은 NVM 프로그래밍을 위해 활용되며, 이 핀은 디지털 입력, 디지털 클럭 및, 필요하다면, 디지털 출력으로서의 역할을 할 수도 있다.

[0039] 본 발명에 따른 실시예들은 프로그램 가능 음향 센서에서 핀들의 수를 증가시키지 않고 프로그램 가능성을 가능하게 한다. 향상된 프로그램 가능성은 부수적 기능들에 대해 기존 핀들을 활용함으로써 부수적 기능들을 제공할 부가 핀들을 요구하지 않고 제공된다. 이러한 부수적 기능들은 유효 통신 요청을 검출하는 것, 요청을 확인 응답하는 것, 호스트 시스템으로부터 데이터를 수신하는 것, 및 데이터를 호스트 시스템으로 송신하는 것을 포함하지만 이에 제한되지 않는다.

[0040] 본 발명이 도시된 실시예들에 따라 설명되었지만, 당업자는 실시예들에 변형들이 있을 수 있고 그러한 변형들이 본 발명의 사상 및 범위 내에 있을 것이라는 점을 손쉽게 이해할 것이다. 따라서, 많은 변형들이 본 발명의 사상 및 범위를 벗어나지 않는 범위 내에서 당업자에 의해 행해질 수 있다.

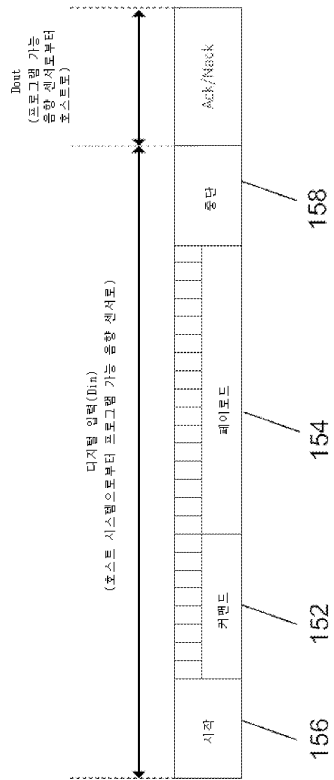
도면

도면1



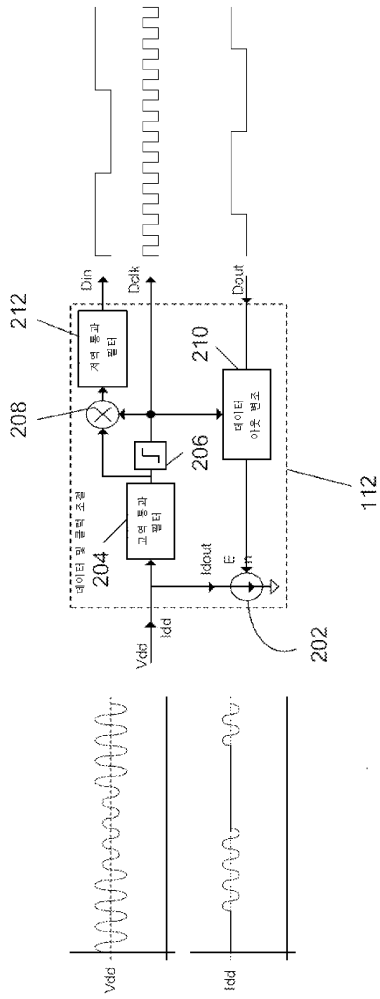
100

도면2

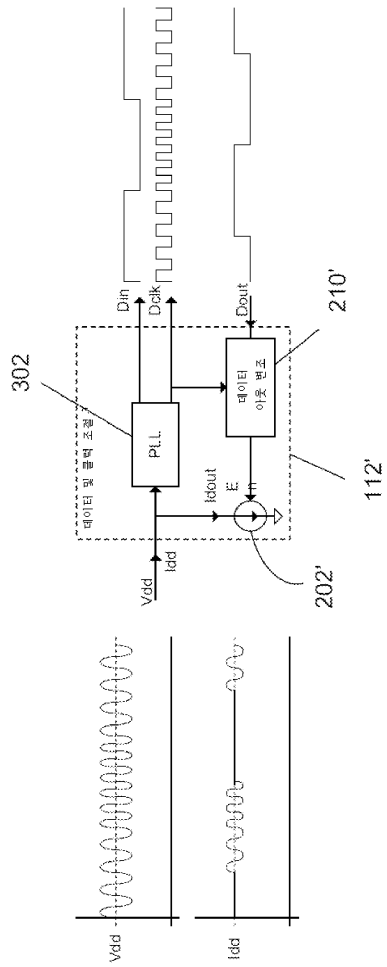


150

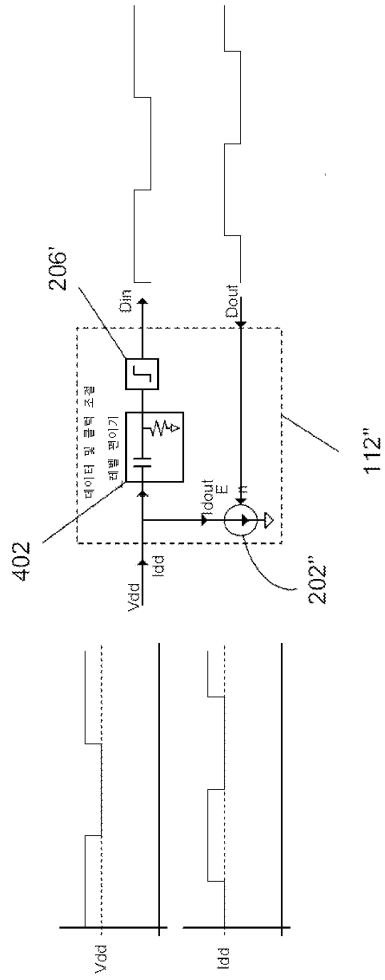
도면3



도면4

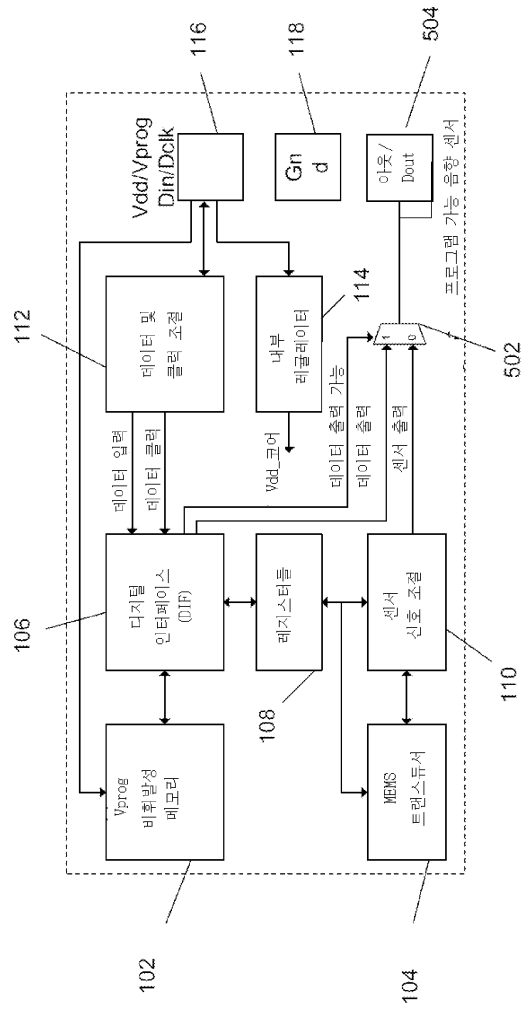


도면5



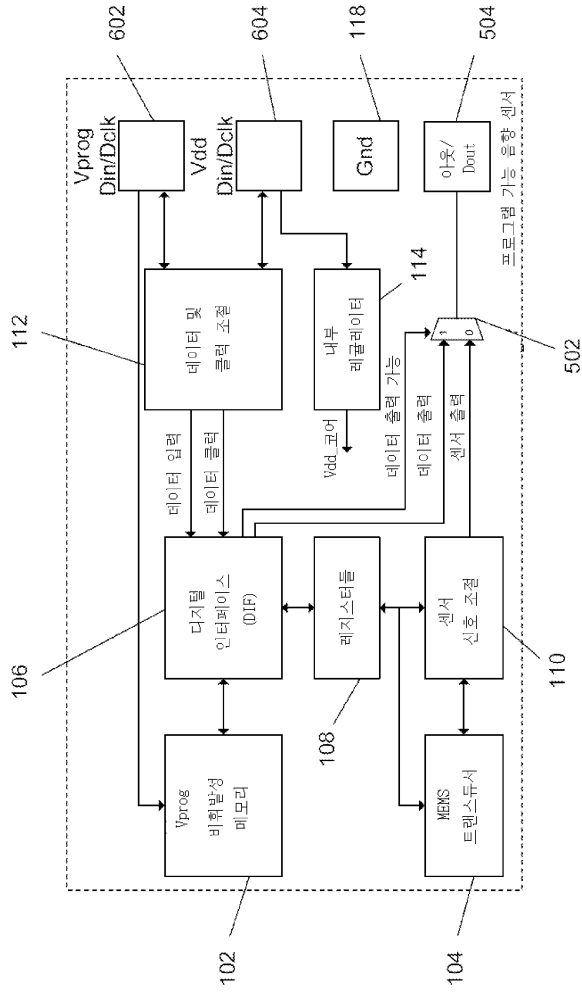


도면6



500

도면7



600