

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 18 年 1 月 5 日 (2006.1.5)

【公表番号】特表 2001-500713(P2001-500713A)

【公表日】平成 13 年 1 月 16 日 (2001.1.16)

【出願番号】特願平 11-504663

【国際特許分類】

H 0 4 J 11/00 (2006.01)

H 0 3 M 13/15 (2006.01)

H 0 3 M 13/27 (2006.01)

【F I】

H 0 4 J 11/00 Z

H 0 3 M 13/15

H 0 3 M 13/27

【誤訳訂正書】

【提出日】平成 17 年 8 月 24 日 (2005.8.24)

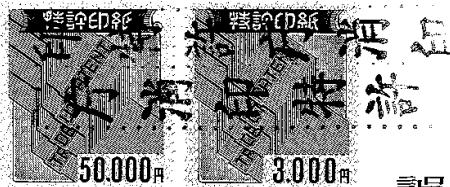
【誤訳訂正 1】

【訂正対象書類名】明細書

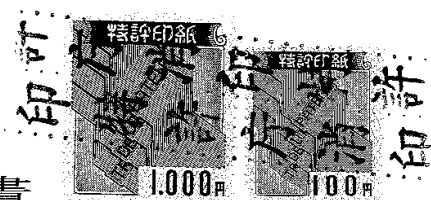
【訂正対象項目名】補正の内容のとおり

【訂正方法】変更

【訂正の内容】



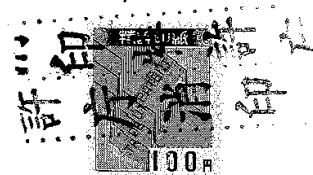
誤 訳 訂 正 書



平成17年8月24日

(54,200円)

特許庁長官 殿



1. 事件の表示 特願平11-504663号

2. 特許出願人

~~住 所~~ ~~アメリカ合衆国, カリフォルニア州, 92121-1711~~
~~4, サン・ディエゴ, モアハウス・ドライブ 5775~~

名 称 クアアルコム・インコーポレイテッド



3. 代 理 人

住 所 東京都千代田区霞ヶ関3丁目7番2号

鈴榮特許総合事務所内

〒100-0013

電話03(3502)3181 (大代表)

氏 名 (5847) 弁理士 鈴 江 武 彦



4. 訂正により増加する請求項の数 22

5. 訂正の対象 明細書および請求の範囲

6. 訂正の内容

別紙の通り



7. 訂正の理由等

理由 1.

外国語明細書第 1 頁第 7 行～第 8 行に記載される「The present invention relates generally to the transmission digital by orthogonal frequency division multiplexing (OFDM).」は出願時の明細書第 1 頁第 6～第 7 行で「この発明は直交周波数分割多重通信方式 (OFDM) によるデジタル信号の送信に関する。」と翻訳したが、「generally」の訳が抜けていたため、訂正後の明細書では「この発明は一般的に直交周波数分割多重通信方式 (OFDM) によるデジタル信号の送信に関する。」と誤訳訂正する。

理由 2.

外国語明細書第 1 4 頁第 5 行～第 7 行に記載される「These instructions may reside in, i.e., be embodied by, logic structures/circuits on a data storage device including a data storage medium, such as the storage device 53 shown in Figure 3.」は出願時の明細書第 1 1 第 2 6～第 2 7 行で「これらの命令は、図 3 に示されている記憶装置 5 3 のようなデータ記憶媒体を含むデータ記憶装置上の論理構造／回路に存在しても、すなわち論理構造／回路により組込まれても。」と翻訳したが、「may」の訳が抜けていたため、訂正後の明細書では「これらの命令は、図 3 に示されている記憶装置 5 3 のようなデータ記憶媒体を含むデータ記憶装置上の論理構造／回路に存在しても、すなわち論理構造／回路により組込まれてもよい。」と誤訳訂正する。

理由 3. この請求の範囲の補正は、本願の対応特許出願で、米国で特許された米国特許第 6, 151, 296 号、同第 6, 282, 168 号および同第 6, 717, 908 号のクレームに対応するようにしたものであり、一般補正でも対応可能な補正事項である。

8. 添付書類又は添付物件の目録

- (1) 訂正の理由の説明に必要な資料
- (2) 明細書および請求の範囲

訂正の理由の説明に必要な資料

用語参照

(訂正の理由 1) に引用する用語

◆**generally** : 一般に, 広く, あまねく (**widely**); 概して, 大体 通例, 通常
——『リーダース＋プラス英和辞典電子版』

(訂正の理由 2) に引用する用語

◆**may** : [許可] …してもよろしい[さしつかえない]
——『リーダース＋プラス英和辞典電子版』

以上

明 細 書

直交周波数分割多重通信方式によるデジタル信号の送信

発明の背景

I. 発明の分野

この発明は一般的に直交周波数分割多重通信方式（OFDM）によるデジタル信号の送信に関する。特にこの発明はデジタル信号の送信において使用されるOFDM装置およびシステムに関する。

II. 関連技術の説明

直交周波数分割多重通信方式（OFDM）は、例えば高精細度テレビ（HDTV）信号のような高レートデジタル信号を同報通信するための技術である。OFDMシステムでは、単一の高レートデータストリームが数個の平行低レートサブストリームに分割され、各サブストリームはそれぞれの副搬送周波数を変調するのに使用される。

OFDMシステムにおいて使用される変調技術は直交振幅変調（QAM）と呼ばれ、搬送周波数の位相と振幅の両方が変調される。QAM変調では、複素QAMシンボルが複数のデータビットから生成され、各シンボルには実数項と虚数項が含まれ、各シンボルはそのシンボルが生成される複数のデータビットを表している。複数のQAMビットは、複素平面によりグラフ的に表すことができるパターンで共に送られる。一般的にこのパターンは“データ点配置”と呼ばれる。QAM変調を使用することにより、OFDMシステムはその効率を向上させることができる。

信号が同報通信される時に、信号が1つより多いパスにより受信機に伝播できる場合がある。例えば、単一の送信機からの信号は直線に沿って受信機に向けて伝播することができ、そして信号はまた物理的な物体に反射し、異なるパスに沿って受信機に向かって伝播することもできる。さらに、システムがいわゆる“セルラ”同報通信技術を使用してスペクトル効率を増加させる時、受信機に向けられた信号は1つより多い送信機により同報通信される場合がある。したがって、

同じ信号が1つより多いパスに沿って受信機に向けて送信される。このような信号の平行伝播は、人工（すなわち、1つより多い送信機から同じ信号を同報通信することにより生じる）または自然（すなわち、エコーにより生じる）に係わらず、“マルチパス”と呼ばれる。セルラデジタル同報通信はスペクトルの効率がよいが、マルチパスの問題点を効果的に処理する準備をする必要があることが容易に理解できる。

幸いにも、QAM変調を使用するOFDMシステムは、単一搬送周波数のみが使用されるQAM変調技術よりも（先に説明したように、セルラ同報通信技術が使用された時に必ず生じる）マルチパス状態の存在下でさらに効率がよい。特に、単一搬送波QAMシステムでは、複素イコライザを使用して主パスと同じ位強いエコーを持つチャネルを等化しなければならないが、このような等化は実行することが困難である。これに対してOFDMシステムでは、単に各シンボルの始まりに適当な長さのガードインターバルを挿入することにより、複素イコライザに対する必要性をまったくなくすることができる。したがって、マルチパス状態が予測される時に、QAM変調を使用するOFDMシステムが好ましい。

特に現在のOFDMシステムに関してなぜ本発明が有用で必要であるかを理解するために、現在のシステムでは同報通信されるべきデータストリームは、最初にリードソロモンエンコーダで次にトレリスコーディング方式で2度エンコードされる。1回のコーディングのみがなされるシステムにも本発明が等しく適用可能であることを理解すべきである。典型的なトレリスコーディング方式では、データストリームは畳み込みエンコーダによりエンコードされ、連続するビットがビットグループに結合されて、これがQAMシンボルとなる。数ビットがグループになり、グループ毎のビット数は整数“ m ”により規定される（したがって、各グループは“ m -ary”ディメンションを持つものとして呼ばれる）。一般的に、“ m ”の値は4、5、6または7であるが、これよりも多くあるいは少なくすることができる。

ビットをマルチビットシンボルにグループ化した後に、シンボルはインターリーブされる。“インターリーブ”は、シンボルストリームを次々と再配置して、チャネルの品質低下により生じる潜在的なエラーをランダムにすることを意味す

る。例示のために5つのワードが送信されることを考える。非インターリーブ信号の送信中、一時的なチャネル妨害が生じたとする。これらの環境下では、チャネル妨害が和らぐ前に全ワードが喪失することがあり、不可能でないとしても、喪失したワードにより伝えられた情報が何であったかを知ることは困難である。

これに対して、5つのワードの文字が送信前に順次再配置され（すなわち、インターリーブされ）、チャネル妨害が生じた場合には、数個の文字は喪失するかもしれないが、おそらくワード毎に1文字である。しかしながら、再配置された文字をデコードする時には、いくつかのワードが文字を落としているかもしれないが5つすべてのワードが現れる。これらの状況下において、デジタルデコーダがほぼ完全にデータを再生することは比較的容易であることが簡単に理解できる。m-a r yシンボルをインターリーブした後に、シンボルは先に説明したQAM原理を使用して複素シンボルにマッピングされ、各副搬送波チャネルに多重化され、送信される。

しかしながらここで理解されるように、インターリーブ前にデータビットがシンボルにグループ化される、先に言及したトレリスコーディング方式を使用する現在のOFDMシステムは、いくつかのOFDM副搬送波が激しく減衰されるマルチパス状態の存在下で性能の欠点を示す。ここでさらに理解されるように、マルチパス状態により生じる副搬送波減衰の状態下では、OFDMシステムの性能を向上させることができる。またさらにここで理解されるように、このようなOFDMシステムの性能は、受信データ値を決定する際に受信機において軟判定を行うことによりさらに向上させることができる。

発明の要約

したがって、本発明はマルチパス状態の存在下において高レートデジタルデータを送信するシステムを提供することを目的とする。本発明はまた、OFDM原理を使用して高レートデジタルデータを送信し、マルチパス状態において副搬送波の減衰がある場合に比較的効率よく動作するシステムを提供することも目的とする。本発明はさらに、サブチャネルベースによりサブチャネル上で軟判定を使用してデータ値を決定することを可能にする、高レートデジタルデータを受信す

るシステムを提供することも目的とする。本発明はまた、使用するのが容易であって製造および実施するのにコスト効率がよい、高レートデジタルデータを送信するシステムを提供することも目的とする。

1つの観点において、本発明は直交周波数分割多重（OFDM）信号送信機を提供し、この送信機では、ビットをマルチビットシンボルにグループ化する前に内部インターリーブによりデータビットが処理される。

他の観点において、本発明は、受信機にデジタルデータビットを送信するためにデジタルデータビットを処理する、直交周波数分割多重通信方式（OFDM）の送信機用装置を提供し、この装置は、データビットを処理する外部インターリーブと、この処理されたビットをエンコードするエンコーダと、エンコーダからデータビットを受け取り、このデータビットをインターリーブする内部インターリーブと、内部インターリーブからのインターリーブされたデータビットを受け取り、内部インターリーブからの“ m ”個の連続ビットを表すシンボルを発生する手段とを具備し、“ m ”は1よりも大きい整数である。

直交周波数分割多重通信方式（OFDM）の送信機において、受信機にデジタルデータビットを送信するためにデジタルデータビットを処理するための、本発明を実現する装置が提供される。実施形態では、この装置には、データビットを処理するリードソロモンコードシンボルインターリーブであることが好ましい外部インターリーブと、外部インターリーブから処理された出力データビットを受け取り、このデータビットをインターリーブする内部インターリーブが含まれている。またこの装置には、内部インターリーブからインターリーブされたデータビットを受け取り、内部インターリーブからの“ m ”個の連続ビットを表すシンボルを発生する手段が含まれ、“ m ”は1よりも大きい整数である。

畳み込みエンコーダは、内部インターリーブと外部インターリーブ間でビットを処理することが好ましい。さらに、各シンボルを m -ary 信号スペースにマッピングする手段が提供されてもよい。好ましい実施形態により意図されているように、マッピング手段は直交振幅変調（QAM）を使用して複素シンボルを発生する。“ m ”が少なくとも5以上の奇数であるケースでは、マッピング手段が、信号スペースの象限中の隣接シンボル間のハミング距離の合計を最小にする。

以下でさらに詳細に開示されているように、シリアルパラレルコンバータが複素シンボルを処理して“ n ”個のサブストリームにし、 n は1よりも大きい整数である。ガード期間発生器が信号ストリーム中にガード期間を確立する。この装置は、OFDM送信機と組み合わせて、OFDMシステムとさらに組み合わせて開示されている。

他の観点において、本発明は直交周波数分割多重通信方式（OFDM）を使用してデジタルデータビットを送信する方法を提供し、この方法は、ビットを畳み込みエンコードし、その後このビットをインターリーブし、その後“ m ”ビットをパラレルにグループ化して各シンボルを確立するステップを含む。

直交周波数分割多重通信方式（OFDM）を使用してデジタルデータビットを送信する方法には、ビットを畳み込みエンコードし、その後このビットをインターリーブすることが含まれている。次にこの方法には、“ m ”ビットをパラレルにグループ化して各シンボルを確立することが含まれる。

本発明はまた、複素位相調整シンボルを含む直交周波数分割多重化（OFDM）された信号の“ n ”個のサブストリームを受信する受信機用の装置を提供し、各シンボルが“ m ”個のデータビットを表し、この装置は、各サブストリームに対して、サブストリーム中の各シンボルにより表される各ビットのバイナリ値を決定する軟判定量子化器を具備する。コンピュータ論理装置が受信機機能のこの部分を行ってもよい。

したがって本発明はまた、直交周波数分割多重（OFDM）信号中の複素シンボルを受信するOFDM信号受信機用のコンピュータ論理装置を提供し、各シンボルが“ m ”個のデータビットを表し、このコンピュータ論理装置は、デジタル処理システムにより読取可能なコンピュータ論理記憶装置と、論理記憶装置中に組込まれ、各シンボルの値に関する軟判定を行う方法ステップを実行するためにデジタル処理システムにより実行可能な命令とを具備し、この方法ステップは、第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定し、シンボルと第1組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、最小振幅差を決定し、それを表す第1の信号を発生するステップを含む。

直交周波数分割多重 (OFDM) 信号を送信する装置には、複数のQAMシンボルを発生する直交振幅変調 (QAM) 手段が含まれている。また、この装置には、信号スペース中の隣接シンボル間のハミング距離の合計が最小となるようにシンボルを m -ary信号スペースにマッピングするマッピング手段が含まれ、ここで、“ m ”が少なくとも5以上の奇数である。

図面の簡単な説明

本発明の特徴、目的、効果は、同じ参照文字が全体を通して対応するものを識別している図面とともに以下に述べられている詳細な説明からさらに明白になるであろう。

図1は、本発明を具体化しているデジタル信号送信システムの概略図である。

図2は、本発明を具体化している送信機の関連部分を示している概略図である。

図3は、本発明を具体化している受信機の関連部分を示している概略図である。

図4は、受信機の軟判定論理を示しているフローチャートである。

好ましい実施形態の詳細な説明

図1を参照すると、1つ以上の本質的に同一な送信機14、16から複数のエアインターフェースパス18、20を通して受信機12に向けて高レートデジタルデータを同報通信するシステムが一般的に10で表されて図示されている。高レートデジタル信号は例えば高精細度テレビ (HDTV) 信号であってもよい。システム10は直交周波数分割多重通信方式 (OFDM) のシステムである。したがって、送信機14、16は同一の信号を受信機12に向けて送信し、各信号は複数の“ n ”個のサブチャネルに多重化されている。ここで“ n ”は1よりも大きな整数である。OFDM原理にしたがうと、各サブチャネルは、一連の複素直交振幅変調 (QAM) シンボルの各サブストリームを表している。次に、各QAMシンボルは“ m ”個のデータビットを表しており、ここで“ m ”は1よりも大きい整数である。1つの現在の好ましい実施形態では、“ m ”の値は6である。他の好ましい実施形態では、“ m ”の値は7である。この実施形態は直交振幅変調に関して説明されているが、位相偏移変調システムにも等しく適用することが

できることに留意すべきである。

図2はこの実施形態の送信機14の関連する詳細部を示している。リードソロモンエンコーダ22のような外部シンボルエラー訂正エンコーダが、送信されるべきデジタルデータビットのストリームを受け取り、技術的に知られている原理にしたがってビットをエンコードする。同様に、リードソロモンシンボルインターリーバであることが好ましい外部インターリーバ24が、技術的に知られている原理にしたがって外部エンコーダ22からのデータをインターリーブする。リードソロモンコーディングシステムは、1981年ニューヨーク州プレナム・プレスのG. C. クラーク・ジュニア氏とJ. B. カイン氏による“デジタル通信のエラー訂正コーディング”；1983年ニュージャージー州プレントイスホール、エングレウッドのS. リン氏およびD. J. カステロ・ジュニア氏による“エラー制御コーディング：基礎と応用”において論じられている。

外部インターリーバ24から信号が畳み込みエンコーダ26に送られ、畳み込みエンコーダ26はよく知られた原理によりデータビットを畳み込みエンコードする。その後データビットは内部インターリーバ28に送られ、この内部インターリーバ28がビットをインターリーブする。その後、インターリーブされたビットは信号スペースグループ化器30に送られる。

本発明に対して、信号スペースグループ化器30は内部インターリーバ28からの一連の“m”個のビットを平行にグループ化する。したがって、信号スペースグループ化器は、内部インターリーバ28から受け取った“m”個の一連ビットのそれぞれを表している各シンボルを確立する。

したがって、トレリスコーディングOFDM送信機とは異なり、送信機14がビットをマルチビットシンボルにグループ化する前に内部インターリーバを通してデータビットを処理することが理解できる。この構造および以下に論じる受信機12の構造により、最初にデータビットをシンボルにグループ化して、次に内部インターリーバを通してシンボルを処理する従来のトレリスコーディング送信機と比較して、マルチパス状態においてシステム10のダイバーシティおよび性能が向上することを発見した。

図2に示すように、信号スペースグループ化器30からのシンボルは信号スペ

ースマッピング素子32に送られる。本発明にしたがうと、信号スペースマッピング素子32は各シンボルをm-ary信号スペースにマッピングする。マッピング素子は直交振幅変調(QAM)を使用して、各シンボルに基づいて振幅と位相の両方において変調を行って複素シンボルを生成する。

これらの複素シンボルは複素平面にマッピングされ、この複素平面は時としてQAMデータ点配置と呼ばれる。したがって、各複素シンボルは複素平面中のそのx-y位置に関して“ $x + jy$ ”として表すことができ、ここでjは負の1の平方根である($j = \sqrt{-1}$)。

“m”の偶数値に対して、複素平面に対するマッピングは、x座標に対する $m/2$ グレイコード化バイナリデジットを使用し、そしてy座標を表すために残りの $m/2$ バイナリデジット(グレイコード化)を使用して行われる。このようなマッピングでは、複素平面の象限における隣接ビットは、単一のバイナリ値だけ値が相互に異なっていると都合がよい。いいかえると、象限中の隣接ビット間のいわゆるハミング距離は正確に1である。

これに対し“m”の奇数値に対して、QAMデータ点配置がもはや矩形ではないので、2次元においてQAMシンボルをもはや独立してグレイコード化することはできない。したがって“m”の奇数値に対して、以下の表1に示すような疑似グレイコードとして考えることができるものを使用してQAMシンボルをマッピングして、象限中のすべての異なる隣接要素対(すなわち、要素間に介在するものがなく、相互にすぐ隣接するように表中で物理的に表されている同じ象限の要素)(に割当てられたm個のビット)間のハミング距離の合計を有効に最小にする。

表 1

	f	e	e	f	
g	d	c	c	d	g
h	b	a	a	b	h
h	b	a	a	b	h
g	d	c	c	d	g
	f	e	e	f	

当業者が容易に理解するように、表1に示されているデータ点配置は4つの象限を含むように考えることができ、データ点配置の原点は第3行と第4行と第3列と第4列との間にある。本発明に対して各QAMシンボルにより表される

“m”ビットの内の2つがシンボルの象限をコード化する。したがって、第1象限中のQAMシンボルのビットの内の2つは00であり、第2象限中の各シンボルの内の2ビットは01であり、第3象限中の各シンボルの2ビットは11であり、第4象限中の各シンボルの2ビットは10である。

したがって、表1では、各シンボルの残りの3ビットは8文字a-hの内の1つにより示される。第1象限のシンボル割当は以下に論じられているが、表1に示されているように、同じビット割当が他の3つの象限において反映されていることを理解すべきである。任意の文字を任意に値“000”に割当ててもよい。例えば文字“a”はバイナリ値“000”を表すことができる。その象限中のその隣接するものに対するハミング距離を単位元に等しいように保つために、本発明は $b = 001$ および $c = 010$ に割当てる。これは次に $d = 011$, $e = 110$, および $f = 111$ を導く。

象限中のシンボル間のハミング距離の合計を最小にするに際して、残りの割当に対して2つの可能性がある。第1のものは $g = 100$ および $h = 101$ に割当て、この場合には象限中のすべての隣接間のハミング距離は1であるが、dとgとの間のハミング距離は例外で3である。また、 $g = 101$ および $h = 100$ に割当て、この場合には象限中の隣接間のハミング距離は1であるが、dとgとの間のハミング距離は例外で2であり、bとhとの間のハミング距離も例外で2である。しかしながら両ケースとも象限中の隣接間のハミング距離の合計を最小にする。

表1は $m = 5$ のケースに対するマッピングである。しかしながら、ここに述べられている原理は“m”のより大きな奇数に適用することができることを理解すべきである。例えば“m” > 5かつ奇数の場合、先の表1中の各点は2 (m-5) 点の正方配列に置き換えられ、各シンボルのビットの内の5つを使用して特定の正方配列を識別し、残りのm-5ビットを2次元グレーコードとして使用して正方配列中の点を列挙する。

マッピング後、複素シンボルのストリームはシリアルパラレルコンバータ 34 によりサブストリームに多重化される。コンバータ 34 がシンボルを多重化する時、コンバータ 34 はパイロットシンボルを（示されているような受信機 14 中のパイロットシンボル挿入器 33 により表されているように）“n” 個のサブストリーム $d_0 \dots d_{n-1}$ に挿入する。当業者が認識するように、パイロット信号は受信機 12 のような受信機に対する振幅と位相の基準を確立して、受信された複素シンボルのスケールと位相を決定するのに使用される。

多重化した後に、サブストリームは高速フーリエ変換器 (FFT) 36 により周波数ドメインに変換される。その後、ガード期間発生器 38 が FFT 36 の出力信号を受け取って、この出力信号中にガード期間を確立する。好ましい実施形態では、ガード期間は、情報伝送シンボルの周期的な拡張部を信号に挿入することにより確立される。

次に図 3 を参照すると、本発明の受信機 12 の関連部分を見ることができる。受信信号はガード期間除去器 40 に送られ、このガード期間除去器 40 は、有効な信号期間中に受信されたエネルギーのみを処理することにより、送信機 14 によって挿入されたガード期間を除去する。信号を変換して時間ドメインに戻すために、除去器 40 からの信号が逆 FFT 42 に送られる。

図 3 に示されているように、逆 FFT 42 は受信された複素データシンボルのサブストリーム $\bar{d}_0 \dots \bar{d}_{n-1}$ を出力する。各シンボルは各乗算器 44 において各位相回転訂正ベクトル $e^{j\phi}$ と結合される。 ϕ は送信機 14 において挿入されたパイロット信号に基づくシンボルの推定位相回転である。

次に、各サブストリーム中の各複素シンボルにより表されるビットの値が、各軟判定量子化器 46 により決定される。したがって、量子化器 46 は複素シンボルをデコードして、それらがそれぞれ表しているデータビットに戻す。各シンボルのビット値を決定する方法は図 4 を参照して以下に説明する。しかしながら図 3 に示されているように、軟判定を促進するために、量子化器 46 はパイロット信号に基づく受信シンボルの振幅の各推定値 “p” を受け取る。

量子化器 46 からのデータビットのサブストリームがパラレルシリアルコンバータ 48 に送られ、サブストリームが結合されて単一の連続データビットになる。

その後、ビットを再順序付けして、送信機の内部インターリーバ28によりインターリーブされる前の順序にするために、データビットシーケンスがデインターリーバ50に送られる。次に、技術的によく知られている畳み込みコーディング方式にしたがってビットをデコードするために、デインターリーブされたビットがデコーダ52に送られる。畳み込みデコーダ52の1つの可能性ある実施形態はビタビデコーダであり、その設計は技術的によく知られている。デコーダ52の出力は外部デインターリーバ51に提供され、この外部デインターリーバ51は畳み込みデコードされたシンボルを再順序付けする。その後再順序付けされたシンボルはリードソロモンデコーダ53に提供され、このリードソロモンデコーダ53は技術的によく知られているように再順序付けされたシンボルをデコードする。

図4は、受信された複素シンボルにより表されたビットの値を決定する際における、本発明の軟判定量子化器46の論理を示している。図3を参照して理解できるように、各量子化器46はマイクロプロセッサとすることができ、これにはデータ記憶装置53が含まれ、このデータ記憶装置53には本発明のステップを行うために量子化器46により使用される命令が含まれていることが好ましい。したがって、量子化器46にはプログラマブル中央処理装置（CPU）またはプログラマブルゲートアレイチップまたは特定用途向け集積回路（ASIC）を含めることができることを当業者は認識するであろう。

図4は、記憶装置53（図3）上のコンピュータ読取可能な論理構造において実現されるような本発明の論理のさまざまな実施形態の構造を図示している。図4が本発明にしたがって機能する論理エレメントの構造を図示していることを当業者は理解するであろう。明らかに、1つの本質的な実施形態において本発明は機械構成部品により実施され、デジタル処理装置（すなわちコンピュータまたはマイクロコントローラ）に命令して図4に示されているものに対応する一連の動作ステップを実行させる形態で論理エレメントを動作させる。

これらの命令は、図3に示されている記憶装置53のようなデータ記憶媒体を含むデータ記憶装置上の論理構造／回路に存在しても、すなわち論理構造／回路により組込まれてもよい。機械構成部品は記憶装置53において実現される論理

エレメントの組み合わせとすることができ、この記憶装置 5 3 は都合よく電子的なリードオンリーメモリ (ROM) または電子的なランダムアクセスメモリ (RAM) または他の適切なデータ記憶装置とすることができる。代りに、この命令は、半導体装置上の、磁気テープ上の、光ディスク上の、DASDアレイ上の、通常のハードディスクドライブ上の、電子的なリードオンリーメモリ上の、電子的なランダムアクセスメモリ上の、あるいは他の適切なデータ記憶装置上のコンピュータプログラムコードエレメントの形態で実現することができる。

ブロック 5 4 で始まり、受信された各複素シンボルに対する位相調整された信号 $\bar{d}_i e^{j\phi}$ が、先に開示されているように本発明の量子化器 4 6 により乗算器 4 4 から受け取られる (i の値は i 番目のシンボルを表している)。その後ブロック 5 6 において、受信された複素シンボルが持つことができる第 1 組の可能性ある値 $p_{i\alpha}$ が決定される。 α に対する値は予め知られている。その理由はこれらのそれぞれは予め定められたデータ点配置の幾何図形的配列中の位置に対応しているからである。この第 1 組には 2^{m-1} 個の要素 $p_{i\alpha}$ が含まれており、各要素は k 番目のビットにおいてバイナリ “0” を持っており、 $k = 1$ から m である。言い換えると、ブロック 5 6 では第 1 組の可能性ある値が各シンボルに対して決定され、第 1 組中の各値は予め定められたビットにおいて “0” のバイナリ値を持っている。

同様に、ブロック 5 8 では、受信された複素シンボルが持つことができる第 2 組の可能性ある値 $p_{i\alpha}$ が決定される。この第 2 組には 2^{m-1} 個の要素 $p_{i\alpha}$ が含まれており、各要素は k 番目のビットにおいてバイナリ “1” を持っており、 $k = 1$ から m である。言い換えると、ブロック 5 8 では第 2 組の可能性ある値が各シンボルに対して決定され、第 2 組中の各値は予め定められたビットにおいて “1” のバイナリ値を持っている。したがって、表中で先に示された 3 2 値のデータ点配置では、1 6 個の可能性ある値がブロック 5 6 において出力され、他の 1 6 個の値がブロック 5 8 において出力される。

次に、ブロック 6 0 において、位相調整された信号 $\bar{d}_i e^{j\phi(i)}$ と第 1 組中の各予測信号 $p_{i\alpha}$ との間の差の絶対値が決定され、最小の絶対値が第 1 の信号として選択される。またブロック 6 0 では、位相調整された信号 $\bar{d}_i e^{j\phi(i)}$ と第 2 組

中の各予測信号 $p_{i\alpha}$ との間の差の絶対値が決定され、最小の絶対値が第2の信号として選択される。ブロック60の出力は次のように予測することができる。

$$\min \left| \bar{d}_{ie^{j\phi(i)}} - p_{i\alpha} \text{ (k番目のビットにおいて0)} \right|^2 \\ - \left| \bar{d}_{ie^{j\phi(i)}} - p_{i\alpha} \text{ (k番目のビットにおいて1)} \right|^2 \quad (1)$$

ここにおいて示され詳細に説明されているようなデジタル信号の送信における直交周波数分割多重通信用の特定のビットインターリーブは本発明の先に説明した目的を完全に達成することができるが、これは本発明の現在の好ましい実施形態であり、したがって本発明により広く意図されている主題を表しているものであり、本発明の範囲は当業者にとって明らかになるであろう他の実施形態を完全に含み、本発明の範囲はしたがって添付した請求の範囲以外の何ものにも制限されないことを理解すべきである。

請求の範囲

1. 送信機と受信機を含む直交周波数分割多重通信方式 (OFDM) 送信システムを使用してデジタルデータのストリームを通信する装置において、

第1のビットシーケンスからなるデジタルデータのストリームを受信するように構成され、前記第1のビットシーケンスをインターリーブして、第2のビットシーケンスを生成する外部シンボルインターリーブと、

前記第2のビットシーケンスをエンコードして、第3のビットシーケンスを生成するエンコーダと、

前記第3のビットシーケンスをインターリーブして、第4のビットシーケンスを生成する内部ビットインターリーブと、

複数のシンボルを発生させる信号スペースグループ化器であって、前記複数の各シンボルのそれぞれは、前記第4のビットシーケンスの“m”個の連続ビットを表し、“m”は1より大きい整数である信号スペースグループ化器と、

前記複数のシンボルを複数の複素シンボルにマッピングする信号スペースマッパーと、

前記複数の複素シンボルを複数のサブストリームに多重化するシリアルパラレルコンバータとを具備する装置。

2. 前記外部シンボルインターリーブがリードソロモンインターリーブである請求項1記載の装置。

3. 前記信号スペースマッパーが直交振幅変調 (QAM) を使用して前記複数の複素シンボルを発生する請求項1記載の装置。

4. “m”が少なくとも5以上の奇数であり、前記信号スペースマッパーが、ハミング距離の計算にしたがって、前記複数の複素シンボルを生成する請求項1記載の装置。

5. 前記装置が、前記複数のサブストリームのそれぞれの中にガード期間を確立するガード期間発生器をさらに具備する請求項1記載の装置。

6. 送信機と受信機を含む直交周波数分割多重通信方式 (OFDM) 送信システムを使用してデジタルデータのストリームを通信する方法において、

第1のビットシーケンスをシンボルインターリーブして第2のビットシーケン

スを生成するステップと、

前記第2のビットシーケンスをエンコードして、第3のビットシーケンスを生成するステップと、

前記第3のビットシーケンスをビットインターリーブして、第4のビットシーケンスを生成するステップと、

“m”は1より大きい整数である、前記第4のビットシーケンスの“m”個の連続ビットを表す複数の複素シンボルを発生するステップと、

前記複数の複素シンボルを複数のサブストリームに多重化するステップとを含む方法。

7. 前記第4のビットシーケンスの“m”個の連続ビットを表す複数の複素シンボルを発生するステップは、直交振幅変調 (QAM) を使用して前記複数の複素シンボルを発生するステップを含む請求項6記載の方法。

8. “m”が7に等しい請求項7記載の方法。

9. 前記第1のビットシーケンスをシンボルインターリーブするステップに前記第1のビットシーケンスをエンコードするステップが先行する請求項7記載の方法。

10. 前記複数のサブストリームのそれぞれを高速フーリエ変換 (FFT) により変換するステップと、

それぞれが前記複数の変換されたサブストリームの1つに関連する複数のガード期間を発生するステップをさらに含む請求項9記載の方法。

11. 各シンボルが“m”個のデータビットを表す複素位相調整シンボルを含む直交周波数分割多重化 (OFDM) 信号の“n”個のサブストリームを受信する受信機用の装置において、

各サブストリームに対して、前記サブストリーム中の各シンボルにより表される各ビットのバイナリ値を決定する軟判定量子化器を具備し、

前記軟判定量子化器は、

第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定する手段と、

前記シンボルと前記第1組の可能性ある値中の各可能性ある値との間の振幅差

を各シンボルに対して決定する手段と、

最小振幅差を決定し、それを表す第1の信号を発生する手段と、

第2組中の各値が予め定められたビット中に“1”のバイナリ値を持つ、各シンボルに対する第2組の可能性ある値を決定する手段と、

前記シンボルと前記第2組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定する手段と、

最小振幅差を決定し、それを表す第2の信号を発生する手段とをさらに備え、

前記各シンボルに対する第1組の可能性ある値を決定する手段は、前記シンボルの第1組の推定値を決定する手段をさらに備え、

前記各シンボルに対する第2組の可能性ある値を決定する手段は、前記各シンボルに対する第2の組の推定値を決定する手段をさらに備え、

前記第1および第2の組の推定値はパイロット信号に基づいている装置。

12. 各シンボルが“m”個のデータビットを表している、直交周波数分割多重（OFDM）信号中の複素シンボルを受信するOFDM信号受信機用のコンピュータ論理装置において、

デジタル処理システムにより読取可能なコンピュータ論理記憶装置と、

前記論理記憶装置中に組込まれ、各シンボルの値に関する軟判定を行う方法ステップを実行するために前記デジタル処理システムにより実行可能な命令とを具備し、

前記方法ステップは、

第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定し、

前記シンボルと前記第1組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第1の信号を発生し、

第2組中の各値が予め定められたビット中に“1”のバイナリ値を持つ、各シンボルに対する第2組の可能性ある値を決定し、

前記シンボルと前記第2組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第2の信号を発生し、

前記各シンボルに対する第1組の可能性ある値を決定することは、前記シンボルの第1組の推定値を決定することをさらに含み、

前記各シンボルに対する第2組の可能性ある値を決定することは、前記各シンボルに対する第2の組の推定値を決定することをさらに含み、

前記第1および第2の組の推定値はパイロット信号に基づいているコンピュータ論理記憶装置。

13. 各シンボルが“m”個のデータビットを表す複素位相調整シンボルを含む直交周波数分割多重化（OFDM）信号の“n”個のサブストリームを受信する受信機に対して、前記サブストリーム中の各シンボルにより表される各ビットのバイナリ値を決定する方法において、

第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定し、

前記シンボルと前記第1組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第1の信号を発生し、

第2組中の各値が予め定められたビット中に“1”のバイナリ値を持つ、各シンボルに対する第2組の可能性ある値を決定し、

前記シンボルと前記第2組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第2の信号を発生することを含み、

前記各シンボルに対する第1組の可能性ある値を決定することは、前記シンボルの第1組の推定値を決定することをさらに含み、

前記各シンボルに対する第2組の可能性ある値を決定することは、前記各シンボルに対する第2の組の推定値を決定することをさらに含み、

前記第1および第2の組の推定値はパイロット信号に基づいている方法。

14. 各シンボルが“m”個のデータビットを表す直交周波数分割多重（OFDM）信号中の複素シンボルを受信するOFDM信号受信機用のコンピュータ論理装置において、

デジタル処理システムにより読取可能なコンピュータ論理記憶装置と、
前記論理記憶装置中に組込まれ、各シンボルの値に関する軟判定を行う方法ステップを実行するために前記デジタル処理システムにより実行可能な命令とを具備し、

前記方法ステップは、

第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定し、

前記シンボルと前記第1組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第1の信号を発生し、

第2組中の各値が予め定められたビット中に“1”のバイナリ値を持つ、各シンボルに対する第2組の可能性ある値を決定し、

前記シンボルと前記第2組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第2の信号を発生することを含み、

前記各シンボルに対する第1組の可能性ある値を決定することは、前記シンボルの第1組の推定値を決定することをさらに含み、

前記各シンボルに対する第2組の可能性ある値を決定することは、前記各シンボルに対する第2の組の推定値を決定することをさらに含み、

前記第1および第2の組の推定値はパイロット信号に基づいているコンピュータ論理装置。

15. 各シンボルが“m”個のデータビットを表す複素位相調整シンボルを含む直交周波数分割多重化（OFDM）信号の“n”個のサブストリームを受信する受信機用の装置において、

各サブストリームに対して、前記サブストリーム中の各シンボルにより表される各ビットのバイナリ値を決定する軟判定量子化器を具備し、

前記軟判定量子化器は、

第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定する手段と、

前記シンボルと前記第1組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定する手段と、

最小振幅差を決定し、それを表す第1の信号を発生する手段とを備える装置。

16. 前記軟判定量子化器は、

第2組中の各値が予め定められたビット中に“1”のバイナリ値を持つ、各シンボルに対する第2組の可能性ある値を決定する手段と、

前記シンボルと前記第2組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定する手段と、

最小振幅差を決定し、それを表す第2の信号を発生する手段とをさらに備える請求項15記載の装置。

17. 前記軟判定量子化器が、前記第1の信号が前記第2の信号よりも大きい時にはバイナリ“1”を返し、そうでなければバイナリ“0”を返す手段をさらに備える請求項16記載の装置。

18. 前記軟判定量子化器が、前記第1の信号と前記第2の信号との間の差の振幅に比例する信頼値を返す手段をさらに備える請求項17記載の装置。

19. 受信機と組み合わせ、前記受信機は前記OFDM信号を前記軟判定量子化器に入力する前に前記OFDM信号中のガード期間を除去するガード期間除去器をさらに具備する請求項17記載の装置。

20. 前記各シンボルに対する第1組の可能性ある値を決定する手段は、前記シンボルの第1組の推定値を決定する手段をさらに備え、

前記各シンボルに対する第2組の可能性ある値を決定する手段は、前記各シンボルに対する第2組の推定値を決定する手段をさらに備える請求項16記載の装置。

21. 前記第1および第2の組の推定値は各シンボルの振幅に基づいている請求項20記載の装置。

22. 各シンボルが“m”個のデータビットを表している、直交周波数分割多重（OFDM）信号中の複素シンボルを受信するOFDM信号受信機用のコンピュータ論理装置において、

デジタル処理システムにより読取可能なコンピュータ論理記憶装置と、

前記論理記憶装置中に組込まれ、各シンボルの値に関する軟判定を行う方法ステップを実行するために前記デジタル処理システムにより実行可能な命令とを具備し、

前記方法ステップは、

第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定し、

前記シンボルと前記第1組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第1の信号を発生することを含むコンピュータ論理装置。

23. 前記命令により実行される方法ステップは、

第2組中の各値が予め定められたビット中に“1”のバイナリ値を持つ、各シンボルに対する第2組の可能性ある値を決定し、

前記シンボルと前記第2組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第2の信号を発生することをさらに含む請求項2記載の装置。

24. 前記命令により実行される方法ステップは、前記第1の信号が前記第2の信号よりも大きい時にはバイナリ“1”を返し、そうでなければバイナリ“0”を返すことをさらに含む請求項23記載の装置。

25. 前記命令により実行される方法ステップは、前記第1の信号と前記第2の信号との間の差の振幅に比例する信頼値を返すことをさらに含む請求項24記載の装置。

26. 受信機と組み合わせ、前記受信機は前記軟判定を行うために前記OFDM信号を入力する前に前記OFDM信号中のガード期間を除去するガード期間除去器をさらに具備する請求項24記載の装置。

27. 前記各シンボルに対する第1組の可能性ある値を決定することは、前記シンボルの第1組の推定値を決定することをさらに含み、

前記各シンボルに対する第2組の可能性ある値を決定することは、前記各シン

ボルに対する第2組の推定値を決定することをさらに含む請求項23記載の装置。

28. 前記第1および第2の組の推定値は各シンボルの振幅に基づいている請求項27記載の装置。

29. 各シンボルが“m”個のデータビットを表す複素位相調整シンボルを含む直交周波数分割多重化（OFDM）信号の“n”個のサブストリームを受信する受信機に対して、前記ビットストリーム中の各シンボルにより表される各ビットのバイナリ値を決定する方法において、

第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定し、

前記シンボルと前記第1組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第1の信号を発生することを含む方法。

30. 第2組中の各値が予め定められたビット中に“1”のバイナリ値を持つ、各シンボルに対する第2組の可能性ある値を決定し、

前記シンボルと前記第2組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第2の信号を発生することをさらに含む請求項29記載の方法。

31. 前記第1の信号が前記第2の信号よりも大きい時にはバイナリ“1”を返し、そうでなければバイナリ“0”を返すことをさらに含む請求項30記載の方法。

32. 前記第1の信号と前記第2の信号との間の差の振幅に比例する信頼値を返すことをさらに含む請求項31記載の方法。

33. 前記各シンボルに対する第1組の可能性ある値を決定することは、前記シンボルの第1組の推定値を決定することをさらに含み、

前記各シンボルに対する第2組の可能性ある値を決定することは、前記各シンボルに対する第2組の推定値を決定することをさらに含む請求項30記載の方法。

34. 前記第1および第2の組の推定値は各シンボルの振幅に基づいている請求項33記載の方法。

35. 前記第1および第2の組の推定値はパイロット信号に基づいている請求項33記載の方法。

36. 各シンボルが“m”個のデータビットを表す複素位相調整シンボルを含む直交周波数分割多重化（OFDM）信号の“n”個のサブストリームを受信する装置において、

それぞれが対応するサブストリーム中の各シンボルの値を決定するよう構成された、“n”個のサブストリームに対応する複数の軟判定量子化器と、

前記複数の軟判定量子化器からの前記データビットを結合するパラレルシリアルコンバータと、

前記データビットがインターリーブされる前の順序に前記結合データビットを再順序づけするデインターリーブと、

前記データビットをデコードするデコーダとを具備する装置。

37. 前記各軟判定量子化器は、

第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定する手段と、

前記シンボルと前記第1組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定する手段と、

前記シンボルと前記第1組の可能性ある値との間の最小振幅差を決定し、それを表す第1の信号を発生する手段と、

第2組中の各値が予め定められたビット中に“1”のバイナリ値を持つ、各シンボルに対する第2組の可能性ある値を決定する手段と、

前記シンボルと前記第2組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定する手段と、

前記シンボルと前記第2組の可能性ある値との間の最小振幅差を決定し、それを表す第2の信号を発生する手段とを備える請求項36記載の装置。

38. 前記各軟判定量子化器は、前記第1の信号が前記第2の信号よりも大きい時にはバイナリ“1”を返し、そうでなければバイナリ“0”を返す手段をさらに備える請求項37記載の装置。

39. 前記OFDM信号を前記軟判定量子化器に入力する前に前記OFDM信号

中のガード期間を除去するガード期間除去器をさらに具備する請求項 36 記載の装置。

40. 各シンボルが“m”個のデータビットを表す複素位相調整シンボルを含む直交周波数分割多重化 (OFDM) 信号の“n”個のサブストリームを受信する方法において、

“n”個のサブストリームに対応する複数の軟判定量子化器を使用して対応するサブストリーム中の各シンボルの値を決定し、

前記複数の軟判定量子化器によって発生したデータビットを結合し、

前記データビットがインターリーブされる前の順序に前記結合データビットを再順序づけし、

前記再順序づけされたデータビットをデコードすることを含む方法。

41. 前記各シンボルの値を決定することは、

第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定し、

前記シンボルと前記第1組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

前記シンボルと前記第1組の可能性のある値との間の最小振幅差を決定し、それを表す第1の信号を発生し、

第2組中の各値が予め定められたビット中に“1”のバイナリ値を持つ、各シンボルに対する第2組の可能性ある値を決定し、

前記シンボルと前記第2組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

前記シンボルと前記第2組の可能性のある値との間の最小振幅差を決定し、それを表す第2の信号を発生することを含む請求項40記載の方法。

42. 前記各シンボルの値を決定することは、前記第1の信号が前記第2の信号よりも大きい時にはバイナリ“1”を返し、そうでなければバイナリ“0”を返すことを含む請求項41記載の方法。

43. 前記OFDM信号を前記軟判定量子化器に入力する前に前記OFDM信号中のガード期間を除去することをさらに含む請求項40記載の方法。

4 4. 各シンボルが“m”個のデータビットを表す複素位相調整シンボルを含む直交周波数分割多重化（OFDM）信号の“n”個のサブストリームを受信する受信機に対して、前記サブストリーム中の各シンボルにより表される各ビットのバイナリ値を決定する方法において、

第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定し、

前記シンボルと前記第1組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第1の信号を発生し、

第2組中の各値が予め定められたビット中に“1”のバイナリ値を持つ、各シンボルに対する第2組の可能性ある値を決定し、

前記シンボルと前記第2組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定し、

最小振幅差を決定し、それを表す第2の信号を発生することを含み、

前記各シンボルに対する第1組の可能性ある値を決定することは、前記シンボルの第1組の推定値を決定することを含み、

前記各シンボルに対する第2組の可能性ある値を決定することは、前記各シンボルの第2組の推定値を決定することをさらに含み、

前記第1および第2の組の推定値はパイロット信号に基づいている方法。

4 5. 各シンボルが“m”個のデータビットを表す各シンボルの値に関する軟判定を行う直交周波数分割多重（OFDM）信号中の複素シンボルを受信する際に使用される命令を記憶するコンピュータ論理記憶装置において、

第1組中の各値が予め定められたビット中に“0”のバイナリ値を持つ、各シンボルに対する第1組の可能性ある値を決定する命令と、

前記シンボルと前記第1組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定する命令と、

最小振幅差を決定し、それを表す第1の信号を発生する命令と、

第2組中の各値が予め定められたビット中に“1”のバイナリ値を持つ、各シンボルに対する第2組の可能性ある値を決定する命令と、

前記シンボルと前記第2組の可能性ある値中の各可能性ある値との間の振幅差を各シンボルに対して決定する命令と、

最小振幅差を決定し、それを表す第2の信号を発生する命令とを含み、

前記各シンボルに対する第1組の可能性ある値を決定する命令は、前記シンボルの第1組の推定値を決定する命令をさらに含み、

前記各シンボルに対する第2組の可能性ある値を決定する命令は、前記各シンボルに対する第2の組の推定値を決定する命令をさらに含み、

前記第1および第2の組の推定値はパイロット信号に基づいているコンピュータ論理記憶装置。