

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2010/140577 A1

PCT

(43) 国際公開日

2010 年 12 月 9 日(09.12.2010)

- (51) 国際特許分類:
H01L 21/66 (2006.01) G01N 23/225 (2006.01)
- (21) 国際出願番号: PCT/JP2010/059237
- (22) 国際出願日: 2010 年 6 月 1 日(01.06.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-132888 2009 年 6 月 2 日(02.06.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社日立ハイテクノロジーズ (Hitachi High-Technologies Corporation.) [JP/JP]; 〒1058717 東京都港区西新橋一丁目 2 番 1 4 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 堺 恒弘 (SAKAI Tsunehiro) [JP/JP]; 〒3128504 茨城県ひたちなか市大字市毛 8 8 2 番地 株式会社日立ハイテクノロジーズ 那珂事業所内 Ibaraki (JP). 栗原 茂樹 (KURIHARA Shigeki) [JP/JP]; 〒3128504 茨城県ひたちなか市大字市毛 8 8 2 番地 株式会社日立ハイテクノロジーズ 那珂事業所内 Ibaraki (JP). 丹代 裕 (TANDAI Yutaka) [JP/JP]; 〒3128504 茨城県ひたちなか市大字市毛 8 8 2 番地 株式会社日立ハイテクノロジーズ

ズ 那珂事業所内 Ibaraki (JP). 石川 玉雄 (ISHIKAWA Tamao) [JP/JP]; 〒3128504 茨城県ひたちなか市大字市毛 8 8 2 番地 株式会社日立ハイテクノロジーズ 那珂事業所内 Ibaraki (JP). 濱村 有一 (HAMAMURA Yuichi) [JP/JP]; 〒3128504 茨城県ひたちなか市大字市毛 8 8 2 番地 株式会社日立ハイテクノロジーズ 那珂事業所内 Ibaraki (JP). 船越 知弘 (FUNAKOSHI Tomohiro) [JP/JP]; 〒3128504 茨城県ひたちなか市大字市毛 8 8 2 番地 株式会社日立ハイテクノロジーズ 那珂事業所内 Ibaraki (JP). 磯貝 静志 (ISOGAI Seiji) [JP/JP]; 〒1058717 東京都港区西新橋一丁目 2 番 1 4 号 株式会社日立ハイテクノロジーズ内 Tokyo (JP). 一瀬 勝彦 (ICHINOSE Katsuhiko) [JP/JP]; 〒1058717 東京都港区西新橋一丁目 2 番 1 4 号 株式会社日立ハイテクノロジーズ内 Tokyo (JP).

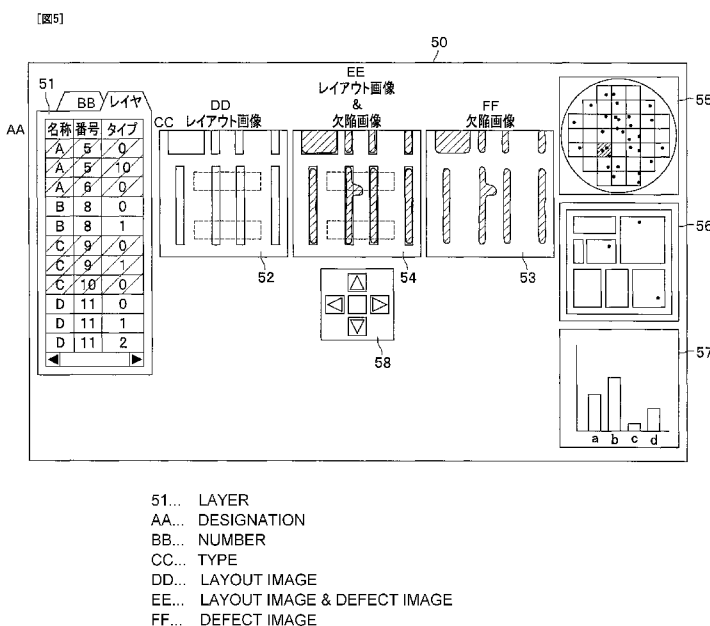
(74) 代理人: 磯野 道造 (ISONO Michizo); 〒1020093 東京都千代田区平河町 2 丁目 7 番 4 号 砂防会館別館内 磯野国際特許商標事務所気付 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,

[続葉有]

(54) Title: DEFECT IMAGE PROCESSING APPARATUS, DEFECT IMAGE PROCESSING METHOD, SEMICONDUCTOR DEFECT CLASSIFYING APPARATUS, AND SEMICONDUCTOR DEFECT CLASSIFYING METHOD

(54) 発明の名称: 欠陥画像処理装置、欠陥画像処理方法、半導体欠陥分類装置および半導体欠陥分類方法



(57) Abstract: A defect image processing apparatus uses a normalized cross correlation to image-match a layout image (52) obtained from a design data with an image obtained by removing, from a defect image (53), the defect area portions thereof, and displays, as a result of that matching, a layout image & defect image (54) on a display device. In the displayed layout image & defect image (54), not only the layout image, the layer of which is the same as that of the defect image (53), but also a layout image of another layer are displayed superimposed on the defect image (53). This makes it easier to analyze the factor of a systematic defect having occurred due to a positional relationship with another layer.

(57) 要約: 欠陥画像処理装置は、設計データから得られるレイアウト画像 (52) と、欠陥画像 (53) から欠陥領域部分を除去した画像と、を正規化相互相関により画像マッチングし、そのマッチング結果として、レイアウト画像 & 欠陥画像 (54) を表示装置に表示する。このとき、レイアウト画像 & 欠陥画像 (54) には、欠陥画像 (53) と同じレイヤのレイアウト画

像だけでなく、他のレイヤのレイアウト画像が欠陥画像 (53) に重ね合わせて表示される。従って、他のレイヤとの位置関係が発生するシステムティック欠陥の要因解析が容易になる。

WO 2010/140577 A1



KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：

欠陥画像処理装置、欠陥画像処理方法、半導体欠陥分類装置および半導体欠陥分類方法

技術分野

[0001] 本発明は、半導体デバイス製造過程で生じるウェハまたはチップにおける欠陥の検査装置から取得した欠陥画像に対する画像処理技術およびその画像処理技術を用いた半導体欠陥分類技術に関する。

背景技術

[0002] 近年、半導体ウェハの欠陥検査装置としては、暗視野（D F : Dark Field）欠陥検査装置、明視野（B F : Bright Field）欠陥検査装置、電子ビーム（E B : Electron Beam）欠陥検査装置など様々なものが開発され、それらを用いた欠陥検査方法も微細化対応への進歩を遂げている。例えば、これらの欠陥検査装置で検出した欠陥位置情報をもとにレビュー装置で欠陥の鮮明な画像取得を行い、その取得した画像から、欠陥を分類するA D C（Automatic Defect Classification：自動欠陥分類）が行われ、欠陥カテゴリが自動的に分類される。

[0003] これまでは半導体デバイスの製造歩留まり低下の原因は、主に異物や不純物のようなランダムに発生する欠陥とされ、欠陥検査装置や欠陥レビュー装置でその要因を探り、製造工程に対策を施すことで歩留まりを維持していた。しかし、最近の半導体デバイスのパターン最小線幅は、すでに65nmを割り込み、さらに45nm、32nmへと微細化が進展している。それに伴い、ランダム欠陥に代わって、設計レイアウトに依存して発生する欠陥の比率が高まってきている。

[0004] この設計レイアウトに依存する欠陥は、システムティック欠陥と呼ばれており、製品投入時の初期段階において大量の不良を作り込んでしまうことがある。例えば、特定の形状の配線がその近隣の配線のパターンの影響を受け

て、細くなったり、隣接配線とショートし易くなったりすることがある。また、下層の不純物拡散層の形状によっては、コンタクトホールにおける酸化膜のエッチング不足が生じ、上層の配線層と下層の拡散層とが電氣的に接続されない場合もある。そのため、システムティック欠陥の対策には、その要因を分析して、設計データや製造プロセス条件の両方の面からの検討が必要となる。

[0005] このようなシステムティック欠陥の要因を検討・分析するためには、欠陥位置と、設計データであるレイアウトパターンと、の関係を分析する必要がある。例えば、特許文献1では、欠陥要因の解析を行うため、欠陥を含むレビュー画像とレイアウトパターンとの対応付けを行い、例えば、欠陥が生じた位置が属する領域の欠陥密度情報などによりシステムティック欠陥判定を行う方法が開示されている。

先行技術文献

特許文献

[0006] 特許文献1：特開2009-10286号公報

発明の概要

発明が解決しようとする課題

[0007] 欠陥位置とレイアウトパターンとの位置関係を分析するためには、レビュー画像とレイアウトパターンとを高精度に、効率よく対応付ける必要がある。特許文献1には、半導体デバイスチップの周辺部の特徴的な形状部分に着目して、レビュー画像とレイアウトパターンとの対応付ける方法について記載されているが、大きな倍率でのレビュー画像における具体的な画像のマッチング方法についての記載はない。

[0008] そこで、本発明においては、欠陥を含むレビュー画像（以下、欠陥画像という）と設計データに基づくレイアウトパターン（以下、レイアウト画像という）画像との画像マッチングの高精度化および高効率化を図ることが可能な欠陥画像処理装置、欠陥画像処理方法、半導体欠陥分類装置および半導体

欠陥分類方法を提供することを目的とする。

課題を解決するための手段

[0009] 前記した目的を達成するために、本発明は、半導体デバイスの欠陥検査装置または欠陥レビュー装置によって取得された前記半導体デバイスの欠陥を含む部分の欠陥画像と、前記半導体デバイスのレイアウトデータから生成され、前記欠陥を含むレイヤと同じレイヤで前記欠陥画像の領域に対応した領域のレイアウト画像と、の画像マッチングを行うマッチング処理部と、前記マッチング処理部によってマッチングされた前記欠陥画像と前記レイアウト画像とを重ね合わせて表示装置に表示する出力処理部と、を備えた欠陥画像処理装置であって、前記マッチング処理部は、前記欠陥画像と前記レイアウト画像との画像マッチングを行うとき、前記欠陥画像から欠陥部分の領域の画像を除去し、前記欠陥部分の領域の画像を除去した欠陥画像と前記レイアウト画像との間で画像マッチングを行うことを特徴とする。

[0010] 本発明では、欠陥画像とレイアウト画像との画像マッチングを行うとき、欠陥画像の欠陥画像部分を除去してから、その画像マッチングを行う。従って、大きな倍率の欠陥画像に欠陥部分が存在した場合であっても、画像マッチングに失敗するが少なくなくなるので、画像マッチングに失敗する確率が小さくなり、画像マッチングの効率向上を図ることができる。

発明の効果

[0011] 欠陥レビュー装置などで取得された欠陥画像と設計データに基づくレイアウト画像とのマッチング処理の効率向上を図ることができる。

図面の簡単な説明

[0012] [図1]本発明の実施の形態に係る欠陥画像処理装置を含む半導体検査システムの構成の一例を示した図。

[図2]欠陥画像処理装置で用いられる画像情報ファイルに記憶されるデータの一例を示した図。

[図3]本発明の実施の形態に係る欠陥画像処理装置の機能ブロック構成の一例を示した図。

[図4]本発明の実施の形態に係る欠陥画像処理装置における欠陥画像とレイアウト画像のマッチング処理の手順の一例を示したフローチャート。

[図5]本発明の実施の形態に係る欠陥画像処理装置における画面表示の一例を示した図。

[図6]本発明の実施の形態に係る欠陥画像処理装置におけるマッチング処理の概要を示した図。

[図7]本発明の実施の形態に係る欠陥画像処理装置で参照画像が得られる場合のマッチング処理方法の一例を示した図。

[図8]本発明の実施の形態に係る欠陥画像処理装置で参照画像が得られない場合のマッチング処理方法の一例を示した図。

[図9]本発明の実施の形態に係る欠陥画像処理装置を用いたシステマティック欠陥分類の手順の一例を示した図。

発明を実施するための形態

[0013] 以下に、添付図面を参照しながら、本発明に係る欠陥画像処理装置および欠陥画像処理方法の好適な実施形態について詳細に説明する。なお、以下の説明および添付図面において、略同一の機能構成を有する構成要素については、同一の符号を付することにより、重複説明を省略することにする。

[0014] 図1は、本発明の実施の形態に係る欠陥画像処理装置を含む半導体検査システムの構成の一例を示した図である。図1に示すように、半導体検査システム1は、欠陥検査装置3、レビュー装置5、欠陥データ管理装置7、設計データベースサーバ9、欠陥画像処理装置11などから構成される。欠陥検査装置3、レビュー装置5、欠陥データ管理装置7、設計データベースサーバ9、欠陥画像処理装置11は、ネットワーク10によってデータ送受信可能に接続される。

[0015] 半導体製造工程は、不純物注入、成膜、エッチングなど様々な工程（図示省略）によって構成され、微細加工の必要性から、清浄な環境に保たれたクリーンルーム8内に構築される。そして、各工程で加工された半導体ウェハの欠陥の状況を検査する欠陥検査装置3やレビュー装置5は、そのクリーン

ルーム 8 内に設置される。

- [0016] 欠陥検査装置 3 は、製造途上にある半導体ウェハの欠陥の検出を行う、暗視野欠陥検査装置、明視野欠陥検査装置、電子ビーム欠陥検査装置などであり、被検査デバイスの表面に発生した欠陥を検出する。また、欠陥検査装置 3 は、検出した欠陥の観察画像（レビュー画像または欠陥画像という）を取得する機能を備える。
- [0017] レビュー装置 5 は、走査型電子顕微鏡（SEM：Scanning Electron Microscope）などであり、欠陥検査装置 3 が検出した欠陥の半導体ウェハ上の座標情報を基に、欠陥の詳細なレビュー画像を取得する。レビュー装置 5 は、また、検出した欠陥について、その欠陥要因のカテゴリを分類する ADC 機能を備える。
- [0018] 欠陥データ管理装置 7 は、欠陥検査装置 3 やレビュー装置 5 によって取得され、送信される半導体ウェハの欠陥に係る各種データを、ネットワーク 10 を介して受信し、欠陥データ 17 として蓄積・管理する。ここで、ここで、欠陥データ 17 としては、欠陥データファイル 18、画像ファイル 19、画像情報ファイル 20 などが含まれる。
- [0019] 欠陥データファイル 18 は、欠陥検査装置 3 により検出された欠陥を識別する欠陥識別番号、当該欠陥の位置を各々のダイ（チップ）に設けられた所定の基準点（原点）に対して決定されたダイ上の座標系で表された欠陥位置座標、欠陥サイズ、欠陥要因のカテゴリなどの欠陥データを記憶するファイルである。
- [0020] 画像ファイル 19 は、レビュー機能を備えた欠陥検査装置 3 またはレビュー装置 5 によって取得された欠陥画像（レビュー画像）のデータを記憶するファイルである。
- [0021] 画像情報ファイル 20 は、各画像ファイル 19 に対応付けられて作成され、各画像ファイル 19 の取得状況を示す情報を記憶するファイルである。画像情報ファイル 20 は、図 2 にその一例を示すように、画像ファイル 19 に含まれる欠陥画像の画像倍率（低倍率、高倍率）、画像解像度（低倍率、高

倍率)、欠陥を含む欠陥領域座標、欠陥領域重心座標、重ね合わせて当該画像を構成するフレーム画像の枚数など情報により構成される。

[0022] ここで、欠陥画像の画像倍率は、欠陥検査装置 3 またはレビュー装置 5 によって欠陥画像が取得されたときの欠陥画像の倍率である。その欠陥画像の倍率は、通常、半導体デバイスのデザインルールで定められたパターンの最小寸法、半導体デバイスの製造歩留まりに影響を与える欠陥に大きさ(欠陥サイズ)、その欠陥を視野に収めることができる倍率(FOV: Field Of View)などにに基づき定められる。

[0023] 設計データベースサーバ 9 は、所定の半導体製造工程で製造される半導体ウェハに形成される半導体デバイス(集積回路チップなど)のレイアウトデータ 23 を、半導体デバイスごとに蓄積し、管理する。レイアウトデータ 23 は、その半導体デバイスを構成する素子や配線などの物理的な配置に関する設計データであり、また、各製造工程で用いられるマスクの形状(マスクパターン)を定めるデータである。

[0024] 欠陥画像処理装置 11 は、欠陥データ管理装置 7 から検査対象の半導体ウェハの欠陥画像を取得し、また、設計データベースサーバ 9 からその半導体ウェハに形成される素子や配線のレイアウト画像を取得し、両者の画像を比較して、その結果を、その後に行われる欠陥解析処理に供する。

[0025] 欠陥画像処理装置 11 は、ワークステーションやパーソナルコンピュータなどのコンピュータによって構成され、通信部 30、制御部 31、記憶部 32、入力部 33、出力部 34などを備える。

[0026] 制御部 31 は、中央演算処理装置(CPU: Central Processing Unit)やマイクロプロセッサなどで構成される。制御部 31 は、他の各部の制御を行うとともに、後記するマッチング処理などを行う。記憶部 32 は、例えば、RAM(Random Access Memory)などの揮発性メモリ、フラッシュメモリなどの不揮発性メモリ、ハードディスク装置といった記憶装置からなり、後記するマッチング処理などを実行するプログラムなどを記憶するとともに、欠陥データ管理装置 7 や設計データベースサーバ 9 から送信される欠陥画像やレ

レイアウトデータを記憶する。

[0027] 通信部 30 は、ネットワーク 10 を介して、欠陥検査装置 3、レビュー装置 5、欠陥データ管理装置 7、設計データベースサーバ 9 との間でデータの送受信を行う。すなわち、通信部 30 は、制御部 31 の指示のもとに、欠陥データ管理装置 7 から、検査対象の半導体ウェハの欠陥データに関する欠陥データファイル 18、画像ファイル 19、画像情報ファイル 20 などを取得し、また、設計データベースサーバ 9 から、その半導体ウェハに形成される集積回路チップのレイアウトデータ 23 を取得する。

[0028] 入力部 33 は、キーボード、マウス、各種ボタンなどの入力装置からなり、また、出力部 34 は、LCD (Liquid Crystal Display) 装置、プリンタなどの出力装置からなる。

[0029] 図 3 は、本発明の実施の形態に係る欠陥画像処理装置 11 の機能ブロック構成の一例を示した図である。図 3 に示すように、欠陥画像処理装置 11 は、データ取得部 41、データ変換部 43、欠陥判定部 45、マッチング処理部 47、出力処理部 49 を含んで構成される。

[0030] データ取得部 41 は、ネットワーク 10 を介して、欠陥データ管理装置 7 から欠陥データ 17 を取得し、設計データベースサーバ 9 からレイアウトデータ 23 を取得する。データ変換部 43 は、欠陥データ管理装置 7 から取得した欠陥データ 17 および設計データベースサーバ 9 から取得したレイアウトデータ 23 を、後記する欠陥判定部 45 やマッチング処理部 47 で使用可能なデータ形式に変換する。

[0031] 欠陥判定部 45 は、取得した欠陥データ 17 から、当該欠陥がランダム欠陥であるか、または、システムティック欠陥かであるか、を判定する。ここで、ランダム欠陥とは、塵埃や異物が原因で生じる欠陥である。マッチング処理部 47 は、欠陥データ 17 に含まれる欠陥画像とレイアウトデータの原点合わせ、倍率合わせを行って座標軸を合わせ、画像のマッチングを行う。出力処理部 49 は、データ変換部 43 によって変換された欠陥画像、レイアウトデータ 23 に基づくレイアウト画像、マッチング処理部 47 によるマッ

チング処理結果、欠陥位置、カテゴリ分類結果などを出力部 34 に出力する。

[0032] なお、前記の各機能ブロックの機能は、記憶部 32 にあらかじめ記憶されている所定の処理プログラムを、制御部 31 が読み出して、実行することによって実現される。

[0033] 続いて、図 4 以降の図を参照して、欠陥画像処理装置 11 の動作について説明する。図 4 は、欠陥画像とレイアウト画像のマッチング処理の手順の一例を示したフローチャートである。

[0034] 図 4 において、データ取得部 41 は、まず、ネットワーク 10 を介して、設計データベースサーバ 9 からレイアウトデータ 23 を取得し（ステップ S101）、また、欠陥データ管理装置 7 から欠陥データ 17 を取得する（ステップ S102）。取得されたレイアウトデータ 23 および欠陥データ 17 は、データ変換部 43 によってマッチング処理部 47 が読み出し可能なデータ形式に変換される。

[0035] 次に、マッチング処理部 47 は、欠陥を含む工程上の検査対象レイヤに対し、画像マッチングの対象となるレイアウトデータ 23 上のレイヤの 1 つまたは複数のレイヤを、マッチング対象レイヤとして関連付ける。すなわち、マッチング処理部 47 は、工程上の検査対象レイヤに対して、マッチングするレイアウトデータ 23 上のレイヤのレイヤ名称、レイヤ番号、レイヤタイプの関連付けを行う（ステップ S103）。

[0036] この関連付けの処理には、オペレータによる入力部 33 からの入力処理や、あらかじめ設定されたレシピデータの読み込み処理などが含まれるが、その詳細については説明を省略する。

[0037] なお、このような関連付けを行っておくことにより、オペレータは、工程上の検査対象のレイヤの名称によって、マッチング対象のレイアウトデータ 23 上のレイヤを扱うことが可能となり、また、その際には、レイヤ番号やレイヤタイプを意識せずに表示された画像を用いて欠陥要因分析などが行えるようになる。

- [0038] 次に、マッチング処理部 47 は、レイアウトデータ 23 と欠陥データ 17 との原点合わせを行う（ステップ S 104）。例えば、レイアウトデータ 23 において、位置を表すデータの座標系の原点は、ダイ（チップともいう）の中央に設けられることがある。一方、欠陥データ 17 において、位置を表すデータの座標系の原点は、ダイ左下隅に設けられることがある。このような場合には、両者の原点および座標軸を一致させ、両者の間で、同じ位置情報を同じデータで表すことができるようにする。
- [0039] なお、1つのレイヤのレイアウトデータ 23 を用いて欠陥データ 17 との原点合わせが行われた場合には、他のレイヤのレイアウトデータ 23 との原点合わせは、その後、行う必要がない。
- [0040] 次に、マッチング処理部 47 は、欠陥データ 17 に含まれる欠陥ごとに、その欠陥の位置に対応するレイアウトデータ 23 から得られるマッチング対象レイヤのレイアウト画像と、画像ファイル 19 に記憶されている欠陥画像と、のマッチングを行う（ステップ S 105）。このとき、前のステップ S 104 で原点合わせがすでに行っているため、当該欠陥の座標位置から、その座標位置に対応するレイアウト画像を容易に得ることができる。しかしながら、その座標位置のデータには欠陥検出時の誤差が含まれており、レイアウト画像と欠陥画像とは、多少の位置ずれを生じている場合が多い。そこで、ここでは、当該欠陥画像の視野よりも広い範囲で、レイアウト画像と欠陥画像との間でパターンマッチングを行う。
- [0041] なお、図示を省略しているが、マッチング処理部 47 は、画像のマッチングを行う前に、画像の倍率合わせを行っている。このとき、欠陥画像の倍率は、欠陥検査装置 3 またはレビュー装置 5 によってその欠陥画像が取得されたときの倍率であり、画像情報ファイル 20（図 2 参照）に記憶されている。そこで、マッチング処理部 47 は、欠陥データ 17 の画像情報ファイル 20 に含まれる倍率を参照し、レイアウトデータ 23 から得られるレイアウト画像に、欠陥画像を重ね合わせる倍率を算出し、両画像の座標系を同じにしてマッチングを行うことができる。

- [0042] 本実施形態の欠陥画像処理装置 11 では、欠陥検査装置 3 またはレビュー装置 5 から、欠陥画像データ（画像ファイル 19）とその倍率（画像情報ファイル 20）とが互いに対応付けられて、すでに送付されている（図 2 参照）ので、マッチング処理部 47 は、オペレータから倍率情報の入力を受けることなく、欠陥画像と同じ倍率のレイアウト画像を生成し、画像のマッチングを行うことができる。その結果、オペレータは、マッチング対象の欠陥画像の倍率を気にする必要がなくなり、その分、オペレータにとってみれば、欠陥画像処理装置 11 の使い勝手が向上したといえる。
- [0043] 次に、マッチング処理部 47 は、当該欠陥画像をマッチング対象レイヤの上層または下層の他のレイヤのレイアウト画像と重ね合わせる（ステップ S106）。すなわち、マッチング処理部 47 は、レイアウトデータ 23 から当該欠陥が含まれるレイヤとは異なるレイヤの当該欠陥画像と同じ領域部分のレイアウト画像を取得し、その取得したレイアウト画像を欠陥画像に重ね合わせる。
- [0044] 次に、出力処理部 49 は、マッチング処理の結果として、マッチング対象レイヤおよびその上層または下層の他のレイヤのレイアウト画像と欠陥画像とを重ね合わせて、出力部 34 に表示する（ステップ S107）。なお、このとき、表示する他のレイヤは複数選択可能であるとする。
- [0045] このように、当該欠陥を含むレイヤの上層または下層のレイヤで、欠陥要因となり得る他のレイヤのレイアウト画像を、適宜、選択し、照合し、表示できるようにしたことによって、オペレータは、当該欠陥に対する他のレイヤの影響の有無を確認することが可能になる。例えば、検査対象レイヤが Poly-Si レイヤであった場合、当該欠陥の下層が、N 型または P 型のアクティブ領域（不純物注入領域）であるのか、または、非アクティブ領域であるのか、などの情報が得ることができるので、その情報に基づき、当該欠陥がシステムティック欠陥に該当するのか、あるいは、該当しないのか、などを判断することが可能になる。
- [0046] また、レイヤとして、フロアプランのレイアウトデータが存在する場合に

は、システムティック欠陥であるか否かの判定を簡易的に行うことができる。すなわち、欠陥の位置をフロアプランで定義されるブロックの領域と比較することによって、当該欠陥が、メモリセル領域にあるのか、配線領域にあるのか、周辺回路領域にあるのか、ダミーパターン領域にあるのか、などを判定し、その結果に基づき、システムティック欠陥に該当するのか否かを判断することができる。

[0047] 図5は、出力部34による画面表示の一例を示した図である。図5に示すように、表示画面50には、レイヤ関連付け表示51、レイアウト画像52、欠陥画像53、レイアウト画像&欠陥画像54、ウェハマップ表示55、ダイマップ表示56、欠陥カテゴリ表示57などが表示される。

[0048] レイヤ関連付け表示51は、ステップS103で行われた欠陥を含む工程上のレイヤに関連付けられたレイアウトデータ23上のレイヤの名称、番号、タイプを示す。なお、同じレイヤの名称であっても、レイアウトデータ23の中には、レイヤの設計や製造工程の違いにより、番号やタイプが異なるレイヤがある。レイヤ関連付け表示51により、オペレータは、表示画面50上に表示させるレイアウトデータ23上のレイヤを、適宜、選択することができる。

[0049] レイアウト画像52は、レイアウトデータ23に基づき生成された、いわゆる、レイアウトパターンの画像である。図5では、マッチング対象レイヤ（検査対象のレイヤで、欠陥が含まれるレイヤに対応するレイアウトデータ23上のレイヤ）のレイアウト画像は、実線で、その下層または上層のレイアウト画像は、点線で表示されている。また、欠陥画像53は、レビュー装置5などによって取得されたレビュー画像であり、欠陥データ17に含まれる画像ファイル19を基に表示される。

[0050] レイアウト画像&欠陥画像54は、レイアウト画像52と欠陥画像53のマッチング結果を表示したものである。すなわち、レイアウト画像&欠陥画像54は、マッチング処理の結果と、マッチング対象レイヤと異なる他のレイヤのレイアウト画像を重ねて表示したものである。なお、ここでいう他の

レイヤは、オペレータの入力操作などにより、１つまたは複数のレイヤを任意に選択可能であるとする。

- [0051] レイアウト画像&欠陥画像５４は、ステップＳ１０５におけるレイアウト画像と欠陥画像とのマッチング処理に失敗したときでも表示される。その場合には、レイアウト画像と欠陥画像とは、欠陥画像の検出位置の誤差のために、互いにややずれて表示されることになるので、その場合には、移動用ボタン５８（上下左右ボタン）をマウスなどでクリックして、手動でレイアウト画像を移動させて重ね合わせることも可能である。
- [0052] ウェハマップ表示５５は、欠陥データ１７に含まれる各欠陥のウェハ上の位置を、ドットの位置で表したものである。また、ダイマップ表示５６は、その欠陥のダイ内での位置を、同様にドットの位置で表したものである。ダイマップ表示５６では、フロアプランのデータが重ね合わせて表示されるので、各欠陥がダイ内の制御回路部、演算回路部、ＲＡＭ部など、どのブロックに位置するか容易に分る。
- [0053] また、表示画面５０においては、オペレータがウェハマップ表示５５またはダイマップ表示５６に表示されたドットの１つをマウスなどで選択してクリックすると、その選択したドットに対応する欠陥のレイアウト画像５２、欠陥画像５３およびレイアウト画像&欠陥画像５４が表示される。
- [0054] 欠陥カテゴリ表示５７は、欠陥検査装置３のＡＤＣによって分類された欠陥要因のカテゴリ別欠陥分布を示したものである。すなわち、欠陥カテゴリ表示５７において、横軸のａ，ｂ，ｃ，ｄは、欠陥要因のカテゴリを表し、縦軸は、各カテゴリに属する欠陥の発生頻度を表している。
- [0055] このように、欠陥画像処理装置１１は、欠陥画像５３と、欠陥を含むレイヤの上層や下層の欠陥要因となりそうなレイヤのレイアウト画像５２と、それらを重ね合わせたレイアウト画像&欠陥画像５４を、同じ表示画面５０上に表示することができる。従って、欠陥解析を行うオペレータは、表示画面５０を見ることによって、当該欠陥に他のレイヤが影響を及ぼしているか否かを推定することが容易になり、その結果、欠陥要因の解析が容易になる。

- [0056] 続いて、図6～図8を参照して、欠陥画像処理装置11において行われるマッチング処理の詳細について説明する。図6は、欠陥画像処理装置11におけるマッチング処理の概要を示した図である。
- [0057] 前記したように、レビュー装置5などで取得された欠陥画像61とレイアウトデータ23を基に生成されたレイアウト画像62との間には、レビュー装置5などの位置検出誤差などのためにずれが生じている場合が多い。
- [0058] マッチング処理部47は、公知の正規化相互相関マッチング63により、欠陥画像61とレイアウト画像62との自動マッチングを行い、マッチング処理結果64を出力する。その場合、前記の位置検出誤差の影響により、マッチングに成功しない場合もあるため、レイアウト画像62の探索範囲を欠陥画像61の範囲よりも広く設定し、欠陥画像61とのマッチング処理を行うようにする。なお、探索範囲は、オペレータの操作により任意に設定可能である。
- [0059] なお、このマッチング処理部47におけるマッチング処理対象のレイアウト画像のレイヤは、原則として1つのレイヤではある。しかしながら、レビュー装置5などで、例えば、Poly Siレイヤを見た場合、下層の素子分離レイヤのパターンも同時に見えてしまう。すなわち、レビュー装置5などによるPoly Siレイヤの取得画像（欠陥画像61）には、素子分離レイヤの画像も含まれることになる。そこで、このような場合には、マッチング処理対象のレイアウト画像として、素子分離レイヤのレイアウト画像の上にPoly Siレイヤのレイアウト画像を重ね合わせた画像を利用する。
- [0060] また、このマッチング処理においては、欠陥画像61の全域に対し、欠陥領域の占める割合が小さい場合には、欠陥画像61の欠陥領域以外の画像部分とレイアウト画像62とのマッチングは成功する確率が高い。一方、欠陥画像61の全域に対し、欠陥領域の占める割合が大きき場合には、欠陥領域自体がマッチングの障害となりマッチングに失敗することが多くなる。そこで、ここでは、以下に示すマッチング方法により、マッチング成功の確率を高める。

- [0061] ところで、レビュー装置 5（図 1 参照）は、通常、ある領域の低倍率のレビュー画像を取得し、そのレビュー画像を、例えば、隣接するダイの同じ領域で取得した参照画像と比較し、その差分画像により欠陥の有無を検出し、欠陥を検出した場合には、その欠陥部分を含む領域の高倍率のレビュー画像を取得している。また、A D Cを行う場合には、そのA D Cによる分類精度を向上させるために、高倍率の参照画像を用いている。
- [0062] このように、レビュー装置 5からは、低倍率の欠陥画像、参照画像、高倍率の欠陥画像、参照画像の 4 種類のレビュー画像が取得される。以下、高倍率の画像を用いてマッチング処理を行う場合について説明する。なお、高倍率のレビュー画像がない場合には、低倍率のレビュー画像から欠陥部分を含んだ領域を切り出し、拡大して、高倍率のレビュー画像（欠陥画像または参照画像）としてもよい。
- [0063] 図 7 は、欠陥画像処理装置 11 で参照画像が得られる場合のマッチング処理方法の一例を示した図である。
- [0064] 欠陥画像処理装置 11 は、レビュー装置 5 が取得した高倍率の欠陥画像 80 と、参照画像 81 と、それぞれの画像に対する画像情報ファイル 20 と、を欠陥データ管理装置 7 から取得する。
- [0065] マッチング処理部 47 は、欠陥画像 80 と参照画像 81 との差分を求めて欠陥領域抽出画像 82 を得る。次に、マッチング処理部 47 は、欠陥画像 80 から欠陥領域抽出画像 82 部分を除去した画像、すなわち、欠陥画像 80 のうち欠陥領域抽出画像 82 部分をマスクした画像を、欠陥マスク画像 83 とする。さらに、欠陥マスク画像 83 から輪郭線を抽出し、輪郭線抽出結果 84 を得る。
- [0066] 続いて、マッチング処理部 47 は、図 6 で示したマッチング手法に従って、輪郭線抽出結果・レイアウトマッチング画像 85 を取得し、その結果に基づき、出力処理部 49 は、欠陥画像とレイアウト画像とを重ね合わせて表示した欠陥画像・レイアウト画像マッチング表示 86 を出力部 34 に出力する。

- [0067] また、欠陥領域が欠陥画像全域の大部分を占めるような大きな欠陥である場合には、レビュー装置 5 で得られた低倍率の欠陥画像と低倍率の参照画像とを用いて、図 7 で説明した処理と同様の処理を行い、マッチング処理を行ってもよい。
- [0068] 次に、参照画像 8 1 が得られない場合のマッチング処理について説明する。図 8 は、欠陥画像処理装置 1 1 で参照画像 8 1 が得られない場合のマッチング処理方法の一例を示した図である。
- [0069] 欠陥検査装置 3 またはレビュー装置 5 から得られる画像ファイル 1 9 には、画像情報ファイル 2 0 が付属し（図 1 参照）、画像情報ファイル 2 0 には、通常、その、画像ファイル 1 9 に含まれる欠陥の重心座標および欠陥サイズの情報が含まれている。そこで、図 8 に示すように、高倍率の欠陥画像 8 0 において、欠陥領域が横 X_D 、縦 Y_D の矩形領域である場合、マッチング処理部 4 7 は、横 $X_M (> X_D)$ 、縦 $Y_M (> Y_D)$ の矩形領域を生成し、欠陥領域抽出画像 9 1 とする。
- [0070] 以下、図 7 の場合と同様にして、マッチング処理部 4 7 は、欠陥画像 8 0 から欠陥領域抽出画像 9 1 を除去した画像、すなわち、欠陥画像 8 0 のうち欠陥領域抽出画像 9 1 部分をマスクした画像を、欠陥マスク画像 9 2 とする。さらに、欠陥マスク画像 9 2 から輪郭線を抽出し、輪郭線抽出結果 9 3 を得る。
- [0071] さらに、マッチング処理部 4 7 は、図 6 で示したマッチング手法に従って、輪郭線抽出結果・レイアウトマッチング画像 9 4 を取得し、その結果に基づき、出力処理部 4 9 は、欠陥画像とレイアウト画像とを重ね合わせて表示した欠陥画像・レイアウト画像マッチング表示 8 6 を出力部 3 4 に出力する。
- [0072] なお、ここでは、マスクとして用いる欠陥領域抽出画像 9 1 は、矩形であるとしたが、円形や楕円形などであってもよく、矩形に限定されるものではない。また、欠陥領域が欠陥画像全域の大部分を占めるような大きな欠陥である場合には、レビュー装置 5 で得られた低倍率の欠陥画像を用いて、図 8

で説明した処理と同様の処理を行い、マッチング処理を行ってもよい。

- [0073] 以上、図 7 または図 8 を用いて説明した画像マッチング方法を用いると、欠陥を含むレビュー画像（欠陥画像）であっても、その領域に対応する（欠陥のない）レイアウト画像との画像マッチングで失敗する確率を低減させることが可能になる。
- [0074] 図 9 は、欠陥画像処理装置 11 を用いたシステムティック欠陥分類の手順の一例を示した図である。
- [0075] 欠陥画像処理装置 11 のデータ取得部 41 は、まず、欠陥データ管理装置 7 から欠陥データ 17 を取得し、レビュー装置 5 から得られた A D C 分類データを取得する（ステップ S 201）。そして、欠陥判定部 45 は、その A D C 分類データから、ランダム欠陥のカテゴリを選択し（ステップ S 202）、欠陥データ 17 に含まれる各欠陥について、その欠陥がランダム欠陥であるか否かを判定する（ステップ S 203）。
- [0076] そして、その判定の結果、その欠陥がランダム欠陥であると判定された場合には（ステップ S 203 で「Y e s」）、その欠陥はシステムティック欠陥分類の対象外とする（ステップ S 204）。また、その欠陥がランダム欠陥でないと判定された場合には（ステップ S 203 で「N o」）、当該欠陥はシステムティック欠陥であるとして、システムティック欠陥の分類を開始する（ステップ S 205）。
- [0077] その後、欠陥画像処理装置 11 は、図 4 で説明した処理と同じステップ S 101～S 107 の処理を実行し、図 5 に示した表示画面 50 を表示する。そこで、欠陥解析を行うオペレータは、表示画面 50 に表示されたレイアウト画像 & 欠陥画像 54 に基づき、システムティック欠陥を分類する（ステップ S 206）。
- [0078] なお、この場合、オペレータは、レイアウト画像 & 欠陥画像 54 に表示された当該欠陥の欠陥部分（欠陥領域）と、当該欠陥を含むレイヤの上層または下層の他のレイヤのレイアウト画像と、の相対的な位置関係などに基づき、システムティック欠陥であるか否かを判定し、そのシステムティック欠陥

をさらに細かく分類する。

[0079] そして、そのシステムティック欠陥であるか否かの判定やそれをさらに細かく分類する方法が、あらかじめコンピュータが判定可能なルールとして定められている場合には、欠陥画像処理装置 11 は、欠陥分類を自動で行うことができる。その場合には、欠陥画像処理装置 11 は、半導体欠陥分類装置ということができる

[0080] なお、システムティック欠陥であることを判定し、分類するルールとしては、例えば、当該欠陥の欠陥領域が、他のレイヤの有意な領域（有意な領域とは、不純物が形成される領域、ゲート材料や配線が形成される領域、コンタクトホールが形成される領域などをいう）の中央部分にある場合の欠陥は、第 1 種のシステムティック欠陥に該当、有意な領域の周縁部分にある場合の欠陥は、第 2 種のシステムティック欠陥に該当、有意な領域の外にある場合の欠陥は、システムティック欠陥に非該当などのように定めておく。

[0081] 以上のように、欠陥画像処理装置 11 またはそれを用いた半導体欠陥分類装置においては、ADC 結果に基づきランダム欠陥と判定された欠陥を事前に除外され、さらに、ランダム欠陥でない欠陥については、その欠陥の欠陥画像 53 と、欠陥を含むレイヤおよびその上層または下層の他のレイヤのレイアウト画像 52 と、がマッチングされ、重ね合わせて生成されたレイアウト画像 & 欠陥画像 54 が表示画面に表示される。従って、オペレータは、システムティック欠陥であることの判定やその分類が容易になり、その作業効率を向上させることができる。

[0082] 以上説明したように、本発明の実施の形態にかかる欠陥画像処理装置 11 またはそれを用いた半導体欠陥分類装置によれば、高倍率の欠陥画像を用いてレイアウト画像との画像マッチングを行っても失敗する確率が低減され、その結果として画像マッチングの効率が向上する。また、欠陥画像と同じレイヤだけでなく、他のレイヤのレイアウト画像との重ね合わせ画像が表示されるため、他のレイヤの設計や製造工程に影響されて発生するシステムティック欠陥の分類に役立てることが可能となり、欠陥要因解析の効率化を図る

ことが可能となる。

符号の説明

[0083]	1	半導体検査システム
	3	欠陥検査装置
	5	レビュー装置
	7	欠陥データ管理装置
	8	クリーンルーム
	9	設計データベースサーバ
	10	ネットワーク
	11	欠陥画像処理装置
	17	欠陥データ
	18	欠陥データファイル
	19	画像ファイル
	20	画像情報ファイル
	23	レイアウトデータ
	30	通信部
	31	制御部
	32	記憶部
	33	入力部
	34	出力部
	41	データ取得部
	43	データ変換部
	45	欠陥判定部
	47	マッチング処理部
	49	出力処理部
	50	表示画面
	51	レイヤ関連付け表示
	52	レイアウト画像

- 5 3 欠陥画像
- 5 4 レイアウト画像&欠陥画像
- 5 5 ウェハマップ表示
- 5 6 ダイマップ表示
- 5 7 欠陥カテゴリ表示
- 5 8 移動用ボタン

請求の範囲

[請求項1]

半導体デバイスの欠陥検査装置または欠陥レビュー装置によって取得された前記半導体デバイスの欠陥を含む部分の欠陥画像と、前記半導体デバイスのレイアウトデータから生成され、前記欠陥を含むレイヤと同じレイヤで前記欠陥画像の領域に対応した領域のレイアウト画像と、の画像マッチングを行うマッチング処理部と、

前記マッチング処理部によってマッチングされた前記欠陥画像と前記レイアウト画像とを重ね合わせた重ね合わせ画像を表示装置に表示する出力処理部と、

を備えた欠陥画像処理装置であって、

前記マッチング処理部は、

前記欠陥画像と前記レイアウト画像との画像マッチングを行うとき、前記欠陥画像から欠陥部分の領域の画像を除去し、前記欠陥部分の領域の画像を除去した欠陥画像と前記レイアウト画像との間で画像マッチングを行うこと

を特徴とする欠陥画像処理装置。

[請求項2]

前記欠陥部分の領域は、

前記欠陥検査装置または欠陥レビュー装置によって取得された前記半導体デバイスの前記欠陥画像と同じ構造を有する他の部分のレビュー画像と、前記欠陥画像と、の差分画像として得られた領域であること

を特徴とする請求の範囲第1項に記載の欠陥画像処理装置。

[請求項3]

前記欠陥部分の領域は、

前記欠陥画像に含まれる欠陥について、前記欠陥検査装置または欠陥レビュー装置によって取得された前記欠陥の位置および欠陥サイズによって定められた領域であること

を特徴とする請求の範囲第1項に記載の欠陥画像処理装置。

[請求項4]

前記マッチング処理部は、

前記欠陥画像と前記レイアウト画像との画像マッチングを行うときには、前記欠陥検査装置または欠陥レビュー装置によって取得され、前記欠陥検査装置または欠陥レビュー装置から送付された欠陥画像の倍率に合わせて、前記レイアウト画像の倍率を定めること

を特徴とする請求の範囲第1項に記載の欠陥画像処理装置。

[請求項5]

前記出力処理部は、

前記重ね合わせ画像を表示するとき、前記欠陥を含むレイヤと異なるレイヤで前記欠陥画像の領域に対応した領域のレイアウト画像をさらに重ね合わせて表示すること

を特徴とする請求の範囲第1項に記載の欠陥画像処理装置。

[請求項6]

前記出力処理部は、

前記欠陥画像と、前記レイアウト画像と、前記重ね合わせ画像と、を前記表示装置の同じ画面内に同時に表示すること

を特徴とする請求の範囲第1項に記載の欠陥画像処理装置。

[請求項7]

半導体デバイスの欠陥検査装置または欠陥レビュー装置によって取得された前記半導体デバイスの欠陥を含む部分の欠陥画像と、前記半導体デバイスのレイアウトデータから生成され、前記欠陥を含むレイヤと同じレイヤで前記欠陥画像の領域に対応した領域のレイアウト画像と、の画像マッチングを行う処理と、

前記マッチング処理部によってマッチングされた前記欠陥画像と前記レイアウト画像とを重ね合わせた重ね合わせ画像を表示装置に表示する処理と、

を実行するコンピュータによって行われる欠陥画像処理方法であって、

前記コンピュータは、

前記画像マッチングを行う処理で前記欠陥画像と前記レイアウト画像との画像マッチングを行うとき、前記欠陥画像から欠陥部分の領域の画像を除去し、前記欠陥部分の領域の画像を除去した欠陥画像と前

記レイアウト画像との間で画像マッチングを行うこと
を特徴とする欠陥画像処理方法。

[請求項8]

前記欠陥部分の領域は、

前記欠陥検査装置または欠陥レビュー装置によって取得された前記半導体デバイスの前記欠陥画像と同じ構造を有する他の部分のレビュー画像と、前記欠陥画像と、の差分画像として得られた領域であること

を特徴とする請求の範囲第7項に記載の欠陥画像処理方法。

[請求項9]

前記欠陥部分の領域は、

前記欠陥画像に含まれる欠陥について、前記欠陥検査装置または欠陥レビュー装置によって取得された前記欠陥の位置および欠陥サイズによって定められた領域であること

を特徴とする請求の範囲第7項に記載の欠陥画像処理方法。

[請求項10]

半導体デバイスの欠陥検査装置または欠陥レビュー装置によって取得された前記半導体デバイスの欠陥を含む部分の欠陥画像と、前記半導体デバイスのレイアウトデータから生成され、前記欠陥を含むレイヤと同じレイヤで前記欠陥画像の領域に対応した領域のレイアウト画像と、の画像マッチングを行うマッチング処理部と、

前記マッチング処理部によってマッチングされた前記欠陥画像と前記レイアウト画像とを重ね合わせた重ね合わせ画像を表示装置に表示する出力処理部と、

前記欠陥がレイアウト依存性を有するシステムティック欠陥であるか否かを判定する欠陥判定部と、

を備えた半導体欠陥分類装置であって、

前記マッチング処理部は、

前記欠陥画像と前記レイアウト画像との画像マッチングを行うとき、前記欠陥画像から欠陥部分の領域の画像を除去し、前記欠陥部分の領域の画像を除去した欠陥画像と前記レイアウト画像との間で画像マ

ッチングを行い、

前記欠陥判定部は、

前記重ね合わせ画像によって得られる前記欠陥の位置と前記レイアウト画像との相対位置関係に基づき、システムティック欠陥であることを判定すること

を特徴とする半導体欠陥分類装置。

[請求項11]

前記欠陥判定部は、

前記欠陥検査装置または前記欠陥レビュー装置によって取得された前記半導体デバイスの欠陥にその欠陥の分類データが付されている場合には、その分類データがランダム欠陥である欠陥をシステムティック欠陥から除外すること

を特徴とする請求の範囲第10項に記載の半導体欠陥分類装置。

[請求項12]

半導体デバイスの欠陥検査装置または欠陥レビュー装置によって取得された前記半導体デバイスの欠陥を含む部分の欠陥画像と、前記半導体デバイスのレイアウトデータから生成され、前記欠陥を含むレイヤと同じレイヤで前記欠陥画像の領域に対応した領域のレイアウト画像と、の画像マッチングを行うマッチング処理部と、

前記マッチング処理部によってマッチングされた前記欠陥画像と前記レイアウト画像とを重ね合わせた重ね合わせ画像を表示装置に表示する出力処理部と、

前記欠陥がレイアウト依存性を有するシステムティック欠陥であるか否かを判定する欠陥判定部と、

を備えた半導体欠陥分類装置におけるであって、半導体欠陥分類方法であって、

前記マッチング処理部は、

前記欠陥画像と前記レイアウト画像との画像マッチングを行うとき、前記欠陥画像から欠陥部分の領域の画像を除去し、前記欠陥部分の領域の画像を除去した欠陥画像と前記レイアウト画像との間で画像マ

ツチングを行い、

前記欠陥判定部は、

前記重ね合わせ画像によって得られる前記欠陥の位置と前記レイアウト画像との相対位置関係に基づき、システムティック欠陥であることを判定すること

を特徴とする半導体欠陥分類方法。

[請求項13]

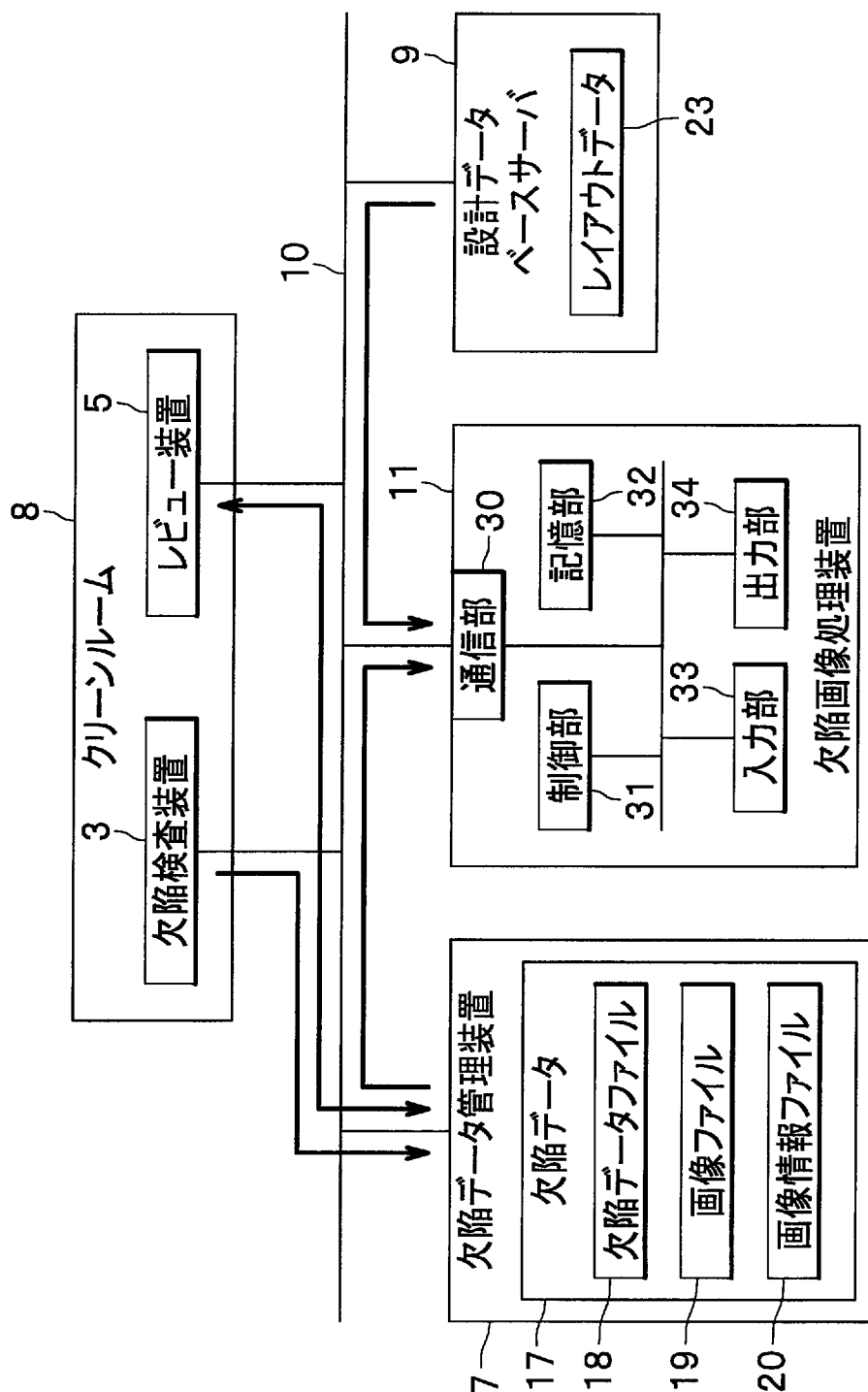
前記欠陥判定部は、

前記欠陥検査装置または前記欠陥レビュー装置によって取得された前記半導体デバイスの欠陥にその欠陥の分類データが付されている場合には、その分類データがランダム欠陥である欠陥をシステムティック欠陥から除外すること

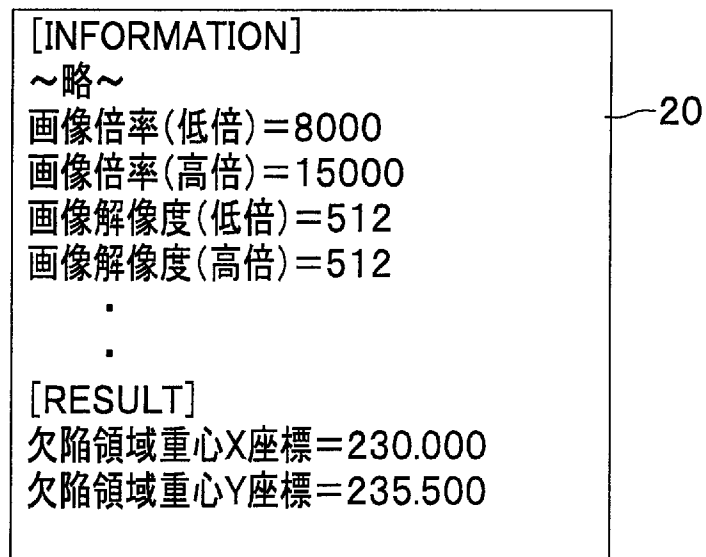
を特徴とする請求の範囲第12項に記載の半導体欠陥分類方法。

【図1】

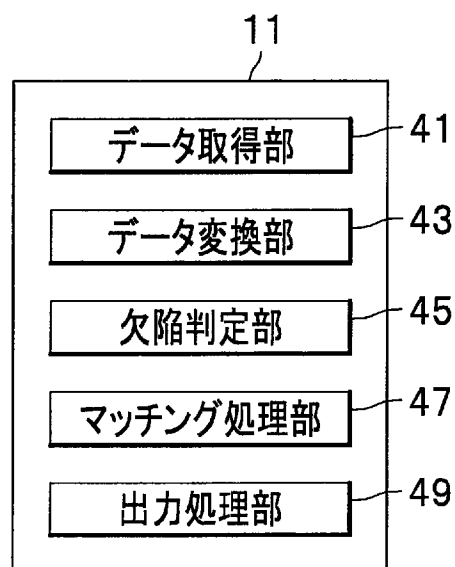
1 半導体検査システム



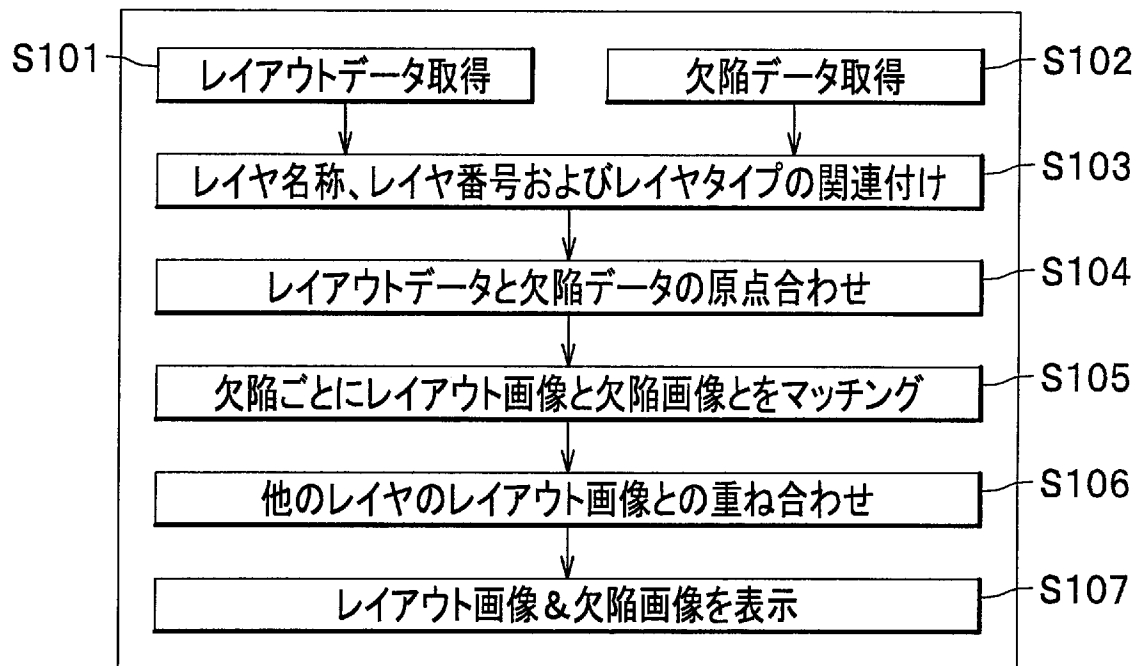
[図2]



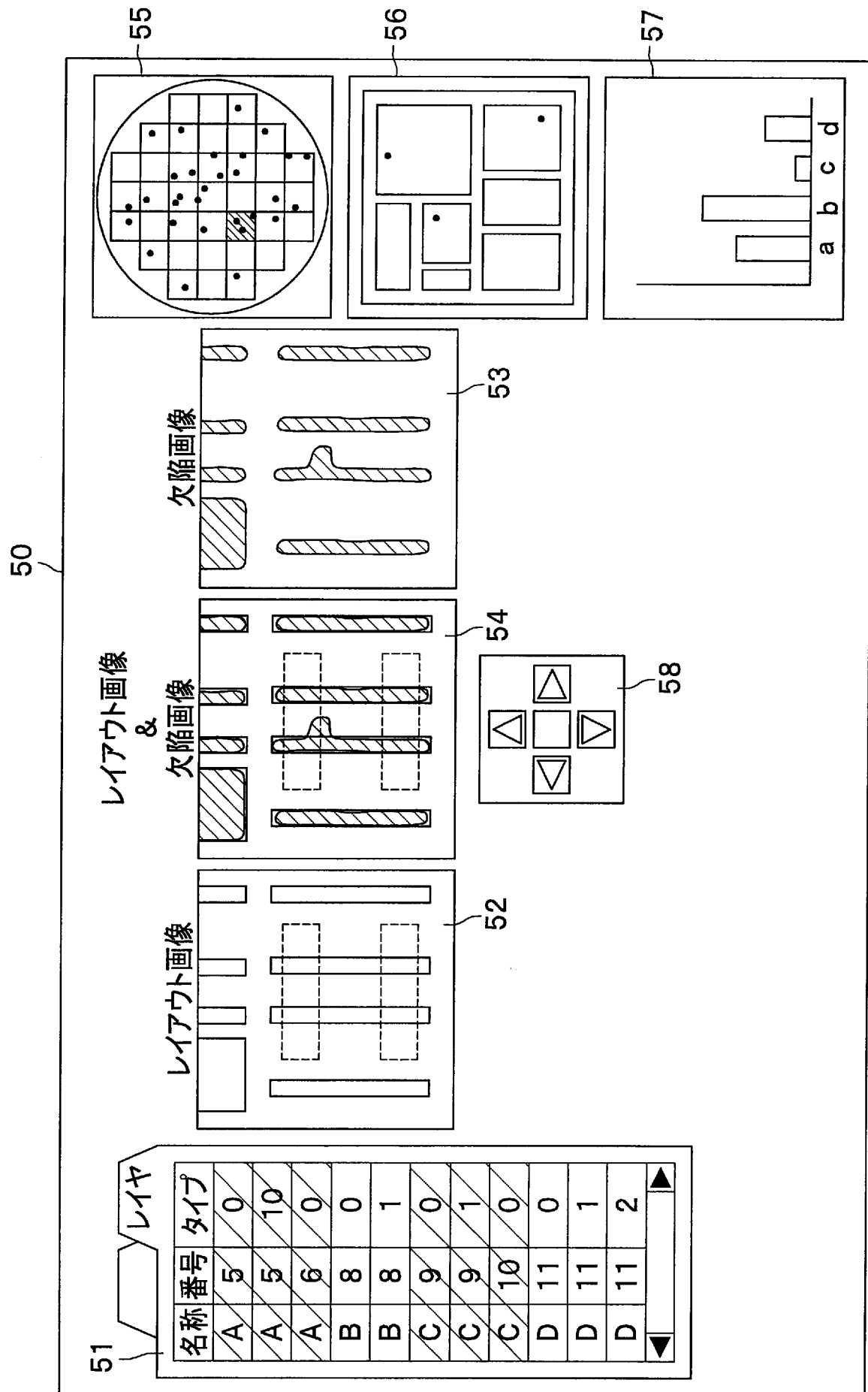
[図3]



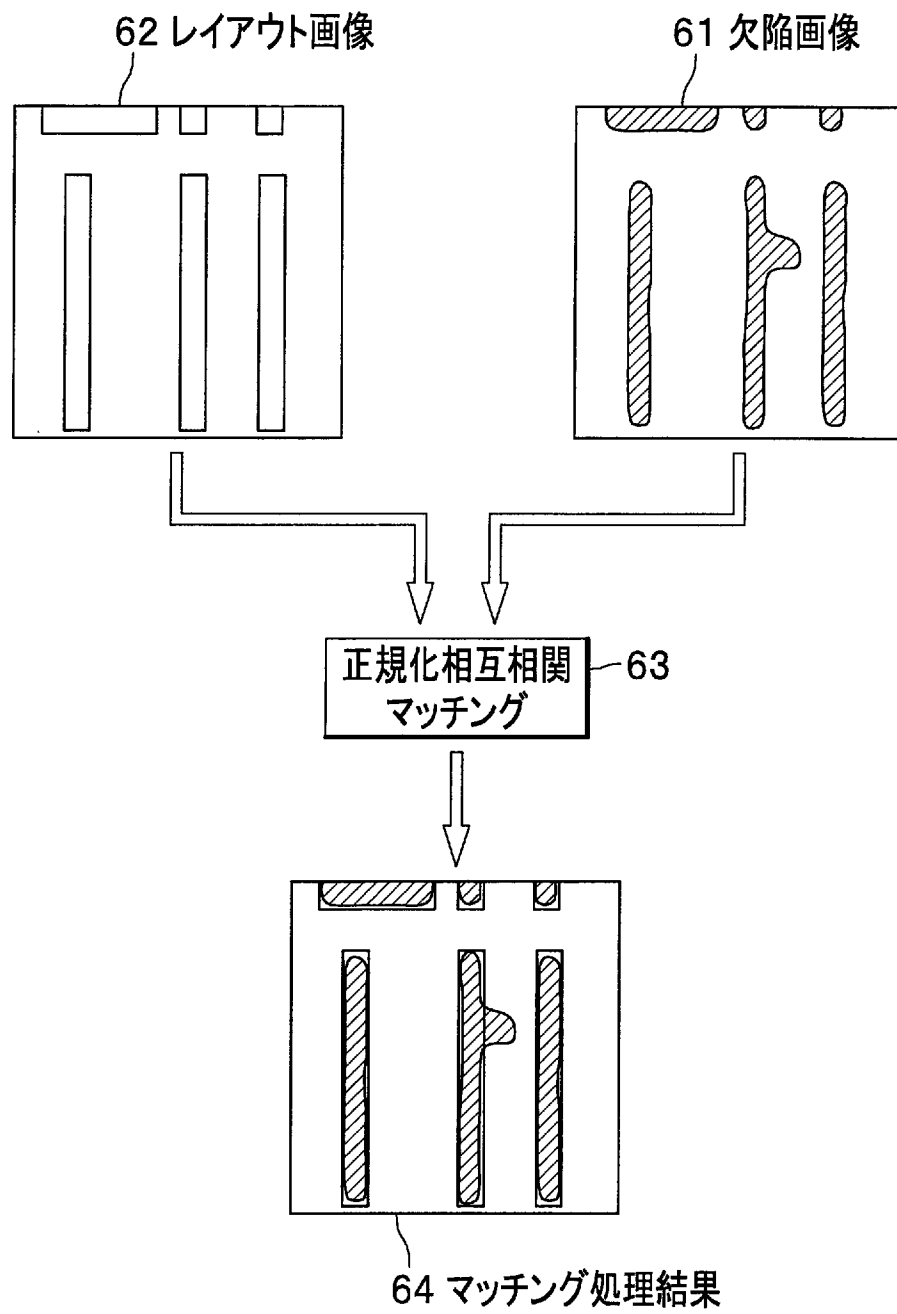
[図4]



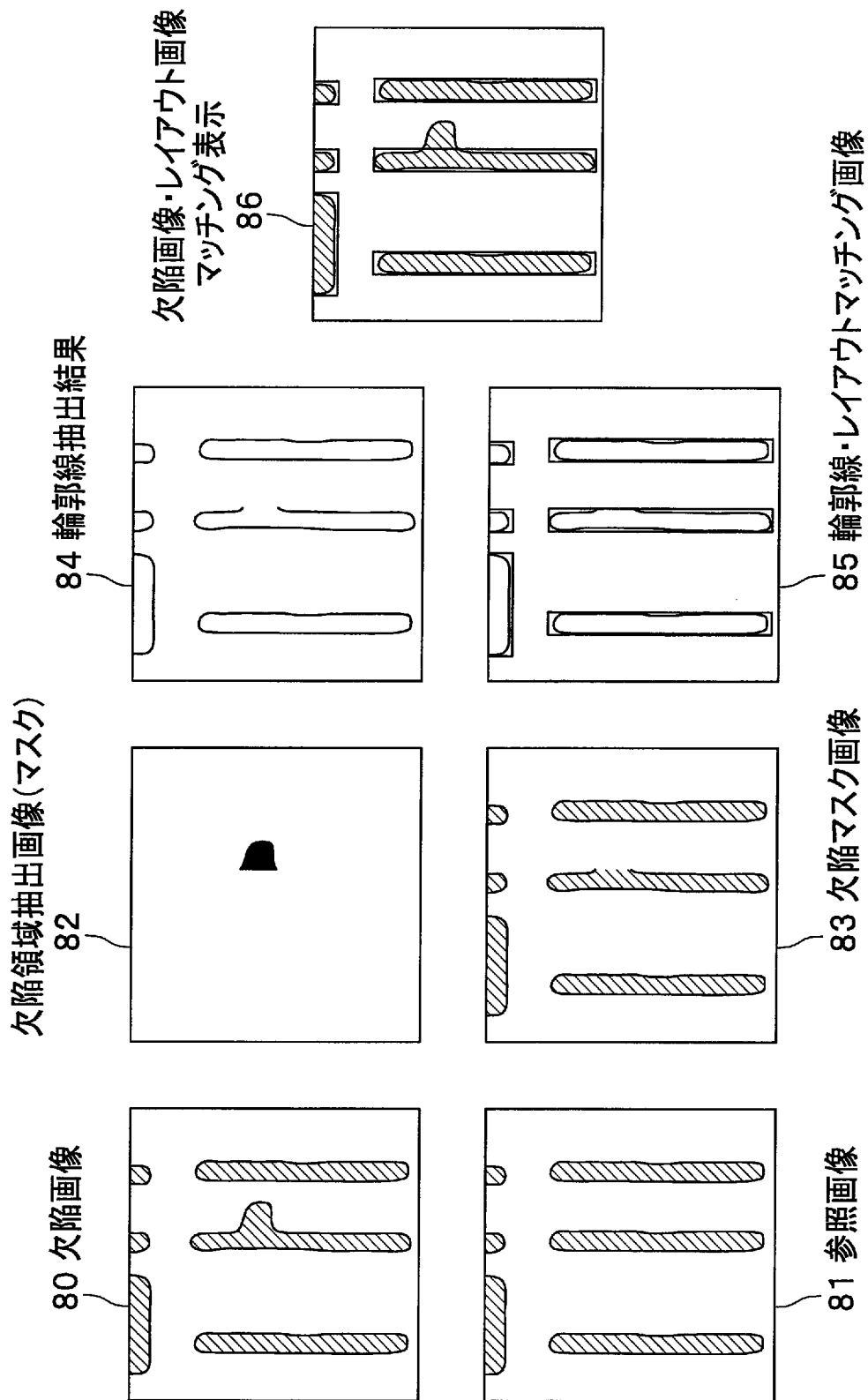
[図5]



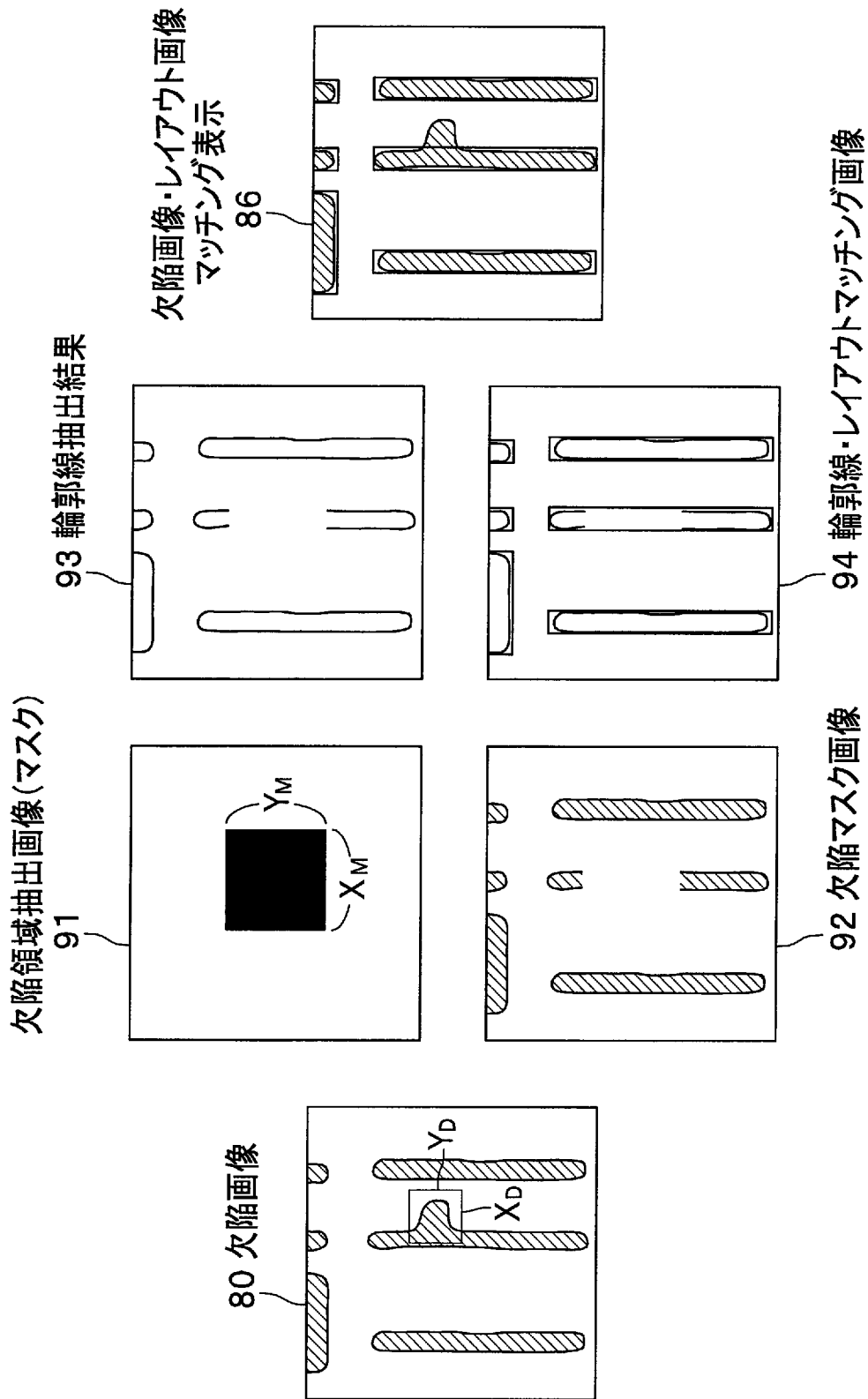
[図6]



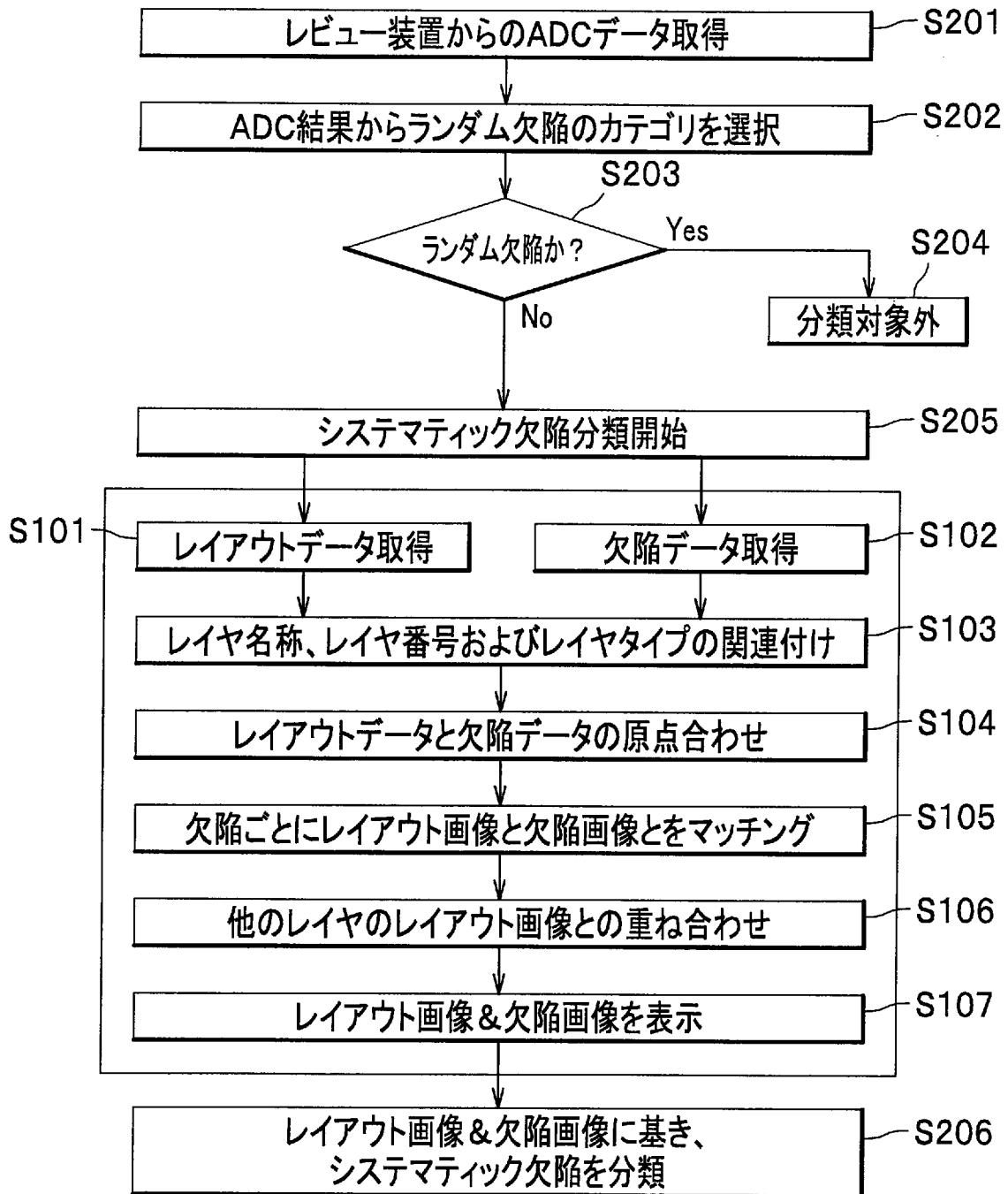
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/059237

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/66(2006.01) i, G01N23/225(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/66, G01N23/225

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-010286 A (Hitachi High-technologies Corp.), 15 January 2009 (15.01.2009), paragraphs [0019] to [0085]; fig. 1 to 10 (Family: none)	1-13
Y	JP 2005-283326 A (Hitachi High-technologies Corp.), 13 October 2005 (13.10.2005), paragraphs [0016] to [0035]; fig. 1 to 11 (Family: none)	1-13
Y	JP 2009-071136 A (Hitachi High-technologies Corp.), 02 April 2009 (02.04.2009), paragraph [0042]; fig. 3 & US 2009/0074286 A1	1-13



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
20 August, 2010 (20.08.10)

Date of mailing of the international search report
31 August, 2010 (31.08.10)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. H01L21/66(2006.01)i, G01N23/225(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/66, G01N23/225

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2009-010286 A（株式会社日立ハイテクノロジーズ）2009.01.15, 段落【0019】－【0085】，第1-10図（ファミリーなし）	1-13
Y	JP 2005-283326 A（株式会社日立ハイテクノロジーズ）2005.10.13, 段落【0016】－【0035】，第1-11図（ファミリーなし）	1-13
Y	JP 2009-071136 A（株式会社日立ハイテクノロジーズ）2009.04.02, 段落【0042】，第3図 & US 2009/0074286 A1	1-13

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 0 . 0 8 . 2 0 1 0

国際調査報告の発送日

3 1 . 0 8 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

関根 崇

電話番号 03-3581-1101 内線 3471

4 R

3 8 3 8