



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I497547 B

(45)公告日：中華民國 104 (2015) 年 08 月 21 日

(21)申請案號：100132203

(22)申請日：中華民國 100 (2011) 年 09 月 07 日

(51)Int. Cl. : **H01G11/26 (2013.01)**

(30)優先權：2010/09/07 美國

12/876,441

(71)申請人：萬國商業機器公司 (美國) INTERNATIONAL BUSINESS MACHINES CORPORATION (US)

美國

(72)發明人：哈特 理察 A HAIGHT, RICHARD A. (US)；羅斯納吉爾 史蒂芬 M ROSSNAGEL, STEPHEN M. (US)

(74)代理人：李宗德

(56)參考文獻：

US 2010/0171081A1

US 2010/0266897A1

審查人員：王以萱

申請專利範圍項數：6 項 圖式數：20 共 41 頁

(54)名稱

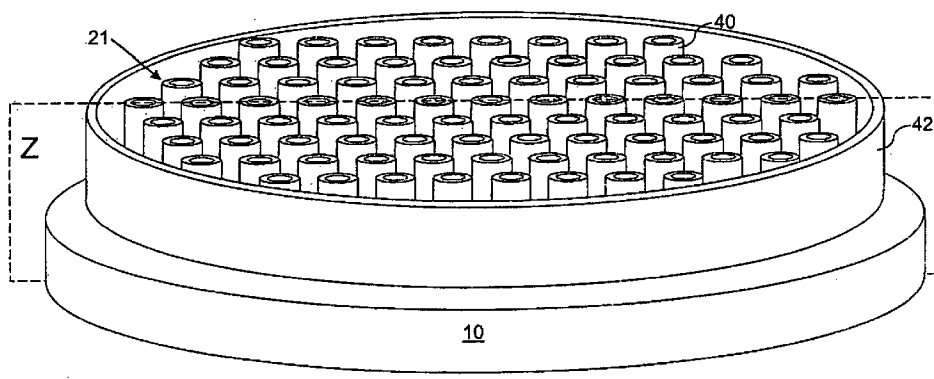
用於偽電容能量儲存的奈米結構電極

NANOSTRUCTURE ELECTRODE FOR PSEUDOCAPACITIVE ENERGY STORAGE

(57)摘要

本發明揭示一種奈米多孔樣板製作(templating)基板，也就是陽極氧化鋁(anodically oxidized alumina, AAO)基板，用於形成具有高儲存能量密度的偽電容器。藉由原子層沉積、化學氣相沉積及/或電化學沉積利用一結核層，沿著 AAO 基板的側壁共形沉積一偽電容(pseudocapacitor)材料。在該沉積製程中，可精準控制該等側壁上該偽電容材料的厚度。該 AAO 經過蝕刻形成該 PC 材料的一奈米管陣列，其為圓柱形並且內有凹穴、結構堅固。因為當成支架的該 AAO 基板已移除，只留下該活性 PC 材料，藉此將單位質量的能量最大化。此外，奈米管可與一基板分離(de-anchored)，如此方位隨意(randomized orientations)的獨立奈米管可沉積在一導電基板上，形成一偽電容器的一電極。

A nanoporous templating substrate, which is an anodically oxidized alumina (AAO) substrate, is employed to form a pseudocapacitor having high stored energy density. A pseudocapacitive material is deposited conformally along the sidewalls of the AAO substrate by atomic layer deposition, chemical vapor deposition, and/or electrochemical deposition employing a nucleation layer. The thickness of the pseudocapacitive material on the walls can be precisely controlled in the deposition process. The AAO is etched to form an array of nanotubes of the PC material that are cylindrical and structurally robust with cavities therein. Because the AAO substrate that acts as scaffolding is removed, only the active PC material is left behind, thereby maximizing the energy per mass. In addition, nanotubes may be de-anchored from a substrate so that free-standing nanotubes having randomized orientations may be deposited on a conductive substrate to form an electrode of a pseudocapacitor.



- 10 . . . 導電基板
- 21 . . . 奈米多孔
- 40 . . . 偽電容奈米
圓柱體
- 42 . . . 偽電容外壁

圖 8

發明專利說明書

公告本

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：100132203

※ 申請日：100 年 09 月 07 日

※IPC 分類：H01G 11/26 (2013.01)

一、發明名稱：(中文/英文)

用於偽電容能量儲存的奈米結構電極

NANOSTRUCTURE ELECTRODE FOR PSEUDOCAPACITIVE
ENERGY STORAGE

二、中文發明摘要：

本發明揭示一種奈米多孔樣板製作 (templating) 基板，也就是陽極氧化鋁(anodically oxidized alumina, AAO)基板，用於形成具有高儲存能量密度的偽電容器。藉由原子層沉積、化學氣相沉積及/或電化學沉積利用一結核層，沿著 AAO 基板的側壁共形沉積一偽電容 (pseudocapacitor) 材料。在該沉積製程中，可精準控制該等側壁上該偽電容材料的厚度。該 AAO 經過蝕刻形成該 PC 材料的一奈米管陣列，其為圓柱形並且內有凹穴、結構堅固。因為當成支架的該 AAO 基板已移除，只留下該活性 PC 材料，藉此將單位質量的能量最大化。此外，奈米管可與一基板分離 (de-anchored)，如此方位隨意 (randomized orientations) 的獨立奈米管可沉積在一導電基板上，形成一偽電容器的一電極。

三、英文發明摘要：

A nanoporous templating substrate, which is an anodically oxidized alumina (AAO) substrate, is employed to form a pseudocapacitor having high stored energy density. A

pseudocapacitive material is deposited conformally along the sidewalls of the AAO substrate by atomic layer deposition, chemical vapor deposition), and/or electrochemical deposition employing a nucleation layer. The thickness of the pseudocapacitive material on the walls can be precisely controlled in the deposition process. The AAO is etched to form an array of nanotubes of the PC material that are cylindrical and structurally robust with cavities therein. Because the AAO substrate that acts as scaffolding is removed, only the active PC material is left behind, thereby maximizing the energy per mass. In addition, nanotubes may be de-anchored from a substrate so that free-standing nanotubes having randomized orientations maybe deposited on a conductive substrate to form an electrode of a pseudocapacitor.

四、指定代表圖：

(一)本案指定代表圖為：圖 8。

(二)本代表圖之元件符號簡單說明：

- 10 導電基板
- 21 奈米多孔
- 40 偽電容奈米圓柱體
- 42 偽電容外壁

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無。

六、發明說明：

【發明所屬之技術領域】

本發明係關於能量儲存裝置，尤其係關於包括至少一奈米結構電極，具有大量偽電容材料表面積來儲存偽電容能量的能量儲存裝置，以及該裝置的製造方法。

【先前技術】

超級電容器（ Ultracapacitors ）或電化學雙層電容器 (electrochemical double layer capacitor, EDLC) 提供市面上運用電容能量儲存方式的裝置之間最高能量密度。雖然這種 EDLC 的輸出功率要高於電池，不過即使高效能 EDLC 的能量密度比起高效能電池的能量密度還是低了 10 ~ 20 倍。傳統超級電容器由兩個電極構成，這兩電極由高密度多孔活性碳板製成，提供非常大的表面積，通常每克材料為 1000 平方米的級數。這些多孔活性碳型電極浸泡在電解液中，施加電壓通過多孔活性碳型電極與電解液時，能量儲存在該碳表面與該電解液之間形成的該雙層內建立之電場中。該多孔活性碳型電極與該電解液之間的該介面並無電荷通過。

如此，EDLC 的靜電容量受限於該等活性碳板的表面積。增加此面積不僅困難，所儲存能量的增加幅度也很少。時至今日，此限制將超級電容器的能量密度限制在 10Wh/公斤之下，此值已經超過 10 年沒變了。

增加能量密度的其他方式為通過特定金屬與金屬氧

化物表面上的氧化還原(還原/氧化)化學物質來存電荷，此法拉第過程(Faradaic process)牽涉到該金屬氧化物表面與該電解液之間電荷的實際轉移。已儲存電荷的變化隨外部施加電壓的變化而連續改變，就如同傳統電容器一樣。因此，此現象稱為偽靜電容量。偽電容能量儲存就是運用偽靜電容量現象的能量儲存方法。

雖然理論上偽電容量(pseudocapacitance, PC)可儲存的電荷大約是標準 EDLC 的十倍，不過到目前市面上並無任何接近此能量密度程度的偽電容器。經證實問題在於電極的顯微特性上，電極必須具有較大表面積，以便能夠利用高能量密度的潛在優勢。進一步，也需要適當的 PC 材料與電解液或離子液。仍舊進一步，高能量密度偽電容器必須由輕量、低成本、無毒性材料製成，方能販售。到目前為止，所有建立 PC 電極的已知方法都牽涉到將 PC 材料塗至非活性基板上，這只會增加質量，對於能量儲存並無貢獻，並且會降低所儲存能量密度。

Kim 等人提出的美國專利第 7,084,002 號揭露類似的樣板製作方法，該方法運用金屬濺鍍至陽極化氧化鋁樣板上，以及一種方法，對於讓電極正確運作所需的奈米等級孔洞之超高長寬比無作用，並且由於沉積製程的方向特性以及任何結構底下已沉積材料的陰影效果，所以對於其最高能量儲存無作用。此外，第 7,084,002 號美國專利需要電化學沉積適當的金屬氧化物，這無法發生於絕緣氧化鋁樣板上。類似地，Kim 等人提出的第 7,713,660 號美國專

利描述無法達到內壁厚度控制或陣列固定至導電基板之濕式化學製程。進一步，在此方法之下，毛細管與表面張力效應限制了管直徑尺寸要多出數百奈米。

【發明內容】

本發明揭示一種奈米多孔樣板製作基板，也就是陽極氧化鋁(anodically oxidized alumina, AAO)基板，用於形成具有高儲存能量密度的偽電容器。藉由原子層沉積、化學氣相沉積及/或電化學沉積利用一結核層，沿著 AAO 基板的側壁共形沉積一偽電容材料。在該沉積製程中，可精準控制該等側壁上該偽電容材料的厚度。該 AAO 經過蝕刻形成該 PC 材料的一奈米管陣列，其為圓柱形並且內有凹穴、結構堅固。因為當成支架的該 AAO 基板已移除，只留下該活性 PC 材料，藉此將單位質量的能量最大化。此外，奈米管可與一基板分離，如此方位隨意的獨立奈米管可沉積在一導電基板上，形成一偽電容器的一電極。

根據本發明的態樣，一能量儲存裝置包括一電極，該電極具有位於一導電基板上的複數個偽電容奈米圓柱體。每一偽電容奈米圓柱體都包括一偽電容材料並且其內具有一凹穴。

根據本發明的其他態樣，一種複數個偽電容奈米圓柱體製造方法包括：在其內具有複數個孔洞的一陽極化氧化鋁基板上沉積一偽電容材料層；露出該陽極化氧化鋁基板的表面；以及移除該陽極化氧化鋁基板。複數個偽電容奈

米圓柱體從該偽電容材料層的剩餘部分形成。

【實施方式】

如上述，本發明係關於能量儲存裝置，其包括至少一奈米結構電極，具有大量偽電容材料表面積來儲存偽電容能量，以及該裝置的製造方法，底下參考附圖詳細說明。請注意，不同具體實施例內相同的參考編號代表相同的元件。

請參閱圖 1，陽極化氧化鋁(AAO)基板表面的由上而下掃描式電子顯微鏡(scanning electron micrograph, SEM)影像圖，顯示直徑~60nm 的規則六角形多孔陣列。精通技術人士了解，酸性陽極化溶液在鋁的陽極化塗佈內產生多孔。可利用來陽極化鋁的酸性物質範例包括但不受限於磷酸與硫酸。孔洞尺寸與間距取決於執行的陽極化類型、陽極化溫度以及形成電壓。該等孔洞的直徑可大約 10 nm 至 200 nm，並且內壁厚度(相鄰孔洞之間的距離)可介於 10 nm 與 200 nm 之間，不過在合適的陽極化條件之下，可獲得更小與更大的直徑和內壁厚度。孔洞長度要比孔洞直徑還長，可長達直徑的約 25,000 倍。

請參閱圖 2，掃描式電子顯微鏡(SEM)影像圖顯示具有利用原子層沉積(atomic layer deposition, ALD)所成長 TaN 層塗佈的 AAO 基板斷面圖。TaN 層避免 AAO 基板的絕緣材料上電荷累積及/或電弧作用。垂直圓柱形孔洞延伸通過 AAO 基板的整個剖面，並且長寬比，即是孔洞長度

對孔洞直徑的比例，可高達 25,000 倍或如上述討論。

請參閱圖 3 和圖 4，圖 3 內以鳥瞰圖以及圖 4 內以垂直剖面圖，顯示根據本發明第一具體實施例的第一示範結構。圖 3 的 Z 平面就是圖 4 的垂直剖面。

該第一示範結構包括導電基板 10 與陽極化氧化鋁 (AAO) 基板 20 的堆疊。AAO 基板 20 為一張鋁箔，經過陽極氧化處理轉換成氧化鋁層，其中包括垂直孔洞的自組裝化陣列。利用業界內已知的方法，可形成 AAO 基板 20。AAO 基板 20 包括「奈米多孔」21 的陣列，也就是具有直徑小於 1 微米的孔洞。利用改變陽極化參數，就可控制個別奈米多孔 21 的直徑以及奈米多孔 21 的陣列間距。

一般而言，每一奈米多孔 21 的直徑都為 10 nm 至 200 nm，不過根據未來製程最佳化的情況，可實現更小或更大直徑。AAO 基板 20 的厚度至少是奈米多孔 21 直徑的 50 倍，並且可高達或超過奈米多孔 21 直徑的 25,000 倍。一般而言，AAO 基板 20 的厚度從 10 微米至 5 mm，不過也可為更薄或更厚的厚度。每一奈米多孔 21 都為圓柱形孔，從 AAO 基板 20 的最頂端平坦表面延伸至 AAO 基板 20 的最底部表面，接觸導電基板 10 的平坦最頂端表面。如此 AAO 基板 20 之內包括複數個孔，其中有複數個奈米多孔 21。該等複數個孔可形成二維週期性陣列，例如六角形陣列。

AAO 基板 20 位於導電基板 10 之上，該導電基板包括例如元素金屬這類導電材料、至少兩元素金屬的中間金屬合金、金屬導電氧化物、金屬導電氮化物、重度摻雜半導體材料或上述的合金或堆疊。導電基板的材料經過選擇，能夠承受後續去除 AAO 基板 20 所實施的蝕刻製程，而不損失結構整體性。AAO 基板 20 的厚度可從 50 微米至 1 mm，不過也可為更薄或更厚的厚度。AAO 基板 20 的最底部表面接觸導電基板 10 的平坦最頂端表面。雖然 AAO 基板 20 與導電基板 10 在顯微比例之下維持平面介接，不過 AAO 基板 20 與導電基板 10 的組合可依需求以顯微比例彎曲。較佳是導電基板 10 為薄輕量型基板，以便最大限度提高能量儲存裝置的總質量能量儲存密度。

請參閱圖 5，根據本發明第一具體實施例沉積之後，將偽電容材料層 30L 共形沉積在 AAO 基板與導電基板的堆疊之上。依照本說明書所使用，「偽電容材料」就是透過其表面上可逆氧化/還原反應來儲存能量之材料。偽電容材料包括某些金屬與某些金屬氧化物。偽電容材料透過可逆氧化/還原反應儲存與釋出能量的現象稱為「偽靜電容量」。偽電容材料可包括但不受限於氧化錳(MnO_2)、氧化鈦(RuO_2)、氧化鎳(NiO)以及這些的組合。

一般而言，奈米多孔 21 極高的長寬比(至少 50)必須使用到原子層沉積(atomic layer deposition, ALD)，以便在 AAO 基板 10 內的奈米多孔 21 的側壁上產生共形的偽電容材料塗佈。AAO 基板 20 當成沉積偽電容材料層 30L 的

樣板。

在原子層沉積當中，以自限反應沉積單層第一材料，其在讓第一反應物流入沉積室內而形成單層第一材料時飽和。去除第一反應物之後，在另一個自限反應內沉積單層第二材料，其在讓第二反應物流入沉積室內而形成單層第二材料時飽和。該第一反應物與該第二反應物以每一回合單層沉積之間的抽唧週期，輪流流入相同沉積室內。在偽電容材料為金屬氧化物形態的情況下，以自限反應沉積金屬前驅物，其在讓含金屬反應物流入沉積室內而形成單層金屬原子時飽和。去除含金屬反應物之後，在自限反應內沉積單層氧，其在讓氧氣流入沉積室內而形成單層氧原子時飽和。然後，將氧從沉積室抽出。流入含金屬反應物、抽出含金屬反應物、流入氧氣以及抽出氧氣的步驟重複循環，沉積金屬氧化物層至展現出偽靜電容量特性，即是「偽電容」金屬氧化物層。偽電容材料層 30L 沉積在每一奈米多孔 21 底部上導電基板 10 的表面上。

該偽電容材料層 30L 的厚度可精確控制在原子等級精準度之下。進一步，由於 ALD 製程內反應的自限特性，偽電容材料層 30L 的厚度在整個偽電容材料層 30L 上都一致，達到原子等級精準度。偽電容材料層 30L 的厚度經過選擇，小於奈米多孔 21 直徑的一半，如此偽電容材料層 30L 的每一凹陷部分內都存在直徑小於奈米多孔 21 直徑的凹穴 21'。在此步驟中延續偽電容材料層 30L 的完整度。如此，奈米管的內徑可精確控制至並且低於 1 奈米，經證

實可大幅增加靜電容量。例如請參閱 J. Chmiola、G. Yushin、Y. Gogotsi、C. Portet、P. Simon 和 P. L. Taberna 於 Science 313, 1760 (2006)內發表的「Anomalous increase in carbon capacitance at pore sizes less than 1 nanometer」。

一般來說，需要原子層沉積來達到所需的高共形度與整體外型控制，以便形成延伸至奈米多孔 21 底部部分的連續偽電容材料層 30L。嘗試運用電鍍會面臨兩個問題，第一問題為 AAO 基板 20 無法運來當成電鍍電極，因為 AAO 基板 20 為絕緣體。為了利用電鍍，必須先形成導電材料的均勻塗佈，將 AAO 基板 20 的露出表面轉換成導體表面。如此，無論如何都需要原子層沉積，形成電鍍用的導電種子層。第二問題為即使已經成功提供導電種子層，不過奈米多孔 21 的直徑太小並且奈米多孔 21 的長寬比太高，而無法運用電鍍。因為奈米多孔 21 的直徑小並且奈米多孔 21 的長寬比高(至少 10，通常大於 50)，所以電鍍液與電場無法穿透至奈米多孔 21 的下半部，因此電鍍並不可行。

化學氣相沉積(chemical vapor deposition, CVD)為一般氣態製程，其中在高溫表面上前驅物會產生破裂。雖然化學氣相沉積方法原則上可用，但是化學氣相沉積無法提供原子層沉積所擁有的精確厚度控制。目前來說，化學氣相沉積製程無法有效到達已知小直徑奈米多孔 21 以及高長寬比奈米多孔 21 的奈米多孔 21 底部。實際上，原子層沉積是目前唯一能夠形成共形偽電容材料層，接觸奈米多

孔 21 底部部分的方法。使用原子層沉積提供能力塗佈奈米多孔 21 的側壁，以及在已知奈米多孔 21 陣列的長度、直徑以及間距之下，形成單一連續偽電容材料層 30L。偽電容材料層 30L 的厚度可為 1 nm 至 75 nm，通常從 3 nm 至 30 nm，不過本發明也可利用較小與較大厚度。

請參閱圖 6，利用去除偽電容材料層 21 的遠端平面部分，露出 AAO 基板 20 的頂端表面。偽電容材料層 21 的遠端部分就是位於 AAO 基板 20 最頂端表面上與之上的偽電容材料層 21 之連續平面部分。偽電容材料層 30L 的遠端部分可去除，例如利用化學機械平整化或利用非等向性蝕刻，例如反應離子蝕刻。若已運用化學機械平整化，則可利用研磨去除偽電容材料層 30L 的遠端部分，其中若需要則利用化學研磨液。若運用非等向性蝕刻，則氣態蝕刻物有方向性地，例如沿著垂直方向，撞擊偽電容材料層 30L 的遠端部分。一般來說，由於凹穴 21' 的高長寬比，這大於未填滿奈米多孔 21 的長寬比，所以蝕刻物不會蝕刻與凹穴 21' 內部導電基板 10 接觸的偽電容材料層 30L 之最底部部分(請參閱圖 4)。

請參閱圖 7 和圖 8，利用去除 AAO 基板 20，形成複數個偽電容「奈米圓柱體」40。依照本發明所使用，「奈米圓柱體」就是包括外徑不超過 1 微米的圓柱管之結構。一般而言，奈米圓柱體的外徑從 10 nm 至 200 nm，不過可利用更小或更大外徑(小於 1 微米)。利用標準濕式蝕刻方法，例如浸泡入鉻酸水溶液內，可蝕刻掉 AAO 基板內

的礬土，即是氧化鋁。結果形成以偽電容奈米圓柱體 40 陣列排列的複數個偽電容奈米圓柱體 40，為結構堅固的偽電容材料奈米管。換言之，在去除 AAO 基板 20 之後，由偽電容材料層 30L 的剩餘部分形成複數個偽電容奈米圓柱體 40。AAO 基板 20 在移除之前當成偽電容奈米圓柱體 40 的二維週期陣列的支架。去除 AAO 基板 20 後，只留下導電基板 10、偽電容奈米圓柱體 40 的陣列以及偽電容外壁 42 的組合。

去除 AAO 基板 20 的優點有許多種，首先：去除 AAO 基板 20 形成偽電容奈米圓柱體 40 的二維排列陣列，可利用為具有非常高面積比重的電極部分。「面積比重」就是每單位質量的表面積，例如：偽電容奈米圓柱體 40 的二維排列陣列可具有高達 $10^{16}/\text{m}^2$ 的面積密度以及大約 $500 \text{ m}^2/\text{g}$ 的面積比重。根據偽電容奈米圓柱體 40 側壁的特定形態，例如若偽電容奈米圓柱體 40 的表面粗糙或有紋理，則該面積比重可高出二或三倍。

第二：去除 AAO 基板 20 後因為減少寄生質量，即對於電荷儲存沒有貢獻的材料總質量，所以減少第一示範結構的總質量。換言之，完全去除對於能量儲存沒有貢獻的所有材料，即 AAO 基板 20 內的礬土，則可提高該第一示範結構的能量質量比。該組合(10、40、42)所減少的質量，包括本步驟上第一示範結構的所有剩餘部分，可於後續有利地用於提供輕量化電極，包括導電基板 10 與偽電容奈米圓柱體 40 陣列的組合。

第三：去除 AAO 基板 20 可將偽電容材料的總表面積加倍，因此將比重靜電容量，即是每單位質量的靜電容量，加倍。因為偽電容奈米圓柱體 40 圓柱部分的露出外側壁表面加入總表面積，所以增加該組合(10、40、42)的總靜電容量。該組合(10、40、42)當成電極時，該電極的上半部(40、42)透過法拉第製程，即是運用氧化還原的電荷轉移製程，完全最佳化來儲存電荷。在此情況下，導電基板 10 作為電極的一部分，其上結構固定偽電容奈米圓柱體 40 的陣列。

如此，該電極可利用位於導電基板 10 上的複數個偽電容奈米圓柱體 40，每一偽電容奈米圓柱體 40 都包括一偽電容材料並且其內具有一凹穴 21'。偽電容奈米圓柱體 40 並未包覆每一偽電容奈米圓柱體 40 內的凹穴 21'，但是每一偽電容奈米圓柱體 40 的一個末端都具有有一個開口。一個末端上的開口連續連接至每一偽電容奈米圓柱體 40 內的凹穴 21'。

每一偽電容奈米圓柱體 40 都包括一端蓋部分 40E，而不包括該開口相對末端上連續連接至凹穴 21'的孔洞。整個偽電容奈米圓柱體 40 都具有有一致(相同)厚度，包括含外側末端表面的端蓋部分 40E。每一偽電容奈米圓柱體 40 的外側末端表面都連續連接至偽電容奈米圓柱體 40 側壁的整個周邊。進一步，每一偽電容奈米圓柱體 40 的完整末端表面都接觸並且固定至導電基板 10。

複數個偽電容奈米圓柱體 40 形成為偽電容奈米圓柱體 40 的陣列，具有與導電基板 10 的頂端表面垂直之側壁。每一偽電容奈米圓柱體 40 都不接觸任何其他偽電容奈米圓柱體 40，即是不與其他偽電容奈米圓柱體 40 連接。如此，每一偽電容奈米圓柱體 40 都與複數個偽電容奈米圓柱體 40 彼此橫向相隔。

視需要，在複數個偽電容奈米圓柱體 40 的外側壁及/或內側壁上，可塗抹功能性分子群。該功能性群組包括額外偽電容材料，可增加複數個偽電容奈米圓柱體 40 的電荷儲存。示範功能性群組包括但不受限於為導電聚合物的聚苯胺。在至少其他原子層沉積製程或運用氣相沉積或濕式化學沉積的製程內，功能性群組的塗佈可生效。在相同製程步驟或不同製程步驟上，可執行該內側壁與該外側壁上的塗佈。例如：可在去除 AAO 基板 20 之後，執行內與外側壁的塗佈。另外，去除 AAO 基板 20 之前，可先塗佈複數個偽電容奈米圓柱體 40 的內側壁，並且在去除 AAO 基板 20 之後，塗佈奈米圓柱體 40 的外側壁。業界內已知的塗佈材料與塗佈製程可用來塗佈複數個偽電容奈米圓柱體 40 的外側壁及/或內側壁。例如：請參閱 Stewart, M. P.; Maya, F.; Kosynkin, D. V.; Dirk, S. M.; Stapleton, J. J.; McGuiness, C. L.; Allara, D. L.; Tour, J. M. 等人在 J. Am. Chem Soc. 2004, 126, 370-378 上發表的「Direct Covalent Grafting of Conjugated Molecules onto Si, GaAs, and Pd Surfaces from Aryldiazonium Salts」。

請參閱圖 9，根據本發明第二具體實施例的第二示範結構包括 AAO 基板 20 與可拋棄式基板 99 的堆疊。AAO 基板 20 與第一具體實施例內的相同。拋棄式基板 99 可包括導電材料、半導體材料、絕緣材料或這些的組合。可拋棄式基板 99 的材料經過選擇，如此利用後續使用的方法，可輕易從 AAO 基板 20 的材料中去除該可拋棄式基板，即是不去除 AAO 基板 20 的材料。去除可拋棄式基板 99 的方法可為機械去除法、化學機械去除法或化學去除法。可拋棄式基板 99 的厚度可從 10 微米至 500 微米，不過也可為更薄或更厚的厚度。

請參閱圖 10，偽電容材料層 30L 沉積在 AAO 基板 20 與可拋棄式基板 99 的堆疊之上。利用與第一具體實施例內相同的方法，即原子層沉積，讓偽電容材料層 30L 的沉積生效。偽電容材料層 30L 位於每一凹穴 21' 底部上的部份接觸可拋棄式基板 99 的頂端表面。

請參閱圖 11 和圖 12，可拋棄式基板 99 已去除，並且偽電容材料層 30L 的底部部分已去除，來形成 AAO 基板 20 與偽電容材料層 30L 的剩餘部分之組合。例如利用機械去除法，像是研磨、化學機械去除法，像是化學機械平坦化、化學去除法，像是濕式蝕刻或乾式蝕刻，或這些的組合，選擇用於 AAO 基板 20 與偽電容材料層 30L 的組合之去除可拋棄式基板 99 可生效。偽電容材料層 30L 的最底部表面，等同於圖 7 內端蓋部分 40E 的外側末端表面，

並且去除拋棄式基板 99 之後就會露出 AAO 基板的最底部表面。

接著，運用無選擇性去除法，例如研磨或化學機械平坦化或無選擇性蝕刻製程，去除 AAO 基板 20 的最底部部分與偽電容材料層 30L 對應至圖 7 內端蓋部分 40E 的最底部水平部分。一旦去除偽電容材料層 30L 的最底部水平部分，則每一凹穴 21' 從 AAO 基板 20 與偽電容材料層 30L 的組合(20、30L)之最頂端表面延伸至該組合(20、30L)的最底部表面，在頂端具有一開口並且在底部具有另一開口。偽電容材料層 30L 圍繞每一凹穴 21' 的部分構成原型的偽電容奈米圓柱體 40P。因為每一原型偽電容奈米圓柱體 40P 都透過位於每一相鄰對原型偽電容奈米圓柱體 40P 之間偽電容材料層 30L 的上水平部分，連續連接所有其他原型偽電容奈米圓柱體 40P，所以整個偽電容材料層 30L 都連續。

請參閱圖 13 和圖 14，顛倒 AAO 基板 20 與偽電容材料層 30L 的組合(20、30L)。視需要，該組合(20、30L)可放置在導電基板 10 上，其與第一具體實施例的導電基板 10 具有相同成分與厚度。若利用導電基板 10，在此步驟上偽電容材料層 30L 可或不可附加至導電基板 10。在一個具體實施例內，偽電容材料層 30L 的底部表面永久固定，例如運用導電黏著材料(未顯示)。在其他具體實施例內，AAO 基板 20 與偽電容材料層 30L 的組合(20、30L)放置而不固定，或暫時固定至導電基板 10，以便後續偽電

容材料層 30L 可分離。

請參閱圖 15 和圖 16，運用與對應至圖 7 和圖 8 的第一具體實施例中相同去除製程，將 AAO 基板 20 去除。若利用導電基板 10，則平板偽電容材料層 30L 接觸導電基板 10 的頂端表面。去除 AAO 基板 20 之後就會露出原型偽電容奈米圓柱體 40P 的外側壁，並且複數個原型偽電容奈米圓柱體 40P 變成複數個偽電容奈米圓柱體 40'。所有偽電容奈米圓柱體 40' 都透過一張平板偽電容材料層 30P 連接彼此。

偽電容材料層 30P 的剩餘部分包括複數個偽電容奈米圓柱體 40' 以及平板偽電容材料層 30P，這為整體構造並且具有相同厚度與成分。如此，每一複數個偽電容奈米圓柱體 40' 都透過每一偽電容奈米圓柱體 40' 底部末端上的平板偽電容材料層 30P 彼此相連。平板偽電容材料層 30P 具有至少與複數個偽電容奈米圓柱體 40' 之間偽電容奈米圓柱體 40' 總數一樣多的孔數。複數個偽電容奈米圓柱體 40' 形成具有與 AAO 基板 20 內奈米多孔(本步驟內不再呈現，請參閱圖 9)相同二維週期的偽電容奈米圓柱體陣列。若導電基板 10 存在，則偽電容奈米圓柱體 40' 的陣列具有垂直側壁，與導電基板 10 的頂端表面垂直。

每一偽電容奈米圓柱體 40' 都包括一偽電容材料並且其內具有一凹穴 21'。偽電容奈米圓柱體 40' 並不會包覆每一偽電容奈米圓柱體 40' 內的凹穴 21'。每一位電容奈米圓

柱體 40'都具有兩末端表面，每一表面都包括一孔洞。每一偽電容奈米圓柱體 40'都具有兩個開口，位於偽電容奈米圓柱體 40'的末端部分上。尤其是，每一偽電容奈米圓柱體 40'在頂端上具有一個開口，即頂端開口，並且在底端上具有另一個開口，即底部開口。每一頂端開口與底部開口都連續連接至凹穴 21。該頂端開口連續延伸至四周。若未運用導電基板 10 或若運用導電基板 10 時由導電基板 10 的頂端表面阻擋，則該底部開口也連續延伸至四周。若導電基板 10 存在，則複數個偽電容奈米圓柱體 40'的側壁與導電基板 10 的頂端表面垂直。

該第二示範結構可用來當成能量儲存裝置的電極。在一個具體實施例內，該電極包括複數個偽電容奈米圓柱體 40'、平板偽電容材料層 30P 以及導電基板 10。在另一個具體實施例內，該電極包括複數個偽電容奈米圓柱體 40'以及平板偽電容材料層 30P，但不包括導電基板 10。視需要，運用與第一具體實施例內相同的方法，可塗佈適當的功能群組。

請參閱圖 17，利用去除偽電容材料層 30L 的最頂端平面部分露出 AAO 基板 20 的表面，根據本發明第三具體實施例的第三示範結構可衍生自圖 11 與圖 12 的第二示範結構。另外，利用先去除偽電容材料層 30L 的最頂端平面部分，露出 AAO 基板 20 的表面，然後去除可拋棄式基板 99 和偽電容材料層 30L 的底部，如此該第三示範結構可衍生自圖 10 的第二示範結構。此時形成 AAO 基板 20 和

複數個偽電容奈米圓柱體 40"的組合(20、40')，每一偽電容奈米圓柱體 40"都為圓柱管，外型雷同於環面管，並且具有露出的內垂直側壁、露出的頂端表面，內有孔洞，以及露出的底部表面，內有孔洞。每一偽電容奈米圓柱體 40"的外垂直側壁都接觸 AAO 基板 20，在此步驟內該基板將複數個偽電容奈米圓柱體 40"固定在定位。在頂端與底部上露出 AAO 基板 10 的表面。

請參閱圖 19，AAO 基板 20 與複數個偽電容奈米圓柱體 40"的組合(20、40')都放置於導電基板 10 或暫時基板(未顯示)之上，並且運用對應至圖 7 和圖 8 的第一具體實施例內相同去除製程，去除 AAO 基板 20。隨著 AAO 基板 20 蝕刻去除，所有偽電容奈米圓柱體 40"都可彼此分離，並且落在導電基板 10 之上或暫時基板之上。

隨著偽電容奈米圓柱體 40"下降，偽電容奈米圓柱體 40"的方位變成「隨機化」，即是方位變成「隨機」。依照本說明書所使用，「隨機」方位或「隨機化」方位表示元件之間未對齊，並且包括含小範圍順序或意外長範圍傾向的排列順序。例如：即使特定方位有較高的發生機率，偽電容奈米圓柱體 40"的方位還是認定為「隨機」，例如由於蝕刻製程期間導電基板 10 或暫時基板傾斜，誘使往最佳方位落下，因為本質上落下製程會在每一偽電容奈米圓柱體 40"的最後方位中導入不確定因素。

複數個偽電容奈米圓柱體 40"可例如運用薄導電黏貼層，固定至導電基板 10。若使用暫時基板，則複數個偽電

容奈米圓柱體 40" 可注入塗上薄導電黏著層的導電基板 10 之上，如此複數個偽電容奈米圓柱體 40" 固定至該導電基板。複數個偽電容奈米圓柱體 40" 的方位在放置於導電基板 10 上，會由於直接落在導電基板 10 上，或落在暫時基板上接著注入到導電基板 10 上而隨機化。

每一偽電容奈米圓柱體 40" 都包括一偽電容材料並且其內具有一凹穴 21'。每一偽電容奈米圓柱體 40" 都具有兩個開口，位於偽電容奈米圓柱體 40" 的末端部分上。每一開口都位於偽電容奈米圓柱體 40" 的末端表面內。每一開口都連續連接至凹穴 21'。如此，偽電容奈米圓柱體 40" 並不會包覆每一偽電容奈米圓柱體 40" 內的凹穴 21'。

該第三示範結構可用來當成能量儲存裝置的電極。在此情況下，該電極為「隨機化奈米圓柱體電極」，其中偽電容奈米圓柱體 40" 的方位在與導電基板 10 局部部分平行的二維平面內隨機化。該電極可依需求沿著其內的偽電容奈米圓柱體 40" 彎曲，視需要，運用與第一和第二具體實施例內相同的方法，可塗佈適當的功能群組。

請參閱圖 20，圖解例示運用偽電容奈米圓柱體的示範能量儲存裝置。該示範能量儲存裝置包括運用上述第一、第二和第三示範結構其中之一的第一電極。該示範能量儲存裝置包括不與該第一電極接觸的第二電極。該第二電極包括導電材料，例如多孔活性碳，或非偽電容材料的奈米結構材料。該示範能量儲存裝置另包括一分隔板，其為導

通離子但是阻礙電子的薄膜。反覆來說，在通過該第一電極與該第二電極施加的偏壓之下，離子移動通過分隔板。不過，該分隔板避免電子移動通過。在一個具體實施例內，堅固的紙張可用來當成分隔板。堅固的紙張為電子絕緣體，但是飽含電解液時變成離子導通。該第一和第二電極之間可提供電解溶液，如此分隔板可浸泡在電解溶液內。

上述獨特結構與製程可用來提供超級電容器電極，具有目前可達成的二或三倍能量密度，並且在主流應用當中取代鉛酸電池，例如汽車電瓶以及電信業的備份電池。所揭示運用偽電容奈米圓柱體的電極可達到類似能量密度，但是充放電循環次數卻是一般電池的 100 - 1000 倍。

雖然已經用特定具體實施例說明本發明，不過從上述當中可證實，精通此技術的人士可瞭解到許多替代、修改或變化。因此，本發明在於涵蓋位於本發明領域與精神以及下列申請專利範圍內之所有這種替代、修改以及改變。

【圖式簡單說明】

圖 1 為一陽極化氧化鋁(AAO)基板的由上而下掃描式電子顯微鏡(scanning electron micrograph, SEM)影像圖，該基板透過原子層沉積塗佈 TaN，具有直徑 30nm 的規則六角形多孔陣列。

圖 2 為掃描式電子顯微鏡(SEM)影像圖，顯示已經透過 ALD 成長 TaN 塗佈的 AAO 基板斷面圖。

圖 3 為根據本發明的第一具體實施例，AAO 基板與

導電基板堆疊的鳥瞰圖，其中該 AAO 基板包括圓柱形孔洞的陣列。

圖 4 為圖 3 的 AAO 基板與導電基板沿著 Z 平面堆疊之垂直剖面圖。

圖 5 為根據本發明第一具體實施例，沉積偽電容材料層之後 AAO 基板與導電基板的堆疊之垂直剖面圖。

圖 6 為根據本發明第一具體實施例，去除偽電容材料層頂端部分之後 AAO 基板與導電基板的堆疊之垂直剖面圖。

圖 7 為根據本發明第一具體實施例，去除 AAO 基板之後導電基板與偽電容奈米圓柱體陣列之垂直剖面圖。

圖 8 為圖 7 的導電基板與偽電容奈米圓柱體陣列之鳥瞰圖。

圖 9 為根據本發明的第二具體實施例，AAO 基板與可拋棄基板的堆疊，其中該 AAO 基板包括圓柱形孔洞的陣列。

圖 10 為根據本發明第二具體實施例，沉積偽電容材料層之後 AAO 基板與可拋棄基板的堆疊之垂直剖面圖。

圖 11 為根據本發明第二具體實施例，去除可拋棄基板之後 AAO 基板與偽電容材料層之垂直剖面圖。

圖 12 為圖 11 的 AAO 基板與偽電容材料層之鳥瞰圖。

圖 13 為根據本發明第二具體實施例，AAO 基板與偽電容材料層顛倒並放置在導電基板上之後的垂直剖面圖。在此步驟內，該偽電容材料層可或不可附加至該導電基板。

圖 14 為圖 13 的 AAO 基板、偽電容材料層以及導電

基板之鳥瞰圖。

圖 15 為根據本發明第二具體實施例，去除 AAO 基板之後導電基板與偽電容奈米圓柱體陣列之垂直剖面圖。

圖 16 為圖 15 的導電基板與偽電容奈米圓柱體之鳥瞰圖。所有偽電容奈米圓柱體都透過一張平板偽電容材料層彼此連接。

圖 17 為根據本發明第三具體實施例，去除圖 11 的偽電容材料層頂端部分之後偽電容奈米圓柱體與 AAO 基板之垂直剖面圖。

圖 18 為圖 17 的導電基板與偽電容奈米圓柱體陣列之鳥瞰圖。

圖 19 為利用去除圖 18 的 AAO 基板並讓偽電容奈米圓柱體落在導電基板上，所獲得導電基板上偽電容奈米圓柱體隨機堆疊之鳥瞰圖。

圖 20 為利用偽電容奈米圓柱體的能量儲存裝置之示意圖。

【主要元件符號說明】

- 10 導電基板
- 20 陽極化氧化鋁基板
- 21 奈米多孔
- 21' 凹穴
- 30L 偽電容材料層
- 30P 平板偽電容材料層
- 40 偽電容奈米圓柱體
- 40' 偽電容奈米圓柱體

- 40" 偽電容奈米圓柱體
- 40E 端蓋部分
- 40P 原型偽電容奈米圓柱體
- 42 偽電容外壁
- 99 可拋棄式基板

七、申請專利範圍：

1. 一種包含一電極的能量儲存裝置，該電極包含位於一導電基板上的複數個偽電容奈米圓柱體，其中每一偽電容奈米圓柱體包含一偽電容材料並且其內具有一凹穴；

其中該等複數個偽電容奈米圓柱體的側壁與該導電基板的一表面垂直；

其中每一該等複數個偽電容奈米圓柱體都透過每一偽電容奈米圓柱體一末端上一平板偽電容材料層彼此連續連接；以及

其中該平板偽電容材料層之內含的孔洞數量與該等複數個偽電容奈米圓柱體之間偽電容奈米圓柱體總數一樣。

2. 如申請專利範圍第 1 項之能量儲存裝置，其中每一偽電容奈米圓柱體內的該凹穴並未由偽電容奈米圓柱體包覆，或其中每一偽電容奈米圓柱體都在其一末端上具有一開口，其中該開口連續連接至該凹穴。

3. 如申請專利範圍第 1 項之能量儲存裝置，其中該等複數個偽電容奈米圓柱體的方位都隨機化，並且其中每一偽電容奈米圓柱體都具有兩開口，位於該偽電容奈米圓柱體的末端部分上。

4. 如申請專利範圍第 1 項之能量儲存裝置，其中該偽電容材料係選自於氧化錳、氧化鈮、氧化鎳及其任意組合。

5. 如申請專利範圍第 1 項之能量儲存裝置，進一步包含：
- 其他電極，其不與該電極接觸並且包括一導電材料；
 - 一電解溶液，位於該電極與該其他電極之間；以及
 - 一分隔板，其浸泡在該電解溶液內，其中在通過該電極與該其他電極施加偏壓之下，離子移動通過該分隔板，並且該分隔板避免電子移動通過。
6. 如申請專利範圍第 1 項之能量儲存裝置，其中該等複數個偽電容奈米圓柱體塗上屬於一偽電容材料的一功能性群組。

八、圖式：

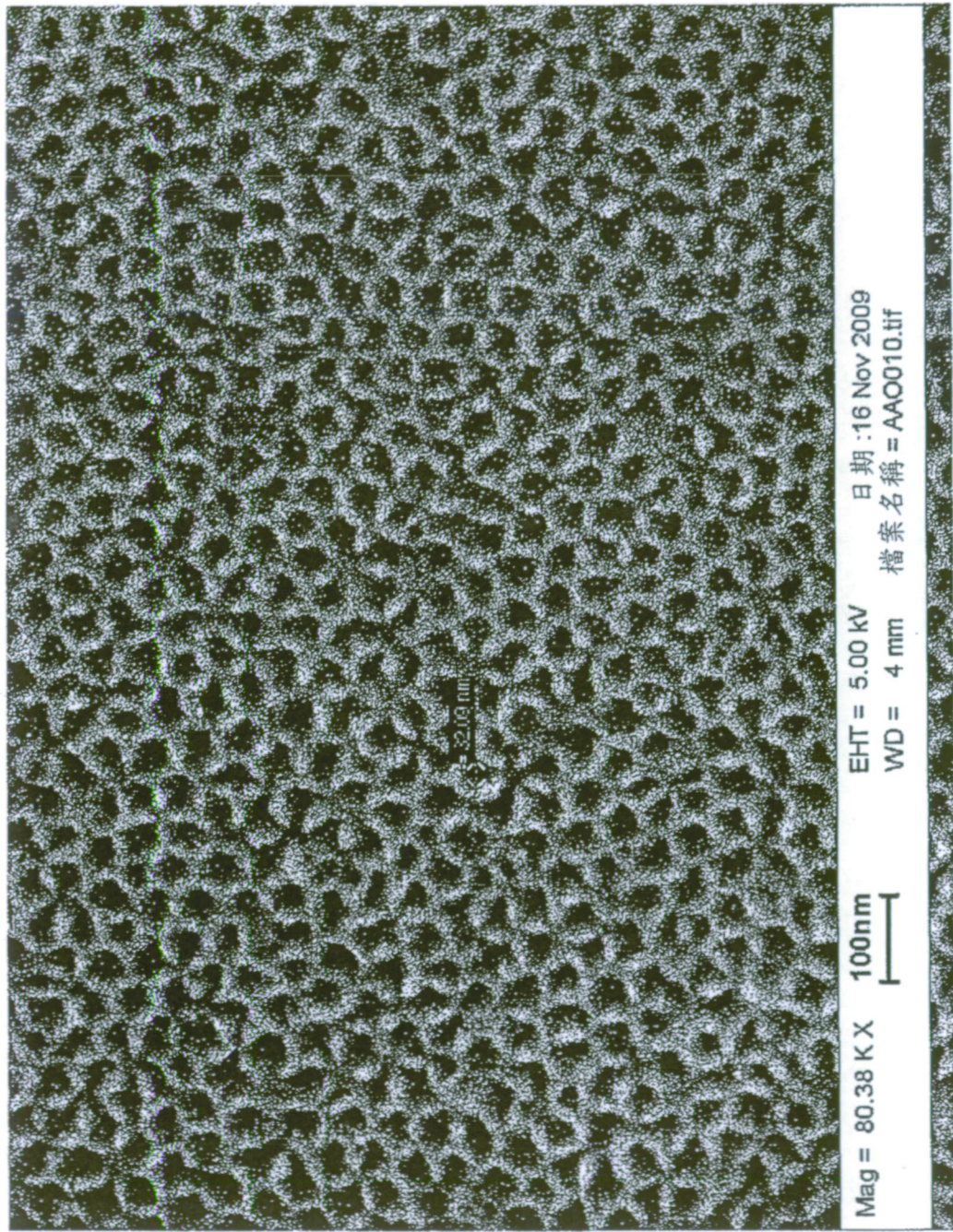


圖 1



10 微米

圖 2

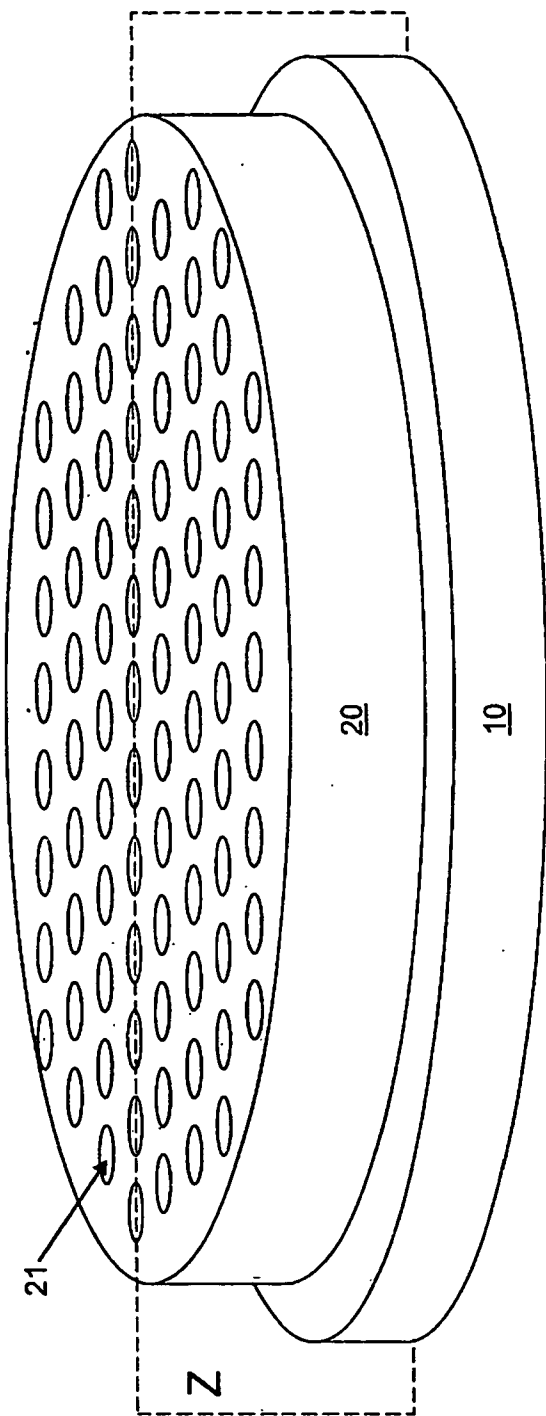


圖 3

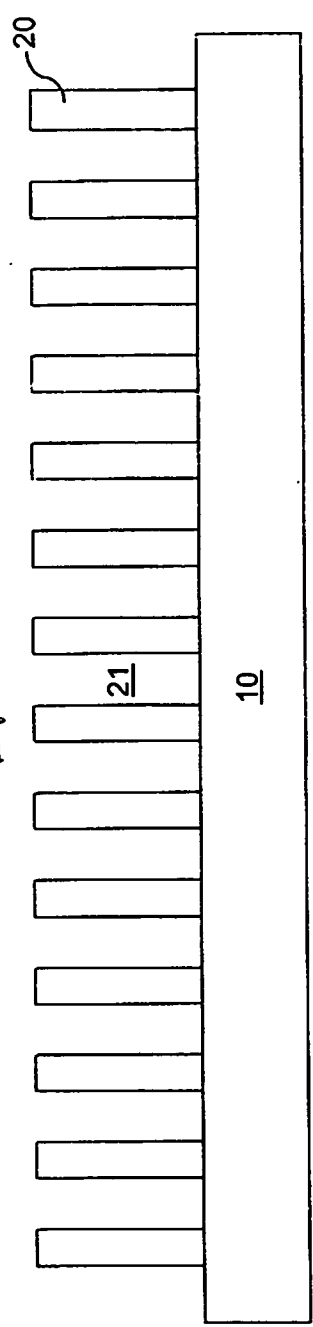


圖 4

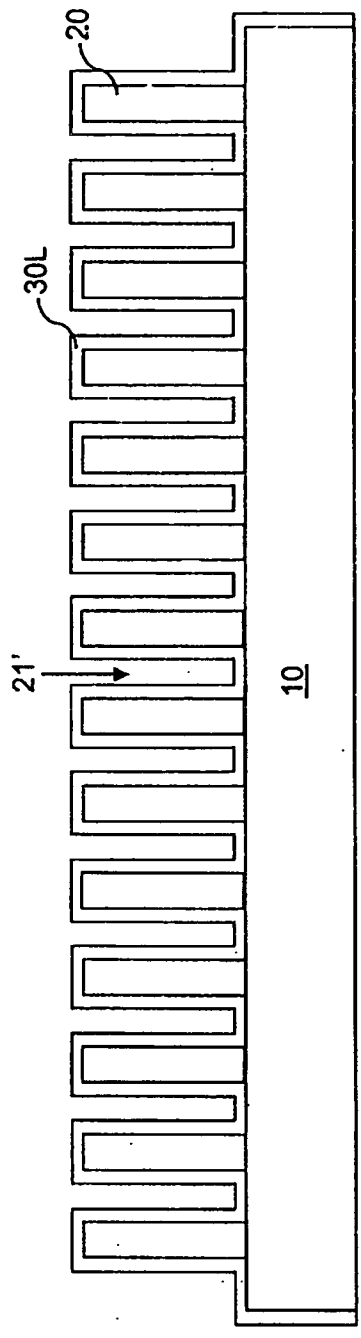


圖 5

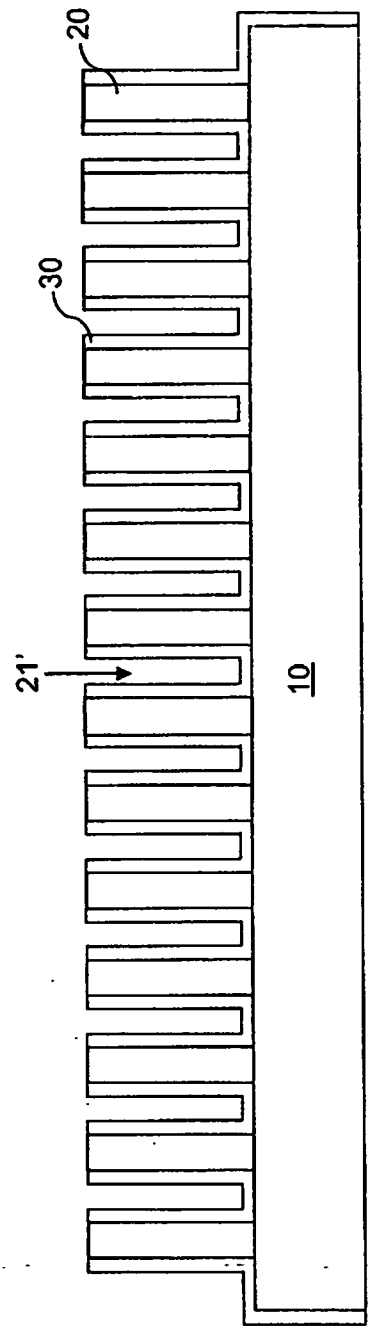


圖 6

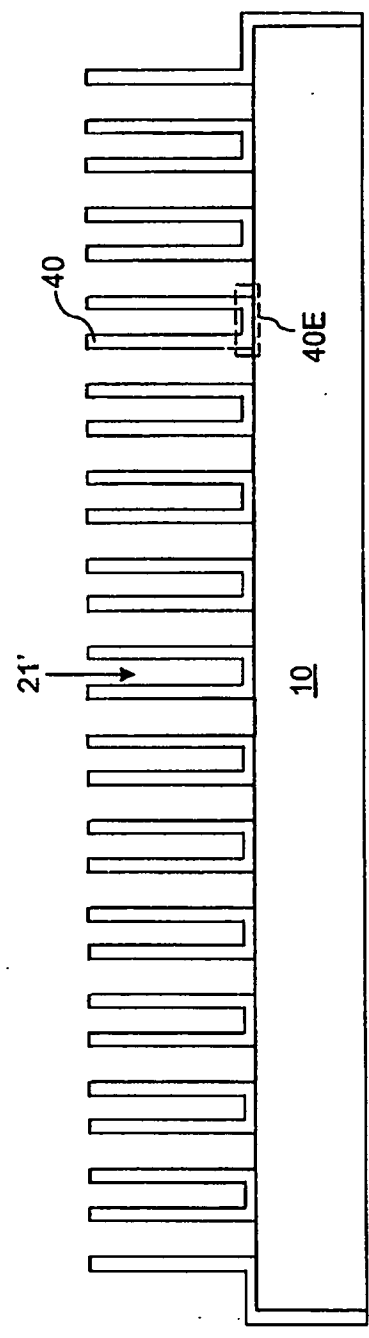


圖 7

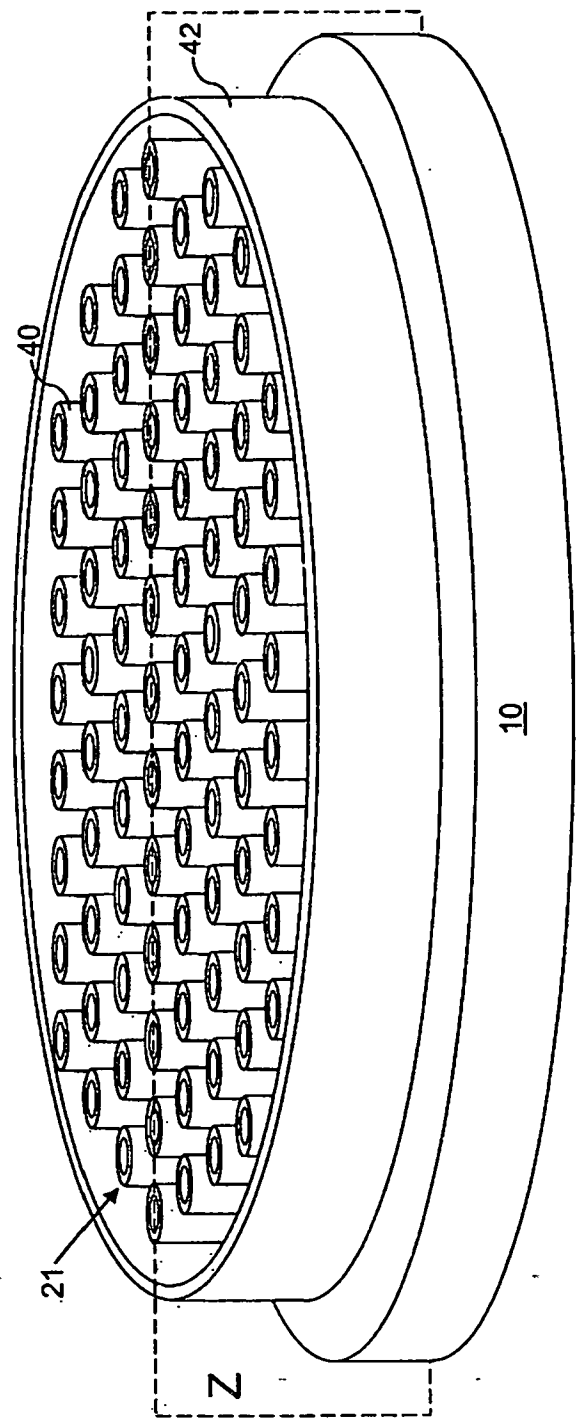


圖 8

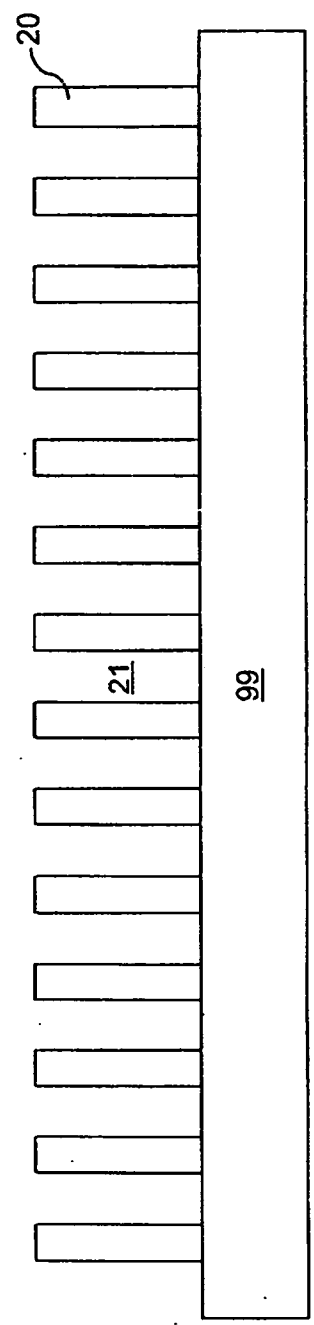


圖 9

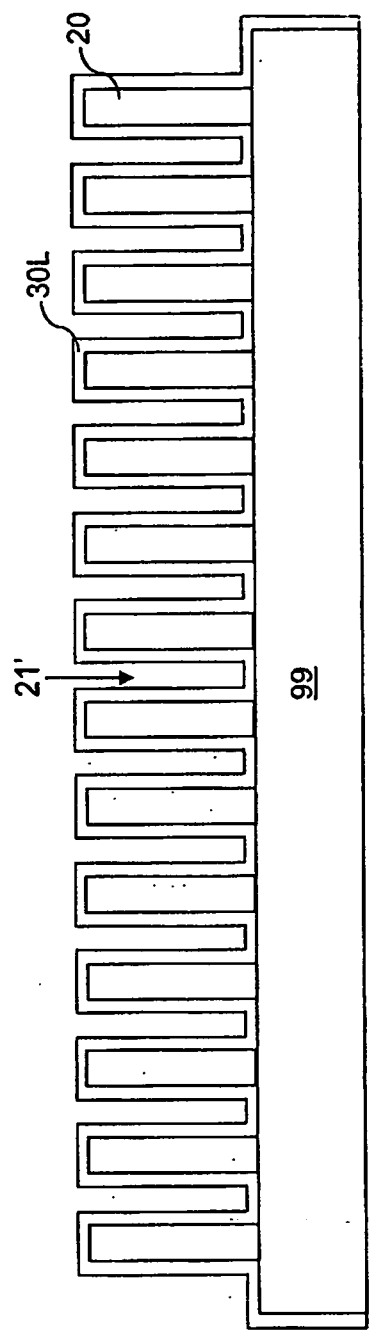


圖 10

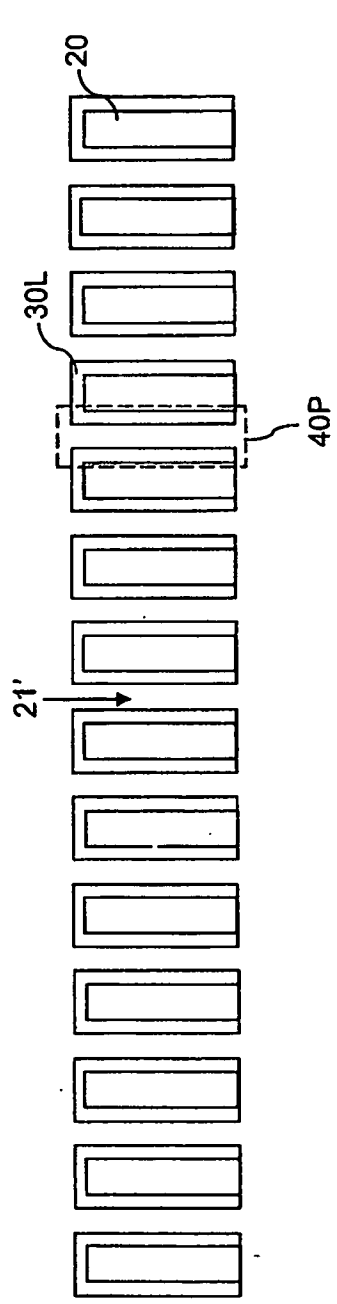


圖 11

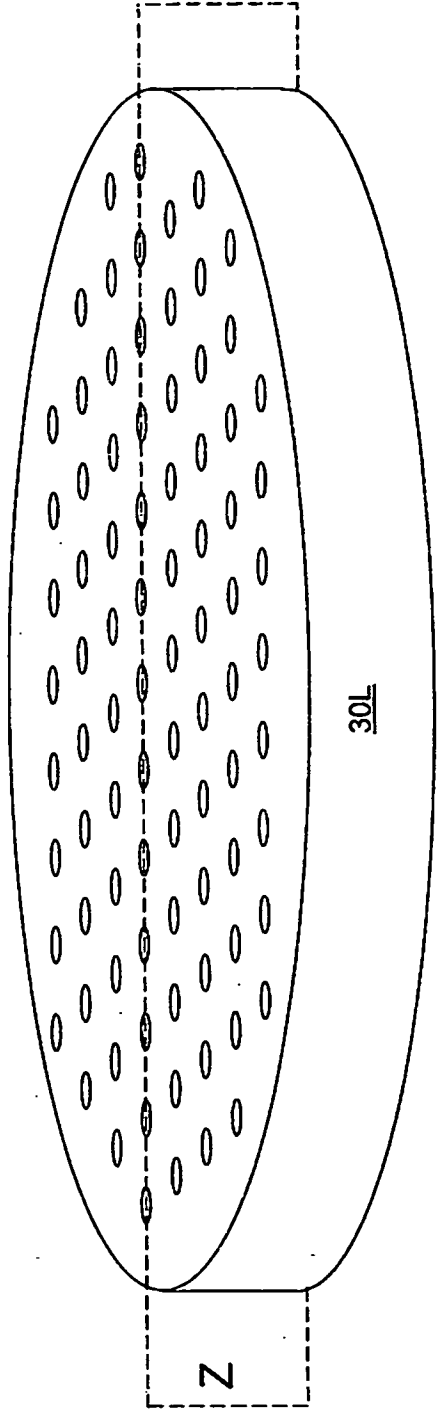


圖 12

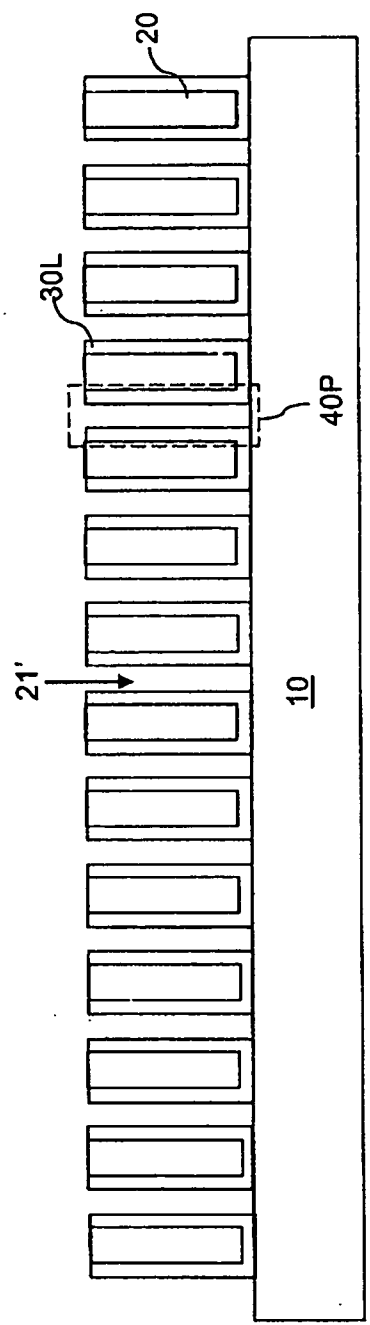


圖 13

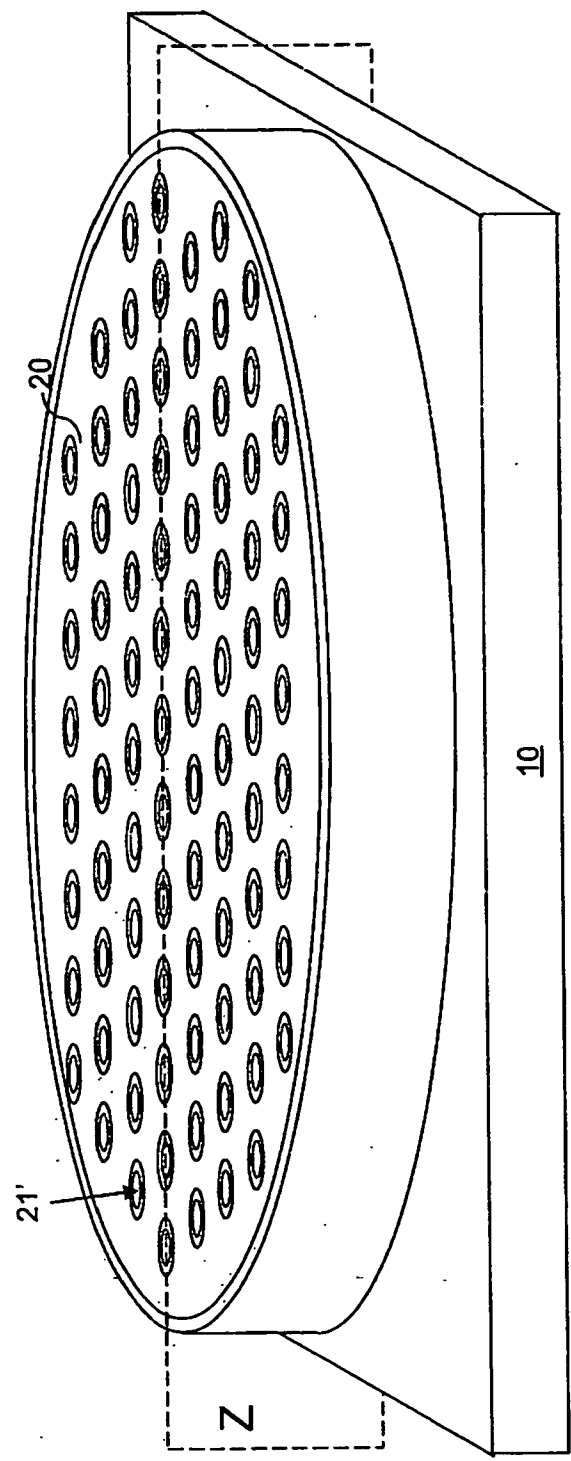


圖 14

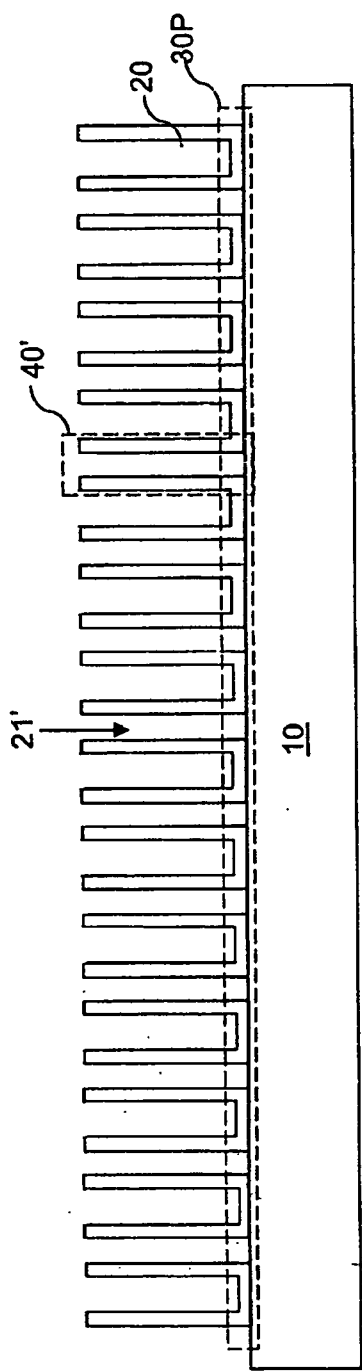


圖 15

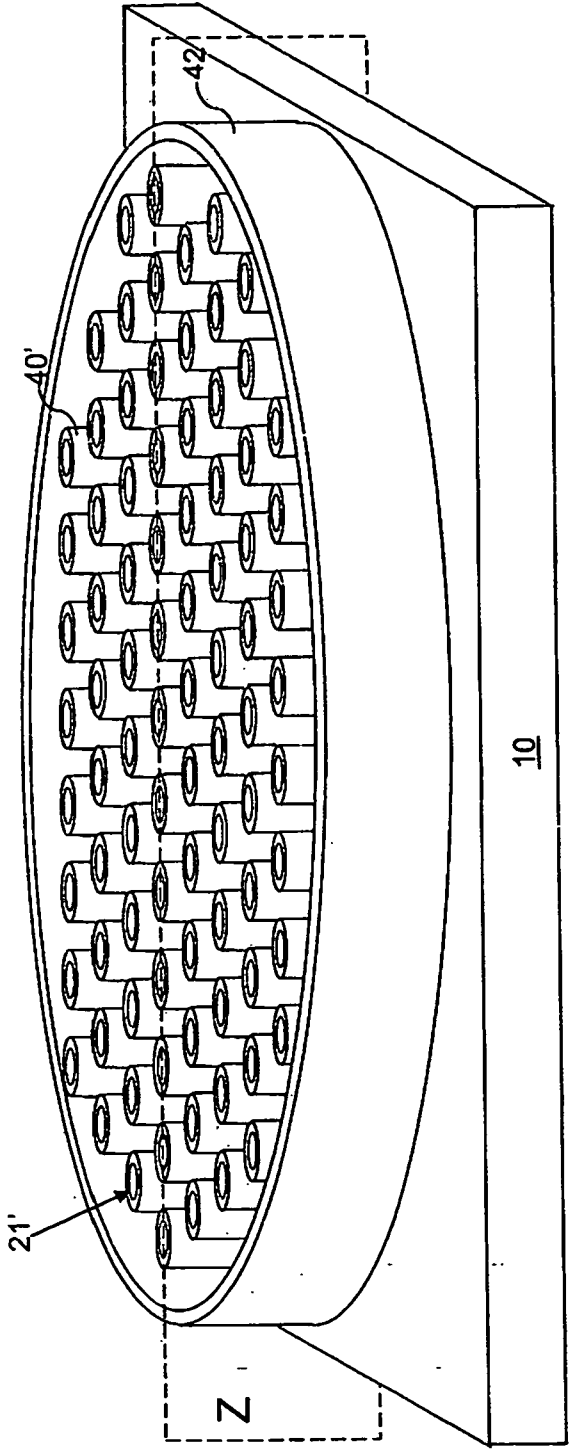


圖 16

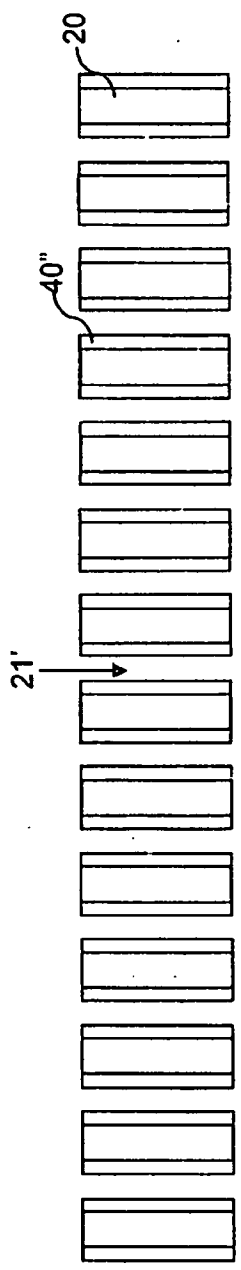


圖 17

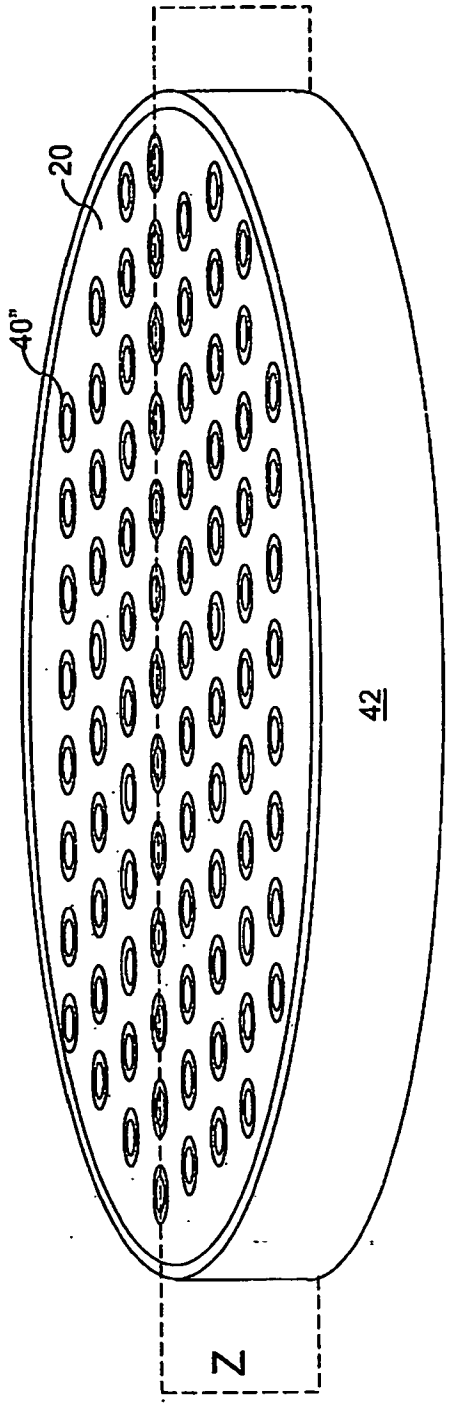


圖 18

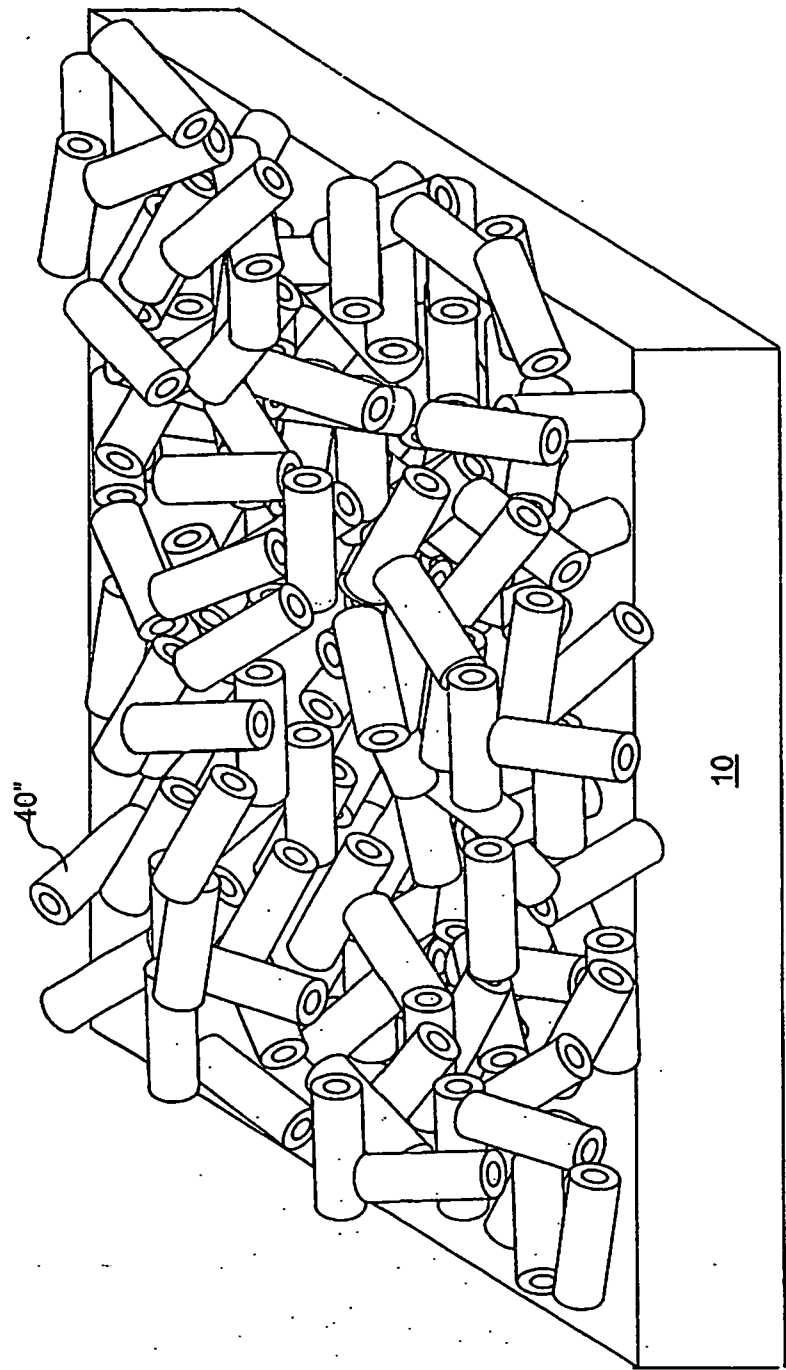


圖 19

Ref: H. Kim, B. Popov, J. Electrochem. Soc.
150, 1153 (2003)

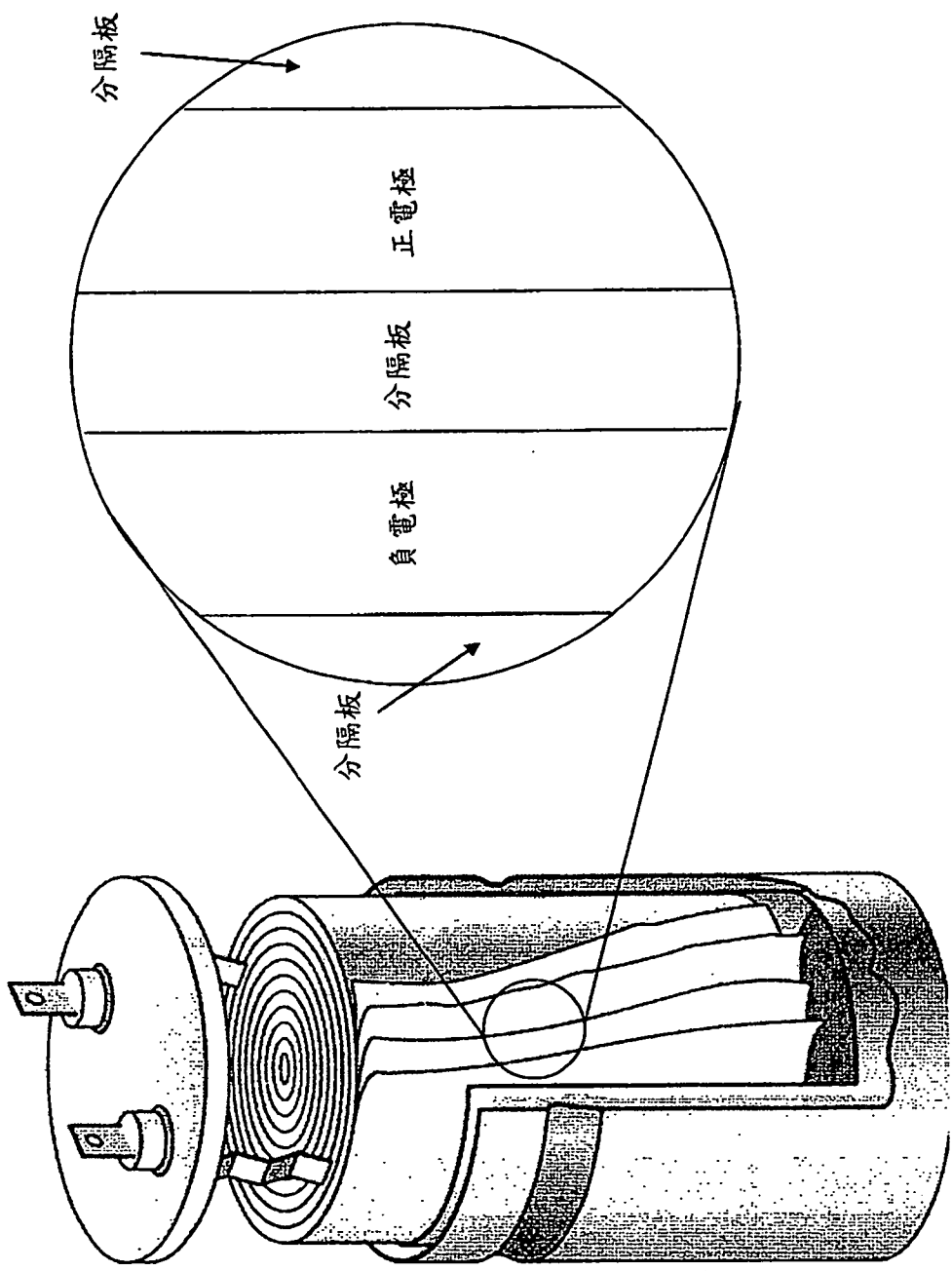


圖 20