

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-165214

(P2012-165214A)

(43) 公開日 平成24年8月30日(2012.8.30)

(51) Int.Cl.			F I			テーマコード (参考)		
<b>H03H</b>	<b>3/08</b>	<b>(2006.01)</b>	H03H	3/08		4K029		
<b>H01L</b>	<b>21/677</b>	<b>(2006.01)</b>	H01L	21/68	A	5F031		
<b>C23C</b>	<b>14/04</b>	<b>(2006.01)</b>	C23C	14/04	B	5J097		
<b>H01L</b>	<b>21/027</b>	<b>(2006.01)</b>	H01L	21/30	5O2V			

審査請求 未請求 請求項の数 6 O L (全 17 頁)

(21) 出願番号 特願2011-24459 (P2011-24459)  
 (22) 出願日 平成23年2月7日(2011.2.7)

(71) 出願人 000006231  
 株式会社村田製作所  
 京都府長岡京市東神足1丁目10番1号  
 (74) 代理人 100120226  
 弁理士 西村 知浩  
 (72) 発明者 関 仁士  
 京都府長岡京市東神足1丁目10番1号  
 株式会社村田製作所内  
 (72) 発明者 福永 茂樹  
 京都府長岡京市東神足1丁目10番1号  
 株式会社村田製作所内  
 (72) 発明者 山本 信也  
 京都府長岡京市東神足1丁目10番1号  
 株式会社村田製作所内

最終頁に続く

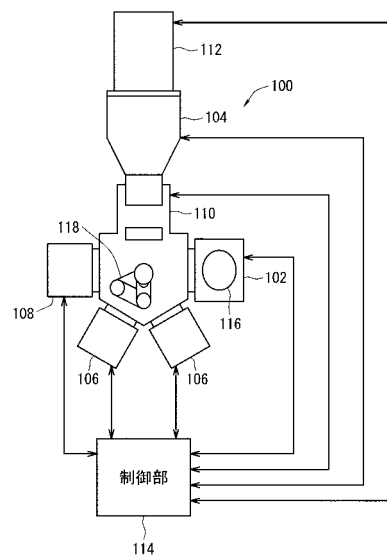
(54) 【発明の名称】 成膜システム及び成膜方法

(57) 【要約】

【課題】 基板毎に成膜の目標膜厚を設定でき、ひいては電極線幅に対応した膜厚を形成することができる成膜システム及び成膜方法を提供する。

【解決手段】 基板18上に形成された複数箇所のレジスト19を測定する測定室102と、基板18を一枚ずつ成膜して基板18上に電極21を形成する枚葉式成膜室104と、を有する成膜システム100であって、基板18上にて隣接するレジスト19のレジスト間距離またはレジスト線幅を測定する測定手段116を測定室102に有し、測定手段116によって測定したレジスト間距離またはレジスト線幅に基づいて、基板18から作製される電気素子が所定の周波数を得るための最適な電極膜厚を算出する制御手段114を有し、枚葉式成膜室104は、基板18の電極膜厚が制御手段114で算出された最適な電極膜厚となるように、基板18に電極を形成する成膜手段110を有することを特徴とする。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

基板上に形成された複数箇所のレジストを測定する測定室と、前記基板を 1 枚ずつ成膜して前記基板上に電極を形成する枚葉式成膜室と、を有する成膜システムであって、前記基板上にて隣接する前記レジストのレジスト間距離またはレジスト線幅を測定する測定手段を前記測定室に有し、

前記測定手段によって測定した前記レジスト間距離または前記レジスト線幅に基づいて、前記基板から作製される電気素子が所定の周波数を得るための最適な電極膜厚を算出する制御手段を有し、

前記枚葉式成膜室は、前記基板の電極膜厚が前記制御手段で算出された最適な電極膜厚となるように、前記基板に電極を形成する成膜手段を有することを特徴とする成膜システム。

10

## 【請求項 2】

前記測定室では、真空環境において前記基板上的前記レジスト間距離または前記レジスト線幅の測定が行われ、

前記枚葉式成膜室では、真空環境において前記基板への成膜が行われ、

前記測定室から前記枚葉式成膜室への基板の搬送が、真空環境を保ちながら搬送されることを特徴とする請求項 1 に記載の成膜システム。

## 【請求項 3】

前記成膜手段は、前記基板を回転させる基板回転手段を有し、

20

さらに、前記基板の電極膜厚を補正する膜厚補正手段を有することを特徴とする請求項 1 又は 2 に記載の成膜システム。

## 【請求項 4】

測定室において、基板上に隣接するレジストのレジスト間距離またはレジスト線幅を測定する測定工程と、

前記測定工程において測定された前記レジスト間距離または前記レジスト線幅に基づいて、前記基板から作製される電気素子が所定の周波数を得るための最適な電極膜厚を算出する算出工程と、

枚葉式成膜室において、前記基板の電極膜厚が前記算出工程で算出された最適膜厚となるように、前記基板に電極が成膜される成膜工程と、

30

を有することを特徴とする成膜方法。

## 【請求項 5】

前記測定工程では、真空環境において前記基板上的前記レジスト間距離または前記レジスト線幅の測定が行われ、

前記成膜工程では、前記枚葉式成膜室の真空環境において前記基板への成膜が行われ、

前記測定室から前記枚葉式成膜室への基板の搬送が、真空環境を保ちながら搬送されることを特徴とする請求項 4 に記載の成膜方法。

## 【請求項 6】

前記成膜工程では、前記基板の電極膜厚を補正する膜厚補正工程が行われることを特徴とする請求項 4 又は 5 に記載の成膜方法。

40

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、基板を成膜するための成膜システム及び成膜方法に関する。

## 【背景技術】

## 【0002】

従来、半導体ウエハを処理する装置として、ウエハ上の構造の寸法を測定するための測定手段と、第 1 の組の処理パラメータ値を用いてウエハ上で第 1 の処理を行なうための第 1 の処理手段と、測定手段と第 1 の処理手段との間でウエハを移送するための移送メカニ

50

ズムと、移送機構を含み、きれいな環境にある移送機構、測定手段及び第 1 の処理手段の間に連通可能なチャンバと、寸法の測定に基づいて第 1 の組の処理パラメータ値を選択するように構成されたプロセッサと、を有する装置が知られている（特許文献 1 参照）。

【 0 0 0 3 】

ここで、プロセッサは、更にウエハの寸法の測定に基づいて第 2 の組の処理パラメータ値を選択し、且つ第 2 の組の処理パラメータ値を前に行った処理手段へ与えるように構成されている。

【 0 0 0 4 】

また、チャンバは、第 1 の処理手段を含む複数の処理手段を取り付けるための本体と、測定手段を収容し、ウエハカセットを取り付けるためのファクトリーインタフェースと、本体とファクトリーインタフェース間に、及び本体とファクトリーインタフェースと連通する移送チャンバと、を有している。移送機構は、測定手段、移送チャンバ及びウエハカセット間でウエハを移送するための第 1 のロボット、及び移送チャンバ及び第 1 の処理手段との間でウエハを移送するための第 2 のロボットを有している。

【 0 0 0 5 】

特許文献 1 の装置によれば、測定されたパラメータは、例えば、異なるオーバエッチング及び/又はエッチング化学のためのエッチングレシピのようなプロセスの調整可能なパラメータにもリンクされる。従って、測定されたパラメータが所望の値からずれているならば、誤差を修正するようにリンクされたエッチングレシピがそのエッチャーにフィードフォワードされ、検査されたロットにおけるウエハを処理するように、レシピが自動的に又はユーザの判断で実現される。従って、本発明のフィードバック及びフィードフォワードは、検査の次のホトレジストの現像及び最終検査において、ロットからロットへの CD（臨界寸法）制御を改善する旨が記載されている（段落(0017)参照）。

【 0 0 0 6 】

また、特許文献 1 の装置によれば、ステップ 1040 で、ウエハに対するエッチングレシピがウエハの CD 測定に基づいて選択される。たとえば、上述した図 3 及び図 4（A）、図 4（B）の本発明の実施例によるウエハの CD 測定データに対して、“署名解析（シグネチャアナリシス）”が実行される。CD 測定からのデータは、変化を調べるためにライブラリーからの参照データと比較され、その後変化はパラメータ化される（すなわち、エッチングプロセスのパラメータへ変換される）。代わりに、ルート結合された波形解析（root coupled wave analysis: RCWA）が行なわれる。

【 0 0 0 7 】

ここで、与えられた波形に相当する CD は、計算によって、例えば、光学検査手段におけるプロセッサによって得られる。RCWA は、Chateau, "Algorithm for the rigorous couple-wave analysis of grating diffraction" Journal of the Optical Society of America, Vol. 11, No. 4 (April 1994) 及びMoharam, "Stable implementation of the rigorous coupled-wave analysis for surface-relief grating: enhanced transmittance matrix approach", Journal of the Optical Society of America, Vol. 12, No. 3 (May 1995)、で議論されている。

【 0 0 0 8 】

また、図 3、図 4（A）及び図 4（B）の実施例において説明されているように、この解析の結果は、改定されたステッパーの設定を選択するために、ホトセル 360 にフィードフォワードすることもできる旨が記載されている（段落(0049)参照）。

【 0 0 0 9 】

また、特許文献 2 には、弾性表面波素子の製造方法において、圧電性基板上にインターデジタルトランスデューサ（IDT）電極を形成することが示されている。

【 先行技術文献 】

【 特許文献 】

10

20

30

40

50

## 【 0 0 1 0 】

【特許文献1】特表2005-521235号公表特許公報

【特許文献2】特開2002-217665号公報

## 【発明の概要】

【発明が解決しようとする課題】

## 【 0 0 1 1 】

ところで、特許文献1では、半導体デバイスにおいて、フォトリソグラフィ工程の後でフォトレジストをSEM観察し、エッチングレシビヤステッパーの設定などの予め定められた選択情報をフォトリソグラフィ工程が実施される後続のロットにフィードバックしたり、次の工程（エッチング工程）へフィードフォワードすることにより、ロット間のCD（臨界寸法）偏差の低減を図っている。従って、ウエハ毎に対して最適化されているとは言えない。

10

## 【 0 0 1 2 】

また後続のロットにフィードバックすれば後続ロットのCD精度は向上するが、現ロットの補正はできない。現ロットについては次の工程（エッチング）にフィードフォワードして補正することになるが、エッチング時間の調整によってレジスト間距離を調整するには限界がある。エッチング時間が短すぎると、電極（またはレジスト）膜を除去しきれない可能性があるし、長すぎるとウエハなどの下地へのダメージが大きくなる。

## 【 0 0 1 3 】

上記の理由から、周波数特性を製品特性とする電子デバイスにおいては、フォトリソグラフィ工程の後工程は、素子にダメージを与えにくい成膜工程が必要であり、かつ半導体デバイスでは影響の少ない電極膜厚を制御する必要がある。

20

## 【 0 0 1 4 】

そこで、本発明は、上記問題点に鑑み、基板毎に成膜の目標膜厚を設定でき、ひいては電極線幅に対応した膜厚を基板に形成することができる成膜システム及び成膜方法を提供することを目的とする。

【課題を解決するための手段】

## 【 0 0 1 5 】

本発明は、基板上に形成された複数箇所のレジストを測定する測定室と、前記基板を1枚ずつ成膜して前記基板上に電極を形成する枚葉式成膜室と、を有する成膜システムであって、前記基板上にて隣接する前記レジストのレジスト間距離またはレジスト線幅を測定する測定手段を前記測定室に有し、前記測定手段によって測定した前記レジスト間距離または前記レジスト線幅に基づいて、前記基板から作製される電気素子が所定の周波数を得るための最適な電極膜厚を算出する制御手段を有し、前記枚葉式成膜室は、前記基板の電極膜厚が前記制御手段で算出された最適な電極膜厚となるように、前記基板に電極を形成する成膜手段を有することを特徴とする。

30

## 【 0 0 1 6 】

この構成によれば、測定室では、測定手段によって基板上に隣接するレジストのレジスト間距離またはレジスト線幅を測定する。そして、測定手段によって測定したレジスト間距離またはレジスト線幅に基づいて、基板から作製される電気素子が所定の周波数を得るための最適な電極膜厚を制御手段で算出する。枚葉式成膜室では、基板の電極膜厚が制御手段で算出された最適膜厚となるように、基板に電極を成膜する。これにより、基板の電極膜厚分布制御が可能になり、電極線幅に応じた最適な電極膜厚を形成して、成膜後の基板の周波数特性を高めることができる。

40

## 【 0 0 1 7 】

前記測定室では、真空環境において前記基板上の前記レジスト間距離または前記レジスト線幅の測定が行われ、前記枚葉式成膜室では、真空環境において前記基板への成膜が行われ、前記測定室から前記枚葉式成膜室への基板の搬送が、真空環境を保ちながら搬送されることが好ましい。

## 【 0 0 1 8 】

50

この構成によれば、測定室では、真空環境において基板上のレジスト間距離またはレジスト線幅の測定が行われる。枚葉式成膜室では、真空環境において基板への成膜が行われる。さらに、測定室から枚葉式成膜室への基板の搬送が、真空環境を保ちながら搬送される。これにより、大気開放・真空排気による時間を削除することができるため、基板の処理効率を高めることができる。また、成膜システムを測定処理室と枚葉式成膜室とを一体にした構成にすることで、レジストのレジスト間距離の測定データの取り扱いが容易になる。

【0019】

この場合、前記成膜手段は、前記基板を回転させる基板回転手段を有し、さらに、前記基板の電極膜厚を補正する膜厚補正手段を有することが好ましい。

10

【0020】

この構成によれば、膜厚補正手段によって基板の電極膜厚が補正され、容易に最適な電極膜厚にすることができる。

【0021】

また、本発明は、測定室において、基板上に隣接するレジストのレジスト間距離またはレジスト線幅を測定する測定工程と、前記測定工程において測定された前記レジスト間距離または前記レジスト線幅に基づいて、前記基板から作製される電気素子が所定の周波数を得るための最適な電極膜厚を算出する算出工程と、枚葉式成膜室において、前記基板の電極膜厚が前記算出工程で算出された最適膜厚となるように、前記基板に電極が成膜される成膜工程と、を有することを特徴とする。

20

【0022】

この場合、前記測定工程では、真空環境において前記基板上の前記レジスト間距離または前記レジスト線幅の測定が行われ、前記成膜工程では、前記枚葉式成膜室の真空環境において前記基板への成膜が行われ、前記測定室から前記枚葉式成膜室への基板の搬送が、真空環境を保ちながら搬送されることが好ましい。

【0023】

この場合、前記成膜工程では、前記基板の電極膜厚を補正する膜厚補正工程が行われることが好ましい。

【発明の効果】

【0024】

本発明によれば、基板毎に成膜の目標膜厚を設定でき、ひいては電極線幅に対応した膜厚を基板に成膜することができる。

30

【図面の簡単な説明】

【0025】

【図1】本発明の実施形態に係る成膜システムの構成図である。

【図2】基板上に形成されたレジストを示した説明図である。

【図3】基板上のレジスト間に形成された電極とレジストとの位置関係を示した説明図である。

【図4】本発明の実施形態に係る成膜システムの各工程図である。

【図5】本発明の実施形態に係る成膜システムの枚葉式成膜装置の概念図である。

40

【図6】本発明の実施形態に係る成膜システムの枚葉式成膜装置に用いる膜厚補正部材の開口部の形状を示した平面図である。

【図7】本発明の実施形態に係る成膜システムの枚葉式成膜装置に用いる膜厚補正部材の開口部の形状を示した平面図である。

【図8】図6の曲線をもとに作製した膜厚補正部材の形状例である。

【図9】図6の曲線をもとに作製した膜厚補正部材の形状例である。

【図10】基板の膜厚が断面視にて平坦状となる場合の成膜工程の説明図である。

【図11】図10の成膜工程で使用する膜厚補正部材の形状を示した概念図である。

【図12】基板の膜厚が断面視にて凸状となる場合の成膜工程の説明図である。

【図13】図12の成膜工程で使用する膜厚補正部材の形状を示した概念図である。

50

## 【発明を実施するための形態】

## 【0026】

本発明の実施形態に係る成膜システム及び成膜方法について、図面を参照して説明する。本発明は、ウエハ（以下、「基板」と称する）に対して1枚ずつ成膜する枚葉式成膜室を有している。以下の実施形態では、枚葉式成膜室を前提として説明する。なお、本実施形態の「枚葉式成膜室」では、蒸着処理、あるいはスパッタリング処理などいわゆる物理蒸着処理も行われる。

## 【0027】

図1に示すように、成膜システム100は、測定室102と、枚葉式成膜室104と、ロードロック室106と、前処理室108と、搬送室110と、排気系112と、これらを統制する制御部114と、を有している。図2は、基板18上に形成されたレジスト19を示し、図3は基板18上のレジスト19間に形成された電極21とレジスト19との位置関係を示している。

10

## 【0028】

図1、図2及び図3に示すように、測定室102は、真空環境において、電極21を形成するための複数のレジスト19のレジスト間距離Dまたはレジスト線幅Wを測定する部屋である。なお、電極21とは、例えば、圧電性の基板18上に形成されるインターデジタルトランスデューサ（IDT）電極である。測定室102は、基板18上に隣接するレジスト19のレジスト間距離Dを測定する走査電子顕微鏡（SEM）116が収容されている。走査電子顕微鏡116によって測定した基板18上のレジスト間距離Dは、データとして後述する制御部114に出力される。測定室102では、基板1枚ごとに、レジスト間距離Dを測定する。上記ではレジスト間距離Dを直接測定する例を示したが、レジスト線幅Wを測定した後、計算によりレジスト間距離Dを算出してもよい。

20

## 【0029】

枚葉式成膜室104は、真空環境において、圧電性の基板18を1枚ずつ成膜する部屋である。枚葉式成膜室104の内部構造の詳細については後述する。

## 【0030】

前処理室108は、真空環境において、基板18に加熱、Arボンバードなどのクリーニング処理を前処理として行う部屋である。

## 【0031】

ロードロック室106は、搬送室110を大気に開放しないことを目的に設けられた真空部屋である。ロードロック室106と搬送室110とはゲートバルブ（図示省略）で仕切られている。ロードロック室106には、基板搬送機構（図示省略）が設けられており、処理前、処理後の基板18の出し入れを行う。

30

## 【0032】

搬送室110は、基板18を各部屋間に搬送するための部屋である。搬送室110には、基板搬送機構118が収容されており、基板搬送機構118によって基板18の搬送が実行される。

## 【0033】

排気系112とは、枚葉式成膜室104の内部の環境を調整するものである。すなわち、枚葉式成膜室104の内部を真空状態にしたり、あるいは大気に開放にすることができる。

40

## 【0034】

制御部114は、成膜システム100全体を統制するものであり、特に、測定室102で測定されたレジスト19のレジスト間距離Dまたはレジスト線幅Wに基づいて、基板18から作製される電気素子が所定の周波数特性を得るための最適な電極膜厚（適宜、「最適膜厚」と称する）を算出する。制御部114は、基板1枚ごとの最適な電極膜厚を算出する。詳細には、測定室102で測定されたレジスト19のレジスト間距離Dまたはレジスト線幅Wに基づいて、成膜後の電極21の線幅を推定し、推定した線幅により電気素子の目標周波数に合わせるための電極膜厚を算出する。なお、制御部114は、算出した電

50

極 2 1 の最適膜厚に基づいた制御信号を生成して枚葉式成膜室 1 0 4 の各構成部材に出力し、各構成部材の駆動を制御する。

【 0 0 3 5 】

また、制御部 1 1 4 には、膜厚検出部 2 5 ( 図 5 参照 ) から出力された膜厚に関するデータ信号が出力される。制御部 1 1 4 は、このデータ信号に基づいて、枚葉式成膜室 1 0 4 の各構成部材の駆動を制御する。これにより、枚葉式成膜室 1 0 4 で成膜されている基板 1 8 の膜厚を推定でき、成膜されている基板 1 8 の膜厚が最適膜厚となるように制御することができる。

【 0 0 3 6 】

次に、枚葉式成膜室 1 0 4 について詳細に説明する。

【 0 0 3 7 】

図 5 に示すように、枚葉式成膜室 1 0 4 は、枚葉式成膜装置 1 0 を備えている。枚葉式成膜装置 1 0 は、成膜物質 G を収容した射出源 1 2 の上方に出没するシャッタ部材 1 4 を備えている。射出源 1 2 は、成膜物質 G を入れる、るつぼ状の収容部材からなり例えば、ハースライナーが用いられる。シャッタ部材 1 4 は、水平方向 ( 図 5 中矢印 X 方向 ) に移動可能に設けられており、射出源 1 2 と基板保持部材 1 6 との間で成膜物質 G を遮断して基板 1 8 に対する付着を阻止しあるいは成膜物質 G の基板 1 8 に対する付着を許容する。

【 0 0 3 8 】

枚葉式成膜装置 1 0 は、基板 1 8 を水平に保持するための基板保持部材 1 6 を備えている。基板保持部材 1 6 は、基板保持部材 1 6 を回転軸 3 0 の軸回りに回転可能に駆動する駆動装置 3 2 が機械的に接続されている。これにより、基板保持部材 1 6 によって水平に保持された基板 1 8 を回転 ( 自転 ) させることができる。

【 0 0 3 9 】

枚葉式成膜装置 1 0 は、成膜される基板 1 8 の膜の膜厚を測定するための膜厚検出部 2 5 が設けられている。膜厚検出部 2 5 は、水晶振動子 2 7 を備えており、水晶振動子 2 7 に付着した成膜物質 G を計測することにより、基板 1 8 の膜厚を推定する。具体的には、膜厚検出部 2 5 は、水晶振動子 2 7 に付着した成膜物質 G の重さによって、発振周波数が低くなることを利用し、逆に発振周波数を正確に測定することによって、成膜物質 G の重さ、すなわち膜厚を計算する。なお、膜厚検出部 2 5 による膜厚の検出結果は、データ信号として制御部 1 1 4 に出力される。

【 0 0 4 0 】

図 5 乃至図 7 に示すように、枚葉式成膜装置 1 0 は、基板 1 8 に形成される膜 1 8 A の膜厚を制御するための膜厚補正部材 2 0 を備えている。膜厚補正部材 2 0 は、射出源 1 2 と基板保持部材 1 6 との間に出没可能に設けられている。図 6 における膜厚補正部材 2 0 の座標中心 O が射出源 1 2 と基板 1 8 の中心とを結んだ軸線と一致するように、膜厚補正部材 2 0 が配置される。膜厚補正部材 2 0 は、成膜物質 G が通過する開口部 2 0 A と、成膜物質 G の通過を阻止する遮蔽部 2 0 B と、を有している。膜厚補正部材 2 0 の座標中心 O からの任意の半径位置における周長に対し、その周長のうち開口部 2 0 A の占める円弧長の割合を開口率と定義する。この開口率は、膜厚補正部材 2 0 の形状によって変化する。なお、膜厚補正部材 2 0 の詳細な形状については、後述する。

【 0 0 4 1 】

なお、図 6 は、膜厚補正部材であって、次数  $n = 2$ 、基板外周部での開口率  $k ( R ) = 0 . 5$  として、射出源と基板との間の距離  $T$ 、膜厚補正部材の設置位置、を実用的な値で与え、分割数  $m$  を 1、2、4 とした場合の膜厚補正部材の開口部の形状を示した平面図である。

【 0 0 4 2 】

図 7 は、膜厚補正部材であって、膜厚補正部材が無い場合の基板の膜厚が  $\cos^n$  則の次数  $n = 3$  であったとし、これをより凸部状な次数  $n = 9$  の膜厚分布にするときの膜厚補正部材の形状であって、分割数  $m$  を 1、2、4 とした場合の膜厚補正部材の開口部の形状を示した平面図である。

10

20

30

40

50

## 【 0 0 4 3 】

膜厚補正部材 20 は、ハンド部 22 により保持されている。ハンド部 22 は、回転アーム 24 により回転軸 26 の軸回りに回転するように構成されている。回転アーム 24 は、駆動部 28 と機械的に接続されており、駆動部 28 からの駆動力により回転軸 26 の軸回りに回転する。これにより、膜厚補正部材 20 は、射出源 12 と基板保持部材 16 との間に出没可能となる。

## 【 0 0 4 4 】

ここで、膜厚補正部材 20 の形状について詳細に説明する。

## 【 0 0 4 5 】

10  
先ず、膜厚補正部材 20 が不在状態で基板 18 に成膜を行い、基板 18 に形成される膜 18A の膜厚分布を基板保持部材 16 の外縁空間に設置された膜厚検出部 25 にて測定しながら、基板 18 に形成される膜 18A の膜厚分布を把握する。このとき、基板 18 の中心からの距離  $r$  の関数として、膜厚分布  $f(r)$  と測定されたとする。ここで、基板 18 の中心  $r = 0$  において、 $f(r) = 1$  と規格化しておく。

## 【 0 0 4 6 】

基板 18 の目標膜厚分布を断面視にて平坦状の分布とする場合には、膜厚補正部材 20 の開口率を  $k(r)$  とすると、

$$k(r) = k(R) \left\{ \frac{1}{f(r)} - 1 \right\} / \left\{ \frac{1}{f(R)} - 1 \right\} \quad 20$$

で与えられる(式(1)とする)。ここで、 $R$  は、基板の外周部の径であり、外周部での開口率  $k(R)$  は、適当に決定する。

## 【 0 0 4 7 】

30  
基板 18 の目標膜厚分布を、膜厚補正部材 20 が不在ときよりもさらに凸部状の分布とする場合には、目標膜厚分布を  $G \times g(r)$  とする。ここで、 $g(0) = 1$  であり、 $G$  は基板の中心  $r = 0$  における目標膜厚である。このとき、膜厚補正部材 20 の開口率を  $k(r)$  とすると、

$$k(r) = \frac{f(R)g(r) - f(r)g(R)}{\{f(R) - g(R)\}f(r)}$$

で与えられる(式(2)とする)。

## 【 0 0 4 8 】

40  
基板 18 の目標膜厚分布を凹部状の分布とする場合は、基板 18 の目標膜厚分布を  $G \times g(r)$  とする。ここで、 $g(R) = 1$  であり、 $G$  は基板の外周部  $r = R$  における目標膜厚である。このとき、膜厚補正部材 20 の開口率を  $k(r)$  とすると、

$$k(r) = k(R) \left\{ \frac{g(r)}{f(r)} - g(0) \right\} / \left\{ \frac{1}{f(R)} - g(0) \right\}$$

で与えられる（式（3）とする）。ここで、基板18の外周部での開口率 $k(R)$ は適当に決める必要がある。

【0049】

次に、基板18の断面視にて平坦な膜厚分布を得る場合の具体的な膜厚補正部材20の形状例を示す。

【0050】

蒸発源（射出源）が点源であり、蒸発分布がいわゆる $\cos^n$ 則に従うものとする

10

$$f(r) = \left( \frac{T^2}{r^2 + T^2} \right)^{\frac{n+3}{2}}$$

となる。ここで $T$ は、射出源12と基板18との間の距離である。

20

【0051】

これを平坦状の分布をねらう場合の開口率の式（1）に用いると、基板設置位置での開口率 $k(r)$ が求まる。実際の膜厚補正部材20は、射出源12と基板18との間に設置されるので、基板上 $r$ の位置での開口率は、射出源中心へ収れんする直線で膜厚補正部材20上に射影された位置における半径での開口率を与えることになる。膜厚補正部材の設置位置での半径と開口率を改めて $r$ および $k(r)$ とすることにする。

【0052】

膜厚補正部材20の開口部20Aの分割数を $m$ （ $m$ は自然数）とすると、一開口部の開口率は $k(r)/m$ となるので、開口部形状が軸対称であるようにすると、開口部エッジの座標を $(x, y)$ とすると、

30

$$x = r \cdot \cos\left(2\pi \frac{k(r)}{m} / 2\right) = r \cdot \cos\left(\pi \frac{k(r)}{m}\right)$$

40

$$y = \pm r \cdot \sin\left(2\pi \frac{k(r)}{m} / 2\right) = \pm r \cdot \sin\left(\pi \frac{k(r)}{m}\right)$$

となる。

【0053】

これを次数 $n = 2$ 、基板外周部での開口率 $k(R) = 0.5$ として、射出源12と基板18との間の距離 $T$ 、膜厚補正部材20の設置位置、を実用的な値で与え分割数 $m$ を $m =$

50

1、2、4とした場合の膜厚補正部材20の開口部形状を図6に例示する。

【0054】

次に、膜厚補正部材20が無いときより、さらに凸部状となる膜厚分布をねらう場合の膜厚補正部材20の形状例を示す。

【0055】

膜厚補正部材20が無い場合の基板18の膜厚が $\cos^n$  則の次数 $n=3$ であったとし、これをより凸部状な次数 $n=9$ の膜厚分布にするときの膜厚補正部材20の形状であって、分割数 $m$ を $m=1、2、4$ とした場合の膜厚補正部材20の開口部形状を図7に例示する。

【0056】

次に、膜厚補正部材20の実際の形状例について説明する。図8及び図9は、図6の曲線をもとに作製した、実際の膜厚補正部材20の形状例である。図8は、 $m=1$ の場合であり、図9は、 $m=2$ の場合である。膜厚補正部材20には外周部があり、その外周部は図5のハンド部22により把持される。なお、基板18の成膜領域は、膜厚補正部材20の外周部より内側にある。膜厚補正部材20の開口部(抜き)の開口率は、中心から径方向外側に進むにつれ大きくなっている。蒸発源と回転する基板18との間に膜厚補正部材20を挿入し、成膜を部分的に遮蔽することにより、基板18の径方向の膜厚分布を補正する。

【0057】

枚葉式成膜室104における枚葉式成膜方法は、以下の5つの工程を有している。

1. 基板保持部材16に基板18がセットされた後、基板18の回転が開始する。
2. シャッタ部材14を射出源12と基板18の中心とを結んだ軸線上に位置させて通路を閉じ、膜厚補正部材20を射出源12と基板18の中心とを結んだ軸線上から退避させる。
3. 射出源12中の成膜物質Gを電子ビームで加熱することで成膜物質の蒸発を開始する。
4. シャッタ部材14を射出源12と基板18の中心とを結んだ軸線上から退避させて通路を開くことで基板18上に成膜物質Gの蒸着を開始する。
5. 膜厚部材部材20を退避させた状態の成膜工程において基板18上に成膜された特定部分の膜厚が所定の値に達した時点で(換言すれば、平坦状な膜厚を作成する場合であれば、基板中心部が所定膜厚に到達した時点で)、膜厚補正部材20を射出源12と基板18の中心とを結んだ軸線上に挿入する。なお、膜厚部材部材20の形状は、目標とする膜厚分布が得られる形状のものを適宜選択する。本実施形態では、膜厚分布が断面視にて平坦状とする場合、凸部状とする場合、凹部状とする場合の3パターンの膜厚補正部材20の形状が上記各式により特定される。
6. 基板18に形成された膜18Aの膜厚が目標とした膜厚分布に到達した時点で、シャッタ部材14を射出源12と基板18の中心とを結んだ軸線上に位置させて通路を閉じ、成膜作業を終了する。

【0058】

(基板の膜厚分布を断面視にて平坦状とする場合)

具体的には、図10(A)、(B)に示すように、基板18に形成される膜18Aの膜厚が断面視にて平坦状となる膜厚分布を得る場合には、式(1)で特定される開口率の膜厚補正部材20(図11参照)を用いる。すなわち、図11に示すように、膜厚補正部材20は、射出源12と基板18の中心とを結んだ軸線からの半径距離に応じて、開口部20Aの開口率が次第に大きくなるものである。まずは、膜厚補正部材20が無い状態で成膜した後、基板18の中心部の膜18Aの膜厚が所定膜厚に到達したときに、射出源12と基板18の中心とを結んだ軸線上に膜厚補正部材20を挿入し、成膜工程を継続する。そして、基板18に形成される膜18Aの膜厚が断面視にて平坦状となる目標の膜厚分布に到達したときに、シャッタ部材14を射出源12と基板18の中心とを結んだ軸線上に挿入して、成膜物質Gを遮断し、成膜工程を終了する。成膜物質Gを遮断するタイミング

10

20

30

40

50

は、予め求めた付加膜厚と時間の関係からタイマーで設定してもよい。

【0059】

なお、図10(C)に示すように、基板18に形成される膜18Aの膜厚が断面視にて平坦状となる所定の膜厚分布に到達した後、膜厚補正部材20をそのまま挿入した状態で、成膜作業を継続すると、基板18の膜厚分布が断面視にて凹部状となるようにすることもできる。

【0060】

(基板の膜厚分布を断面視にて凹部状とする場合)

基板18に形成される膜18Aの膜厚が凹部状となる膜厚分布を得る場合には、式(3)で特定される開口率の膜厚補正部材20を用いる。すなわち、膜厚補正部材20は、射出源12と基板18の中心とを結んだ軸線からの半径距離に応じて、開口部20Aの開口率が次第に大きくなるものである。まずは、膜厚補正部材20が無い状態で成膜した後、基板18の中心部の膜18Aの膜厚が所定膜厚に到達したときに、射出源12と基板18の中心とを結んだ軸線上に膜厚補正部材20を挿入し、成膜工程を継続する。そして、基板18に形成される膜18Aの膜厚が凹部状となる目標の膜厚分布に到達したときに、シャッタ部材14を射出源12と基板18の中心とを結んだ軸線上に挿入して、成膜物質Gを遮断し、成膜工程を終了する。成膜物質Gを遮断するタイミングは、予め求めた付加膜厚と時間の関係からタイマーで設定してもよい。

10

【0061】

(基板の膜厚分布を断面視にて凸部状とする場合)

図12に示すように、基板18に形成される膜18Aの膜厚が凸部状となる膜厚分布を得る場合には、式(2)で特定される開口率の膜厚補正部材20(図13参照)を用いる。すなわち、図13に示すように、膜厚補正部材20は、射出源12と基板18の中心とを結んだ軸線からの半径距離に応じて、開口部20Aの開口率が次第に小さくなるものである。まずは、膜厚補正部材20が無い状態で成膜した後、基板18の外周部の膜18Aの膜厚が所定膜厚に到達したときに、射出源12と基板18の中心とを結んだ軸線上に膜厚補正部材20を挿入し、成膜工程を継続する。そして、基板18に形成される膜18Aの膜厚が凸部状となる目標の膜厚分布に到達したときに、シャッタ部材14を射出源12と基板18の中心とを結んだ軸線上に挿入して、成膜物質Gを遮断し、成膜工程を終了する。成膜物質Gを遮断するタイミングは、予め求めた付加膜厚と時間の関係からタイマー

20

30

【0062】

本実施形態の成膜システム及び成膜システムを用いた成膜方法について説明する。

【0063】

(本発明の経緯)

特開2002-217665号公報の図5のように弾性表面波素子の製造方法において、圧電性基板上にインターデジタルトランスデューサ(IDT)電極等が形成されるが、上記電極の膜厚や線幅が基礎的な弾性表面波素子の特性に大きな影響を与えることがわかっている。また、同公報の図6のように弾性表面波素子の周波数特性には、電極の膜厚/線幅の比が大きな影響を与えることもわかっている。従って電極の膜厚の規格範囲は非常に狭いため、これらの範囲に制御することは非常に困難であった(同公報の段落(0002)~(0005)参照)。

40

【0064】

さらに、生産性を上げるために複数基板をバッチ処理する成膜が通常行われているが、リフトオフ蒸着を採用する商品では、現像工程後で基板内の電極の線幅を測定したところ、基板中心から離れるにしたがい電極の線幅が変化していることがわかった。

【0065】

そこで、本発明では、上記に示したように弾性表面波素子の周波数特性を安定して得る手段として、最も好適である枚葉処理する成膜工程を前提に、基板面内の膜厚を制御する方法を説明する。

50

## 【0066】

本実施形態の成膜システムを用いた成膜方法は、以下の工程から構成されている。

## 【0067】

図4に示すように、成膜システムを用いた成膜方法は、前工程200と、ロード工程202と、測定工程204と、搬送工程206と、成膜工程208と、搬送工程210と、アンロード工程212と、を有している。

## 【0068】

前工程200では、基板18にリフトオフ法によってパターンニングされたレジスト19が形成される。次に、レジストの形成された基板18がロードから真空状態の前処理室108に取り込まれ、必要に応じて、基板18が加熱され、Arボンバードなどの前処理が真空状態において行われる。前処理の終了後、基板18がロードにより測定室102に搬送される。

## 【0069】

測定工程204では、測定室102において、基板18上に形成されたレジスト19のレジスト間距離Dが走査電子顕微鏡116によって真空状態において測定される。測定方法としては、レジスト19の画像データを取得し、市販の画像処理ボード(ソフトウェア)で画像処理を行い、レジスト19上部のエッジを検出してレジスト間距離Dを測定することができる。なお、上記ではレジスト間距離Dを直接測定する例を示したが、レジスト線幅Wを測定した後、計算によりレジスト間距離Dを算出してもよい。

## 【0070】

好ましくは、測定工程204では、基板18上に形成された複数のレジスト19のうち、基板18の各素子のレジスト間距離Dが測定される。レジスト間距離Dは、1枚の基板18上において複数箇所測定される。複数箇所測定する理由は、レジスト19のコーティング方法やベーキング時の温度分布により、基板18内の領域においてもレジスト間距離Dに違いが生じるためである。この違いは、基板18の半径方向に沿って生じる傾向にある。そこで、測定工程204において基板18の中央と外側にある素子のレジスト間距離Dを測定し、その距離に応じて蒸着膜厚を変えることが実行される。

## 【0071】

このように、基板18の1枚ごと、もしくは基板18の場所ごとにレジスト間距離Dが測定され、測定結果はマッピングデータとして制御部114に出力される。制御部114において基板18の1枚ごと、または基板18の場所ごとにねらい膜厚分布を決め、成膜工程208にて最適な電極膜厚を形成する。

## 【0072】

測定工程204と成膜工程208の間には、制御部114によって基板18の最適膜厚を算出する算出工程205が介在する。算出工程205では、測定工程204において測定されたレジスト間距離Dに基づいて基板18上に形成される電極21の線幅を推定する。推定した線幅によって、基板18から後工程で作製される電気素子の目標周波数に合わせるための電極21の最適膜厚が算出される。これにより、基板18の膜厚分布が決定される。

## 【0073】

測定工程204が終了すると、搬送室110の基板搬送機構118により基板18が保持されて搬送室110から取り出され、反転されて枚葉式成膜室104に搬入される。

## 【0074】

成膜工程208では、基板18の成膜処理が実行される。ここで、枚葉式成膜室104では、基板18が1枚ずつ成膜される。成膜工程208では、算出工程において算出された最適膜厚となるように、基板18の膜厚を膜厚検出部25からのデータ信号に基づいて調整しながら、基板18の成膜が実行される。さらに、成膜工程208では、基板18を自転させながら成膜することで同心円状の膜厚分布補正が可能になる。これにより、基板18から作製する電気素子に求められる目標周波数を得るために最適な電極膜厚を形成することができる。この結果、電気素子の周波数特性を向上することができる。

10

20

30

40

50

## 【 0 0 7 5 】

なお、成膜工程 2 0 8 の実行中は、次の基板 1 8 が測定室 1 0 2 に搬入されて測定工程 2 0 4 が開始される。測定工程 2 0 4 では、同様にして、レジスト間距離 D が測定され、この測定結果に基づいて、制御部 1 1 4 によって基板 1 8 の最適膜厚が算出される。このようにして、基板 1 8 は、連続的に成膜システム 1 0 0 に投入され、各工程にて真空状態を保ちながら搬送され、連続して実行されていく。

## 【 0 0 7 6 】

成膜工程 2 0 8 が終了した基板 1 8 は、搬送室 1 1 0 の基板搬送機構 1 1 8 により保持されて枚葉式成膜室 1 0 4 から取り出され、アンロード工程 2 1 2 に移行される。そして、次の基板 1 8 が次の基板 1 8 が枚葉式成膜室 1 0 4 に搬入されて成膜工程 2 0 8 が開始され、基板 1 8 が最適膜厚となるように成膜される。

10

## 【 0 0 7 7 】

以上の各工程が基板 1 8 の数だけ繰り返される。

## 【 0 0 7 8 】

本実施形態によれば、基板毎に成膜の目標膜厚を設定でき、ひいては電極線幅に対応した膜厚となるような成膜を実行することができる。これにより、基板 1 8 の周波数特性を高めることができる。

## 【 0 0 7 9 】

また、レジスト間距離 D またはレジスト線幅 W を最適膜厚にフィードフォワードするため、エッチングなどによる幅ばらつき補正のための工程を追加する必要がない。

20

## 【 0 0 8 0 】

エッチングによるレジスト間距離 D またはレジスト線幅 W の補正が不要であるため、エッチングによる基板 1 8 へのダメージがない。

## 【 0 0 8 1 】

枚葉式成膜方法であるため、基板 1 8 ごとに最適膜厚で成膜することができる。また、同心円状の基板面内のレジスト間距離 D またはレジスト線幅 W のばらつきによって生じる周波数ばらつきも低減することができる。

## 【 0 0 8 2 】

また、成膜システム 1 0 0 を測定室 1 0 2 と枚葉式成膜室 1 0 4 とを一体化した構成にすることで、レジスト 1 9 のレジスト間距離 D またはレジスト線幅 W の測定データの取り扱いが容易になる。

30

## 【 符号の説明 】

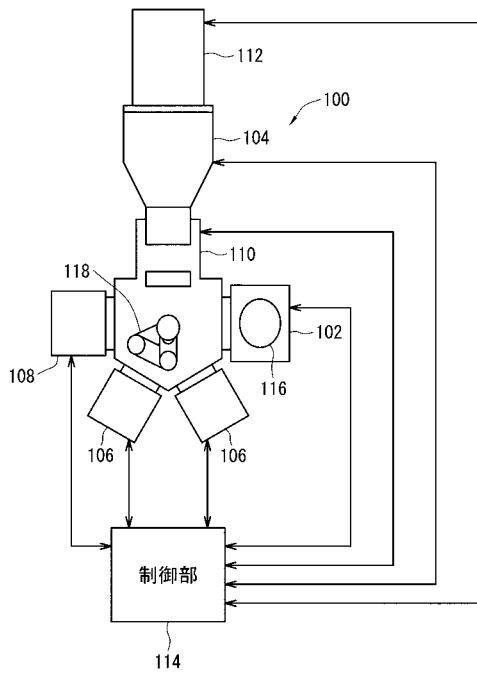
## 【 0 0 8 3 】

- 1 0 枚葉式成膜装置（成膜手段）
- 1 2 射出源
- 1 4 シャッタ部材
- 1 6 基板保持部材（基板回転手段）
- 1 8 ウエハ（基板）
- 1 9 レジスト
- 2 0 膜厚補正部材（膜厚補正手段）
- 2 0 A 開口部
- 2 0 B 遮蔽部
- 2 1 電極
- 2 5 膜厚検出部
- 1 0 0 成膜システム
- 1 0 2 測定室
- 1 0 4 枚葉式成膜室
- 1 1 4 制御部（制御手段）
- 1 1 6 走査電子顕微鏡（測定手段）
- G 成膜物質

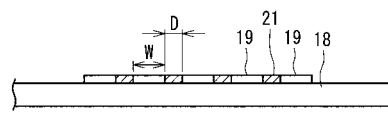
40

50

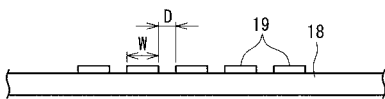
【 図 1 】



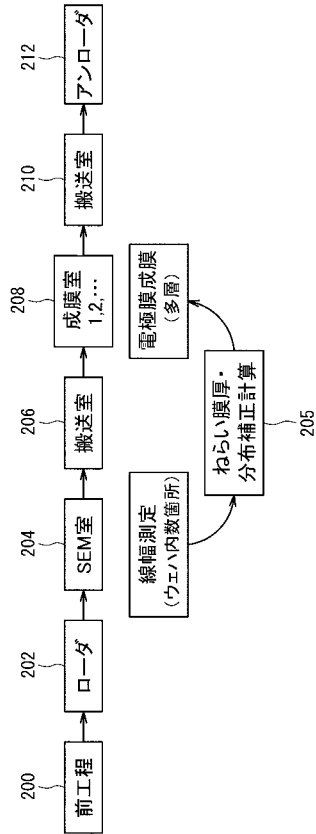
【 図 3 】



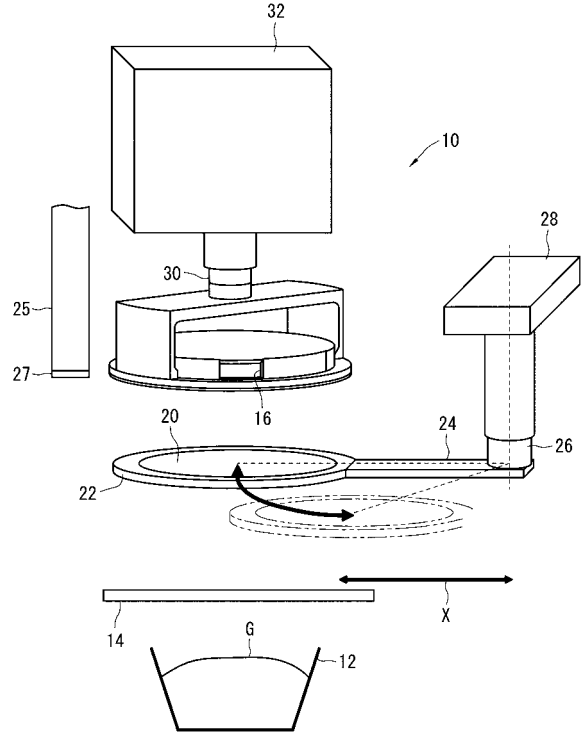
【 図 2 】



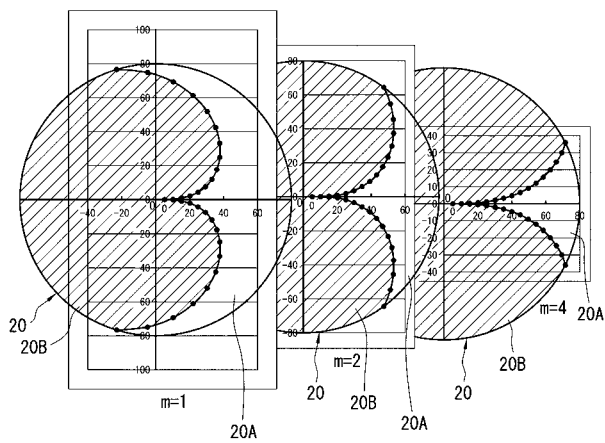
【 図 4 】



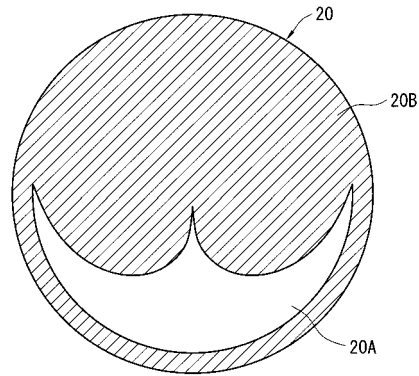
【 図 5 】



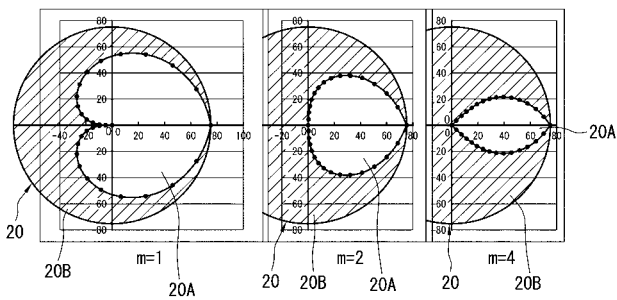
【 図 6 】



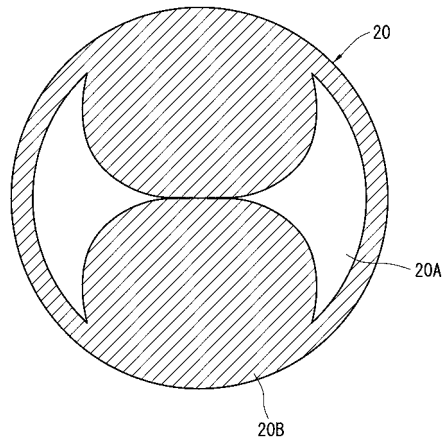
【 図 8 】



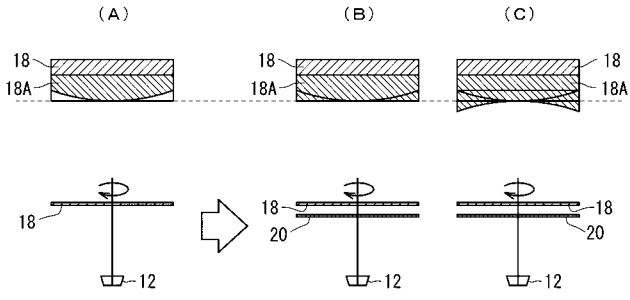
【 図 7 】



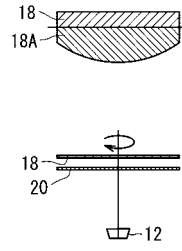
【 図 9 】



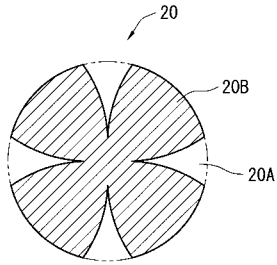
【図 10】



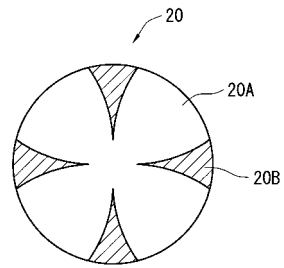
【図 12】



【図 11】



【図 13】



---

フロントページの続き

Fターム(参考) 4K029 AA24 BA01 BB03 BD02 CA01 CA05 FA01 GA00 HA07  
5F031 CA02 FA01 FA07 FA11 FA12 GA02 GA47 HA37 HA59 MA26  
MA27 MA29 NA05 NA07 PA04  
5J097 AA28 AA31 HA02 HA10 HB02