

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4995277号
(P4995277)

(45) 発行日 平成24年8月8日(2012.8.8)

(24) 登録日 平成24年5月18日(2012.5.18)

(51) Int.Cl.	F I
HO2M 3/28 (2006.01)	HO2M 3/28 W
HO2M 3/335 (2006.01)	HO2M 3/335 E
	HO2M 3/28 H

請求項の数 6 (全 22 頁)

(21) 出願番号	特願2009-520613 (P2009-520613)	(73) 特許権者	000002037
(86) (22) 出願日	平成20年6月25日 (2008.6.25)		新電元工業株式会社
(86) 国際出願番号	PCT/JP2008/061540		東京都千代田区大手町2丁目2番1号
(87) 国際公開番号	W02009/001854	(74) 代理人	100064908
(87) 国際公開日	平成20年12月31日 (2008.12.31)		弁理士 志賀 正武
審査請求日	平成21年8月7日 (2009.8.7)	(74) 代理人	100108578
(31) 優先権主張番号	特願2007-171087 (P2007-171087)		弁理士 高橋 詔男
(32) 優先日	平成19年6月28日 (2007.6.28)	(74) 代理人	100089037
(33) 優先権主張国	日本国 (JP)		弁理士 渡邊 隆
		(74) 代理人	100094400
			弁理士 鈴木 三義
		(74) 代理人	100107836
			弁理士 西 和哉
		(74) 代理人	100108453
			弁理士 村山 靖彦

最終頁に続く

(54) 【発明の名称】 双方向DC/DCコンバータ

(57) 【特許請求の範囲】

【請求項1】

高電圧側と低電圧側との相互間にて、電圧を変換する双方向DC/DCコンバータであり、

第1の1次側巻線と、第1の midpoint にて分割された第1の巻線及び第2の巻線からなる第1の2次側巻線とを有する第1のトランスと、

前記第1の1次側巻線に直列に接続された第2の1次側巻線と、第2の midpoint にて分割された第3の巻線及び第4の巻線からなり、前記第1の2次巻線と並列に接続される第2の2次側巻線とを有する第2のトランスと、

前記第1の1次側巻線の一端及び第2の1次側巻線の一端の接続点と、高電圧側の+側端子との間に介挿された第1のスイッチと、

前記接続点と高電圧側の-側端子との間に介挿された第2のスイッチと、

前記第1の1次側巻線の他端と前記高電圧側の+側端子との間に介挿された第3のスイッチと、

前記第1の1次側巻線の他端と前記高電圧側の-側端子との間に介挿された第4のスイッチと、

前記第2の1次側巻線の他端と前記高電圧側の+側端子との間に介挿された第5のスイッチと、

前記第2の1次側巻線の他端と前記高電圧側の-側端子との間に介挿された第6のスイッチと、

10

20

前記第 1 の巻線側の第 1 の 2 次巻線の端子と前記低電圧側の + 側端子との間に介挿された第 7 のスイッチと、

前記第 2 の巻線側の第 1 の 2 次巻線の端子と前記低電圧側の + 側端子との間に介挿された第 8 のスイッチと、

前記第 3 の巻線側の第 2 の 2 次巻線の端子と前記低電圧側の + 側端子との間に介挿された第 9 のスイッチと、

前記第 4 の巻線側の第 2 の 2 次巻線の端子と前記低電圧側の + 側端子との間に介挿された第 10 のスイッチと、

前記第 7 から第 10 のスイッチを制御する第 2 の制御回路と、

前記第 1 の 1 次側巻線及び前記第 2 の 1 次側巻線に接続された第 1 の整流回路と

を含み、

前記第 1 の中点及び前記第 2 の中点が前記低電圧側の - 側端子に接続され、前記第 7 のスイッチ、前記第 8 のスイッチ、前記第 9 のスイッチ及び第 10 のスイッチが前記低電圧側の + 側端子に 2 次巻線の前記第 1 の端子、前記第 2 の端子、前記第 3 の端子、および前記第 4 の端子各々を接続し、

昇圧動作において、

前記第 2 の制御回路が、前記第 1 の巻線側の第 1 の 2 次巻線の端子および前記第 2 の巻線側の第 1 の 2 次巻線の端子と前記低電圧側の + 側端子との接続が第 1 の周期毎に変化するよう前記第 7 のスイッチ及び前記第 8 のスイッチを制御し、前記第 1 の周期毎に前記第 1 の 1 次側巻線に流れる電流の方向が逆となるようプッシュプル動作させ、また、前記第 3 の巻線側の第 2 の 2 次巻線の端子および前記第 4 の巻線側の第 2 の 2 次巻線の端子と前記低電圧側の + 側端子との接続が第 2 の周期毎に変化するよう前記第 9 のスイッチ及び前記第 10 のスイッチを制御し、前記第 2 の 1 次側巻線に流れる電流の方向が前記第 1 の 1 次巻線に流れる電流と同一方向となるよう、前記第 2 の周期毎に前記第 2 の 1 次側巻線に流れる電流の方向が逆となるようプッシュプル動作させ、

前記第 1 の整流回路から出力される前記第 1 の 1 次側巻線および第 2 の 1 次側巻線に誘起される電圧の和の電圧を、前記第 1 の整流回路が平滑化して昇圧電圧として出力する双方向 DC / DC コンバータ。

【請求項 2】

前記第 2 の制御回路が、前記第 7 のスイッチ及び前記第 8 のスイッチと、前記第 9 のスイッチ及び前記第 10 のスイッチとのオンオフのタイミングを各々位相制御し、前記昇圧電圧を予め設定された電圧とする請求項 1 に記載の双方向 DC / DC コンバータ。

【請求項 3】

前記第 2 の制御回路が位相制御により前記第 7 スイッチ及び前記第 8 のスイッチと、前記第 9 のスイッチ及び前記第 10 のスイッチとのオンオフにおけるタイミングを各々位相制御し、かつ前記第 7 から第 10 のスイッチ各々をオンする時間をパルス幅制御することにより前記昇圧電圧を予め設定された電圧にする請求項 1 に記載の双方向 DC / DC コンバータ。

【請求項 4】

高電圧側と低電圧側との相互間にて、電圧を変換する双方向 DC / DC コンバータであり、

第 1 の 1 次側巻線と、第 1 の中点にて分割された第 1 の巻線及び第 2 の巻線からなる第 1 の 2 次側巻線とを有する第 1 のトランスと、

前記第 1 の 1 次側巻線に直列に接続された第 2 の 1 次側巻線と、第 2 の中点にて分割された第 3 の巻線及び第 4 の巻線からなり、前記第 1 の 2 次巻線と並列に接続される第 2 の 2 次側巻線とを有する第 2 のトランスと、

前記第 1 の 1 次側巻線の一端及び第 2 の 1 次側巻線の一端の接続点と、高電圧側の + 側端子との間に介挿された第 1 のスイッチと、

前記接続点と高電圧側の - 側端子との間に介挿された第 2 のスイッチと、

前記第 1 の 1 次側巻線の他端と前記高電圧側の + 側端子との間に介挿された第 3 のスイ

10

20

30

40

50

ツチと、

前記第 1 の 1 次側巻線の他端と前記高電圧側の - 側端子との間に介挿された第 4 のスイッチと、

前記第 2 の 1 次側巻線の他端と前記高電圧側の + 側端子との間に介挿された第 5 のスイッチと、

前記第 2 の 1 次側巻線の他端と前記高電圧側の - 側端子との間に介挿された第 6 のスイッチと、

前記第 1 の巻線側の第 1 の 2 次巻線の端子と前記低電圧側の + 側端子との間に介挿された第 7 のスイッチと、

前記第 2 の巻線側の第 1 の 2 次巻線の端子と前記低電圧側の + 側端子との間に介挿された第 8 のスイッチと、

前記第 3 の巻線側の第 2 の 2 次巻線の端子と前記低電圧側の + 側端子との間に介挿された第 9 のスイッチと、

前記第 4 の巻線側の第 2 の 2 次巻線の端子と前記低電圧側の + 側端子との間に介挿された第 10 のスイッチと、

前記第 1 から第 6 のスイッチを制御し、前記接続点と前記第 1 の 1 次側巻線の他端及び前記第 2 の 1 次側巻線他端それぞれとを前記高電圧側の + 側端子および - 側端子のいずれかに接続させる第 1 の制御回路と、

前記第 1 の巻線及び前記第 2 の巻線に接続された第 2 の整流回路と、

前記第 2 の整流回路の出力に、出力が並列に接続され、前記第 3 の巻線及び前記第 4 の巻線に接続された第 3 の整流回路と

を含み、

前記第 1 の中点及び前記第 2 の中点が前記低電圧側の - 側端子に接続され、前記第 7 のスイッチ、前記第 8 のスイッチ、前記第 9 のスイッチ及び第 10 のスイッチが前記低電圧側の + 側端子に 2 次巻線の前記第 1 の端子、前記第 2 の端子、前記第 3 の端子、および前記第 4 の端子各々を接続し、

降圧動作において、

前記第 1 の制御回路が前記第 1 から第 6 のスイッチのオンオフを第 3 の周期毎に変化するように制御し、前記第 3 の周期毎に前記第 1 の 1 次側巻線と第 2 の 1 次側巻線とに流れる電流の方向が逆とし、

前記第 2 の整流回路が前記第 1 の巻線及び前記第 2 の巻線に生成される電圧を整流し、

前記第 3 の整流回路が前記第 3 巻線及び前記第 4 の巻線に生成される電圧を整流し、

前記第 2 の整流回路及び前記第 3 の整流回路から出力される電圧を平滑化して出力する双方向 DC / DC コンバータ。

【請求項 5】

降圧動作において、前記第 1 の制御回路は電圧が降下された出力電圧に対応して、前記第 1 から第 6 のスイッチ各々をオンオフするタイミングを位相制御し、前記出力電圧が予め設定された低電圧にする請求項 4 に記載の双方向 DC / DC コンバータ。

【請求項 6】

降圧動作において、前記第 1 の制御回路は電圧が降下された出力電圧に対応して、前記第 1 から第 6 のスイッチ各々をオンする時間をパルス幅制御し、前記出力電圧が予め設定された低電圧にする請求項 4 に記載の双方向 DC / DC コンバータ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、双方向 DC / DC コンバータに関し、特に、広い入力電圧の範囲で所定の出力電圧へ電圧を変更すること（電圧を降下させることまたは電圧を上昇させること）を可能にした双方向 DC / DC コンバータに関する。

本願は、2007 年 6 月 28 日に出願された日本国特許第 2007 - 171087 号に対し優先権を主張し、その内容をここに援用する。

10

20

30

40

50

【背景技術】

【0002】

通常、DC/DCコンバータは、一方向に、すなわち高圧側電圧から低圧側電圧に電圧を降下させる構成、あるいは低圧側電圧から高圧側電圧に電圧を上昇させる構成となっている。

車両においては、各々異なる電圧値（高圧側電圧及び低圧側電圧）を有するバッテリーを用いる2つの直流電源系を有する。

【0003】

そのため、高効率を求める車両において、2つの直流電源系間、すなわち低圧から高圧、あるいは高圧側電圧から低圧側電圧への電圧変換を相互に行い、限られたエネルギーを効率的に利用することが提案されている。

10

相互に電力を融通し合う場合、一般的に、直流電源系間に直流昇圧回路と直流降圧回路とを並列に配設し、それらを適宜使用する双方向のDC/DCコンバータの構成が採用されている（例えば、特許文献1参照）。

【特許文献1】特開2002-165448号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献1に示す双方向DC/DCコンバータにあつては、トランスの1次側と2次側との巻数比により、双方向に変換できる電圧値、特に昇圧動作の際に、低圧側電圧の電圧値により、昇圧電圧の上限が制限されてしまう問題がある。

20

例えば、従来のDC/DCコンバータにおいて、50V-100Vの入力電圧を10Vに電圧を降下させる構成、すなわち降圧に対応した巻数比に構成とした場合、電圧を上昇させる際に50Vを超える電圧を生成することができない。

そのため、従来例においては、電圧を下げるための比率に設定した巻数比を用いて電圧を上昇させる場合、所望の電圧値に上昇させた電圧を得るためには、別に昇圧回路を形成する必要がある。その結果、部品数が増加し、かつ回路規模が大きくなる問題がある。

さらに、昇圧動作において、高電圧側に何らかの異常が発生したために、昇圧電圧の電圧値を低下させる場合、電圧値を0V近傍にまで低下させることができなかった。

本発明は、このような事情に鑑みてなされた。本発明は、昇圧電圧の生成範囲を従来例に比較して、昇圧電圧の電圧値の上限値及び下限値を巻線比に対応した電圧値に制限されずに広く（実質的に上限値は巻き数比の2倍の電圧であり、下限値は0V近傍）設定することができ、かつ部品数を従来に比して削減することができ、コンバータ回路の小型化が容易な双方向DC/DCコンバータを提供することを目的とする。

30

【課題を解決するための手段】

【0005】

高電圧側と低電圧側との相互間にて、電圧を変換する本発明の双方向DC/DCコンバータは、第1の1次側巻線と、第1の midpoint にて分割された第1の巻線及び第2の巻線からなる第1の2次側巻線とを有する第1のトランスと、前記第1の1次側巻線に直列に接続された第2の1次側巻線と、第2の midpoint にて分割された第3の巻線及び第4の巻線からなり、前記第1の2次巻線と並列に接続される第2の2次側巻線とを有する第2のトランスと、前記第1の1次側巻線の一端及び第2の1次側巻線の一端の接続点と、高電圧側の+側端子との間に介挿された第1のスイッチと、前記接続点と高電圧側の-側端子との間に介挿された第2のスイッチと、前記第1の1次側巻線の他端と前記高電圧側の+側端子との間に介挿された第3のスイッチと、前記第1の1次側巻線の他端と前記高電圧側の-側端子との間に介挿された第4のスイッチと、前記第2の1次側巻線の他端と前記高電圧側の+側端子との間に介挿された第5のスイッチと、前記第2の1次側巻線の他端と前記高電圧側の-側端子との間に介挿された第6のスイッチと、前記第1の巻線側の第1の2次巻線の端子と前記低電圧側の+側端子との間に介挿された第7のスイッチと、前記第2の巻線側の第1の2次巻線の端子と前記低電圧側の+側端子との間に介挿された第8のスイ

40

50

ッチと、前記第3の巻線側の第2の2次巻線の端子と前記低電圧側の+側端子との間に介挿された第9のスイッチと、前記第4の巻線側の第2の2次巻線の端子と前記低電圧側の+側端子との間に介挿された第10のスイッチとを含み、前記第1の midpoint 及び前記第2の midpoint が前記低電圧側の-側端子に接続され、前記第7のスイッチ、前記第8のスイッチ、前記第9のスイッチ及び第10のスイッチが前記低電圧側の+側端子に2次巻線の前記第1の端子、前記第2の端子、前記第3の端子、および前記第4の端子各々を接続する。

【0006】

本発明の双方向DC/DCコンバータは、前記第7から第10のスイッチを制御する第2の制御回路と、前記第1の1次側巻線及び前記第2の1次側巻線に接続された第1の整流回路とをさらに含んでもよく、昇圧動作において、前記第2の制御回路が、前記第1の巻線側の第1の2次巻線の端子および前記第2の巻線側の第1の2次巻線の端子と前記低電圧側の+側端子との接続が第1の周期毎に変化するよう前記第7のスイッチ及び前記第8のスイッチを制御し、前記第1の周期毎に前記第1の1次側巻線に流れる電流の方向が逆となるようプッシュプル動作させ、また、前記第3の巻線側の第2の2次巻線の端子および前記第4の巻線側の第2の2次巻線の端子と前記低電圧側の+側端子との接続が第2の周期毎に変化するよう前記第9のスイッチ及び前記第10のスイッチを制御し、前記第2の1次側巻線に流れる電流の方向が前記第1の1次巻線に流れる電流と同一方向となるよう、前記第2の周期毎に前記第2の1次側巻線に流れる電流の方向が逆となるようプッシュプル動作させ、前記第1の整流回路から出力される前記第1の1次側巻線および第2の1次側巻線に誘起される電圧の和の電圧を、前記第1の整流回路が平滑化して昇圧電圧として出力してもよい。

10

20

【0007】

本発明の双方向DC/DCコンバータにおいて、前記第2の制御回路が、前記第7のスイッチ及び前記第8のスイッチと、前記第9のスイッチ及び前記第10のスイッチとのオンオフのタイミングを各々位相制御し、前記昇圧電圧を予め設定された電圧としてもよい。

【0008】

本発明の双方向DC/DCコンバータにおいて、前記第2の制御回路が位相制御により前記第7スイッチ及び前記第8のスイッチと、前記第9のスイッチ及び前記第10のスイッチとのオンオフにおけるタイミングを各々位相制御し、かつ前記第7から第10のスイッチ各々をオンする時間をパルス幅制御することにより前記昇圧電圧を予め設定された電圧にしてもよい。

30

【0009】

本発明の双方向DC/DCコンバータは、前記第1から第6のスイッチを制御し、前記接続点と前記第1の1次側巻線の他端及び前記第2の1次側巻線他端それぞれとを前記高電圧側の+側端子および-側端子のいずれかに接続させる第1の制御回路と、前記第1の巻線及び前記第2の巻線に接続された第2の整流回路と、前記第2の整流回路の出力に、出力が並列に接続され、前記第3の巻線及び前記第4の巻線に接続された第3の整流回路とをさらに含んでもよく、降圧動作において、前記第1の制御回路が前記第1から第6のスイッチのオンオフを第3の周期毎に変化するよう制御し、前記第3の周期毎に前記第1の1次側巻線と第2の1次側巻線とに流れる電流の方向が逆とし、前記第2の整流回路が前記第1の巻線及び前記第2の巻線に生成される電圧を整流し、前記第3の整流回路が前記第3巻線及び前記第4の巻線に生成される電圧を整流し、前記第2の整流回路及び前記第3の整流回路から出力される電圧を平滑化して出力してもよい。

40

【0010】

本発明の双方向DC/DCコンバータにおいては、降圧動作において、前記第1の制御回路は電圧が降下された出力電圧に対応して、前記第1から第6のスイッチ各々をオンオフするタイミングを位相制御し、前記出力電圧が予め設定された低電圧にしてもよい。

本発明の双方向DC/DCコンバータにおいては、降圧動作において、前記第1の制御回路は電圧が降下された出力電圧に対応して、前記第1から第6のスイッチ各々をオンす

50

る時間をパルス幅制御し、前記出力電圧が予め設定された低電圧にしてもよい。

【発明の効果】

【0011】

本発明によれば、高電圧から低電圧の降圧動作において、第1のトランスの2次側巻線と第2のトランスの2次側巻線とが並列に接続されている。このため、従来例と同様に巻線比及びスイッチングの制御により所定の電圧を得られる。さらに、低電圧から高電圧の昇圧動作において、第1のトランスの1次側巻線と第2のトランスの1次側巻線とが直列に接続されている。このため、それぞれの巻線に誘起される電圧にて得られる電圧が加算される（各1次巻線に誘起される電圧の和の電圧が得られる）。これにより、トランスの巻線比に対応して電圧が上昇することに加えて、2つのトランスの各1次巻線に誘起された電圧が加算される。その結果、容易に高い電圧値に電圧を上昇させることが可能となる。

10

【0012】

本発明の実施形態によれば、昇圧動作において、第1及び第2のトランスの1次巻線を直列に接続し、昇圧電圧を高くした。さらに、第1及び第2のトランス各々の2次巻線の駆動を位相制御し、かつ位相を180°ずらして昇圧電圧の電圧値を位相制御が設定できる下限値とした際、第7～第10のスイッチをオンする時間をパルス幅（PWM）制御する。これにより、誘起される電圧の電圧値を0Vまで低下できる。このため、昇圧動作における昇圧電圧の電圧値の範囲を0Vから巻線比に対応した電圧値の2倍までとすることが可能となる。このように、出力される昇圧電圧の範囲を、従来のDC/DCコンバータ

20

【0013】

さらに、本発明の実施形態によれば、上述したように、2つのトランスの1次側巻線間を直列に接続し、2次側巻線間を並列に接続して（ただし、2次側巻線間にはスイッチングが介挿されている）いる。この構成において、電圧を降下させる際に並列に接続された2次側巻線に誘起される出力電圧を用い、電圧を上昇させる際に直列に接続された1次側巻線に誘起される出力電圧を用いる。さらに、スイッチを位相制御及びパルス幅制御を組み合わせてオンオフ制御する。このため、従来のように、巻線比では対応できない昇圧電圧に対応するために別の昇圧回路を設ける必要が無い。したがって、本発明の実施形態によれば、従来例に比較して昇圧電圧を広範囲に制御することができ、かつ従来例に比較して

30

【図面の簡単な説明】

【0014】

【図1】本発明の一実施形態による双方向DC/DCコンバータの構成例を示す図である。

【図2】図1に示す双方向DC/DCコンバータの昇圧動作を説明するための図である。

【図3A】図1に示す双方向DC/DCコンバータの昇圧動作を説明するタイミングチャートである。

【図3B】図1に示す双方向DC/DCコンバータの昇圧動作を説明するタイミングチャートである。

40

【図3C】図1に示す双方向DC/DCコンバータの昇圧動作を説明するタイミングチャートである。

【図4】図1に示す双方向DC/DCコンバータの昇圧動作のシミュレーション結果を示す。

【図5】図1に示す双方向DC/DCコンバータの昇圧動作のシミュレーション結果を示す。

【図6】図1に示す双方向DC/DCコンバータの降圧動作を説明するための図である。

【図7A】図1に示す双方向DC/DCコンバータの降圧動作を説明するタイミングチャートである。

【図7B】図1に示す双方向DC/DCコンバータの降圧動作を説明するタイミングチャ

50

ートである。

【符号の説明】

【0015】

1, 2 トランス
 1L, 2L 1次側巻線
 1LL, 2LL リーケージインダクタ
 1A, 1B, 2A, 2B 2次側巻線
 3 1次側直交変換部
 4 2次側直交変換部
 5 第1の制御回路
 6 第2の制御回路
 B1, B2 バッテリー
 D3, D4, D5, D6, D7, D8, D9, D10, D11, D12 ダイオード
 Q3, Q4, Q5, Q6, Q7, Q8, Q9, Q10, Q11, Q12 トランジスタ

10

【発明を実施するための最良の形態】

【0016】

以下、本発明の一実施形態による双方向DC/DC(Direct Current/Direct Current)コンバータを図面を参照して説明する。図1は同実施形態の構成を示すブロック図である。

20

本発明の実施形態によるDC/DCコンバータは、図1に示すように、高電圧 V_{oH} のバッテリーB1と、低電圧 V_{oL} のバッテリーB2との間にて、電圧値が低下した一方に対して、他方からエネルギーを補完して電圧値の低下を抑制するために用いる。

図1において、本実施形態による双方向DC/DCコンバータは、昇圧処理の電圧変換(エネルギー変換)において、2次側直交変換部4がバッテリーB2における直流の低電圧 V_{oL} を、一端、単相矩形波交流電圧に変換する。1次側直交変換部3がその単相矩形波交流電圧を整流して直流の高電圧 V_{oH} に変換する。

一方、双方向DC/DCインバータは、降圧処理のエネルギー変換において、1次側直交変換部3がバッテリーB1における直流の高電圧 V_{oH} を、一端、単相矩形波交流電圧に変換する。2次側直交変換部4がその単相矩形波交流電圧を整流して直流の低電圧 V_{oL} に変換する。

30

【0017】

図1において、1次側直交変換部3は、Nチャネル型MOSトランジスタ(以下、トランジスタと称する)Q3、Q4、Q5、Q6、Q7、Q8と、第1の制御回路5から構成される。1次側直交変換部3は、インバータ構成となっている。

トランジスタQ3、Q5、Q7のドレインはそれぞれ高電圧バッテリーB1の+側端子 T_{VoH} に接続されている。

トランジスタQ4、Q6、Q8ソースはそれぞれ高電圧バッテリーB1の-側端子 T_{VoHL} に接続されている。

トランジスタQ3のソースはトランジスタQ4のドレインと接続点K1にて接続している。トランジスタQ5のソースはトランジスタQ6のドレインと接続点K2にて接続し、トランジスタQ7のソースはトランジスタQ8のドレインと接続点K3にて接続されている。

40

【0018】

トランジスタQ3、Q4、Q5、Q6、Q7及びQ8のゲートに対して、第1の制御回路5から制御信号S3、S4、S5、S6、S7、S8それぞれが入力されている。

第1の制御回路5は、各制御信号を「H」レベルまたは「L」レベルにて出力して、1次側巻線1Lと1次側巻線2Lとの各々に流れる電流の向きを、一定の周期にて逆相となるよう制御する。これにより、トランス1の1次側巻線1Lとトランス2の1次側巻線2Lとのそれぞれに対して単相矩形波交流電圧が印加される。

50

【 0 0 1 9 】

2次側直交変換部4は、Nチャンネル型MOSトランジスタ(以下、トランジスタと称する)Q9、Q10、Q11、Q12と、第2の制御回路6から構成されている。

トランジスタQ9及びQ10のドレインはそれぞれ低電圧バッテリーの+側端子 T_{VoL} に接続されている。

同様に、トランジスタQ11及びQ12のドレインはそれぞれ低電圧バッテリーの+側端子 T_{VoL} に接続されている。

【 0 0 2 0 】

トランジスタQ9のソースはトランス1における巻線1Aの端子 T_{1AM} (トランス1の2次側巻線の一端)に接続される。トランジスタQ9のゲートに第2の制御回路6から制御信号S9が入力される。

トランジスタQ10のソースはトランス1における巻線1Bの端子 T_{1B} (トランス1の2次側巻線の他端)に接続される。トランジスタQ10のゲートに第2の制御回路6から制御信号S10が入力される。

【 0 0 2 1 】

トランジスタQ11のソースはトランス2における巻線2Aの端子 T_{2AM} (トランス2の2次側巻線の一端)に接続される。トランジスタQ11のゲートに第2の制御回路6から制御信号S11が入力される。

トランジスタQ12のソースはトランス2における巻線2Bの端子 T_{2B} (トランス2の2次側巻線の他端)に接続される。トランジスタQ12のゲートに第2の制御回路6から制御信号S12が入力される。

【 0 0 2 2 】

第2の制御回路6は、昇圧動作において、トランジスタQ9及びQ10各々のオン/オフ制御を行う周期と、トランジスタQ11及びQ12各々のオン/オフ制御を行う周期との位相を変化させる位相制御、及びトランジスタをオンさせるパルス幅を変化させるPWM(Pulse Width Modulation)制御の双方の制御を行う。第2の制御回路6は、これらの位相制御およびPWM制御を行うことで、直列に接続された1次側巻線1L及び2Lに誘起される電圧を、トランジスタQ9及びQ10、ならびにトランジスタQ11及びQ12をプッシュプル動作により制御し、昇圧電圧の電圧値となるよう電圧を昇圧する。すなわち、高電圧が予め設定した電圧値となるよう制御を行う。

【 0 0 2 3 】

すなわち、第2の制御回路6は、制御信号S9及びS10を「H」レベルまたは「L」レベルに変化させる周期と、制御信号S11及びS12を「H」レベルまたは「L」レベルに変化させる周期との位相を変化させる位相制御により昇圧電圧の電圧値を制御する。

加えて、第2の制御回路6は、制御信号S9及びS10と、制御信号S11及びS12とのスイッチングの位相を 180° ずらした際、位相制御による昇圧電圧の電圧値の下限値をより下げるため、トランジスタQ9~Q12各々をオンさせるパルス幅のPWM制御を行う。

【 0 0 2 4 】

上述したように、2次側直交変換部4において、トランジスタQ9~Q12からなる複

合スイッチの構造は2つの单相矩形波交流電圧を生成するインバータ構成となっている。詳細は後述するが、上記单相矩形波交流電圧に対応し、1次側直交変換部3は、2次側巻線における巻線1A及び1Bならびに2次側巻線における巻線2A及び2Bに流れる電流により、1次側巻線1Lと1次側巻線2Lとのそれぞれに互いに同位相にて誘起される電圧を加算して、その電圧に单相全波整流を行い高電圧 V_{oH} を生成する。

この1次側直交変換部3は、トランジスタQ3~Q8それぞれの寄生ダイオードD3~D8によるフルブリッジ整流により、直列接続された1次側巻線1L及び2L間に誘起される单相矩形波交流電圧を整流する。

昇圧動作において、次に示すように、フルブリッジ整流を行わず、別の方法で整流してもよい。すなわち、トランジスタQ9~Q12の上述したスイッチングに同期して、第1

10

20

30

40

50

の制御回路 5 は、トランジスタ Q 3 ~ Q 8 のオンオフを行う同期整流により、1 次巻線 1 L , 2 L に誘起される単相矩形波交流電圧を整流してもよい。

【 0 0 2 5 】

1 次側直交変換部 3 において、トランジスタ Q 3 ~ Q 8 からなる複合スイッチの構造は 2 つの単相矩形波交流電圧を生成するインバータ構成である。

詳細は後述するが、上記単相矩形波交流電圧に対応し、2 次側直交変換部 4 は、1 次側巻線 1 L 及び 2 L に流れる電流により、2 次側巻線である巻 1 A 及び 1 B と、2 次側巻線における巻線 2 A 及び 2 B とのそれぞれに、互いに逆相にて誘起される電圧に単相全波整流を行って低電圧 V_{oL} を生成する。

この 2 次側直交変換部 4 は、後述するトランジスタ Q 9 及び Q 1 0 の寄生ダイオード D 9 及び D 1 0 による中点 (センタータップ) 両波整流により、2 次側巻線における巻線 1 A 及び 1 B に誘起される単相矩形波交流電圧を整流する。

同様に、2 次側直交変換部 4 は、後述するトランジスタ Q 1 1 及び Q 1 2 の寄生ダイオード D 1 1 及び D 1 2 による中点両波整流により、2 次巻線 2 A 及び 2 B に誘起される単相矩形波交流電圧を整流する。

【 0 0 2 6 】

降圧動作において、次に示すように、中点両波整流を行わずに別の方法で整流しても良い。すなわち、トランジスタ Q 3 ~ Q 8 の上述したスイッチングに同期して、第 2 の制御回路 6 は、トランジスタ Q 9 ~ Q 1 2 のオンオフを行う同期整流により、2 次側巻線における巻線 1 A , 1 B , 2 A , 2 B に誘起される単相矩形波交流電圧を整流してもよい。

すなわち、第 1 の制御回路 5 は、制御信号 S 5 及び S 6 の位相に対して、制御信号 S 3 及び S 4 の位相と、制御信号 S 7 及び S 8 の位相とを変化させるように制御することにより、降圧される低電圧の電圧値を制御する。これら制御信号 S 5 及び S 6 は、接続点 K 2 に対応するトランジスタ Q 5 及び Q 6 のゲートに印加する制御信号である。制御信号 S 3 及び S 4 は、接続点 K 1 に対応するトランジスタ Q 3 及び Q 4 のゲートに印加する制御信号である。制御信号 S 7 及び S 8 は、接続点 K 3 に対応するトランジスタ Q 7 及び Q 8 のゲートに印加する制御信号である。制御信号 S 3 及び S 4 と、制御信号 S 5 及び S 6 と、制御信号 S 7 及び S 8 との「 H 」レベル及び「 L 」レベルとなる周期は同一の長さである。

【 0 0 2 7 】

トランス 1 は 1 次側巻線 1 L と、中点 (センタータップ) P 1 にて分割された巻線 1 A 及び 1 B とからなる 2 次側巻線とから構成されている。トランス 1 において、例えば、1 次側巻線 1 L と 2 次側巻線における巻線 1 A 及び 1 B 各々との巻き数比は N : 1 とする。中点 P 1 はバッテリー B 2 の - 側端子 T_{VoLL} に接続されている。1 次側巻線 1 L には、直列にリーケージインダクタ 1 LL が挿入されている。リーケージインダクタ 1 LL は、1 次側巻線 1 L と端子 T_{1LB} にて接続されている。

同様に、トランス 2 は 1 次側巻線 2 L と、中点 P 2 にて分割された巻線 2 A 及び巻線 2 B からなる 2 次側巻線とから構成されている。トランス 2 において、例えば、1 次側巻線 2 L と 2 次側巻線における巻線 2 A 及び 2 B 各々との巻き数比はトランス 1 と同様に N : 1 とする。中点 P 2 はバッテリー B 2 の - 側端子 T_{VoLL} に接続されている。

【 0 0 2 8 】

1 次側巻線 2 L には、直列にリーケージインダクタ 2 LL が挿入されている。リーケージインダクタ 2 LL は、1 次側巻線 2 L と端子 T_{2LB} にて接続されている。本実施形態においては、1 次側直交変換部 3 及び 2 次側直交変換部 4 それぞれにチョークコイルを用いていない。本実施形態においては、電圧を平滑化するために、上述したトランス 1 及びトランス 2 の 1 次側巻線のリーケージインダクタ 1 LL 及び 2 LL を利用している。リーケージインダクタ 1 LL 及び 2 LL として、上述したようにトランスのリーケージを用いても良いし、別に付加しても良い。トランスのリーケージを使用した場合は、部品数を低減させることができる。

【 0 0 2 9 】

10

20

30

40

50

1次側直交変換部3において、接続点K2は、1次側巻線1Lに接続されたリーケージインダクタ1LLの端子 T_{1L} と、1次側巻線2Lの端子 T_{2LM} とに接続されている。

接続点K3は1次側巻線1Lの端子 T_{1LM} と接続されている。接続点K1は1次側巻線2Lに接続されているリーケージインダクタ2LLの端子 T_{2L} と接続されている。

トランス1の1次側巻線1Lとトランス2の1次側巻線2Lとは、各々リーケージトランス1LL, 2LLが介挿された構成にて接続点K3と接続点K1との間にて直列に接続されている。

【0030】

上述したように、2次側直交変換部4は、1次側直交変換部3が1次側巻線1L及び2Lを直列に接続している構成と異なる。2次側直交変換部4においては、トランス1の2次側巻線とトランス2の2次側巻線との出力を、トランジスタQ9、Q10、Q11、Q12各々を介して並列に接続している。

したがって、本実施形態による双方向DC/DCコンバータは、低電圧から高電圧への電圧を上昇させる際に、トランスの巻線比に対応した電圧が上昇することに加えて、直列接続している2つのトランスの巻線それぞれに誘起される電圧が加算される。このため、電圧が効率的に上昇される。

【0031】

本実施形態によるDC/DCコンバータは、各スイッチとしてのトランジスタQ9、Q10、Q11、Q12のオンオフのタイミングの位相制御だけでなく、各トランジスタをオン状態とするパルス幅をPWM制御する。このため、位相制御による昇圧電圧の電圧値の下限値を、さらにPWM制御により0V近傍まで下げることができる。

したがって、本実施形態によるDC/DCコンバータは、電圧を上昇させる動作における昇圧電圧を、電圧値 V_1 (V_1 : 低電圧 V_{oL} × 巻線比 × 2) から0Vの範囲にて制御することが可能である。

一方、本実施形態による双方向DC/DCコンバータは、高電圧から低電圧への電圧を降下させる際に、2次側巻線の各々が並列に接続されているため、従来と同様の降圧処理が行える。

【0032】

図2及び図3A~Cを用いて、本実施形態による双方向DC/DCコンバータによる昇圧動作を説明する。図3A~Cは本実施形態による双方向DC/DCコンバータによる低電圧から高電圧への昇圧動作を説明するタイミングチャートである。低電圧から高電圧への昇圧処理とは、例えば数V程度の電圧を100V以上の電圧へ変換する処理をいう。2次側直交変換部4において位相制御による昇圧処理を行う。1次側直交変換部3において、1次側巻線1L及び2Lに誘起される単相矩形波交流電圧 V_a および V_b に対するフルブリッジ整流が行う。これにより、高電圧が生成される。このとき、第1の制御回路3は、トランジスタQ3~Q8に対して「L」レベルの制御信号S3~S8を出力している。このため、トランジスタQ3~Q8は全てオフ状態となっている。

【0033】

図2は昇圧動作を行うためバッテリーB1に替えて負荷を+側端子 T_{VoH} と-側端子 T_{VoHL} との間に介挿した構成である。エネルギーを補完する低電圧 V_{oL} のバッテリーB2が2次側直交変換部4に接続されている。以下の説明において、ダイオードD3~D8のフルブリッジ構成にて、1次側巻線1L及び2Lに誘起される単相矩形波交流電圧 V_a および V_b のブリッジ整流により整流動作を行う。上述したように、同期整流にて1次側巻線1L及び2Lに誘起される単相矩形波交流電圧 V_a および V_b に対する整流を行う方式にて整流動作を行っても良い。

以下の説明に用いる図3A~Cにおいて、トランジスタQ9及びQ10をオン/オフするスイッチング周期を周期T1とする。トランジスタQ10及びQ11をオン/オフするスイッチング周期を周期T2とする。この周期T1と周期T2との位相のずれをTTとする。

【0034】

10

20

30

40

50

< 2次側直交変換部4のトランス1及び2の駆動制御の位相、すなわち周期 T_1 と周期 T_2 との位相が同じ ($T_1 = T_2 = 0$) 場合: 図3A >

時刻 t_1 において、第2の制御回路6は、制御信号 S_9 及び制御信号 S_{11} を「L」レベルから「H」レベルに変化させ(トランジスタを同一の位相の制御信号により駆動させる)、制御信号 S_{10} 及び制御信号 S_{12} を「H」レベルから「L」レベルに変化させる。

このように制御信号が変化することによって、トランジスタ Q_9 及びトランジスタ Q_{11} はオンとなり、一方トランジスタ Q_{10} 及びトランジスタ Q_{12} はオフとなる。

これにより、図示しない低電圧バッテリー(図2に示す低電圧バッテリー B_2)からトランス1の2次側巻線における巻線1Aに電流 i_{1AM} が(図2において、端子 T_{1AM} から中点 P_1 に)流れる。さらに、同様にこの低電圧バッテリー B_2 からトランス2の2次側巻線における巻線2Aに電流 i_{2AM} が(図2において、端子 T_{2AM} から中点 P_2 に)流れる。

【0035】

このため、1次側巻線1Lに電流 i_{1B} が流れ、この1次側巻線1Lの両端の端子 T_{1LM} と端子 T_{1L} との間にトランス1の巻線比に対応した電圧が誘起される。同様に、2次側巻線2Lに電流 i_{2F} が流れ、この1次側巻線2Lの両端の端子 T_{2LM} と端子 T_{2L} との間にトランス2の巻線比に対応した電圧が誘起される。

例えば、トランス1及びトランス2の双方の巻数比が $N:1$ とすると、端子 T_{1LM} 及び端子 T_{1L} 間と、端子 T_{2LM} 及び T_{2L} 間とにそれぞれ $N \times V_{oL}$ の電圧(電圧値 $V_1: N \times V_{oL}$)が誘起される。

【0036】

1次側巻線1L及び1次側巻線2Lが直列に接続されているため、直列接続された巻線の両端の端子 T_{1LM} と端子 T_{2L} との間に電圧(電圧値 $V_2: 2 \times N \times V_{oL}$)が発生する。

1次巻線1L及び2Lに誘起された電圧(接続点 K_3 と接続点 K_1 との間の電圧、電圧値 $V_2: 2 \times N \times V_{oL}$)が、リーケージインダクタ1LL及び2LLにより平滑化され、ダイオード D_7 及び D_4 を介して、+側端子 T_{VoH} と-側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

【0037】

時刻 t_2 において、第2の制御回路6は、制御信号 S_{10} 及び制御信号 S_{12} を「L」レベルから「H」レベルに変化させ(トランジスタを同一の位相の制御信号により駆動させる)、制御信号 S_9 及び制御信号 S_{11} を「H」レベルから「L」レベルに変化させる。

このように制御信号が変化することによって、トランジスタ Q_{10} 及びトランジスタ Q_{12} はオンとなり、一方トランジスタ Q_9 及びトランジスタ Q_{11} はオフとなる。

これにより、トランス1の2次側巻線における巻線1Bに電流 i_{1B2} が(図2において、端子 T_{1B} から中点 P_1 に)流れる。さらに、トランス2の2次側巻線における巻線2Bに電流 i_{2B2} が(図2において、端子 T_{2B} から中点 P_2 に)流れる。

【0038】

このため、1次側巻線1Lに電流 i_{1F} が流れ、この1次側巻線1Lの両端の端子 T_{1LM} と端子 T_{1L} との間にトランス1の巻線比に対応した電圧が、時刻 t_1 の際と逆極性にて誘起する。同様に、1次側巻線2Lに電流 i_{2B} が流れ、この1次側巻線2Lの両端の端子 T_{2LM} と端子 T_{2L} との間にトランス2の巻線比に対応した電圧が、時刻 t_1 の際と逆極性にて誘起する。

【0039】

1次側巻線1L及び1次側巻線2Lが直列に接続されているため、直列接続された巻線の両端の端子 T_{2L} と端子 T_{1LM} との間に電圧(電圧値 $V_2: 2 \times N \times V_{oL}$)が発生する(この電圧の極性は時刻 t_1 における電圧極性と逆方向である)。

1次巻線1L及び2Lに誘起された電圧(接続点 K_1 と接続点 K_3 との間の電圧、電圧値 $V_2: 2 \times N \times V_{oL}$)が、リーケージインダクタ1LL及び2LLにより平滑化され、ダイオード D_3 及び D_8 を介して、+側端子 T_{VoH} と-側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

10

20

30

40

50

【 0 0 4 0 】

時刻 t_3 ~ 時刻 t_5 においても、時刻 t_1 及び時刻 t_2 と同様の動作が繰り返される。トランス 1 及びトランス 2 各々の 1 次側巻線 1 L 及び 2 L に誘起される電圧を加算して低電圧から高電圧に電圧を上昇させる処理が行われる。

上述した図 3 A の場合、トランス 1 及びトランス 2 の各 2 次巻線を駆動する制御信号の位相が同一のため、1 次巻線 1 L 及び 1 次巻線 2 L に誘起された電圧が完全に同位相にて重なり合う。そのため、1 次側直交変換部 3 において、高い効率にて単相全波整流を行われ、最大の電圧値の高電圧が生成される。

【 0 0 4 1 】

< 2 次側直交変換部 4 のトランス 1 及び 2 の駆動制御の位相、すなわち周期 T_3 と周期 T_4 との位相が 90° ずれた場合 ($T_3 T_4 = 90^\circ$) : 図 3 B >

時刻 t_1 より前の時刻において、第 2 の制御回路 6 は、制御信号 S_9 及び制御信号 S_{11} を「L」レベル、一方、制御信号 S_{10} 及び制御信号 S_{12} を「H」レベルにて出力している。この時点において、トランジスタ Q_{10} 及びトランジスタ Q_{12} はオンし、トランジスタ Q_9 及びトランジスタ Q_{11} はオフしている。

【 0 0 4 2 】

時刻 t_1 において、第 2 の制御回路 6 は、制御信号 S_9 を「L」レベルから「H」レベルに変化させ、制御信号 S_{10} を「H」レベルから「L」レベルに変化させる。

このように制御信号が変化することによって、トランジスタ Q_9 はオンとなり、一方、トランジスタ Q_{10} はオフとなる。このとき、トランジスタ Q_{11} はオフし、トランジスタ Q_{12} はオンである。

これにより、トランス 1 の 2 次側巻線における巻線 1 A に電流 i_{1AM} が流れる。さらに、トランス 2 の 2 次側巻線における巻線 2 B に電流 i_{2B2} が流れる。

【 0 0 4 3 】

このため、1 次側巻線 1 L に電流 i_{1B} が流れ、この 1 次側巻線 1 L の両端の端子 T_{1LM} と端子 T_{1L} との間にトランス 1 の巻線比に対応した電圧が誘起する。一方、1 次側巻線 2 L に電流 i_{2B} が流れ、この 1 次側巻線 2 L の両端の端子 T_{2LM} と端子 T_{2L} との間にトランス 2 の巻線比に対応した電圧が誘起する。

例えば、トランス 1 及びトランスの 2 の双方の巻数比がそれぞれ $N : 1$ とすると、1 次巻線 1 L と 1 次巻線 2 L との各々の端子間には、それぞれの逆極性の電圧 (電圧値 $V_1 : N \times V_{oL}$) が誘起される。

このため、1 次巻線 1 L に誘起された電圧 (電圧値 $V_1 : N \times V_{oL}$) は、リーケージインダクタ 1 LL により平滑化され、ダイオード D_7 及び D_6 を介して、+ 側端子 T_{VoH} と - 側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

同様に、1 次巻線 2 L に誘起された電圧 (電圧値 $V_1 : N \times V_{oL}$) は、リーケージインダクタ 2 LL により平滑化され、ダイオード D_3 及び D_6 を介して、+ 側端子 T_{VoH} と - 側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

【 0 0 4 4 】

時刻 t_{11} において、第 2 の制御回路 6 は、制御信号 S_{11} を「L」レベルから「H」レベルに変化させ、制御信号 S_{12} を「H」レベルから「L」レベルに変化させる。

これにより、トランジスタ Q_{11} はオンし、トランジスタ Q_{12} はオフする。その結果、巻線 2 A に電流 i_{2AM} が流れ、1 次側巻線 2 L に、1 次側巻線 1 L と同極性の電圧 (電圧値 $V_1 : N \times V_{oL}$) が誘起する。

トランジスタ Q_9 がオンしているため、巻線 1 A に電流 i_{1AM} が流れ、1 次側巻線 1 L には電流 i_{1B} が流れ、電圧 (電圧値 $V_1 : N \times V_{oL}$) が誘起している。

【 0 0 4 5 】

1 次側巻線 1 L 及び 1 次側巻線 2 L が直列に接続されているため、直列接続された巻線の両端の端子 T_{1LM} と端子 T_{2L} との間に電圧 (電圧値 $V_2 : 2 \times N \times V_{oL}$) が発生する。

1 次巻線 1 L 及び 2 L に誘起された電圧 (接続点 K_3 と接続点 K_1 との間の電圧、電圧値 $V_2 : 2 \times N \times V_{oL}$) が、リーケージインダクタ 1 LL 及び 2 LL により平滑化され、ダイ

10

20

30

40

50

オード D 7 及び D 4 を介し、+ 側端子 T_{VoH} と - 側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

【 0 0 4 6 】

時刻 t_2 おいて、第 2 の制御回路 6 は、制御信号 S 9 を「 H 」レベルから「 L 」レベルに変化させ、制御信号 S 1 0 を「 L 」レベルから「 H 」レベルに変化させる。

このように制御信号が変化することによって、トランジスタ Q 1 0 はオンとなり、一方、トランジスタ Q 9 はオフとなる。

これにより、トランス 1 の 2 次側巻線における巻線 1 B に電流 i_{1B2} が流れる。一方、トランス 2 の 2 次側巻線における巻線 2 A には、電流 i_{1B2} と逆極性の電流 i_{2AM} が流れている。

10

【 0 0 4 7 】

このため、1 次側巻線 2 L に電流 i_{2F} が流れ、この 1 次側巻線 2 L の両端の端子 T_{2LM} と端子 T_{2L} との間にトランス 2 の巻線比に対応した電圧（電圧値 $V_1 : N \times V_{oL}$ ）が誘起している。一方、1 次側巻線 1 L に電流 i_{1F} が流れ、1 次巻線 2 L に誘起した電圧と逆極性の電圧（電圧値 $V_1 : N \times V_{oL}$ ）が誘起する。

このため、1 次巻線 1 L に誘起された電圧（電圧値 $V_1 : N \times V_{oL}$ ）は、リーケージインダクタ 1 LL により平滑化され、ダイオード D 5 及び D 8 を介し、+ 側端子 T_{VoH} と - 側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

同様に、1 次巻線 2 L に誘起された電圧（電圧値 $V_1 : N \times V_{oL}$ ）は、リーケージインダクタ 2 LL により平滑化され、ダイオード D 5 及び D 4 を介し、+ 側端子 T_{VoH} と - 側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

20

【 0 0 4 8 】

時刻 t_{21} において、第 2 の制御回路 6 は、制御信号 S 1 1 を「 H 」レベルから「 L 」レベルに変化させ、制御信号 S 1 2 を「 L 」レベルから「 H 」レベルに変化させる。

これにより、トランジスタ Q 1 1 はオフし、トランジスタ Q 1 2 はオンする。その結果、巻線 2 A に電流 i_{2B2} が流れて、1 次側巻線 2 L に電流 i_{2B} が流れ、1 次側巻線 2 L に 1 次側巻線 2 L と同極性の電圧（電圧値 $V_1 : N \times V_{oL}$ ）が誘起する。

一方、トランジスタ Q 1 0 がオンしているので、巻線 1 B に電流 i_{1B2} が流れ、1 次巻線 1 L には電流 i_{1F} が流れ、1 次側巻線 1 L に電圧（電圧値 $V_1 : N \times V_{oL}$ ）が誘起している。

30

1 次側巻線 1 L 及び 1 次側巻線 2 L が直列に接続されているため、直列接続された巻線の両端の端子 T_{2L} と端子 T_{1LM} との間に電圧（電圧値 $V_2 : 2 \times N \times V_{oL}$ ）が発生する。

1 次側巻線 1 L 及び 2 L に誘起された電圧（接続点 K 3 と接続点 K 1 との間の電圧、電圧値 $V_2 : 2 \times N \times V_{oL}$ ）が、リーケージインダクタ 1 LL 及び 2 LL により平滑化され、ダイオード D 7 及び D 4 を介し、+ 側端子 T_{VoH} と - 側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

【 0 0 4 9 】

時刻 t_3 ~ 時刻 t_{51} においても、時刻 t_1 及び時刻 t_{21} と同様の動作が繰り返して行われる。すなわち、トランス 1 及びトランス 2 各々の 1 次側巻線 1 L 及び 2 L に誘起する電圧を加算して低電圧から高電圧に電圧値を昇圧させる処理が行われる。

40

上述した図 3 B の場合、トランス 1 及びトランス 2 の各 2 次巻線を駆動する制御信号の位相を 90° ずらしているため、1 次側巻線 1 L 及び 1 次側巻線 2 L に誘起された電圧が 90° ずれた位相にて重なり合う。このため、図 3 A の場合と比べて、電圧 V_{oH} の電圧値 V_2 （ $V_2 : 2 \times N \times V_{oL}$ ）となる同一位相の期間が半分となる。このため、1 次側直交変換部 3 において、+ 側端子 T_{VoH} および - 側端子 T_{VoHL} 間の電圧の電圧値が、電圧値 V_2 （ $V_2 : 2 \times N \times V_{oL}$ ）と電圧値 V_1 （ $V_1 : N \times V_{oL}$ ）となるそれぞれの期間中、電圧がリーケージインダクタ 1 LL 及び 2 LL のインダクタンスに応じて平滑化される。

【 0 0 5 0 】

< 2 次側直交変換部 4 のトランス 1 及び 2 の駆動制御の位相、すなわち周期 T 1 と周期 T 2 との位相が 180° ずれた場合（ $T T = 180^\circ$ ）：図 3 C >

50

時刻 t_1 より前の時刻において、第2の制御回路6は、制御信号S9及び制御信号S12を「L」レベルにて出力し、一方、制御信号S10及び制御信号S11を「H」レベルにて出力している。そのため、この時点において、トランジスタQ10及びトランジスタQ11はオンし、トランジスタQ9及びトランジスタQ12はオフしている。

【0051】

時刻 t_1 において、第2の制御回路6は、制御信号S9及びS12を「L」レベルから「H」レベルに変化させ、制御信号S10及びS11を「H」レベルから「L」レベルに変化させる。

このように制御信号が変化することによって、トランジスタQ9及びQ12はオンとなり、一方、トランジスタQ10及びQ11はオフとなる。

これにより、トランス1の2次側巻線における巻線1Aに電流 i_{1AM} が流れるとともに、トランス2の2次側巻線における巻線2Bに電流 i_{2B2} が流れる。

【0052】

このため、1次側巻線1Lに電流 i_{1B} が流れ、この1次側巻線1Lの両端の端子 T_{1LM} と端子 T_{1L} との間にトランス1の巻線比に対応した電圧が誘起する。一方、1次側巻線2Lに電流 i_{2B} が流れ、この1次側巻線2Lの両端の端子 T_{2LM} と端子 T_{2L} との間にトランス2の巻線比に対応した電圧が誘起する。

例えば、トランス1及びトランス2の双方の巻数比がそれぞれ $N:1$ とすると、1次巻線1Lと1次巻線2Lとの各々の端子間には、それぞれの逆極性の電圧（電圧値 $V_1: N \times V_{oL}$ ）が誘起される。

このため、1次巻線1Lに誘起された電圧（電圧値 $V_1: N \times V_{oL}$ ）は、リーケージインダクタ1LLにより平滑化され、ダイオードD7及びD6を介し、+側端子 T_{VoH} と -側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

同様に、1次巻線2Lに誘起された電圧（電圧値 $V_1: N \times V_{oL}$ ）は、リーケージインダクタ2LLにより平滑化され、ダイオードD3及びD6を介し、+側端子 T_{VoH} と -側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

【0053】

時刻 t_2 において、第2の制御回路6は、制御信号S9及びS12を「H」レベルから「L」レベルに変化させ、制御信号S10及びS11を「L」レベルから「H」レベルに変化させる。

このように制御信号が変化することによって、トランジスタQ10及びQ11はオンとなり、一方、トランジスタQ9及びS12はオフとなる。

これにより、トランス1の2次側巻線における巻線1Bに電流 i_{1B2} が流れる。一方、トランス2の2次側巻線における巻線2Aに、電流 i_{1B2} と逆極性の電流 i_{2AM} が流れる。

【0054】

このため、1次側巻線2Lに電流 i_{2F} が流れ、この1次側巻線2Lの両端の端子 T_{2LM} と端子 T_{2L} との間にトランス2の巻線比に対応した電圧（電圧値 $V_1: N \times V_{oL}$ ）が誘起している。一方、1次側巻線1Lに電流 i_{1F} が流れ、この1次側巻線1Lの両端の端子 T_{1LM} と端子 T_{1L} との間にトランス2の巻線比に対応した電圧（電圧値 $V_1: N \times V_{oL}$ ）が誘起する。1次側巻線1Lに誘起した電圧と、1次側巻線2Lに誘起した電圧とは逆極性である。

このため、1次巻線1Lに誘起された電圧（電圧値 $V_1: N \times V_{oL}$ ）は、リーケージインダクタ1LLにより平滑化され、ダイオードD5及びD8を介し、+側端子 T_{VoH} と -側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

同様に、1次巻線2Lに誘起された電圧（電圧値 $V_1: N \times V_{oL}$ ）は、リーケージインダクタ2LLにより平滑化され、ダイオードD5及びD4を介し、+側端子 T_{VoH} と -側端子 T_{VoHL} とから高電圧 V_{oH} として出力される。

【0055】

時刻 t_3 ~ 時刻 t_5 においても、時刻 t_1 及び時刻 t_2 と同様の動作が繰り返して行われる。すなわち、トランス1及びトランス2各々の1次側巻線1L及び2Lに誘起する電

10

20

30

40

50

圧を加算して低電圧から高電圧に電圧値を昇圧させる処理が行われる。

この周期 T_1 と周期 T_2 との位相を 180° ずらすと、図4に示すように位相制御にて1次側巻線 $1L$ 及び $2L$ に同極性の電圧が発生しない状態にて、巻き数比から決定される電圧値が最低値の昇圧電圧が得られる。図4は横軸が周期 T_1 及び T_2 の位相のずれの角度を示しており、縦軸が+側端子 T_{VoH} と-側端子 T_{VoHL} との昇圧電圧の電圧値を示している。図4は、低電圧 V_{oL} が $100V$ であり、巻き数比が1次側：2次側 = $9:1$ の場合をシミュレーションした結果を示している。

【0056】

しかしながら、昇圧電圧の下限値をこの巻き数比に対応した下限値以下とするため、周期 T_1 と周期 T_2 との位相を 180° ずらした状態にて、各トランジスタをオンする「H」レベルのパルス幅をPWM制御する。これにより、昇圧電圧の電圧値を巻き数比で設定されるより低い下限値とすることができる。すなわち図5に示すように、パルス幅を「0」とすることで昇圧電圧を $0V$ まで制御することができる。図5において、横軸がデューティであり、縦軸が+側端子 T_{VoH} と-側端子 T_{VoHL} との昇圧電圧の電圧値を示している。

10

上述したように、昇圧電圧の上限値（周期 T_1 及び T_2 の位相が同一の場合、電圧値 $V_2: 2 \times N \times V_{oL}$ ）及び下限値（周期 T_1 及び T_2 の位相が 180° ずれ、かつトランジスタをオンする期間が「0」の場合、電圧値： $0V$ ）の広い範囲にて、任意に昇圧電圧の電圧値を制御することができる。

【0057】

図6ならびに図7Aおよび図7Bを用いて、本実施形態による双方向DC/DCコンバータによる降圧動作を説明する。図6は本実施形態による双方向DC/DCコンバータによる高電圧から低電圧への降圧動作を説明するDC/DCコンバータの構成を示す。高電圧から低電圧への降圧処理とは、例えば $100V$ の電圧を数V程度の電圧へ変換する処理をいう。1次側直交変換部3において位相制御による降圧処理を行い、2次側直交変換部4において、2次側巻線における巻線 $1A$ 及び $1B$ 単相矩形波交流電圧 V_c あるいは2次側巻線における巻線 $2A$ 及び $2B$ に誘起される単相矩形波交流電圧 V_d に対する中点全波整流が行われる。これにより、低電圧が生成される。このとき、第2の制御回路3は、トランジスタ $Q9 \sim Q12$ に対して「L」レベルの制御信号 $S9 \sim S12$ を出力している。このため、トランジスタ $Q9 \sim Q12$ は全てオフ状態となっている。

20

30

【0058】

図6に、降圧動作を行うためバッテリー $B2$ に替えて負荷を+側端子 T_{VoL} と-側端子 T_{VoLL} との間に介挿した構成を示す。図6において、エネルギーを補完する高電圧 V_{oH} のバッテリー $B1$ が1次側変換部3に接続されている。以下の説明において、整流動作は、ダイオード $D9$ 及び $D10$ と、ダイオード $D11$ 及び $D12$ の中点全波整流にて、2次側巻線における巻線 $1A$ 及び $1B$ に誘起される単相矩形波交流電圧 V_c と、2次側巻線における巻線 $2A$ 及び $2B$ 誘起される単相矩形波交流電圧 V_d を整流する。

すでに述べたように、トランジスタ $Q9 \sim Q12$ をスイッチングする同期整流にて2次側巻線における巻線 $1A$ 及び $1B$ に誘起される単相矩形波交流電圧 V_c と、2次側巻線における巻線 $2A$ 及び $2B$ とに誘起される単相矩形波交流電圧 V_d を整流する方式にて整流動作を行っても良い。

40

【0059】

以下の説明に用いる図6において、トランジスタ $Q5$ 及び $Q6$ をオン/オフするスイッチング周期を周期 T_3 とする。トランジスタ $Q3$ 及び $Q4$ をオン/オフするスイッチング周期を周期 T_4 とする。トランジスタ $Q7$ 及び $Q8$ とをオン/オフするスイッチング周期を周期 T_5 とする。周期 T_3 に対する周期 T_4 及び周期 T_5 との位相のずれを T とする。周期 T_4 は周期 T_3 に対して位相が T 進んでいる。一方、周期 T_5 は周期 T_3 に対して位相が T 遅れている。

例えば、1次側巻線 $1L$ と巻線 $1A$ 及び巻線 $1B$ との巻線比を $N:1$ とし、同様に、1次側巻線 $2L$ と巻線 $2A$ 及び巻線 $2B$ との巻線比を $N:1$ とする。

50

【 0 0 6 0 】

< 周期 T 3 と周期 T 4 および周期 T 5 との位相が 180° (= T) ずれている場合 : 図 7 A >

時刻 t_1 において、第 1 の制御回路 5 は、制御信号 S 4、制御信号 S 5、制御信号 S 8 を「 L 」レベルから「 H 」レベルに変化させ、制御信号 S 3、制御信号 S 6、制御信号 S 7 を「 H 」レベルから「 L 」レベルに変化させる。

このように制御信号が変化することによって、トランジスタ Q 4、トランジスタ Q 5 及びトランジスタ Q 8 はオンとなり、一方トランジスタ Q 3、トランジスタ Q 6 及びトランジスタ Q 7 はオフとなる。

【 0 0 6 1 】

これにより、1 次側巻線 1 L に電流 i_{1F} が (端子 T_{1L} から端子 T_{1LM} に) 流れる。1 次側巻線 2 L に電流 i_{2F} が (端子 T_{2LM} から端子 T_{2L} に) 流れる。これにより、巻線 1 B 及び巻線 2 A に電圧 (電圧値 V_3 : $(1/N) V_{oH}$) が誘起される。一方、巻線 1 A 及び巻線 2 B に、巻線 1 B 及び巻線 2 A に誘起される電圧との逆極性の電圧 (電圧値 V_4 : $-(1/N) V_{oH}$) が誘起される。

巻線 1 B に誘起された電圧 (電圧値 V_3 : $(1/N) V_{oH}$) がダイオード D 10 を介して + 側端子 T_{VoL} へ出力される。同様に巻線 2 A に誘起された電圧 (電圧値 V_3 : $(1/N) V_{oH}$) がダイオード D 11 を介して + 側端子 T_{VoL} へ出力される。

これにより、+ 側端子 T_{VoL} と - 側端子 T_{VoLL} との間に、トランス 1 のリーケージインダクタ 1 L L 及びトランス 2 のリーケージインダクタ 2 L L のインダクタンスにより平滑化された低電圧 V_{oL} が出力される。

【 0 0 6 2 】

この結果、巻線 1 A に誘起された電圧 (電圧値 V_3 : $(1/N) V_{oH}$) が端子 T_{VoL} に対して出力されるとともに、巻線 2 B に誘起された電圧 (電圧値 V_3 : $(1/N) V_{oH}$) が端子 T_{VoL} に対して出力される。

電圧を平滑化するために、チョークコイルを用いていない。本実施形態においては、電圧を平滑化するために、トランス 1 及びトランス 2 の 1 次側巻線のリーケージインダクタンスを利用している。

【 0 0 6 3 】

時刻 t_2 において、第 1 の制御回路 5 は、制御信号 S 3、制御信号 S 6、制御信号 S 7 を「 L 」レベルから「 H 」レベルに変化させ、制御信号 S 4、制御信号 S 5、制御信号 S 8 を「 H 」レベルから「 L 」レベルに変化させる。

上述したこのように制御信号が変化することによって、トランジスタ Q 3、トランジスタ Q 6 及びトランジスタ Q 7 はオンとなり、一方、トランジスタ Q 4、トランジスタ Q 5 及びトランジスタ Q 8 はオフとなる。

これにより、1 次側巻線 1 L に電流 i_{1B} が (端子 T_{1LM} から端子 T_{1L} に) 流れ、1 次側巻線 2 L に電流 i_{2B} が (端子 T_{2L} から端子 T_{2LM} に) 流れる。これにより、巻線 1 A 及び巻線 2 B に電圧 (電圧値 V_3 : $(1/N) V_{oH}$) が誘起される。一方、巻線 1 B 及び巻線 2 A に電圧 (電圧値 V_4 : $-(1/N) V_{oH}$) が誘起される。

【 0 0 6 4 】

巻線 1 A に誘起された電圧 (電圧値 V_3 : $(1/N) V_{oH}$) がダイオード D 9 を介して + 側端子 T_{VoL} へ出力される。同様に巻線 2 B に誘起された電圧 (電圧値 V_3 : $(1/N) V_{oH}$) がダイオード D 12 を介して + 側端子 T_{VoL} へ出力される。

これにより、+ 側端子 T_{VoL} と - 側端子 T_{VoLL} との間に、トランス 1 のリーケージインダクタ 1 L L 及びトランス 2 のリーケージインダクタ 2 L L のインダクタンスにより平滑化された低電圧 V_{oL} が出力される。

【 0 0 6 5 】

< 周期 T 3 と周期 T 4 および周期 T 5 との位相が 90° (T) ずれている場合 : 図 7 B >

時刻 t_1 より前の時刻において、第 1 の制御回路 5 は、制御信号 S 4、S 5 及び S 7 を

10

20

30

40

50

「L」レベルにて出力し、制御信号S3、S6及びS8を「H」レベルにて出力している。このため、トランジスタQ4、Q5及びQ7はオフとなり、トランジスタQ3、Q6及びQ8はオンしている。

時刻 t_1 において、第1の制御回路5は、制御信号S5を「L」レベルから「H」レベルに変化させ、制御信号S6を「H」レベルから「L」レベルに変化させる。

このように制御信号が変化することによって、トランジスタQ5はオンとなり、一方、トランジスタQ6はオフとなる。

このとき、第1の制御回路5は、制御信号S3及びS8を「H」レベルにて出力し、制御信号S4及びS7を「L」レベルにて出力している。

したがって、トランジスタQ3及びQ8はオン状態であり、トランジスタQ4及びQ7はオフ状態にある。

【0066】

上述したように、トランジスタQ3、Q5、Q8がオン状態であり、トランジスタQ4、Q6、Q7がオフ状態にある。このため、トランジスタQ5及びトランジスタQ8を介して、1次側巻線1Lに電流 i_{1F} が(端子 T_{1L} から端子 T_{1LM} に)流れる。一方、トランジスタQ3及びQ5がオン状態なので、端子 T_{2L} 及び端子 T_{2LM} が同電位のため1次側巻線2Lに電流が流れない。

これにより、トランス1の2次側の巻線1Bに電流 i_{1B2} が流れ、巻線1Bに電圧(電圧値 $V_3 : (1/N)V_{oH}$)が誘起される。一方、巻線1Aに逆極性の電圧(電圧値 $V_4 : -(1/N)V_{oH}$)が誘起される。

これにより、巻線1Bに誘起した電圧(電圧値 $V_3 : (1/N)V_{oH}$)がダイオードD10を介して+側端子 T_{VoL} へ出力される。

+側端子 T_{VoL} と-側端子 T_{VoLL} との間に、トランス1のリーケージインダクタ1LL及びトランス2のリーケージインダクタ2LLのインダクタンスにより平滑化された低電圧 V_{oL} が出力される。

【0067】

時刻 t_{11} において、第1の制御回路5は、制御信号S4及びS7を「L」レベルから「H」レベルに変化させ、制御信号S3及びS8を「H」レベルから「L」レベルに変化させる。

このとき、第1の制御回路5は、制御信号S5を「H」レベルにて出力し、制御信号S6を「L」レベルにて出力している。

【0068】

上述したように、トランジスタQ4、Q5、Q7がオン状態であり、トランジスタQ3、Q6、Q8がオフ状態にある。このため、トランジスタQ5及びトランジスタQ4を介して、1次側巻線2Lに電流 i_{2F} が(端子 T_{2LM} から端子 T_{2L} に)流れる。一方、トランジスタQ5及びQ7がオン状態なので、端子 T_{1LM} 及び端子 T_{1L} が同電位のため1次側巻線1Lに電流が流れない。

これにより、トランス1の2次側の巻線1Bに電流 i_{2AM} が流れ、巻線2Aに電圧(電圧値 $V_3 : (1/N)V_{oH}$)が誘起され、巻線2Bに逆極性の電圧(電圧値 $V_4 : -(1/N)V_{oH}$)が誘起される。

これにより、巻線2Aに誘起した電圧(電圧値 $V_3 : (1/N)V_{oH}$)がダイオードD11を介して+側端子 T_{VoL} へ出力される。

+側端子 T_{VoL} と-側端子 T_{VoLL} との間に、トランス1のリーケージインダクタ1LL及びトランス2のリーケージインダクタ2LLのインダクタンスにより平滑化された低電圧 V_{oL} が出力される。

【0069】

時刻 t_2 において、第1の制御回路5は、制御信号S6を「L」レベルから「H」レベルに変化させ、制御信号S5を「H」レベルから「L」レベルに変化させる。

このように制御信号が変化することによって、トランジスタQ6はオンとなり、一方、トランジスタQ5はオフとなる。

10

20

30

40

50

このとき、トランジスタQ 4及びQ 7はオンであり、一方、トランジスタQ 3及びQ 8はオフである。

【0070】

上述したように、トランジスタQ 4, Q 6, Q 7がオン状態であり、トランジスタQ 3, Q 5, Q 8がオフ状態にある。このため、トランジスタQ 7及びトランジスタQ 6を介して、1次側巻線1 Lに電流 i_{1B} が(端子 T_{1LM} から端子 T_{1L} に)流れる。一方、トランジスタQ 4及びQ 6がオン状態なので、端子 T_{2LM} 及び端子 T_{2L} が同電位のため1次側巻線2 Lに電流が流れない。

これにより、トランス1の2次側の巻線1 Aに電流 i_{1AM} が流れ、巻線1 Aに電圧(電圧値 $V_4 : (1/N)V_{oH}$)が誘起され、巻線1 Bに逆極性の電圧(電圧値 $V_4 : -(1/N)V_{oH}$)が誘起される。

10

これにより、巻線2 Aに誘起した電圧(電圧値 $V_3 : (1/N)V_{oH}$)がダイオードD 9を介して+側端子 T_{VoL} へ出力される。

+側端子 T_{VoL} と-側端子 T_{VoLL} との間に、トランス1のリーケージインダクタ1 L L及びトランス2のリーケージインダクタ2 L Lのインダクタンスにより平滑化された低電圧 V_{oL} が出力される。

【0071】

時刻 t_{21} において、第1の制御回路5は、制御信号S 3及びS 8を「L」レベルから「H」レベルに変化させ、制御信号S 4及びS 7を「H」レベルから「L」レベルに変化させる。

20

このように制御信号が変化することにより、トランジスタQ 3及びQ 8がオンとなり、トランジスタQ 4及びQ 7がオフとなる。

このとき、トランジスタQ 6はオンであり、一方、トランジスタQ 5はオフである。

【0072】

上述したように、トランジスタQ 3, Q 6, Q 8がオン状態であり、トランジスタQ 4, Q 5, Q 7がオフ状態にある。このため、トランジスタQ 3及びトランジスタQ 6を介して、1次側巻線2 Lに電流 i_{2B} が(端子 T_{2L} から端子 T_{2LM} に)流れる。一方、トランジスタQ 6及びQ 8がオン状態なので、端子 T_{1LM} 及び端子 T_{1L} が同電位のため1次側巻線1 Lに電流が流れない。

これにより、トランス1の2次側の巻線2 Bに電流 i_{2B2} が流れ、巻線2 Bに電圧(電圧値 $V_3 : (1/N)V_{oH}$)が誘起され、巻線2 Aに逆極性の電圧(電圧値 $V_4 : -(1/N)V_{oH}$)が誘起される。

30

これにより、巻線2 Bに誘起した電圧(電圧値 $V_3 : (1/N)V_{oH}$)がダイオードD 12を介して+側端子 T_{VoL} へ出力される。

+側端子 T_{VoL} と-側端子 T_{VoLL} との間に、トランス1のリーケージインダクタ1 L L及びトランス2のリーケージインダクタ2 L Lのインダクタンスにより平滑化された低電圧 V_{oL} が出力される。

【0073】

図7 Bの場合、周期T 3に対して周期T 4及び周期T 5の位相が 90° ずれているため、トランス1及び2それぞれの单相矩形波交流電圧の幅が、位相が 180° ずれている場合と比較して半分となる。この電圧の幅が半分となっている期間において单相矩形波交流電圧が2次側巻線に誘起される。2次側直交変換部4において、その单相矩形波交流電圧にパルス幅に対応した单相全波整流が行われ、位相ずれ T に対応した電圧値の低電圧 V_{oL} が生成される。

40

【0074】

時刻 t_{31} ~時刻 t_{51} においても、時刻 t_{11} ~時刻 t_{21} と同様の動作が繰り返して行われ、トランス1及びトランス2におけるプッシュプル動作により、高電圧から低電圧に電圧を降圧させる処理が行われる。

図7 Bにおいて、周期T 1及び周期T 2の時間は等しく、制御信号S 5及びS 6と制御信号S 3, S 4, S 7, S 8とは、上記周期T 3と周期T 4およびT 5との位相が T =

50

90°ずれている。

【0075】

図7A及び図7Bにて説明したように、制御信号S5及び制御信号S6の信号レベルが変化する周期に対し、制御信号S3及びS4と、制御信号S6及びS7との信号レベルが「H」レベル及び「L」レベルに変化する周期の位相のずれを変化させる(位相のずれを調整させる)。これにより、電流が1次側巻線1L及び2Lに流れる期間を制御し、2次側巻線に誘起される電圧パルスの幅を制御し、低電圧V_{oL}の電圧値を任意に制御することができる。

1次側直交変換部3において、位相制御によって電流が1次側巻線1L及び2Lに流れる期間を制御するのではなく、制御信号S3~S8のパルス幅を調整してもよい。すなわち、トランジスタQ3~Q8各々をオン状態とするパルス幅を制御するPWM制御を行うことにより、1次側巻線1L及び2Lに電流の流れる期間を制御し、誘起されるパルス幅を制御するようにしても良い。

【産業上の利用可能性】

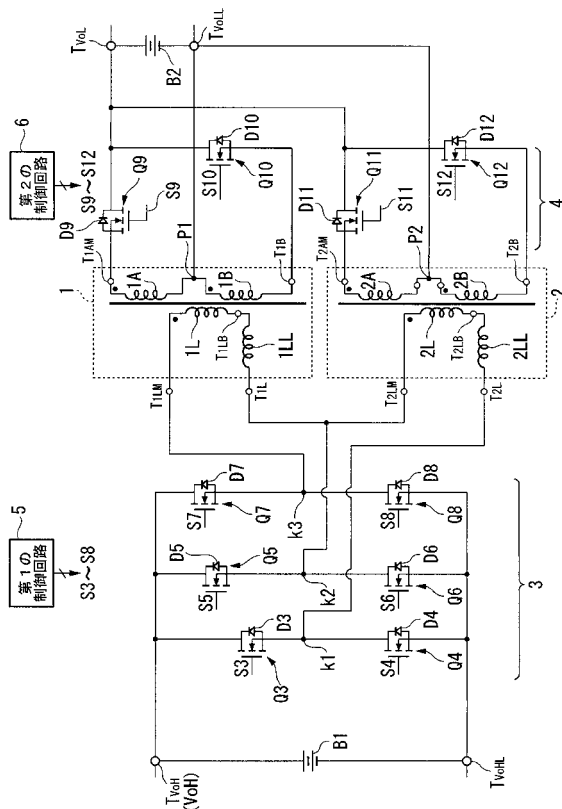
【0076】

本発明は、双方向DC/DCコンバータに適用できる。この双方向DC/DCコンバータによれば、高電圧から低電圧の降圧動作において、従来例と同様に巻線比及びスイッチングの制御により所定の電圧を得られる。さらに、低電圧から高電圧の昇圧動作において、トランスの巻線比に対応して電圧が上昇することに加えて、2つのトランスの各1次巻線に誘起された電圧が加算されるので、容易に高い電圧値に電圧を上昇させることができる。

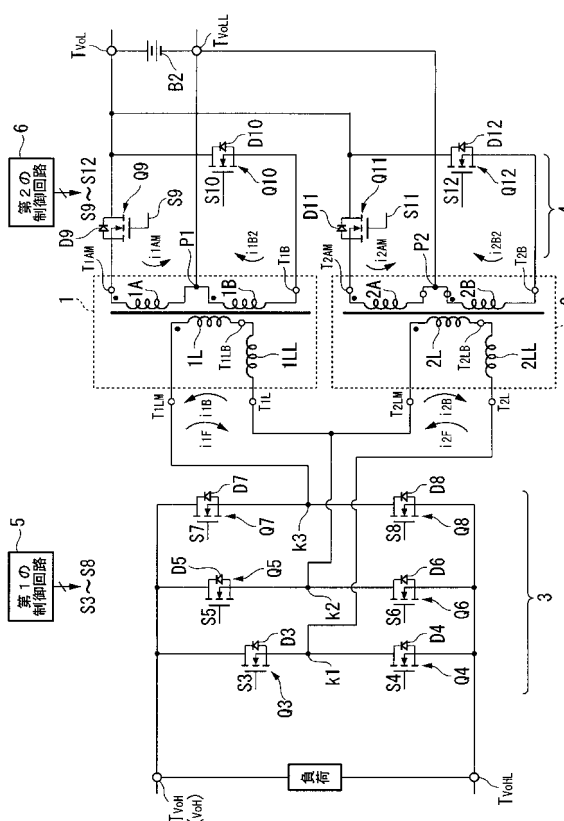
10

20

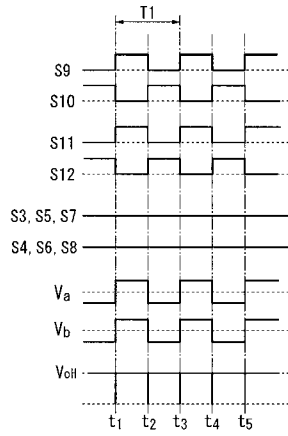
【図1】



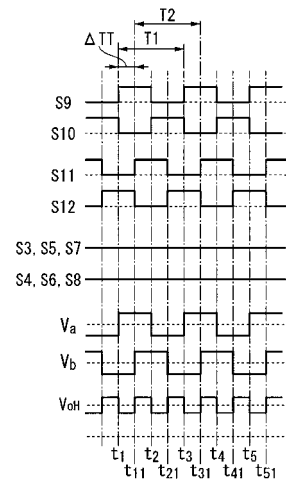
【図2】



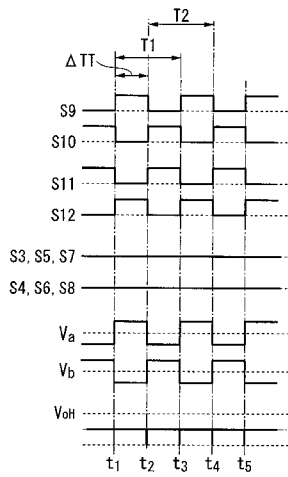
【図3A】



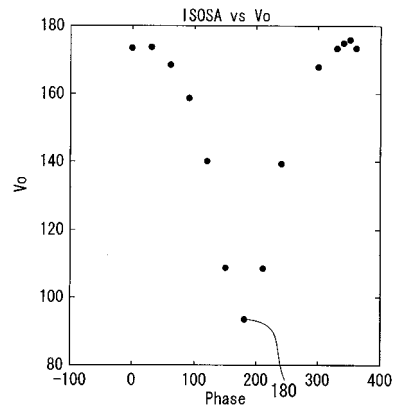
【図3B】



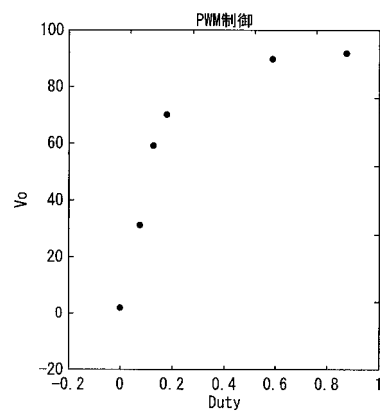
【図3C】



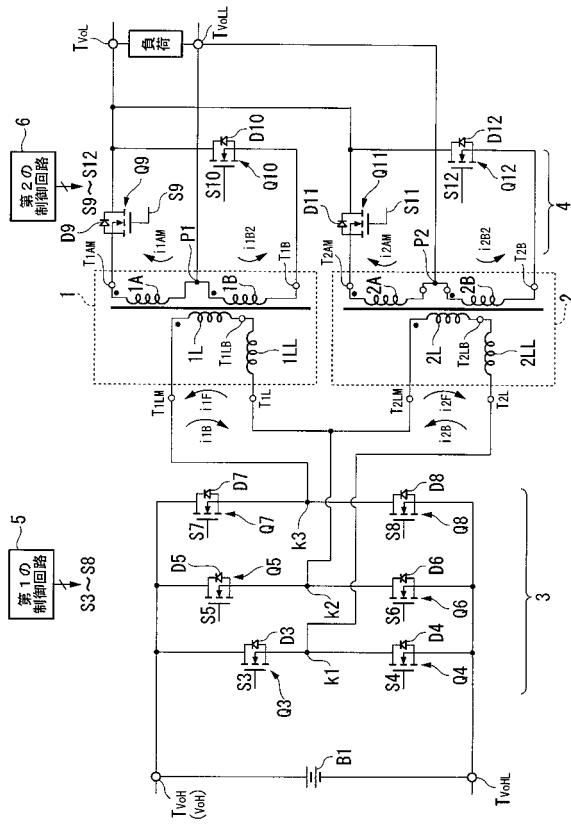
【図4】



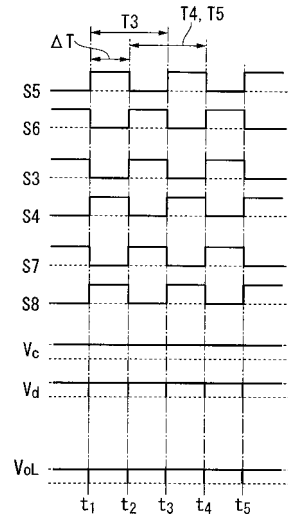
【図5】



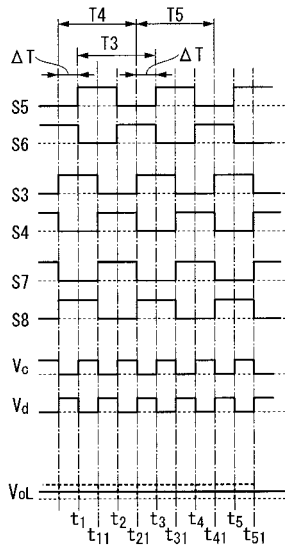
【図6】



【図7A】



【図7B】



フロントページの続き

- (72)発明者 多田 信裕
埼玉県飯能市南町10番13号 新電元工業株式会社工場内
- (72)発明者 佐藤 久夫
埼玉県飯能市南町10番13号 新電元工業株式会社工場内

審査官 服部 俊樹

- (56)参考文献 特開平11-187662(JP,A)
特開平11-206123(JP,A)
特開2002-165448(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|-------|
| H02M | 3/28 |
| H02M | 3/335 |