Octrooiraad

(12) A **Terinzagelegging** (11) **8501773**

Nederland (19) **NL**

(54) **Werkwijze voor het vervaardigen van halfgeleiderinrichtingen.**

(51) Int.Cl⁴.: H01L21/84, H01L21/94, H01L29/82, G11C19/08, H01L27/01, H01L27/13.

(71) Aanvrager: N.V. Philips' Gloeilampenfabrieken te Eindhoven.

(74) Gem.: Ir. P.J.P.G. Simons c.s.
Internationaal Octrooibureau B.V.
Prof. Holstlaan 6
5656 AA Eindhoven.

(21) Aanvrage Nr. 8501773.

(22) Ingediend 20 juni 1985.

(32) - -

(33) - -

(31) - -

(62) - -

(43) Ter inzage gelegd 16 januari 1987.

De aan dit blad gehechte stukken zijn een afdruk van de oorspronkelijk ingediende beschrijving met conclusie(s) en eventuele tekening(en).

N.V. Philips' Gloeilampenfabrieken te Eindhoven.

Werkwijze voor het vervaardigen van halfgeleiderinrichtingen.

De uitvinding heeft betrekking op een werkwijze voor het vervaardigen van halfgeleiderinrichtingen bevattende tenminste een dragerlichaam en een monokristallijn halfgeleiderlichaam, waarbij beide lichamen worden voorzien van tenminste één vlak, optisch glad oppervlak verkregen - met behulp van bulkafnemend polijsten (mirrorpolishing) en tenminste het halfgeleiderlichaam daarna aan het optisch gladde oppervlak wordt voorzien van een elektrisch isolerende laag, welke beide lichamen, na reiniging van hun vlakke oppervlakken, in onderling kontakt worden gebracht in een stofvrije atmosfeer ter verkrijging van een mechanische verbinding en vervolgens aan een temperatuurbehandeling van tenminste 350°C worden onderworpen.

De uitvinding is gericht op het verkrijgen van monokristallijne lagen op een isolator (ook wel genoemd SOI, silicium op isolator). Halfgeleidende lagen op een isolator staan in de halfgeleidertechniek sterk in de belangstelling. Bij SOI kunnen nl. dunne halfgeleidende lagen bij uitstek worden toegepast voor het verkrijgen van halfgeleiderinrichtingen met zeer gunstige prestaties. Deze prestaties zijn o.a. te danken aan het feit dat verstoringen in de drager onder deze laag b.v. veroorzaakt tengevolge van uitwendige straling geen invloed hebben op de werking van een halfgeleiderinrichting, hetgeen wel het geval zal zijn als het halfgeleiderlichaam zelf als drager fungeert (SOI is stralingshard). Ook treden bij dunne halfgeleidende lagen geen omloopstromen op rondom in deze lagen aangebrachte halfgeleiderinrichtingen (latch up).

Het is bekend om dunne siliciumlagen epitaxiaal op saffier aan te groeien. Daar saffier een hexagonale- en silicium een kubische kristalstructuur heeft vertonen deze lagen echter veelal kristaloonregelmatigheden, waardoor de toepassing beperkt wordt. Het is ook bekend om monokristallijn silicium op een isolator te verkrijgen door in een plak monokristallijn silicium zuurstofionen te implanteren en vervolgens een warmtebehandeling toe te passen (annealen), waarbij een begraven laag van siliciumoxyde wordt verkregen. De apparatuur om dit proces uit te voeren is evenwel extreem gecompliceerd en duur en het is een zeer langdurig proces voor grotere oppervlakken, b.v. 10 cm diameter.

Verder is het bekend om een polykristallijne siliciumlaag op een isolator om te zetten in een monokristallijne laag met behulp van laserannealen. Dit proces is erg tijdrovend. In al deze gevallen is het voorts bijzonder moeilijk om een uniforme homogene monokristallijne laag van redelijke grootte te verkrijgen; bij laserannealen zijn de uniforme gebieden b.v. slechts 0,01 mm^2.

Andere methoden van rekristalliseren zijn lampverhitten en strip-heater verhitten. Beide hebben het nadeel dat de temperatuur van de drager van de halfgeleiderlaag hoog wordt 1100°C of meer. Daarentegen vormen zich dan wel grotere eenkristallijne domeinen van b.v. 1 cm^2, maar deze zijn niet defektvrij.

De bovenvermelde EP 136050 heeft niet betrekking op het verkrijgen van een halfgeleidende laag op een isolator, maar is gericht op een verbindingstechniek, die onder de naam aansprengen bekend is. Het doel is daar om bij een halfgeleiderdrukomvormer foutieve bepaling van de druk te vermijden, door er zorg voor te dragen, dat de verbinding geen invloed op de meting zal hebben.

De uitvinding heeft tot doel een halfgeleiderinrichting te verschaffen met een dunne halfgeleidende laag op een isolator, waarbij een uniforme homogene monokristallijne laag wordt verkregen met relatief eenvoudige middelen en waarbij afmetingen van 7,5 cm en meer gemakkelijk haalbaar zijn. De uitvinding berust op het inzicht dat de op zichzelf bekende aansprengtechniek mede een hulpmiddel kan vormen bij het verkrijgen van een dunne halfgeleidende laag op een isolator en dat daarbij bijzondere processtappen het mogelijk maken een zo goede binding tussen de isolerende en de halfgeleidende laag te verkrijgen, dat bij verdere processtappen toegepast in de halfgeleidertechnologie de hechting perfekt blijft.

Ter verkrijging van het genoemde doel heeft een werkwijze van de in de aanhef genoemde soort het kenmerk, dat alvorens de lichamen met elkaar in onderling kontakt worden gebracht tenminste de elektrisch isolerende laag op het halfgeleiderlichaam aan een bindingsaktiverende bewerking wordt onderworpen, dat daarna een zeer hechte verbinding van de oppervlakken wordt bewerkstelligd en dat vervolgens het halfgeleiderlichaam wordt dungeëtst tot een vooraf te bepalen waarde, gelegen tussen 0,05 en 100 μm.

Onder bindingsaktiverende bewerking wordt verstaan een bewerking die ervoor zorg draagt, dat veel atomen aan het oppervlak van

de laag bindingsaktief worden. Tengevolge van deze vermeerderde bindingspunten kan een zeer sterke hechting worden verkregen. Door de bindingsaktiverende bewerking wordt bereikt dat tenminste 50% van de optisch gladde oppervlakken aan een Van der Waals-binding onderworpen zijn. De laag van monokristallijn halfgeleidermateriaal die vervolgens wordt dungeëtst behoudt ook na verdere, in de halfgeleidertechnologie gebruikelijke processtappen een zeer sterke hechting met de isolerende laag van de drager. De halfgeleidende laag kan tot een bepaalde waarde worden dungeëtst, ze behoudt daarbij haar uniforme homogene monokristallijne karakter, terwijl haar afmetingen even groot kunnen zijn als die van het oorspronkelijke halfgeleiderlichaam.

De uiteindelijke dikte van de laag zal ten behoeve van het realiseren van geïntegreerde schakelingen bij voorkeur een waarde hebben gelegen tussen 0,1 en 1 /um. Voor powertransistoren is een dikte gelegen tussen 1 en 20 /um, bijzonder geschikt.

De bindingsaktiverende bewerking kan bestaan uit een lichte oppervlaktevereffeningsbewerking, waarbij voornamelijk microscopische oneffenheden worden gladgemaakt. Ook een chemische aanetsbewerking is geschikt voor het realiseren van extra bindingen aan het oppervlak. Een nog verdere mogelijkheid bestaat uit het aanbrengen van een laagje nat chemisch spinglas (siliciumoxyde in een organisch oplosmiddel dat door centrifugeren tot een dunne laag kan worden verwerkt), het verwijderen van de organische stof hieruit bij een temperatuur van ongeveer 200°C en het tot glas verdichten bij een temperatuur van tenminste 800°C.

Het dunetsen kan worden uitgevoerd met een isotrope etsbehandeling en voorts, als op het halfgeleiderlichaam een epitaxiale halfgeleidende laag is aangegroeid, met een elektrochemische etsbehandeling. In het laatste geval stopt het etsen op de niet-geleidende laag en hiermede kan tot op iedere gewenste dikte dungeëtst worden.

De werkwijze volgens de uitvinding kan met voordeel toepassing vinden bij het vervaardigen van tweedimensionale halfgeleiderinrichtingen. Voorts kan de uitvinding worden benut voor het vormen van MOSFETs in een AIII-BV materiaal, zoals galliumarsenide. Verder biedt de uitvinding de mogelijkheid van het vormen van driedimensionale stapel-ICs. In deze stapel-ICs kunnen electrische elementen, maar ook andere zoals b.v. magnetische en optische elementen worden gevormd. Deze en verdere uitvoeringsvormen van de uitvinding worden in de nu volgende beschrijving aan de hand van de tekening nader toegelicht.

In de tekening toont:

Fig. 1, een dragerlichaam en een halfgeleiderlichaam voor het verbinden van deze lichamen,

Fig. 2, de lichamen van Fig. 1 na verbinden,

Fig. 3, de gevormde dunne halfgeleidende laag uit het samenstel van Fig. 2,

Fig. 4, een dragerlichaam en een halfgeleiderlichaam voor het verbinden van deze lichamen, bij een tweede uitvoeringsvorm,

Fig. 5, de lichamen van Fig. 5 na het verbinden,

Fig. 6, de gevormde dunne laag uit het samenstel van Fig. 5,

Fig. 7, een samenstel uit Fig. 3 of Fig. 6 met in het dunne halfgeleiderlichaam gevormde geïsoleerde gebieden,

Fig. 8, het samenstel uit Fig. 7 met op de geïsoleerde gebieden thermisch gegroeid oxyde,

Fig. 9, het samenstel van Fig. 8 waarop verder oxyde is gedeponeerd,

Fig. 10, het na planariseren gevormde samenstel met onderling geïsoleerde gebieden,

Fig. 11 en 12, een uitvoeringsvorm die het verkrijgen van MOSFETs in een AIII-B V materiaal mogelijk maakt,

Fig. 13-17, achtereenvolgende stadia bij het vormen van een driedimensionale stapel-IC,

Fig. 18, enige vormen van electrisch geleidende verbindingen bij de stapel-IC uit Fig. 17,

Fig. 19, een bovenaanzicht van een register in de driedimensionale stapel-IC waarbij ook optische elementen zijn weergegeven.

De Fig. 1-3 geven een eerste voorbeeld weer van het verkrijgen van een dunne halfgeleidende laag op een isolerende drager. Fig. 1 toont de drager 1, die b.v. kan bestaan uit silicium waarop een laag 2 siliciumoxyde is aangebracht. Een halfgeleiderlichaam 3 kan ook uit silicium zijn gevormd met daarop aangebracht een laag 4 van siliciumoxyde. De oppervlakken van de beide lichamen waren vóór het oxyderen met behulp van een bulkafnemende polijstbehandeling vlak en glad gemaakt. Bij een dergelijke polijstbehandeling wordt tenminste 10 /um materiaal weggenomen. Na het oxyderen wordt de oxydelaag 4 van het halfgeleiderlichaam en eventueel ook laag 2 van het dragerlichaam aan een bindingsaktiverende bewerking onderworpen. Dit is een bewerking die er zorg voor draagt dat atomen aan het oppervlak van de laag extra bin-

dingen krijgen. De bindingsaktiverende bewerking kan bijvoorbeeld bestaan uit een licht aanetsen van de oppervlaktelaag. Een andere mogelijkheid is een oppervlaktevereffeningsbewerking, waarbij voornamelijk microscopische oneffenheden worden gladgemaakt. Een nog verdere mogelijkheid is, het spinnen van een nat chemisch glas op het oppervlak, het verdampen van het oplosmiddel hieruit en het verdichten van het glas bij een temperatuur boven 800°C.

De beide lichamen worden na reinigen in een stofvrije atmosfeer met de lagen 2 en 4 tegen elkaar gebracht (Fig. 2). Daarbij vindt een spontaan hechten plaats, bekend onder de naam aansprengen. Dankzij de bindingspunten in het oppervlak van de lagen 2 en 4 tengevolge van de bindingsaktiverende bewerking is de hechting hier zeer sterk. Tenminste 50% van de optisch gladde oppervlakken zijn daarbij aan een Van der Waals-binding onderworpen. Door het geheel een temperatuurbehandeling van tenminste 350°C te laten ondergaan wordt het hechtend effekt nog verhoogd.

Ter verkrijging van een dunne halfgeleidende laag op een isolator wordt het halfgeleiderlichaam 3 onderworpen aan een etsbehandeling. In het voorbeeld uit de Fig. 1-3 heeft het halfgeleidermateriaal een uniforme dotering of is eventueel intrinsiek. Hierbij wordt een op zichzelf bekende isotrope etsbehandeling toegepast. Het isotrope etsen heeft als bijkomend voordeel dat het zeer glad etst, maar een konstantheid van dikte over grotere oppervlakken is minder goed in de hand te houden.

De zo verkregen en in Fig. 3 getoonde dunne halfgeleidende laag, isolerend op een drager aangebracht, blijft een perfekte hechting vertonen. Ook verdere, in de halfgeleidertechnologie gebruikelijke processtappen in de dunne halfgeleidende laag 5 doen deze hechting niet verloren gaan. Er is met behulp van de werkwijze volgens de uitvinding een halfgeleidende dunne laag op een isolator verkregen, waarbij het monokristallijne halfgeleidermateriaal van laag 5 uniform homogeen is. De laterale afmetingen van de laag kunnen daarbij even groot zijn als die van het uitgangsmateriaal, nl. het halfgeleidend lichaam 3. Op deze wijze kunnen ongewoon grote gebieden in dunne lagen monokristallijn halfgeleidermateriaal op een isolator worden verkregen, b.v. van 7,5 cm diameter en groter.

In het beschreven uitvoeringsvoorbeeld bestonden de lichamen 1 en 3 uit silicium. Dit is echter geenszins nodig. Het halfgeleiderlichaam 3 kan ook bestaan uit b.v. galliumarsenide e.d. Ook een combina-

tie van verschillende halfgeleidermaterialen is mogelijk. Het dragerlichaam zou b.v. ook uit kwartsglas kunnen bestaan, of zijn opgebouwd uit verschillende materialen. Het aanbrengen van de oxydelaag kan bij silicium eenvoudig thermisch geschieden. Bij andere dragermaterialen kan b.v. siliciumoxyde pyrolitisch worden opgebracht.

De Fig. 4-6 geven in grote lijnen hetzelfde proces weer als is beschreven aan de hand van Fig. 1-3. Op het halfgeleiderlichaam 6 is hier evenwel eerst een dunne laag 7 van silicium epitaxiaal aangegroeid. Het halfgeleiderlichaam 6 is b.v. hooggedoteerd n-type silicium en de epitaxiale laag zou kunnen bestaan uit intrinsiek silicium. De werkwijze is tot het dunetsen gelijk van die in de Fig. 1-3. Na het aansprengen en de daaropvolgende temperatuurbehandeling wordt nu electrochemisch geëtst. Hierbij wordt het hooggedoteerde n-type silicium geheel weggeëtst en stopt de etsbewerking automatisch waar de epitaxiaal aangegroeide laag silicium begint. De dikte van de dunne halfgeleidende laag 7 uit Fig. 6 wordt hier dus bepaald door de dikte van de epitaxiaal op halfgeleiderlichaam 6 aangegroeide laag.

Het is daarbij mogelijk om zeer nauwkeurig tot een gewenste waarde dun te etsen. Die waarde kan afhankelijk van verdere toepassingen gelegen zijn tussen 0,05 en 100 µm. Bij toepassing voor het vormen van geïntegreerde schakelingen zal de dikte veelal tussen 0,1 en 1 µm worden gekozen. Bij toepassing voor b.v. powertransistoren is een dikte tussen 1 en 20 µm geschikt.

De Fig. 7-10 geven een verdere bewerking weer, waarbij het "dunne silicium op isolator" wordt gebruikt om een tweedimensionaal patroon van onderling geïsoleerde halfgeleidergebieden te creëren , waarbij het geheel een vlak oppervlak heeft.

Fig. 7 toont het samenstel waarbij in de dunne halfgeleidende laag, afzonderlijke siliciumgebieden 8 zijn gevormd, na aanbrengen van een fotogevoelige lak, het uitvoeren van een maskerstap, het ontwikkelen en etsen. Fig. 8 toont dit geheel na aanbrengen van een thermische oxydelaag 9 op de gebieden 8. In de ruimte tussen de gebieden 8 en ook boven de gebieden 8 wordt nu een laag 10 siliciumoxyde gedeponeerd, b.v. pyrolytisch silicium oxyde (Fig. 9). Indien de uitvoeringsvorm zodanig is dat deze ruimte dichtgroeit met thermisch oxyde 9 is een depositiestap van SiO_2 niet nodig ter opvulling van de groef. De laag 10 wordt nu in op zichzelf bekende wijze geplanariseerd, waarbij tenminste tot de bovenzijde van de gebieden 8 alle siliciumoxyde wordt weggeëtst. Uit-

eindelijk is dan een element gevormd (Fig. 10) bestaande uit een drager waarop electrisch geïsoleerd een aantal gebieden 8 aanwezig zijn, welke gebieden 8 onderling door het resterende siliciumoxyde 9, 10 zijn geïsoleerd en waarbij de gehele bovenzijde een vlak oppervlak vormt. In elk van de gebieden 8 kunnen nu afzonderlijke halfgeleiderelementen zoals diodes en transistoren worden aangebracht waarvan een samenstel een geïntegreerde schakeling kan vormen.

De uitvinding leent zich ook uitstekend voor het vormen van MOSFETs in AIII-B V materialen, zoals galliumarsenide, gallium-aluminium-arsenide e.d. MOSFETs in deze materialen hebben het grote voordeel dat zij snel kunnen schakelen aangezien de electrisch ladingsdragers hoge beweeglijkheden hebben. Het is evenwel moeilijk om een oxyde van voldoende electrisch isolerende kwaliteit op deze materialen aan te brengen. De meest ideale vorm van oxyde, het thermisch gevormde, is bij AIII-B V materialen niet mogelijk. De uitvinding biedt nu toch de mogelijkheid deze gunstige vorm van MOSFETs te verkrijgen. In Fig. 11 bestaat het dragerlichaam 1 uit een AIII-B V materiaal, b.v. galliumarsenide. Op de wijze als beschreven aan de hand van Fig. 1-3 of Fig. 4-6 wordt hierop een halfgeleidend lichaam uit silicium aangebracht, door middel van aansprengen. Op het siliciumlichaam was een laag 4 thermisch siliciumoxyde gegroeid. Via aansprengen is zodoende een laag van het uitstekende, thermisch gegroeid siliciumoxyde 4 op het galliumarsenidelichaam geformeerd. De dunne siliciumlaag 4 is tot afzonderlijke delen 8a geëtst, waarvan er in Fig. 11 en 12 slechts één is weergegeven. In de drager 1 zijn gedoteerde gebieden 20 en 21 van het n-type gevormd die de source en de drain vormen van de MOSFET.

Fig. 12 geeft een mogelijke uiteindelijke vorm van een MOSFET weer. Boven de source 20 en de drain 21 is het siliciumoxyde verwijderd en zijn electrische kontakten 22, 23 aangebracht. Het bij Fig. 5 nog intrinsieke silicium 8a in bij Fig. 12 omgevormd tot geleidend silicium, b.v. door middel van ionenimplantatie of door silicideren. Het gebied 8a vormt nu de gate van de MOSFET.

De Fig. 13-17 geven weer hoe met behulp van de beschreven werkwijze gekomen kan worden tot het vormen van drie-dimensionale stapel-ICs. Fig. 13 toont de dunne halfgeleidende laag 11 isolerend aangebracht op een drager op de wijze zoals is beschreven aan de hand van de Fig. 1-3 of Fig. 4-6. In de monokristallijne halfgeleidende laag 11, b.v. van silicium, zijn I.C. structuren aangebracht. De hierbij

benodigde technologische bewerkingen veroorzaken dat er in laag 11 plaatselijk verhogingen ontstaan.

Fig. 14 laat zien dat op de siliciumlaag 11 een siliciumoxydelaag 12 b.v. pyrolitisch is gedeponeerd. In Fig. 15 is weergegeven dat na het op zichzelf bekende planariseren een siliciumoxydelaag 12 met een vlak oppervlak is verkregen boven op de halfgeleiderstructuren in laag 11. De laag 12 kan een dikte hebben van b.v. 0,5 μm.

Het in Fig. 15 getoonde geheel wordt nu gebruikt als dragerlichaam waarop een verdere dunne halfgeleidende laag isolerend wordt aangebracht, op de wijze als is beschreven aan de hand van Fig. 1-3 of Fig. 4-6. De circuits gevormd met de halfgeleiderstructuren in laag 11 worden ter verduidelijking aangeduid als eerste register.

Fig. 16 toont de dungeëtste halfgeleidende laag 13 met de elektrisch isolerende laag 14, b.v. siliciumdioxyde; laag 14 is aan laag 12 aangesprongen. In laag 13 worden weer I.C.-structuren gevormd, waardoor haar bovenoppervlak de vorm krijgt als weergegeven in Fig. 17. Deze stucturen in laag 13 vormen een tweede register. Op de besproken wijze is een driedimensionele stapel-IC gevormd, waarbij de dunne halfgeleidende lagen zich op een isolator bevinden. Naar wens kunnen meerdere registers aan de stapel worden toegevoegd.

Bij compact gebouwde stapel-I.C.'s zoals weergegeven in Fig. 17 moet de nodige zorg gedragen worden voor het afvoeren van warmte, die in de I.C.'s wordt gedissipeerd. Een van de mogelijkheden tot geforceerde koeling kan hieruit bestaan, dat in tenminste een van de registers een of meer Peltier-elementen worden gevormd, die als koellichaam werkzaam zijn.

Het opnemen van relatief veel ruimte innemende komponenten, zoals b.v. relatief grote kondensatoren, is ongunstig voor de pakkingsdichtheid van de registers. Daarom is het aanbevelenswaardig om althans een register te gebruiken voornamelijk voor het onderbrengen van dergelijke, een groot oppervlak innemende komponenten.

In Fig. 18 is een driedimensionale stapel-IC met drie registers getoond. Er zijn daarbij verschillende mogelijkheden weergegeven, om electrische verbindingen tussen de verschillende registers te verkrijgen. De verbindingen 15 en 16 zijn gevormd door eerst b.v. met behulp van reaktief plasmaetsen gaten te vormen op voor de verbinding gewenste plaatsen. Deze gaten worden vervolgens opgevuld met electrisch geleidend materiaal. De verbinding 15 in het getekende uitvoeringsvoor-

beeld vormt electrisch kontakt tussen het derde (bovenste) en het tweede (middelste) register. De verbinding 16 verloopt tot aan het eerste register.

Fig. 18 geeft nog een verdere vorm weer voor het verkrijgen van electrisch kontakt tussen de registers. Aan de buitenomtrek van de stapel-IC kunnen op gewenste plaatsen electrische geleiders 17 worden gevormd.

In Fig. 19 is een bovenaanzicht van een mogelijk register 25 getoond, waarbij ook optische elementen in het register zijn opgenomen.

In register is een laser of een licht-emitterende diode 26 opgenomen die via een lichtgeleider 27 uit siliciumoxyde toegang heeft tot de buitenwereld. Toevoer van lichtenergie heeft plaats via een schematisch weergegeven optische fiber 28. Het voordeel van lichttransport in niet-absorberende strooiingsarme media is, dat er vrijwel geen verliezen optreden en dus geen warmte-dissipatie plaatsvindt. Daarom kan het zinvol zijn in een register informatie-overdracht te bewerkstelligen via lichttransport.

Bij de tweede, in Fig. 19 schematisch weergegeven mogelijkheid is een laser of een licht-emitterende diode 29 via een lichtgeleider 30 uit siliciumoxyde verbonden met een detector, waar lichtenergie wordt omgezet in electrische energie.

Het is ook mogelijk dat de lichtgeleider in vertikale richting van de stapel-IC naar de bovenzijde daarvan voert, waarbij lichtenergie vanaf de bovenzijde naar een gewenst register kan worden toegevoerd.

De siliciumoxydekanalen, zoals de kanalen 27 en 30 kunnen behalve als lichtgeleider tevens een functie hebben als electrische isolator tussen halfgeleidende komponenten in het register.

Het dragerlichaam kan bestaan uit een enkelvoudig materiaal in amorfe, polykristallijne of monokristallijne vorm. Het dragerlichaam kan bestaan uit een samenstel van lagen, waarbij een van de lagen hetero-epitaxiaal gegroeid is op de basislaag.

Het dragerlichaam kan, behalve passieve, electrisch isolerende eigenschappen ook aktieve bulkeigenschappen bezitten, zoals magnetische (in b.v. ytterium-ijzer-granaat), piëzo-electrische (in b.v. lood-zirkonaat-titanaat), foto-refractieve (in b.v. $Bi_{12} Ge O_{20}$ of $Bi_{12} Si O_{20}$) en electro-optische (in b.v. lithiumniobaat of kaliumniobaat).

Het dragerlichaam kan ook laagsgewijze aktieve eigenschappen

bezitten zoals akoustische golven (b.v. in lithiumniobaat) en eigenschappen voor het opwekken van statisch magnetische oppervlaktegolven (in b.v. yttrium- -granaat hetero-epitaxiaal gegroeid op gadoliminium-gallium-ijzergranaat).

Zowel in het dragerlichaam als in de registers kunnen electrisch geleidende en optisch transparante delen van b.v. indium-tin-oxyde worden opgenomen.

Conclusies:

1. Werkwijze voor het vervaardigen van een halfgeleiderinrichting bevattende tenminste een dragerlichaam en een monokristallijn halfgeleiderlichaam, waarbij beide lichamen worden voorzien van tenminste één vlak, optisch glad oppervlak verkregen met behulp van bulkafnemend polijsten (mirrorpolishing) en tenminste het halfgeleiderlichaam daarna aan het optisch gladde oppervlak wordt voorzien van een electrisch isolerende laag, welke beide lichamen, na reiniging van hun vlakke oppervlakken, in onderling contact worden gebracht in een stofvrije atmosfeer ter verkrijging van een mechanische verbinding en vervolgens aan een temperatuurbehandeling van tenminste 350°C worden onderworpen, met het kenmerk, dat alvorens de lichamen met elkaar in onderling contact worden gebracht tenminste de electrisch isolerende laag op het halfgeleiderlichaam aan een bindingsaktiverende bewerking wordt onderworpen, dat daarna een zeer hechte verbinding van de oppervlakken wordt bewerkstelligd en dat vervolgens het halfgeleiderlichaam wordt dungeëtst tot een vooraf te bepalen waarde, gelegen tussen 0,05 en 100 /um.

2. Werkwijze volgens conclusie 1, met het kenmerk, dat het halfgeleiderlichaam wordt dungeëtst tot een waarde gelegen tussen 0,1 en 1 /um.

3. Werkwijze volgens conclusie 1, met het kenmerk, dat het halfgeleiderlichaam wordt dungeëtst tot een waarde gelegen tussen 1 en 20 /um.

4. Werkwijze volgens conclusie 1, met het kenmerk, dat de bindingsaktiverende bewerking een lichte oppervlaktevereffeningsbewerking is.

5. Werkwijze volgens conclusie 1, met het kenmerk, dat de bindingsaktiverende bewerking een chemische aanetsbewerking is.

6. Werkwijze volgens conclusie 1, met het kenmerk, dat de bindingsaktiverende bewerking bestaat uit het aanbrengen van een laagje nat chemisch spinglas, het verwijderen van de organische komponenten hieruit bij een temperatuur van ongeveer 200°C en het tot glas verdichten bij een temperatuur van tenminste 800°C.

7. Werkwijze volgens een der voorgaande conclusies, met het kenmerk, dat het dunetsten van het intrinsiek of gedoteerde halfgeleiderlichaam wordt uitgevoerd met behulp van een isotrope etsbehandeling.

8. Werkwijze volgens een der conclusies 1-6, met het kenmerk, dat het halfgeleiderlichaam een hooggedoteerd dragerlichaam met een daarop epitaxiaal aangegroeide, laag gedoteerde dunne laag bevat en dat het dunetsen wordt uitgevoerd met behulp van een elektrochemische

etsbehandeling, waarbij het hooggedoteerde gedeelte wordt weggeëtst en het etsproces stopt op de intrinsieke c.q. laag/gedoteerde halfgeleiderlaag.

9. Werkwijze volgens een der voorgaande conclusies, met het kenmerk, dat de dunne laag halfgeleidermateriaal in een aantal separate gebieden wordt geëtst, dat de ruimten tussen deze gebieden thermisch worden dichtgeoxydeerd of dat in de ruimte tussen deze gebieden een isolerende groefvulling wordt gedeponeerd die ook bovenop deze gebieden wordt gedeponeerd, van een dikte die de oorspronkelijke dunne laag halfgeleidermateriaal overtreft, en dat na planariseren tot tenminste de bovenzijde van de halfgeleidende laag, een drager met geïsoleerde halfgeleidende gebieden wordt gevormd, waarvan de gehele bovenzijde een vlak oppervlak heeft.

10. Werkwijze volgens een der conclusies 1-8, met het kenmerk, dat het dragerlichaam althans nabij het verbindingsoppervlak met het halfgeleiderlichaam wordt gevormd uit een halfgeleidend AIII-B V materiaal, zoals galliumarsenide, dat het halfgeleidend lichaam bestaat uit silicium met aan het verbindingsoppervlak een electrisch isolerende laag van thermisch gegroeid siliciumoxyde, dat in het AIII-B V materiaal gedoteerde gebieden vantevoren worden aangebracht, die source en drain vormen, dat boven deze gebieden de isolerende laag wordt verwijderd en dat in de siliciumlaag geïsoleerde gebieden worden gevormd die werken als gate voor een MOSFET in het AIII-B V materiaal.

11. Werkwijze volgens een der conclusies 1-8, met het kenmerk, dat in de dunne halfgeleidende laag IC-structuren worden aangebracht tengevolge waarvan het oppervlak verhogingen vertoont, dat op het oppervlak siliciumoxyde wordt neergeslagen, dat het siliciumoxyde wordt geplanariseerd tot een isolerende laag van geringe dikte boven de halfgeleiderstrukturen aanwezig is, dat dit geheel een eerste register is dat het dragerlichaam vormt waarop een halfgeleiderlichaam met isolerende laag wordt aangebracht op de wijze als aangegeven in conclusie 1, dat de dunne halfgeleidende laag na het aanbrengen van IC-strukturen een tweede register vormt en dat eventueel verdere analoge stappen worden uitgevoerd ter vorming van een driedimensionale stapel-IC.

12. Werkwijze volgens conclusie 11, met het kenmerk, dat in tenminste een van de registers tevens een of meer Peltier-elementen worden gevormd ten behoeve van de koeling van de driedimensionale stapel-IC.

13. Werkwijze volgens conclusie 11 of 12, met het kenmerk, dat al-

thans een van de registers wordt gebruikt voor het onderbrengen van komponenten die een groot oppervlak innemen, zoals relatief grote kondensatoren.

14. Werkwijze volgens conclusie 11, 12 of 13, met het kenmerk, dat boven het eerste register, op plaatsen waar elektrische doorverbindingen zijn geprojekteerd, gaten worden geëtst tot tenminste aan een der onderliggende registers en dat deze gaten worden opgevuld met elektrisch geleidend materiaal.

15. Werkwijze volgens een der conclusies 11-14, met het kenmerk, dat verbindingen tussen verschillende registers worden gerealiseerd door het aanbrengen van elektrische geleiders aan de buitenomtrek van de driedimensionale stapel-IC.

16. Werkwijze volgens een der voorgaande conclusies, met het kenmerk, dat het dragerlichaam bestaat uit een eerste, niet-magnetische granaatlaag waarop een magnetische granaatlaag is gegroeid, in welke magnetische granaatlaag een magnetisch domeingeheugen, resp. een Blochlijngeheugen wordt gevormd, waarna op dit dragerlichaam het halfgeleiderlichaam hechtend wordt aangebracht, waarin halfgeleiderlementen worden gevormd, ter verkrijging van een elektrische schakeling waarmede de sturing van het magnetisch domeingeheugen, resp. de sturing van het Blochlijn-geheugen wordt bewerkstelligd.

17. Werkwijze volgens een van de conclusies 1-15, met het kenmerk, dat het dragerlichaam bestaat uit een erste, niet-magnetische granaatlaag waarop een magnetische granaatlaag is gegroeid, in welke magnetische granaatlaag een magnetisch domeingeheugen resp. een Blochlijngeheugen wordt gevormd, waarna op dit dragerlichaam het halfgeleidende lichaam hechtend wordt aangebracht waarin halfgeleiderelementen worden gevormd als een elektrisch geheugen, zodanig dat wisselwerking kan worden opgeroepen tussen het magnetische en het elektrische geheugen.

18. Werkwijze volgens een van de conclusies 11-17, met het kenmerk, dat energietoevoer in tenminste een van de registers plaatsvindt door middel van lichtenergie aangevoerd van buiten via een optische fiberinrichting en getransporteerd door transparante kanalen in het vlak van de te bekrachtigen circuits, of getransporteerd door transparante kanalen loodrecht op het vlak van de te bekrachtigen circuits.

19. Werkwijze volgens een van de conclusies 1-18, met het kenmerk, dat de te verbinden monokristallijne halfgeleiderlichamen bestaan uit halfgeleidermateriaal dat voornamelijk elektrische functies

kan vervullen samen met halfgeleidermateriaal, dat voornamelijk optische functies kan vervullen.

20. Werkwijze volgens conclusie 19, met het kenmerk, dat de optische funktionele komponenten lichtenergie afvoerende geleidingen naar buiten hebben, dan wel lichtafvoerende geleidingen hebben tot aan de positie waar het licht inwendig omgezet wordt in een elektrisch signaal.

21. Werkwijze volgens een der conclusies 18-20, met het kenmerk, dat isolerende kanalen in het register de dubbelfunktie hebben van elektrische isolatie en lichtgeleiding.

22. Werkwijze volgens een der voorgaande conclusies, met het kenmerk, dat het dragerlichaam behalve elektrische isolerende eigenschappen ook aktieve bulkeigenschappen bezit, zoals magnetische, piezo-elektrische, fotorefraktieve en elektro-optische.

23. Werkwijze volgens een der conclusies 1-20, met het kenmerk, dat het dragerlichaam behalve elektrisch isolerende eigenschappen laagsgewijs aktieve eigenschappen heeft, zoals akoustische, en eigenschappen voor het opwekken van statisch magnetische oppervlaktegolven.

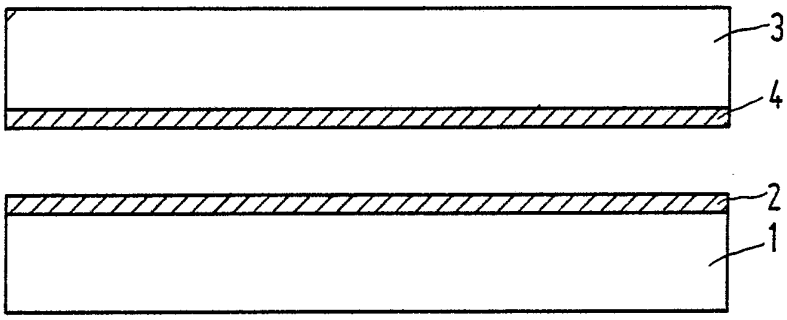

FIG.1

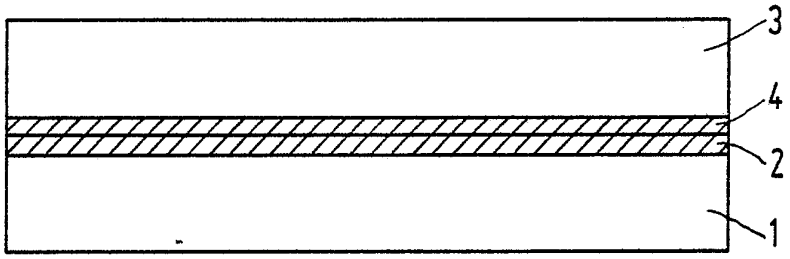

FIG.2

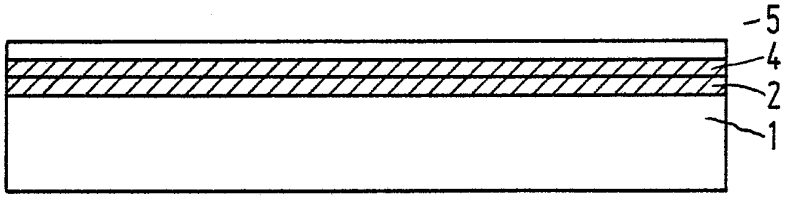

FIG.3

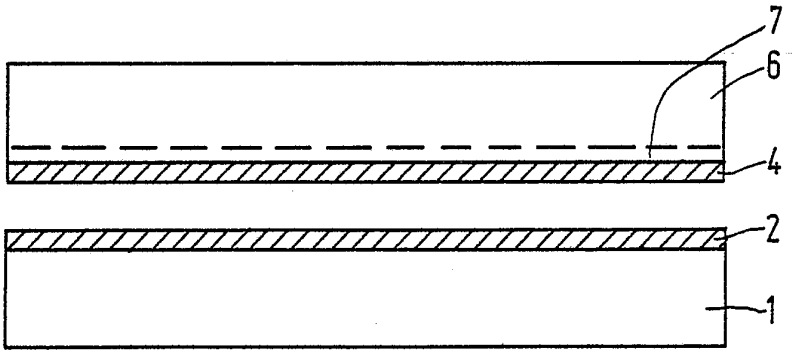

FIG.4

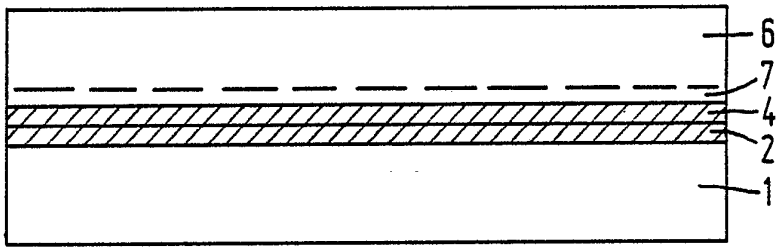

FIG. 5

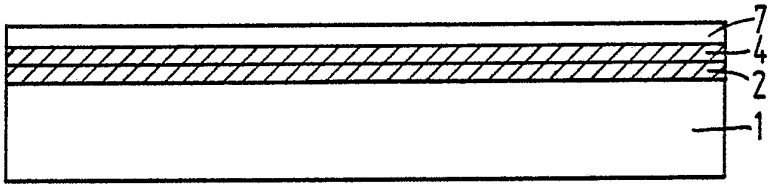

FIG. 6

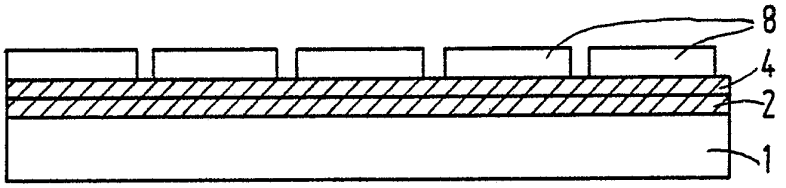

FIG. 7

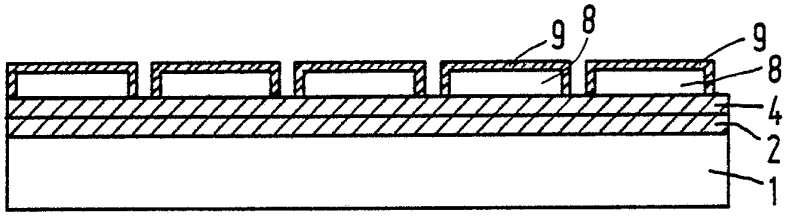

FIG. 8

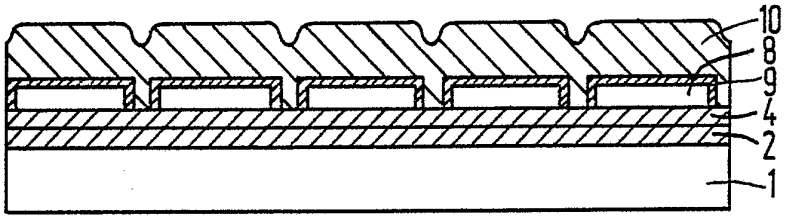

FIG. 9

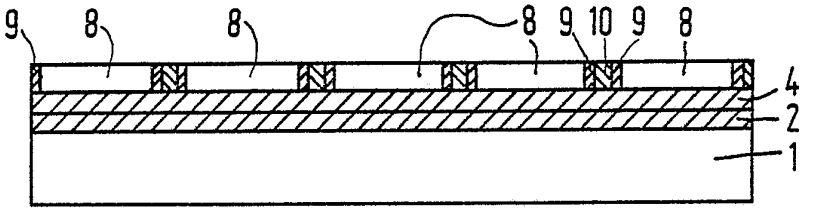

FIG. 10

8501773

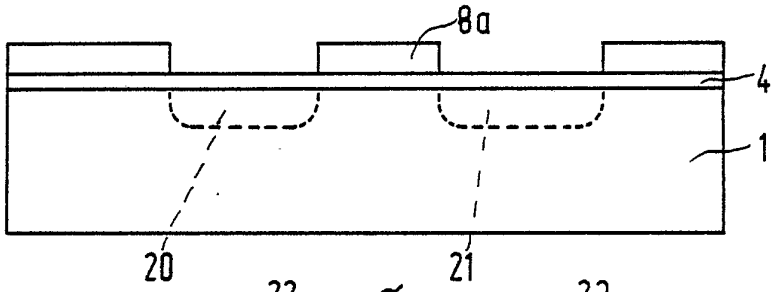

FIG.11

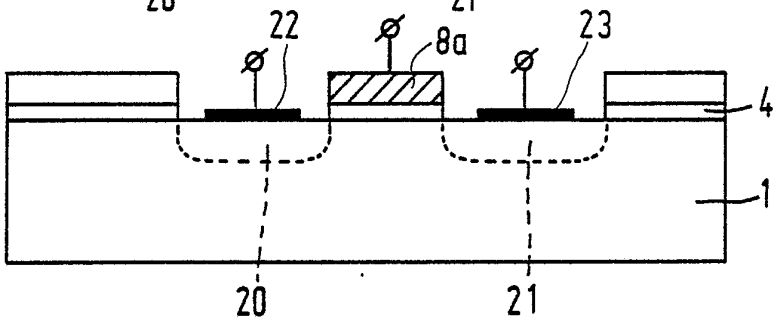

FIG.12

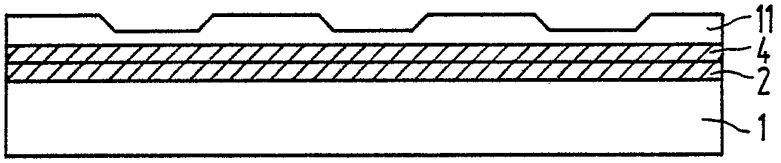

FIG.13

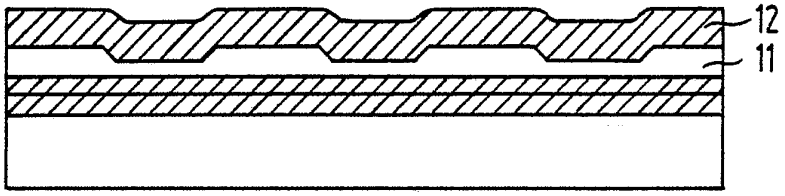

FIG.14

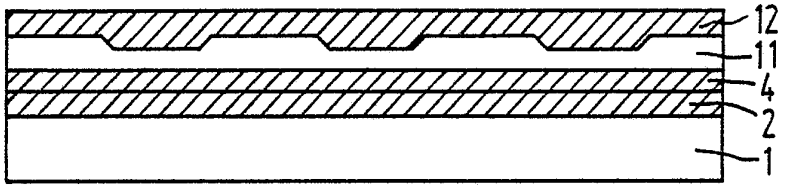

FIG.15

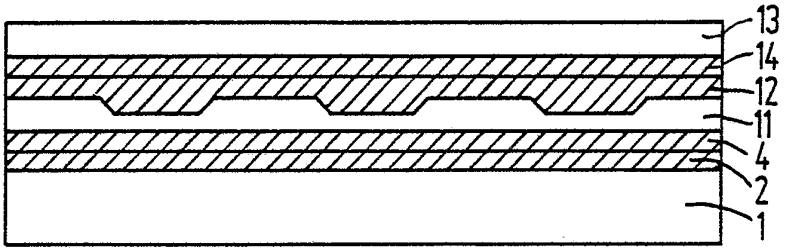

FIG.16

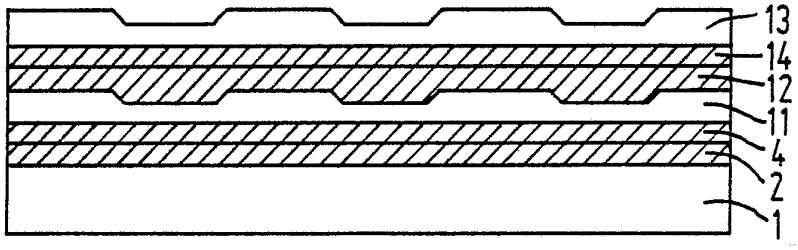

FIG.17

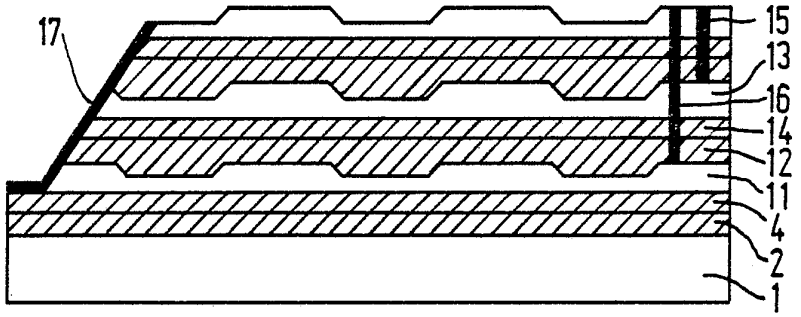

FIG.18

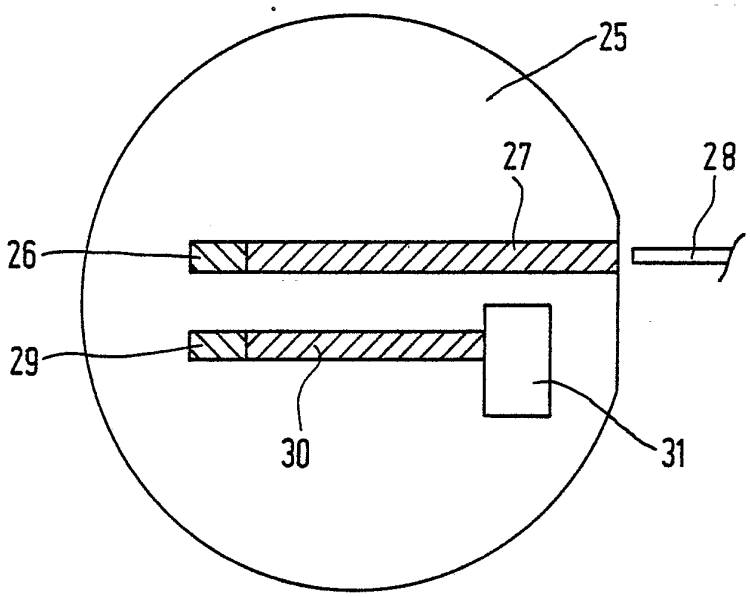

FIG.19