(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3589005号
(P3589005)
(45)発行日　平成16年11月17日(2004.11.17)　(24)登録日　平成16年8月27日(2004.8.27)

(51)Int.Cl.[7]		F I		
G02F	1/1368	G02F	1/1368	
G02F	1/133	G02F	1/133	550
G09G	3/36	G09G	3/36	

請求項の数 16　(全 29 頁)

(21)出願番号　特願平10-15149
(22)出願日　平成10年1月9日(1998.1.9)
(65)公開番号　特開平11-202367
(43)公開日　平成11年7月30日(1999.7.30)
審査請求日　平成14年4月11日(2002.4.11)

(73)特許権者　000002369
セイコーエプソン株式会社
東京都新宿区西新宿２丁目４番１号
(74)代理人　100095728
弁理士　上柳　雅誉
(74)代理人　100107261
弁理士　須澤　修
(72)発明者　村出　正夫
長野県諏訪市大和３丁目３番５号　セイコーエプソン株式会社内

審査官　井口　猶二

最終頁に続く

(54)【発明の名称】電気光学装置及び電子機器

(57)【特許請求の範囲】

【請求項１】

基板上に複数のデータ線と、該複数のデータ線に交差する複数の走査線と、前記複数のデータ線及び前記複数の走査線の各々に対応して設けられた複数のスイッチング素子及び複数の画素電極と、画像信号が供給される複数の画像信号線と、クロック信号を含む制御信号が供給される複数の制御信号線と、前記画像信号線及び前記制御信号線を夫々介して前記画像信号及び前記制御信号が入力され、前記画像信号に対応するデータ信号を前記制御信号に基づいて前記複数のデータ線に供給するデータ信号供給手段とを備えており、

前記複数の画像信号線のうち第１画像信号線群は前記基板上で前記データ信号供給手段の一方の側へ引き回されており、前記複数の画像信号線のうち第２画像信号線群は前記第１基板上で前記データ信号供給手段の他方の側へ引き回されており、前記第１及び第２画像信号線群を前記複数の制御信号線から夫々電気的にシールドする少なくとも１本の導電線を前記基板上に更に備えたことを特徴とする電気光学装置。

【請求項２】

前記導電線は、前記複数の制御信号線のうち少なくとも前記画像信号の水平走査期間よりも短い周期を持つ高周波制御信号を供給する高周波制御信号線から、前記第１及び第２画像信号線群をシールドすることを特徴とする請求項１に記載の電気光学装置。

【請求項３】

前記第１及び第２画像信号線群と前記高周波制御信号線との間には、前記導電線と共に前記複数の制御信号線のうち少なくとも前記画像信号の水平走査期間よりも短くない周期を

持つ低周波制御信号を供給する低周波制御信号線が配線されていることを特徴とする請求項２に記載の電気光学装置。
【請求項４】
前記第１画像信号線群に接続されており外部画像信号源から前記画像信号が夫々入力される複数の第１外部入力端子と、前記第２画像信号線群に接続されており前記外部画像信号源から前記画像信号が夫々入力される複数の第２外部入力端子と、前記制御信号線に接続されており外部制御信号源から前記制御信号が夫々入力される複数の第３外部入力端子と、前記導電線に夫々接続された複数の第４外部入力端子とを前記基板の周辺部上に更に備えており、前記第１及び第２外部入力端子の間には、前記第３外部入力端子が配置されており、前記第１及び第３外部入力端子の間並びに前記第３及び第２外部入力端子の間には、前記第４外部入力端子が夫々配置されていることを特徴とする請求項１に記載の電気光学装置。
【請求項５】
前記導電線は、前記複数の制御信号線のうち少なくとも前記画像信号の水平走査期間よりも短い周期を持つ高周波制御信号を供給する高周波制御信号線から、前記第１及び第２画像信号線群をシールドし、
前記第３外部入力端子のうち前記第４外部入力端子に隣接する端子は、前記複数の制御信号線のうち少なくとも前記画像信号の水平走査期間よりも短くない周期を持つ低周波制御信号を供給する低周波制御信号線に接続されていることを特徴とする請求項４に記載の電気光学装置。
【請求項６】
前記導電線は、前記データ信号供給手段に定電位のデータ線駆動用電源を供給するデータ線駆動用定電位線から構成された部分を含むことを特徴とする請求項１から５のいずれか一項に記載の電気光学装置。
【請求項７】
前記データ線駆動用定電位線は、相異なる定電位の電源を前記データ信号供給手段に供給する第１及び第２定電位線からなり、
該第１定電位線から構成された前記導電線部分は、前記基板上で前記第１及び第２画像信号線群を囲み、
前記第２定電位線から構成された前記導電線部分は、前記基板上で前記制御信号線を囲むことを特徴とする請求項６に記載の電気光学装置。
【請求項８】
前記導電線は、前記複数の画素電極により規定される画面表示領域及び前記複数のデータ線を前記基板上で囲むように延設されたこと特徴とする請求項１から７のいずれか一項に記載の電気光学装置。
【請求項９】
前記基板に対向して対向基板が設けられており、前記画面表示領域の輪郭に沿って前記基板及び対向基板のうち少なくとも一方に形成された遮光性の周辺見切りを更に備えており、
前記導電線は前記周辺見切りに対向する位置において前記周辺見切りに沿って前記基板に設けられた部分を含むことを特徴とする請求項８に記載の電気光学装置。
【請求項１０】
前記導電線及び前記データ線は、同一の低抵抗金属材料から形成されたことを特徴とする請求項１から９のいずれか一項に記載の電気光学装置。
【請求項１１】
前記画素電極に所定量の容量を付与する容量線を前記基板上に更に備えており、該容量線が前記導電線に接続されたことを特徴とする請求項１から１０のいずれか一項に記載の電気光学装置。
【請求項１２】
走査信号を前記複数の走査線に供給する走査信号供給手段を前記基板上に更に備えており

、
前記導電線は、前記走査信号供給手段に定電位の走査線駆動用電源を供給する走査線駆動用定電位線から構成された部分を含むことを特徴とする請求項１から１１のいずれか一項に記載の電気光学装置。
【請求項１３】
前記走査信号供給手段は、前記複数の画素電極により規定される画面表示領域の両側に設けられており、
前記走査線駆動用定電位線から構成された前記導電線部分は、前記画面表示領域及び前記複数のデータ線を前記第１基板上で囲むように且つ前記走査線供給手段に前記走査線駆動用電源を冗長的に供給するように延設されていることを特徴とする請求項１２に記載の電気光学装置。
【請求項１４】
前記データ信号供給手段は、前記画像信号をサンプリングするサンプリング回路と、前記制御信号に基づいて該サンプリング回路を駆動するデータ線駆動回路とを備えており、
前記第１画像信号線群に含まれる画像信号線と前記第２画像信号線群に含まれる画像信号線とは、前記データ線駆動回路と前記サンプリング回路との間において、少なくとも１本の画像信号線毎に前記データ線駆動回路の両側から櫛歯状に交互に引き回されていることを特徴とする請求項１から１３のいずれか一項に記載の電気光学装置。
【請求項１５】
前記データ信号供給手段は、前記データ線毎に前記データ信号の電圧極性を反転し、
前記第１画像信号線群に含まれる画像信号線と前記第２画像信号線群に含まれる画像信号線とは、相隣接する２本のデータ線に対応する２本の画像信号線を対にして前記データ線駆動回路の両側から櫛歯状に交互に引き回されていることを特徴とする請求項１４に記載の電気光学装置。
【請求項１６】
請求項１から１５に記載の電気光学装置を備えたことを特徴とする電子機器。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、薄膜トランジスタ（以下、ＴＦＴと称す）駆動等によるアクティブマトリクス駆動方式の液晶装置等の電気光学装置及びこれを用いた電子機器の技術分野に属し、特にＴＦＴアレイ基板上に設けられたデータ線駆動回路によりクロック信号等の制御信号に基づいてデータ線を高周波で駆動する形式の電気光学装置及びこれを用いた電子機器の技術分野に属する。
【０００２】
【従来の技術】
従来、ＴＦＴ駆動によるアクティブマトリクス駆動方式の液晶装置においては、縦横に夫々配列された多数の走査線及びデータ線並びにこれらの各交点に対応して多数の画素電極がＴＦＴアレイ基板上に設けられている。そして、これらに加えて、データ線駆動回路、サンプリング回路等を含みデータ線にデータ信号を供給するデータ信号供給手段や、走査線駆動回路等を含み走査線に走査信号を供給する走査信号供給手段が、このようなＴＦＴアレイ基板上に設けられる場合がある。
【０００３】
この場合、データ信号供給手段には、データ信号の供給タイミングの基準となるデータ線駆動回路を動作させるためのデータ線側基準クロックなどの制御信号、表示すべき画像の内容に対応しておりデータ信号の基となる画像信号、正や負の定電位電源等が、ＴＦＴアレイ基板に設けられた外部入力端子及び配線を介して夫々供給される。他方、走査信号供給手段には、走査信号の供給タイミングの基準となる走査線駆動回路を動作させるための走査線側基準クロック、正や負の定電位電源等が、やはりＴＦＴアレイ基板に設けられた外部入力端子及び配線を介して供給される。そして走査信号供給手段においては、例えば

走査線駆動回路により、走査線側基準クロックに基づくタイミングで走査信号を走査線に線順次で供給する。これに対応してデータ信号供給手段においては、例えば入力された画像信号をサンプリングするサンプリング回路を、データ線駆動回路がデータ線側基準クロックに基づくタイミングで順次駆動して、サンプリング回路からデータ信号がデータ線に供給される。これらの結果、走査線にゲート接続された各ＴＦＴは、走査信号の供給に応じて導通状態とされ、データ信号が当該ＴＦＴを介して画素電極に供給されて各画素における画像表示が行われる。

【０００４】

近年特に、液晶プロジェクタ用の液晶装置等では、表示画像の高解像度化に伴って、非常に高い周波数のシリアルな画像信号が入力されるようになってきている。例えば、画像信号のドット周波数は、近時の高解像度のパソコン画面において使用されるＸＧＡ表示モードやＳＸＧＡ表示モードになると、夫々約６５ＭＨｚと約１３５ＭＨｚであり、従来のＶＧＡ表示モードにおけるドット周波数（約３０ＭＨｚ）を遥かに上回る。これに対応すべく、特にデータ信号供給手段に供給されるデータ線側基準クロックの周波数も非常に高くなってきている。

【０００５】

【発明が解決しようとする課題】

しかしながら、近年の表示画像の高品位化の要請の下では、このように基準クロックの周波数を高くすることによる、高周波のクロックノイズの発生が無視し得ないようになる。即ち、例えば従来の比較的周波数の低いデータ線側基準クロックをデータ線駆動回路に供給してサンプリング回路を駆動する構成において、そのままクロック信号の周波数を上げたのでは、サンプリング回路に入力される画像信号中やサンプリング回路から出力されるデータ信号中に高周波のクロックノイズが発生して、データ線に供給すべきデータ信号が劣化してしまう。このように劣化したデータ信号の供給を受けたのでは、各画素電極により表示される画像もやはり劣化してしまうという問題点がある。例えば、各画素において中間レベルの階調表示を行う時に、１０ｍＶ程度の微少なノイズが画像信号中に飛び込んだだけでも、表示画像中に視認可能な程度のノイズとして現れてしまう。これは、最高又は最低の液晶駆動電圧（例えば、０～５Ｖ間の電圧）に対応する白又は黒レベルの表示を行っている場合と比べて、中間レベルにおける液晶駆動電圧の変化に対する液晶の透過率の変化が急峻だからである。このように高精度の多階調表示を実現するためには、高周波のクロックノイズの問題は重大である。

【０００６】

他方で、相展開数を増やすことによりサンプリング回路に供給される画像信号の周波数を下げることはできるが、液晶パネルの基板に設けねばならない画像信号入力用の外部入力端子の数は、相展開数の増加に対応して増やさねばならない。即ち、例えば６相展開の場合には、画像信号入力用の外部入力端子は６個必要となり、１２相展開の場合には、１２個必要となる。更に、これらの画像信号入力用の外部入力端子からサンプリング回路まで引き回す配線の数も同様に相展開数だけ必要となる。これらの結果、画像信号用の配線が液晶パネルの基板面上を占める割合が増加して、サンプリング回路、データ線駆動回路等からなるデータ信号供給手段を形成する領域を基板上に確保するのが困難となる。ここで仮に従来のように、外部入力端子が設けられた基板の縁から見て、データ線駆動回路の一方の側へクロック信号等の制御信号用の配線を引き回し、データ線駆動回路の他方の側へ多数の画像信号用の配線を引き回したのでは、各側に引き回される配線数が顕著に異なるため、データ線駆動回路の周囲における配線の配置バランスが非常に悪くなる（即ち、配線が片側に偏る）という問題点が生じる。この場合、液晶パネルの基板を大きくして配線領域やデータ線駆動回路を形成する領域を確保することは可能であるが、これでは、限られた基板サイズでの画面の大型化という液晶パネルの技術分野における基本的要請に反してしまう。

【０００７】

本発明は上述の問題点に鑑みなされたものであり、画像信号の相展開数の増加に伴って配

線数や外部入力端子数が増加してもこれらをバランス良く配線や配置することができ、しかも画像信号に対して高周波のクロック信号等の制御信号が及ぼす高周波のクロックノイズ等の悪影響を低減でき、高品位の画像表示を行える液晶装置及び当該液晶装置を備えた電子機器を提供することを課題とする。

【０００８】

【課題を解決するための手段】

請求項１に記載の電気光学装置は上記課題を解決するために、基板上に複数のデータ線と、該複数のデータ線に交差する複数の走査線と、前記複数のデータ線及び前記複数の走査線の各々に対応して設けられた複数のスイッチング素子及び複数の画素電極と、画像信号が供給される複数の画像信号線と、クロック信号を含む制御信号が供給される複数の制御信号線と、前記画像信号線及び前記制御信号線を夫々介して前記画像信号及び前記制御信号が入力され、前記画像信号に対応するデータ信号を前記制御信号に基づいて前記複数のデータ線に供給するデータ信号供給手段とを備えており、

前記複数の画像信号線のうち第１画像信号線群は前記基板上で前記データ信号供給手段の一方の側へ引き回されており、前記複数の画像信号線のうち第２画像信号線群は前記第１基板上で前記データ信号供給手段の他方の側へ引き回されており、前記第１及び第２画像信号線群を前記複数の制御信号線から夫々電気的にシールドする少なくとも１本の導電線を前記基板上に更に備えたことを特徴とする。

【０００９】

請求項１に記載の電気光学装置によれば、画像信号は、画像信号線を介して、データ信号供給手段に供給される。これと並行して、クロック信号、イネーブル信号等を含む制御信号は、制御信号線を介して、データ信号供給手段に供給される。すると、例えばデータ線駆動回路、サンプリング回路等を含んで構成されるデータ信号供給手段により、制御信号に基づいて画像信号に対応するデータ信号が、複数のデータ線に供給される。ここで特に、基板に配線された導電線により、画像信号線は、クロック信号線、イネーブル信号線等の制御信号線から夫々電気的にシールドされている。従って、クロック信号の周波数が高い場合でも、クロック信号線等の制御信号線から画像信号線への高周波のクロックノイズ等の飛び込みを低減できる。

【００１０】

他方で、基板に形成されるか又は基板に接続された走査線駆動回路等を含む走査信号供給手段により、走査信号が走査線を介してスイッチング素子に供給される。これと並行して、上述のように高周波のクロックノイズ等が低減された画像信号に対応するデータ信号が、データ線を介してスイッチング素子に供給され、更にスイッチング素子を介して供給されるデータ信号により画素電極に印加される電圧が変化し、当該画素電極に対向する液晶が駆動される。

【００１１】

以上の結果、表示すべき画像の解像度が高く、例えば多相展開された画像信号が入力される場合にも、高周波のクロックノイズ等の発生により画質が劣化することは殆ど又は全く無くなり、高品位の画像表示が可能とされる。しかも、第１画像信号線群は、基板上でデータ信号供給手段の一方の側へ引き回されており、第２画像信号線群は基板上でデータ信号供給手段の他方の側へ引き回されている。従って、例えば１２相展開、２４相展開、…というように相展開数を増やすことによりデータ信号供給手段に供給される画像信号の周波数を下げつつ、多相展開に対応する多数の画像信号線については、データ信号供給手段の両側にバランス良く配置できる。この結果、サンプリング回路或いはサンプリング回路、データ線駆動回路等からなるデータ信号供給手段を形成する領域を基板上に容易に確保することができる。従って、限られた基板サイズでの画面の大型化を図ることも可能となる。

【００１２】

請求項２に記載の電気光学装置は請求項１に記載の電気光学装置において、前記導電線は、前記複数の制御信号線のうち少なくとも前記画像信号の水平走査期間よりも短い周期を

持つ高周波制御信号を供給する高周波制御信号線から、前記第１及び第２画像信号線群をシールドすることを特徴とする。

【００１３】

請求項２に記載の電気光学装置によれば、導電線により、画像信号線は、複数の制御信号線のうち高周波制御信号（例えば、クロック信号、イネーブル信号等）を供給する高周波制御信号線から電気的にシールドされている。従って、クロック信号の周波数が高い場合でも、高周波制御信号線から画像信号線への高周波のクロックノイズ等の飛び込みを低減できる。尚、低周波制御信号（例えば、データ線駆動回路内のシフトレジスタ用のスタート信号等）については、画像信号やデータ信号中の高周波ノイズの原因とはならないため、これを供給する低周波制御信号線を導電線によりシールドしてもよく、シールドしなくてもよい。

【００１４】

請求項３に記載の電気光学装置は請求項２に記載の電気光学装置において、前記第１及び第２画像信号線群と前記高周波制御信号線との間には、前記導電線と共に前記複数の制御信号線のうち少なくとも前記画像信号の水平走査期間よりも短くない周期を持つ低周波制御信号を供給する低周波制御信号線が配線されていることを特徴とする。

【００１５】

請求項３に記載の電気光学装置によれば、第１及び第２画像信号線群の中で高周波制御信号線に近い側に位置する画像信号線は、低周波制御信号線と導電線との少なくとも合計２本の配線の存在により、高周波制御信号線から離間され且つ電気的にシールドされている。即ち、画像信号やデータ信号中の高周波ノイズの原因とはならない低周波制御信号（例えば、データ線駆動回路内のシフトレジスタ用のスタート信号等）を供給する低周波制御信号線を、高周波制御信号線と画像信号線との間に導電線と共に配置することにより、高周波制御信号線の画像信号線に対するクロックノイズ等の悪影響を更に低減できる。特に、一般に距離及び障害物の介在に応じて電磁波は減少するので、制御信号線と画像信号線との間に導電線や低周波制御信号線をなるべく多く配線する構成により、高周波制御信号線から画像信号線に印加される電磁波が減少する。このように、導電線以外に低周波制御信号線を高周波制御信号線と画像信号線との間に介在させることは基板上スペースの有効利用及びノイズ低減の観点から見て有利である。

【００１６】

請求項４に記載の電気光学装置は請求項１に記載の電気光学装置において、前記第１画像信号線群に接続されており外部画像信号源から前記画像信号が夫々入力される複数の第１外部入力端子と、前記第２画像信号線群に接続されており前記外部画像信号源から前記画像信号が夫々入力される複数の第２外部入力端子と、前記制御信号線に接続されており外部制御信号源から前記制御信号が夫々入力される複数の第３外部入力端子と、前記導電線に夫々接続された複数の第４外部入力端子とを前記基板の周辺部上に更に備えており、前記第１及び第２外部入力端子の間には、前記第３外部入力端子が配置されており、前記第１及び第３外部入力端子の間並びに前記第３及び第２外部入力端子の間には、前記第４外部入力端子が夫々配置されていることを特徴とする。

【００１７】

請求項４に記載の電気光学装置によれば、基板の周辺部上において、第１及び第２画像信号線群に夫々接続された複数の第１及び第２外部入力端子の間には、制御信号線に接続された複数の第３外部入力端子が配置されている。即ち、第１から第４外部入力端子が設けられた基板の周辺部上において、中央に制御信号線に接続された複数の第３外部入力端子が集中配置されており、その両側に第１及び第２画像信号線群に夫々接続された複数の第１及び第２外部入力端子が配置されている。そして、これらの間に、導電線に接続された第４外部入力端子が配置されている。従って、第１及び第２画像信号線群と制御信号線との間に基板上で距離を置くと共に、これらの間に導電線を配線する構成を容易に得ることができる。特に、当該電気光学装置に入力される前段階で、クロック信号等の制御信号が、画像信号に対しクロックノイズ等を発生させてしまう事態を効果的に阻止し得る。仮に

、画像信号線に接続された複数の外部入力端子と制御信号線に接続された複数の外部入力端子とが混在していたり、隣接していたりすれば、当該電気光学装置に入力される前段階で、画像信号線と制御信号線とが隣接或いは近接する配線部分が不可避となり、画像信号中にクロックノイズ等が飛び込んでしまうのである。このように本発明によれば、電気光学装置に入力される前後において、クロック信号線から画像信号線への高周波のクロックノイズの飛び込みを低減できる。尚、より好ましくは、基板の周辺部において外部入力端子を形成可能な領域において、第１及び第２外部入力端子を可能な限り両側に寄せて配置すると共に、両者の間に配置される第３外部入力端子との間に可能な限り間隔を空けて、この間隔に導電線に接続された第４外部入力端子を配置する。

【００１８】

請求項５に記載の電気光学装置は請求項４に記載の電気光学装置において、前記導電線は、前記複数の制御信号線のうち少なくとも前記画像信号の水平走査期間よりも短い周期を持つ高周波制御信号を供給する高周波制御信号線から、前記第１及び第２画像信号線群をシールドし、前記第３外部入力端子のうち前記第４外部入力端子に隣接する端子は、前記複数の制御信号線のうち少なくとも前記画像信号の水平走査期間よりも短くない周期を持つ低周波制御信号を供給する低周波制御信号線に接続されていることを特徴とする。

【００１９】

請求項５に記載の電気光学装置によれば、導電線により、画像信号線は、高周波制御信号線から電気的にシールドされている。ここで特に、制御信号線に接続された第３外部入力端子のうち導電線に接続された第４外部入力端子に隣接する端子は、低周波制御信号線に接続されているので、画像信号線は、低周波制御信号線と導電線との少なくとも合計２本の配線の存在により、高周波制御信号線から離間され且つ電気的にシールドされる。

【００２０】

請求項６に記載の電気光学装置は請求項１に記載の電気光学装置において、前記導電線は、前記データ信号供給手段に定電位のデータ線駆動用電源を供給するデータ線駆動用定電位線から構成された部分を含むことを特徴とする。

【００２１】

請求項６に記載の電気光学装置によれば、導電線は、前記データ信号供給手段に定電位のデータ線駆動用電源を供給するデータ線駆動用定電位線から構成された部分を含むので、外部入力端子や配線そのものを共用することにより、言い換えれば定電位線を延設して導電線とすることにより、構成の簡略化と省スペース化を図ることが出来、特に導電線を定電位とすることも極めて容易となる。

【００２２】

請求項７に記載の電気光学装置は請求項６に記載の電気光学装置において、前記データ線駆動用定電位線は、相異なる定電位の電源を前記データ信号供給手段に供給する第１及び第２定電位線からなり、該第１定電位線から構成された前記導電線部分は、前記基板上で第１及び第２画像信号線群を囲み、前記第２定電位線から構成された前記導電線部分は、前記基板上で前記第１基板上で前記制御信号線を囲むことを特徴とする。

【００２３】

請求項７に記載の電気光学装置によれば、第１及び第２画像信号線群は、例えば接地電位の負電源を供給するための第１定電位線から構成された導電線部分により、基板上で囲まれている。制御信号線は、例えば正電源を供給するための第２定電位線から構成された導電線部分により、基板上で囲まれている。従って、画像信号線は、第１基板上で制御信号線から２重にシールドされた構成が得られる。

【００２４】

請求項８に記載の電気光学装置は請求項１から７のいずれか一項に記載の電気光学装置において、前記導電線は、前記複数の画素電極により規定される画面表示領域及び前記複数のデータ線を前記基板上で囲むように延設されたこと特徴とする。

【００２５】

請求項８に記載の電気光学装置によれば、導電線により、画面表示領域及び複数のデータ

線は、基板上で囲まれているので、当該画面表示領域及び複数のデータ線も、クロック信号線等の制御信号線からシールドされることになる。従って、データ信号供給手段から出力されたデータ信号、スイッチング素子や画素電極に到達したデータ信号等における、高周波のクロックノイズ等の発生を低減できる。

【００２６】

請求項９に記載の電気光学装置は請求項８に記載の電気光学装置において、前記基板に対向して対向基板が設けられており、前記画面表示領域の輪郭に沿って前記基板及び対向基板のうち少なくとも一方に形成された遮光性の周辺見切りを更に備えており、前記導電線は前記周辺見切りに対向する位置において前記周辺見切りに沿って前記基板に設けられた部分を含むことを特徴とする。

【００２７】

請求項９に記載の電気光学装置によれば、導電線は、基板の周辺見切り下に設けられているので、ＴＦＴアレイ基板上の省スペース化が図られ、例えば、走査線駆動回路やデータ線駆動回路を基板の周辺部分に余裕を持って形成することができ、導電線形成により液晶装置における有効表示面積の減少することも殆ど又は全くない。

【００２８】

請求項１０に記載の電気光学装置は請求項１から９のいずれか一項に記載の液晶装置において、前記導電線及び前記データ線は、同一の低抵抗金属材料から形成されたことを特徴とする。

【００２９】

請求項１０に記載の電気光学装置によれば、導電線は例えば、Ａｌ（アルミニウム）等の、データ線と同一の低抵抗金属材料から形成されているので、導電線の引き回し領域が、たとえ長くても、導電線の抵抗は実用上十分に低く抑えられる。即ち、抵抗増加によりシールドの効果を下げることなく、例えば他の配線や回路等の隙間を縫ってジグザグに導電線を長く配線したり、画面表示領域等までも含めた広い領域に導電線を長く配線することが可能となるので、比較的簡単な構成により、当該シールドの効果を全体として、より高めることが出来る。更に、当該電気光学装置の製造プロセスにおいて、導電線及びデータ線を、同一の低抵抗金属材料から同一工程により形成できる。即ち、導電線を形成することによる製造プロセスの増加を最低限に抑えることができる。

【００３０】

請求項１１に記載の電気光学装置は請求項１から１０のいずれか一項に記載の電気光学装置において、前記画素電極に所定量の容量を付与する容量線を更に備えており、該容量線が前記導電線に接続されたことを特徴とする。

【００３１】

請求項１１に記載の電気光学装置によれば、容量線により画素電極に所定量の容量が付与されているので、デューティー比が小さくても高精細な表示が可能とされる。そして、容量線は導電線に接続されている。従って、容量線の電位変動によるスイッチング素子や画素電極への悪影響は防止されている。しかも、容量線を定電位とするための配線を導電線で兼用でき、更に、容量線を定電位にするために必要な外部入力端子も、例えば、前述の第３外部入力端子或いは導電線専用の外部入力端子で兼用できる。

【００３２】

請求項１２に記載の電気光学装置は請求項１から１１のいずれか一項に記載の電気光学装置において、走査信号を前記複数の走査線に順次供給する走査信号供給手段を前記基板上に更に備えており、前記導電線は、前記走査信号供給手段に定電位の走査線駆動用電源を供給する走査線駆動用定電位線から構成された部分を含むことを特徴とする。

【００３３】

請求項１２に記載の電気光学装置によれば、走査線駆動用定電位線から構成された導電線部分により、画像信号線は、制御信号線から電気的にシールドされている。従って、クロック信号の周波数が高い場合でも、制御信号線から画像信号線への高周波のクロックノイズ等の飛び込みを低減できる。

【００３４】
請求項１３に記載の電気光学装置は請求項１２に記載の電気光学装置において、前記走査信号供給手段は、前記複数の画素電極により規定される画面表示領域の両側に設けられており、前記走査線駆動用定電位線から構成された前記導電線部分は、前記画面表示領域及び前記複数のデータ線を前記基板上で囲むように且つ前記走査線供給手段に前記走査線駆動用電源を冗長的に供給するように延設されている。
【００３５】
請求項１３に記載の電気光学装置によれば、走査線駆動用定電位線から構成された導電線部分により、画面表示領域及び複数のデータ線は、基板上で囲まれているので、当該画面表示領域及び複数のデータ線も、クロック信号線等の制御信号線からシールドされることになる。従って、データ信号供給手段から出力されたデータ信号、スイッチング素子や画素電極に到達したデータ信号等における、高周波のクロックノイズ等の発生を低減できる。更に、走査線駆動用定電位線から構成された導電線部分は、画面表示領域の両側に設けられた走査線供給手段に走査線駆動用電源を冗長的に供給するように延設されているので、たとえ、走査線駆動用定電位線から構成された導電線部分や、それ以外の部分で走査線駆動用定電位線に断線が生じても、装置欠陥になり難いので有利である。
【００３６】
請求項１４に記載の電気光学装置は請求項１から１３のいずれか一項に記載の電気光学装置において、前記データ信号供給手段は、前記画像信号をサンプリングするサンプリング回路と、前記制御信号に基づいて該サンプリング回路を駆動するデータ線駆動回路とを備えており、前記第１画像信号線群に含まれる画像信号線と前記第２画像信号線群に含まれる画像信号線とは、前記データ線駆動回路と前記サンプリング回路との間において、少なくとも１本の画像信号線毎に前記データ線駆動回路の両側から櫛歯状に交互に引き回されていることを特徴とする。
【００３７】
請求項１４に記載の電気光学装置によれば、第１画像信号線群に含まれる画像信号線（例えば、奇数番目のデータ線に対応する画像信号線ＶＩＤ１、３、５、７、…）と第２画像信号線群に含まれる画像信号線（例えば、偶数番目のデータ線に対応する画像信号線ＶＩＤ２、４、６、８、…）とは、少なくとも１本の画像信号線毎にデータ線駆動回路の両側から櫛歯状に交互に引き回されている。従って、データ線駆動回路の周囲で画像信号線やデータ線を規則正しく且つバランス良く配線することができる。
【００３８】
請求項１５に記載の電気光学装置は請求項１４に記載の電気光学装置において、前記データ信号供給手段は、前記データ線毎に前記データ信号の電圧極性を反転し、前記第１画像信号線群に含まれる画像信号線と前記第２画像信号線群に含まれる画像信号線とは、相隣接する２本のデータ線に対応する２本の画像信号線を対にして前記データ線駆動回路の両側から櫛歯状に交互に引き回されていることを特徴とする。
【００３９】
請求項１５に記載の電気光学装置によれば、データ信号供給手段により、データ線毎にデータ信号の電圧極性が反転され、所謂１Ｓ反転やドット反転といった反転駆動が行われ、表示画面上のフリッカが低減される。ここで、第１画像信号線群に含まれる画像信号線（例えば、相隣接する２本のデータ線に対応する２本おきの画像信号線ＶＩＤ１、２、５、６…）と第２画像信号線群に含まれる画像信号線（例えば、相隣接する２本のデータ線に対応する２本おきの画像信号線ＶＩＤ３、４、７、８…）とは、相隣接する２本のデータ線に対応する２本の画像信号線を対にしてデータ線駆動回路の両側から櫛歯状に交互に引き回されている。従って、相隣接する画像信号線には逆極性の画像信号が供給されることになり、同一のノイズ源に起因したノイズ成分については、これら両者間で打ち消し合う効果が働くので、ノイズを低減する上で有利である。
【００４０】
請求項１６に記載の電子機器は、請求項１から１５に記載の電気光学装置を備えたことを

特徴とする。
【００４１】
請求項１６に記載の電子機器によれば、電子機器は、上述した本願発明の液晶装置を備えており、高周波のクロックノイズ等が低減されており、高品位の画像表示が可能となる。
【００４２】
本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにする。
【００４３】
【発明の実施の形態】
以下、本発明の実施の形態を図面に基づいて説明する。
【００４４】
（液晶装置の構成）
電気光学装置の一例として、液晶装置の実施の形態の構成について図１から図８に基づいて説明する。図１は、液晶装置の実施の形態におけるＴＦＴアレイ基板上に設けられた導電線（以下、シールド線と称す。）を含む各種配線、周辺回路等の構成を示す平面図であり、図２は、図１のシールド線のより詳細な２次元的レイアウトを示す平面図であり、図３（ａ）及び（ｂ）は夫々、シールド線、画像信号線及びクロック信号線等の配線を示す図２のＡ－Ａ’断面図及びＢ－Ｂ’断面図であり、図５は、図１の画素部分の拡大平面図であり、図６は、ＴＦＴアレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図であり、図７は、対向基板を含めて示す図６のＨ－Ｈ’断面図である。図８は、図１の画像信号線の２次元的レイアウトの一例を示す概略平面図（図８（ａ））及び他の例を示す概略平面図（図８（ｂ））である。
【００４５】
図１において、液晶装置２００は、例えば石英基板、ハードガラス等からなるＴＦＴアレイ基板１を備えている。ＴＦＴアレイ基板１上には、マトリクス状に設けられた複数の画素電極１１と、Ｘ方向に複数配列されており夫々がＹ方向に沿って伸びるデータ線３５と、Ｙ方向に複数配列されており夫々がＸ方向に沿って伸びる走査線３１と、各データ線３５と画素電極１１との間に夫々介在すると共に該間における導通状態及び非導通状態を、走査線３１を介して夫々供給される走査信号に応じて夫々制御するスイッチング素子の一例としての複数のＴＦＴ３０とが形成されている。またＴＦＴアレイ基板１上には、後述の蓄積容量（図９参照）のための配線である容量線３１’が、走査線３１に沿ってほぼ平行に形成されている。
【００４６】
ＴＦＴアレイ基板１上には更に、データ信号供給手段の一例を構成するサンプリング回路３０１及びデータ線駆動回路１０１と、走査信号供給手段の一例を構成する走査線駆動回路１０４とが形成されている。また、複数の画素電極１１により規定される画面表示領域（即ち、実際に液晶の配向状態変化により画像が表示される液晶パネルの領域）の上辺には、画面表示領域の両側に設けられた走査線駆動回路１０４間をつなぐための複数の配線１０５が設けられており、画面表示領域の四隅には、ＴＦＴアレイ基板１と対向基板との間で電気的導通をとるための導通材からなる銀点１０６が設けられている。但し、上下導通箇所は少なくとも１カ所で良い。以下図１から図８の説明において、ＴＦＴアレイ基板１の下辺に沿って複数設けられた外部入力端子１０２を介して入力される信号名称と、その信号配線とは、説明の容易化のために同一のアルファベット記号を信号及び配線の後に夫々付加して参照する（例えば、信号名称である“クロック信号ＣＬＸ”に対し、その信号配線を“配線ＣＬＸ”と呼ぶ）ことにする。
【００４７】
走査線駆動回路１０４は、外部制御回路から外部入力端子１０２並びに配線ＶＳＳＹ及びＶＤＤＹを介して供給される、走査線駆動回路１０４用の負電源ＶＳＳＹ及び正電源ＶＤＤＹを電源として用いて、スタート信号ＤＹの入力により内蔵シフトレジスタ回路をスタートさせる。そして、外部入力端子１０２並びに配線ＣＬＹ及びＣＬＹ’を介して供給される、走査線駆動回路１０４の内蔵シフトレジスタ回路用の基準クロック信号ＣＬＹ及び

その反転クロック信号ＣＬＹ’に基づく所定タイミングで、走査線３１に走査信号をパルス的に線順次で印加する。

【００４８】

データ線駆動回路１０１は、外部制御回路から外部入力端子１０２並びに信号配線ＶＳＳＸ及びＶＤＤＸを介して供給される、データ線駆動回路用の負電源ＶＳＳＸ及び正電源ＶＤＤＸを電源として用いて、スタート信号ＤＸの入力により内蔵シフトレジスタ回路をスタートさせる。そして、外部入力端子１０２並びに配線ＣＬＸ及びＣＬＸ’を介して供給される、データ線駆動回路１０１の内蔵シフトレジスタ回路用の基準クロック信号ＣＬＸ及びその反転クロック信号ＣＬＸ’に基づき、走査線駆動回路１０４が走査信号を印加するタイミングに合わせて、外部入力端子１０２及び配線ＶＩＤ１～ＶＩＤ１２を介して供給される例えば１２相展開された画像信号ＶＩＤ１～ＶＩＤ１２夫々について、データ線３５毎にサンプリング回路駆動信号をサンプリング回路３０１にサンプリング回路駆動信号線３０６を介して所定タイミングで供給する。

【００４９】

サンプリング回路３０１は、ＴＦＴ３０２を各データ線３５毎に備えており、配線ＶＩＤ１～ＶＩＤ１２がＴＦＴ３０２のソース電極に接続されており、サンプリング回路駆動信号線３０６がＴＦＴ３０２のゲート電極に接続されている。そして、画像信号ＶＩＤ１～ＶＩＤ１２が入力されると、これらの画像信号をサンプリングする。また、サンプリング回路駆動信号線３０６を介して、データ線駆動回路１０１からサンプリング回路駆動信号が入力されると、画像信号ＶＩＤ１～ＶＩＤ１２夫々についてサンプリングされた画像信号を、１２本の隣接するデータ線３５からなるグループ毎に順次印加する。

【００５０】

以上のように、データ線駆動回路１０１とサンプリング回路３０１とは、１２相展開された画像信号ＶＩＤ１～ＶＩＤ１２をデータ線３５にデータ信号として供給するように構成されている。本実施の形態では隣接する１２本のデータ線３５に接続されるサンプリング回路３０１を同時に選択し、１２本のデータ線３５からなるグループ毎に順次転送していく方式を述べたが、データ線３５を６本毎に選択してもよいし、２４本毎に選択してもよい。或いは、２本以上の任意の本数を同時に選択してもよい。また、サンプリング回路３０１のＴＦＴ３０２の能力が高ければ、データ線毎に順次に選択してもよい。この際、少なくとも画像信号の相展開数だけ、画像信号用の外部入力端子１０２及び画像信号線が必要なことは言うまでもない。本実施の形態では特に、以下に述べるようにデータ線駆動回路１０１の両側から配線ＶＩＤ１～ＶＩＤ１２が引き回されているので、この本数（相展開数）は多くてもＴＦＴアレイ基板１上にバランス良く配線できる。尚、画像信号の相展開数とサンプリング回路３０１を同時に選択する数が相等しくなるように構成してもよいし、前者が後者よりも多くなるように構成してもよい。

【００５１】

図２に示すように、データ線駆動回路１０１は、スタート信号ＤＸが入力されると、基準クロック信号ＣＬＸ及びその反転クロック信号ＣＬＫ’に基づく転送信号の順次生成を開始するシフトレジスタ回路１０１ａと、シフトレジスタ回路１０１ａからの転送信号を波形整形しバッファリングした後、サンプリング回路駆動信号線３０６を介してサンプリング回路３０１に供給する波形制御回路１０１ｂ及びバッファ回路１０１ｃとを備えている。また、サンプリング回路３０１は、１２相展開された画像信号ＶＩＤ１～ＶＩＤ１２に対応してＴＦＴ３０２が１２個ずつパラレルに各サンプリング回路駆動信号線３０６に接続されている。即ち、ＴＦＴ３０２から構成されるスイッチＳ１～Ｓ１２が左から１本目のサンプリング回路駆動信号線３０６に接続されており、スイッチＳ１３～Ｓ２４が左から２本目のサンプリング回路駆動信号線３０６に接続されており、スイッチＳｎ－１１～Ｓｎが右端のサンプリング回路駆動信号線３０６に接続されている。図１では省略し図２で示したイネーブル信号ＥＮＢ１及びＥＮＢ２は、波形制御回路１０１ｂ内に設けられたイネーブル回路に入力される。このイネーブル回路では、シフトレジスタ回路１０１ａから順次出力されるパルスの幅を、イネーブル信号ＥＮＢ１及びＥＮＢ２のパルス幅に制限

することにより、サンプリング回路３０１の選択期間を制御する。これにより、データ線１２本分ずつ離れて同一の配線（ＶＩＤ１～１２）から画像信号を受けるデータ線３５間におけるゴーストの発生を防止する。従って、イネーブル信号ＥＮＢ１及びＥＮＢ２は、クロック信号ＣＬＸ及びＣＬＸ’と同じく、水平走査期間よりも短い周期を持つ高周波制御信号に属する。他方、シフトレジスタ回路１０１ａに入力されるスタート信号ＤＸは、クロック信号ＣＬＹ及びＣＬＹ’や走査線駆動回路側のシフトレジスタに入力されるスタート信号ＤＹと同じく、水平走査期間よりも短くない周期を持つ低周波制御信号に属する。

【００５２】

ここで、シフトレジスタ回路１０１ａの具体的な回路構成及び動作について図３を参照して説明する。尚、図３（ａ）は、イネーブル回路を含むシフトレジスタ回路を示す回路図であり、図３（ｂ）は、このシフトレジスタ回路における各種信号のタイミングチャートである。

【００５３】

先ず、図３（ａ）において、シフトレジスタ回路１０１ａの各段の出力に対応してイネーブル回路１１２が夫々設けられている。シフトレジスタ回路１０１ａの各段は、右方向（左から右へ向かう方向）に対応する転送方向で各段から転送信号が順次出力されるように、所定周期の基準クロック信号ＣＬＸ及びその反転信号ＣＬＸ’の２値レベルが変化する毎に転送信号に帰還をかけて次段に転送する２つのクロックドインバータを夫々含んで構成されている。また、イネーブル回路１１２は、シフトレジスタ回路１０１ａの奇数段目から出力される転送信号のパルス幅を第１イネーブル信号ＥＮＢ１のパルス幅に制限すると共に偶数段目から出力される転送信号のパルス幅を第２イネーブル信号ＥＮＢ２のパルス幅に制限するように、転送信号とイネーブル信号ＥＮＢ１又はＥＮＢ２との排他的論理積をとるＮＡＮＤ回路と、その結果を反転させるインバータ回路とから構成されている。シフトレジスタ回路１０１ａには、転送信号の転送をスタートさせるための信号ＤＸが図中左側から入力される。

【００５４】

図３（ｂ）のタイミングチャートに示すタイミングで、この信号ＤＸ、クロック信号ＣＬＸ及びその反転信号ＣＬＸ’と、第１及び第２イネーブル信号ＥＮＢ１及びＥＮＢ２とが入力されると、上述のように構成されたシフトレジスタ回路１０１ａからは、クロック信号ＣＬＸの半周期だけ順次遅れる転送信号が順次出力される。すると、イネーブル回路１１２により、この転送信号のパルス幅が信号ＥＮＢ１及びＥＮＢ２のパルス幅に制限されて、クロック信号ＣＬＸのパルス幅よりも幅の狭いパルスから夫々なるサンプリング回路駆動信号Ｑ１、Ｑ２、Ｑ３、…、Ｑｎ（但し、ｎは奇数）が、図２に示した波形制御回路１０１ｂ及びバッファ回路１０１ｃを介してサンプリング回路３０１に順次供給される。

【００５５】

本実施の形態では特に、図１及び図２に示すように、ＴＦＴアレイ基板１には、負電源ＶＳＳＹ用の配線ＶＳＳＹを兼ねた定電位のシールド線８０、負電源ＶＳＳＸ用の配線ＶＳＳＸを兼ねた定電位のシールド線８０’、正電源ＶＤＤＸ用の配線ＶＤＤＸを兼ねた定電位のシールド線８２、及び正電源ＶＤＤＹ用の配線ＶＤＤＹを兼ねた定電位のシールド線８６が配線されている。これらのシールド線８０、８０’、８２及び８６により、画像信号線である配線ＶＩＤ１～ＶＩＤ１２は、配線ＣＬＸ及びＣＬＸ’並びに配線ＥＮＢ１及びＥＮＢ２から電気的にシールドされている。従って、クロック信号ＣＬＸの周波数が高い場合でも、高周波制御信号線である配線ＣＬＸ及びＣＬＸ’並びに配線ＥＮＢ１及びＥＮＢ２から配線ＶＩＤ１～ＶＩＤ１２への高周波のクロックノイズ等の飛び込みを低減できる。

【００５６】

しかも、図１及び図２に示したように、第１画像信号線群の一例を構成する奇数番目の画像信号線ＶＩＤ１、３、５、７、９及び１１は、ＴＦＴアレイ基板１上をＸ方向に見てデータ線駆動回路１０１の右側へ引き回されており、第２画像信号線群の一例を構成する偶

数番目の画像信号線ＶＩＤ２、４、６、８、１０及び１２は、ＴＦＴアレイ基板１上でデータ線駆動回路１０１の左側へ引き回されている。従って、例えば１２相展開というように比較的多相の相展開数を行うことにより、サンプリング回路３０１に供給される画像信号ＶＩＤ１～１２の周波数を下げつつ、多数の配線ＶＩＤ１～１２については、データ線駆動回路１０１の両側にバランス良く配置できる。この結果、サンプリング回路３０１及びデータ線駆動回路１０１からなるデータ信号供給手段を形成する領域をＴＦＴアレイ基板１上に容易に確保することができる。従って、限られた基板サイズにおける画面の大型化が図られる。

【００５７】

本実施の形態では特に、図２に示したように、定電位のシールド線８０’により、画像信号線たる配線ＶＩＤ１～１２は、前述の高周波制御信号に属するクロック信号ＣＬＸ及びＣＬＸ’並びにイネーブル信号ＥＮＢ１及びＥＮＢ２を供給する高周波制御信号線たる配線ＣＬＸ及びＣＬＸ’並びに配線ＥＮＢ１及びＥＮＢ２から電気的にシールドされている。従って、クロック信号の周波数が高い場合でも、これらの高周波制御信号線から配線ＶＩＤ１～１２への高周波のクロックノイズ等の飛び込みを低減できる。他方、前述の低周波制御信号に属するスタート信号ＤＸ及びＤＹ、並びにクロック信号ＣＬＹ及びＣＬＹ’については、配線ＶＩＤ１～１２上の画像信号や、これに基づいて供給されたデータ線３５上のデータ信号中の高周波ノイズの原因とはならない。このため、低周波制御信号線たる配線ＤＸ、ＤＹ、ＣＬＹ及びＣＬＹ’は、定電位のシールド線によりシールドしてもよく、シールドしなくてもよい。本実施の形態では、図２に示したように、右側では配線ＶＩＤ１、３、…、１１は、定電位の配線ＶＤＤＹからなるシールド線８６により配線ＤＹ、ＣＬＹ及びＣＬＹ’からシールドされており、左側では配線ＶＩＤ２、４、…、１２は定電位の配線ＶＳＳＹからなるシールド線８０により配線ＤＹからシールドされている。また、配線ＤＸからは、シールド線８０’により配線ＶＩＤ１～１２はシールドされている。

【００５８】

更に本実施の形態では特に、右側（奇数番目）の画像信号線群の中で高周波制御信号線たる配線ＣＬＸ及びＣＬＸ’に近い側に位置する配線ＶＩＤ１１は、配線ＶＳＳＸ及びＶＤＤＸから夫々なる２本のシールド線８０’及び８２の存在により、これらの配線ＣＬＸ及びＣＬＸ’から離間されており、且つ電気的にシールドされている。また、左側（偶数番目）の画像信号線群の中で高周波制御信号線たる配線ＣＬＸ及びＣＬＸ’に近い側に位置する配線ＶＩＤ１２は、配線ＶＳＳＸからなる１本のシールド線８０’及び低周波制御信号線たる配線ＤＸの存在により、これらの配線ＣＬＸ及びＣＬＸ’から離間されており、且つ電気的にシールドされている。即ち、画像信号やデータ信号中の高周波ノイズの原因とはならない低周波制御信号線に属する配線ＤＸを、高周波制御信号線たる配線ＣＬＸ及びＣＬＸ’と配線ＶＩＤ１２との間に、シールド線８０’と共に配置することにより、配線ＣＬＸ及びＣＬＸ’のＶＩＤ１２に対するクロックノイズ等の悪影響を更に低減できる。一般に距離及び障害物の介在に応じて電磁波は減少するので、配線ＣＬＸ及びＣＬＸ’や配線ＥＮＢ１及びＥＮＢ２と配線ＶＩＤ１～１２との間にシールド線（配線８０、８０’、８２、８６等の定電位の配線）や低周波制御信号線（配線ＤＸ、ＤＹ、ＣＬＹ、ＣＬＹ’等の低周波制御信号が供給される配線）をなるべく多く配線する構成により、クロックノイズを発生させる電磁波が減少して、クロックノイズ等が低減する。このように、シールド線以外に低周波制御信号線を高周波制御信号線と画像信号線との間に介在させることはＴＦＴ基板１上スペースの有効利用及びノイズ低減の観点から見て有利である。

【００５９】

また図２に示したように本実施の形態では、ＴＦＴアレイ基板１の周辺部上において、配線ＶＩＤ１～１２に夫々接続された外部入力端子１０２は両側に配置されており、その間に配線ＥＮＢ１、ＥＮＢ２、ＣＬＸ’及びＣＬＸに接続された外部入力端子１０２が集中配置されている。そして、配線ＶＩＤ１２に接続された外部入力端子１０２と配線ＥＮＢ１に接続された外部入力端子１０２との間に、シールド線８０’（配線ＶＳＳＸ）に接続

された外部入力端子１０２が配置されている。また、配線ＶＩＤ１１に接続された外部入力端子１０２と配線ＣＬＸに接続された外部入力端子１０２との間に、シールド線８０’（配線ＶＳＳＸ）に接続された外部入力端子１０２が配置されている。従って、配線ＶＩＤ１～１２と配線ＥＮＢ１、ＥＮＢ２、ＣＬＸ’及びＣＬＸとの間にシールド線８０’を配線する構成を容易に得ることができる。特に、液晶装置２００に入力される前段階で、例えば、表示情報処理回路等の外部回路から液晶装置２００への配線中で、クロック信号ＣＬＸ等が、画像信号ＶＩＤ１～１２に対しクロックノイズ等を発生させてしまう事態を効果的に阻止し得る。このように本実施の形態によれば、液晶装置２００に入力される前後において、クロック信号用の配線から画像信号用の配線への高周波のクロックノイズの飛び込み等を低減できる。尚、より好ましくは、ＴＦＴアレイ基板１の周辺部において外部入力端子１０２を形成可能な領域において、配線ＶＩＤ１～１２用の外部入力端子１０２を可能な限り両側（右側及び左側）に寄せて配置すると共に、中央に集中配置される配線ＣＬＸ’等用の外部入力端子１０２との間に可能な限り間隔を空けて、この間隔にシールド線８０’等用の外部入力端子１０２を配置する。

【００６０】

本実施の形態では、配線ＶＳＳＹ、ＶＳＳＸ、ＶＤＤＸ及びＶＳＳＹを夫々延設してシールド線８０、８０’、８２及び８６とすることにより、外部入力端子や配線を共用することが可能となり、装置構成の簡略化と省スペース化を図ることが出来る。また、シールド線８０、８０’、８２及び８６の電位は、このように定電位線との共用化により、容易に定電位とされる。但し、電源用の配線とシールド線を別個に配線してもよい。

【００６１】

本実施の形態では、図２に示すように、負電源ＶＳＳＸが入力される外部入力端子１０２が２つ設けられている。そして、配線ＶＩＤ１～ＶＩＤ１２は、負電源ＶＳＳＸの電位（負電位）とされたシールド線８０’により、ＴＦＴアレイ基板１上で囲まれている。特に、シフトレジスタ回路１０１ａと波形制御回路１０１ｂとの間にも、データ線３５と同じＡｌ等の金属層から形成されたシールド線８０’は延設されている。そして、延設されたシールド線８０’の先端部は、後述のように第１層間絶縁層を介してＡｌ等の金属層の下方において、例えば走査線３１と同じポリシリコン等の導電性層から形成されたシールド線接続部８１を介して、波形制御回路１０１ｂ及びバッファ回路１０１ｃを囲むようにしてシールド線８０’に接続されている。

【００６２】

他方、図２に示すように、配線ＣＬＸ及びＣＬＸ’は、データ線駆動回路１０１に隣接する部分においては、正電源ＶＤＤＸの電位（正電位）とされたシールド線８２により、ＴＦＴアレイ基板１上で囲まれている。特に、波形制御回路１０１ｂとバッファ回路１０１ｃとの間にも、データ線３５と同じＡｌ等の金属層から形成されたシールド線８２は延設されており、その先端部は、例えば走査線３１と同じポリシリコン等の導電性層から形成されたシールド線接続部８３を介して波形制御回路１０１ｂ及びシフトレジスタ回路１０１ａを囲むようにしてシールド線８２に接続されている。

【００６３】

従って、配線ＶＩＤ１～ＶＩＤ１２は、ＴＦＴアレイ基板１上で配線ＣＬＸ及びＣＬＸ’並びに配線ＥＮＢ１及びＥＮＢ２から２重にシールドされた構成が採られており、シフトレジスタ回路１０１ａ並びに波形制御回路１０１ｂ及びバッファ回路１０１ｃに対するシールドも信頼性が高いものとされている。但し、このように囲む構成を採らなくても、配線ＣＬＸ、ＣＬＸ’、ＥＮＢ１及びＥＮＢ２と配線ＶＩＤ１～ＶＩＤ１２との間にシールド線８０、８０’、８２及び８６が少なくとも一本介在するように構成すれば、シールドの効果は多少なりとも得られる。

【００６４】

本実施の形態では図１及び図２に示したように、シールド線８０により、画面表示領域及び複数のデータ線３５は、ＴＦＴアレイ基板１上で囲まれている。このため、当該画面表示領域及び複数のデータ線３５も、配線ＣＬＸ、ＣＬＸ’、ＥＮＢ１及びＥＮＢ２からシ

ールドされている。従って、データ線駆動回路１０１から出力されたサンプリング回路駆動信号、ＴＦＴ３０や画素電極１１に到達したデータ信号等における、高周波のクロックノイズの発生等を低減できる。但し、このように画面表示領域までも囲む構成を採らなくても、サンプリング回路３０１に至るまでの配線ＶＩＤ１～ＶＩＤ６をシールド線８０、８０’、８２又は８６によりシールドするように構成すれば、シールドの効果は多少なりとも得られる。この場合図１から分かるように、シールド線８０は、配線ＶＳＳＹから延設されており、画面表示領域の両側に設けられた走査線駆動回路１０４に電源信号ＶＳＳＹを冗長的に供給するように延設されている。このため、たとえ、シールド線８０或いは配線ＶＳＳＹに断線が生じても、装置欠陥になり難いので有利である。

【００６５】

図４（ａ）及び（ｂ）の断面図に夫々示すように、外部入力端子１０２に接続された各種配線ＤＹ、ＶＳＳＹ、…、ＶＤＤＸは、例えば、Ａｌ（アルミニウム）等の、データ線３５と同一の低抵抗金属材料から形成されている。従って、シールド線８０（配線ＶＳＳＹ）、８０’（配線ＶＳＳＸ）、８２（配線ＶＤＤＸ）及び８６（配線ＶＤＤＹ）の引き回し領域が、たとえ長くても、各シールド線８０、８０’、８２及び８６の抵抗は実用上十分に低く抑えられる。即ち、図２に示したように、他の各種配線やシフトレジスタ回路１０１ａ並びに波形制御回路１０１ｂ及びバッファ回路１０１ｃの隙間を縫ってジグザグにシールド線８２や８０’を長く配線でき、更に画面表示領域までも含めた広い領域にシールド線８０を長く配線できる。このように比較的簡単な構成により、当該シールドの効果を全体として高めることが出来る。また図４（ａ）及び（ｂ）に示すように、各種配線ＤＹ、ＶＳＳＹ、…、ＶＤＤＸは、ＴＦＴアレイ基板１に形成された第１層間絶縁層４２上に、即ち同一層上に形成されている。従って、シールドの効果がより効率良く発揮される。更に、このように構成すると、液晶装置２００の製造プロセスにおいて、各種配線ＤＹ、ＶＳＳＹ、…、ＶＤＤＸを、例えば、Ａｌ層等の同一の低抵抗金属層から同一工程により一括して形成できるので、製造上有利である。

【００６６】

尚、図１から図４に示した外部入力端子１０２から入力される信号ＬＣＣＯＭは、共通電極の電源信号であり、配線ＬＣＣＯＭ及び前述の銀点１０６を介して、後述の対向基板に設けられた共通電極（図９参照）に供給される。

【００６７】

ここで図５の平面図に示すように、容量線３１’は、ＴＦＴアレイ基板１上において走査線３１（ゲート電極）と平行に、例えば走査線３１と同じく導電性のポリシリコン層等から形成されており、シールド線８０にコンタクトホール８０ａを介して接続されている。このように構成すれば、容量線３１’を定電位とするための配線をシールド線８０で兼用でき、容量線３１’を定電位にするために必要な外部入力端子も、シールド線８０用の外部入力端子１０２で兼用できる。

【００６８】

本実施の形態では特に、サンプリング回路３０１は、図１中斜線領域で示すように且つ図６及び図７に示すように、対向基板２に形成された遮光性の周辺見切り５３に対向する位置においてＴＦＴアレイ基板１上に設けられており、データ線駆動回路１０１及び走査線駆動回路１０４は、液晶層５０に面しないＴＦＴアレイ基板１の狭く細長い周辺部分上に設けられている。ＴＦＴアレイ基板１の上には、画面表示領域の周囲において両基板を貼り合わせて液晶層５０を包囲するシール部材の一例としての光硬化性樹脂からなるシール材５２が、画面表示領域に沿って設けられている。そして、対向基板２上における画面表示領域とシール材５２との間には、遮光性の周辺見切り５３が設けられている。

【００６９】

周辺見切り５３は、後に画面表示領域に対応して開口部が設けられた遮光性のケースにＴＦＴアレイ基板１が入れられた場合に、当該画面表示領域が製造誤差等により当該ケースの開口の縁に隠れてしまわないように、即ち、例えばＴＦＴアレイ基板１のケースに対する数百μｍ程度のずれを許容するように、画面表示領域の周囲に少なくとも５００μｍ以

上の幅を持つ帯状の遮光性材料から形成されたものである。このような遮光性の周辺見切り５３は、例えば、Ｃｒ（クロム）、Ｎｉ（ニッケル）、Ａｌ（アルミニウム）等の金属材料を用いたスパッタリング、フォトリソグラフィ工程及びエッチング工程等により対向基板２に形成される。或いは、カーボンやＴｉ（チタン）をフォトレジストに分散した樹脂ブラックなどの材料から形成される。また、ＴＦＴアレイ基板１上に遮光性の周辺見切り５３を設けてもよい。周辺見切り５３をＴＦＴアレイ基板１上に内蔵すれば、ＴＦＴアレイ基板１と対向基板２との貼り合わせ工程での精度のばらつきで画素の開口領域が影響を受けることがないため、液晶パネルの透過率を高精度に維持することができる。

【００７０】

シール材５２の外側の領域には、画面表示領域の下辺に沿ってデータ線駆動回路１０１及び外部入力端子（実装端子）１０２が設けられており、画面表示領域の左右の２辺に沿って走査線駆動回路１０４が画面表示領域の両側に設けられている。そして、シール材５２とほぼ同じ輪郭を持つ対向基板２が当該シール材５２によりＴＦＴアレイ基板１に固着されている。

【００７１】

以上のようにシールド線８０及びサンプリング回路３０１は、ＴＦＴアレイ基板１上の周辺見切り５３の下に設けられているので、ＴＦＴアレイ基板１上の省スペース化が図られ、例えば、走査線駆動回路１０４やデータ線駆動回路１０１をＴＦＴアレイ基板１の周辺部分に余裕を持って形成することができ、シールド線８０の形成により液晶装置２００における有効表示面積が減少することも殆ど又は全くない。

【００７２】

図８（ａ）に、図１及び図２に示した走査線駆動回路１０１とサンプリング回路３０１との間における配線ＶＩＤ１～１２の引き回し方式を拡大して示す。同図において、奇数番目の画像信号線たる配線ＶＩＤ１、…、１１と偶数番目の画像信号たる配線ＶＩＤ２、…、１２とは、各配線毎に両側から櫛歯状に交互に引き回されている。従って、データ線駆動回路１０１の周囲において、配線ＶＩＤ１～１２及びサンプリング回路駆動信号線３０６は、大変規則性良く且つバランス良く配線さている。

【００７３】

ところで、本実施の形態では、液晶を直流駆動により劣化させないためや表示画面上のフリッカを防止するため等に、液晶駆動電圧を反転させる各種の方式、例えば、フィールド又はフレーム反転駆動、走査線反転駆動（所謂１Ｈ反転駆動）、データ線反転駆動（所謂１Ｓ反転駆動）、ドット反転駆動などを採用可能である。ここで特に、１Ｓ反転やドット反転といった相隣接するデータ線間で電圧極性を反転させて液晶駆動を行う場合には、図８（ａ）に示したように一本の配線ＶＩＤ１～１２毎に櫛歯状にするよりも、図８（ｂ）に示すように、相隣接する２本のデータ線３５に対応する２本の配線ＶＩＤ１及び２、５及び６等を夫々一対として２本おきに一方の側（例えば右側）から引き回すと共に、それら以外の相隣接する２本のデータ線３５に対応する２本の配線ＶＩＤ３及び４、７及び８等を夫々一対として２本おきに逆側（例えば左側）から引き回すと共に、データ線駆動回路１０１とサンプリング回路３０１の間で２本の配線を一対として夫々両側から櫛歯状にするのがより好ましい。このように配線すれば、ＴＦＴアレイ基板１上で相隣接する各対の配線１及び２、３及び４、…から供給される画像信号は夫々逆極性とされてデータ線３５に供給されるので、これらの信号中に存在する同一のノイズ源に起因したノイズ成分については、これら各対をなす両者間で打ち消し合う効果が働くので、ノイズを低減するのに役立つ。

【００７４】

（液晶パネル部分の構成）

次に、液晶装置２００が含む液晶パネル部分の具体的構成について図９及び図１０を参照して説明する。ここに、図９は液晶パネルのＴＦＴ３０部分における断面図であり、図１０は周辺見切りの下における液晶パネルのシールド線８０に沿った断面図である。尚、図９及び図１０においては、各層や各部材を図面上で認識可能な程度の大きさとするため、

各層や各部材毎に縮尺を異ならしめてある。

【００７５】

図９の断面図において、液晶パネル１０は、各画素に設けられるＴＦＴ３０部分において、ＴＦＴアレイ基板１並びにその上に積層された半導体層３２、ゲート絶縁層３３、走査線３１（ゲート電極）、第１層間絶縁層４２、データ線３５（ソース電極）、第２層間絶縁層４３、画素電極１１及び配向膜１２を備えている。液晶パネル１０はまた、例えばガラス基板から成る対向基板２並びにその上に積層された共通電極２１、配向膜２２及び遮光層２３を備えている。液晶パネル１０は更に、これらの両基板間に挟持された液晶層５０を備えている。

【００７６】

ここでは先ず、これらの層のうち、ＴＦＴ３０を除く各層の構成について順に説明する。

【００７７】

第１及び第２層間絶縁層４２及び４３は夫々、５０００～１５０００Å程度の厚みを持つＮＳＧ、ＰＳＧ、ＢＳＧ、ＢＰＳＧなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる。尚、ＴＦＴアレイ基板１上に、ＴＦＴ３０の下地となる層間絶縁層をシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等から形成してもよい。

【００７８】

画素電極１１は例えば、ＩＴＯ膜（Ｉｎｄｉｕｍ　Ｔｉｎ　Ｏｘｉｄｅ膜）などの透明導電性薄膜からなる。このような画素電極１１は、スパッタリング処理等によりＩＴＯ膜等を約５００～２０００Åの厚さに堆積した後、フォトリソグラフィ工程、エッチング工程を施すこと等により形成される。尚、当該液晶パネル１０を反射型の液晶装置に用いる場合には、Ａｌ等の反射率の高い不透明な材料から画素電極１１を形成してもよい。

【００７９】

配向膜１２は例えば、ポリイミド薄膜などの有機薄膜からなる。このような配向膜１２は、例えばポリイミド系の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により形成される。

【００８０】

共通電極２１は、対向基板２の全面に渡って形成されている。このような共通電極２１は、例えばスパッタリング処理等によりＩＴＯ膜等を約５００～２０００Åの厚さに堆積して形成される。

【００８１】

配向膜２２は、例えば、ポリイミド薄膜などの有機薄膜からなる。このような配向膜２２は、例えばポリイミド系の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により形成される。

【００８２】

遮光層２３は、ＴＦＴ３０に対向する所定領域に設けられている。このような遮光層２３は、前述の周辺見切り５３同様に、ＣｒやＮｉなどの金属材料を用いたスパッタリング、フォトリソグラフィ及びエッチング等の工程により形成されたり、カーボンやＴｉをフォトレジストに分散した樹脂ブラックなどの材料から形成される。遮光層２３は、ＴＦＴ３０の半導体層（ポリシリコン膜）３２に対する遮光の他に、コントラストの向上、色材の混色防止などの機能を有する。

【００８３】

液晶層５０は、画素電極１１と共通電極２１とが対面するように配置されたＴＦＴアレイ基板１と対向基板２との間において、シール材５２（図６及び図７参照）により囲まれた空間に液晶が真空吸引等により封入されることにより形成される。液晶層５０は、画素電極１１からの電界が印加されていない状態で配向膜１２及び２２により所定の配向状態を採る。液晶層５０は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材５２は、二つの基板１及び２をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのスペーサが混入されている。

【００８４】
次に、ＴＦＴ３０に係る各層の構成について順に説明する。
【００８５】
ＴＦＴ３０は、走査線３１（ゲート電極）、走査線３１からの電界によりチャネルが形成される半導体層３２、走査線３１と半導体層３２とを絶縁するゲート絶縁層３３、半導体層３２に形成されたソース領域３４、データ線３５（ソース電極）、及び半導体層３２に形成されたドレイン領域３６を備えている。ドレイン領域３６には、複数の画素電極１１のうちの対応する一つが接続されている。ソース領域３４及びドレイン領域３６は後述のように、半導体層３２に対し、ｎ型又はｐ型のチャネルを形成するかに応じて所定濃度のＮ型用又はＰ型用のドーパントをドープすることにより形成されている。Ｎ型チャネルのＴＦＴは、動作速度が速いという利点があり、画素のスイッチング素子であるＴＦＴ３０として用いられることが多い。
【００８６】
ＴＦＴ３０を構成する半導体層３２は、例えば、ＴＦＴアレイ基板１上にａ－Ｓｉ（アモルファスシリコン）膜を形成後、アニール処理を施して約５００～２０００Åの厚さに固相成長させることにより形成する。この際、Ｎチャネル型のＴＦＴ３０の場合には、Ｓｂ（アンチモン）、Ａｓ（砒素）、Ｐ（リン）などのＶ族元素のドーパントを用いたイオン注入等によりドープしてもよい。また、ｐチャネル型のＴＦＴ３０の場合には、Ｂ（ボロン）、Ｇａ（ガリウム）、Ｉｎ（インジウム）などのＩＩＩ族元素のドーパントを用いたイオン注入等によりドープする。特にＴＦＴ３０をＬＤＤ（Ｌｉｇｈｔｌｙ　Ｄｏｐｅｄ　Ｄｒａｉｎ）構造を持つＮチャネル型のＴＦＴとする場合、Ｐ型の半導体層３２に、ソース領域３４及びドレイン領域３６のうちチャネル側に夫々隣接する一部にＰなどのＶ族元素のドーパントにより低濃度ドープ領域を形成し、同じくＰなどのＶ族元素のドーパントにより高濃度ドープ領域を形成する。また、Ｐチャネル型のＴＦＴ３０とする場合、Ｎ型の半導体層３２に、　ＢなどのＩＩＩ族元素のドーパントを用いてソース領域３４及びドレイン領域３６を形成する。このようにＬＤＤ構造とした場合、ショートチャネル効果を低減できる利点が得られる。尚、ＴＦＴ３０は、ＬＤＤ構造における低濃度ドープ領域にイオン注入したオフセット構造のＴＦＴとしてもよいし、ゲート電極をマスクとして高濃度の不純物イオンをドープすることにより自己整合的に高濃度なソース及びドレイン領域を形成するセルフアライン型のＴＦＴとしてもよい。
【００８７】
また本実施の形態では、図９において、ＴＦＴ３０のソース・ドレイン間に、ゲート絶縁膜２を介して、同一の走査信号が供給される２つのゲート電極３１を設けて、デユアルゲート（ダブルゲート）構造のＴＦＴとしてもよい。これにより、ＴＦＴ３０のリーク電流を低減することができる。また、デユアルゲート構造のＴＦＴを、上述のＬＤＤ構造、或いはオフセット構造を持つようにすれば、更にＴＦＴ３０のリーク電流を低減することができ、高いコントラスト比を実現することができる。また、デユアルゲート構造により、冗長性を持たすことができ、大幅に画素欠陥を低減できるだけでなく、高温動作時でも、リーク電流が低いため、高コントラスト比の画質を実現することができる。尚、ＴＦＴ３０のソース・ドレイン間に設けるゲート電極３１は３つ以上でもよいことは言うまでもない。
【００８８】
ゲート絶縁層３３は、半導体層３２を約９００～１３００℃の温度により熱酸化することにより、３００～１５００Å程度の比較的薄い厚さの熱酸化膜を形成して得る。
【００８９】
走査線３１（ゲート電極）は、減圧ＣＶＤ法等によりポリシリコン膜を堆積した後、フォトリソグラフィ工程、エッチング工程等により形成される。或いは、Ｗ（タングステン）、Ｍｏ（モリブデン）等の高融点金属膜又は金属シリサイド膜から形成されてもよい。この場合、走査線３１（ゲート電極）を、遮光層２３が覆う領域の一部又は全部に対応する遮光膜として配置すれば、金属膜や金属シリサイド膜の持つ遮光性により、遮光層２３の

一部又は全部を省略することも可能となる。この場合特に、対向基板２とＴＦＴアレイ基板１との貼り合わせずれによる画素開口率の低下を防ぐことが出来る利点がある。

【００９０】

データ線３５（ソース電極）は、画素電極１１と同様にＩＴＯ膜等の透明導電性薄膜から形成してもよい。或いは、スパッタリング処理等により、約１０００～５０００ナの厚さに堆積されたＡｌ等の低抵抗金属や金属シリサイド等から形成してもよい。

【００９１】

また、第１層間絶縁層４２には、ソース領域３４へ通じるコンタクトホール３７及びドレイン領域３６へ通じるコンタクトホール３８が夫々形成されている。このソース領域３４へのコンタクトホール３７を介して、データ線３５（ソース電極）はソース領域３４に電気的接続される。更に、第２層間絶縁層４３には、ドレイン領域３６へのコンタクトホール３８が形成されている。このドレイン領域３６へのコンタクトホール３８を介して、画素電極１１はドレイン領域３６に電気的接続される。前述の画素電極１１は、このように構成された第２層間絶縁層４３の上面に設けられている。各コンタクトホールは、例えば、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより形成される。

【００９２】

尚、一般にはチャネルが形成される半導体層３２は、光が入射すると光電変換効果により光電流が発生してしまいＴＦＴ３０のトランジスタ特性が劣化するが、本実施の形態では、対向基板２には各ＴＦＴ３０に夫々対向する位置に遮光層２３が形成されているので、入射光が半導体層３２に入射することが防止される。更にこれに加えて又は代えて、ゲート電極を上側から覆うようにデータ線３５（ソース電極）をＡｌ等の不透明な金属薄膜から形成すれば、遮光層２３と共に又は単独で、半導体層３２への入射光（即ち、図９で上側からの光）の入射を効果的に防ぐことが出来る。

【００９３】

図９において、画素電極１１には蓄積容量７０が夫々設けられている。この蓄積容量７０は、より具体的には、半導体層３２と同一工程により形成される第１蓄積容量電極層３２’、ゲート絶縁層３３と同一工程により形成される絶縁層３３’、走査線３１と同一工程により形成される容量線３１’（第２蓄積容量電極）、第１及び第２層間絶縁層４２及び４３、並びに第１及び第２層間絶縁層４２及び４３を介して容量線３１’に対向する画素電極１１の一部から構成されている。このように蓄積容量７０が設けられているため、デューティー比が小さくても高精細な表示が可能とされる。

【００９４】

図１０の断面図に示すように、周辺見切り５３に対向し且つ複数の走査線３１の上方の位置において第１層間絶縁層４２上をシールド線８０は通過する。そして、このシールド線８０は、その殆どの部分が、前述したデータ線（ソース電極）３５と同一工程で形成されたＡｌ等の金属薄膜からなる低抵抗な配線である。このように液晶装置２００の製造プロセスにおいて、シールド線８０とデータ線３５とを一括して形成できるので、製造上有利である。

【００９５】

本実施の形態では特に、ＴＦＴ３０はポリシリコンタイプのＴＦＴであるので、ＴＦＴ３０の形成時に同一薄膜形成工程で、サンプリング回路３０１、データ線駆動回路１０１、走査線駆動回路１０４等の同じくポリシリコンＴＦＴタイプのＴＦＴ３０２等から構成された周辺回路を形成できるので製造上有利である。例えば、これらの周辺回路は、Ｎチャネル型ポリシリコンＴＦＴ及びＰチャネル型ポリシリコンＴＦＴから構成される相補構造の複数のＴＦＴからＴＦＴアレイ基板１上の周辺部分に形成される。

【００９６】

尚、図９及び図１０には示されていないが、液晶パネル１０においては、対向基板２の投射光が入射する側及びＴＦＴアレイ基板１の投射光が出射する側には夫々、例えば、ＴＮ（ツイステッドネマティック）モード、　ＳＴＮ（スーパーＴＮ）モード、Ｄ－ＳＴＮ（

ダブルーＳＴＮ）モード等の動作モードや、ノーマリーホワイトモード／ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【００９７】

また、以上説明した液晶パネル１０は、カラー液晶プロジェクタに適用されるため、３つの液晶パネル１０がＲＧＢ用のライトバルブとして夫々用いられ、各パネルには夫々ＲＧＢ色分解用のダイクロイックミラーを介して分解された各色の光が入射光として夫々入射されることになる。従って、各実施の形態では、対向基板２に、カラーフィルタは設けられていない。しかしながら、液晶パネル１０においても遮光層２３の形成されていない画素電極１１に対向する所定領域にＲＧＢのカラーフィルタをその保護膜と共に、対向基板２上に形成してもよい。このようにすれば、液晶プロジェクタ以外の直視型や反射型のカラー液晶テレビなどのカラー液晶装置に本実施の形態の液晶パネルを適用できる。更に、対向基板２上に１画素１個対応するようにマイクロレンズを形成してもよい。このようにすれば、入射光の集光効率を向上することで、明るい液晶パネルが実現できる。更にまた、対向基板２上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、ＲＧＢ色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー液晶パネルが実現できる。

【００９８】

液晶パネル１０において、ＴＦＴアレイ基板１側における液晶分子の配向不良を抑制するために、第２層間絶縁層４３の上に更に平坦化膜をスピンコート等で塗布してもよく、又はＣＭＰ処理を施してもよい。或いは、第２層間絶縁層４３を平坦化膜で形成してもよい。

【００９９】

液晶パネル１０のスイッチング素子は、正スタガ型又はコプラナー型のポリシリコンＴＦＴであるとして説明したが、逆スタガ型のＴＦＴやアモルファスシリコンＴＦＴ等の他の形式のＴＦＴに対しても、本実施の形態は有効である。

【０１００】

液晶パネル１０においては、一例として液晶層５０をネマティック液晶から構成したが、液晶を高分子中に微小粒として分散させた高分子分散型液晶を用いれば、配向膜１２及び２２、並びに前述の偏光フィルム、偏光板等が不要となり、光利用効率が高まることによる液晶パネルの高輝度化や低消費電力化の利点が得られる。更に、画素電極１１をＡｌ等の反射率の高い金属膜から構成することにより、液晶パネル１０を反射型液晶装置に適用する場合には、電圧無印加状態で液晶分子がほぼ垂直配向されたＳＨ（スーパーホメオトロピック）型液晶などを用いても良い。更にまた、液晶パネル１０においては、液晶層５０に対し垂直な電界（縦電界）を印加するように対向基板２の側に共通電極２１を設けているが、液晶層５０に平行な電界（横電界）を印加するように一対の横電界発生用の電極から画素電極１１を夫々構成する（即ち、対向基板２の側には縦電界発生用の電極を設けることなく、ＴＦＴアレイ基板１の側に横電界発生用の電極を設ける）ことも可能である。このように横電界を用いると、縦電界を用いた場合よりも視野角を広げる上で有利である。その他、各種の液晶材料（液晶層）、動作モード、液晶配列、駆動方法等に本実施の形態を適用することが可能である。

【０１０１】

以上説明した実施の形態において更に、周辺見切り５３下やＴＦＴアレイ基板１の周辺部に、プリチャージ回路、検査回路等の周知の周辺回路を設けてもよい。プリチャージ回路は、コントラスト比の向上、データ線の電位レベルの安定、表示画面上のラインむらの低減等を目的として、データ線に対し、データ線駆動回路から供給されるデータ信号に先行するタイミングで、プリチャージ信号を供給することにより、データ信号をデータ線に書き込む際の負荷を軽減する回路である。例えば、特開平７－２９５５２０号公報に、このようなプリチャージ回路の一例が開示されている。他方、検査回路は、周辺見切り５３下やＴＦＴアレイ基板の周辺部に、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査

するための回路である。

【０１０２】

また、以上の実施の形態において、特開平９－１２７４９７号公報、特公平３－５２６１１号公報、特開平３－１２５１２３号公報、特開平８－１７１１０１号公報等に開示されているように、ＴＦＴアレイ基板１上においてＴＦＴ３０に対向する位置（即ち、ＴＦＴ３０の下側）にも、例えばW（タングステン）、Ｍｏ（モリブデン）等の高融点金属や金属シリサイドからなる遮光層を設けてもよい。このようにＴＦＴ３０の下側にも遮光層を設ければ、ＴＦＴアレイ基板１の側からの戻り光等がＴＦＴ３０に入射するのを未然に防ぐことができる。従って、当該液晶装置２００を液晶プロジェクタ用のライトバルブとして好適に用いることが出来る。

【０１０３】

更にまた、以上の実施の形態において、ＴＦＴ３０に代えてＭＩＭ（Ｍｅｔａｌ　Ｉｎｓｕｌａｔｏｒ　Ｍｅｔａｌ）等の２端子型非線形素子等からスイッチング素子を構成してもよい。この場合、データ線及び走査線のうち一方の線を対向基板に配置して対向電極として機能させ、ＴＦＴアレイ基板に設けられた他方の線と画素電極との間にスイッチング素子を夫々配置して液晶駆動する。このように構成しても、画素信号線やデータ線をクロック信号線からシールドすることにより、高周波のクロックノイズの画像信号やデータ信号への飛び込みを防止する効果は発揮される。

【０１０４】

（液晶装置の動作）

次に、以上のように構成された液晶装置２００の動作について図１を参照して説明する。

【０１０５】

先ず、走査線駆動回路１０４は、所定タイミングで走査線３１に走査信号をパルス的に線順次で印加する。

【０１０６】

これと並行して、１２本の配線ＶＩＤ１～ＶＩＤ１２からパラレルな画像信号を受けると、サンプ

リング回路３０１は、これらの画像信号をサンプリングする。データ線駆動回路１０１は、走査線駆動回路１０４がゲート電圧を印加するタイミングに合わせて、１２本の配線ＶＩＤ１～ＶＩＤ１２夫々について一つのデータ線毎にサンプリング回路駆動信号を供給して、サンプリング回路３０１のＴＦＴ３０２をオン状態とする。これにより、隣接する１２本のデータ線３５に対して、サンプリング回路３０１にサンプリングされたデータ信号を順次印加する。即ち、データ線駆動回路１０１とサンプリング回路３０１により、配線ＶＩＤ１～ＶＩＤ１２から入力された１２相展開されたパラレルな画像信号ＶＩＤ１～ＶＩＤ１２は、データ線３５に供給される。

【０１０７】

このように、走査信号（ゲート電圧）及びデータ信号（ソース電圧）の両方が印加されたＴＦＴ３０においては、ソース領域３４、半導体層３２に形成されたチャネル及びドレイン領域３６を介して画素電極１１に電圧が印加される。そして、この画素電極１１の電圧は、ソース電圧が印加された時間よりも例えば３桁も長い時間だけ蓄積容量（図９参照）により保持される。ここで特に、シールド線８０、８０’、８２及び８６により、配線ＶＩＤ１～ＶＩＤ１２は、配線ＣＬＸ及びＣＬＸ’並びに配線ＥＮＢ１及びＥＮＢ２からシールドされているので、クロック信号ＣＬＸの周波数が高い場合でも、配線ＣＬＸ及びＣＬＸ’並びに配線ＥＮＢ１及びＥＮＢ２から配線ＶＩＤ１～ＶＩＤ１２への高周波のクロックノイズ等の飛び込みを低減できる。

【０１０８】

以上のように、画素電極１１に電圧が印加されると、液晶層５０におけるこの画素電極１１と共通電極２１とに挟まれた部分における液晶の配向状態が変化し、ノーマリーホワイトモードであれば、印加された電圧に応じて入射光がこの液晶部分を通過不可能とされ、ノーマリーブラックモードであれば、印加された電圧に応じて入射光がこの液晶部分を通

過可能とされ、全体として液晶パネル１０からは画像信号に応じたコントラストを持つ光が出射する。

【０１０９】

以上の結果、表示すべき画像の解像度が高く、高周波のシリアルな画像信号ＶＩＤ１～ＶＩＤ１２が入力される場合にも、これに対応して周波数が高いクロック信号ＣＬＸを用いつつ、高周波のクロックノイズの発生により画質が劣化することは殆ど又は全く無くなり、高品位の画像表示が可能とされる。しかも、１２相展開という比較的多数の相に相展開した結果、画像信号の周波数を落とすことにより、通常性能のサンプリング回路によりサンプリングを行うことが可能とされている。

【０１１０】

（電子機器）

次に、以上詳細に説明した液晶装置２００を備えた電子機器の実施の形態について図１１から図１５を参照して説明する。

【０１１１】

先ず図１１に、このように液晶装置２００を備えた電子機器の概略構成を示す。

【０１１２】

図１１において、電子機器は、表示情報出力源１０００、表示情報処理回路１００２、駆動回路１００４、液晶パネル１０、クロック発生回路１００８並びに電源回路１０１０を備えて構成されている。表示情報出力源１０００は、ＲＯＭ（Ｒｅａｄ Ｏｎｌｙ Ｍｅｍｏｒｙ）、ＲＡＭ（Ｒａｎｄｏｍ Ａｃｃｅｓｓ Ｍｅｍｏｒｙ）、光ディスク装置などのメモリ、テレビ信号を同調して出力する同調回路等を含み、クロック発生回路１００８からのクロック信号に基づいて、所定フォーマットの画像信号などの表示情報を表示情報処理回路１００２に出力する。表示情報処理回路１００２は、増幅・極性反転回路、相展開回路、ローテーション回路、ガンマ補正回路、クランプ回路等の周知の各種処理回路を含んで構成されており、クロック信号に基づいて入力された表示情報からデジタル信号を順次生成し、クロック信号ＣＬＫと共に駆動回路１００４に出力する。駆動回路１００４は、液晶パネル１０を駆動する。電源回路１０１０は、上述の各回路に所定電源を供給する。尚、液晶パネル１０を構成するＴＦＴアレイ基板の上に、駆動回路１００４を搭載してもよく、これに加えて表示情報処理回路１００２を搭載してもよい。

【０１１３】

次に図１２から図１５に、このように構成された電子機器の具体例を夫々示す。

【０１１４】

図１２において、電子機器の一例たる液晶プロジェクタ１１００は、上述した駆動回路１００４がＴＦＴアレイ基板上に搭載された液晶パネル１０を含む液晶モジュールを３個用意し、夫々ＲＧＢ用のライトバルブ１００Ｒ、１００Ｇ及び１００Ｂとして用いたプロジェクタとして構成されている。液晶プロジェクタ１１００では、メタルハライドランプ等の白色光源のランプユニット１１０２から投射光が発せられると、３枚のミラー１１０６及び２枚のダイクロイックミラー１１０８によって、ＲＧＢの３原色に対応する光成分Ｒ、Ｇ、Ｂに分けられ、各色に対応するライトバルブ１００Ｒ、１００Ｇ及び１００Ｂに夫々導かれる。この際特にＢ光は、長い光路による光損失を防ぐために、入射レンズ１１２２、リレーレンズ１１２３及び出射レンズ１１２４からなるリレーレンズ系１１２１を介して導かれる。そして、ライトバルブ１００Ｒ、１００Ｇ及び１００Ｂにより夫々変調された３原色に対応する光成分は、ダイクロイックプリズム１１１２により再度合成された後、投射レンズ１１１４を介してスクリーン１１２０にカラー画像として投射される。

【０１１５】

本実施の形態においては特に、前述のように遮光層をＴＦＴの下側にも設けておけば、当該液晶パネル１０からの入射光に基づく液晶プロジェクタ内の投射光学系による反射光、入射光が通過する際のＴＦＴアレイ基板の表面からの反射光、他の液晶パネルから出射した後にダイクロイックプリズム１１１２を突き抜けてくる入射光の一部（Ｒ光及びＧ光の一部）等が、戻り光としてＴＦＴアレイ基板の側から入射しても、画素電極のスイッチン

グ用のＴＦＴ等のチャネルに対する遮光を十分に行うことができる。この場合、小型化に適したプリズムを投射光学系に用いても、各液晶パネルのＴＦＴアレイ基板とプリズムとの間において、戻り光防止用のＡＲフィルムを貼り付けたり、偏光板にＡＲ被膜処理を施したりすることが不要となるので、構成を小型且つ簡易化する上で大変有利である。

【０１１６】

図１３において、電子機器の他の例たるマルチメディア対応のラップトップ型のパーソナルコンピュータ（ＰＣ）１２００は、上述した液晶パネル１０がトップカバーケース内に備えられており、更にＣＰＵ、メモリ、モデム等を収容すると共にキーボード１２０２が組み込まれた本体１２０４を備えている。

【０１１７】

図１４において、電子機器の他の例たるページャ１３００は、金属フレーム１３０２内に前述の駆動回路１００４がＴＦＴアレイ基板上に搭載されて液晶モジュールをなす液晶パネル１０が、バックライト１３０６ａを含むライトガイド１３０６、回路基板１３０８、第１及び第２のシールド板１３１０及び１３１２、二つの弾性導電体１３１４及び１３１６、並びにフィルムキャリアテープ１３１８と共に収容されている。この例の場合、前述の表示情報処理回路１００２（図１１参照）は、回路基板１３０８に搭載してもよく、液晶パネル１０のＴＦＴアレイ基板上に搭載してもよい。更に、前述の駆動回路１００４を回路基板１３０８上に搭載することも可能である。

【０１１８】

尚、図１４に示す例はページャであるので、回路基板１３０８等が設けられている。しかしながら、駆動回路１００４や更に表示情報処理回路１００２を搭載して液晶モジュールをなす液晶パネル１０の場合には、金属フレーム１３０２内に液晶パネル１０を固定したものを液晶装置として、或いはこれに加えてライトガイド１３０６を組み込んだバックライト式の液晶装置として、生産、販売、使用等することも可能である。

【０１１９】

また図１５に示すように、駆動回路１００４や表示情報処理回路１００２を搭載しない液晶パネル１０の場合には、駆動回路１００４や表示情報処理回路１００２を含むＩＣ１３２４がポリイミドテープ１３２２上に実装されたＴＣＰ（Ｔａｐｅ　Ｃａｒｒｉｅｒ　Ｐａｃｋａｇｅ）１３２０に、ＴＦＴアレイ基板１の周辺部に設けられた異方性導電フィルムを介して物理的且つ電気的に接続して、液晶装置として、生産、販売、使用等することも可能である。

【０１２０】

以上図１２から図１５を参照して説明した電子機器の他にも、液晶テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、エンジニアリング・ワークステーション（ＥＷＳ）、携帯電話、テレビ電話、ＰＯＳ端末、タッチパネルを備えた装置等などが図１１に示した電子機器の例として挙げられる。

【０１２１】

以上説明したように、本実施の形態によれば、高周波のクロックノイズの発生が低減されており、高品位の画像表示が可能であり、しかも基板サイズに比べて画面表示領域が大きい液晶装置２００を備えた各種の電子機器を実現できる。

【０１２２】

【発明の効果】

本発明の電気光学装置によれば、基板に配線された定電位の導電線により、画像信号線は、クロック信号線等の制御信号線からシールドされているので、クロック信号線から画像信号線への高周波のクロックノイズ等の飛び込みを低減でき、高解像度の画像を表示するための高周波数の画像信号に応じて高品位の画像表示を行える。しかも、画像信号線をデータ信号供給手段の両側へ引き回わす構成により、多相展開に対応する多数の画像信号線を配線する場合にも、データ信号供給手段の両側にバランス良く配線でき、限られた基板サイズでの画面の大型化を図ることも可能となる。また、画面表示領域及び複数のデータ

線をもシールドすることにより、データ線上のデータ信号等における、高周波のクロックノイズの発生を低減でき、より高品位の画像表示が可能となる。

【０１２３】

また、本発明の電子機器によれば、高周波のクロックノイズが低減されており、基板サイズに比べて画面表示領域が大きい高品位の画像表示が可能な、液晶プロジェクタ、パーソナルコンピュータ、ページャ等の様々な電子機器を実現可能となる。

【図面の簡単な説明】

【図１】液晶装置の実施の形態においてＴＦＴアレイ基板上に形成されたシールド線を含む各種配線、周辺回路等の概略平面図である。

【図２】図１のシールド線の２次元的レイアウトをより詳細に示す概略平面図である。

【図３】図２に示したシフトレジスタ回路における回路図（ａ）及びタイミングチャート（ｂ）である。

【図４】図１のＴＦＴアレイ基板上に形成されたシールド線、画像信号線、クロック信号線のＡ－Ａ’断面図（ａ）及びＢ－Ｂ’断面図（ｂ）である。

【図５】図１のＴＦＴアレイ基板上に形成された画素電極、走査線、データ等の画面表示領域端部における拡大平面図である。

【図６】図１の液晶装置の全体構成を示す平面図である。

【図７】図１の液晶装置の全体構成を示す断面図である。

【図８】図１の画像信号線（配線ＶＩＤ１～１２）の２次元的レイアウトの一例を示す概略平面図（ａ）及び他の例を示す概略平面図（ｂ）である。

【図９】図１の液晶装置の画面表示領域に設けられたＴＦＴ部分における断面図である。

【図１０】図１の液晶装置の周辺見切り領域に設けられたシールド線部分における断面図である。

【図１１】本発明による電子機器の実施の形態の概略構成を示すブロック図である。

【図１２】電子機器の一例としての液晶プロジェクタを示す断面図である。

【図１３】電子機器の他の例としてのパーソナルコンピュータを示す正面図である。

【図１４】電子機器の一例としてのページャを示す分解斜視図である。

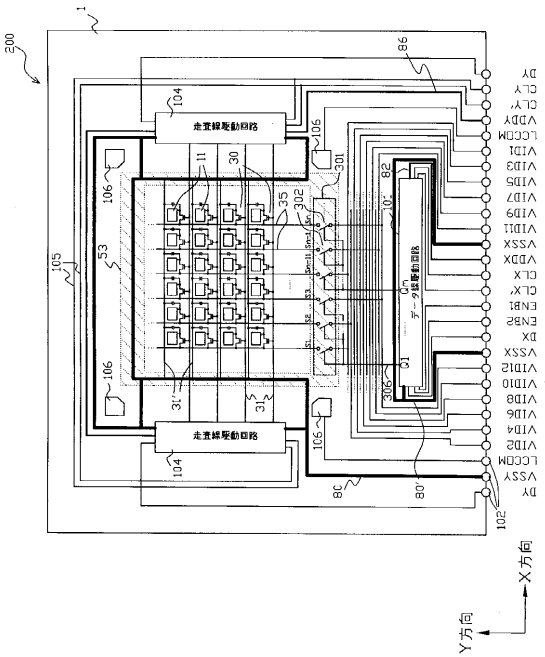
【図１５】電子機器の一例としてのＴＣＰを用いた液晶装置を示す斜視図である。

【符号の説明】

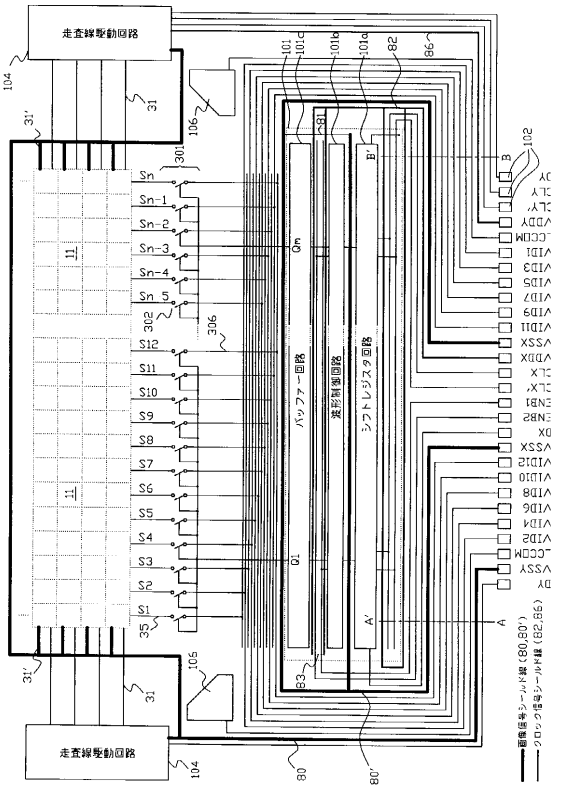
１…ＴＦＴアレイ基板
２…対向基板
１０…液晶パネル
１１…画素電極
１２…配向膜
２１…共通電極
２２…配向膜
２３…遮光層
３０…ＴＦＴ
３１…走査線（ゲート電極）
３２…半導体層
３３…ゲート絶縁層
３４…ソース領域
３５…データ線（ソース電極）
３６…ドレイン領域
３７、３８…コンタクトホール
４２…第１層間絶縁層
４３…第２層間絶縁層
５０…液晶層
５２…シール材
５３…周辺見切り

７０…蓄積容量
８０、８０’、８２、８６…シールド線（定電位線）
１０１…データ線駆動回路
１０２…外部入力端子（実装端子）
１０４…走査線駆動回路
１１２…イネーブル回路
２００…液晶装置
３０１…サンプリング回路
３０２…ＴＦＴ

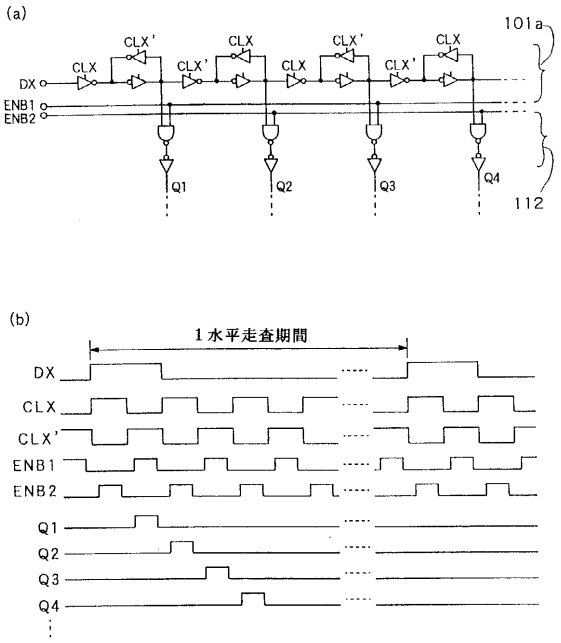
【図１】



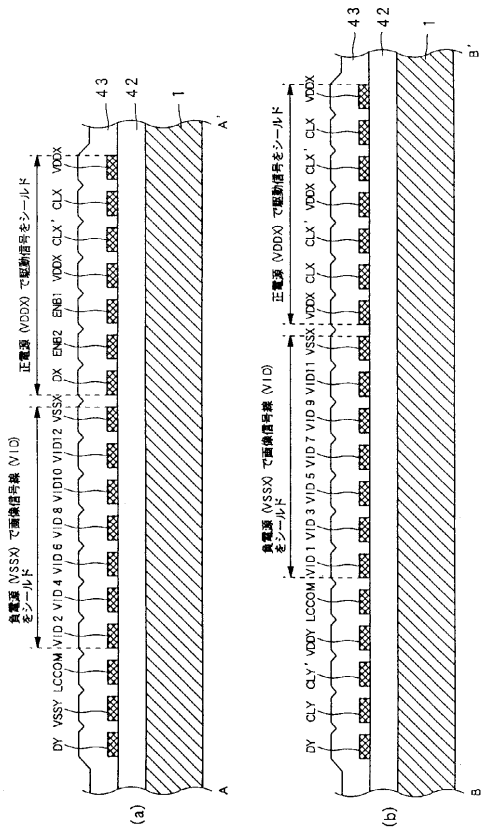
【図２】



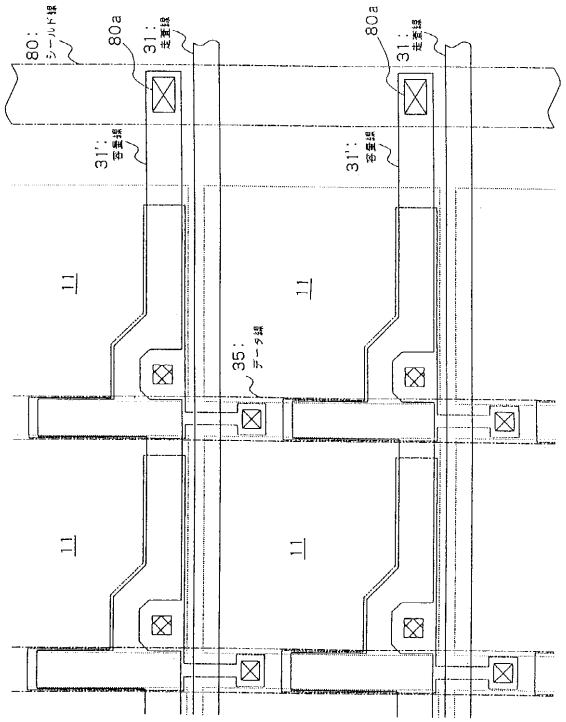
【図３】


(a)
101a
CLX'
CLX
DX
ENB1
ENB2
Q1
Q2
Q3
Q4
112
(b)
1水平走査期間
DX
CLX
CLX'
ENB1
ENB2
Q1
Q2
Q3
Q4

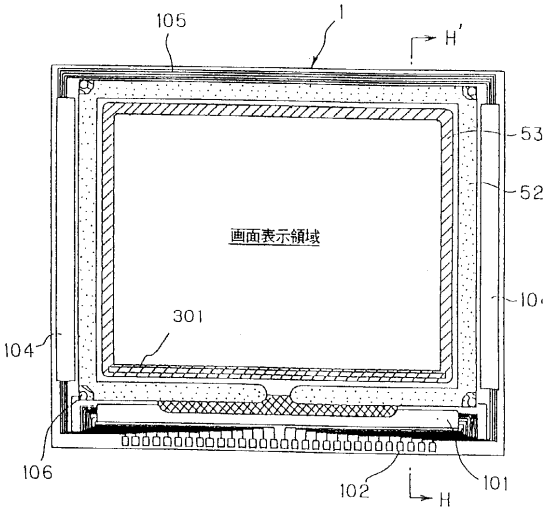
【図４】


43
42
1
A'
A
B'
B
(a)
(b)

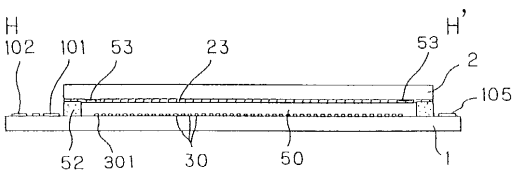
【図５】


80a
31
35
11

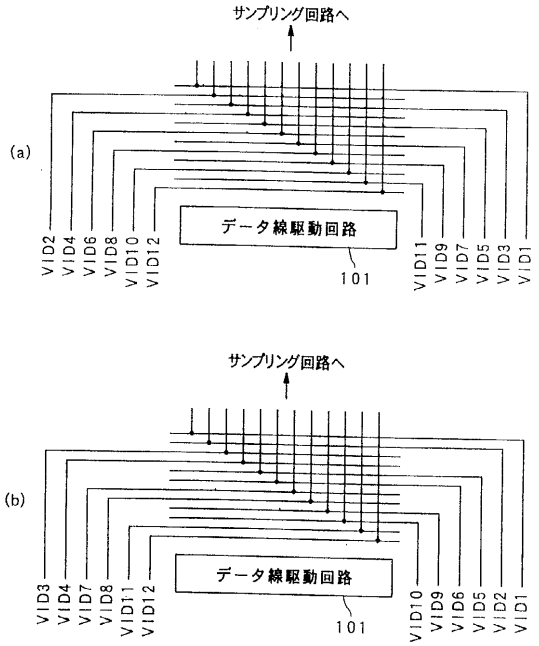
【図６】


105
1
H'
53
52
画面表示領域
301
104
106
102
101
H

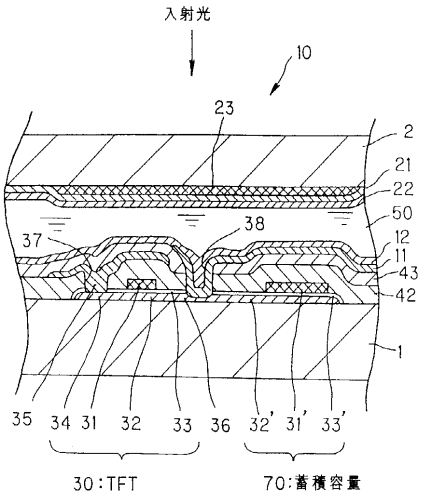
【図７】


H
H'
102
101
53
23
2
105
52
301
30
50
1

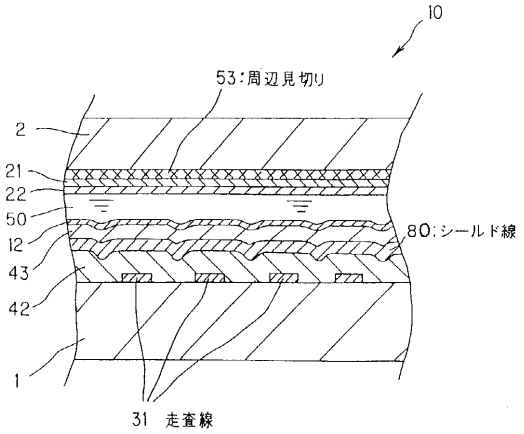
【図８】


サンプリング回路へ
(a)
データ線駆動回路
101
VID2 VID4 VID6 VID8 VID10 VID12 VID11 VID9 VID7 VID5 VID3 VID1
サンプリング回路へ
(b)
データ線駆動回路
101
VID3 VID4 VID7 VID8 VID11 VID12 VID10 VID9 VID6 VID5 VID2 VID1

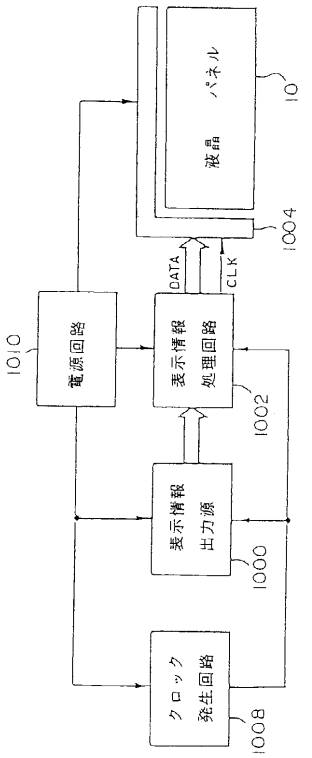
【図９】


入射光
10
23
2
21
22
50
38
37
12
11
43
42
1
35 34 31 32 33 36 32' 31' 33'
30:TFT
70:蓄積容量

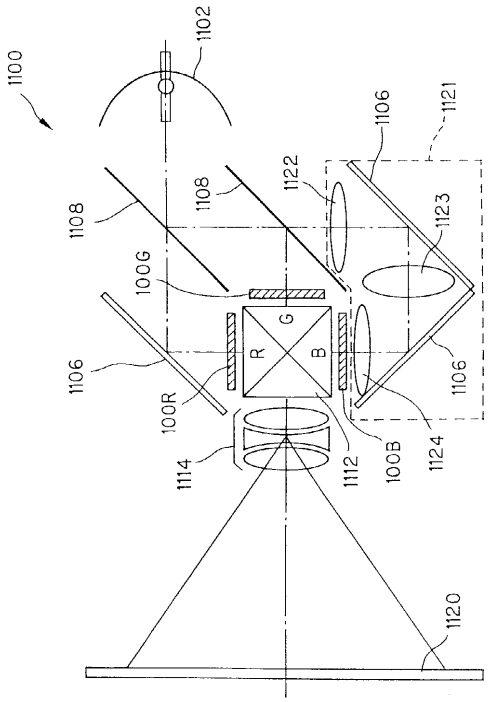
【図１０】


10
53:周辺見切り
2
21
22
50
12
43
42
1
80:シールド線
31 走査線

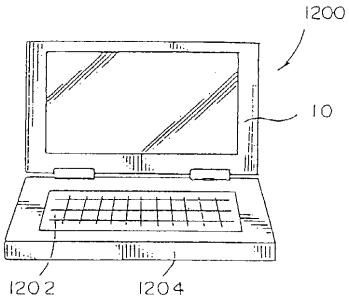
【図１１】


液晶 パネル
10
1004
DATA
CLK
1010
電源回路
表示情報 処理回路
1002
表示情報 出力源
1000
クロック 発生回路
1008

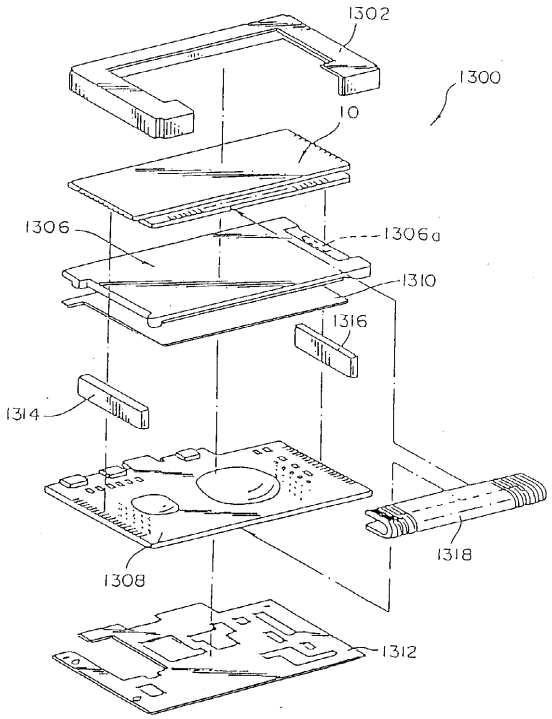
【図１２】



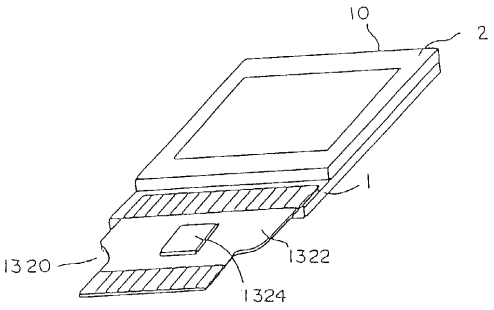
【図１３】



【図１４】



【図１５】



フロントページの続き

(56)参考文献 特開平０１－２８１４２３（ＪＰ，Ａ）
特開平０６－０１１６８４（ＪＰ，Ａ）
特開平０６－０３７４７８（ＪＰ，Ａ）
特開平０９－２５８２５１（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
G02F 1/1368
G02F 1/133 550
G09G 3/36