



## 【特許請求の範囲】

## 【請求項 1】

受信したデータを再生する装置において、  
受信手段からの受信データを順次蓄積してゆくとともに、読出しクロックにตอบสนองして、一番古いデータから順次連続して読出しを行なうバッファメモリと、  
前記バッファメモリの未読データ量を算出する未読データ量算出手段と、  
前記未読データ量算出手段の出力を時間的に平滑化する平滑化手段と、  
前記平滑化手段からの出力に基づき、前記読出しクロックの周波数を変化させるクロック周波数変更手段と、  
前記読出しクロックに同期して、前記バッファメモリから読出されたデータの再生処理を行なう再生手段とを含むことを特徴とするデータ再生装置。 10

## 【請求項 2】

パケットに時間軸圧縮されて送信されるデータを受信して再生する装置において、  
受信手段からの受信データを順次蓄積してゆくとともに、読出しクロックにตอบสนองして、一番古いデータから順次連続して読出しを行なうバッファメモリと、  
前記バッファメモリの未読データ量を算出する未読データ量算出手段と、  
前記未読データ量算出手段の出力を時間的に平滑化する平滑化手段と、  
前記平滑化手段からの出力に基づき、前記読出しクロックの周波数を変化させるクロック周波数変更手段と、  
前記読出しクロックに同期して、前記バッファメモリから読出されたデータの再生処理を行なう再生手段とを含むことを特徴とするデータ再生装置。 20

## 【請求項 3】

前記読出しクロックを作成するクロック信号源は電圧制御型発振器から成り、  
前記未読データ量算出手段は、前記未読データ量が予め定める値以上であるか否かを表す 1 ビットの信号を出力し、前記クロック周波数変更手段は、前記 1 ビットの信号の出力に基づき、周波数を上昇すべき電圧と下降すべき電圧とを切換えて出力することを特徴とする請求項 1 または 2 記載のデータ再生装置。

## 【請求項 4】

前記予め定める値は、前記バッファメモリの容量の半分であることを特徴とする請求項 3 記載のデータ再生装置。 30

## 【請求項 5】

前記クロック周波数変更手段は、バッファメモリへのデータの入力開始時点から、未読データ量が予め定める値に達し、読出しが開始されるまでの間は、前記周波数を上昇すべき電圧と下降すべき電圧との中間値を出力することを特徴とする請求項 3 または 4 記載のデータ再生装置。

## 【請求項 6】

前記読出しクロックを作成するクロック信号源は電圧制御型発振器から成り、  
前記クロック周波数変更手段は、前記未読データ量算出手段の出力データに対応したアナログ電圧を出力することを特徴とする請求項 1 または 2 記載のデータ再生装置。

## 【請求項 7】

前記電圧制御型発振器は、入力電圧の変化に対する出力周波数の変化が、中心電圧付近で小さく、かつ周辺電圧で大きくなる非線形な関数に設定されていることを特徴とする請求項 3 ~ 6 の何れかに記載のデータ再生装置。 40

## 【請求項 8】

再生すべき受信データは、映像データおよび/または音声データであり、前記バッファメモリへは、前記映像および/または音声の成分以外を除いて記憶されることを特徴とする請求項 1 または 2 記載のデータ再生装置。

## 【請求項 9】

再生すべき受信データは、1 ビット音声データであることを特徴とする請求項 1 または 2 記載のデータ再生装置。 50

**【請求項 10】**

前記受信手段からの受信データが入力され、パケットデータに予め付されているパケット毎の順序を示す識別番号を識別し、受信パケット列中で前記識別番号が不連続になった場合には、消失パケットに代えて予め定める特定のデータを前記バッファメモリに書込むデータ補償手段をさらに備えることを特徴とする請求項 2 記載のデータ再生装置。

**【請求項 11】**

前記特定のデータは、再生信号のレベルが、一定値となるようなデータまたは 0 レベルとなるようなデータであることを特徴とする請求項 10 記載のデータ再生装置。

**【発明の詳細な説明】****【0001】**

10

**【発明の属する技術分野】**

本発明は、映像や音声などの同時性のあるデータや複数の再生装置に配信されるデータなどのように再生装置側でデータの再生タイミングを任意に決定できないようなデータに好適に実施され、受信したデータを映像信号や音声信号に再生する装置に関する。

**【0002】****【従来の技術】**

従来から、伝送路を簡略化するために、送信側からクロック信号を伴わずに送信されたデジタルオーディオデータを、受信側で受信して再生する装置が用いられている。そのような構成で、受信したデータに同期していないサンプリングクロックに基づいてデータを再生した場合、データとサンプリングクロックとの周期が完全に一致しないことによって、両者の間に時間的なずれが生じる。このため、送信側に対して受信側のサンプリング周波数が高い場合には、図 6 ( a ) で示すように同じサンプル点を 2 回続けて ( 重複 ) 再生したり、逆に送信側に対して受信側のサンプリング周波数が低い場合には、図 6 ( b ) で示すように再生されないサンプル点 ( 欠落 ) が発生して再生波形が不連続になるという問題がある。

20

**【0003】**

このような不具合を解消するために、たとえばデジタルオーディオインターフェースの規格である I E C 6 0 9 5 8 では、データをバイフェーズ変調して伝送するようになってい

ることになり、受信側では受信データを P L L に入力すると、その出力として受信データと同じ周期のクロック信号を得ることができる。そして、さらにそのクロックに同期したサンプリングクロックを生成してデータを再生することで、送受信装置間でサンプリングクロックの時間的なずれは生じず、前述のような再生データのサンプル点の重複や欠落を避けることができる。

30

**【0004】****【発明が解決しようとする課題】**

しかしながら、上述のような手法では、データが絶え間なく伝送される場合は、受信データに同期したクロックを生成して音声データを問題なく再生することができるけれども、データが時間軸方向に圧縮されたパケットとして間欠的に送信される場合には、受信中にデータが存在しない期間があり、再生用のクロックが得られず、そのような手法を使用することができない。このため、パケットデータを受信して再生する装置では、パケットデータを F I F O ( F i r s t I n F i r s t O u t ) のようなバッファメモリに蓄積しつつ、受信側で独自に生成したクロックを用いて、前記バッファメモリから一定間隔に、古いデータから順に読出して再生を行なうことが一般的に行われる。

40

**【0005】**

図 7 は、パケットデータを受信して再生する典型的な従来技術の再生装置 1 の電氣的構成を示すブロック図である。送信側において、一定周期でサンプリングおよび符号化されてパケット化されたデータは、通信路 2 から受信回路 3 に間欠に入力され、制御回路 4 によって読出されて前記 F I F O のバッファメモリ 5 に順次書込まれ、蓄積される。一方、このバッファメモリ 5 からは、発振器 6 からのクロックによって一定間隔毎に連続してデー

50

タが読出され、デコーダ7によって音声データに復号化され、D/A変換器8においてアナログ信号となり、低域通過フィルタ9を通して、通信路10から図示しない増幅回路などに出力される。

【0006】

このようにバッファメモリ5から読出された後のデータは、発振器6からのクロックに同期して処理が行われる。すなわち、前記D/A変換器8のサンプリングクロックは、前記発振器6からのクロックか、またはそのクロックに同期して該D/A変換器8の内部で生成されるクロックとなり、送信側のサンプリングクロックとは非同期となる。

【0007】

図8は、前記バッファメモリ5の入出力データと未読データ量との時間変化の一例を示すグラフである。図8(a)はバッファメモリ5に書込まれるデータを示し、図8(b)はバッファメモリ5から読出されるデータを示し、図8(c)はバッファメモリ5における未読データ量を示す。前述のように、時間軸方向に圧縮され、パケット化されたデータは、図8(a)において参照符in1, in2, in3, ...で示すように、該バッファメモリ5に順次間欠に入力され、書込まれてゆく。また、該バッファメモリ5からは、前記パケットに対応して、図8(b)において参照符out1, out2, out3, ...で示すように、時間軸方向に伸長され、連続したデータとなって読出されてゆく。これに対応して、未読データ量は、図8(c)において参照符 1で示すように増減を繰返す。

【0008】

なお、パケットデータは送信側から定期的に送られてくるとは限らず、一般的には、送信側のパケット化の際の都合によって、参照符in3, in7, in11, ...で示すようにパケットが存在しない場合もある。この場合は、一次的に未読データ量が大きく減少するけれども、やがて徐々に増加し、該未読データ量の長時間平均は、参照符refで示す常に一定の値となる。

【0009】

ここで、通常、バッファメモリ5がオーバーフローおよびアンダーフローするまでの容量のマージンを同程度に設定するために、受信を開始してから該バッファメモリ5に半分までデータが蓄積された時点thから読出しが開始され、再生が行なわれる。そして、送信側のサンプリングクロックと受信側のサンプリングクロックとの周波数が完全に一致している場合には、送信側の符号化周期と受信側の復号化周期とが等しく、したがってバッファメモリ5に書込まれるデータの平均速度とバッファメモリ5から読出されるデータの平均速度とが等しくなり、該バッファメモリ5の半分の容量が、前記参照符refで示す未読データ量の収束値となる。

【0010】

しかしながら、実際には、前述のように送信側のサンプリングクロックに対して受信側のサンプリングクロックが非同期であるので、それぞれのクロック周波数が微妙に異なったり、或いは他方に対して変動する。この結果、送信側の符号化処理の平均周期、つまりバッファメモリ5への書込みの平均周期と、受信側の復号化処理の平均周期、つまりバッファメモリ5からの読出しの平均周期とが異なり、未読データ量は、参照符 2や 3で示すように、時間の経過とともに前記半分の容量である値refからずれ、いずれはオーバーフローやアンダーフローが発生することになる。

【0011】

これを解決するために、たとえばIEEE1394規格によるデータ伝送では、IEEE1394バス上にサイクルマスタと呼ばれるノードが存在し、このサイクルマスタ上のタイマ情報をパケットに入れて送信し、バス上の他のノードのタイマに概ね基本周期(125μs)毎にコピーすることによって、各ノード間でタイマの時刻を合わせる仕組みが備わっており、送信側と受信側との双方で、自身のタイマを元に個別にサンプリングクロックを生成する。これによって、送受信装置間でサンプリングクロックの時間ずれは発生せず、受信側において前記サンプル点の重複や欠落を避けることができる。

【0012】

10

20

30

40

50

ここで、前記サイクルマスタの本来の働きは、サイクルスタートパケットと呼ばれるパケットを基本周期の最初に送出し、Isochronousパケットと呼ばれる帯域が保証されたパケットの送受信タイミングを決定することにより、したがってこのサイクルマスタを必要とするのは、前記Isochronousパケットを使用する場合である。一方、前記IEEE1394規格においては、伝送レートが低い場合や他のパケットのトラフィックが少なく、帯域を保証する必要がない場合には、前記Isochronousパケットを使用せず、基本的なAsynchronousパケットと呼ばれるパケットのみを使用しても転送を行なえるようになっている。しかしながら、この場合、Isochronousパケットの処理およびサイクルマスタの処理が不要となり、ハードウェアが簡略化できる反面、送受信間で同期を行なう手段が存在しないので、時間ずれが発生し、前述のようなサンプル点の重複や欠落が発生する。 10

#### 【0013】

また、バッファメモリ5の前記オーバーフローやアンダーフローを解決する別の手法として、データの受信側が送信側にコマンドを送ってフロー制御を行なって送信データの速度変更を要求することによって、受信側の独立したクロックでデータを再生しつつ、前記オーバーフローやアンダーフロー防止するという手法が、1394 TRADE ASSOCIATIONの技術文献「TA Document 1999015 AV/C Command Set for Rate Control of Isochronous Data Flow」に記載されている。この手法では、再生時にサンプル点の重複や欠落は発生せず、また送信側が送信データの速度を受信側に合わせて調整するので、受信側の独立したサンプリングクロックで再生でき、クロックのジッタが極めて少なく、非常に有効な手法である。 20

#### 【0014】

しかしながら、この手法は、CDプレーヤなどの記録媒体に蓄積されたデータの再生には適用することが可能であるけれども、リアルタイムの放送データなどのように同時性のあるデータの場合には、送信側のデータ伝送速度を調整することが不可能なため、適用できない。また、この手法は、受信側から送信側に対して要求を行ない、送信ノードは要求を受けた受信ノードに対してのみ送信速度を合わせるもので、1つの送信ノードに対して受信ノードが複数存在する場合には適用できない。さらにまた、送信側のデータを送出するハードウェアがこのようなフロー制御に対応し、前述のように送信側でCDからのデータの読み出し速度を制御するような複雑な制御が必要になる。 30

#### 【0015】

本発明の目的は、パケットによるデータ伝送においても、送信側から同期用データや同期クロックを伝送することなく、受信側において送信側と同期した再生処理を行い、サンプル点の重複や欠落なくデータを再生することができるデータ再生装置を提供することである。

#### 【0016】

##### 【課題を解決するための手段】

本発明のデータ再生装置は、受信したデータを再生する装置において、受信手段からの受信データを順次蓄積してゆくとともに、読み出しクロックにตอบสนองして、一番古いデータから順次連続して読み出しを行なうバッファメモリと、前記バッファメモリの未読データ量を算出する未読データ量算出手段と、前記未読データ量算出手段の出力を時間的に平滑化する平滑化手段と、前記平滑化手段からの出力に基づき、前記読み出しクロックの周波数を変化させるクロック周波数変更手段と、前記読み出しクロックに同期して、前記バッファメモリから読み出されたデータの再生処理を行なう再生手段とを含むことを特徴とする。 40

#### 【0017】

上記の構成によれば、受信したデータを再生するにあたって、受信データをバッファメモリに一時的に蓄積して、そのバッファメモリにおける未読データ量を未読データ量算出手段で算出し、クロック周波数変更手段が、その未読データ量を時間的に平滑化した出力に基づいて前記バッファメモリから再生手段への読み出しクロックの周波数を変化させること 50

で、バッファメモリにおける未読データの蓄積データ量を略一定に維持して、読出しを行う。

【0018】

したがって、送信側と受信側とが、特別なクロック信号や通信などで同期（関係）することなく、同時性のあるデータや、複数の再生装置に配信されるデータなどのように、再生装置側でデータの再生タイミングを任意に決定できないようなデータ、すなわちバッファメモリでの蓄積で、ジッタなどの時間のずれを吸収できないデータに対して、上記のように読出しクロックの周波数を変化することで、前記時間のずれを吸収することができる。

【0019】

また、本発明のデータ再生装置は、パケットに時間軸圧縮されて送信されるデータを受信して再生する装置において、受信手段からの受信データを順次蓄積してゆくとともに、読出しクロックに回答して、一番古いデータから順次連続して読出しを行なうバッファメモリと、前記バッファメモリの未読データ量を算出する未読データ量算出手段と、前記未読データ量算出手段の出力を時間的に平滑化する平滑化手段と、前記平滑化手段からの出力に基づき、前記読出しクロックの周波数を変化させるクロック周波数変更手段と、前記読出しクロックに同期して、前記バッファメモリから読出されたデータの再生処理を行なう再生手段とを含むことを特徴とする。

10

【0020】

上記の構成によれば、IEEE1394シリアルバスまたはUSBなどで実現される通信路を介して、送信側から一定間隔で送信されてくるパケットデータを受信して再生する装置において、受信データをバッファメモリに一時的に蓄積して、そのバッファメモリから、一番古いデータから順次連続して読出すことで、前記パケットデータの時間軸を伸長して、連続したデータに変換する。そして、前記バッファメモリにおける未読データ量を未読データ量算出手段で算出し、クロック周波数変更手段が、その未読データ量を時間的に平滑化した出力に基づいて前記バッファメモリから再生手段への読出しクロックの周波数を変化させることで、バッファメモリにおける未読データの蓄積データ量を略一定に維持して、読出しを行う。

20

【0021】

したがって、送信側と受信側とが、特別なクロック信号や通信などで同期（関係）することなく、同時性のあるデータや、複数の再生装置に配信されるデータなどのように、再生装置側でデータの再生タイミングを任意に決定できないようなデータ、すなわちバッファメモリでの蓄積で時間のずれを吸収できないデータに対して、上記のように読出しクロックの周波数を変化することで、前記時間のずれを吸収することができる。

30

【0022】

さらにまた、本発明のデータ再生装置では、前記読出しクロックを作成するクロック信号源は電圧制御型発振器から成り、前記未読データ量算出手段は、前記未読データ量が予め定める値以上であるか否かを表す1ビットの信号を出力し、前記クロック周波数変更手段は、前記1ビットの信号の出力に基づき、周波数を上昇すべき電圧と下降すべき電圧とを切換えて出力することを特徴とする。

40

【0023】

上記の構成によれば、未読データ量算出手段は、未読データ量が予め定める値以上であるか否かを表す1ビットの信号を出力し、それに回答して、クロック周波数変更手段は、周波数を下降すべき電圧、たとえばGND電位や、周波数を上昇すべき電圧、たとえばV<sub>cc</sub>電位を切換えて、前記電圧制御型発振器へ出力するだけで、前述のように読出し速度を一定に維持することができる。

【0024】

したがって、簡単な構成で、低コストに、かつ容易に実現することができる。

【0025】

また、本発明のデータ再生装置では、前記予め定める値は、前記バッファメモリの容量の半分であることを特徴とする。

50

## 【0026】

上記の構成によれば、送信側のクロック、すなわちバッファメモリへの書込みクロックと、読出しクロックとの差によるオーバーフローとアンダーフローとは、等しい確率で発生するので、周波数を上昇すべき電圧と下降すべき電圧との切換えの閾値となる未読データ量を前記バッファメモリの容量の半分とすることで、それらのフローを最も高い確率で防止することができる。

## 【0027】

さらにまた、本発明のデータ再生装置では、前記クロック周波数変更手段は、バッファメモリへのデータの入力開始時点から、未読データ量が予め定める値に達し、読出しが開始されるまでの間は、前記周波数を上昇すべき電圧と下降すべき電圧との中間値を出力することを特徴とする。

10

## 【0028】

上記の構成によれば、クロック周波数変更手段から電圧制御型発振器から成るクロック信号源への制御電圧を、初期に周波数を下降すべき電圧または上昇すべき電圧の一方に設定していると、読出しが始まって電圧制御型発振器への制御電圧が収束せず、読出し速度が変化してゆくのにに対して、読出しが開始される以前のバッファメモリへのデータの入力開始時点からそれらの電圧の中間値としておくことで、該読出し初期からクロックが規定の周波数で略安定しており、前記制御電圧が比較的安定し、読出し速度を一定に維持することができる。

## 【0029】

また、本発明のデータ再生装置では、前記読出しクロックを作成するクロック信号源は電圧制御型発振器から成り、前記クロック周波数変更手段は、前記未読データ量算出手段の出力データに対応したアナログ電圧を出力することを特徴とする。

20

## 【0030】

上記の構成によれば、前記未読データ量算出手段の出力データに対応して、前記電圧制御型発振器へ入力する制御電圧をアナログ電圧で細かく調整することができ、より高精度にクロック周波数を制御することができる。

## 【0031】

さらにまた、本発明のデータ再生装置では、前記電圧制御型発振器は、入力電圧の変化に対する出力周波数の変化が、中心電圧付近で小さく、かつ周辺電圧で大きくなる非線形な関数に設定されていることを特徴とする。

30

## 【0032】

上記の構成によれば、入力電圧が前記中心電圧付近に収束している定常状態では、該入力電圧が多少変動しても前記出力周波数を安定に維持することができ、これに対して、入力電圧が大きく変動した場合、前記出力周波数も大きく変化し、フィードバック制御によって前記入力電圧を前記中心電圧付近に効率良く復帰させることができる。

## 【0033】

また、本発明のデータ再生装置では、再生すべき受信データは、映像データおよび/または音声データであり、前記バッファメモリへは、前記映像および/または音声の成分以外を除いて記憶されることを特徴とする。

40

## 【0034】

上記の構成によれば、受信されたデータの内、バッファメモリへは、ヘッダや誤り訂正用の符号などの前記映像および/または音声の成分以外を除いて記憶される。

## 【0035】

したがって、前記バッファメモリのメモリ容量の消費を抑えるとともに、読出しにはそのような余分なデータを読出すためにより高い周波数のクロックが必要とならず、読出しのクロックを送信側と同じ周波数とすることができる。

## 【0036】

さらにまた、本発明のデータ再生装置では、再生すべき受信データは、1ビット音声データであることを特徴とする。

50

## 【0037】

上記の構成によれば、各ビットの重みの異なるマルチビットのデータでは、MSB付近のデータに伝送誤りが生じると、再生音声に大きな歪みが生じる可能性があるのに対して、1ビットのデータは各ビットの重みが相互に等しく、伝送誤りが生じても知覚できるような歪みが発生する可能性は小さい。

## 【0038】

したがって、1ビット音声データを用いることで、SNの大きなデータ伝送を行うことができる。

## 【0039】

また、本発明のデータ再生装置では、前記受信手段からの受信データが入力され、パケットデータに予め付されているパケット毎の順序を示す識別番号を識別し、受信パケット列中で前記識別番号が不連続になった場合には、消失パケットに代えて予め定める特定のデータを前記バッファメモリに書込むデータ補償手段をさらに備えることを特徴とする。

## 【0040】

上記の構成によれば、データ補償手段は、パケットの消失を判定すると、受信データに代えて、特定のデータを、消失したパケット数分、バッファメモリに書込みを行う。

## 【0041】

したがって、前記同時性のあるデータや複数の再生装置に配信されるデータなどのように再生装置側でデータの再生タイミングを任意に決定できないようなデータに好適である。

## 【0042】

さらにまた、本発明のデータ再生装置では、前記特定のデータは、再生信号のレベルが、一定値となるようなデータまたは0レベルとなるようなデータであることを特徴とする。

## 【0043】

上記の構成によれば、補償するデータを上記のようなデータとすることで、たとえば音声信号の場合には、聴感上のノイズを抑制することができる。

## 【0044】

## 【発明の実施の形態】

本発明の実施の一形態について、図1～図3に基づいて説明すれば、以下のとおりである。

## 【0045】

図1は、パケットデータを受信して再生する本発明の実施の一形態の再生装置11の電気的構成を示すブロック図である。この再生装置11は、デジタルオーディオデータの再生装置であり、この図1では1チャンネル分を示しているが、スピーカと再生装置およびアンプとが一体化された機器(図1におけるD/A変換器18以降を一体化した機器)などでは、これらの機器が並列に設けられ(図1におけるデコーダ17までが共用、前記D/A変換器18以降を複数チャンネル)、送信側とともにチャンネル毎の機器を設ける場合には、この図1の構成が並列に接続されることになり、したがって各再生装置11毎に任意に再生タイミングを決定できず、各チャンネル間で同期して再生を行う必要のある装置である。

## 【0046】

送信側において、一定周期でサンプリングおよび符号化されてパケット化されたデータは、IEEE1394シリアルバスまたはUSBなどで実現される通信路12から受信回路13に間欠に入力され、制御回路14によって読出されてバッファメモリ15に順次書込まれ、蓄積される。一方、このバッファメモリ15からは、発振器16からのクロックによって一定間隔毎に連続してデータが読出され、デコーダ17によって音声データに復号化され、D/A変換器18においてアナログ信号となり、低域通過フィルタ19を通して、通信路20から図示しない増幅回路などに出力される。

## 【0047】

前記バッファメモリ15は、前記FIFOのメモリであり、入力データを順次蓄積してゆくとともに、その書込みとは非同期で、一番古いデータから順次読出しを行ない、読出された領域には順次新たなデータが再書込みされる。前記デコーダ17は、読出された1ワ

ード分のデータを1サンプル分の音声データに復号化する。

【0048】

このようにバッファメモリ15から読出された後のデータは、発振器16からのクロックに同期して処理が行われる。すなわち、前記D/A変換器18のサンプリングクロックは、前記発振器16からのクロックか、またはそのクロックに同期して該D/A変換器18の内部で生成されるクロックとなり、送信側のサンプリングクロックとは非同期となっている。

【0049】

注目すべきは、本発明では、読出しクロックを作成する前記発振器16が可変周波数の発振器から成り、その発振周波数が、前記バッファメモリ15内の未読データ量に応じて変化されることである。具体的には、前記バッファメモリ15は、その内部の未読データ量が容量の半分を超えたか否かを示す1ビットのフラグ信号(一般的にハーフフラグ信号と呼ばれる)hfを出力する機能を有し、そのフラグ信号hfはスイッチ21を介してローパスフィルタ22に入力され、平滑化された後、前記発振器16に入力される。

10

【0050】

前記発振器16は、電圧制御型発振器(VCO)から成り、入力電圧が高くなる程、発振周波数が高くなる。一方、前記フラグ信号hfは、前記バッファメモリ15内の未読データ量が、半分を超えている場合には「1」、たとえばVccなどのハイレベルの電圧となり、前記半分を超えていない場合には「0」、たとえばGNDなどのローレベルの電圧となる。したがって、前記未読データ量が半分を超えている場合には前記発振器16の発振周波数が高くなってデータの読出し速度が速くなり、前記未読データ量が半分を超えていない場合には発振器16の発振周波数が低くなってデータの読出し速度が遅くなり、こうして常に前記未読データ量がバッファメモリ15の容量の半分となるように閉ループ制御が行われる。

20

【0051】

また、前記フラグ信号hfは制御回路14にも入力されている。この制御回路14は、前記フラグ信号hfに応答して、初期状態では「0」、該フラグ信号hfが最初に「1」となったタイミング以降は「1」となる切換え信号swを前記スイッチ21へ出力する。スイッチ21には、前記フラグ信号hfと、予め定める電圧Vhとが入力されており、前記切換え信号swが、「0」であるときには前記電圧Vhを前記ローパスフィルタ22へ出力し、「1」であるときには前記フラグ信号hfを前記ローパスフィルタ22へ出力する。

30

【0052】

前記電圧Vhは、前記フラグ信号hfの2つの電圧の中間値、たとえばVcc/2に選ばれている。したがって、発振器16は、バッファメモリ15からのデータの読出し開始までは一定の電圧Vhが入力されて、その電圧Vhに対応した予め定める周波数で発振を行い、バッファメモリ15からのデータの読出しが開始されると、前記電圧Vhに対応した周波数から前記フラグ信号hf、したがって未読データ量に対応した周波数に円滑に変移し、発振を行う。

【0053】

また、前記切換え信号swは、前記ANDゲート23の一方の入力にも入力されている。このANDゲート23の他方の入力には前記発振器16からのクロックが入力されており、出力が前記バッファメモリ15、デコーダ17およびD/A変換器18などへ出力される。したがって、前記切換え信号swは、クロックのイネーブル信号として作用し、該切換え信号swが、「0」であるとき、すなわち未読データ量がバッファメモリ15の容量の半分に達するまではクロックの出力を禁止し、「1」となると、すなわち未読データ量がバッファメモリ15の容量の半分を超えるとクロックの出力を許可し、すなわちバッファメモリ15からのデータの読出しを許容する。

40

【0054】

図2は、上述のように構成される再生装置11におけるバッファメモリ15の入出力デー

50

タと未読データ量との時間変化の一例を示すグラフである。この図 2 は前述の図 8 に対応し、図 2 ( a ) はバッファメモリ 1 5 に書込まれるデータを示し、図 2 ( b ) はバッファメモリ 1 5 から読出されるデータを示し、図 2 ( c ) はバッファメモリ 1 5 における未読データ量を示す。また、図 2 ( d ) は前記フラグ信号 h f を示し、図 2 ( e ) はローパスフィルタ 2 2 への入出力を示す。

**【 0 0 5 5 】**

先ず、初期状態またはデータ受信を行っていないアイドル状態では、制御回路 1 4 からの切換え信号 s w が「 0 」とされる。これによって、スイッチ 2 1 はローパスフィルタ 2 2 に対して定電圧 V h を出力する。前記電圧 V h は前記フラグ信号 h f の振幅変化幅の 1 / 2 のレベルに設定されており、直流成分は該ローパスフィルタ 2 2 を通過するので、発振器 1 6 にはこの定電圧 V h が供給される。ここで発振器 1 6 は、前記電圧 V h を入力したときに、所望のサンプリングクロック周波数と同じ周波数で発振するように設計されている。このクロックは前記 A N D ゲート 2 3 で阻止されて出力されず、またバッファメモリ 1 5 の内部は空の状態である。

10

**【 0 0 5 6 】**

通信路 1 2 を通して他のノードからのデータの受信が開始されると、受信されたパケットは、受信回路 1 3 に入力され、該受信回路 1 3 がデータを受信したことを制御回路 1 4 に報知することで、先ずパケット内のヘッダが該制御回路 1 4 によって受信回路 1 3 から読出される。たとえば、I E E E 1 3 9 4 による通信方式では、ヘッダにはパケット内に含まれるデータ数が格納されており、制御回路 1 4 はこのデータ数だけパケット中のオーディオデータのみを受信回路 1 3 からバッファメモリ 1 5 に書込む。パケットにヘッダなどが含まれず、パケット全体がデータのみで構成されるような通信方式の場合には、パケット内の最初から最後までデータを制御回路 1 4 がバッファメモリ 1 5 に書込めばよい。以上の動作がパケット毎に繰返される。こうして前述のように、時間軸方向に圧縮され、パケット化されたデータが、図 2 ( a ) において参照符 I N 1 , I N 2 , I N 3 , ... で示すように、該バッファメモリ 1 5 に順次入力され、書込まれてゆく。

20

**【 0 0 5 7 】**

そして、時刻 T H において、バッファメモリ 1 5 の内部にデータが半分まで蓄積されると、該バッファメモリ 1 5 から出力されるフラグ信号 h f が図 2 ( d ) で示すように「 1 」となり、制御回路 1 4 はこの時点から一連のデータ受信が全て完了するまで、前記切換え信号 s w を「 1 」にして保持する。これによって、再生中はスイッチ 2 1 は前記フラグ信号 h f をローパスフィルタ 2 2 を介して発振器 1 6 に与えると同時に、A N D ゲート 2 3 がそのクロックの出力を許可し、発振器 1 6 からのクロックが出力され続ける。この結果、バッファメモリ 1 5 には前記時刻 T H から読出しクロックが入力され、図 2 ( b ) において参照符 O U T 1 , O U T 2 , O U T 3 , ... で示すように、符号化されたデータが 1 サンプル分ずつ一定間隔で読出され、時間軸方向に伸長される。読出されたデータは、デコーダ 1 7 で復号化され、D / A 変換器 1 8 においてアナログ信号に変換された後、出力される。

30

**【 0 0 5 8 】**

ここで、前記時刻 T H において、スイッチ 2 1 がフラグ信号 h f 側に切換わった直後の発振器 1 6 の入力電圧は、ローパスフィルタ 2 2 の効果によって直ちに变化せず、したがってクロックの周期も直ちには变化しない。このクロックに回答して、上述のようにバッファメモリ 1 5 からのデータの読出しが開始されると、未読データ量は、図 2 ( c ) において参照符 で示すように増減を繰返す。これによって、前記フラグ信号 h f は図 2 ( d ) に示すように変化し、スイッチ 2 1 を介するローパスフィルタ 2 2 への入力も図 2 ( e ) において参照符 1 で示すように前記フラグ信号 h f に対応した信号となり、この信号が該ローパスフィルタ 2 2 で平滑化され、参照符 2 で示すように、時間変化のほとんどない波形となって発振器 1 6 へ入力され、該発振器 1 6 からは周波数の安定したクロックが出力される。

40

**【 0 0 5 9 】**

50

ここで、前記バッファメモリ15からの読出しが開始されるまでの期間、電圧Vhをローパスフィルタ22へ供給する構成がない場合は、該ローパスフィルタ22の出力は、図2(e)において参照符号3で示すように、前記電圧Vhに到達するまでに時間がかかり、その間クロックが不安定となってしまうのに対して、前記のように定電圧Vhを供給することによって、前記読出し開始の前後でローパスフィルタ22の出力として、未読データ量を一定にするような電圧変化がほとんどない波形が得られることになり、クロック周波数を安定させることができる。

#### 【0060】

以上のように構成することによって、従来では、送信側のサンプリングクロックが受信側のサンプリングクロックに対して周波数が微妙に高い場合は、前記図8(c)において参照符号2で示すように未読データ量が時間と共に増加し、オーバーフローを生じていたのに対して、本発明の再生装置11では、前記未読データ量の増加によってフラグ信号hfが「1」となる割合が多くなって読出しのクロックの周波数も微妙に増加するので、図2(c)において参照符号3で示すように、そのような不具合が生じることはなく、未読データ量を常に略一定にすることができる。

10

#### 【0061】

同様に、従来では、送信側のサンプリングクロックが受信側のサンプリングクロックに対して周波数が微妙に低い場合は、前記図8(c)において参照符号3で示すように未読データ量が時間と共に減少し、アンダーフローを生じていたのに対して、本発明の再生装置11では、前記未読データ量の減少によってフラグ信号hfが「0」となる割合が多くなって読出しのクロックの周波数も微妙に減少するので、図2(c)において参照符号3で示すように、そのような不具合が生じることはなく、未読データ量を常に略一定にすることができる。

20

#### 【0062】

このように前記フラグ信号hfによって発振器16にバッファメモリ15の未読データ量がフィードバックされ、クロックの周期は送信側の符号化周期、つまりサンプリング周期と同じになるように制御され、前記未読データ量の平均値が一定量に保たれるので、バッファメモリ15のオーバーフローやアンダーフローは発生せず、再生時にサンプル点の重複や欠落は発生しない。したがって、送信側から一定間隔で送信されてくるパッケージデータを受信して再生するにあたって、送信側と受信側とが、特別なクロック信号や通信などで同期(関係)することなく、同時性のあるデータや、複数の再生装置に配信されるデータなどのように、再生装置側でデータの再生タイミングを任意に決定できないようなデータ、すなわちバッファメモリ15での蓄積で時間のずれを吸収できないデータに対して、上記のように読出しクロックの周波数を変化することで、前記時間のずれを吸収することができる。

30

#### 【0063】

ここで、クロックの周波数の変動要因はバッファメモリ15への書込み周期の乱れによるものであるが、図2(a)において参照符号IN3, IN7, IN11, ...で示すように、パッケージが一時途切れても、パッケージ中のデータの長時間に亘る平均周期は、送信側の符号化周期に一致し、常に一定となるので、バッファメモリ15への書込み周期の長時間平均も一定となり、この長時間平均を行なうローパスフィルタ22の効果によってクロックの変動を避けることができる。

40

#### 【0064】

また、本発明の再生装置11では、発振器16を電圧制御型発振器で構成し、その発振器16へは、バッファメモリ15からのフラグ信号hfをローパスフィルタ22で平滑化して与えるようにし、前記フラグ信号hfが、その発振器16の発振周波数を上昇すべき電圧と下降すべき電圧とを切換えて出力するとともに、読出し初期においては、制御回路14がスイッチ21を切換えて、両電圧の中間値である定電圧Vhを入力するので、読出し初期から発振器16の入力電圧が比較的安定し、読出し速度を一定に維持することができる。

50

## 【0065】

さらにまた、前記発振器16は、その入出力特性が、図3で示すように、入力電圧の変化に対する出力周波数の変化が、中心電圧付近で小さく、かつ周辺電圧で大きくなる非線形な関数に設定されている。これによって、前述のように通常再生時は前記フラグ信号hfの中心電圧である前記定電圧Vhで平衡状態にある該発振器16の入力電圧が多少変動しても、出力周波数を安定に維持することができ、これに対して前記入力電圧が大きく変動した場合、前記出力周波数も大きく変化し、フィードバック制御によって前記フラグ信号hfをローパスフィルタ22で平滑化した電圧を前記定電圧Vh付近に効率良く復帰させることができる。

## 【0066】

本発明の実施の他の形態について、図4および図5に基づいて説明すれば、以下のとおりである。

## 【0067】

図4は、本発明の実施の他の形態の再生装置31の電氣的構成を示すブロック図である。この再生装置31は、上述の再生装置11に類似し、対応する部分には同一の参照符号を付して、その説明を省略する。注目すべきは、この再生装置31では、フィードバック制御を行なうための信号が、前記フラグ信号hfのような1ビットの信号ではなく、多ビットのデジタル信号をアナログ値に変換した信号であることである。また、再生処理部分は、デジタルオーディオデータが2値化された1ビットオーディオデータの再生処理を行なうことである。

## 【0068】

具体的には、制御回路38によってカウンタ32およびバッファメモリ15が最初に初期化され、その後、前記制御回路38からバッファメモリ15への書込みクロックと、後述の読出しクロックとがカウンタ32に入力され、それぞれのクロックによって数値を増加または減少させて得られた差分値、したがってバッファメモリ15の未読データ量の計数値がD/A変換器33によってアナログ値に変換される。そのアナログ値は、前記スイッチ21およびローパスフィルタ22を介して、クロックの発振器34に入力される。

## 【0069】

図5は、前記D/A変換器33の一構成例を示すブロック図である。このD/A変換器33は、抵抗を組合わせた簡単な構成で実現されるD/A変換器であり、4ビット入力の例を示している。前記カウンタ32からの未読データ量の計数値のデジタルデータが図5の上方から平行に入力され、下方からアナログ値が出力される。入力ビット数が多い場合は、抵抗を図5の横方向に増やすだけでよい。

## 【0070】

前記発振器34は、前述のように電圧制御型発振器から成り、前記1ビットオーディオデータのサンプリング周波数に対応した発振周波数のクロックを出力する。このクロックは、デコーダ35および1ビットオーディオデータのD/A変換器36へ出力されるとともに、分周器37で分周された後、バッファメモリ15の読出しクロックとして使用される。

## 【0071】

上述のように構成される再生装置31では、データの読出しが開始されると、前記ローパスフィルタ22には、前記図2(d)および図2(e)において参照符号1で示すような前記フラグ信号hfに代えて、図2(c)において参照符号で示す未読データ量のアナログ値が入力され、前記再生装置11と同様のフィードバックによる周波数制御が行われる。これによって、前記再生装置11に比べて、構成は複雑になるものの、より高精度にクロック周波数を制御することができる。

## 【0072】

また、デジタルオーディオデータとして、2値化された1ビットオーディオデータを使用する場合、バッファメモリ15から読出されるデータ1ワード中の1ビットが1サンプルに相当する。したがって、1ワード中のビット数をnとすると、バッファメモリ15から

10

20

30

40

50

1回データを読出す間にサンプリング処理がn回行われることになるので、該バッファメモリ15へは、サンプリング用のクロックをn分周したクロックが分周器37で生成され、入力される。

【0073】

ここで、発振器34は、前記定電圧Vhを入力したときに、1ビットオーディオ再生のための所望のサンプリングクロック周波数と同じ周波数で発振するように設計されている。1ビットオーディオの場合、デコーダ35の内部では1ワードのデータを1ビットに変換する並列/直列変換処理のみを行ない、D/A変換器36の内部では低域通過フィルタによる処理のみを行なうことでアナログ信号に変換することができる。

【0074】

このように1ビットオーディオデータで伝送することで、各ビットの重みの異なるマルチビットのデータでは、MSB付近のデータに伝送誤りが生じると、再生音声に大きな歪みが生じる可能性があるのに対して、該1ビットオーディオデータは各ビットの重みが相互に等しく、伝送誤りが生じても知覚できるような歪みが発生する可能性は小さく、SNの大きなデータ伝送を行うことができる。

【0075】

さらにまた、伝送中のエラーによって、パケットが正しく受信できずに消失する場合がある。このような場合には、送信データの量と受信データの量とが異なり、ローパスフィルタ22へ入力される信号の平均レベルが変化し、一時的にサンプリング周波数が乱れることになる。この乱れは前述のフィードバック制御によっていずれ回復するけれども、この再生装置31では、そのような乱れを防止する対策を講じており、以下に説明する。なお、以下の説明では、各パケットに含まれるデータ量は一定量Kとし、消失したパケット中のデータ量もKである場合を想定している。

【0076】

先ず、図示しない送信側からは、パケットの識別が可能な通し番号がヘッダ部分に入れて送信される。そのパケットを受信すると、制御回路38は、ヘッダ中のこの番号をパケット毎に確認する。もし前回受信したパケットの番号に対して今回受信したパケットの番号が連続していない場合は、該制御回路38はその間のパケットが伝送エラーによって消失したと判断し、今回受信したパケットの番号から前回受信したパケットの番号を減算し、その結果からさらに1を減算することで消失分のパケット数を算出する。そして、消失したパケット数×Kの量の再生用データ量をダミーデータとしてバッファメモリ15へ書込む。

【0077】

これによって、パケットが伝送中にエラーで消失しても、送信されたパケット中のデータ量と同じ量のデータがバッファメモリ15へ書込まれ、該バッファメモリ15内の未読データ量の平均値が変化することなく、したがってサンプリング周波数が乱れることを防止することができる。

【0078】

なお、前記ダミーデータは、バッファメモリ15から読出されて音声データとして再生されると、聴感上のノイズとなるので、D/A変換器36から出力される際に振幅が0レベルとなるか、または一定値を維持することが望ましい。これには、前述のようにオーディオデータが1ビットオーディオデータである場合、再生データのビット列が1と0とを交互に繰返すようなデータを書込むことで実現することができる。この場合、平均値が0レベルとなり、したがって再生レベルを0レベルに保持し、聴感上のノイズを極力抑えることができる。

【0079】

以上の実施形態は何れもオーディオデータを対象に説明したけれども、周期的に再生処理が行われる映像データなどに対しても同様に適用できることは明らかである。また、パケットデータに限らず、連続して送信されてくるデータに対しても、ジッタを除去するために使用することができる。

10

20

30

40

50

## 【 0 0 8 0 】

## 【 発明の効果 】

本発明のデータ再生装置は、以上のように、受信したデータを再生するにあたって、受信データをバッファメモリに一時的に蓄積して、そのバッファメモリにおける未読データ量を未読データ量算出手段で算出し、クロック周波数変更手段が、その未読データ量を平滑化した出力に基づいて前記バッファメモリから再生手段への読出しクロックの周波数を変化させることで、バッファメモリにおける未読データの蓄積データ量を略一定に維持して、読出しを行う。

## 【 0 0 8 1 】

それゆえ、送信側と受信側とが、特別なクロック信号や通信などで同期（関係）することなく、同時性のあるデータや、複数の再生装置に配信されるデータなどのように、再生装置側でデータの再生タイミングを任意に決定できないようなデータ、すなわちバッファメモリでの蓄積で、ジッタなどの時間のずれを吸収できないデータに対して、上記のように読出しクロックの周波数を変化することで、前記時間のずれを吸収することができる。

## 【 0 0 8 2 】

また、本発明のデータ再生装置は、以上のように、送信側から一定間隔で送信されてくるパケットデータを受信して再生する装置において、受信データをバッファメモリに一時的に蓄積して、そのバッファメモリから、一番古いデータから順次連続して読出すことで、前記パケットデータの時間軸を伸長して、連続したデータに変換する。そして、前記バッファメモリにおける未読データ量を未読データ量算出手段で算出し、クロック周波数変更手段が、その未読データ量を平滑化した出力に基づいて前記バッファメモリから再生手段への読出しクロックの周波数を変化させることで、バッファメモリにおける未読データの蓄積データ量を略一定に維持して、読出しを行う。

## 【 0 0 8 3 】

それゆえ、送信側と受信側とが、特別なクロック信号や通信などで同期（関係）することなく、同時性のあるデータや、複数の再生装置に配信されるデータなどのように、再生装置側でデータの再生タイミングを任意に決定できないようなデータ、すなわちバッファメモリでの蓄積で時間のずれを吸収できないデータに対して、上記のように読出しクロックの周波数を変化することで、前記時間のずれを吸収することができる。

## 【 0 0 8 4 】

さらにまた、本発明のデータ再生装置は、以上のように、前記読出しクロックを作成するクロック信号源を電圧制御型発振器とし、未読データ量算出手段は、未読データ量が予め定める値以上であるか否かを表す1ビットの信号を出力し、それに応答して、クロック周波数変更手段は、周波数を下降すべき電圧、たとえばGND電位や、周波数を上昇すべき電圧、たとえばVcc電位を切換えて、前記電圧制御型発振器へ出力することで、前述のように読出し速度を一定に維持する。

## 【 0 0 8 5 】

それゆえ、簡単な構成で、低コストに、かつ容易に実現することができる。

## 【 0 0 8 6 】

また、本発明のデータ再生装置は、以上のように、前記予め定める値を、前記バッファメモリの容量の半分とする。

## 【 0 0 8 7 】

それゆえ、送信側のクロック、すなわちバッファメモリへの書込みクロックと読出しクロックとの差によるオーバーフローとアンダーフローとを、最も高い確率で防止することができる。

## 【 0 0 8 8 】

さらにまた、本発明のデータ再生装置は、以上のように、前記クロック周波数変更手段が、バッファメモリへのデータの入力開始時点から、未読データ量が予め定める値に達し、読出しが開始されるまでの間は、前記周波数を上昇すべき電圧と下降すべき電圧との中間値を出力する。

10

20

30

40

50

## 【0089】

それゆえ、読出しが開始される以前のバッファメモリへのデータの入力開始時点からクロックが規定の周波数で略安定しており、読出しが開始時点では前記制御電圧が比較的安定し、読出し速度を一定に維持することができる。

## 【0090】

また、本発明のデータ再生装置は、前記読出しクロックを作成するクロック信号源を電圧制御型発振器とし、前記クロック周波数変更手段は、前記未読データ量算出手段の出力データに対応したアナログ電圧を出力する。

## 【0091】

それゆえ、未読データ量に対応して、前記電圧制御型発振器へ入力する制御電圧をアナログ電圧で細かく調整することができ、より高精度にクロック周波数を制御することができる。

## 【0092】

さらにまた、本発明のデータ再生装置は、以上のように、前記電圧制御型発振器を、入力電圧の変化に対する出力周波数の変化が、中心電圧付近で小さく、かつ周辺電圧で大きくなる非線形な関数に設定する。

## 【0093】

それゆえ、入力電圧が前記中心電圧付近に収束している定常状態では、該入力電圧が多少変動しても前記出力周波数を安定に維持することができ、これに対して、入力電圧が大きく変動した場合、前記出力周波数も大きく変化し、フィードバック制御によって前記入力電圧を前記中心電圧付近に効率良く復帰させることができる。

## 【0094】

また、本発明のデータ再生装置は、以上のように、再生すべき受信データを、映像データおよび/または音声データとし、前記バッファメモリへは、ヘッダや誤り訂正用の符号などの前記映像および/または音声の成分以外を除いて記憶する。

## 【0095】

それゆえ、前記バッファメモリのメモリ容量の消費を抑えるとともに、読出しのクロックを送信側と同じ周波数とすることができる。

## 【0096】

さらにまた、本発明のデータ再生装置は、以上のように、再生すべき受信データを、各ビットの重みが相互に等しく、伝送誤りが生じても知覚できるような歪みが発生する可能性が小さい1ビット音声データとする。

## 【0097】

それゆえ、SNの大きなデータ伝送を行うことができる。

## 【0098】

また、本発明のデータ再生装置は、以上のように、データ補償手段が、受信したパケットデータに予め付されているパケット毎の順序を示す識別番号を識別し、受信パケット列中で前記識別番号が不連続になった場合には、消失パケットに代えて予め定める特定のデータを前記バッファメモリに書込む。

## 【0099】

それゆえ、前記同時性のあるデータや複数の再生装置に配信されるデータなどのように再生装置側でデータの再生タイミングを任意に決定できないようなデータに好適である。

## 【0100】

さらにまた、本発明のデータ再生装置は、以上のように、前記特定のデータを、再生信号のレベルが、一定値となるようなデータまたは0レベルとなるようなデータとする。

## 【0101】

それゆえ、たとえば音声信号の場合には、聴感上のノイズを抑制することができる。

## 【図面の簡単な説明】

【図1】パケットデータを受信して再生する本発明の実施の一形態の再生装置の電気的構成を示すブロック図である。

10

20

30

40

50

【図2】図1で示す再生装置におけるバッファメモリの入出力データと未読データ量との時間変化の一例を示すグラフである。

【図3】発振器の入力電圧の変化に対する出力周波数の変化を示すグラフである。

【図4】本発明の実施の他の形態の再生装置の電気的構成を示すブロック図である。

【図5】図4で示す再生装置におけるD/A変換器の一構成例を示すブロック図である。

【図6】サンプル点が欠落した場合の再生波形を示す図である。

【図7】典型的な従来技術の再生装置の電気的構成を示すブロック図である。

【図8】図7で示す再生装置におけるバッファメモリの入出力データと未読データ量との時間変化の一例を示すグラフである。

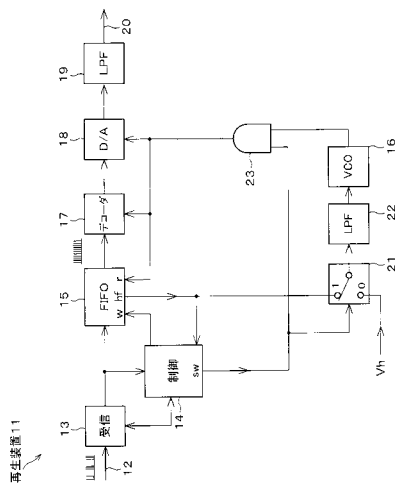
【符号の説明】

- 1 1, 3 1 再生装置
- 1 2, 1 9 通信路
- 1 3 受信回路(受信手段)
- 1 4 制御回路
- 1 5 バッファメモリ(未読データ量算出手段、クロック周波数変更手段)
- 1 6, 3 4 発振器(クロック信号源、電圧制御型発振器)
- 1 7, 3 5 デコーダ(再生手段)
- 1 8, 3 6 D/A変換器
- 2 1 スイッチ(クロック周波数変更手段)
- 2 2 ローパスフィルタ(平滑化手段)
- 2 3 ANDゲート
- 3 2 カウンタ(未読データ量算出手段、クロック周波数変更手段)
- 3 3 D/A変換器(クロック周波数変更手段)
- 3 7 分周器
- 3 8 制御回路(データ補償手段)

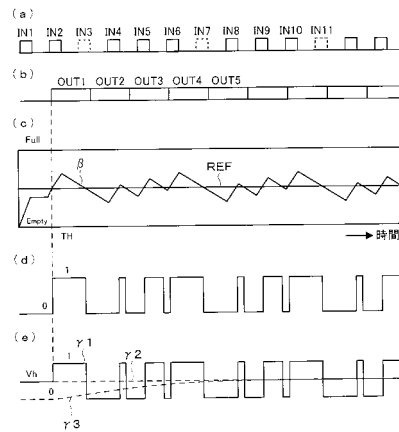
10

20

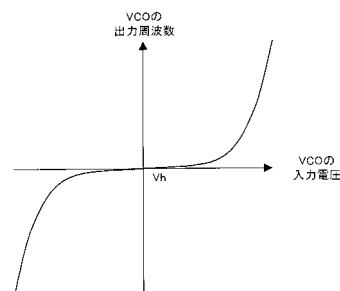
【図1】



【図2】



【図3】





---

フロントページの続き

(72)発明者 市川 雄二

大阪府大阪市阿倍野区长池町2番2号 シャープ株式会社内

(72)発明者 高橋 雅史

大阪府大阪市阿倍野区长池町2番2号 シャープ株式会社内

Fターム(参考) 5D044 AB01 BC08 CC09 DE12 DE60 FG10 FG18 FG21 GK12 GM15  
HL11

5K034 AA06 DD01 EE11 HH02 HH50 HH56 PP01