



(12) 发明专利申请

(10) 申请公布号 CN 117936498 A

(43) 申请公布日 2024. 04. 26

(21) 申请号 202211269163.0

(22) 申请日 2022.10.17

(71) 申请人 长鑫存储技术有限公司

地址 230601 安徽省合肥市经济技术开发区
空港工业园兴业大道388号

(72) 发明人 刘莹

(51) Int. Cl.

H01L 23/498 (2006.01)

H01L 21/48 (2006.01)

H01L 21/603 (2006.01)

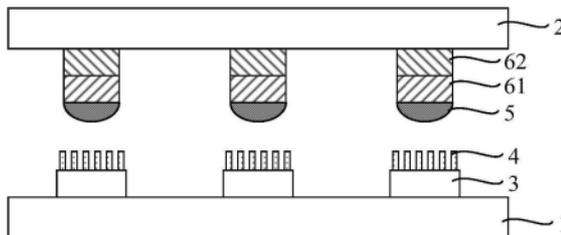
权利要求书2页 说明书8页 附图8页

(54) 发明名称

半导体结构和半导体结构的制造方法

(57) 摘要

本公开实施例涉及半导体领域,提供一种半导体结构和半导体结构的制造方法,半导体结构包括:堆叠设置且相互焊接的第一结构件和第二结构件;所述第一结构件朝向所述第二结构件的表面具有焊盘;所述焊盘朝向所述第二结构件的表面具有多个相互分立的凸起部;所述焊盘与所述第二结构件之间还具有焊料层,所述焊料层覆盖所述凸起部。本公开实施例至少可以提高焊接第一结构件和第二结构件的可靠性。



1. 一种半导体结构,其特征在于,包括:
堆叠设置且相互焊接的第一结构件和第二结构件;
所述第一结构件朝向所述第二结构件的表面具有焊盘;
所述焊盘朝向所述第二结构件的表面具有多个相互分立的凸起部;
所述焊盘与所述第二结构件之间还具有焊料层,所述焊料层覆盖所述凸起部。
2. 根据权利要求1所述的半导体结构,其特征在于,相邻所述凸起部之间的间距大于所述凸起部的宽度,所述凸起部的宽度方向平行于所述焊盘的上表面。
3. 根据权利要求2所述的半导体结构,其特征在于,相邻所述凸起部之间的间距为 $0.7\mu\text{m} \sim 1.3\mu\text{m}$;所述凸起部的宽度为 $0.3\mu\text{m} \sim 0.7\mu\text{m}$ 。
4. 根据权利要求1所述的半导体结构,其特征在于,所述凸起部的高度大于所述凸起部的宽度,所述凸起部的高度方向垂直于所述焊盘的上表面,所述凸起部的宽度方向平行于所述焊盘的上表面。
5. 根据权利要求4所述的半导体结构,其特征在于,所述凸起部的高度与所述凸起部的宽度之比为 $2 \sim 4$ 。
6. 根据权利要求5所述的半导体结构,其特征在于,所述凸起部的高度为 $1\mu\text{m} \sim 2\mu\text{m}$ 。
7. 根据权利要求1所述的半导体结构,其特征在于,位于所述焊盘边缘区域的所述凸起部的高度大于所述焊盘中心区域的所述凸起部的高度;或者,
所有所述凸起部的高度的相等。
8. 根据权利要求1所述的半导体结构,其特征在于,在平行于所述焊盘上表面的方向上,位于所述焊盘边缘区域的所述凸起部的横截面的面积大于所述焊盘中心区域的所述凸起部的横截面的面积;或者,
所有所述凸起部的横截面的面积相等。
9. 根据权利要求1所述的半导体结构,其特征在于,位于所述焊盘边缘区域的所述凸起部的密度大于所述焊盘中心区域的所述凸起部的密度。
10. 根据权利要求1所述的半导体结构,其特征在于,所述焊盘的上表面包括凸点区和空白区,所述凸点区上具有多个所述凸起部,所述空白区上不设有所述凸起部;
所述凸点区至少位于所述焊盘的边缘;
所述空白区至少位于所述焊盘的边缘与所述焊盘的中心之间。
11. 根据权利要求1所述的半导体结构,其特征在于,在平行于所述焊盘上表面的方向上,多个所述凸起部的横截面的总面积与所述焊盘的上表面的面积之比为 $0.2 \sim 0.5$ 。
12. 根据权利要求1所述的半导体结构,其特征在于,所述第一结构件与所述第二结构件均为芯片;或者,所述第一结构件为基板,所述第二结构件为芯片。
13. 根据权利要求1所述的半导体结构,其特征在于,所述凸起部的横截面的形状包括三角形、正方形、矩形、五边形、六边形或圆形;和/或,
所述凸起部为柱状结构。
14. 一种半导体结构的制造方法,其特征在于,包括:
提供第一结构件和第二结构件;所述第一结构件的表面具有焊盘,所述焊盘的表面具有多个相互分立的凸起部;所述第二结构件的表面还具有焊料层;
将所述第二结构件具有所述焊料层的表面朝向所述第一结构件具有所述焊盘的表面,

并将所述第二结构件堆叠在所述第一结构件上；

压合所述第一结构件和所述第二结构件,以使所述焊料层覆盖所述凸起部。

15. 根据权利要求14所述的半导体结构的制造方法,其特征在于,采用热压键合工艺压合所述第一结构件和所述第二结构件;所述热压键合工艺后,还包括:采用回流焊工艺焊接所述第一结构件和所述第二结构件。

半导体结构和半导体结构的制造方法

技术领域

[0001] 本公开属于半导体领域,具体涉及一种半导体结构和半导体结构的制造方法。

背景技术

[0002] 为提高半导体结构的集成度,可以在同一封装结构内放置一个以上的结构件,并将很多结构件堆叠并焊接在一起,例如高带宽内存(High Bandwidth Memory, HBM)和三维堆叠(3-Dimensional Stack, 3DS)存储器。由此,可以将原本一维的布局扩展到三维,进而大幅度提高了结构件的密度。

[0003] 然而,随着集成度和I/O数的逐步提高,焊料层的尺寸不断减小,倒装焊接工艺已无法满足精度的要求。此外,在焊接的过程中,可能出现结构件发生翘曲、焊料层高度不一致、多个结构件出现相对位移、相邻焊料层发生桥连现象等问题。因此,亟需一种半导体结构和半导体结构的制造方法,以提高焊接第一结构件和第二结构件的可靠性。

发明内容

[0004] 本公开实施例提供一种半导体结构和半导体结构的制造方法,至少有利于提高焊接第一结构件和第二结构件的可靠性。

[0005] 根据本公开一些实施例,本公开实施例一方面提供一种半导体结构,其中,半导体结构包括:堆叠设置且相互焊接的第一结构件和第二结构件;所述第一结构件朝向所述第二结构件的表面具有焊盘;所述焊盘朝向所述第二结构件的表面具有多个相互分立的凸起部;所述焊盘与所述第二结构件之间还具有焊料层,所述焊料层覆盖所述凸起部。

[0006] 根据本公开一些实施例,本公开实施例另一方面还提供一种半导体结构的制造方法,制造方法包括:提供第一结构件和第二结构件;所述第一结构件的表面具有焊盘,所述焊盘的表面具有多个相互分立的凸起部;所述第二结构件的表面还具有焊料层;将所述第二结构件具有所述焊料层的表面朝向所述第一结构件具有所述焊盘的表面,并将所述第二结构件堆叠在所述第一结构件上;压合所述第一结构件和所述第二结构件,以使所述焊料层覆盖所述凸起部。

[0007] 本公开实施例提供的技术方案至少具有以下优点:多个相互分立的凸起部有利于增加与焊料之间的作用面积,从而增加表面作用力。这种较大的表面作用力可以降低第一结构件和第二结构件发生翘曲的程度并避免二者发生相对位移。此外,由于二者的翘曲程度得到控制,因而多个焊料层的高度可以保持相对一致。此外,这种表面作用力可以阻挡焊料朝向焊盘的外部流动,从而避免发生桥连的问题。

附图说明

[0008] 此处的附图被并入说明书中并构成本说明书的一部分,示出了符合本公开的实施例,并与说明书一起用于解释本公开的原理。显而易见地,下面描述中的附图仅仅是本公开的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据

这些附图获得其他的附图。

[0009] 图1-图3分别示出了本公开一实施例提供的不同半导体结构在压合前的剖面图；

[0010] 图4示出了本公开一实施例提供的半导体结构在压合后的剖面图；

[0011] 图5-图14分别示出了本公开一实施例提供的不同焊盘和凸起部的俯视图；

[0012] 图15-图19示出了本公开另一实施例提供的半导体结构的制造方法中各步骤对应的结构示意图。

具体实施方式

[0013] 由背景技术可知,在焊接的过程中,可能出现结构件发生翘曲、焊料层高度不一致、多个结构件出现相对位移、相邻焊料层发生桥连现象等问题。经分析发现,主要原因在于:在焊接加热和冷却的过程中,由于热膨胀系数的差异,第一结构件和第二结构件具有发生翘曲的趋势。然而焊盘与焊料层的表面作用力较小,从而难以有效牵引第一结构件和第二结构件以控制二者的翘曲程度。若第一结构件或第二结构件发生翘曲,不同位置的焊料层的高度会相应变化。另外,较小的表面作用力还可能导致第一结构件和第二结构件发生相对位移。另外,焊料受热融化后,可能流出焊盘,进而出现桥连问题。

[0014] 本公开实施例提供一种半导体结构,此半导体结构内的焊盘表面具有多个相互分立的凸起部,凸起部可以增强焊料层与焊盘的作用力,从而有效改善上述问题。

[0015] 下面将结合附图对本公开的各实施例进行详细的阐述。然而,本领域的普通技术人员可以理解,在本公开各实施例中,为了使读者更好地理解本公开实施例而提出了许多技术细节。但是,即使没有这些技术细节和基于以下各实施例的种种变化和修改,也可以实现本公开实施例所要求保护的技术方案。

[0016] 如图1-图14所示,本公开一实施例提供一种半导体结构,半导体结构包括:堆叠设置且相互焊接的第一结构件1和第二结构件2;第一结构件1朝向第二结构件2的表面具有焊盘3;焊盘3朝向第二结构件2的表面具有多个相互分立的凸起部4;焊盘3与第二结构件2之间还具有焊料层5,焊料层5覆盖凸起部4。即,多个凸起部4在焊盘3表面相互间隔,凸起部4还露出部分焊盘3的表面。

[0017] 这样的设计至少具有以下好处:

[0018] 第一,相比于多个凸起部4相连设置,多个凸起部4之间相互分立使得凸起部4露出的表面面积更大,从而增大与焊料层5的作用面积,进而提高焊接强度;另外,相互分立的凸起部4露出焊盘3的部分表面,从而使得焊料层5还直接与焊盘3表面产生作用力,进而提高焊接强度,降低接触电阻。此外,间隔设置的凸起部4还可以为焊料层5提供更充足的空间位置,减少逸出至焊盘3外的焊料,从而降低桥接的风险。

[0019] 第二,由于表面作用力增强,因此,这种表面作用力可以有效牵引第一结构件1和第二结构件2,避免第一结构件1和第二结构件2发生翘曲或者相对位移,进而有利于提高半导体结构的平整程度。

[0020] 第三,由于表面作用力增强,因而多个凸起部4有利于控制焊料的流动方向,即阻挡凸起部4朝向焊盘3以外的区域流动,从而避免发生短路的问题。由于焊料被凸起部4束缚在焊盘3表面,因而,最终所形成的多个焊点的高度相对一致,从而可以均衡多个焊点的应力,以避免焊点失效。

[0021] 第四,相比于多个凸起部4相连设置,多个凸起部4间隔设置可以为凸起部4的轻微弯曲提供空间位置。由此,在对第一结构件1和第二结构件2进行压合时,凸起部4可以发生轻微弯曲,从而对两个结构件的压合力起到缓冲作用,进而避免对结构件造成损伤。

[0022] 下面将结合附图对半导体结构进行详细说明。

[0023] 参考图1-图4,在一些实施例中,第一结构件1与第二结构件2均为芯片。比如二者均为存储芯片,存储芯片可以为动态随机存取存储器(Dynamic Random Access Memory, DRAM);或者,第一结构件1为逻辑芯片,第二结构件2为存储芯片。在另一些实施例中,第一结构件1可以为基板,第二结构件2可以为芯片。基板可以为中介板或者电路板。

[0024] 示例地,凸起部4的材料可以为铜、镍等金属。即凸起部4可以为细长的金属条,其延伸方向可以垂直于焊盘3的上表面。由此,制造工艺更简单,还能够保证在露出焊盘3更多表面的同时,增大凸起部4的侧壁面积。

[0025] 在一些实施例中,焊盘3可以位于第一结构件1的背面,在另一些实施例中,焊盘3还可以位于第一结构件1的正面。正面即有源面,背面即有源面相对的一面。

[0026] 在一些实施例中,参考图1-图4,凸起部4的高度大于凸起部4的宽度,凸起部4的高度方向垂直于焊盘3的上表面,凸起部4的宽度方向平行于焊盘3的上表面。即,凸起部4可以为细长的条状结构。细长结构有利于增大凸起部4的侧壁面积,且同时减少凸起部4所占据的焊盘3表面的面积。即,在增大焊料层5的填充空间的同时,增大焊料层5与凸起部4和焊盘3表面的接触面积,从而降低接触电阻,提高焊接的牢固性。

[0027] 举例而言,凸起部4的高度与凸起部4的宽度之比为2~4,例如3。需要说明的是,若凸起部4的高度与宽度的比例过大,则可能会增加半导体结构的整体厚度,且在焊料浸润凸起部4和焊盘3表面的过程中,可能会出现孔隙;若二者的比例过小,则可能不利于有效提高焊料层5与凸起部4的表面作用力,从而影响第一结构件1和第二结构件2的翘曲程度。当二者的比例处于上述范围时,有利于兼顾上述两方面的问题。

[0028] 在一些实施例中,参考图1,所有凸起部4的高度的相等。即焊盘3中心区域与边缘区域的凸起部4的高度可以相等。由此,制造工艺更加简单,且凸起部4促使第一结构件1和第二结构件2恢复形变的能力较强。

[0029] 在一些实施例中,参考图2,位于焊盘3边缘区域31(参考图9)的凸起部4的高度大于焊盘3中心区域32(参考图9)的凸起部4的高度。这样设计的好处在于:第一,较低的凸起部4所占据的空间更小,从而可以为焊料提供更充足的填充空间,进而提高焊接强度;第二,较低的凸起部4位于焊盘3的中心区域32,从而可以引导焊料向中心区域32流动,避免焊料朝向相邻焊盘3之间的位置或者其他焊盘3流动,进而避免发生相邻焊盘3发生错误的电连接,进而造成短路或漏电的问题;第三,较高的凸起部4位于焊盘3的边缘区域31,其阻挡焊料飞溅的效果更好,能够降低焊料朝向焊盘3外部的流动性,从而避免产生非正常连接以及焊料层5高度不一致的问题。

[0030] 在一些实施例中,参考图3,相邻凸起部4的高度可以不同。比如凸起部4具有第一高度或第二高度,第一高度大于第二高度;第一高度的凸起部4与第二高度的凸起部4交替排列。第一高度的凸起部4对第一结构件1和第二结构件2起到主要的牵连作用,并能够对压合第一结构件1和第二结构件2的作用力起到主要的缓冲作用。由于均匀分布于焊盘3上,因而能够有效控制结构件的翘曲程度,还能够提高缓冲压合力的效果。第二高度的凸起部4则

可以为填充焊料提供更多的空间。

[0031] 在一些实施例中,参考图1-图4,凸起部4为柱状结构。相比于锥形结构等不规则的形状,柱状结构的凸起部4的形成工艺更简单,有利于降低生产成本;另外,柱状结构能够在减少凸起部4占据焊盘3表面积的同时,增大凸起部4的侧壁面积,从而使得焊料的填充空间更充足,且增大焊料与凸起部4的作用力。

[0032] 在一些实施例中,参考图1-图14,相邻凸起部4之间的间距 d 可以大于凸起部4的宽度 L ,凸起部4的宽度方向平行于焊盘3的上表面。如此,可以避免凸起部4挤占焊料层5的填充空间,从而有利于提高焊接强度,并减少流动至焊盘3外的焊料。举例而言,相邻凸起部4的间距与凸起部4的宽度之比为1.8~2.3,例如2。如此,有利于保证焊接的可靠性。

[0033] 具体地,凸起部4的高度可以为 $1\mu\text{m} \sim 2\mu\text{m}$,例如 $1.5\mu\text{m}$ 。凸起部4的宽度 L 为 $0.3\mu\text{m} \sim 0.7\mu\text{m}$,例如 $0.5\mu\text{m}$ 。相邻凸起部4之间的间距 d 为 $0.7\mu\text{m} \sim 1.3\mu\text{m}$,例如 $1\mu\text{m}$ 。如此,有利于提高焊接的可靠性,并提高对第一结构件1和第二结构件2翘曲的控制能力。

[0034] 下面将对凸起部4的形状进行详细说明。

[0035] 示例地,参考图5、图8-图14,凸起部4的横截面的形状可以为正方形,从而可以使得形成凸起部4的工艺更加简单。此外,每个凸起部4都可以在四个方向与焊料层5产生表面作用力,使得表面作用力更加均衡。

[0036] 参考图7,凸起部4的横截面的形状可以为三角形。即凸起部4的形状为三棱柱。由此,有利于在减少凸起部4占据的焊盘3表面的面积的同时,增大凸起部4的侧壁面积,从而为焊料提供更加充足的填充空间,且增大焊料与凸起部4的接触面积。

[0037] 在凸起部4的横截面为三角形时,多个三角形的顶角的朝向可以相同。在另一些实施例中,相邻三角形的顶角的朝向可以相反,由此,有利于增大凸起部4的排列密度。

[0038] 此外,凸起部4的横截面的形状还可以为矩形、五边形、六边形或圆形,以及其他不规则的多边形。

[0039] 在一些实施例中,参考图5-图6、图8-图14,同一焊盘3上的多个凸起部4的横截面的形状可以相同,从而可以提高半导体结构的均一性,生产工艺更加简单。

[0040] 参考图7,在另一些实施例中,同一焊盘3上的多个凸起部4的横截面的形状也可以不同。比如,位于焊盘3边缘的凸起部4的形状可以为三角形,位于焊盘3中心的凸起部4的形状可以为圆形。由此,有利于在焊盘3的边缘形成较大面积的阻挡面,从而避免焊料朝焊盘3外流动;而焊盘3中心的凸起部4具有圆滑的侧壁,有利于促进焊料浸润凸起部4的侧壁,从而减少孔隙的形成,并增大焊料层5与凸起部4的结合强度。

[0041] 参考图5-图7,相邻两列或相邻两行的凸起部4可以对齐排列,即凸起部4的排列位置更加规整,能够促进焊料浸润凸起部4的侧壁,以降低接触电阻。参考图8,相邻两列或相邻两行的凸起部4也可以错开排列,即不是正对关系,由此,可以提高凸起部4对焊料的阻挡效果,降低发生飞溅的风险。

[0042] 参考图9,位于焊盘3边缘区域31的凸起部4的密度大于焊盘3中心区域32的凸起部4的密度。在另一些实施例中,多个凸起部4也可以均匀地分布于凸起部4上,即焊盘3表面各处的凸起部4的密度相同。由此,半导体结构的均一性更好,制造工艺更简单,各凸起部4与焊料层5的表面作用力能更加均衡。

[0043] 需要说明的是,参考图9,焊盘3的边缘区域31环绕焊盘3的中心区域32,或者,焊盘

3的边缘区域31位于焊盘3的中心区域32的相对两侧。

[0044] 在一些实施例中,参考图10,在平行于焊盘3上表面的方向上,位于焊盘3边缘区域31的凸起部4的横截面的面积大于焊盘3中心区域32的凸起部4的横截面的面积。即,焊盘3中心区域32上较细的凸起部4所占据的空间更小,从而可以为焊料提供更充足的填充空间,引导焊料向中心区域32流动;较粗的凸起部4位于焊盘3的边缘区域31,从而可以在焊盘3的边缘形成较大的阻挡面,避免焊料向焊盘3外部飞溅。

[0045] 在另一些实施例中,参考图5-图6、图8-图9、图11-图14,所有凸起部4的横截面的面积相等。由此,半导体结构的均一性更好,制造工艺更简单,各凸起部4的与焊料层5的表面作用力更加均衡。

[0046] 在一些实施例中,参考图5-图10,凸起部4在焊盘3上排列成满阵,即焊盘3的上表面不存在大片的空白区34。以宽度为20 μ m的焊盘3为例,可以在焊盘3上生长大约400个凸起部4。由于凸起部4的数量较多,因而可以有效增强凸起部4与焊料层5的表面作用力。

[0047] 参考图11-图14,在一些实施例中,焊盘3的上表面包括凸点区33和空白区34,凸点区33上具有多个凸起部4,空白区34上不设有凸起部4;凸点区33至少位于焊盘3的边缘;空白区34至少位于焊盘3的边缘与焊盘3的中心之间。需要说明的是,此处的空白区34的定义与相邻凸起部4之间的区域不同,空白区34是指大片的未设有凸起部4的区域,即空白区34的面积远大于相邻凸起部4之间的区域的面积。

[0048] 凸点区33设置于焊盘3的边缘,而空白区34避开焊盘3边缘的原因在于:焊盘3的边缘需要设置凸起部4以形成焊料的阻挡面,从而阻挡焊料向焊盘3外部流动,使得更多的焊料集中于焊盘3的中心,以提高焊接的可靠性。

[0049] 在一些实施例中,参考图11,空白区34位于焊盘3边缘以外的所有位置,即空白区34还占据焊盘3的中心,由此,可以使得更多焊料聚集于焊盘3的中心区域32,从而增大焊接强度。

[0050] 继续参考图11,为了保证凸起部4与焊料具有充足的接触面积,可以增加凸起部4在焊盘3边缘的数量。示例地,焊盘3边缘至少具有两圈凸起部4。此外,相邻两圈凸起部4可以错开设置,即内圈的凸起部4与外圈的凸起部4不是正对关系。由于两圈凸起部4的位置互补,因而两圈凸起部4可以在焊盘3的边缘形成相对封闭的阻挡区,从而提高凸起部4对焊料的阻挡效果,降低焊料朝外的流动性。

[0051] 在一些实施例中,参考图12,凸点区33包括第一凸点区331和第二凸点区332;第一凸点区331位于焊盘3的中心,空白区34环绕第一凸点区331,第二凸点区332位于焊盘3的边缘,并环绕空白区34。由此,焊盘3的中心位置和边缘位置均可以通过凸起部4增加与焊料的表面作用力,从而使得表面作用力更加均衡,从而提高焊接强度。

[0052] 在另一些实施例中,参考图13和图14,第一凸点区331在焊盘3上表面的正投影为十字形,且第一凸点区331的中心与焊盘3的中心相重合;第二凸点区332环绕焊盘3的边缘,空白区34位于第一凸点区331和第二凸点区332之间。如此,可以提高凸起部4在焊盘3的表面分布的均匀程度。

[0053] 具体地,参考图13,十字形的边可以平行或垂直于焊盘3的侧边,即,凸点区33围成了“田”字形。或者,参考图14,十字形的边可以于焊盘3的侧边呈45°夹角。

[0054] 在平行于焊盘3上表面的方向上,多个凸起部4的横截面的总面积与焊盘3的上表

面的面积之比为0.2~0.5。需要说明的是,若凸起部4的横截面的总面积过大,则凸起部4所占据的焊盘3表面的面积过大,从而可能会挤占焊料的空间位置,进而可能会影响焊接强度。若凸起部4的横截面的总面积过小,则凸起部4与焊料层5的表面作用力可能难以有效增加,不利于控制第一结构件1和第二结构件2的翘曲程度,且凸起部4对压合力的缓冲能力可能较小。当凸起部4的横截面的总面积与焊盘3的表面面积处于上述范围时,有利于兼顾上述两方面的技术问题。

[0055] 综上所述,本公开实施例中,焊盘3的表面设有多个相互分立的凸起部4,凸起部4可以增大与焊料层5的表面作用力,从而可以控制焊料层5的流动性、第一结构件1和第二结构件2的翘曲程度和偏移程度,并提高多个焊料层5的高度的一致性。

[0056] 如图1-图4以及图15-图19所示,本公开另一实施例提供一种半导体结构的制造方法,以下将结合附图对本申请一实施例提供的半导体结构的制造方法进行详细说明。需要说明的是,为了便于描述以及清晰地示意出半导体结构制作方法的步骤,图1-图4以及15-图19均为半导体结构的局部结构示意图。此制造方法可以用于制造前述实施例提供的半导体结构,有关此半导体结构的详细说明可以参考前述实施例。

[0057] 下面将结合附图对制造方法进行详细说明。

[0058] 参考图1-图3,提供第一结构件1和第二结构件2;第一结构件1的表面具有焊盘3,焊盘3的表面具有多个相互分立的凸起部4;第二结构件2的表面还具有焊料层5。

[0059] 下面将对形成凸起部4的步骤进行详细说明。

[0060] 参考图15,在晶圆的表面沉积钝化层7,钝化层7还覆盖焊盘3的表面,且钝化层7的顶面高于焊盘3的顶面。示例地,钝化层7的材料可以为二氧化硅。

[0061] 继续参考图15,对钝化层7进行图形化处理从而形成填充孔71,填充位于焊盘3的上方,并露出焊盘3的部分上表面。

[0062] 参考图16,在填充孔71内沉积金属层以作为凸起部4。需要说明的是,若最终形成的凸起部4具有两种不同的高度,可以采用回刻的方式以降低部分凸起部4的高度。

[0063] 参考图17,去除钝化层7,从而露出焊盘3的凸起部4的表面。

[0064] 在另一些实施例中,形成凸起部4的步骤还可以包括:先在焊盘3的表面形成掩膜层,掩膜层露出部分焊盘3的表面。在焊盘3被露出的表面以及掩膜层的上表面形成金属层。去除掩膜层以及掩膜层上表面的金属层,剩余的金属层作为凸起部4,即掩膜层所占据的位置为相邻凸起部4之间的位置。

[0065] 在另一些实施例中,形成凸起部4的步骤还可以包括:先在第一结构件1上形成初始焊盘,初始焊盘具有较大的厚度。对初始焊盘进行图形化处理,以去除部分初始焊盘,剩余的初始焊盘作为凸起部以及焊盘。也就是说,凸起部和焊盘可以一体结构,从而可以增加二者之间的结合力度,以提高焊接的可靠性。

[0066] 第二结构件2的表面还具有焊垫62、过渡层61(参考图1-图4)。其中,过渡层61位于焊垫62和焊料层5之间。具体地,先采用电镀和图形化处理的步骤在第二结构件2的表面形成焊垫62。此后还可以采用电镀和图形化处理的步骤形成过渡层61,过渡层61可以增强后续形成的焊料层5与焊垫62之间的粘附力,从而形成牢固的键合界面;还可以阻挡污染离子朝向焊垫62扩散。此后,可以采用蒸发沉积法或电镀法在过渡层61的表面形成焊料层5。

[0067] 至此,可以在第一结构件1和第二结构件2的表面形成用于焊接的结构。

[0068] 参考图18,将第二结构件2具有焊料层5的表面朝向第一结构件1具有焊盘3的表面,并将第二结构件2堆叠在第一结构件1上;压合第一结构件1和第二结构件2,以使焊料层5覆盖凸起部4。需要说明的是,图18未示出凸起部4。

[0069] 在一些实施例中,可以采用一道TCB工艺加热焊接层,从而焊料层5在第一结构件1和第二结构件2之间转变为永久的焊点。由此,可以减少工艺步骤。

[0070] 在另一些实施例中,采用热压键合工艺(Thermal Compression Bonding,TCB)压合第一结构件1和第二结构件2;热压键合工艺后,还包括:采用回流焊工艺焊接第一结构件1和第二结构件2。即,结合热压键合工艺和回流焊工艺从而形成永久的焊点。

[0071] 下面将对两种工艺进行详细说明。

[0072] 在热压键合过程中,键合头8拾取单个第二结构件2,并将第二结构件2的焊料层5与第一结构件1的焊盘3对齐,此后将第二结构件2放置在第一结构件1上。键合头8可以对第一结构件1施加压力,并提供所需的温度条件,从而使得焊料层5进入相邻凸起部4之间的空间。在一些实施例中,在拾取和放置第二结构件2的同时,可以对第二结构件2加热、加力,从而提高工艺效率。在压力和温度条件下,焊料初步软化,但此时焊料还不会流动,从而避免飞锡失效。

[0073] 示例地,键合头8可以一直保持150℃-180℃的恒温条件,由于一直采用恒温,从而节省了升降温的时间。另外,由于后续可以采用回流焊工艺以同时对多个第一结构件1和第二结构件2进行焊接,因此,前面的热压键合工艺还可以省去高温保持时间。键合头8对单个第二结构件2的工艺时间只需1~2秒即可,从而保证了较高的生产效率。

[0074] 在一些实施例中,键合头8施加的作用力的范围为50N-100N。当作用力保持上述范围时,有利于提高压合的效果,增大焊料层5对凸起部4的覆盖程度;还有利于避免过大的作用力对半导体结构造成损伤。

[0075] 需要说明的是,在TCB工艺中,无需将整个半导体结构运送到回流炉,而是使用单一键合头8放置单个第二结构件2,此后,向第二结构件2施加压力并加热。即热量主要集中在第二结构件2和焊料层5上,因而可以避免第一结构件1发生翘曲的问题。另外,由于键合头8会向第一结构件1施加压力,因而键合头8也可避免第二结构件2发生翘曲。此外,压合力还可以保证第一结构件1与第二结构件2均匀粘合,避免出现间隙变化或倾斜的问题,即避免多个焊料层5出现高度不一致的问题。

[0076] 热压键合结束后,需要将半导体结构从热压键合机系统中传递至回流炉中以进行回流焊工艺。在传递过程中,由于凸起部4与焊料层5之间具有较大的表面作用力,从而可以避免第二结构件2与第一结构件1发生相对移动。需要说明的是,虽然传递过程中不会有键合头8向第一结构件1施加压力,但这种表面作用力仍可以抵抗第一结构件1恢复形变,从而保持键合头8对第一结构件1翘曲的控制效果,并保持键合头8对多个焊料层5高度的一致性的补偿效果。

[0077] 参考图19,采用回流焊工艺焊接第一结构件1和第二结构件2。回流焊工艺可以包括预热阶段、均热阶段、回流阶段和冷却阶段。其中,预热阶段快速升温,以缩短升温时间;均热阶段对半导体结构缓慢加热,避免出现过热现象;回流阶段使得焊料层5融化,从而浸润焊盘3和凸起部4;冷却阶段使得焊料层5固化,从而形成永久焊点。需要说明的是,图19未示出凸起部4。

[0078] 需要说明的是,在回流焊工艺中,由于整个半导体结构被放入回流炉中,因而第一结构件1和第二结构件2均会被加热。由于材料不同,因而二者的热膨胀系数(coefficient of thermal expansion,CTE)不同。随着第一结构件1和第二结构件2的膨胀和冷却,较大差异的CTE会使得第一结构件1和第二结构件2具有翘曲的趋势。对比图18-图19可知,在回流焊接工艺中,没有类似于键合头8的工具向第二结构件2施加压力,以避免其发生翘曲。然而,多个相互分立的凸起部4可以增强焊料的表面作用力,从而抵抗第一结构件1和第二结构件2恢复形变,进而保持前面TCB过程对第一结构件1和第二结构件2翘曲的控制效果。由此,可以保证半导体结构的电气性能,降低其故障率。

[0079] 相比于TCB过程,回流焊过程具有生产效率高,成本低的优点。这是因为回流焊是批处理的过程,数百个甚至数千个半导体结构都可以放入回流炉中,从而加热到焊料层5融化的温度以完成焊接。

[0080] 综上所述,本公开实施例结合采用TCB和回流焊两种工艺从而实现第一结构件1与第二结构件2的焊接,从而使得整个制造过程兼具TCB和回流焊两种工艺的优点,即控制第一结构件1和第二结构件2翘曲程度,提高焊料层5高度的一致性,并可以提高产出效率。换言之,TCB过程实现了初步的焊接,使得焊料层5填充在相邻凸起部4之间,并与凸起部4产生较大的表面作用力。如此,可增大焊料层5与焊盘3的粘结力,避免第一结构件1恢复形变,且这种粘结力还能够保证第一结构件1在两道工艺的传递过程之间发生偏移。回流焊工艺则可以同时融化多个半导体结构的焊料层5,使得焊料层5完成浸润、扩散、回流和固化的过程,从而提高生产效率。

[0081] 在本说明书的描述中,参考术语“一些实施例”、“示例地”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特点包含于本公开的至少一个实施例或示例中。在本说明书中,对上述术语的示意性表述不必须针对的是相同的实施例或示例。而且,描述的具体特征、结构、材料或者特点可以在任一个或多个实施例或示例中以合适的方式结合。此外,在不相互矛盾的情况下,本领域的技术人员可以将本说明书中描述的不同实施例或示例以及不同实施例或示例的特征进行结合和组合。

[0082] 尽管上面已经示出和描述了本公开的实施例,可以理解的是,上述实施例是示例性的,不能理解为对本公开的限制,本领域的普通技术人员在本公开的范围内可以对上述实施例进行变化、修改、替换和变型,故但凡依本公开的权利要求和说明书所做的变化或修饰,皆应属于本公开专利涵盖的范围之内。

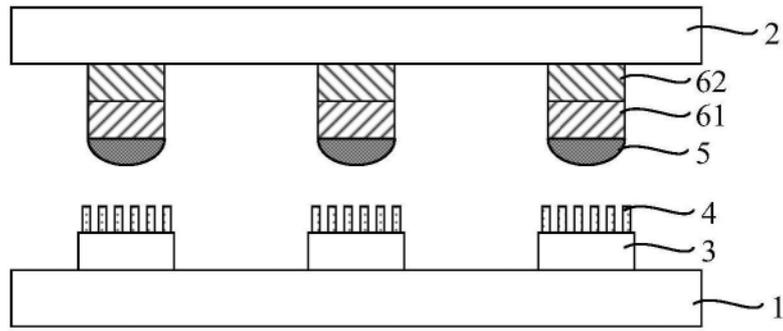


图1

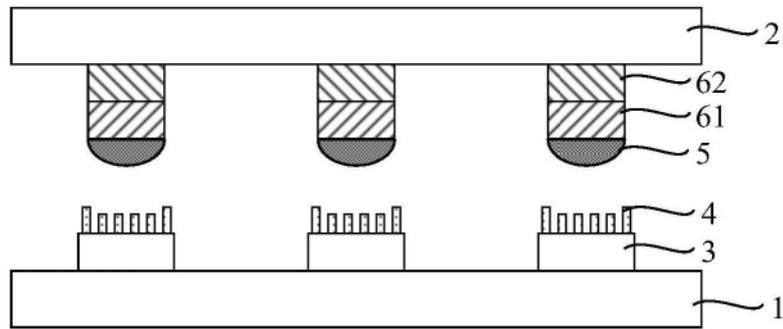


图2

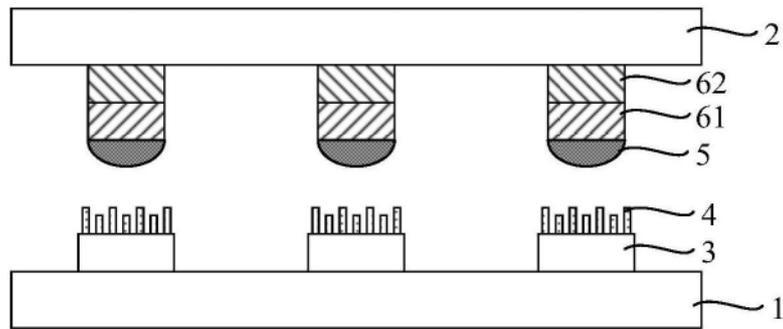


图3

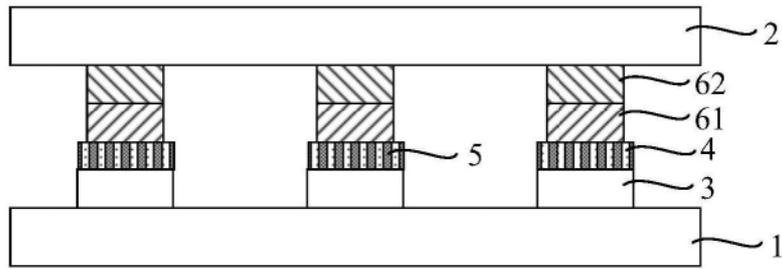


图4

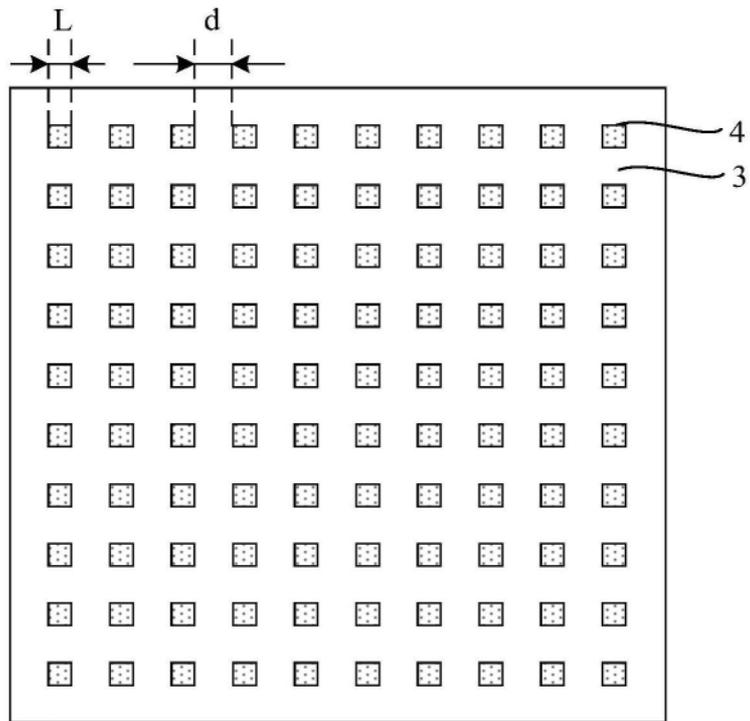


图5

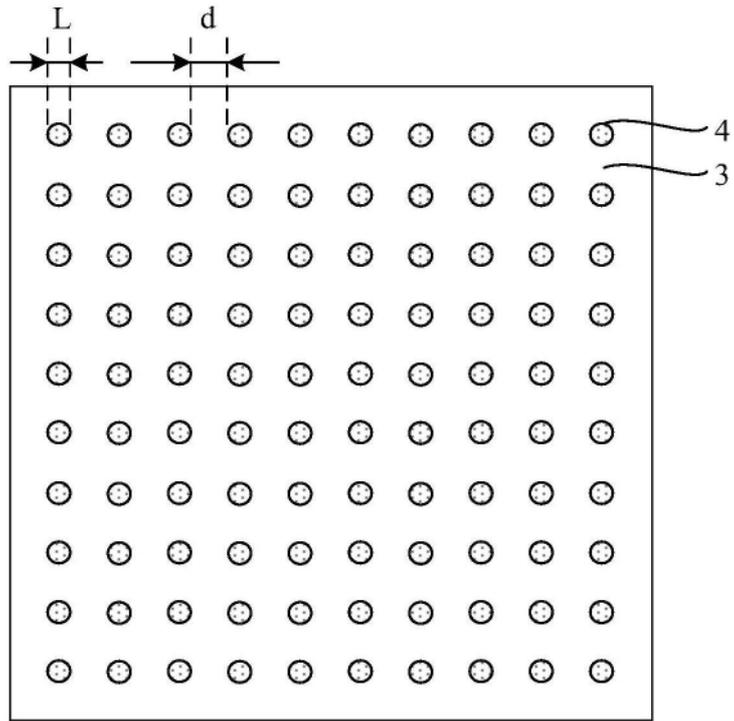


图6

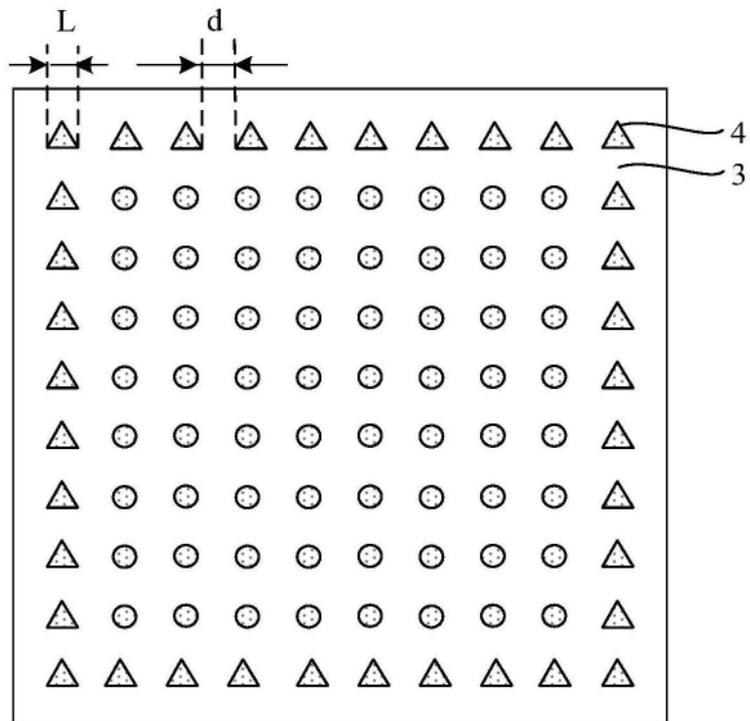


图7

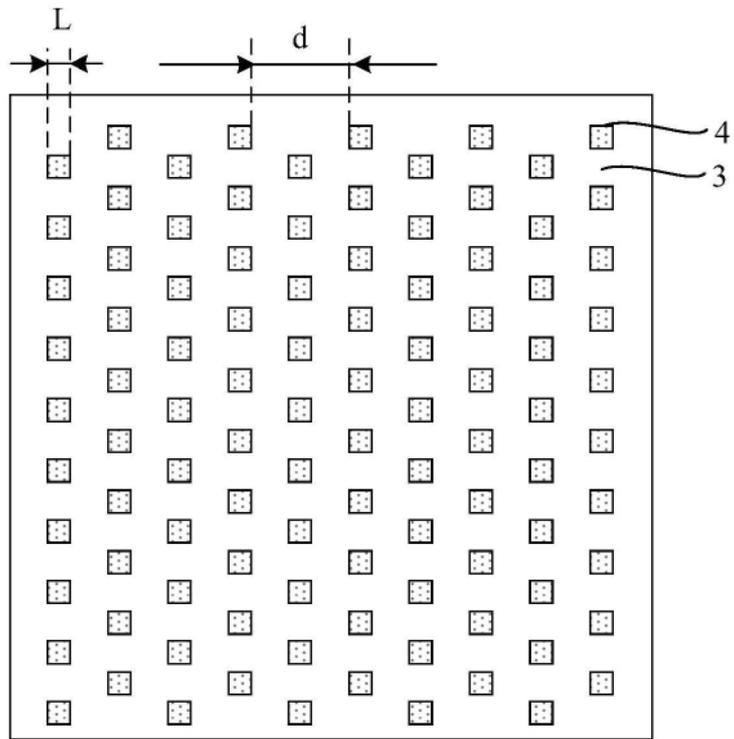


图8

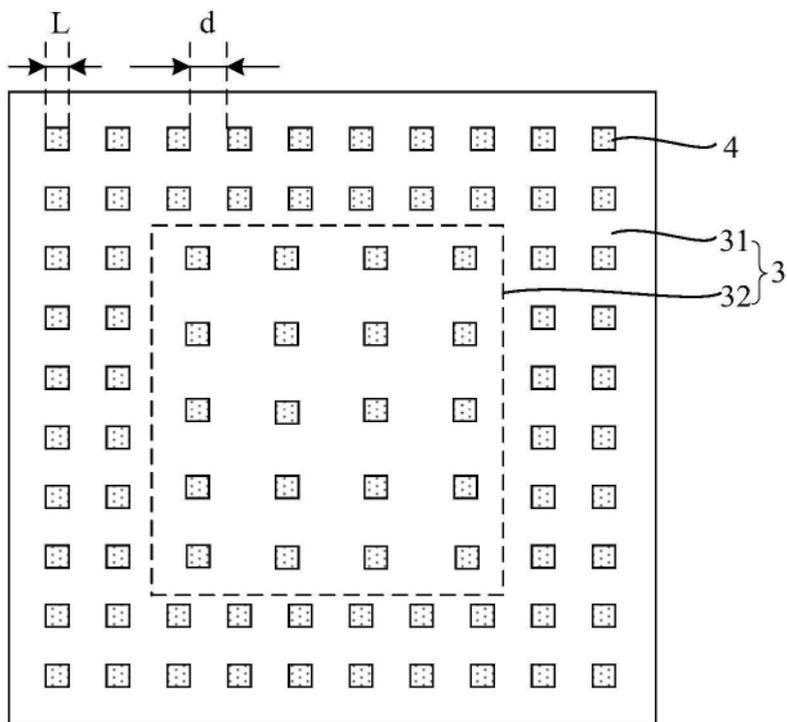


图9

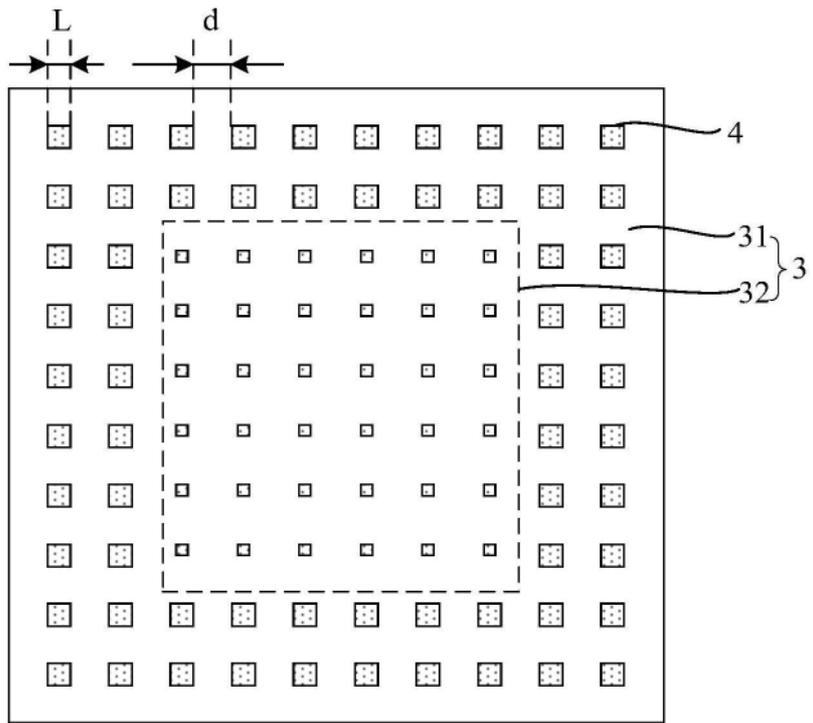


图10

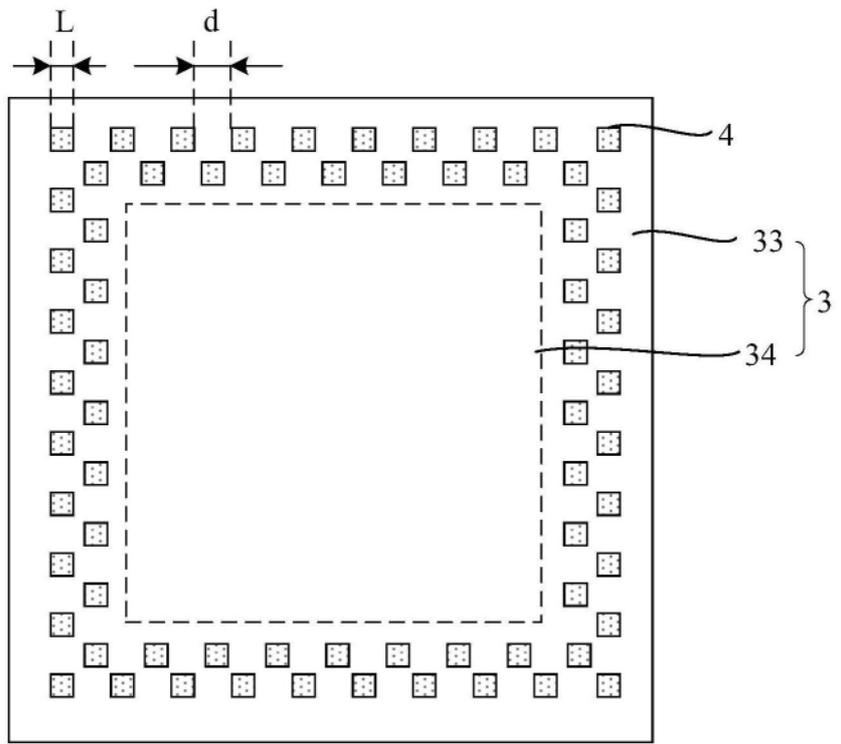


图11

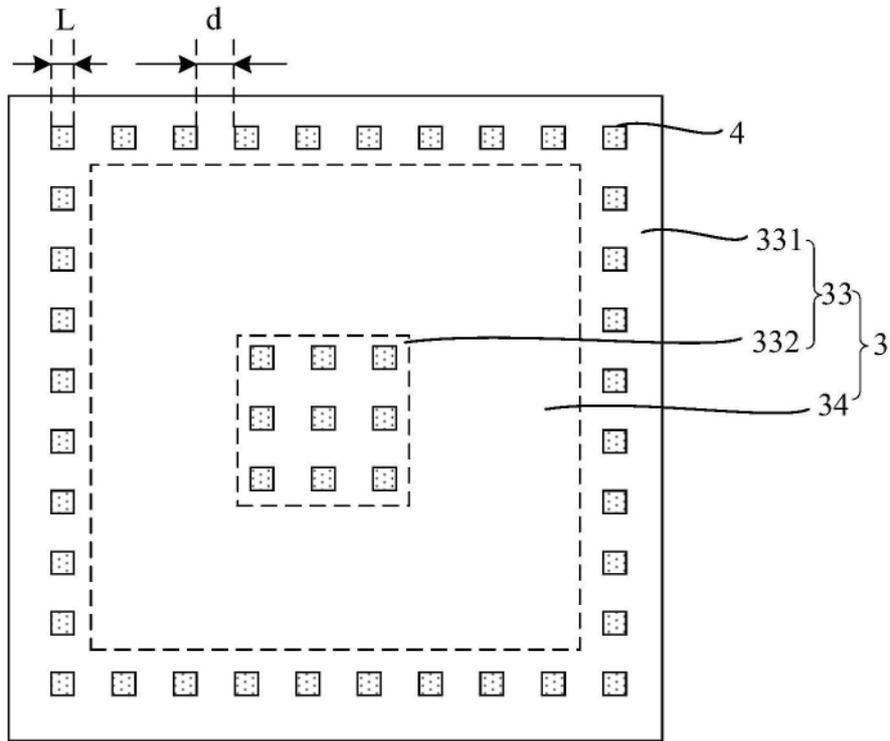


图12

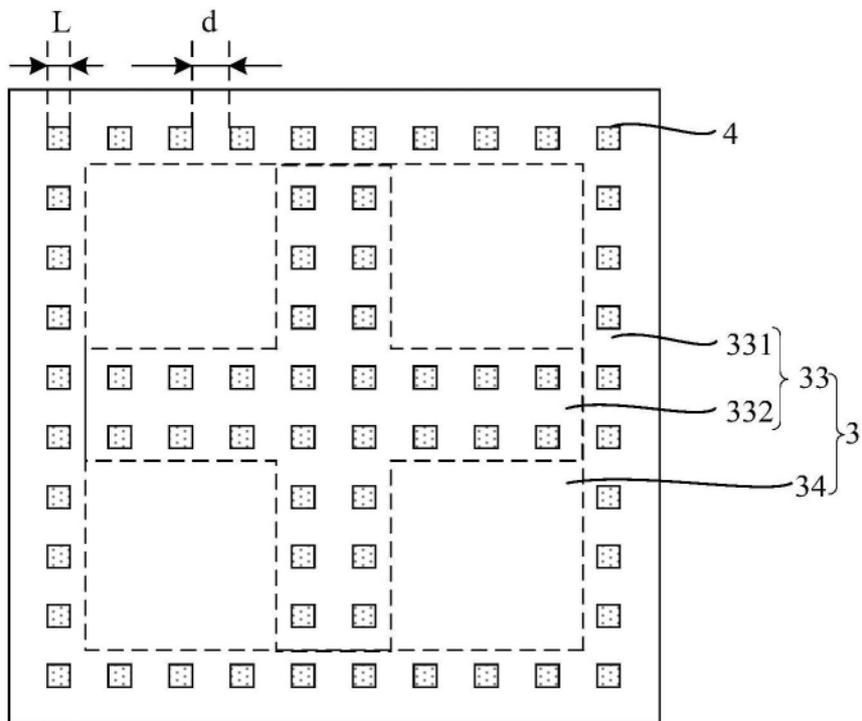


图13

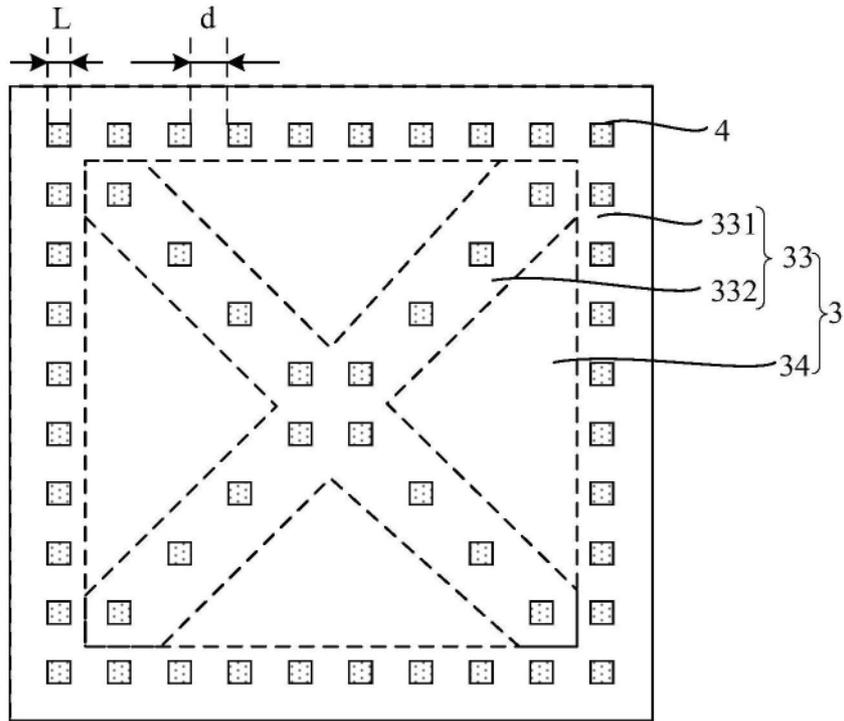


图14

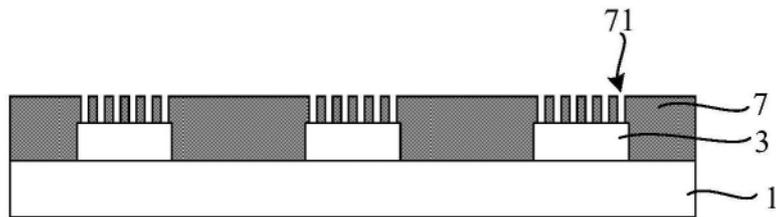


图15

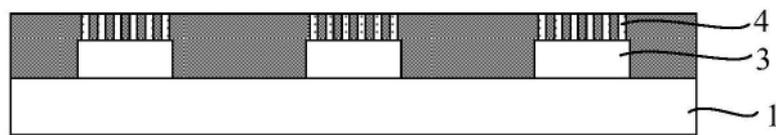


图16

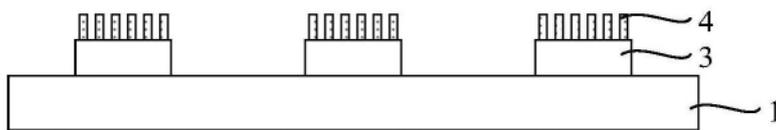


图17

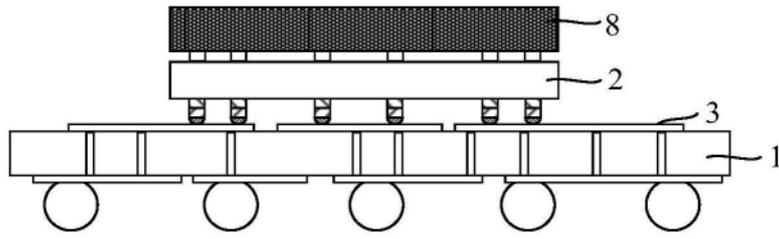


图18

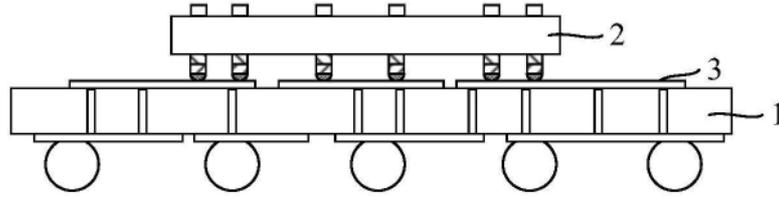


图19