

A1

**DEMANDE  
DE BREVET D'INVENTION**

(21)

**N° 81 23307**

---

(54) Récepteur de télévision comportant un circuit pour doubler la fréquence de balayage de ligne.

(51) Classification internationale (Int. Cl.<sup>3</sup>). H 04 N 3/16, 9/16.

(22) Date de dépôt..... 14 décembre 1981.

(33) (32) (31) Priorité revendiquée : Japon, 26 décembre 1980, n° 189 301/80.

(41) Date de la mise à la disposition du  
public de la demande..... B.O.P.I. — « Listes » n° 26 du 2-7-1982.

---

(71) Déposant : Société dite : SONY CORPORATION, résidant au Japon.

(72) Invention de : Takashi Okada et Yutaka Tanaka.

(73) Titulaire : *Idem* (71)

(74) Mandataire : Cabinet Bert, de Keravenant et Herrburger,  
115, bd Haussmann, 75008 Paris.

La présente invention concerne un récepteur de télévision comportant un circuit pour doubler la fréquence de balayage de ligne.

On connaît un récepteur de télévision à double  
5 balayage qui double le nombre total de lignes de balayage d'une  
trame en balayant deux fois chacune des lignes de balayage ayant  
le même contenu image. Dans un tel récepteur de télévision à  
double balayage, on peut supprimer le scintillement de l'écran  
et améliorer la résolution apparente pour obtenir des images de  
10 grande qualité. Bien que différents récepteurs de télévision  
à double balayage aient déjà été proposés, ces récepteurs ont  
en général une structure complexe de circuit et sont difficiles  
à réaliser sur le plan technique. Dans un récepteur de télévi-  
sion à double balayage, connu, de ce type, on effectue un double  
15 balayage de chaque image en utilisant des lignes de balayage  
pour deux trames de l'image. C'est pourquoi, l'image de l'écran  
se déforme à la transition d'une image à l'autre. Des parties  
en gradins tendent à se former sur une ligne en particulier  
lorsque la ligne est oblique ou lorsqu'il s'agit d'un objet qui  
20 se déplace sur cette ligne. Ce phénomène est accentué dans le  
cas d'un écran de grandes dimensions.

La présente invention a pour but de créer un récep-  
teur de télévision permettant d'assurer une transition en dou-  
ceur des images, à supprimer le scintillement de l'écran et à  
25 obtenir des images de grande qualité.

A cet effet, l'invention concerne un récepteur de  
télévision comportant une borne d'entrée de signal vidéo rece-  
vant un signal vidéo d'entrée, un premier convertisseur relié  
à la borne d'entrée de signal vidéo pour convertir ce signal en  
30 un premier signal à double fréquence de balayage de ligne, et  
une première borne de sortie de signal vidéo, ce récepteur étant  
caractérisé par un circuit de retard relié à la borne d'entrée  
de signal vidéo pour retarder le signal vidéo d'entrée, d'une  
trame, un second convertisseur étant relié au circuit de retard  
35 pour convertir le signal de sortie de ce circuit de retard en  
un second signal à double fréquence de balayage de ligne,  
ainsi qu'un sélecteur de signal relié au premier et au second  
convertisseur pour choisir alternativement pour chaque période  
 $\frac{H}{2}$  (H étant la période normale de balayage horizontal), le pre-  
40 mier et le second signal de conversion, et pour fournir le

signal ainsi choisi à la première borne de sortie du signal vidéo de conversion.

La présente invention sera décrite plus en détail à l'aide des dessins annexés, dans lesquels :

- 5                   - la figure 1 est un schéma d'un écran de télévision pour un balayage à imbrication normale.
- la figure 2 est un écran de télévision correspondant à un premier mode de réalisation de l'invention.
- 10                  - la figure 3 est un schéma d'un écran de télévision correspondant à un second mode de réalisation de l'invention.
- la figure 4 est un schéma d'un exemple de circuit pour la mise en oeuvre du premier et du second mode de réalisation de l'invention.
- 15                  - les figures 5a-5i sont des chronogrammes des signaux servant à expliquer le fonctionnement du circuit de la figure 4.

**DESCRIPTION DETAILLEE DE DIFFERENTS MODES DE REALISATION PREFERENTIELS :**

20                  Selon l'invention, la ligne de balayage d'une trame courante et la ligne de balayage de la trame qui précède immédiatement sont utilisées pour un double balayage pour le balayage courant, puis on répète cette opération. Lorsque les trames sont l'ordre A, B, C, D etc, les trames respectives ont

25                  un contenu d'informations correspondant à la combinaison AB, BC, CD, DE etc. Dans ces conditions, l'information change dans l'ordre des trames, ce qui permet d'assurer une transition sans heurt entre les images. La figure 1 montre un écran avec balayage imbriqué normal effectué sur sept lignes de balayage. Les lignes

30                  de balayage 1, 3, 5 et 7 représentées en traits pleins correspondent à une première trame. Les lignes de balayage 2, 4, 6 en pointillés correspondent à une seconde trame. La seconde moitié de la ligne de balayage 7 est balayée dans la seconde trame.

35                  La figure 2 montre un premier mode de réalisation de l'invention et la figure 3 un second mode de réalisation de l'invention. Dans le mode de réalisation de la figure 2, le double balayage correspond à un double balayage non imbriqué, les lignes de balayage de la première trame et les lignes de

40                  balayage de la seconde trame coïncidant avec pratiquement le

même contenu. Dans le mode de réalisation de la figure 3, le double balayage se fait par un balayage imbriqué dans lequel la ligne de balayage de la seconde trame contient la moitié des informations de la trame qui précède directement et les lignes  
5 de balayage suivantes de la première trame.

La figure 4 montre un exemple de structure de circuit pour réaliser le double balayage selon les figures 2 et 3.

Dans le circuit de la figure 4, un signal vidéo S appliqué à la borne d'entrée 1 est converti en un signal vidéo  
10 numérique par un convertisseur analogique/numérique (D/A) 2. Le signal vidéo numérique est converti par un circuit de conversion à fréquence de balayage double 7. Le signal obtenu en retardant le signal vidéo numérique d'une trame pour un intervalle de 1V (V étant l'intervalle de balayage vertical) du circuit de retard  
15 9 est converti par un circuit de conversion à double fréquence de balayage 8. Les signaux de sortie des circuits de conversion à double fréquence de balayage 7, 8 sont ajoutés dans un additionneur 11 dont le signal de sortie s'obtient au point f. Le double balayage non imbriqué comme représenté à la figure 2  
20 se fait en fonction du signal au point f. Dans ces conditions, le signal au point f est appliqué directement à un convertisseur numérique/analogique (D/A) 18 comme cela est représenté par la flèche en pointillés à la figure 4.

Par ailleurs, le double balayage avec imbrication  
25 comme celui apparaissant sur l'écran de la figure 3 se fait de la façon suivante. Le signal au point f est retardé par le circuit de retard 10 assurant un retard de  $\frac{H}{2}$ . Le signal au point f et le signal retardé par le circuit de retard 10 assurant un retard de  $\frac{H}{2}$  sont additionnés dans l'additionneur 12 dont le signal de sortie s'obtient au point h. Le signal au point h ou le  
30 signal retardé est choisi par un commutateur 17 ; le signal choisi s'obtient au point i. Le double balayage avec imbrication selon la figure 3 se fait à l'aide du signal au point i.

Le convertisseur à double fréquence de balayage 7  
35 se compose de deux mémoires 3, 4 (1H) et de deux commutateurs 13, 14. Les mémoires 3, 4 sont réalisées de façon qu'un signal soit inscrit à la vitesse de 1H et que le signal soit lu à la vitesse double ; pendant que l'une des mémoires est en inscription, l'autre mémoire est en lecture. Les contacts A et B des  
40 commutateurs 13, 14 sont commutés en sens opposé à chaque inter-

valle 1H. Le convertisseur de fréquence de double balayage 8 se compose de deux mémoires 5, 6 et des commutateurs 15, 16 ; ce convertisseur travaille de la même manière que le convertisseur à double fréquence de balayage 7. Les mémoires 3, 4, 5, 6, le circuit de retard 9 (1V) et le circuit de retard 10 ( $\frac{H}{2}$ ) peuvent par exemple être formés par des composants BBD ou CCD. Les mémoires 3, 4, 5, 6 sont par exemple des mémoires à 910 bits. La fréquence de la cadence d'inscription est dans ce cas égale à 14 MHz, et la fréquence de la cadence de lecture égale à 28 MHz.

Les signaux vidéo S des trames A, B, C, D etc tels que représentés dans les chronogrammes des figures 5a ... 5i sont appliqués à la borne d'entrée 1. Selon les figures 5a ... 5i, les lignes de balayage ou les signaux des lignes de balayage pour les trames respectives A, B, C, D etc portent les références  $\{7', 2', 4', 6'\}$  ;  $\{1, 3, 5, 7\}$  ;  $\{7, 2, 4, 6\}$  ;  $\{1'', 3'', 5'', 7''\}$ ; la référence ('7') correspond à la moitié d'une ligne de balayage. Le signal vidéo S est choisi au convertisseur A/D, 2 ainsi qu'au séparateur de synchronisation 28 pour extraire les signaux de synchronisation horizontale et verticale. Ces signaux de synchronisation sont fournis à un circuit de commande 31, à un circuit d'identification de trame 29, à un circuit à verrouillage de phase PLL 30 et à des circuits de déflexion verticale 32 33. Le circuit d'identification de trame 29 génère un signal d'identification ID dont le niveau est inversé à chaque trame. Ce signal ID est fourni au circuit de commande 31 qui commute les contacts A et B du commutateur 17 pour chaque intervalle égal à 1V. Le circuit PLL 30 génère un signal de fréquence  $f_C$  (en général égale à 14 MHz) et un signal de fréquence  $2f_C$  ; ces signaux sont fournis au circuit de commande 31. Le circuit PLL 30 génère également un signal de fréquence  $2f_H$  ( $f_H$  étant la fréquence de balayage horizontal égale par exemple à 15,75 kHz) fourni au circuit de déflexion horizontale 34.

Les signaux de fréquence  $2f_C$  servent également de signaux de cadence pour le circuit de retard 10. En fonction des signaux de synchronisation, du signal ID ainsi que des signaux de fréquence  $f_C$  et  $2f_C$ , le circuit de commande 31 fournit des cadences de lecture et d'inscription pour les mémoires 3 à 6, les signaux de commutation pour les commutateurs 13 à 16 ainsi que les autres impulsions de cadence, nécessaires et

les fournit comme signaux de sortie aux instants appropriés. Pour décaler vers le haut ou vers le bas d'une distance prédéterminée, les lignes de balayage en pointillés selon la figure 3, par rapport aux lignes de balayage en traits pleins dans cette même figure, lors d'un double balayage imbriqué comme celui de la figure 3, le circuit de déflexion verticale 32 génère une tension qui change le niveau de déflexion verticale dans l'intervalle de trame indiqué en pointillés en fonction du signal de synchronisation verticale et du signal ID. Cette tension est fournie à une électrode 25 d'un tube cathodique 24. Le circuit de déflexion verticale 33 fournit une tension de déflexion verticale à une bobine de déflexion verticale 27 et le circuit de déflexion horizontale 34 applique une tension de déflexion horizontale de fréquence égale à  $2f_H$  à la bobine de déflexion horizontale 26.

Le signal obtenu au point f ou au point i est converti en un signal vidéo de double balayage, de type analogique, par un convertisseur numérique/analogique (D/A) 18 et le signal obtenu est appliqué à un amplificateur de signal Y, 20 et à un filtre passe-bande 21 par l'intermédiaire d'un filtre passe-bas 19. Le signal de chrominance fourni par le filtre passe-bande 21 est appliqué à un démodulateur couleur 22 qui donne en sortie un signal de différence de couleur. Ce signal de différence de couleur et le signal Y de l'amplificateur 20 sont appliqués à une matrice 23 qui donne les signaux des trois couleurs primaires R, G, B. Ces signaux des trois couleurs primaires sont fournis aux cathodes respectives du tube cathodique 24.

Selon la figure 5, l'inscription dans les mémoires 3 à 6 et le circuit de retard 1V, 9 est indiquée par les lignes en pointillés sous les références numériques respectives. Les lectures sont indiquées en traits pleins sous les chiffres respectifs. C'est pourquoi, les signaux de sortie aux points a, b, d et e sont indiqués par des chiffres sur les traits pleins pendant l'intervalle  $\frac{H}{2}$ .

Le signal vidéo résultant de la conversion analogique/numérique est transformé en un signal de fréquence de balayage double dans le convertisseur 7 ainsi qu'en un signal de fréquence de balayage double dans le convertisseur 8 par le circuit de retard 9 (1V). Les signaux obtenus aux points a, b,

d, e sont ajoutés dans l'additionneur 11 et on obtient les signaux au point f dans l'ordre représenté à la figure 5. Le double balayage non imbriqué représenté à la figure 2 se réalise en fournissant ces signaux au convertisseur numérique/analogique 18. Le signal au point f est fourni à l'additionneur 12, puis par le circuit de retard  $10 \left(\frac{H}{2}\right)$  à l'additionneur 12 et au contact B du commutateur 17. Les signaux s'obtiennent au point i dans l'ordre représenté à la figure 5 puisque le commutateur 17 choisit le signal au point h et le signal au point g à chaque intervalle  $1V$ . Les signaux au point i sont fournis au convertisseur numérique/analogique 18 pour réaliser le double balayage imbriqué de la figure 3.

RE V E N D I C A T I O N S

1°) Récepteur de télévision comportant une borne d'entrée de signal vidéo (1) recevant un signal vidéo d'entrée, un premier convertisseur (7) relié à la borne d'entrée de signal vidéo (1) pour convertir le signal vidéo d'entrée en un premier signal de conversion ayant une fréquence de balayage de ligne double, et une première borne de sortie de signal vidéo de conversion (f), récepteur caractérisé par un circuit de retard (9) relié à la borne d'entrée de signal vidéo (1) pour retarder le signal vidéo d'entrée, d'une période correspondant à une trame, un second convertisseur (8) relié au second circuit de retard (9) pour convertir le signal de sortie de ce circuit en un second signal de conversion à double fréquence de balayage de ligne et un sélecteur de signaux (11, 14, 16) relié au premier et au second convertisseur (7, 8) pour sélectionner alternativement le premier et le second signal de conversion, pour chaque période ( $\frac{H}{2}$ ) (H étant la période de balayage normale) et pour fournir ce signal à la borne de sortie du signal vidéo de conversion (f).

2°) Récepteur de télévision selon la revendication 1, caractérisé en ce qu'il comporte en outre un circuit de retard supplémentaire (10) assurant un retard ( $\frac{H}{2}$ ), ce circuit étant relié à la première borne de sortie du signal vidéo de conversion (f), un additionneur de signaux (12) branché entre la première borne de sortie de signal vidéo de conversion (f) et le circuit de retard supplémentaire (10), une seconde borne de sortie de signal vidéo de conversion (i) et un sélecteur de signal (17) pour choisir le signal de l'additionneur (12) et le signal de sortie du circuit de retard supplémentaire (10), alternativement à chaque période de trame et pour fournir le signal à la seconde borne de sortie de signal vidéo de conversion (i).

3°) Récepteur selon la revendication 2, caractérisé en ce que la déflexion verticale est décalée d'une valeur prédéterminée pendant l'une des trames impaire et paire.

FIG.1

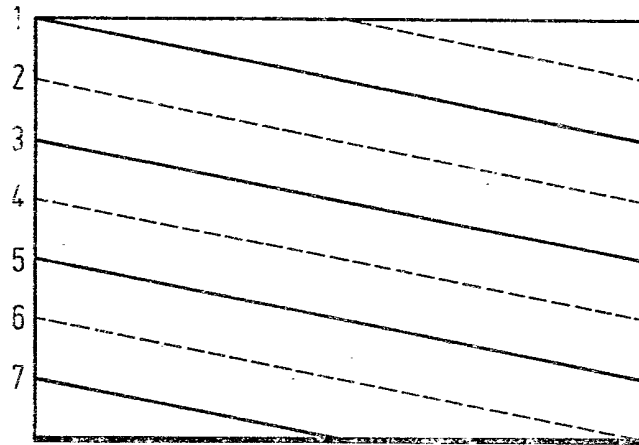


FIG.2

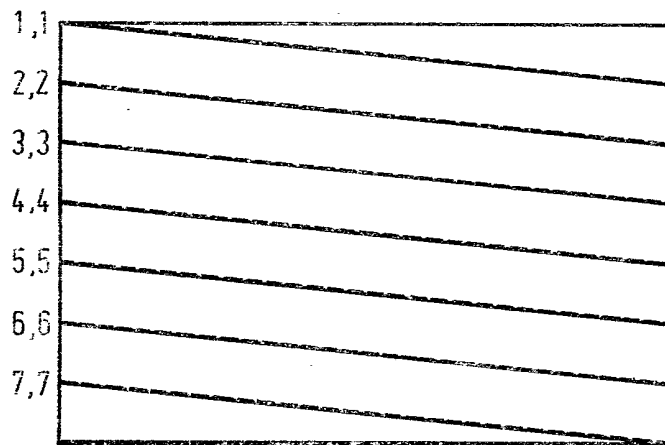
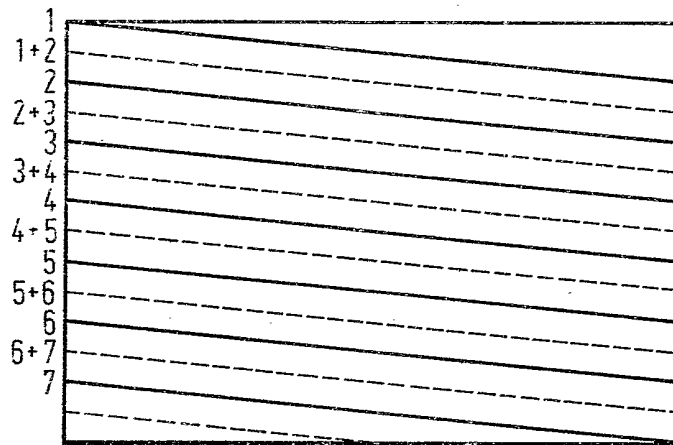
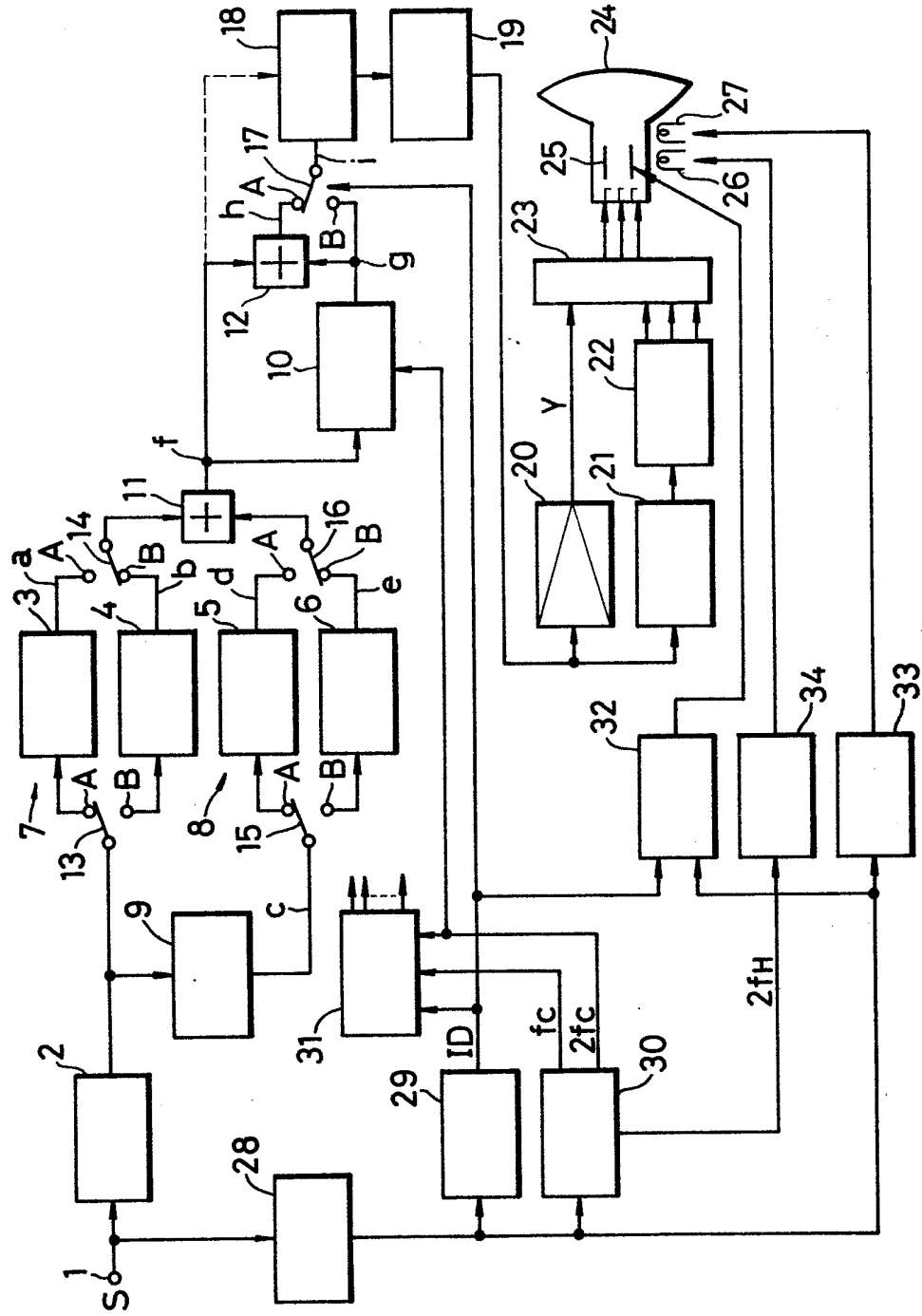


FIG.3



2497430

FIG.4



**FIG.5**

