

(21)申請案號：102129226

(22)申請日：中華民國 102 (2013) 年 08 月 15 日

(51)Int. Cl. : H05K1/11 (2006.01)

H05K3/34 (2006.01)

H01L23/498 (2006.01)

(30)優先權：2012/11/09 日本

2012-247052

(71)申請人：日本特殊陶業股份有限公司 (日本) NGK SPARK PLUG CO., LTD. (JP)

日本

(72)發明人：伊藤達也 ITO, TATSUYA (JP)；永井誠 NAGAI, MAKOTO (JP)；森聖二 MORI, SEIJI (JP)

(74)代理人：丁國隆

申請實體審查：無 申請專利範圍項數：10 項 圖式數：22 共 53 頁

(54)名稱

配線基板

(57)摘要

[課題]提供一種提升配線布局的自由度之配線基板。[解決手段]本發明的配線基板，係具有分別積層有一層以上的絕緣層及導體層之積層體，該配線基板的特徵為，具備：形成於前述積層體上的複數個配線；及直接形成於前述複數個配線的至少一部分的配線上之柱狀連接端子；形成前述至少一部分的配線的前述連接端子之位置處的寬度，小於前述連接端子之前述寬度方向上的長度。

AM：對準遮罩

T1：連接端子

4：充填構件

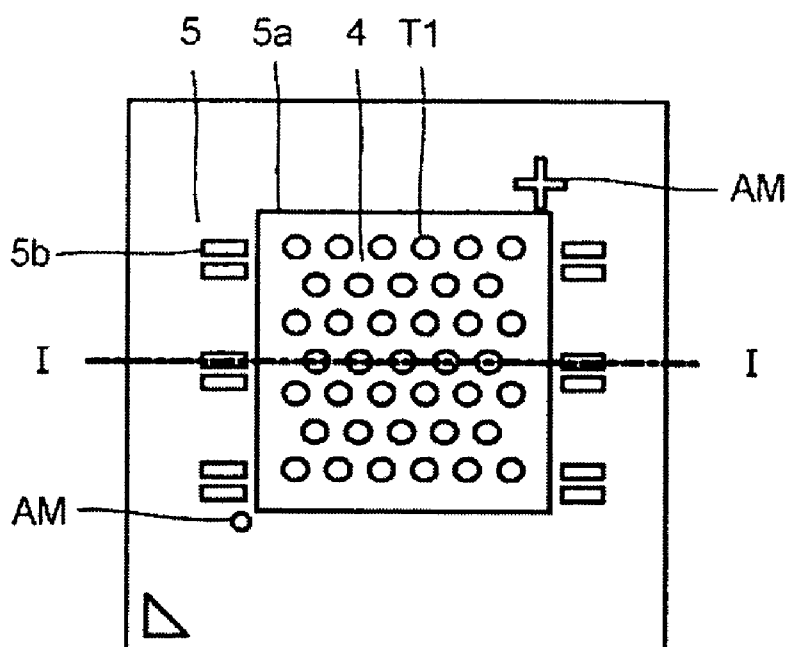
5：阻焊劑層

5a：開口

5b：開口

圖 1

100



(21)申請案號：102129226

(22)申請日：中華民國 102 (2013) 年 08 月 15 日

(51)Int. Cl. : H05K1/11 (2006.01)

H05K3/34 (2006.01)

H01L23/498 (2006.01)

(30)優先權：2012/11/09 日本

2012-247052

(71)申請人：日本特殊陶業股份有限公司 (日本) NGK SPARK PLUG CO., LTD. (JP)

日本

(72)發明人：伊藤達也 ITO, TATSUYA (JP)；永井誠 NAGAI, MAKOTO (JP)；森聖二 MORI, SEIJI (JP)

(74)代理人：丁國隆

申請實體審查：無 申請專利範圍項數：10 項 圖式數：22 共 53 頁

(54)名稱

配線基板

(57)摘要

[課題]提供一種提升配線布局的自由度之配線基板。[解決手段]本發明的配線基板，係具有分別積層有一層以上的絕緣層及導體層之積層體，該配線基板的特徵為，具備：形成於前述積層體上的複數個配線；及直接形成於前述複數個配線的至少一部分的配線上之柱狀連接端子；形成前述至少一部分的配線的前述連接端子之位置處的寬度，小於前述連接端子之前述寬度方向上的長度。

AM：對準遮罩

T1：連接端子

4：充填構件

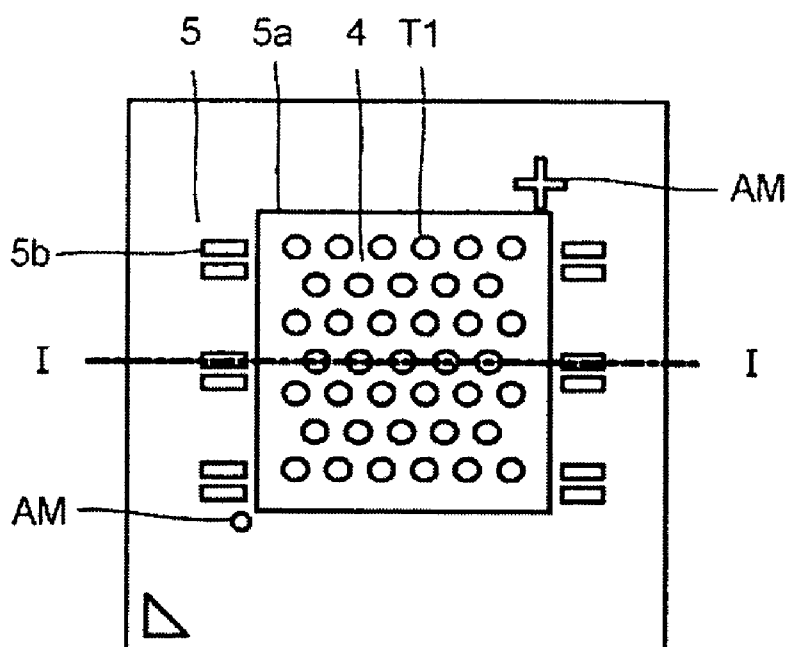
5：阻焊劑層

5a：開口

5b：開口

圖 1

100



發明摘要

※ 申請案號：102129226

※ 申請日：102. 8. 15

※IPC 分類：

H05K1/11
H05K3/34
H01L23/498
(2006.01)
(2006.01)

【發明名稱】(中文/英文)

配線基板

【中文】

[課題] 提供一種提升配線布局的自由度之配線基板。

[解決手段] 本發明的配線基板，係具有分別積層有一層以上的絕緣層及導體層之積層體，該配線基板的特徵為，具備：形成於前述積層體上的複數個配線；及直接形成於前述複數個配線的至少一部分的配線上之柱狀連接端子；形成前述至少一部分的配線的前述連接端子之位置處的寬度，小於前述連接端子之前述寬度方向上的長度。

【英文】

無。

【代表圖】

【本案指定代表圖】：圖 1。

【本代表圖之符號簡單說明】：

A M	對 準 遮 罩
T 1	連 接 端 子
4	充 填 構 件
5	阻 焊 劑 層
5 a 、 5 b	開 口

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

配線基板

【技術領域】

【0001】本發明係有關在主面形成有用以連接半導體晶片的連接端子之配線基板。

【先前技術】

【0002】一般係在配線基板的主面(表面)，形成用來與半導體晶片連接的連接端子(以下，稱為凸塊)。此凸塊係以被形成於尺寸(面積)比阻焊劑的開口面積還大且被稱為連接盤(land)的圓形或四角形銅箔上，且其上端位於比阻焊劑還高的位置的方式以焊料形成。

【0003】而近年來，隨著此凸塊的高密度化持續進展中，要求將所配置之凸塊的間隔(晶片)窄化。然而，為了如上所述般形成凸塊，必須將尺寸比凸塊還大一圈的連接盤設置於基底配線。因此，凸塊難以高密度化。

【0004】又，因必須避開連接盤來拉引配線，所以配線的布局(layout)會受到限制。因此，為了形成引繞不盡的配線，必須設置多餘的配線層。於是，提出在基底配線上直接形成凸塊而不設置連接盤，藉此獲得高密度配線之方法(參照專利文獻1)。

先前技術文獻

專利文獻

【0005】

專利文獻1 日本特開2003-347334號公報

【發明內容】

[發明欲解決之課題]

【0006】然而，專利文獻1所提出的方法中，由於凸塊的直徑比配線寬度還小，所以會有凸塊與半導體晶片的連接可靠性降低之問題。又，當增大凸塊的直徑時，配線寬度會變粗，故會有配線布局的自由度受到限制之問題。

【0007】本發明係為因應上述情事而開發者，目的在於提供一種可提升配線布局的自由度之配線基板。

[用以解決課題之手段]

【0008】為了達成上述目的，本發明的配線基板，係具有分別積層有一層以上的絕緣層及導體層之積層體，該配線基板的特徵為，具備：形成於前述積層體上的複數個配線；及直接形成於前述複數個配線的至少一部分的配線上之柱狀連接端子；形成前述至少一部分的配線的前述連接端子之位置處的寬度，小於前述連接端子之前述寬度方向上的長度。

【0009】根據本發明，由於係在配線上直接形成連接端子，故不需設置連接端子用的連接盤，配線布局的自由度得以提升。又，將供形成連接端子之位置處的配線的寬度，設成小於與配線的寬度方向一致的方向上之連接端子的長度，可抑制連接端子變小且連接可靠性降低。

【0010】此外，本發明的一態樣中，其特徵為：形成連接端子之位置處的配線的寬度，為與配線的寬度方

向一致之方向上的連接端子的長度的0.5倍以上且小於1.0倍。藉由將供形成連接端子之位置處的配線的寬度，設成小於連接端子之在配線的寬度方向上的長度的0.5倍以上且小於1.0倍，可抑制連接端子變小且連接可靠性降低，且可抑制連接端子過大於配線寬度，致使連接端子傾斜或倒塌。

【0011】又，本發明的其他態樣中，其特徵為：在供形成連接端子的位置，具有配線寬度變粗的第1粗寬度部。藉由在供形成連接端子的位置具有配線寬度變粗的第1粗寬度部，可將直徑大的連接端子直接形成於配線上。又，可提升連接端子與形成導體層的配線之連接可靠性。

【0012】又，本發明的其他態樣中，其特徵為：在配線的延伸方向上之第1粗寬度部的長度，為連接端子在前述延伸方向上的長度的0.5倍以上且2.0倍以下。藉由將配線在延伸方向上之第1粗寬度部的長度，設成連接端子之與配線的延伸方向一致的方向上的長度的0.5倍以上且2.0倍以下，第1粗寬度部在延伸方向上的長度不會過長，可抑制配線布局的自由度降低。

【0013】又，本發明的其他態樣中，其特徵為：又具備覆蓋複數個配線，以使連接端子的至少一部分露出的阻焊劑層。藉由具備使連接端子的至少一部分露出的阻焊劑層，讓連接端子不易剝離。

【0014】又，本發明的其他態樣中，其特徵為：連接端子的至少一部分係從阻焊劑層的表面突出。藉由使

連接端子從阻焊劑層的表面突出，可容易與相對側端子連接。

【0015】又，本發明的其他態樣中，其特徵為：僅在設定於積層體上的矩形零件搭載區域的外周部配置複數個連接端子作為信號用連接端子，且在零件搭載區域的中央部，配列複數個電源及接地連接盤用連接墊。

【0016】由於僅在零件搭載區域的外周部配列複數個連接端子，故藉由作為配線長度變長且配線的引繞難以進行的信號用連接端子使用，配線的引繞可容易進行，可提升配線布局的自由度。又，藉由在零件搭載區域的中央部，配列複數個電源及接地連接盤用連接墊，可縮短電源及接地連接盤用的配線長度。

【0017】又，本發明的其他態樣中，其特徵為：前述積層體係交替積層複數個前述導體層與複數個前述絕緣層而成，並且具備通路導體，該通路導體係直接形成於形成前述導體層的複數個配線上且貫通前述絕緣層而將前述導體層間連接；形成前述導體層的配線之供形成前述通路導體的位置處的寬度，為前述通路導體之前述寬度方向上的長度的0.5倍以上且小於1.0倍。

【0018】藉由將形成導體層的配線之供形成通路導體的位置處的寬度，設成通路導體之寬度方向上的長度的0.5倍以上且小於1.0倍，可將通路導體間窄晶片化，可提升配線布局的自由度。又，可抑制通路導體與形成導體層的配線之連接可靠性降低。

【0019】又，本發明的其他態樣中，其特徵為：形成前述導體層的配線，係在供形成前述通路導體的位置處，具有配線寬度較粗的第2粗寬度部。藉由在供形成通路導體的位置處具有配線寬度變粗的第2粗寬度部，可將直徑較大的通路導體直接形成於配線上。又，通路導體與形成導體層的配線之連接可靠性得以提升。

【0020】再者，本發明的其他態樣中，其特徵為：形成前述導體層之前述配線的第2粗寬度部在延伸方向上的長度，為前述通路導體在前述延伸方向上的長度的0.5倍以上且2.0倍以下。藉由將形成導體層之配線的第2粗寬度部在延伸方向上的長度，設成通路導體在延伸方向上的長度的0.5倍以上且2.0倍以下，而使第2粗寬度部在延伸方向的長度不會過長，可抑制配線布局的自由度降低。

[發明的效果]

【0021】如以上說明，根據本發明，可提供一種能提升配線布局的自由度之配線基板。

【圖式簡單說明】

【0022】

圖1為第1實施形態之配線基板的俯視圖(表面側)。

圖2為第1實施形態之配線基板的部分剖面圖。

圖3為第1實施形態之配線基板的表面側的連接端子之構成圖。

圖4為第1實施形態之配線基板的表面側之連接端子與配線的俯視圖。

圖 5 為第 1 實施形態之配線基板的製造步驟圖(芯基板步驟)。

圖 6 為第 1 實施形態之配線基板的製造步驟圖(增設步驟)。

圖 7 為第 1 實施形態之配線基板的製造步驟圖(凸鍍敷層形成步驟)。

圖 8 為第 1 實施形態之配線基板的製造步驟圖(充填步驟)。

圖 9 為第 4 充填方法的說明圖。

圖 10 為第 1 實施形態之配線基板的製造步驟圖(阻焊劑層步驟)

。

圖 11 為第 1 實施形態之配線基板的製造步驟圖(鍍敷步驟)。

圖 12 為第 1 實施形態的變形例之配線基板的部分剖面圖。

圖 13 為第 1 實施形態的變形例之配線基板的配線與通路導體的俯視圖。

圖 14 為第 1 實施形態的變形例之配線基板的配線與通路導體的放大俯視圖

。

圖 15 為第 1 實施形態的變形例之配線基板的製造步驟圖(增設步驟)。

圖 16 為第 1 實施形態的變形例之配線基板的製造步驟圖(增設步驟)。

圖 17 爲第 2 實施形態之配線基板的俯視圖(表面側)。

圖 18 爲第 3 實施形態之配線基板的俯視圖(表面側)。

圖 19 爲第 3 實施形態之配線基板的部分剖面圖。

圖 20 爲第 4 實施形態之配線基板的俯視圖(表面側)。

圖 21 爲第 5 實施形態之配線基板的部分放大圖。

圖 22 爲顯示其他實施形態之配線基板的充填構件的上面形狀之圖。

【實施方式】

[用以實施發明的形態]

【0023】以下，一面參照圖式，一面說明詳細本發明的實施形態。此外，以下的說明中，雖以芯基板上形成有增層的配線基板爲例來說明本發明的實施形態，惟只要是形成有複數個連接端子的配線基板即可，例如，亦可爲不具有芯基板的配線基板。

(第 1 實施形態)

【0024】圖 1 爲第 1 實施形態之配線基板 100 的俯視圖(表面側)。圖 2 爲圖 1 的線段 I—I 之配線基板 100 的部分剖面圖。圖 3 爲形成於配線基板 100 的表面側之連接端子 T1 的構成圖。圖 3(a) 爲連接端子 T1 的俯視圖。圖 3(b) 爲圖 3(a) 之線段 II—II 的剖面圖。此外，以下的說明中，將供連接半導體晶片(零件)的那側設爲表面側，將供連接母板、插座(socket)等(以下，稱爲母板等)的那側設爲背面側。(配線基板 100 的構成)

【0025】圖 1～3 所示的配線基板 100 具備：芯基板 2；增層 3(表面側)，係形成有複數個與半導體晶片(未圖示)

連接的連接端子T1，且積層於芯基板2的表面側；充填構件4，係積層於增層3，且充填於複數個連接端子T1間；阻焊劑層5，係積層於充填構件4，且形成有使連接端子T1露出的開口5a；增層13(背面側)，係形成有複數個與母板等(未圖示)連接的連接端子T11，且積層於芯基板2的背面側；及阻焊劑層14，係積層於增層13，且形成有使連接端子T11的至少一部分露出的開口14a。

【0026】芯基板2係由耐熱性樹脂板(例如雙馬來醯亞胺基－三吡(triazine)樹脂板)、或纖維強化樹脂板(例如玻璃纖維強化環氧樹脂)等所構成的板狀樹脂製基板。在芯基板2的表面及背面，分別形成有構成金屬配線L1、L11的芯導體層21、22。又，在芯基板2形成有藉由鑽孔機等所穿設的貫穿孔23，且在該貫穿孔23的內壁面形成有使芯導體層21、22相互導通的貫穿孔導體24。再者，貫穿孔23係由環氧樹脂等的樹脂製埋孔材25所充填。(表面側的構成)

【0027】配線基板100的表面側形成有與芯導體層21電性連接的蓋鍍敷層41，此蓋鍍敷層41與構成金屬配線L2的導體層32，係藉由充填通路42電性連接。充填通路42具有：通路孔42a；和藉由鍍敷充填於充填通路孔42a內側的通路導體42b。

【0028】形成於配線基板100之導體層32上的連接端子T1，係與半導體晶片連接的連接端子。半導體晶片係藉由與此連接端子T1電性連接而被安裝於配線基板100。此實施形態中，連接端子T1係沿著半導體晶片的安

裝區域(零件搭載區域)的整體配置成大致等間隔。連接端子T1由俯視觀之，係形成圓形的柱狀形狀，其係以上部從充填構件4的表面突出的狀態直接形成於導體層32上。因為是將連接端子T1直接形成於導體層32上，所以無需設置供連接端子T1用的連接盤，配線布局的自由度得以提升。

【0029】圖4係連接端子T1與金屬配線L2的俯視圖。圖4(a)係在供形成連接端子T1的位置處不具有配線寬度較粗的粗寬度部L2a之金屬配線L2的俯視圖。圖4(b)係在供形成連接端子T1的位置處具有配線寬度較粗的粗寬度部(第1粗寬度部)L2a之金屬配線L2的俯視圖。

【0030】如圖4(a)所示，金屬配線L2上之供形成連接端子T1之位置處的寬度W，宜小於連接端子T1之與金屬配線L2的寬度方向一致之方向上的長度(直徑)W1。藉由將金屬配線L2之供形成連接端子T1之位置處的寬度W，設成小於連接端子T1之與金屬配線L2的寬度方向一致之方向的長度(直徑)W1，連接端子T1的寬度不會過細，可抑制連接端子T1與半導體晶片的連接可靠性降低之情形。

【0031】又，金屬配線L2上之供形成連接端子T1之位置處的寬度W，宜為連接端子T1之與金屬配線L2的寬度方向一致之方向上的長度W1的0.5倍以上且小於1.0倍。藉由將金屬配線L2上之供形成連接端子T1之位置處的寬度W，設成連接端子T1之在配線的寬度方向上的長度W1的0.5倍以上且小於1.0倍，可抑制連接端子T1變細

且與半導體晶片的連接可靠性降低，且可抑制連接端子T1之寬度方向上的長度W1太過長於配線寬度W，致使形成於金屬配線L2上的連接端子T1傾斜或倒塌。

【0032】又，當在金屬配線L2較細，且在金屬配線L2上直接形成連接端子T1的情況，有致使連接端子T1發生傾斜、倒塌之虞時，如圖4(b)所示，可在供形成連接端子T1的位置，設置配線寬度W變粗的粗寬度部L2a。藉由在供形成連接端子T1的位置，具有配線寬度較粗的粗寬度部L2a，即便是金屬配線L2的線寬較窄的情況，或連接端子T1在寬度方向上的長度W1較長的情況、即連接端子T1的直徑較大的情況，也可在金屬配線L2上直接形成連接端子T1。

【0033】又，金屬配線L2的粗寬度部L2a在延伸方向上的長度W2，宜為連接端子T1之與金屬配線L2的延伸方向一致的方向上的長度W1的0.5倍以上且2.0倍以下。藉由將金屬配線L2在延伸方向上之粗寬度部L2a的長度W2，設成金屬配線L2之延伸方向的連接端子T1的長度W1的0.5倍以上且2.0倍以下，可抑制粗寬度部L2a在延伸方向上變長、配線布局的自由度降低的情況。

【0034】又，關於設有粗寬度部L2a的金屬配線L2，金屬配線L2之供形成連接端子T1的位置處的寬度W，較佳為小於連接端子T1之與金屬配線L2的寬度方向一致之方向上的長度(徑)L1，更佳為連接端子T1之與金屬配線L2的寬度方向一致之方向上的長度的0.5倍以上且小於1.0倍。

【0035】各連接端子T1係於表面施以粗化，以提升與充填構件4的黏著性。連接端子T1的表面，可藉由例如用MEC Etch Bond(日本MEC股份有限公司)等的蝕刻液進行處理來進行粗化。

【0036】此外，於沒有將各連接端子T1的表面施以粗化的情況下，亦可藉由將Sn(錫)、Ti(鈦)、Cr(鉻)、Ni(鎳)的任一金屬元素塗佈於各連接端子T1的表面以形成金屬層後，在該金屬層上實施耦合劑處理，而使其與充填構件4的黏著性提升。

【0037】再者，如圖3(b)所示，各連接端子T1係在第1主面F的外周形成階差L，含此階差L的連接端子T1的露出面係被金屬鍍敷層M所覆蓋。將半導體晶片安裝於配線基板100之際，係藉由將塗佈於半導體晶片之連接端子的焊料進行迴焊(reflow)，而使半導體晶片的連接端子和連接端子T1電性連接。此外，金屬鍍敷層M係由從例如Ni層、Sn層、Ag層、Pd層、Au層等的金屬層選擇的單一層或複數個層(例如Ni層/Au層、Ni層/Pd層/Au層)所構成。

【0038】又，作為取代金屬鍍敷層M，亦可施加防鏽用OSP(Organic Solder ability Preservative：有機可焊性保護劑)處理。又，亦可在含階差L之連接端子T1的露出面塗佈焊料，再者，亦可在以金屬鍍敷層M覆蓋含階差L之連接端子T1的露出面之後，於該金屬鍍敷層M塗佈焊料。此外，關於在連接端子T1的露出面塗佈焊料的方法將於後敘述。

【0039】充填構件4係在與增層3的表層所形成之各連接端子T1的側面密接的狀態下，充填於連接端子T1間。又，充填構件4的厚度D2係薄於連接端子T1的厚度(高度)D1。此外，關於充填構件4的充填方法，將於後敘述。

【0040】阻焊劑層5係覆蓋與連接端子T1連接之配線圖案的表面側，並具有：開口5a，使以大致等間隔配置於半導體晶片的安裝區域之連接端子T1露出；及開口5b，使薄片電容器(chip capacitor)安裝用墊P1露出。阻焊劑層5的開口5a係成為在同一開口內配置複數個連接端子T1之NSMD(non solder mask defined：非焊罩定義)形狀。又，阻焊劑層5上形成有對準遮罩AM。此外，對準遮罩AM非為必要者。

(背面側的構成)

【0041】配線基板100的背面側形成有與芯導體層22電性連接的蓋鍍敷層141，此蓋鍍敷層141和導體層132係藉由充填通路142電性連接。充填通路142具有：通路孔142a；和藉鍍敷充填於通路孔142a內側的通路導體142b。又，導體層132具有未隔著通路而與母板等(未圖示)連接的連接端子T11。

【0042】連接端子T11被利用作為用於將配線基板100連接於母板等的背面連接盤(PGA墊、BGA墊)，形成於除了配線基板100的大致中心部以外的外周區域，且以圍繞前述大致中央部的方式配列成矩形狀。又，連接端子T11的表面的至少一部分係由金屬鍍敷層M所覆蓋。

【0043】阻焊劑層14係以薄膜狀阻焊劑積層於增層13的表面上方式形成。在阻焊劑層14，形成有使各連接端子T11表面的一部分露出之開口14a。因此，各連接端子T11係成為其表面的一部分透過開口14a而從阻焊劑層14露出的狀態。亦即，阻焊劑層14的開口14a係成為露出有各連接端子T11表面的一部分之SMD(solder mask defined：焊罩定義)形狀。此外，與阻焊劑層5的開口5a不同之處在於，阻焊劑層14的開口14a係依每個連接端子T11形成。

【0044】由例如Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-Sb等實質上不含Pb的焊料所構成焊料球B，是以隔著金屬鍍敷層M與連接端子T11電性連接的方式形成於開口14a內。此外，將配線基板100安裝於母板等之際，是藉由對配線基板100的焊料球B施以迴焊，而將連接端子T11電性連接至母板等的連接端子。

(配線基板的製造方法)

【0045】圖2、圖5～圖11為顯示第1實施形態之配線基板100的製造步驟之圖。以下，參照圖2、圖5～圖11，就配線基板100的製造方法加以說明。

(芯基板步驟：圖5)

【0046】準備在板狀樹脂製基板的表面及背面貼附有銅箔而成的敷銅層板。又，使用鑽孔機對敷銅層板進行穿孔加工，將作為貫穿孔23的貫通孔事先形成於既定位置。然後，利用以往周知的方法進行無電解鍍銅及電解鍍銅，藉此於貫穿孔23內壁形成貫穿孔導體24，且於敷銅層板的兩面形成鍍銅層(參照圖5(a))。

【0047】其後，用環氧樹脂等的樹脂埋孔材25充填貫穿孔導體24內。再者，利用以往周知的方法進行電解鍍銅，而形成蓋鍍敷層41。其次，將形成於敷銅層板兩面之銅箔上（含蓋鍍敷層41）的鍍銅蝕刻成所期望的形狀，以在敷銅層板的表面及背面分別形成構成金屬配線L1、L11的芯導體層21、22，而獲得芯基板2（參照圖5(b)）。此外，較理想為，在貫穿孔23形成步驟後，進行去除加工部分的污跡之去污處理。

（增設步驟：圖6）

【0048】將以作為樹脂絕緣層31、131的環氧樹脂為主成分的薄膜狀絕緣樹脂材料分別重疊而配置在芯基板2的表面及背面。用真空壓接熱壓機將該積層物加壓加熱，一邊使薄膜狀絕緣樹脂材料熱硬化，一邊壓接。其次，使用以往周知的雷射加工裝置進行雷射照射，而在樹脂絕緣層31、131分別形成通路孔42a、142a（參照圖6(a)）。

【0049】繼之，將樹脂絕緣層31、131的表面粗化後，進行無電解鍍敷，以在包含通路孔42a、142a內壁的樹脂絕緣層31、131上形成無電解鍍銅層。其次，將感光性樹脂積層在樹脂絕緣層31、131上所形成的無電解鍍銅層上，進行曝光・顯影，以將樹脂遮罩MR1、MR11形成為所期望的形狀。然後，以該樹脂遮罩MR1、MR11作為遮罩，藉由電解鍍敷，進行鍍銅，而獲得所期望的鍍銅圖案（金屬配線L2、L12）（參照圖6(b)）。

(凸鍍敷層形成步驟：圖 7)

【0050】其次，在沒有剝離樹脂遮罩 MR1、MR11 的情況下積層光阻劑，進行曝光・顯影，以將樹脂遮罩 MR2、MR12 形成爲所期望的形狀。然後，以該樹脂遮罩 MR2、MR12 作爲遮罩，藉由電解鍍敷，進行鍍銅，而獲得所期望的鍍銅圖案(參照圖 7(a))。

【0051】接著，剝離樹脂遮罩 MR1、MR2、MR11、MR12，去除存在於樹脂遮罩 MR1、MR11 下的無電解鍍銅層，而在導體層 32、132 上分別形成具有連接端子 T1、墊 P1 的導體層 34、及具有連接端子 T11 的導體層 134(參照圖 7(b))。

(充填步驟：圖 8)

【0052】其次，在構成增層 3 的表層的複數個連接端子 T1 之間充填充填構件 4，直到充填構件 4 低於連接端子 T1 的主面 F 的位置。此外，爲了將充填構件 4 充填於連接端子 T1 之間，較佳爲預先將連接端子 T1 的表面(特別是側面)粗化。連接端子 T1 的表面，可藉由例如用 MEC Etch Bond(日本 MEC 股份有限公司)等的蝕刻液進行處理來進行粗化。又，作爲取代將各連接端子 T1 的表面粗化，亦可在將 Sn(錫)、Ti(鈦)、Cr(鉻)、Ni(鎳)的任一金屬元素塗佈於各連接端子 T1 的表面以形成金屬層後，在該金屬層上實施耦合劑處理，而使其與充填構件 4 的黏著性提升。

【0053】作爲將充填構件 4 充填於連接端子 T1 間的方法，可採用各種方法。以下，就將該充填構件 4 充填於連

接端子 T1 間的充填方法進行說明。此外，以下的第 1～第 4 充填方法中，關於塗佈作為充填構件 4 之絕緣性樹脂的方法，可使用印刷、積層(laminate)、輥塗佈、旋轉塗佈等各種方法。

(第 1 充填方法)

【0054】此第 1 充填方法中，係藉由在表層形成有連接端子 T1 之增層 3 的表面塗佈較薄的熱硬化性絕緣性樹脂並使其熱硬化之後，將硬化的絕緣性樹脂研磨至比連接端子 T1 還低，而將充填構件 4 充填於連接端子 T1 間。

(第 2 充填方法)

【0055】此第 2 充填方法中，係藉由在表層形成有連接端子 T1 之增層 3 的表面塗佈較薄的熱硬化性絕緣性樹脂之後，利用將絕緣性樹脂熔融的溶劑，去除覆蓋連接端子 T1 上面之多餘的絕緣性樹脂後，使之熱硬化，而將充填構件 4 充填至連接端子 T1 間。

(第 3 充填方法)

【0056】在此第 3 充填方法中，係在表層形成有連接端子 T1 之增層 3 的表面塗佈較厚的熱硬化性絕緣性樹脂之後，遮罩半導體元件之安裝區域以外的區域，利用 RIE(Reactive Ion Etching：反應離子蝕刻)等對絕緣性樹脂施以乾式蝕刻直到其高度低於連接端子 T1，藉此方式，將充填構件 4 充填於連接端子 T1 間。此外，此第 3 充填方法中，將充填構件 4 充填於連接端子 T1 間時，充填構件 4 與阻焊劑層 5 係一體形成。

(第4充填方法)

【0057】圖9為第4充填方法的說明圖。以下，參照圖9，就第4充填方法進行說明。第4充填方法中，係在表層形成有配線導體T1之增層3的表面塗佈較厚的光硬化性絕緣性樹脂後(參照圖9(a))，遮罩之後應作為阻焊劑層的開口5a的區域的內側區域以將絕緣性樹脂曝光・顯影，而使應作為開口5a的外側區域之絕緣性樹脂進行光硬化(參照圖9(b))。其次，將此製造途中的配線基板100於碳酸鈉水溶液(濃度1重量%)中進行短時間(未感光部的絕緣性樹脂表面稍微膨潤的程度的時間)的浸漬(參照圖9(c))。然後，進行水洗以使膨潤的絕緣性樹脂乳化(參照圖9(d))。其次，將已膨潤・乳化的絕緣性樹脂從製造途中的配線基板100去除(參照圖9(e))。將上述浸漬及水洗分別重複進行一次或複數次，直到未光硬化之絕緣性樹脂上端的位置低於各配線導體T1上端的位置為止。然後，藉由熱或紫外線使絕緣性樹脂硬化。此外，此第4充填方法中，將充填構件4充填於連接端子T1間時，充填構件4與阻焊劑層5係一體形成。

(阻焊劑層步驟：圖10)。

【0058】分別將薄膜狀阻焊劑加壓且積層於充填構件4及增層13的表面。將積層的薄膜狀阻焊劑加以曝光・顯影，而獲得：阻焊劑層5，其形成有使各連接端子T1的表面及側面露出之NSMD形狀的開口5a；和阻焊劑層14，其形成有使各連接端子T11的表面的一部分露出之SMD形狀的開口14a。此外，在充填步驟中採用上述第3、第4

充填方法的情況時，由於充填構件4及阻焊劑層5係一體形成，故在此步驟中，沒有必要積層阻焊劑層5。

(鍍敷步驟：圖11)

【0059】其次，利用過硫酸鈉等蝕刻連接端子T1的露出面，以去除連接端子T1表面的氧化膜等雜質，且在連接端子T1的主面F的周圍形成階差L(參照圖3)。然後，藉由使用還原劑的無電解還原鍍敷，在連接端子T1、T11的露出面形成金屬鍍敷層M。藉由無電解置換鍍敷在連接端子T1的露出面形成金屬鍍敷層M時，連接端子T1之露出面的金屬被置換而形成金屬鍍敷層M。因此，即便沒有利用過硫酸鈉等蝕刻連接端子T1的露出面，也可在連接端子T1的主面F的周圍形成階差L。

【0060】又，在連接端子T1的露出面塗佈焊料時，可依據所塗佈之焊料層的厚度，而選擇以下兩種方法。
(第1塗佈方法)

【0061】將厚度為 $5 \sim 30 \mu\text{m}$ 的焊料層塗佈於連接端子T1的露出面時，僅對連接端子T1的露出面實施些微的蝕刻(軟蝕刻)，以去除形成於連接端子T1的露出面之氧化膜。此時，在連接端子T1的主面F的周圍形成階差L。然後，將混合有含Sn(錫)粉末、Ag(銀)、Cu(銅)等金屬的離子性化合物及助焊劑(flux)所得的糊料(例如，HARIMA化成股份有限公司：Super Solder (製品名))，薄薄地塗佈於SMD形狀開口5a內整體，以覆蓋連接端子T1的露出面整面。然後，進行迴焊，在連接端子T1的露出面形成由Sn與Ag、或Sn、Ag及Cu的合金所構成的焊料層。

(第2塗佈方法)

【0062】將厚度為 $10\mu\text{m}$ 以下的焊料層塗佈於連接端子T1的露出面時，僅對連接端子T1的露出面實施些微的蝕刻(軟蝕刻)，以去除形成於連接端子T1的露出面之氧化膜。此時，在連接端子T1的主面F的周圍形成階差L。然後，藉由在連接端子T1的露出面進行無電解Sn(錫)鍍敷而形成鍍錫層，且以覆蓋該鍍錫層整面的方式塗佈助焊劑。然後，進行迴焊，使鍍敷於連接端子T1的鍍錫層熔融而在連接端子T1的主面F形成焊料層。此時，熔融的Sn藉由表面張力，凝聚於連接端子T1的主面F。

(後端步驟：圖2)

【0063】藉由焊料印刷，在形成於連接端子T11上的金屬鍍敷層M上塗佈焊料糊之後，以既定的溫度和時間進行迴焊，而在連接端子T11上形成焊料球B。

【0064】如上所述，在第1實施形態的配線基板100中，未藉由通路而將連接端子T1直接形成於導體層32上沒有經過通路。因此，不需要設置連接端子T1用的連接盤，配線布局的自由度得以提升。又，金屬配線L2之供形成連接端子T1的位置處的寬度W，係小於連接端子T1之與金屬配線L2的寬度方向一致之方向上的長度(徑)W1。因此，可抑制連接端子T1過小，與半導體晶片的連接可靠性降低的情況。

【0065】又，供形成連接端子T1的位置處之金屬配線L2的寬度W，為連接端子T1之與金屬配線L2的寬度方向一致之方向上的長度W1的0.5倍以上且小於1.0倍。因

此，可抑制連接端子T1變小且與半導體晶片的連接可靠性降低的情況，同時也可抑制與配線寬度W相比，連接端子T1之與金屬配線L2的寬度方向一致之方向上的長度W1變得太長，致使形成於金屬配線L2上的連接端子T1傾斜或倒塌。

【0066】又，在供形成連接端子T1的位置，設置有配線寬度W變粗的粗寬度部L2a。因此，即便是金屬配線L2的線寬較窄的情況，或連接端子T1之與金屬配線L2的寬度方向一致之方向上的長度W1較長的情況、即連接端子T1直徑較大的情況，也可在金屬配線L2上直接形成連接端子T1。

【0067】再者，金屬配線L2的粗寬度部L2a在延伸方向上的長度W2，為連接端子T1之與金屬配線L2的延伸方向一致的方向上的長度W1的0.5倍以上且2.0倍以下。因此，可抑制粗寬度部L2a在延伸方向上變長、配線布局的自由度降低的情況。

【0068】作為其他功效而言，由於連接端子T1間充填有充填構件4，所以與半導體晶片連接時，可防止在作為充填於半導體晶片和配線基板的間隙之底部填料或NCP(Non-Conductive Paste：非導電膠)、NCF(Non-Conductive Film：非導電膜)的連接端子T1之間發生孔隙(void)。因此，迴焊時，可防止焊料流出而在連接端子之間發生短路(short)。又，由於連接端子T1的露出面積變小，故塗佈於連接端子之焊料的直徑不會變大，可將連接端子T1窄晶片化。

【0069】此外，在連接端子T1的表面形成金屬鍍敷層M時，可防止連接端子T1間的鍍敷下垂(sagging of plating)、連接端子T1的底部被蝕刻的底切(undercut)。再者，由於係在連接端子T1的第1主面F的外周形成階差L，所以塗佈於連接端子T1之焊料的直徑不會變大，可將連接端子T1進一步窄晶片化。

【0070】又，由於是在將連接端子T1與充填構件4的抵接面粗化後，將充填構件4充填於連接端子T1間，故連接端子T1與充填構件4的黏著強度得以提升。因此，可抑制連接端子1在中途的製造步驟中被剝落之虞。又，藉由將充填構件4的材質設成與阻焊劑層5相同，充填構件4的焊料流動性成為與阻焊劑層5相同的程度，可抑制焊料殘留於充填構件4上而造成連接端子T1間發生短路(short)的情況。

【0071】又，使充填於連接端子T1間之充填構件4的厚度D2薄於連接端子T1的厚度(高度)D1。亦即，設成連接端子T1稍微從充填構件4的上面突出的狀態。因此，即使在半導體晶片的連接端子的中心、與連接端子T1的中心偏離的情況下，由於半導體晶片的連接端子係與連接端子T1的端部抵接，所以可提升連接端子T1與半導體晶片的連接端子之連接可靠性。

(第1實施形態的變形例)

【0072】在參照圖1～圖11所說明的第1實施形態中，係針對將連接端子T1直接形成於導體層32的金屬配線L2上之配線基板100進行說明，惟亦可設成將通路導體

直接形成於導體層的金屬配線上。此第1實施形態的變形例中，係針對將通路導體直接形成於導體層的金屬配線上之配線基板作說明。

【0073】圖12為第1實施形態的變形例之配線基板100A的部分剖面圖。圖13為配線基板100A的配線及通路導體的俯視圖。以下，參照圖12及圖13，針對第1實施形態的變形例之配線基板100A的構成進行說明。此外，與參照圖1～圖11所說明的構成相同的構成，係標註相同的符號而省略重複說明。

【0074】如圖12及圖13所示，配線基板100A係在增層3進一步具備：導體層36，係構成積層於樹脂絕緣層31的金屬配線L3；樹脂絕緣層37，係積層於導體層36；及充填通路43，係直接形成於形成導體層36的金屬配線L3上，且貫通樹脂絕緣層37以連接導體層36、32間。充填通路43具有通路孔43a與藉由鍍敷而充填於通路孔43a內側的通路導體43b。亦即，導體層36、32間係藉由通路導體43b電性連接。

【0075】又，配線基板100A係在增層13進一步具備：導體層136，係構成積層於樹脂絕緣層131的金屬配線L13；樹脂絕緣層137，係積層於導體層136；及充填通路143，係直接形成於形成導體層136的金屬配線L13上，且貫通樹脂絕緣層137以連接導體層136、132間。充填通路143具有通路孔143a與藉由鍍敷而充填於通路孔143a內側的通路導體143b。亦即，導體層136、132間係藉由通路導體143b電性連接。

【0076】圖14為充填通路43、143與金屬配線L3、L13的俯視圖。圖14(a)係在形成充填通路43、143的位置處不具有配線寬度變粗的粗寬度部L3a、L13a之金屬配線L3、L13的俯視圖。圖14(b)係在形成充填通路43、143的位置處具有配線寬度變粗的粗寬度部(第2粗寬度部)L3a、L13a之金屬配線L3、L13的俯視圖。

【0077】如圖14(a)所示，金屬配線L3、L13上之供形成充填通路43、143之位置處的寬度W，宜小於充填通路43、143之與金屬配線L3、L13的寬度方向一致之方向上的長度(直徑)W1。藉由將金屬配線L3、L13之供形成充填通路43、143之位置處的寬度W，設成小於充填通路43、143之與金屬配線L3、L13的寬度方向一致之方向的長度(直徑)W1，充填通路43、143的寬度不會過細，可抑制導體層36與導體層32及導體層136與導體層132的連接可靠性降低之情形。

【0078】又，金屬配線L3、L13之供形成充填通路43、143之位置處的寬度W，宜為充填通路43、143之與金屬配線L3、L13的寬度方向一致之方向上的長度W1的0.5倍以上且小於1.0倍。藉由將金屬配線L3、L13之供形成充填通路43、143之位置處的寬度W，設成充填通路43、143之在配線的寬度方向上的長度W1的0.5倍以上且小於1.0倍，可抑制充填通路43、143變細且導體層36與導體層32及導體層136與導體層132的連接可靠性降低的情形，且可抑制充填通路43、143之寬度方向上的長度W1太過長於配線寬度W，致使形成於金屬配線L3、L13上的充填通路43、143傾斜或倒塌。

【0079】又，當在金屬配線L3、L13較細，且在金屬配線L3、L13上直接形成充填通路43、143的情況下，有致使充填通路43、143發生傾斜、倒塌之虞時，如圖14(b)所示，可在供形成充填通路43、143的位置，設置配線寬度W變粗的粗寬度部L3a、L13a。藉由在供形成充填通路43、143的位置，具有配線寬度較粗的粗寬度部L3a、L13a，即便是金屬配線L3、L13的線寬較窄的情況，或充填通路43、143在寬度方向上的長度W1較長的情況、即充填通路43、143的直徑較大的情況，也可在金屬配線L3、L13上直接形成充填通路43、143。

【0080】又，金屬配線L3、L13的粗寬度部L3a、L13a在延伸方向的長度W2，宜為充填通路43、143之與金屬配線L3、L13的延伸方向一致的方向上的長度W1的0.5倍以上且2.0倍以下。藉由金屬配線L3、L13在延伸方向上的粗寬度部L3a、L13a的長度W2，設成金屬配線L3、L13之延伸方向之充填通路43、143的長度W1的0.5倍以上且2.0倍以下，可抑制粗寬度部L3a、L13a在延伸方向上變長、配線布局的自由度降低的情況。

【0081】又，關於設有粗寬度部L3a、L13a的金屬配線L3、L13，金屬配線L3、L13之供形成充填通路43、143的位置處的寬度W，較佳為小於充填通路43、143之與金屬配線L3、L13的寬度方向一致之方向上的長度(直徑)W1，更佳為充填通路43、143之與金屬配線L3、L13的寬度方向一致的方向上的長度的0.5倍以上且小於1.0倍。

【0082】圖15及圖16為配線基板100A的製造步驟圖。以下，參照圖15及圖16就配線基板100A的製造方法進行說明。此外，關於增設步驟以外的步驟，係與參照圖1～圖11所說明之配線基板100的製造方法相同。此處，僅說明配線基板100A的製造方法中的增設步驟，關於其他的步驟，則省略重複說明。

(增設步驟：圖15)

【0083】將以作為樹脂絕緣層31、131的環氧樹脂為主成分的薄膜狀絕緣樹脂材料分別重疊而配置在芯基板2的表面及背面。用真空壓接熱壓機將該積層物加壓加熱，一邊使薄膜狀絕緣樹脂材料熱硬化，一邊壓接。其次，使用以往週知的雷射加工裝置進行雷射照射，而在樹脂絕緣層31、131分別形成通路孔42a、142a(參照圖15(a))。

【0084】繼之，將樹脂絕緣層31、131的表面粗化後，進行無電解鍍敷，以在包含通路孔42a、142a內壁的樹脂絕緣層31、131上形成無電解鍍銅層。其次，將絕緣性感光性樹脂積層在樹脂絕緣層31、131上所形成的無電解鍍銅層上，進行曝光・顯影，以將樹脂遮罩MR3、MR13形成為所期望的形狀。然後，以該樹脂遮罩MR3、MR13作為遮罩，藉由電解鍍敷，進行鍍銅，而獲得所期望的鍍銅圖案(金屬配線L3、L13)(圖15(b)參照)。

(增設步驟：圖16)

【0085】其次，在沒有剝離樹脂遮罩MR3、MR13的情況下積層絕緣性感光性樹脂，進行曝光・顯影，以將

樹脂遮罩MR4、MR14形成爲所期望的形狀。然後，以該樹脂遮罩MR4、MR14作爲遮罩，藉由電解鍍敷，進行鍍銅，而獲得所期望的鍍銅圖案(充填通路43、143)(參照圖16(a))。此外，樹脂遮罩MR3與MR4、及MR13與MR14分別成爲絕緣樹脂層37、137。

【0086】接著，將光阻劑積層於樹脂絕緣層37、137上，進行曝光・顯影，以將樹脂遮罩MR5、MR15形成爲所期望的形狀。然後，此該樹脂遮罩MR5、MR15作爲遮罩，藉由電解鍍敷，進行鍍銅，而獲得所期望的鍍銅圖案(金屬配線L2、L12)(參照圖16(b))。

【0087】如上所述，第1實施形態之變形例的配線基板100A中，因爲在充填通路43、143的形成時沒有進行雷射照射，而是藉由曝光・顯影形成充填通路43、143用通路孔43a、143b，故無需形成作爲雷射照射的擋止件(stopper)的通路連接盤。因此，可將充填通路43、143分別直接形成於形成導體層36、136的金屬配線L3、L13上。

【0088】又，形成導體層36、136的金屬配線L3、L13上之供形成充填通路43、143的位置處的寬度，爲充填通路43、143之寬度方向上的長度的0.5倍以上且小於1.0倍。因此，可將充填通路43間及充填通路143間窄晶片化，配線布局的自由度得以提升。又，可抑制充填通路43、143與形成導體層36、136的金屬配線L3、L13、及充填通路43、143與形成導體層32、132的金屬配線L2、L12之連接可靠性降低。

【0089】又，如圖14(b)所示，形成配線基板100A的導體層36、136的金屬配線L3、L13，係可在供形成充填通路43、143的位置處，具有配線寬度變粗的粗寬度部L3a、L13a。藉由在供形成充填通路43、143的位置處具有配線寬度變粗的粗寬度部L3a、L13a，可將直徑較大的充填通路43、143直接形成於金屬配線L3、L13上。又，充填通路43、143與形成導體層36、136的金屬配線L3、L13，以及充填通路43、143與形成導體層32、132的金屬配線L2、L12之連接可靠性得以提升。

【0090】再者，形成導體層36、136之金屬配線L3、L13的粗寬度部L3a、L13a在延伸方向的長度，可設成充填通路43、143之延伸方向的長度的0.5倍以上且2.0倍以下。藉由形成導體層36、136之金屬配線L3、L13的粗寬度部L3a、L13a在延伸方向的長度，設成充填通路43、143之延伸方向的長度的0.5倍以上且2.0倍以下，粗寬度部L3a、L13a在延伸方向的長度不會過長，可抑制配線布局的自由度降低。

【0091】此外，上述說明中，雖將充填通路43、143直接形成於形成導體層36、136的金屬配線L3、L13上，但是關於其他的充填通路例如充填通路42、142，亦可直接形成於形成導體層21、22的金屬配線L1、L11上。

(第2實施形態)

【0092】圖17為第2實施形態的配線基板200的俯視圖(表面側)。如圖17所示，較佳為構成，僅在安裝於該

配線基板200之半導體晶片(零件)的安裝區域(零件搭載區域)的外周部配列複數個連接端子T1作為信號用連接端子T1(以虛線記載)，且在安裝區域的中央部配列複數個電源及接地連接盤用連接墊P2(以實線記載)。藉由將連接端子T1作為配線長度較長且配線的引繞難以進行的信號用連接端子T1使用，配線的引繞可容易進行，可提升配線布局的自由度。又，藉由在安裝區域的中央部，配列複數個電源及接地連接盤用連接墊P2，可縮短電源及接地連接盤用配線長度。

(第3實施形態)

【0093】圖18為第3實施形態之配線基板300的俯視圖(表面側)。圖19為圖18的線段I-I之配線基板200的部分剖面圖。以下，參照圖18、圖19，就配線基板300的構成進行說明，而與參照圖1～圖11所說明的第1實施形態的配線基板100相同的構成，係標註相同的符號以省略重複說明。

【0094】在參照圖1～圖11所說明的第1實施形態的配線基板100中，將薄膜狀阻焊劑加壓且積層於充填構件4的表面，將此積層的薄膜狀阻焊劑加以曝光・顯影，而形成有阻焊劑層5。該阻焊劑層5係形成有使各連接端子T1的表面及側面露出之NSMD形狀的開口5a。然而，亦可設成在圖18、圖19未設置阻焊劑層5。此外，關於第3實施形態之配線基板300的效果，係與第1實施形態的配線基板100相同。

(第4實施形態)

【0095】圖20為第4實施形態之配線基板400的俯視圖(表面側)。圖21為圖20的區域A的放大俯視圖。以下，參照圖20、圖21，針對配線基板400的構成進行說明，但與參照圖1～圖19說明的第1實施形態～第3實施形態的配線基板100～300相同的構成，係標註相同的符號以省略重複說明。

【0096】在此第4實施形態的配線基板400中，將阻焊劑層5的開口5a設成設置於半導體晶片的安裝區域的周邊之所謂的周邊的形狀(peripheral shape)。此外，關於第4實施形態的配線基板400的效果，係與第1實施形態的配線基板100相同。

(其他的實施形態)

【0097】在參照圖1～圖21說明的配線基板100、100A、200～400中，分別充填於連接端子T1間之充填構件4的上面係成為平坦(flat)，充填構件4的上面不一定要為平坦(flat)，例如，如圖22所示，亦可作成充填構件4的上面為帶有圓形之所謂的內圓角(fillet)狀，可獲得同樣的效果。

【0098】以上，雖舉出具體例來詳細說明本發明，但本發明不限定於上述內容，只要不脫離本發明的範疇，便可進行各種變形或變更。例如，上述具體例中，係針對配線基板100、100A、200～400經由焊料球B與母板等連接的BGA基板之形態作說明，但亦可設成：將作為設置有銷或連接盤來取代焊料球B之所謂的PGA(Pin

Grid Array：針柵陣列)基板或LGA(Land Grid Array：連接盤平面柵格陣列)基板的配線基板100、100A、200～400與 motherboard 等連接。

【0099】又，連接端子T1從俯視觀之，係呈圓形的柱狀形狀，但亦可為其他的形狀，例如：俯視看起來呈四角的四角柱形狀或俯視看起來呈三角的三角柱形狀。又，第1、第3實施形態皆如圖17所示，係構成為在安裝於配線基板100、100A、300之半導體晶片(零件)的安裝區域(零件搭載區域)的外周側配列連接端子T1作為信號用連接端子T1，在安裝區域的中央側配置電源及接地連接盤用連接墊P2。

【0100】再者，本實施例中，採用第1充填方法和第2充填方法時，係在形成充填構件4之後再形成阻焊劑層5，惟亦可設成在形成阻焊劑層5之後再將充填構件4充填於連接端子T1間。

【符號說明】

【0101】

AM	對準遮罩
B	焊料球
F	主面
L	階差
L1、L2、L3	金屬配線
L11、L12、L13	金屬配線
L2a、L3a、L13a	粗寬度部
M	金屬鍍敷層

MR1 ~ MR5、MR11 ~ MR15	樹脂遮罩
P1、P2	墊
T1、T11	連接端子
100、100A、200 ~ 400	配線基板
2	芯基板
3	增層
4	充填構件
5	阻焊劑層
5a、5b	開口
13	增層
14	阻焊劑層
14a	開口
21、22	芯導體層
23	貫穿孔
24	貫穿孔導體
25	樹脂製埋孔材
31	樹脂絕緣層
31、131	樹脂絕緣層
32、132	導體層
34、134	導體層
36、136	導體層
37、137	樹脂絕緣層
41	蓋鍍敷層
42、43、142、143	充填通路

申請專利範圍

- 1.一種配線基板，係具有分別積層有一層以上的絕緣層及導體層之積層體，該配線基板的特徵為，
具備：
形成於前述積層體上的複數個配線；及
直接形成於前述複數個配線的至少一部分的配線上之柱狀連接端子；
形成前述至少一部分的配線的前述連接端子之位置處的寬度，小於前述連接端子之前述寬度方向上的長度。
- 2.如申請專利範圍第1項之配線基板，其中，形成前述至少一部分的配線的前述連接端子之位置處的寬度，為前述連接端子之前述寬度方向上的長度的0.5倍以上且小於1.0倍。
- 3.如申請專利範圍第1或2項之配線基板，其中，前述至少一部分的配線係在供形成前述連接端子的位置，具有配線寬度變粗的第1粗寬度部。
- 4.如申請專利範圍第3項之配線基板，其中，
前述第1粗寬度部的前述至少一部分在配線的延伸方向上之長度，為前述連接端子之前述延伸方向上的長度的0.5倍以上且2.0倍以下。
- 5.如申請專利範圍第1至4項中任一項之配線基板，其中，又具備覆蓋前述複數個配線，以使前述連接端子的至少一部分露出的阻焊劑層。

- 6.如申請專利範圍第5項之配線基板，其中，前述連接端子的至少一部分係從前述阻焊劑層的表面突出。
- 7.如申請專利範圍第1至6項中任一項之配線基板，其中，僅在設定於前述積層體上的矩形零件搭載區域的外周部配置複數個前述連接端子作為信號用連接端子，且在前述零件搭載區域的中央部，配列複數個電源及接地連接盤用連接墊。
- 8.如申請專利範圍第1至7項中任一項之配線基板，其中，前述積層體係交替積層複數個前述導體層與複數個前述絕緣層而成，並具備通路導體，該通路導體係直接形成於形成前述導體層的複數個配線上且貫通前述絕緣層而將前述導體層間連接；

形成前述導體層的配線之供形成前述通路導體的位置處的寬度，為前述通路導體之前述寬度方向上的長度的0.5倍以上且小於1.0倍。
- 9.如申請專利範圍第8項之配線基板，其中，形成前述導體層的配線，係在供形成前述通路導體的位置處，具有配線寬度變粗的第2粗寬度部。
- 10.如申請專利範圍第9項之配線基板，其中，形成前述導體層之前述配線的第2粗寬度部在延伸方向上的長度，為前述通路導體在前述延伸方向上的長度的0.5倍以上且2.0倍以下。

圖式

圖 1

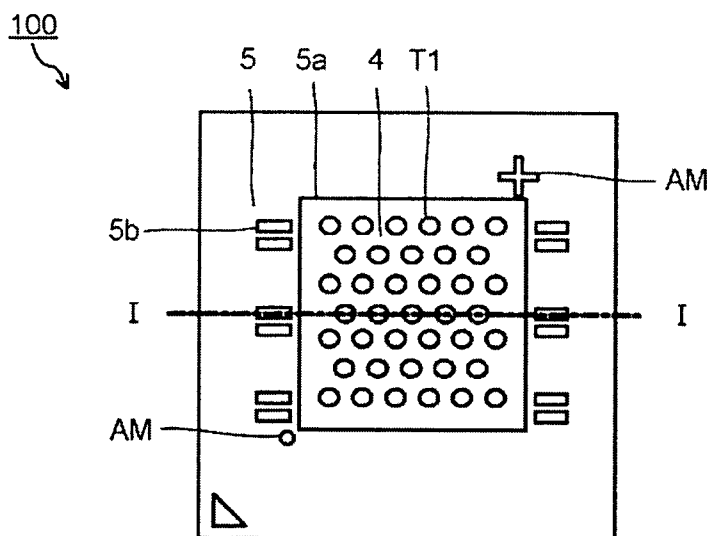


圖 2

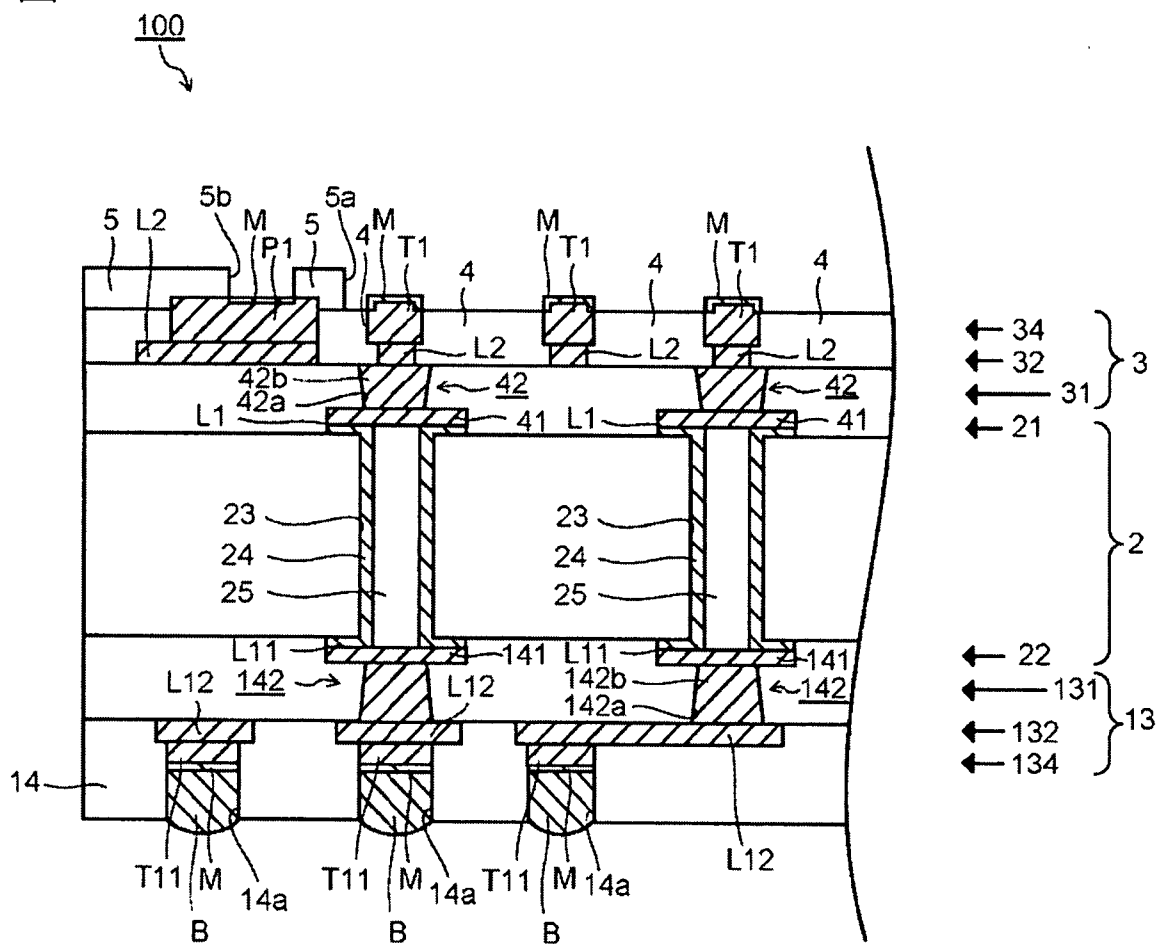
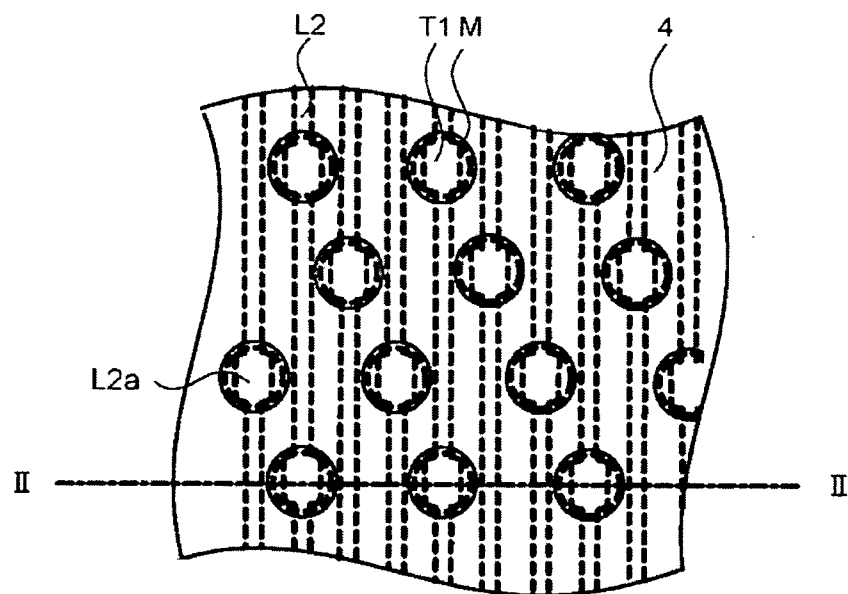
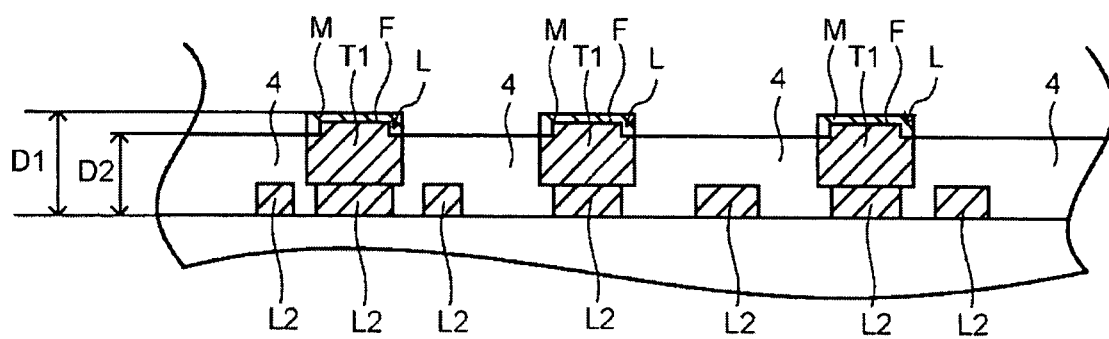


圖 3

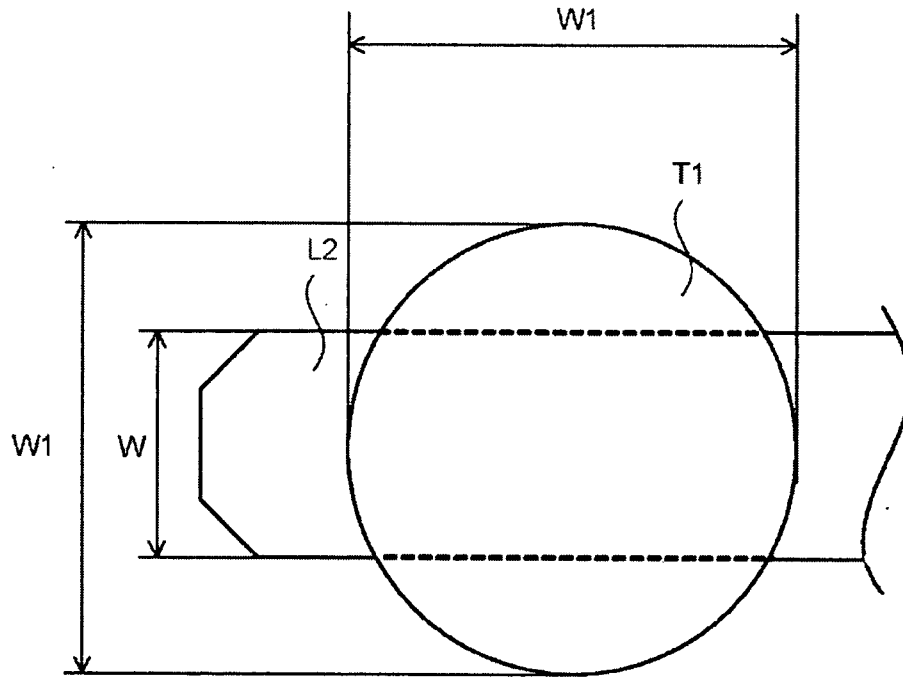


(a)

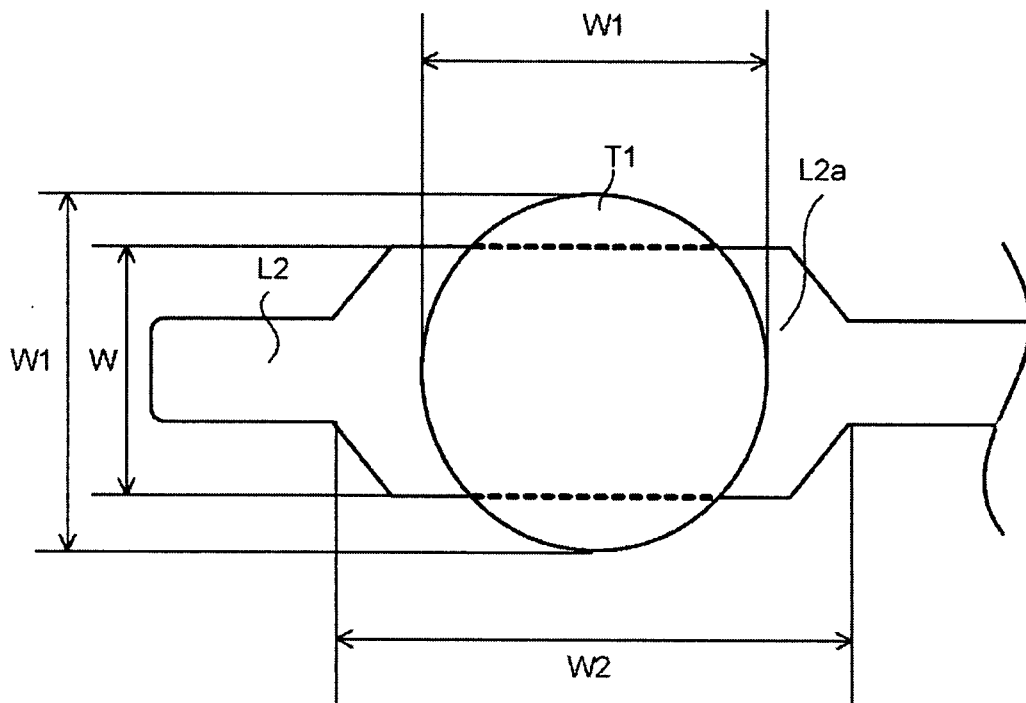


(b)

圖 4



(a)



(b)

圖 5

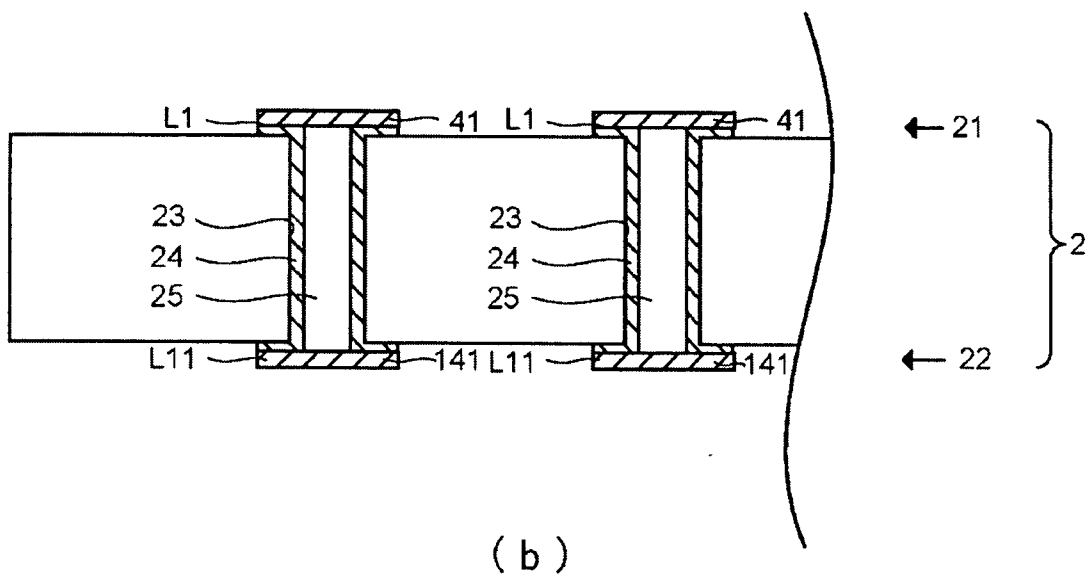
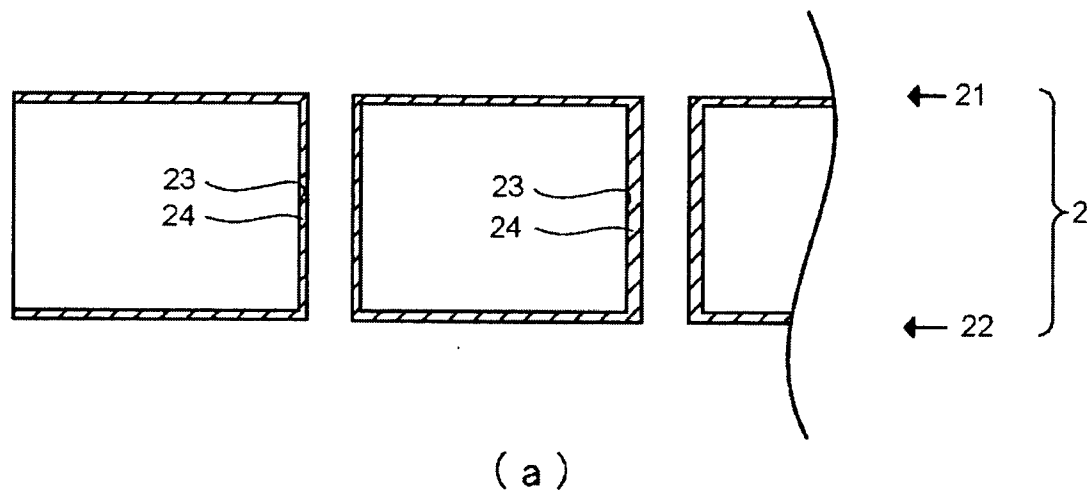


圖 6

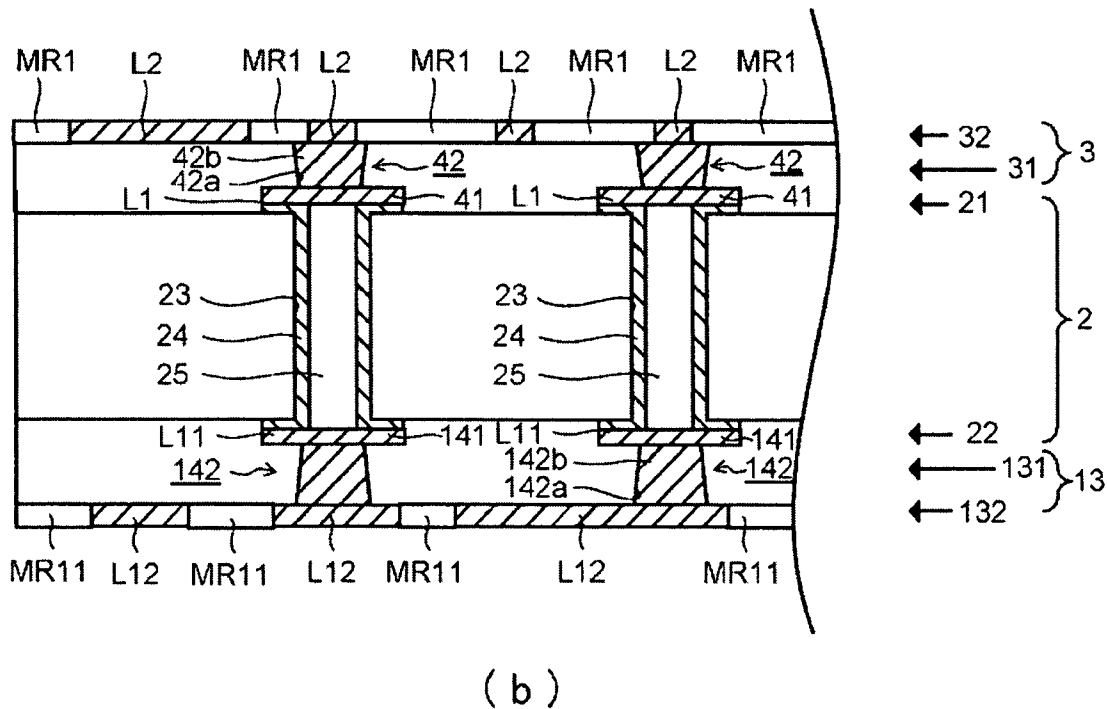
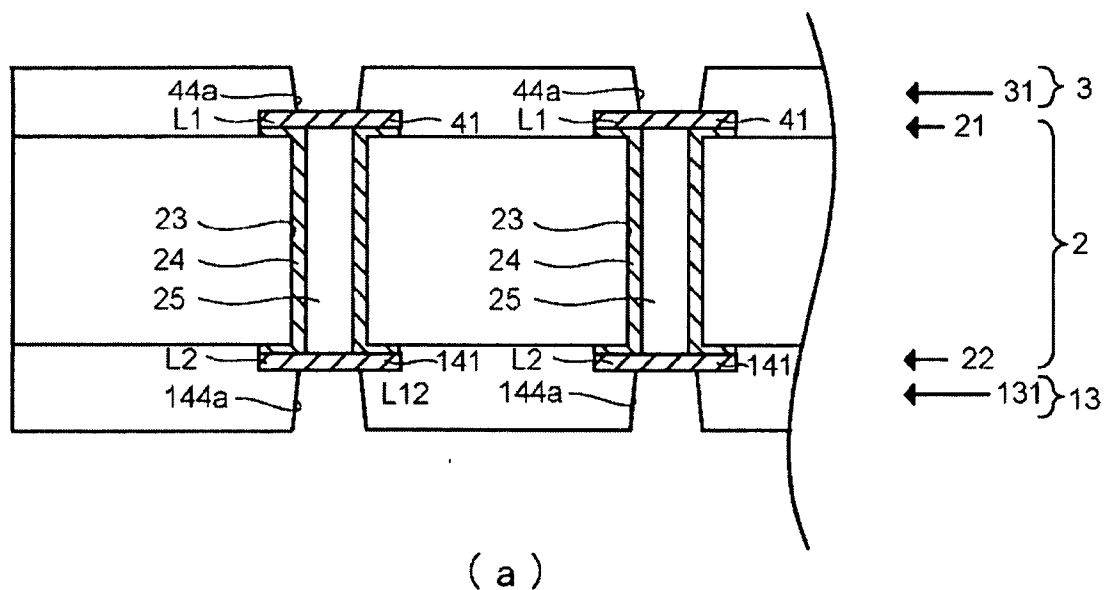


圖 7

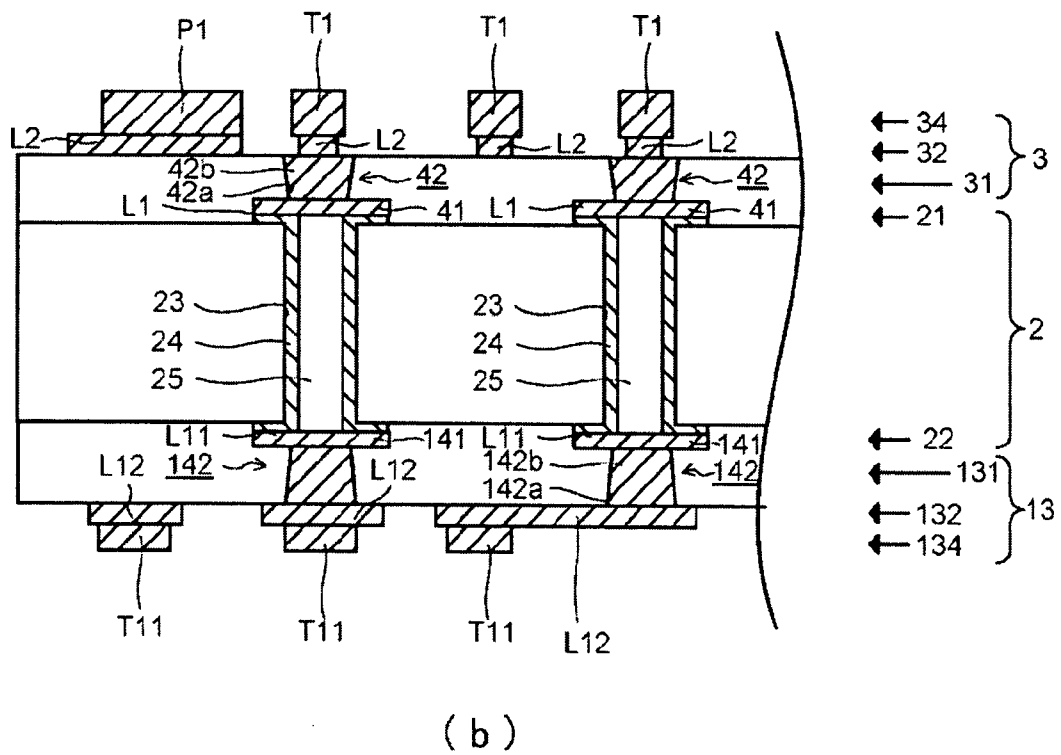
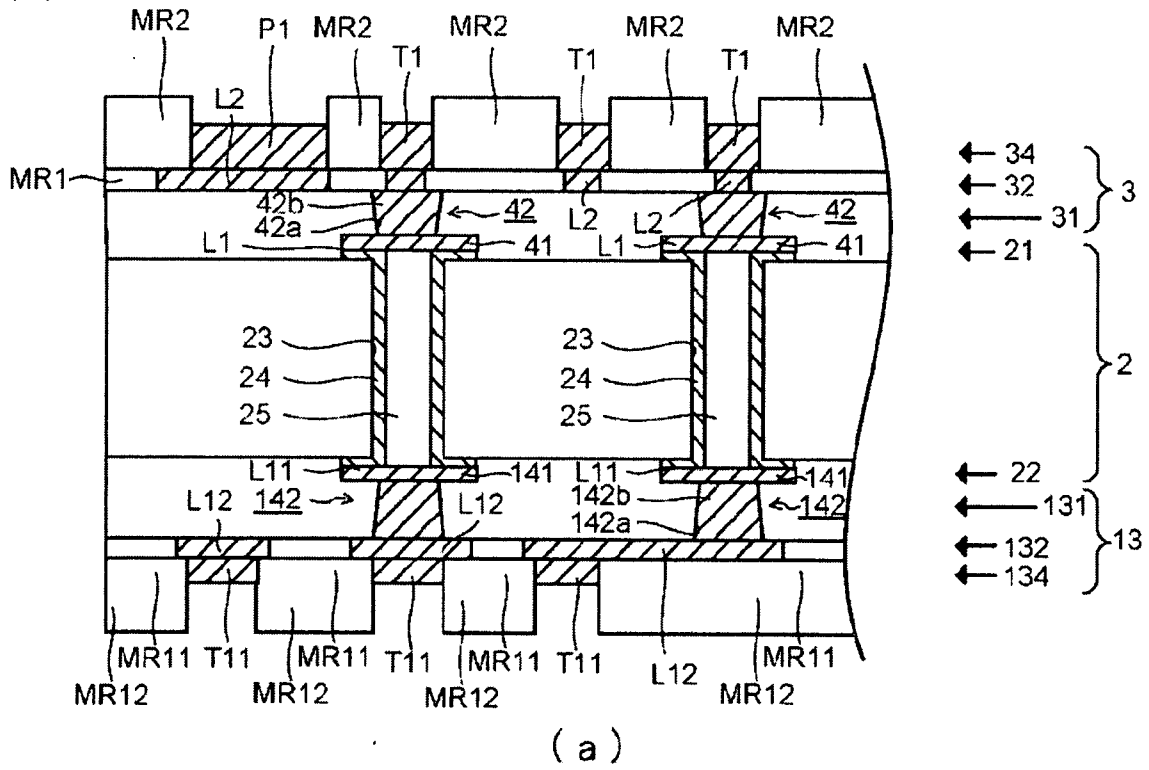
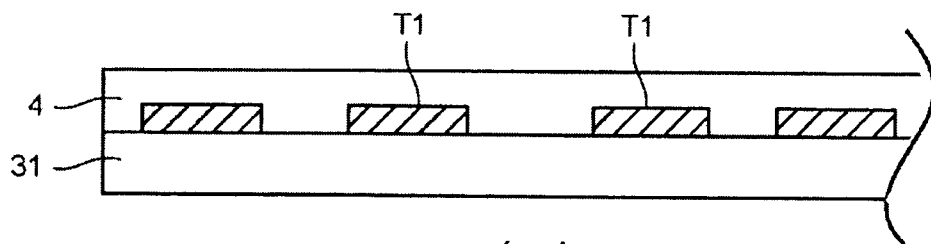
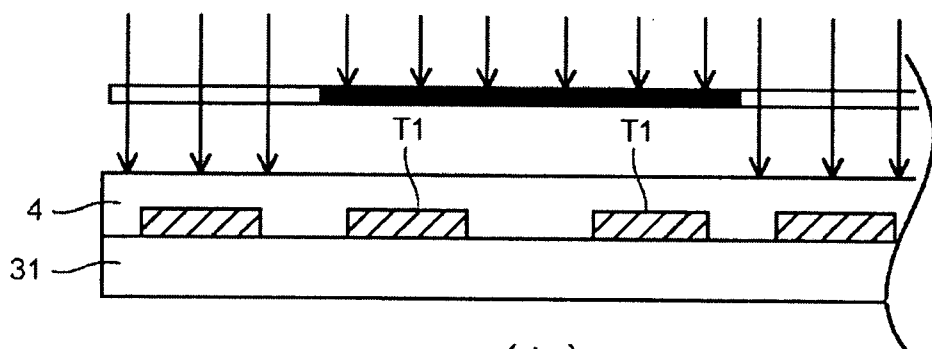


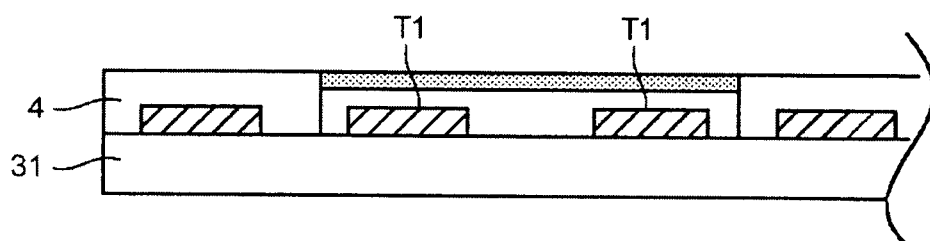
圖 9



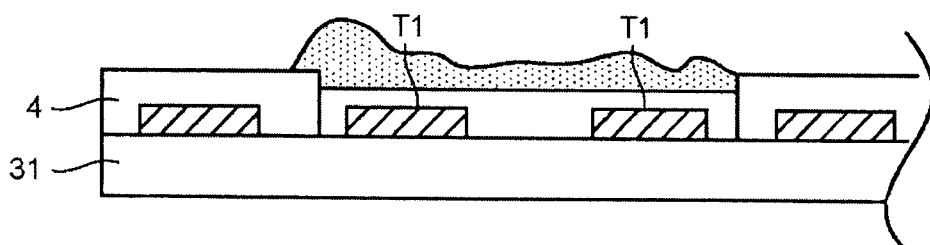
(a)



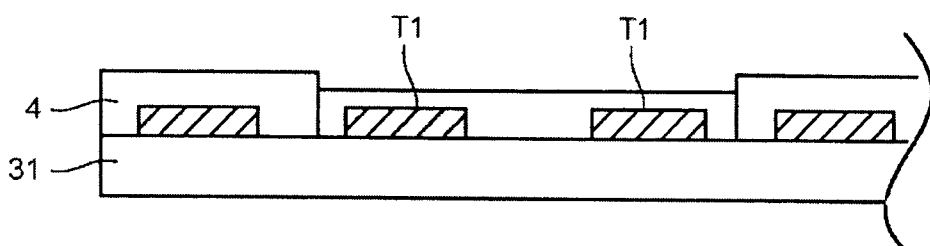
(b)



(c)



(d)



(e)

圖 10

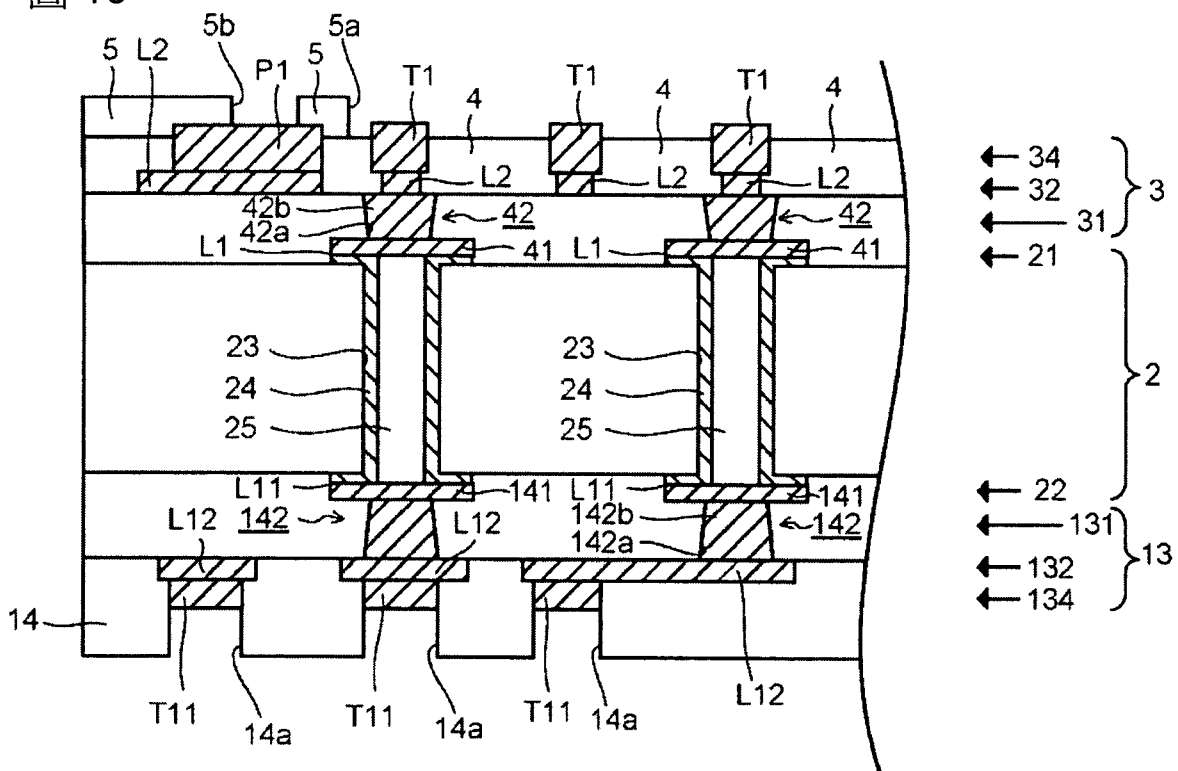
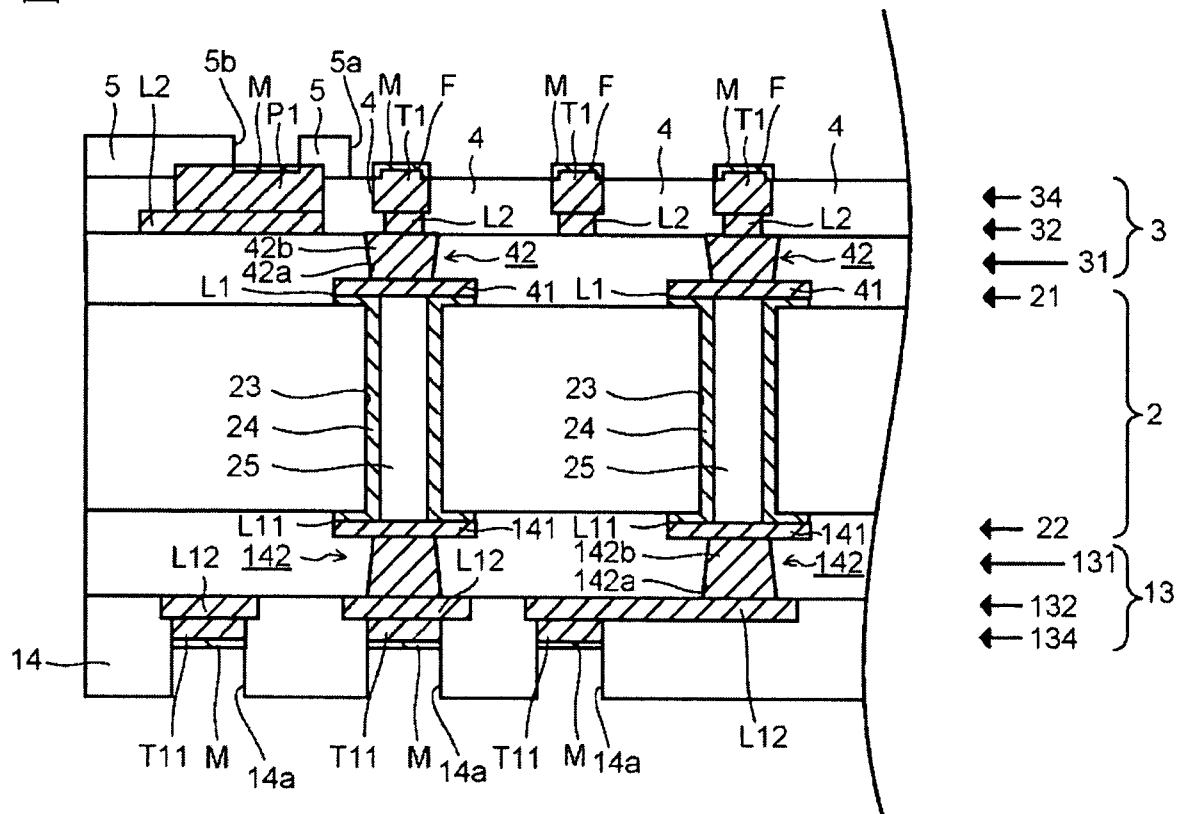


圖 11



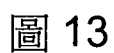


圖 14

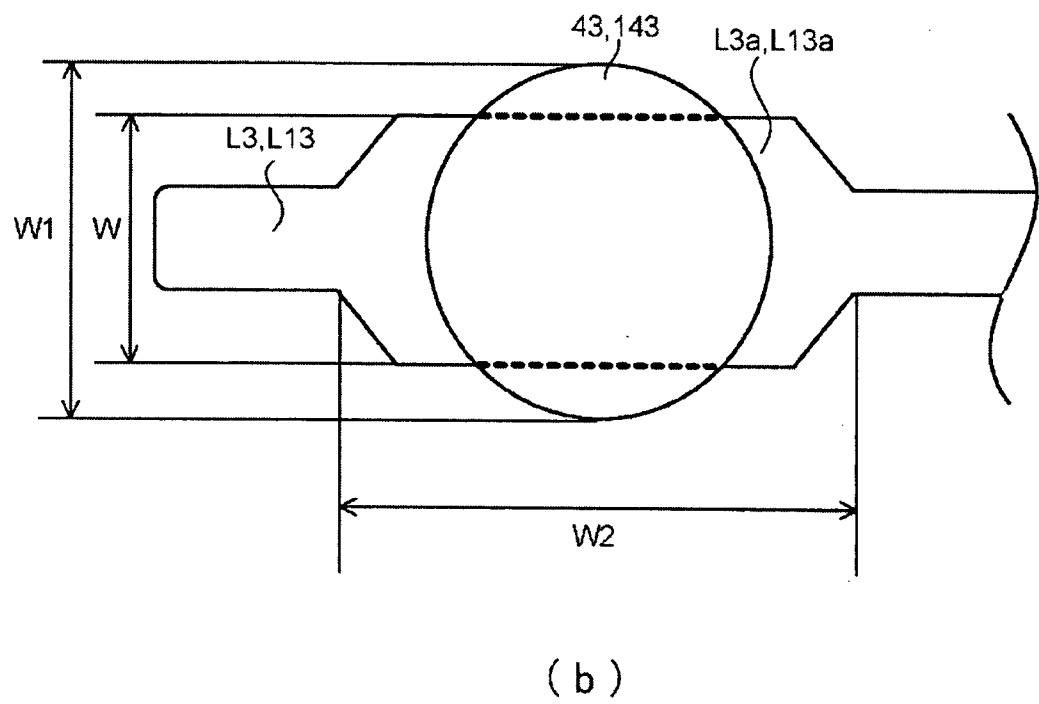
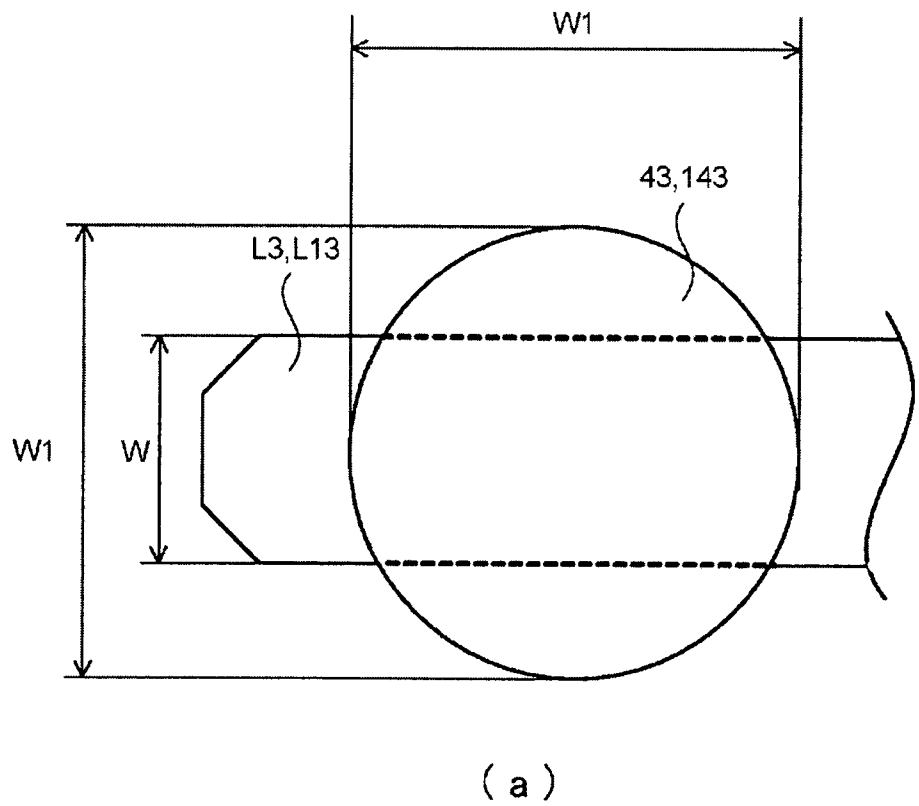


圖 15

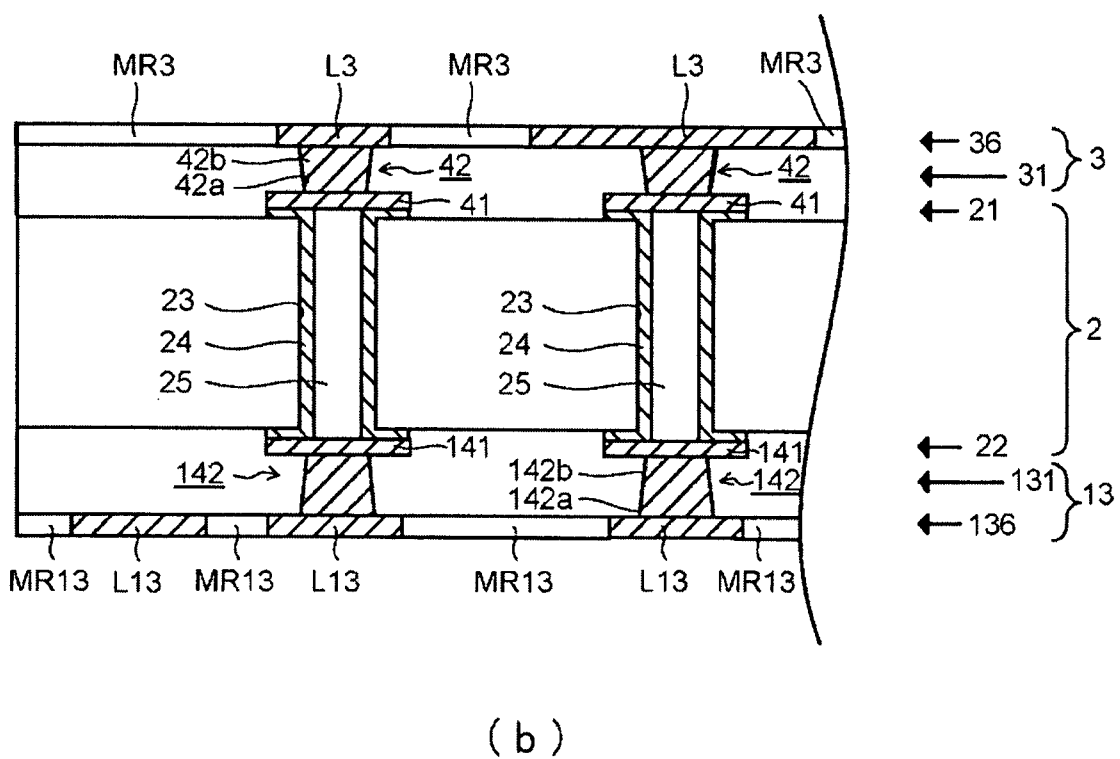
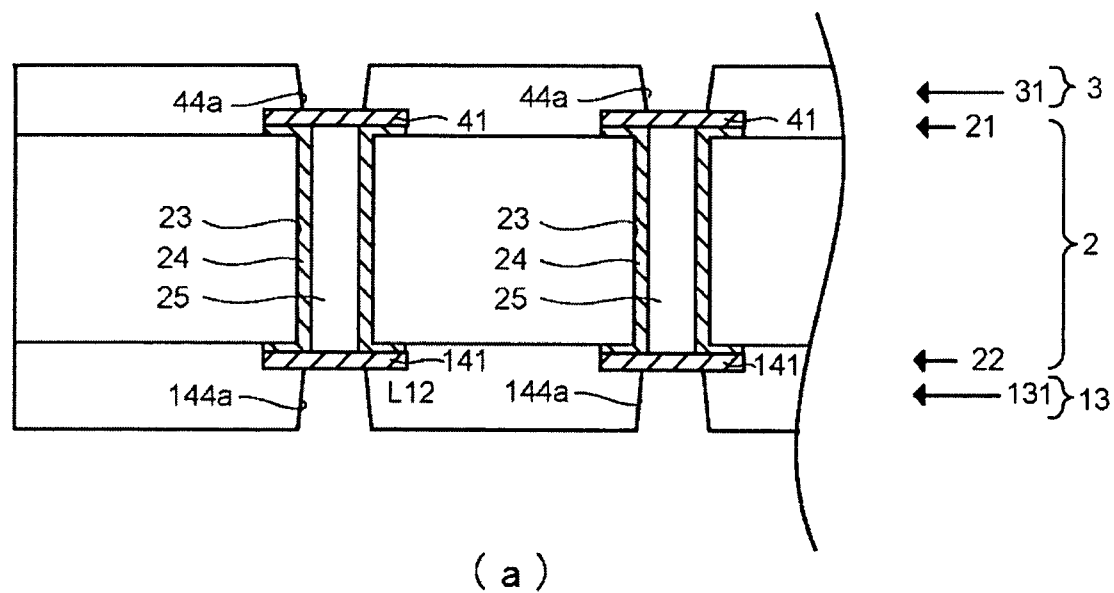


圖 16

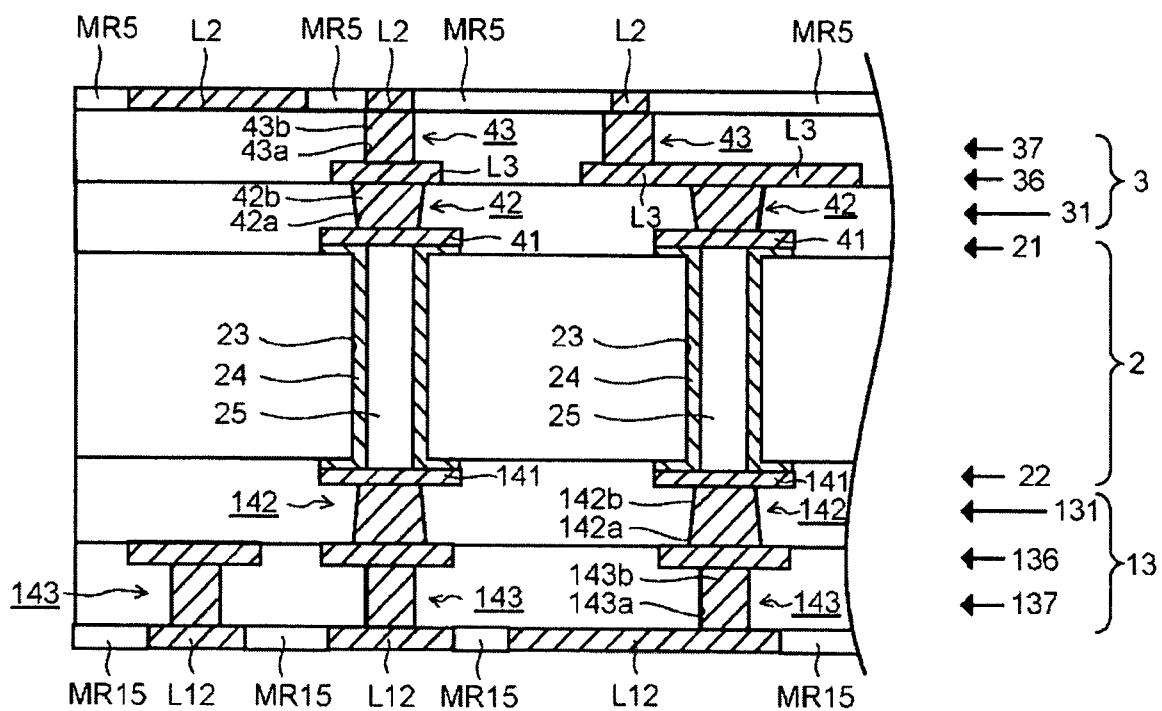
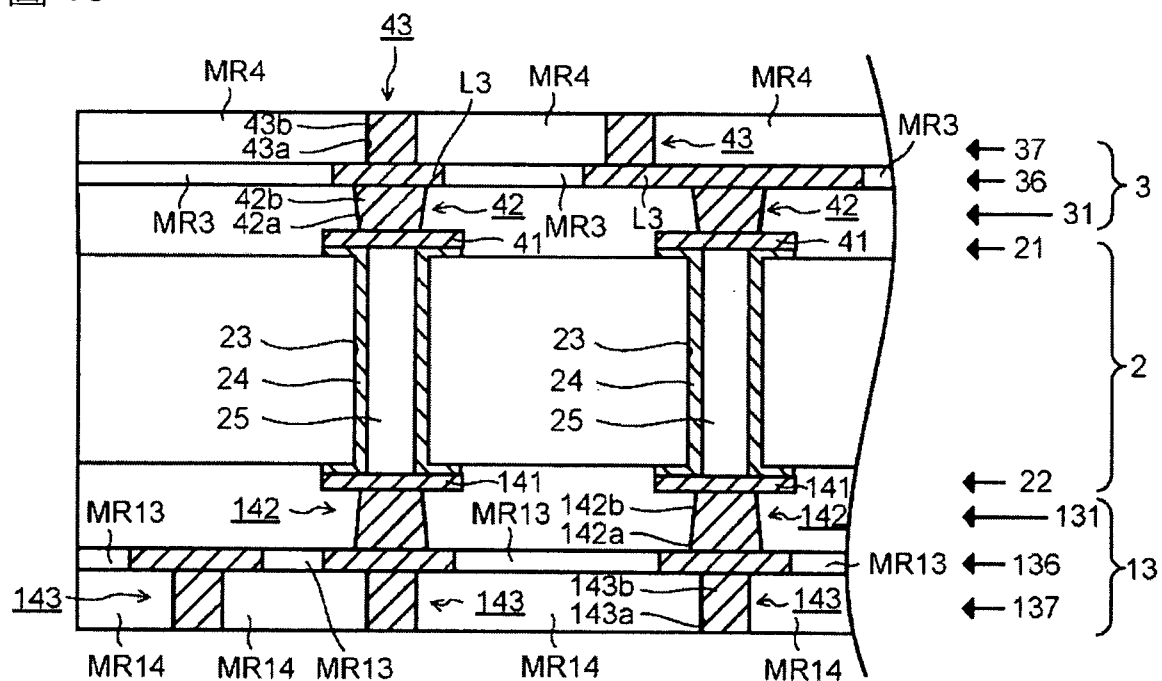


圖 17

200

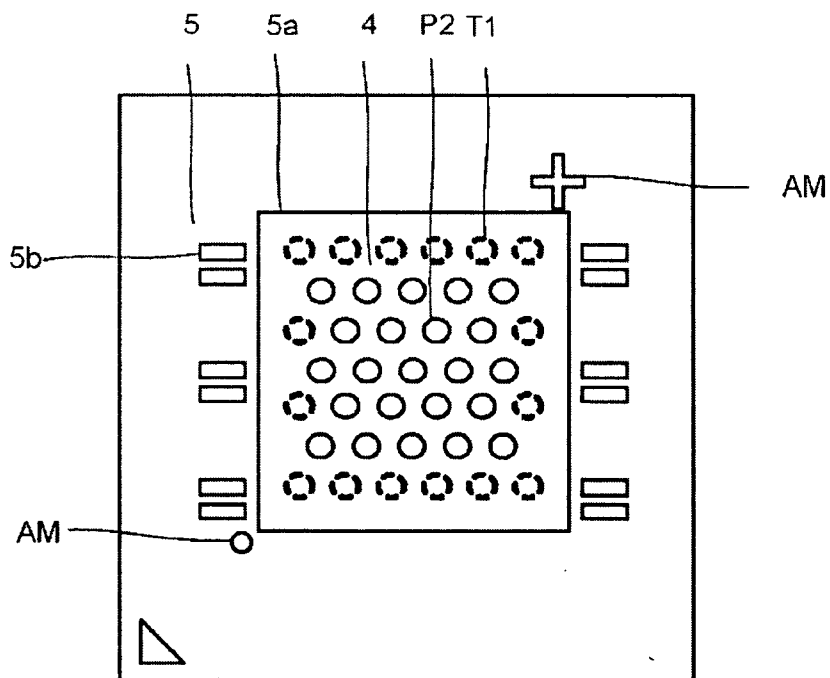
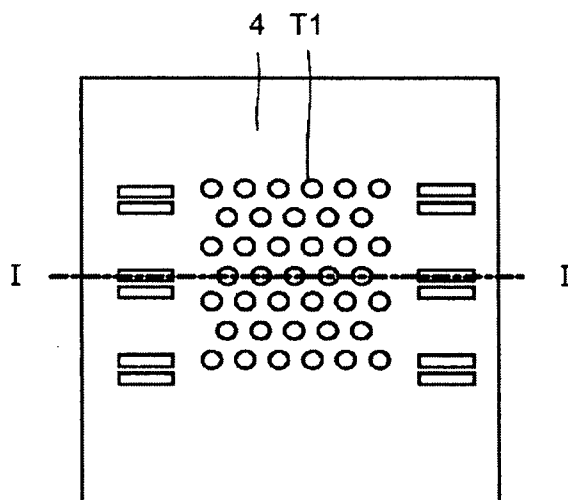
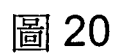


圖 18

300



300



400



圖 21

400

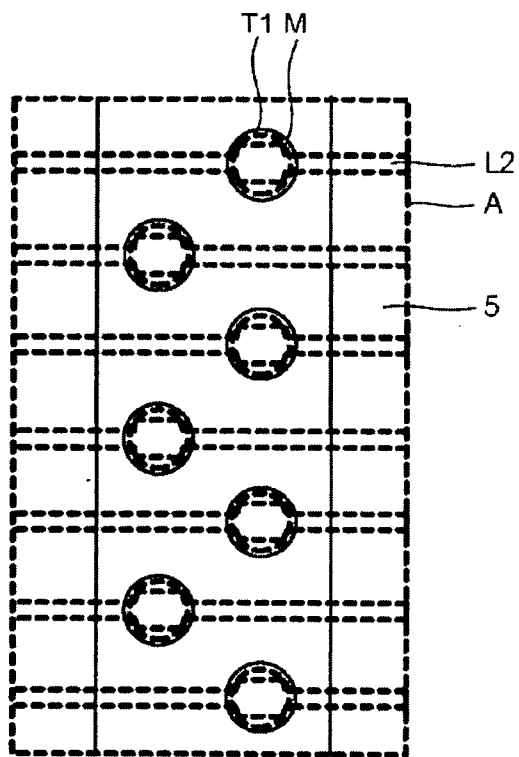


圖 22

100~400

