

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-128091

(P2007-128091A)

(43) 公開日 平成19年5月24日(2007.5.24)

(51) Int. Cl.	F I	テーマコード (参考)
G02F 1/1333 (2006.01)	G02F 1/1333	2H089
G02F 1/1335 (2006.01)	G02F 1/1335 500	2H091
G02F 1/1343 (2006.01)	G02F 1/1335 505	2H092
G02F 1/1345 (2006.01)	G02F 1/1343	5C094
G02F 1/1368 (2006.01)	G02F 1/1345	5G435
審査請求 未請求 請求項の数 30 O L (全 36 頁) 最終頁に続く		

(21) 出願番号	特願2006-299164 (P2006-299164)	(71) 出願人	390019839 三星電子株式会社 Samsung Electronics Co., Ltd. 大韓民国京畿道水原市靈通区梅灘洞416
(22) 出願日	平成18年11月2日(2006.11.2)	(74) 代理人	110000051 特許業務法人共生国際特許事務所
(31) 優先権主張番号	10-2005-0104885	(72) 発明者	朴 商 鎮 大韓民国京畿道龍仁市水枝邑ドンチョン里 現代ホームタウン1次101棟1004号
(32) 優先日	平成17年11月3日(2005.11.3)	(72) 発明者	盧 水 貴 大韓民国京畿道水原市靈通区靈通洞973 -3番地豊林アイウォン103棟1001号
(33) 優先権主張国	韓国 (KR)		
(31) 優先権主張番号	10-2005-0117933		
(32) 優先日	平成17年12月6日(2005.12.6)		
(33) 優先権主張国	韓国 (KR)		
最終頁に続く			

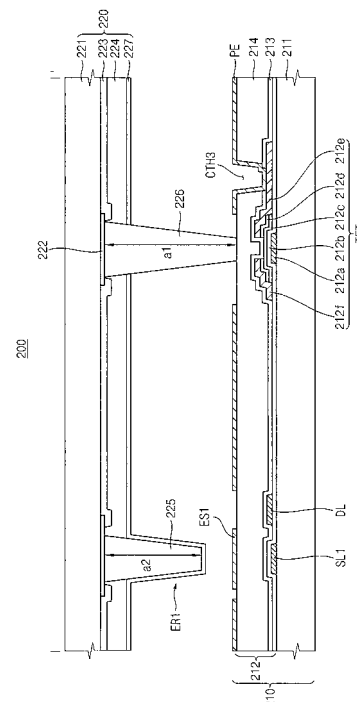
(54) 【発明の名称】 表示基板及びその製造方法並びにそれを具備した表示パネル

(57) 【要約】

【課題】 製造工程を単純化して原価節減及び製造便宜性を図ったタッチスクリーン機能を有する表示基板及びその製造方法並びにそれを具備した表示パネルを提供する。

【解決手段】 複数のゲートライン及びデータラインによって画定された複数の画素部と、タッチ(touch)位置を感知するための第1信号ライン及び第2信号ラインとが形成されたアレイ基板と前記タッチ位置にて電気的に接触しタッチ位置の位置座標を検出するタッチスクリーン機能を有する表示パネルの表示基板において、前記表示基板は、前記ベース基板と、前記ベース基板上に第1長さで直接形成され前記アレイ基板との離隔距離を一定に保持する支持パターンと、前記ベース基板上に第2長さで直接形成され前記タッチ位置で前記第1信号ライン及び第2信号ラインとそれぞれ電気的に接触する第1突起パターン及び第2突起パターンとを有する。

【選択図】 図5



【特許請求の範囲】**【請求項 1】**

複数のゲートライン及びデータラインによって画定された複数の画素部と、タッチ (touch) 位置を感知するための第 1 信号ライン及び第 2 信号ラインとが形成されたアレイ基板と前記タッチ位置にて電氣的に接触しタッチ位置の位置座標を検出するタッチスクリーン機能を有する表示パネルの表示基板において、

前記表示基板は、前記ベース基板と、

前記ベース基板上に第 1 長さで直接形成され前記アレイ基板との離隔距離を一定に保持する支持パターンと、

前記ベース基板上に第 2 長さで直接形成され前記タッチ位置で前記第 1 信号ライン及び第 2 信号ラインとそれぞれ電氣的に接触する第 1 突起パターン及び第 2 突起パターンとを有することを特徴とする表示基板。 10

【請求項 2】

前記第 1 長さは、前記第 2 長さより長いことを特徴とする請求項 1 に記載の表示基板。

【請求項 3】

前記第 1 突起パターン及び第 2 突起パターンには導電性膜が形成されることを特徴とする請求項 2 に記載の表示基板。

【請求項 4】

前記第 1 突起パターン及び第 2 突起パターンは、互いに所定間隔に離隔して形成されることを特徴とする請求項 3 に記載の表示基板。 20

【請求項 5】

前記第 1 突起パターン及び第 2 突起パターンは、互いに隣接して形成されることを特徴とする請求項 3 に記載の表示基板。

【請求項 6】

前記ベース基板上に形成されベース基板に前記複数の画素部に対応する領域を画定する遮光層をさらに有し、

前記支持パターンと、第 1 突起パターン及び第 2 突起パターンとは前記遮光層上に形成されることを特徴とする請求項 3 に記載の表示基板。

【請求項 7】

前記第 1 突起パターン及び第 2 突起パターンには導電性膜が形成されることを特徴とする請求項 1 に記載の表示基板。 30

【請求項 8】

前記ベース基板上に形成されベース基板に前記複数の画素部に相当する区域を画定する遮光層をさらに含み、

前記支持パターンと、第 1 突起パターン及び第 2 突起パターンとは前記遮光層上に形成されることを特徴とする請求項 7 に記載の表示基板。

【請求項 9】

前記支持パターンと、前記第 1 突起パターン及び第 2 突起パターンは、単一露光工程で形成されることを特徴とする請求項 1 に記載の表示基板。

【請求項 10】

複数のゲートライン及びデータラインによって画定された複数の画素部と、タッチ位置を感知するための第 1 信号ライン及び第 2 信号ラインとが形成されたアレイ基板と前記タッチ位置にて電氣的に接触し前記タッチ位置の位置座標を検出するタッチスクリーン機能を有する表示パネルの表示基板の製造方法において、 40

ベース基板上に有機物層を塗布する段階と、

支持パターンを形成するための第 1 マスクパターンと、第 1 及び第 2 突起パターンを形成するための第 2 マスクパターンとが混合形成された露光マスクを前記有機物層上部に離隔配置する段階と、

前記露光マスクと前記有機物層との離隔間隔を一定に保持して前記有機物層を露光する段階と、 50

前記露光された有機物層を現像して前記支持パターンと、前記第 1 突起パターン及び第 2 突起パターンとを形成する段階とを有することを特徴とする表示基板の製造方法。

【請求項 1 1】

前記ベース基板上に前記複数の画素部に対応する領域を画定する遮光層を形成する段階をさらに有することを特徴とする請求項 1 0 に記載の表示基板の製造方法。

【請求項 1 2】

前記露光マスクと前記有機物層と離隔間隔を調節して前記支持パターンと第 1 突起パターン及び第 2 突起パターンの長さを制御することを特徴とする請求項 1 1 に記載の表示基板の製造方法。

【請求項 1 3】

前記支持パターンと、前記第 1 突起パターン及び第 2 突起パターンとに対応しない領域の有機物層を除去する段階と、

前記カラーフィルタ層を形成する段階と、

前記カラーフィルタ層が形成されたベース基板上に導電層を形成する段階と、

前記導電層をパターンニングする段階と、

前記支持パターンに対応する領域の導電層を除去する段階とをさらに有することを特徴とする請求項 1 0 に記載の表示基板の製造方法。

【請求項 1 4】

前記カラーフィルタ層はスピンコーティング工程を用いて形成されることを特徴とする請求項 1 3 に記載の表示基板の製造方法。

【請求項 1 5】

前記支持パターンと、前記第 1 突起パターン及び第 2 突起パターンとは、近接 (P r o x i m i t y) 型露光工程によって形成されることを特徴とする請求項 1 0 に記載の表示基板の製造方法。

【請求項 1 6】

複数のゲート配線及びデータ配線によって画定された複数の画素部と、タッチ位置を検知するための複数の信号配線とが形成されたアレイ基板に対向する表示基板の製造方法において、

ベース基板上に前記画素部に対応するカラーフィルタパターンを形成する段階と、

前記カラーフィルタパターンが形成されたベース基板上に有機物層を形成する段階と、

前記有機物層をパターンニングして、直径が互いに異なる支持パターンと突起パターンを形成する段階と、

前記突起パターンが形成されたベース基板上に透明電極層を形成して前記突起パターンをカバーする突起電極を形成する段階と、

前記透明電極層が形成されたベース基板を熱圧着工程を通じて前記支持パターン及び前記突起パターンの高さを互いに異なるように形成する段階とを有することを特徴とする表示基板の製造方法。

【請求項 1 7】

前記支持パターンの直径は、前記突起パターンの直径より大きく、前記支持パターンと前記熱圧着工程前の突起パターンの高さは実質的に同一であることを特徴とする請求項 1 6 に記載の表示基板の製造方法。

【請求項 1 8】

前記熱圧着工程を通じてシーラント (s e a l a n t) を用いて前記アレイ基板と表示基板とを結合させることを特徴とする請求項 1 6 に記載の表示基板の製造方法。

【請求項 1 9】

前記突起パターンの高さは、前記熱圧着工程後の前記支持パターンの高さより低いことを特徴とする請求項 1 6 に記載の表示基板の製造方法。

【請求項 2 0】

前記支持パターンは、前記アレイ基板と表示基板との間のギャップを保持し、前記突起電極は外部からのタッチ力によって前記信号配線と電氣的に接触することを特徴とする請

10

20

30

40

50

求項 16 に記載の表示基板の製造方法。

【請求項 21】

複数のゲート配線及びデータ配線によって画定された複数の画素部と、各画素部に形成されたスイッチング素子と、タッチ位置を感知するための複数の信号配線とを有する表示基板の製造方法において、

前記スイッチング素子が形成されたベース基板上に有機物層を形成する段階と、

前記有機物層をパターニングして直径が互いに異なる支持パターンと突起パターンを形成する段階と、

前記支持パターン及び突起パターンが形成されたベース基板上に透明電極層を形成する段階と、

前記透明電極層をパターニングして前記突起パターンをカバーする突起電極と、前記スイッチング素子と電氣的に連結された画素電極を形成する段階と、

前記画素電極が形成されたベース基板を熱圧着工程を通じて前記支持パターン及び前記突起パターンの高さを互いに異なるように形成する段階とを有することを特徴とする表示基板の製造方法。

【請求項 22】

複数のゲートライン及びデータラインによって画定された複数の画素部と、タッチ位置を感知するための複数の第 1 信号ライン及び第 2 信号ラインとを有し、該第 1 信号ライン及び第 2 信号ラインのそれぞれが前記ゲートライン及びデータラインと同一の方向に形成されたアレイ基板と、

前記アレイ基板と結合し液晶物質を収容する対向基板とを具備し、

前記対向基板は、ベース基板上の前記ゲートライン及びデータラインに対応する領域に形成される遮光層と、

前記遮光層上に第 1 長さで直接形成され、前記アレイ基板との離隔距離を一定に保持する支持パターンと、

前記遮光層上に第 2 長さで直接形成される第 1 突起パターン及び第 2 突起パターンを含むことを特徴とする表示パネル。

【請求項 23】

前記第 1 突起パターン及び第 2 突起パターンは、前記データラインに対応する領域の遮光層上に形成されることを特徴とする請求項 22 に記載の表示パネル。

【請求項 24】

前記第 1 突起パターン及び第 2 突起パターンは、互いに所定間隔離隔され形成されることを特徴とする請求項 23 に記載の表示パネル。

【請求項 25】

前記第 1 突起パターン及び第 2 突起パターンは、互いに隣接して形成されることを特徴とする請求項 23 に記載の表示パネル。

【請求項 26】

前記第 1 突起パターン及び第 2 突起パターンには、導電性膜が形成されることを特徴とする請求項 22 に記載の表示パネル。

【請求項 27】

前記アレイ基板は、第 1 信号ライン及び第 2 信号ライン上にそれぞれ形成され、タッチ位置で前記導電性膜が形成された第 1 突起パターン及び第 2 突起パターンと前記第 1 信号ライン及び第 2 信号ラインとをそれぞれ電氣的に接触する第 1 センシング電極及び第 2 センシング電極をさらに含むことを特徴とする請求項 26 に記載の表示パネル。

【請求項 28】

前記支持パターンと、前記第 1 突起パターン及び第 2 突起パターンは、近接 (proximity) 型露光工程によって形成されることを特徴とする請求項 22 に記載の表示パネル。

【請求項 29】

前記第 1 長さは、前記第 2 長さより長いことを特徴とする請求項 28 に記載の表示パネ

10

20

30

40

50

ル。

【請求項 30】

タッチ位置の位置座標を検出するタッチスクリーン機能を有し、前記タッチ位置で対向基板と電氣的に接触する表示パネルの表示基板において、

第 1 方向に延長された複数のゲートライン及び第 2 方向に延長された複数のデータラインによって画定される複数の画素部と、

前記複数の画素部に形成されるスイッチング素子と、

第 1 方向に延長される複数の第 1 信号ラインと、

前記第 2 方向に延長される複数の第 2 信号ラインと、

前記スイッチング素子上に第 1 長さを有して形成される支持パターンと、

10

前記第 1 信号ライン及び第 2 信号ライン上にそれぞれ前記第 1 長さより短い第 2 長さを有して形成される第 1 突起パターン及び第 2 突起パターンと、

前記第 1 及び第 2 突起パターンにそれぞれ形成され前記第 1 信号ライン及び第 2 信号ラインと電氣的に接触する第 1 センシング電極及び第 2 センシング電極とを有することを特徴とする表示基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示基板及びその製造方法並びにそれを具備した表示パネルに関し、より詳細には、製造工程を単純化して原価節減及び製造便宜性を図ったタッチスクリーン機能を有する表示基板及び製造方法並びにそれを具備した表示パネルに関する。

20

【背景技術】

【0002】

一般的に、表示装置は情報処理装置で処理されたデータを使用者が認識可能であるように所定の画像を表示する装置として定義することができる。このような表示装置は小型、軽量化及び高解像度具現のために平板パネル型表示装置が幅広く使用されている。

【0003】

現在、最も広く使用されている平板パネル型表示装置は液晶表示装置であって、液晶表示装置は電界の強度によって光透過度を変化させる液晶を用いて表示を実施する装置である。

30

【0004】

前記液晶表示装置はスイッチング素子である薄膜トランジスタが形成されたアレイ基板、アレイ基板に対向締結される対向基板、前記 2 つの基板の間に介在される液晶層を具備した液晶表示パネルを含む。

【0005】

一般的に、液晶表示装置は操作インターフェースを含む入力部、及び入力部を介して入力されたデータを演算するシステム部を具備し、システム部から出力される制御信号を用いた単方向通信によって所定画像を表示する。

【0006】

40

最近、単方向通信から離れ、使用者の指示が直接液晶表示パネルの画面上に表示されたアイコンなどを通じて入力されるタッチパネルを液晶表示装置に適用している。

【0007】

タッチパネルは液晶表示パネルの表示最上面側に具備され、液晶表示パネルの画面上に表示されたアイコンなどに使用者が手または物体などで直接接触することで、使用者が所望する指示内容が選択される。タッチパネルは手または物体などが接触した位置を把握し、接触した位置で指示される内容を入力信号として受け入れ液晶表示装置を駆動する。

【0008】

タッチパネルは、コンピュータなどに使用される場合、キーボードまたはマウスのような入力装置、携帯電話のようなモバイル製品に使用される場合、キーパッドのような別途

50

の入力装置が要求されなく、その使用が増大している傾向である。

【0009】

しかし、タッチパネルが液晶表示パネルの上面側に配置されることにより、タッチパネルを具備した製品の厚さまたは大きさが増加するという問題点がある。このような問題点を解決するためにタッチパネルを液晶表示パネルと一体型で構成する場合が増加している。

【0010】

このようなタッチパネル一体型液晶表示パネルには手または物体が接触する場合、遮断される光やライトペンから入力される光を感知する光センサーを液晶表示パネル内部に形成する方式が代表的である。

【0011】

しかしながら、上記方式を用いて液晶表示パネルを形成した場合、光センサーで感知される光は周辺光の強度が大きくなると光感知センサーで感知される光の強度が大きくなり、周辺光の強度が弱くなると光感知センサーで感知される光の強度も弱くなって手または物体が接触する位置座標を検出するのが困難になるという問題点がある。

【0012】

このような問題点を解決するために、対向基板内に突起形状の導電性構造物を形成し、アレイ基板内に導電性構造物に対応するセンシング配線を形成し外力によって導電性構造物とセンシング配線とが電氣的に接触する際、電氣的接続を通じて外力が加えられた位置座標を判別するタッチスクリーン方式の液晶表示パネルが開発された。

【0013】

このような方式の液晶表示パネルは、アレイ基板と対向基板を用いてタッチスクリーン機能を直接具現することで液晶表示パネルの薄型化を図り、電圧または電流の変動によってタッチ位置を感知することで正確なタッチ位置検出が容易である。

【0014】

しかしながら、液晶表示パネル内部に導電性構造物とセンシング電極を用いてタッチスクリーン機能を実施する液晶表示パネル場合、アレイ基板と対向基板を所定間隔離隔させ、それを支持する支持部材、即ち、コラムスペーサをさらに含む。この場合、導電性構造物はタッチスクリーン機能を実施するためにコラムスペーサより低い高さに形成されなければならないので導電性構造物とコラムスペーサは単一工程で形成することが難しくて製造工程が増加するという問題点がある。

【発明の開示】

【発明が解決しようとする課題】

【0015】

そこで、本発明は上記従来タッチスクリーン機能を有する液晶表示パネルにおける問題点に鑑みてなされたものであって、本発明の目的は、製造工程を単純化して原価節減及び製造便宜性を図ったタッチスクリーン機能を有する表示基板を提供することにある。

【0016】

本発明の他の目的は、上記表示基板の製造方法を提供することにある。

本発明のさらにまたの目的は、上記表示基板を具備した表示パネルを提供することにある。

【課題を解決するための手段】

【0017】

上記目的を達成するためになされた本発明による表示基板は、複数のゲートライン及びデータラインによって画定された複数の画素部と、タッチ (touch) 位置を感知するための第1信号ライン及び第2信号ラインとが形成されたアレイ基板と前記タッチ位置にて電氣的に接触しタッチ位置の位置座標を検出するタッチスクリーン機能を有する表示パネルの表示基板において、前記表示基板は、前記ベース基板と、前記ベース基板上に第1長さで直接形成され前記アレイ基板との離隔距離を一定に保持する支持パターンと、前記ベース基板上に第2長さで直接形成され前記タッチ位置で前記第1信号ライン及び第2信

10

20

30

40

50

号ラインとそれぞれ電氣的に接触する第 1 突起パターン及び第 2 突起パターンとを有することを特徴とする。

【0018】

前記第 1 長さは、前記第 2 長さより長いことが好ましい。

前記第 1 突起パターン及び第 2 突起パターンには導電性膜が形成されることが好ましい。

前記第 1 突起パターン及び第 2 突起パターンは、互いに所定間隔に離隔して形成されることが好ましい。

前記第 1 突起パターン及び第 2 突起パターンは、互いに隣接して形成されることが好ましい。

前記ベース基板上に形成されベース基板に前記複数の画素部に対応する領域を画定する遮光層をさらに有し、前記支持パターンと、第 1 突起パターン及び第 2 突起パターンとは前記遮光層上に形成されることが好ましい。

前記第 1 突起パターン及び第 2 突起パターンには導電性膜が形成されることが好ましい。

前記ベース基板上に形成されベース基板に前記複数の画素部に相当する区域を画定する遮光層をさらに含み、前記支持パターンと、第 1 突起パターン及び第 2 突起パターンとは前記遮光層上に形成されることが好ましい。

前記支持パターンと、前記第 1 突起パターン及び第 2 突起パターンは、単一露光工程で形成されることが好ましい。

【0019】

上記目的を達成するためになされた本発明による表示基板の製造方法は、複数のゲートライン及びデータラインによって画定された複数の画素部と、タッチ位置を感知するための第 1 信号ライン及び第 2 信号ラインとが形成されたアレイ基板と前記タッチ位置にて電氣的に接触し前記タッチ位置の位置座標を検出するタッチスクリーン機能を有する表示パネルの表示基板の製造方法において、ベース基板上に有機物層を塗布する段階と、支持パターンを形成するための第 1 マスクパターンと、第 1 及び第 2 突起パターンを形成するための第 2 マスクパターンとが混合形成された露光マスクを前記有機物層上部に離隔配置する段階と、前記露光マスクと前記有機物層との離隔間隔を一定に保持して前記有機物層を露光する段階と、前記露光された有機物層を現像して前記支持パターンと、前記第 1 突起パターン及び第 2 突起パターンとを形成する段階とを有することを特徴とする。

【0020】

前記ベース基板上に前記複数の画素部に対応する領域を画定する遮光層を形成する段階をさらに有することが好ましい。

前記露光マスクと前記有機物層と離隔間隔を調節して前記支持パターンと第 1 突起パターン及び第 2 突起パターンの長さを制御することが好ましい。

前記支持パターンと、前記第 1 突起パターン及び第 2 突起パターンとに対応しない領域の有機物層を除去する段階と、前記カラーフィルタ層を形成する段階と、前記カラーフィルタ層が形成されたベース基板上に導電層を形成する段階と、前記導電層をパターンニングする段階と、前記支持パターンに対応する領域の導電層を除去する段階とをさらに有することが好ましい。

前記カラーフィルタ層はスピンコーティング工程を用いて形成されることが好ましい。

前記支持パターンと、前記第 1 突起パターン及び第 2 突起パターンとは、近接 (Proximity) 型露光工程によって形成されることが好ましい。

【0021】

また、上記目的を達成するためになされた本発明による表示基板の製造方法は、複数のゲート配線及びデータ配線によって画定された複数の画素部と、タッチ位置を感知するための複数の信号配線とが形成されたアレイ基板に対向する表示基板の製造方法において、ベース基板上に前記画素部に対応するカラーフィルタパターンを形成する段階と、前記カラーフィルタパターンが形成されたベース基板上に有機物層を形成する段階と、前記有機

10

20

30

40

50

物層をパターンニングして、直径が互いに異なる支持パターンと突起パターンを形成する段階と、前記突起パターンが形成されたベース基板上に透明電極層を形成して前記突起パターンをカバーする突起電極を形成する段階と、前記透明電極層が形成されたベース基板を熱圧着工程を通じて前記支持パターン及び前記突起パターンの高さを互いに異なるように形成する段階とを有することを特徴とする。

【0022】

前記支持パターンの直径は、前記突起パターンの直径より大きく、前記支持パターンと前記熱圧着工程前の突起パターンの高さは実質的に同一であることが好ましい。

前記熱圧着工程を通じてシーラント (s e a l a n t) を用いて前記アレイ基板と表示基板とを結合させることが好ましい。

10

前記突起パターンの高さは、前記熱圧着工程後の前記支持パターンの高さより低いことが好ましい。

前記支持パターンは、前記アレイ基板と表示基板との間のギャップを保持し、前記突起電極は外部からのタッチ力によって前記信号配線と電氣的に接触することが好ましい。

【0023】

また、上記目的を達成するためになされた本発明による表示基板の製造方法は、複数のゲート配線及びデータ配線によって画定された複数の画素部と、各画素部に形成されたスイッチング素子と、タッチ位置を感知するための複数の信号配線とを有する表示基板の製造方法において、前記スイッチング素子が形成されたベース基板上に有機物層を形成する段階と、前記有機物層をパターンニングして直径が互いに異なる支持パターンと突起パターンを形成する段階と、前記支持パターン及び突起パターンが形成されたベース基板上に透明電極層を形成する段階と、前記透明電極層をパターンニングして前記突起パターンをカバーする突起電極と、前記スイッチング素子と電氣的に連結された画素電極を形成する段階と、前記画素電極が形成されたベース基板を熱圧着工程を通じて前記支持パターン及び前記突起パターンの高さを互いに異なるように形成する段階とを有することを特徴とする。

20

【0024】

上記目的を達成するためになされた本発明による表示パネルは、複数のゲートライン及びデータラインによって画定された複数の画素部と、タッチ位置を感知するための複数の第1信号ライン及び第2信号ラインとを有し、該第1信号ライン及び第2信号ラインのそれぞれが前記ゲートライン及びデータラインと同一の方向に形成されたアレイ基板と、前記アレイ基板と結合し液晶物質を収容する対向基板とを具備し、前記対向基板は、ベース基板上の前記ゲートライン及びデータラインに対応する領域に形成される遮光層と、前記遮光層上に第1長さで直接形成され、前記アレイ基板との離隔距離を一定に保持する支持パターンと、前記遮光層上に第2長さで直接形成される第1突起パターン及び第2突起パターンを含むことを特徴とする。

30

【0025】

前記第1突起パターン及び第2突起パターンは、前記データラインに対応する領域の遮光層上に形成されることが好ましい。

前記第1突起パターン及び第2突起パターンは、互いに所定間隔離隔され形成されることが好ましい。

40

前記第1突起パターン及び第2突起パターンは、互いに隣接して形成されることが好ましい。

前記第1突起パターン及び第2突起パターンには、導電性膜が形成されることが好ましい。

前記アレイ基板は、第1信号ライン及び第2信号ライン上にそれぞれ形成され、タッチ位置で前記導電性膜が形成された第1突起パターン及び第2突起パターンと前記第1信号ライン及び第2信号ラインとをそれぞれ電氣的に接触する第1センシング電極及び第2センシング電極をさらに含むことが好ましい。

前記支持パターンと、前記第1突起パターン及び第2突起パターンは、近接 (p r o x i m i t y) 型露光工程によって形成されることが好ましい。

50

前記第 1 長さは、前記第 2 長さより長いことが好ましい。

【0026】

また、上記目的を達成するためになされた本発明による表示基板は、タッチ位置の位置座標を検出するタッチスクリーン機能を有し、前記タッチ位置で対向基板と電氣的に接触する表示パネルの表示基板において、第 1 方向に延長された複数のゲートライン及び第 2 方向に延長された複数のデータラインによって画定される複数の画素部と、前記複数の画素部に形成されるスイッチング素子と、第 1 方向に延長される複数の第 1 信号ラインと、前記第 2 方向に延長される複数の第 2 信号ラインと、前記スイッチング素子上に第 1 長さを有して形成される支持パターンと、前記第 1 信号ライン及び第 2 信号ライン上にそれぞれ前記第 1 長さより短い第 2 長さを有して形成される第 1 突起パターン及び第 2 突起パターンと、前記第 1 及び第 2 突起パターンにそれぞれ形成され前記第 1 信号ライン及び第 2 信号ラインと電氣的に接触する第 1 センシング電極及び第 2 センシング電極とを有することを特徴とする。

10

【発明の効果】

【0027】

本発明に係る表示基板及びその製造方法並びにそれを具備した表示パネルによれば、タッチ位置を感知するための第 1 及び第 2 信号ラインが形成されたアレイ基板と電氣的に接触しタッチ位置の位置座標を判断するタッチスクリーン機能を有する表示パネルの対向基板において、第 1 及び第 2 信号配線と電氣的に接触してタッチ位置の位置座標を感知する突起パターンをアレイ基板と対向基板の離隔間隔を保持する支持部材と一つの工程を通じて同時に形成することができ、表示基板の製造工程を減少させることができるという効果がある。

20

また、それにより、表示パネルの製造工程を単純化し製造便宜性を向上することができ、製造原価を節減することができるという効果がある。

【発明を実施するための最良の形態】

【0028】

次に、本発明に係る表示基板及びその製造方法並びにそれを具備した表示パネルを実施するための最良の形態の具体例を図面を参照しながら説明する。

【実施例 1】

【0029】

図 1 は本発明の第 1 の実施例による表示装置を概略的に示したブロック図であり、図 2 は図 1 に示した表示パネルを概略的に示した平面図である。

30

【0030】

図 1 と図 2 を参照すると、本発明の第 1 の実施例による表示装置 100 は表示パネル 200、パネル駆動部 300、タッチ位置検出部 400 及び位置決定部 500 を含む。

【0031】

表示パネル 200 はアレイ基板 210、対向基板 220 及び液晶層（図示せず）からなる。アレイ基板 210 には第 2 方向 D2 に形成された m 個のデータライン（DL1、...、DLm）とデータライン（DL1、...、DLm）と絶縁するように交差し第 1 方向 D1 に形成された n 個のゲートライン（GL1、...、GLn）が形成される。ここで、m と n は自然数である。

40

【0032】

各、データライン（DL1、...、DLm）と、各ゲートライン（GL1、...、GLn）が交差する領域毎に薄膜トランジスタ TFT のようなスイッチング素子が形成される。

【0033】

例えば、第 1 データライン DL1 と第 1 ゲートライン GL1 とが交差する領域には第 1 スwitchング素子 TFT1 と第 1 画素電極 PE1 が形成される。第 1 スwitchング素子 TFT1 のゲート電極は第 1 ゲートライン GL1 に連結され、第 1 スwitchング素子 TFT1 のソース電極は第 1 データライン DL1 に連結され、第 1 スwitchング素子 TFT1 のドレイン電極はソース電極と同一の層に形成されるがソース電極から電氣的に分離されて

50

形成される第1画素電極PE1に連結される。

【0034】

同様の方法で、第2データライン～第mデータライン(DL2～DLm)と第2ゲートライン～第nゲートライン(GL2～GLn)が交差する領域毎にスイッチング素子TF T及び画素電極PEがそれぞれ形成される。

【0035】

また、アレイ基板210にはタッチスクリーン機能を実施するための第1信号配線及び第2信号配線が形成される。以下、詳細に説明する。

【0036】

図3に示す第1信号配線SL1はゲートライン(GL1、...、GLn)と同様に第1方向D1に延長され、図3に示す第2信号配線SL2はデータライン(DL1、...、DLm)と同様に第2方向D2に延長され、第1及び第2信号配線SL1、SL2は互いに電氣的に絶縁するように交差される。

【0037】

ここで、第1及び第2信号配線SL1、SL2は所定電位レベルを有する初期駆動電圧の提供を受け、タッチ位置検出部400に連結される。

【0038】

この際、第1及び第2信号配線はそれぞれの画素のうち、例えば、レッド(R)、グリーン(G)、及びブルー(B)画素で構成された単位画素毎に形成することができ、所定個数の単位画素毎に形成することもできる。一例として、第1及び第2信号配線SL1、SL2は4個の単位画素毎に形成することができる。

【0039】

対向基板220は、アレイ基板210と対向締結され液晶層(図示せず)を収容する。対向基板220には単位画素毎にカラーフィルタ層が形成され所定の色相を発現することができる。一方、カラーフィルタはアレイ基板210に形成することもできる。

【0040】

また、対向基板220にはタッチスクリーン機能を実施するための突起電極ERが形成される。突起電極ERは外力が印加されることにより、第1及び第2信号配線SL1、SL2とそれぞれ電氣的に接触する第1突起電極ER1及び第2突起電極ER2で構成される。

【0041】

この際、第1突起電極ER1、及び第2突起電極ER2はそれぞれの画素のうち、例えば、レッドR、グリーンG、及びブルーB画素から構成された単位画素毎に形成することができ、所定個数の単位画素毎に形成することもできる。一例として、第1及び第2突起電極ER1、ER2は4個の単位画素毎に形成することができる。

【0042】

アレイ基板210と対向基板220にそれぞれ形成された第1及び第2信号配線SL1、SL2と、第1及び第2突起電極ER1、ER2に関しては図3を参照して後で詳細に説明する。

【0043】

再び図1及び図2を参照すると、パネル駆動部300はタイミング制御部310、電源供給部320、階調電圧発生部330、データ駆動部340及びゲート駆動部350を含む。

【0044】

タイミング制御部310は、表示装置の100の全般的な動作を制御する。タイミング制御部310は外部のグラフィックコントローラのようなホストシステムからレッド(R)、グリーン(G)及びブルー(B)のオリジナルデータ信号(DATA__0)と第1制御信号CNTL1が印加されることにより表示パネル200に画像を表示するためにオリジナルデータ信号(DATA__0)の出力タイミングが制御された第1データ信号(DATA1)、第2制御信号(CNTL2)、第3制御信号(CNTL3)、第4制御信号(

10

20

30

40

50

CNTL4)及び第5制御信号(CNTL5)を出力する。

【0045】

具体的には、第1制御信号CNTL1はメインクロック信号(MCLK)、水平同期信号(HSYNC)及び垂直同期信号(VSYNC)を含む。第2制御信号(CNTL2)はデータ駆動部340を制御する水平スタート信号(STH)、反転信号(REV)及びデータロード信号(TP)を含む。第3制御信号(CNTL3)はゲート駆動部350を制御する開始信号(STV)、クロック信号(CK)、及び出力イネイブル信号(OE)などを含む。第4制御信号(CNTL4)は電源供給部320を制御するクロック信号(CLK)及び反転信号(REV)などを含む。

【0046】

また、タイミング制御部310はタッチ位置検出部400を制御する第5制御信号(CNTL5)をさらに出力する。第5制御信号(CNTL5)は電源供給部320から出力される初期駆動電圧(Vid)が第1及び第2信号配線SL1、SL2に提供されるように制御するサンプリング信号(SS)などを含む。

【0047】

電源供給部320はタイミング制御部310から印加される第4制御信号(CNTL4)に応答して表示パネル200に提供される共通電圧、タッチスクリーン機能を実施するためにアレイ基板210に提供される初期駆動電圧(Vid)、階調電圧発生部330に提供されるアナログ駆動電圧(AVVD)及びゲート駆動部350に提供されるゲートオン及びゲートオフ電圧(Von、Voff)などを出力する。

【0048】

階調電圧発生部330は、電源供給部320から提供されるアナログ駆動電圧(AVVD)を基準電圧として使用しガンマ曲線が適用された抵抗比を有する分配抵抗を階調レベル数に対応する複数個の基準階調電圧(VGMA_R)を出力する。

【0049】

データ駆動部340はデータテークキャリアパッケージ(TCP)341とデータ駆動チップ342を含む。データTCP341はm個のデータラインDLを複数のブロックに分けて駆動するために複数個に形成されてもよい。アレイ基板210はデータTCP341を通じて形成されたタイミング制御部310が形成された可撓性のデータ印刷回路基板(以下、PCB)360に電氣的に連結される。

【0050】

また、データ駆動部340は階調電圧発生部330から出力される基準階調電圧(VGMA_R)に基づいて複数個の階調電圧(VGMA)を生成する。データ駆動部340はタイミング制御部310から印加される第2制御信号(CNTL2)と階調電圧(VGMA)に基づいてデジタル形態の第1データ信号(DATA1)をアナログ形態のデータ信号(D1、...、Dm)に変換し、データ信号(D1、...、Dm)の出力タイミングを制御しデータライン(DL1、...、Dm)に出力する。

【0051】

ゲート駆動部350はゲートTCP351及びゲート駆動チップ352を含む。ゲートTCP351はn個のゲートラインGLを複数のブロックに分けて駆動するために複数個に形成されてもよい。

【0052】

ゲート駆動部350はタイミング制御部310から印加される第3制御信号(CNTL3)と電源供給部320から出力されるゲートオン/オフ電圧に응答してゲート信号(G1、...、Gn)を生成し、ゲートライン(GL1、...、GLn)に順次に出力する。

【0053】

タッチ位置検出部400は外力(P0)が対向基板220の上部に印加されるとき、外力が加えられた地点の位置座標を検出する。

【0054】

即ち図3を参照すると、外力(P0)によって対向基板220に形成された第1突起電

10

20

30

40

50

極 E R 1 がアレイ基板 2 1 0 に形成された第 1 信号配線 S L 1 と接触するとき、第 1 信号配線 S L 1 に印加されている初期駆動電圧 (V i d) が変動することを感知して外力が加えられた地点の y 軸の位置座標を検知する。

【 0 0 5 5 】

また、外力 (P 0) によって対向基板 2 2 0 に形成された第 2 突起電極 E R 2 がアレイ基板 2 1 0 が形成された第 2 信号配線 S L 2 と接触するとき、第 2 信号配線 S L 2 に印加されている初期駆動電圧が変動することを感知して x 軸の位置座標を検知する。このために、タッチ位置検出部 4 0 0 は第 1 及び第 2 信号配線に第 5 制御信号 (C N T L 5) に応答して初期駆動電圧を提供する電圧供給制御部及び第 1 及び第 2 信号配線 S L 1、S L 2 それぞれで初期駆動電圧 (V i d) が変動することを感知してそれぞれ第 1 検出信号 (D S 1) 及び第 2 検出信号 (D S 2) を出力するデータサンプリング部を含む。電圧供給制御部とデータサンプリング部は図 8 を参照して後で詳細に説明する。

10

【 0 0 5 6 】

ここで、タッチ位置検出部 4 0 0 はパネル駆動部 3 0 0 に含まれるデータ駆動部 3 4 0 に形成することもできる。タッチ位置検出部 4 0 0 はデータ駆動部 3 4 0 のデータ T C P 3 4 1 にデータ駆動チップ 3 4 2 と共に一体に形成することもできる。

【 0 0 5 7 】

位置決定部 5 0 0 はタッチ位置検出部 4 0 0 から出力される第 1 及び第 2 検出信号 (D S 1、D S 2) によって判断されたそれぞれの y 軸、及び x 軸の位置座標を組み合わせ外力 (P 0) が表示パネル 2 0 0 に印加された位置を判断する。

20

【 0 0 5 8 】

図 3 は図 2 に示した表示パネルのアレイ基板と対向基板を分離させ概略的に示した斜視図である。

【 0 0 5 9 】

図 3 を参照すると、本発明の第 1 の実施例による表示パネル 2 0 0 はアレイ基板 2 1 0 と対向基板 2 2 0 を含む。

【 0 0 6 0 】

アレイ基板 2 1 0 には第 1 方向 D 1 に形成された複数のデータライン D L と第 2 方向 D 2 に形成された複数のゲートライン G L が形成される。

【 0 0 6 1 】

また、アレイ基板 2 1 0 にはタッチスクリーン機能を実施するための複数の第 1 信号配線 S L 1 と複数の第 2 信号配線 S L 2 が形成される。第 1 信号配線 S L 1 は第 1 方向 D 1 に延長され、第 2 信号配線 S L 2 は第 2 方向 D 2 に延長される。

30

【 0 0 6 2 】

また、アレイ基板 2 1 0 には第 1 及び第 2 信号配線 S L 1、S L 2 上部に形成された複数のセンシング電極 E S をさらに含む。センシング電極 E S はそれぞれ第 1、及び第 2 信号配線 S L 1、S L 2 とコンタクトホール C T H 1、C T H 2 を通じて電氣的に連結される第 1 及び第 2 センシング電極 E S 1、E S 2 を含む。

【 0 0 6 3 】

対向基板 2 2 0 にはタッチスクリーン機能を実施するために第 1 長さを有する複数の突起電極 E R が形成され、アレイ基板 2 1 0 と対向基板 2 2 0 の離隔間隔 (セルギャップ) を保持するために第 2 長さを有する複数の支持パターン 2 2 6 が形成される。突起電極 E R 及び支持パターン 2 2 6 はアレイ基板 2 1 0 のベース基板に接触するように対向基板 2 2 0 のベース基板上に直接形成される。

40

【 0 0 6 4 】

突起電極 E R は第 1 信号配線 S L 1 と電氣的に接触する第 1 突起電極 E R 1、及び第 2 信号配線 S L 2 と電氣的に接触する第 2 突起電極 E R 2 を含む。この際、第 1 突起電極 E R 1 は第 1 センシング電極 E S 1 と対応する対向基板 2 2 0 上に形成され、第 2 突起電極 E R 2 は第 2 センシング電極 E S 2 と対応する対向基板 2 2 0 上に形成される。

【 0 0 6 5 】

50

この際、突起電極 E R の第 1 長さは支持パターン 2 2 6 の第 2 長さに比べて相対的に小さい長さに形成されるので外力 (P 0) が印加されることにより、第 1 突起電極 E R 1 は第 1 センシング電極 E S 1 と電氣的に接触し、第 2 突起電極 E R 2 は第 2 センシング電極 E S 2 と電氣的に接触する。

【 0 0 6 6 】

それにより、第 1 及び第 2 センシング電極 E S 1、E S 2 とそれぞれ電氣的に接触し形成された第 1 及び第 2 信号配線 S L 1、S L 2 がそれぞれ第 1 及び第 2 突起電極 E R 1、E R 2 と電氣的に接触する。

【 0 0 6 7 】

また、突起電極 E R には図 1 に示した電源供給部 3 2 0 から出力される共通電極が印加され、第 1 及び第 2 信号配線 S L 1、S L 2 には電源供給部 3 2 0 から出力される初期駆動電圧が印加される。突起電極 E R 及び第 1 及び第 2 センシング電極 E S 1、E S 2 が外力 (P 0) によって電氣的に接触することにより接触された位置で第 1 及び第 2 信号配線 S L 1、S L 2 に印加された初期駆動電圧の電位が変動するようになる。

10

【 0 0 6 8 】

この際、第 1 信号配線 S L 1 で初期駆動電圧 (V i d) の電位変動は y 軸、即ち、第 1 方向 D 1 の位置座標を決定するに使用され、第 2 信号配線 S L 2 で初期駆動電圧の電位変動は x 軸、即ち、第 2 方向 D 2 の位置座標を決定するに使用される。

【 0 0 6 9 】

図 4 は本発明の第 1 の実施例による表示パネルの一部を概略的に示した平面図であり、図 5 は図 4 に示した I - I ' 線に沿って切断して示した部分断面図であり、図 6 は図 5 に示した表示パネルに外力を加えた場合を概略的に示した断面図である。

20

【 0 0 7 0 】

図 4 及び図 5 を参照すると、本発明の第 1 の実施例による表示パネル 2 0 0 はアレイ基板 2 1 0、対向基板 2 2 0、及びこれら 2 つの基板の間に介在される液晶層 (図示せず) を含む。

【 0 0 7 1 】

アレイ基板 2 1 0 はベース基板上に画像を表示する基本単位である複数個の画素がマトリックス形態に形成された基板である。複数の画素のうち第 j i 画素 (P j i) は第 j ゲートライン (G L j)、第 i データライン (D L i)、第 j i T F T (T j i) 及び第 j i 画素電極 (P E j i) で構成される。

30

【 0 0 7 2 】

第 j ゲートライン G L j は第 1 方向 D 1 に延長され、第 i データライン (D L i) は第 1 方向 D 1 と交差する第 2 方向 D 2 に延長され第 j ゲートライン (G L j) と絶縁するように交差する。

【 0 0 7 3 】

第 i データライン D L i と第 j ゲートライン G L j は隣接する第 i + 1 データライン D L i + 1 と第 j - 1 ゲートライン (D L j - 1) と共に第 j i 画素領域 (P A j i) を画定する。第 j i 画素領域 (P A j i) には j i T F T (T j i) 及び第 j i 画素電極 (P E j i) が形成される。

40

【 0 0 7 4 】

j i T F T (T j i) のゲート電極 G は第 j ゲートライン G L j から分岐され、ソース電極 S は第 i データライン D L i から分岐され、ドレイン電極 D は j i 画素電極 (P E j i) と電氣的に連結される。従って、T F T (T j i) は j ゲートライン (G L j) に印加されたゲート信号に応答して第 i データライン (D L i) に印加されたデータ信号を第 j i 画素電極 (P E j i) に出力する。

【 0 0 7 5 】

また、前記 j i 画素 (P j i) は共通電圧 (V c o m) が印加され、補助容量 (C s t) を画定する第 j i ストレージ電極圧配線 (S E j i) をさらに具備する。

【 0 0 7 6 】

50

アレイ基板 210 にはゲートライン (GL) と並行に第 1 方向 D1 に延長される第 1 信号配線 SL1 とデータライン DL と並行に第 2 方向 D2 に延長される第 2 信号配線 SL2 が形成される。

【0077】

第 1 信号配線 SL1 はゲートライン GL と同一の層上に形成でき、第 2 信号配線 SL2 はアレイ基板 210 の製造工程と表示パネル 200 の厚さを減少させることができるようにデータライン DL と同一の層に形成することができる。第 1 信号配線 SL1 と第 2 信号配線 SL2 には初期駆動電圧 (V_{id}) が提供される。

【0078】

アレイ基板 210 には第 1 信号配線 SL1 の上部に形成され、対向基板 220 に形成された第 1 突起電極 ER1 と電氣的に接触する第 1 センシング電極 ES1 が形成される。また、第 2 信号配線 SL2 の上部に形成され、対向基板 220 に形成される第 2 突起電極 ER2 と電氣的に接触する第 2 センシング電極 ES2 がさらに形成される。

【0079】

図 4 及び図 5 を参照すると、アレイ基板 210 は第 1 ベース基板 211、TFT アレイ層 212、及び画素電極 PE を含む。

【0080】

第 1 ベース基板 211 はガラスのような透明な絶縁物質からなることができる。

【0081】

TFT アレイ層 212 は第 1 ベース基板 211 上に具備される。TFT アレイ層 212 は複数の TFT、保護膜 213、平坦化膜 214 及び第 1 信号配線 SL1 を含む。

【0082】

複数の TFT それぞれはゲート電極 212a、ゲート絶縁膜 212b、アクティブ層 212c、オーミックコンタクト層 212d、ソース電極 212f、及びドレイン電極 212e で構成される。

【0083】

保護膜 213 は、例えば、TFT をカバーする有機絶縁膜、無機絶縁膜または混合絶縁膜などからなる。

【0084】

平坦化膜 214 は保護膜 213 の上部に形成されアレイ基板 211 を平坦化させる有機絶縁膜からなる。

【0085】

また、保護膜 213 と平坦化膜 214 には TFT のドレイン電極 212e を露出させるためのコンタクトホール CTH3 が形成される。

【0086】

第 1 信号配線 SL1 はゲート電極 212a と同一のレイアウト上に形成されるので、ゲート絶縁膜 212b、保護膜 213 及び平坦化膜 214 は第 1 信号配線 SL1 の上部をカバーする。従って、第 1 信号配線 SL1 は第 1 突起電極 ER1 と電氣的に絶縁されている。

【0087】

第 2 信号ライン SL2 はソース電極 212f 及びドレイン電極 212e と実質的に同一の層 (データライン DL と同一層) に形成され、ゲート絶縁層 212b 上に形成することができる。よって保護膜 213 及び平坦化膜 214 は第 2 信号ライン SL2 をカバーする。それにより、第 2 信号ライン SL2 は第 2 突起電極 ER2 と電氣的に絶縁される。

【0088】

画素電極 PE は透明な導電性物質、一例として、インジウム錫酸化物 ITO からなり、それぞれの画素に相当する領域の平坦化膜 214 上に形成される。

【0089】

画素電極 PE を形成するエッチング工程で第 1 信号配線 SL1 と第 1 突起電極 ER1 とを電氣的に接触させるための第 1 センシング電極 ES1 が同時に形成される。従って、第

10

20

30

40

50

1 センシング電極 E S 1 は画素電極 P E と同様に平坦化膜 2 1 4 上部に形成される。

【 0 0 9 0 】

このように、第 2 センシング電極 E S 2 は第 2 信号配線 S L 2 と第 2 突起電極 E R 2 との間の電氣的な接触のために画素電極 P E と同一の層に形成され平坦化膜 2 1 4 上に形成される。

【 0 0 9 1 】

ゲート絶縁膜 2 1 2 b、保護膜 2 1 3 及び平坦化膜 2 1 4 には第 1 センシング電極 E S 1 を第 1 信号配線 S L 1 に電氣的に連結するために第 1 信号配線 S L 1、または図 4 に示した第 1 信号配線 S L 1 のブランチ配線 B R を露出させるコンタクトホール C T H 1 が形成される。

10

【 0 0 9 2 】

第 2 センシング電極 E S 2 は、第 2 信号配線 S L 2 が一部露出されたコンタクトホール C T H 2 を通じて第 2 信号配線 S L 2 と電氣的に連結することができる。

【 0 0 9 3 】

前記対向基板 2 2 0 は第 2 ベース基板 2 2 1、遮光層 2 2 2、カラーフィルタ層 2 2 3、平坦化膜 2 2 4、突起パターン 2 2 5、支持パターン 2 2 6 及び共通電極層 2 2 7 を含む。

【 0 0 9 4 】

第 2 ベース基板 2 2 1 はガラスまたはポリカーボネート P C などのような透明な絶縁物質からなる。第 2 ベース基板 2 2 1 は表示パネル 2 0 0 にタッチスクリーン機能を付与するために小さい外力 (P 0) でも撓みが発生するようにポリカーボネート P C のようなプラスチック材質の基板を使用するのが好ましい。また、第 2 ベース基板 2 2 1 はガラス基板にエッチングまたは研磨 (g r i n d i n g) 工程を実施し、 0 . 2 m m ~ 0 . 5 m m の薄い厚さを有するように形成した後使用することもできる。

20

【 0 0 9 5 】

遮光層 2 2 2 は薄膜トランジスタ T F T、データライン D L、ゲートライン G L、第 1 信号配線 S L 1 及び第 2 信号配線 S L 2 と対応される位置に形成される。遮光層 2 2 2 で画素電極 P E で調節されない領域の液晶を通過する光を遮断し表示パネルのコントラスト比率を向上させる。

【 0 0 9 6 】

カラーフィルタ層 2 2 3 は、一例として、レッドフィルタパターン (R)、ゲートフィルタパターン (G)、及びブルーフィルタパターン (B) を含み、画素と対応する位置に形成される。カラーフィルタ層 2 2 3 は遮光膜 2 2 2 の一部を覆うことが望ましい。

30

【 0 0 9 7 】

平坦化膜 2 2 4 はカラーフィルタ層 2 2 3 の上部に形成され対向基板 2 2 0 を平坦化させる有機絶縁膜からなる。

【 0 0 9 8 】

突起パターン 2 2 5 及び支持パターン 2 2 6 は遮光層 2 2 2 が形成された第 2 ベース基板 2 2 1 のすぐ上に感光性高分子有機物 (P P) を塗布した後、感光性高分子有機物上部に露光マスクを配置し露光の後、現像するフォトリソグラフィ工程を通じて形成される。

40

【 0 0 9 9 】

この際、突起パターン 2 2 5 と支持パターン 2 2 6 は感光性高分子有機物の光学的環境により、即ち、露光の程度によって互いに異なる溶解性に基づいて互いに異なる長さを有するように形成する。それにより、支持パターン 2 2 6 はアレイ基板 2 1 0 と対向基板 2 2 0 との離隔間隔を実質的に同一に保持するために第 1 長さ (a 1) を有する用に形成され、突起パターン 2 2 5 はタッチスクリーン機能を実施するために第 1 長さ (a 1) より相対的に小さい長さの第 2 長さ (a 2) に形成される。それにより、支持パターン 2 2 6 は表示パネル 2 0 0 に対してコラムスペーサの役割をする。

【 0 1 0 0 】

突起パターン 2 2 5 はアレイ基板 2 1 0 に形成された第 1 信号配線 S L 1 と対応する領

50

域に複数個に形成される。同様に、突起パターン 225 はアレイ基板 210 に形成された第 2 信号配線 SL2 と対応する領域でそれぞれの第 2 信号配線 SL2 に対して複数個が形成される。

【0101】

支持パターン 226 はそれ自体の形状に起因して表示パネル 200 の光透過度に影響を及ぼさないようにするために遮光層 222 領域内部で形成することが望ましい。支持パターン 226 は単位画素毎に形成することもでき、所定個数の単位画素毎に形成することもできる。望ましくは、表示パネル全体において、均等な密度に形成する。

【0102】

共通電極層 227 は透明な導電物質であるインジウム錫酸化物 ITO またはインジウム亜鉛酸化物 IZO 等からなり、突起パターン 225 をカバーしながら平坦化膜 224 上に形成される。この際、支持パターン 226 も共通電極層 227 が形成されるが、支持パターン 226 上部に形成された共通電極層 227 は別途の工程を通じて除去することが望ましい。さらに、支持パターン 226 をカバーする透明な導電物質層が全部除去することもできる。

【0103】

ここで、共通電極層 227 は突起パターン 225 の上部をカバーするので、突起パターン 225 と共通電極層 227 は第 1 突起電極 ER1 を構成する。また、共通電極層 227 はさらに他の突起パターン 225 の上部をカバーし、突起パターン 225 と共通電極層 227 を含む第 2 突起電極 ER2 が完成されることがわかる。

【0104】

従って、図 6 に示すように、第 1 突起電極 ER1 は外力 (P0) によって撓まれる第 2 ベース基板 221 と共にアレイ基板 210 方向に可動し第 1 センシング電極 ES1 と電気的に接触する。上述したように、突起電極とセンシング電極とが接触することにより信号配線 SL に印加される初期駆動電圧の電位レベルが変動され外力 (P0) が加える位置座標を感知することができる。

【0105】

第 1 突起電極 ER1 は遮光層 222 領域内部に形成し、第 1 突起電極 ER1 及び第 1 センシング電極 ES1 は画素の透過領域と重ならないように形成し、画素の開口率に影響が及ばないように形成することが望ましい。

【0106】

このために、第 1 信号ライン SL1 は第 1 方向 D1 に延長された信号ラインから第 2 方向 D2 に分岐されたブランチ配線 BR を有し、第 1 突起電極 ER1 及び第 1 センシング電極 ES1 はブランチ配線 BR が形成される遮光層 222 領域内部に形成されることが望ましい。

【0107】

また、第 1 突起電極 ER1 を形成するために、R、G 及び B の色相をそれぞれ表示する第 $j_i - 1$ 画素 (P $j_i - 1$)、第 j_i 画素 (P j_i) 及び第 $j_i + 1$ 画素 (P $j_i + 1$) で構成された単位画素と隣接する単位画素の間に第 1 突起電極 ER1 をカバーするのに十分な幅を有する遮光層 222 を形成することが望ましい。

【0108】

さらに、第 1 センシング電極 ES1 は第 $j_i + 1$ 画素電極 (PE $j_i + 1$) と同一のレイアウト上に形成され、 $j_i + 1$ 画素 (PE $j_i + 1$) と第 1 センシング電極 (ES1) との間のカップリング現象などを防止するために、第 $j_i + 1$ 画素電極 (PE $j_i + 1$) を第 1 センシング電極 ES1 から所定間隔離隔して形成する。従って、図 4 に示すように、第 1 センシング電極 ES1 と隣接する画素電極 (PE $j_i + 1$) は第 $j_i + 1$ 画素領域 (PA $h_i + 1$) 内部に陥入されて形成することができる。

【0109】

ここで、本発明の第 1 の実施例においては突起電極と信号配線を第 1 突起電極 ER1 と第 1 信号配線 SL1 を例にして説明したが、図 5 に示した第 2 突起電極 ER2 と第 2 信号

10

20

30

40

50

配線 S L 2 においても実質的に同一の方法で形成できるのは当業者において自明なことである。

【 0 1 1 0 】

また、本発明の第 1 の実施例においては第 1 突起電極 E R 1 及び第 2 突起電極 E R 2、それと対応する位置に形成される第 1 センシング電極 E S 1 及び第 2 センシング電極 E S 2 を各々異なるラインの遮光層 2 2 2 に対応する領域内に形成することとして示したが、第 1 信号配線 S L 1 のブランチ配線 B R と第 2 信号配線 S L 2 を同一の遮光層 2 2 2 内で隣接形成し、第 1 及び第 2 センシング電極 E S 1、E S 2 をブランチ配線 B R 及び第 2 信号配線 S L 2 上部にそれぞれ形成することで同一のラインの遮光層 2 2 2 内で互いに隣接するように形成することもできる。

10

【 0 1 1 1 】

この場合、第 1 及び第 2 センシング電極 E S 1、E S 2 を同一のラインの遮光層 2 2 2 内に隣接形成し、第 1 及び第 2 突起パターンを一体に構成することで第 1 及び第 2 突起電極 E R 1、E R 2 を一つの統合突起電極に形成することもできる。

【 0 1 1 2 】

次に、表示パネルのタッチスクリーン機能を実施する方法を下記のとおり説明する。

【 0 1 1 3 】

図 7 は、本発明の第 1 の実施例によるタッチ位置検出方法を説明するためのタイミング図であり、図 8 は、図 7 のタイミング図により図 1 に示したタッチ位置検出部を具現した概略的な回路図である。

20

【 0 1 1 4 】

図 7 と図 8 を参照すると、図 5 に示した共通電極層 2 2 7 に共通電圧が印加された状態 (S Y I、以前) で図 1 に示したタイミング制御部 3 1 0 から出力される第 5 制御信号 (C N T L 5) に応答して電圧供給制御部 4 1 0 が駆動され、電源供給部 3 2 0 から出力される初期駆動電圧 (V i d) が第 1 及び第 2 信号配線 (S L 1、S L 2) に提供される (S Y 1 ~ S Y 2 間)。

【 0 1 1 5 】

この状態で第 1 及び第 2 信号配線 S L 1、S L 2 の上方に形成されている第 1 及び第 2 突起電極 E R 1、E R 2 のうち所定の一つの突起電極 (E R 1 p + q、E R 2 p + q) が外力 (P 0) によって第 1 及び第 2 信号配線 S L 1、S L 2 に接触する場合 (S Y 2 ~ S Y 3 間)、突起電極 (E R 1 p + q、E R 2 p + q) と接触する第 1 及び第 2 信号配線 S L 1、S L 2 の電位レベルは変動する。

30

【 0 1 1 6 】

この時、共通電圧の電位レベルが初期駆動電圧 (V i d) の電位レベルに比べて相対的に低い場合、一例として、共通電圧 (v c o m) には 0 V の電圧が提供され、初期駆動電圧に 5 V の電圧が提供される場合、第 1 及び第 2 信号配線 S L 1、S L 2 に流れる電流は共通電極層 2 2 7 に移動し、第 1 及び第 2 信号配線 S L 1、S L 2 の電位は共通電圧の電位レベルに接近又は到達する (S Y 3 ~ S Y 4 間)。

【 0 1 1 7 】

このような条件下で、データサンプリング部 4 2 0 は、例えば、S Y 3 ~ S Y 4 の間で、タイミング制御部 3 1 0 から提供されるサンプリング信号 S S に応答して第 1 及び第 2 信号配線 S L 1、S L 2 の変動した電位レベルをラッチし、第 1 及び第 2 検出信号 D S 1、D S 2 を生成して出力する。

40

【 0 1 1 8 】

このために、データサンプリング部 4 2 0 はサンプリング信号 (S S) の制御を制御入力として受けるラッチを含むことができる。

【 0 1 1 9 】

ここで、データサンプリング部 4 2 0 は第 1 及び第 2 信号配線 S L 1、S L 2 毎にそれぞれ独立的に形成することができる。また、電圧供給制御部 4 1 0 は M O S トランジスタなどのスイッチング素子で形成することができ、電圧供給制御部 4 1 0 は第 1 及び第 2 信

50

号配線 S L 1、S L 2 全部に共通接続することもできる。

【 0 1 2 0 】

以後、図 1 に示した位置決定部 5 0 0 はデータサンプリング部 4 2 0 から出力される第 1 及び第 2 検出信号 D S 1、D S 2 によって決定されたそれぞれの y 軸及び x 軸の位置座標を組み合わせる外力 (P 0) が表示パネル 2 0 0 に印加された位置 (タッチ位置) を決定する。

【 0 1 2 1 】

図 9 ~ 図 1 6 は、本発明の第 1 の実施例による表示基板の製造工程を説明するための工程断面図である。特に、図 5 に示した突起パターン 2 2 5 及び支持パターン 2 2 6 を含む対向基板 2 2 0 の製造工程が示す。

10

【 0 1 2 2 】

図 9 を参照すると、対向基板 2 2 0 を形成する第 2 ベース基板 2 2 1 上部に各画素に対応する領域を区画し、各画素に外部から光が流入しないように遮光層 2 2 2 を形成する。この際、遮光層 2 2 2 はクロム C r などの金属薄膜やカーボネート系の有機材料が使用することができ、低反射化を目的としてクロムとクロムオキサイド (C r / C r O x) のような 2 層膜構造に形成することもできる。例示していないが、上記の有機材料の外に本実施例の範囲内で他の材料を使用することも可能である。

【 0 1 2 3 】

図 1 0 を参照すると、遮光層 2 2 2 が形成された第 2 ベース基板 2 2 1 の全面に感光性高分子有機物 P P を塗布する。この際、感光性高分子有機物 P P の厚さは図 5 に示した支持パターン 2 2 6 の第 2 長さ (a 2) と同一に塗布することが望ましい。

20

【 0 1 2 4 】

図 1 1 を参照すると、感光性高分子有機物 P P 上部に露光マスクを所定間隔 (b) で離隔配置し、露光マスク上部に光源を配置し、感光性高分子有機物 P P を露光する。露光マスクは光を遮断することができるクロムなどの遮光性物質からなる。また、露光マスクには第 1 マスクパターン M P 1 と第 2 マスクパターン M P 2 が形成されており、マスクパターン M P 1、M P 2 の外に光遮断領域 (L C A) が形成される。

【 0 1 2 5 】

この時、第 1 マスクパターン M P 1 は第 2 ベース基板 2 2 1 上に支持パターン 2 2 6 を形成するためのマスクパターンであり、第 2 マスクパターン M P 2 は第 2 ベース基板 2 2 1 上に突起パターン 2 2 5 を形成するためのマスクパターンである。また、第 1 マスクパターン M P 1 は第 2 マスクパターン M P 2 と実質的に同様の外形状を有し、相対的に大きい大きさを有するように形成する。一例として、第 1 及び第 2 マスクパターン M P 1、M P 2 が円形状に形成される場合、第 1 マスクパターン M P 1 の直径は第 2 マスクパターン M P 2 の直径より大きく形成する。

30

【 0 1 2 6 】

図 1 2 を参照すると、露光マスクを用いて感光性高分子有機物 P P を近接型露光方式を用いて露光すると、第 1 及び第 2 マスクパターン M P 1、M P 2 に対応する領域の感光性高分子有機物 P P はフル露光されるが、光遮断領域 L C A に対応する領域の感光性有機物 P P は露光されない。

40

【 0 1 2 7 】

また、第 1 及び第 2 マスクパターン M P 1、M P 2 の大きさによって光の回折程度の差異が発生し、それにより、露光量の差異が発生する。即ち、相対的に大きい大きさを有する第 1 マスクパターン M P 1 は相対的に小さい大きさを有する第 2 マスクパターン M P 2 に比べて光の回折量は小さくなる。このような光の回折量によって第 1 マスクパターン M P 1 に対応する領域の感光性高分子有機物 P P は第 2 マスクパターン M P 2 に対応する領域の感光性高分子有機物 P P に比べて露光量が大きくなる。

【 0 1 2 8 】

このように、露光量の差異が発生した感光性高分子有機物 P P にベイクング工程を実施した後、現像工程を実施すると、光遮断領域に対応する感光性高分子有機物 P P が除去さ

50

れ、露光量の差異によって第1マスクパターンMP1の下部には感光性高分子有機物PPが初期塗布された厚さを略保持しなら第1長さ(a1)を有する支持パターン226が形成される。

【0129】

また、露光量の差異によって第2マスクパターンMP2下部には感光性高分子有機物PPが初期塗布された厚さより所定厚さ分だけ除去され第2長さ(a2)を有する突起パターン225が形成される。

【0130】

このような支持パターン226の第1長さ(a1)と突起パターン225の第2長さ(a2)は感光性高分子有機物PPと露光マスクの離隔間隔bによって制御されることができ、即ち、近接型露光方式の場合、離隔間隔(b)を調整することができる設備で露光工程を実施するので離隔間隔(b)が増加すると入射角90°の光が減少して露光量が減少し、離隔間隔(b)が減少すると入射角90°の光が増加して露光量が増加する原理を用いて感光性高分子有機物(PP)の露光量を制御することで支持パターン226及び突起パターン225の長さを制御することができる。望ましくは、支持パターン226及び突起パターン225は遮光層222上に形成する。

10

【0131】

図17に示すように、露光マスクに形成されたマスクパターンMP1、MP2を用いて露光及び現像工程を実施するとマスクパターンMP1、MP2の大きさに比例して高分子有機物PPの残留膜の厚さが決定される。また、図10に示したように露光マスクと感光性高分子有機物PPの離隔間隔(b)に反比例して感光性高分子有機物PPの残留膜の厚さが決定される。

20

【0132】

図13を参照すると、支持パターン226及び突起パターン225が形成された第2ベース基板221上部にカラーフィルタ層223を形成する。カラーフィルタ層223は遮光層222を境界として、例えば、R、G、Bのカラーフィルタパターンが画素と対応する位置に形成する。

【0133】

この際、カラーフィルタ層223は厚さの均一性の優れたスピンコーティング方式によって形成することが望ましく、スピンコーティングによってカラーフィルタを形成する顔料が支持パターン226と突起パターン225の上部に比べて低い位置で噴出されれば、支持パターン226と突起パターン225上部にカラーフィルタ層223が形成されない。

30

【0134】

図14を参照すると、前記カラーフィルタ層223が形成された前記第2ベース基板221の上部に前記カラーフィルタ層223を保護し、対向基板220の平坦化を図るためにアクリル系またはポリイミド系樹脂を使用して平坦化膜224を形成する。

【0135】

図15を参照すると、平坦化膜224が形成された第2ベース基板221の上部に透過性と導電性が良好で、化学的及び熱的安定性が優秀な透明電極、例えば、ITOをスパッタリングによって蒸着して液晶物質に共通電圧を印加する共通電極層227を形成する。即ち、共通電極227は突起パターン225及び支持パターン226、平坦化膜224に塗布される。それにより、突起パターン225と共通電極層227は一つの突起電極ERを構成し、図5に示した信号配線SL1と外力(P0)によって電氣的に接触し初期駆動電圧(Vid)の電位レベルを変動させることで外力(P0)が加えられた位置座標を知ることができる。

40

【0136】

図16を参照すると、共通電極層227は図5に示したアレイ基板210と電氣的に接触し共通電極層227に印加される共通電圧が変動したり、アレイ基板210に形成される素子に共通電圧による電氣的影響のないように別途の工程を通じて支持パターン226

50

から除去され非導電性支持パターン 226 を形成する。

【0137】

本実施例においては、マスクパターンに露出された領域の感光性高分子有機物 PP が現像工程を通じて残留するネガティブ方式の露光工程を説明しているが、これとは反対のポジティブ方式の露光工程も可能である。

【0138】

図 17 は、露光マスクに形成されたマスクパターンの大きさと現像工程後の残留膜厚さの関係を示したグラフである。図 17 を参照すると、マスクパターンのサイズが大きいほど、現像工程後に残留する残留膜の厚さが厚いことがわかる。

【0139】

図 18 は、露光マスクと感光性高分子有機物との離隔間隔と現像工程後の残留膜厚さの関係を示したグラフである。図 18 を参照すると、マスクと感光性高分子有機物の離隔間隔が大きいほど現像工程の後、残留する残留膜の厚さが厚いことがわかる。

【実施例 2】

【0140】

図 19 は、本発明の第 2 の実施例による表示パネルを図 4 に示した I - I' 線に沿って切断して示した部分断面図である。

【0141】

図 19 を参照すると、表示パネル 600 はアレイ基板 210、対向基板 620 及びこれら 2 つの基板の間に介在される液晶層（図示せず）を含む。

【0142】

この際、図 5 及び図 19 を参照すると、図 19 の本発明の第 2 の実施例による表示パネル 600 は図 5 の本発明の第 1 の実施例による表示パネル 200 と同一の構造のアレイ基板 210 を含む。従って、図 19 に示したアレイ基板 210 についての詳細な説明は省略する。

【0143】

対向基板 620 はベース基板 621、ブラックマトリックス 622、カラーフィルタ層 623、平坦化膜 624、突起パターン 625、支持パターン 626、及び共通電極層 627 を含む。この際、ベース基板 621、ブラックマトリックス 622（遮光層）及びカラーフィルタ層 623 は本発明の第 1 の実施例による表示パネル 200 の対向基板と同一の構造に形成されるので、それについての詳細な説明は省略する。

【0144】

平坦化膜 624 はカラーフィルタ層 623 の上部に形成され対向基板 620 を平坦化させる有機絶縁膜からなる。

【0145】

突起パターン 625 及び支持パターン 626 は平坦化膜 624 上に感光性高分子有機物 PP を塗布した後、感光性高分子有機物 PP 上部にマスクを配置して露光するフォトリソグラフィ工程を通じて形成することができる。また、突起パターン 625 及び支持パターン 626 は本発明の第 1 の実施例による表示パネル 200 に形成された突起パターン 225 及び支持パターン 226 と同一の位置に形成することができる。又は、実質的には、ブラックマトリックス 622 の領域内に形成されればよい（図 19 ~ 図 21 では突起パターン 625 はブラックマトリックス 622 の領域内に収まる程度に多少偏心した状態で表されている）。

【0146】

突起パターン 625 はベース基板 621 上にアレイ基板 210 方向に所定の高さに突出形成され、突起パターン 625 の突出高さはアレイ基板 210 と対向基板 620 との間セルギャップより小さい値を有するように形成する。

【0147】

支持パターン 626 は突起パターン 625 と同時に形成され、突起パターン 625 より大きい直径を有するように形成される。また、支持パターン 626 はアレイ基板 210 と

10

20

30

40

50

対向基板 620 との間のセルギャップと同一に形成される。従って、支持パターン 626 はアレイ基板 210 と対向基板 620 との間の間隔を離隔させそれを支持する。

【0148】

支持パターン 626 はそれ自体の形状に起因して表示パネル 600 の光透過度に影響を及ぼすことがないようにブラックマトリックス 623 領域内部に形成することが望ましい。また、支持パターン 626 上には共通電極層 627 が形成されるので、支持パターン 626 はアレイ基板 210 上に形成された画素電極 PE や第 1 センシング電極 ES1 との電気的な接触を避けることができるブラックマトリックス 622 領域に形成することが望ましい。支持パターン 626 は単位画素毎に形成することができ、所定個数の単位画素毎に形成することもできる。望ましくは、表示パネル 600 全体において均等な密度に形成される。

10

【0149】

共通電極層 627 は透明な導電物質であるインジウム錫酸化物 ITO またはインジウム亜鉛酸化物 IZO からなり、突起パターン 625 及び支持パターン 626 をカバーするようにベース基板 621 全面に形成される。突起パターン 625 と突起パターン 625 上部に形成された共通電極層 627 とによって、ベース基板 621 からアレイ基板 210 方向に突出された第 1 突起電極 ER1 が形成される。

【0150】

図 20 ~ 図 21 は図 19 に示した突起パターン及び支持パターンの製造工程を説明するための工程断面図である。図 20 を参照すると、対向基板 620 の平坦化 624 膜上には感光性高分子有機物 PP が均一な厚さに形成される。感光性高分子有機物 PP 上方には感光性高分子有機物 PP を露光するための露光マスクが配置される。露光マスクは遮光性物質からなる。

20

【0151】

露光マスクは、第 1 マスクパターン MP1 と第 2 マスクパターン MP2 を含み、第 2 マスクパターン MP2 の直径は第 1 マスクパターン MP1 の直径より大きく形成される。第 1、及び第 2 マスクパターン MP1、MP2 以外の領域は光遮断領域 LCA が形成される。

【0152】

感光性高分子有機物 PP を露光すると第 1 及び第 2 マスクパターン MP1、MP2 に対応する感光性高分子有機物 PP はフル露光されるが、光遮断領域 LCA に対応する感光性高分子有機物 PP は露光されない。

30

【0153】

図 20 及び図 21 を参照すると、露光された感光性高分子有機物 PP を現像すると、露光されていない領域の感光性高分子有機物 PP が除去されベース基板 621 上にはコラムスペーサ (column spacer) の形状の突起パターン部 625a 及び支持パターン部 626a が形成される。突起パターン部 625a は第 1 マスクパターン MP1 によって露光されて形成される。支持パターン部 626a は第 2 マスクパターン MP2 によって露光され形成される。

【0154】

突起パターン部及び支持パターン部 625a、626a の高さは同一であり、支持パターン部 626a は突起パターン部 625a より大きい直径を有する。一例として、突起パターン部 625a の直径は 10 μm 、支持パターン部 626a の直径は 17 μm であることができる。

40

【0155】

一方、突起パターン部 625a 及び支持パターン部 626a の両側面はアレイ基板方向に漸次に直径の小さくなる傾斜形状を有することもでき、アレイ基板と接する端部は円 (round) 形状を有することもできる。

【0156】

以下、図 22 ~ 図 23 は表示パネルのアセンブリ工程を示した概略斜視図である。

50

【 0 1 5 7 】

図 2 2 を参照すると、シーラントディスペンサー (Sealant Dispenser : SD) でアレイ基板 2 1 0 の端部位付近にシーラントを塗布しシールパターン S P を形成する。シーラントは一例として、熱硬化樹脂からなり、シールパターン S P の幅と高さは均一に形成される。

【 0 1 5 8 】

続いて、図 2 3 を参照すると、アレイ基板 2 1 0 と対向基板 6 2 0 を向き合せて整列させた後、熱圧着工程を通じてシールパターン S P のシーラントを硬化させる。熱圧着工程を通じてアレイ基板 2 1 0 及び対向基板 6 2 0 は一定の間隔を保持しながら結合され、対向基板 6 2 0 内に形成されている突起パターン部 6 2 5 a 及び支持パターン部 6 2 6 a が熱圧着工程時の外力に起因して変形される。 10

【 0 1 5 9 】

図 2 4 は、熱圧着工程後の支持パターン (コラムスペーサパターン) の長さ収縮量 (変形量) と支持パターンの断面積との関係を示したグラフである。

【 0 1 6 0 】

図 2 4 を参照すると、支持パターンの断面積が広いほど同一の圧外力下の変形量が減少し、断面積が小さいほど変形量が増加することがわかる。

【 0 1 6 1 】

従って、アレイ基板と対向基板を圧着する熱圧着工程において支持パターン部 6 2 6 a より直径の小さい突起パターン部 6 2 5 a のほうが圧縮変形率が高い。 20

【 0 1 6 2 】

表 1 は、直径の異なる支持パターンが形成された表示パネルに同一の圧外力を加えた後液晶のセルギャップを測定したデータである。

【表 1】

	サンプル 1	サンプル 2
外力を加えた後の液晶セルギャップ (μm)	3 . 2 7	3 . 3 5

30

【 0 1 6 3 】

サンプル 1 は直径が $10\mu\text{m}$ である支持パターンを形成した表示パネルであり、サンプル 2 は直径が $17\mu\text{m}$ である支持パターンを形成した表示パネルである。支持パターンはサンプル 1 とサンプル 2 で同一の高さに形成され、外力を加える前のサンプル 1 とサンプル 2 の液晶セルギャップは同一であった。

【 0 1 6 4 】

サンプル 1 とサンプル 2 に同一の外力を加えた後、表示パネルの液晶セルギャップを測定した結果、サンプル 1 は平均的に $3.27\mu\text{m}$ の液晶セルギャップを有し、サンプル 2 は平均的に $3.35\mu\text{m}$ の液晶セルギャップを有することが確認できた。

【 0 1 6 5 】

即ち、より小さい直径の支持パターンが形成されたサンプル 1 の液晶セルギャップが、サンプル 2 の液晶セルギャップより小さくなったことがわかる。従って、支持パターンの直径が小さいほど圧縮変形率の高いことがわかる。 40

【 0 1 6 6 】

図 2 5 ~ 図 2 7 は突起パターン部及び支持パターン部の変形過程を示した概念断面図である。

【 0 1 6 7 】

図 2 5 は、熱圧着工程を実施する前の表示パネル 6 0 0 を概略的に示した断面図であり、図 2 6 は、熱圧着工程中の表示パネル 6 0 0 を概略的に示した断面図であり、図 2 7 は、熱圧着工程の後の表示パネル 6 0 0 を概略的に示した断面図である。 50

【0168】

図25～図27を参照すると、シールパターンSP形成後の熱圧着工程を実施する前の突起パターン部625a及び支持パターン部626aは同一の第1高さaを有し、熱圧着工程中には外力に起因して第2高さbに圧着される($a > b$)。

【0169】

図26～図27を参照すると、突起パターン部625aは直径が小さいので圧縮変形率の高く、熱圧着工程の後、高さが殆ど回復されない。しかし、直径の大きい支持パターン部626aは圧縮変形率の低くて圧縮前の高さである第1高さaに近く回復される。

【0170】

従って、支持パターン部626aは高さが突起パターン部625aの高さより大きくなることにより、突起パターン部625aと支持パターン部626aの高さが相異なるように変形される。 10

【0171】

それにより、突起パターン部625aは表示パネル600外部から加えられる外力(P0)によってのみアレイ基板に接触することができる高さの突起パターン625になり、突起パターン625は突起パターン625を覆うように対向基板全面に形成される共通電極627によってタッチスクリーン機能を実施する突起電極ERになる。

【0172】

支持パターン部626aは圧縮変形率の低くて高さの変化が殆ど表れないので、アレイ基板210と対向基板620との離隔間隔を保持させる支持パターン626になる。 20

【0173】

即ち、アレイ基板210と対向基板620を熱圧着させる工程を通じて互いに異なる機能を実施する突起パターン625と支持パターン626を同時に形成することができる。

【実施例3】

【0174】

図28は、本発明の第3の実施例による表示パネルを図4に示したI-I'線に沿って切断して示した部分断面図である。

【0175】

図28を参照すると、表示パネル700はアレイ基板210、対向基板720及びこれら2つの基板の間に介在された液晶層(図示せず)を含む。 30

【0176】

図5及び図28を参照すると、本発明の第3の実施例による表示パネル700は本発明の第1の実施例による表示パネル200と大同小異したアレイ基板を含む。従って、同一の構成要素には同一の図面番号を付与する。

【0177】

アレイ基板210は第1ベース基板211、TFTアレイ層212、第1突起電極ER1、支持パターン226及び画素電極PEを含む。示されていないが、アレイ基板210は第2突起電極ER2をさらに含む。

【0178】

第1ベース基板211はガラスのような透明な絶縁物質からなる。 40

【0179】

TFTアレイ層212は第1ベース基板211上に具備される。TFTアレイ層212は複数個のTFT、保護膜213、第1信号配線SL1を含む。示されていないが、TFTアレイ層212は第2信号配線SL2をさらに含む。

【0180】

複数個のTFTそれぞれはゲート電極212a、ゲート絶縁膜212b、アクティブ層212c、オーミックコンタクト層212d、ソース電極212f及びドレイン電極212eで構成される。

【0181】

保護膜213はTFTをカバーする。例えば、有機絶縁膜からなる。 50

【0182】

また、保護膜213にはTFTのドレイン電極212eを露出させるためのコンタクトホールCTH3が形成される。一方、保護膜213上にはアレイ基板210を平坦化させるための平坦化膜をさらに形成することもできる。

【0183】

第1信号配線SL1はゲート電極212aと同一の層に形成されるので、ゲート絶縁膜212b、保護膜213は第1信号配線SL1の上部をカバーする。

【0184】

TFTアレイ層212上には突起パターン225及び支持パターン226が形成される。

10

【0185】

突起パターン225及び支持パターン226は図20～図21において上述した方法と実質的に同様のフォトリソグラフィ工程で形成され、本実施例においては突起パターン225及び支持パターン226がアレイ基板210上に形成される。即ち、保護膜213が形成されたアレイ基板210上に感光性高分子有機物PPを塗布した後、露光マスクを用いたフォトリソグラフィ工程を実施し突起パターン225及び支持パターン226を形成する。より詳細には、突起パターン225は第1信号配線SL1と対応する領域に複数個に形成される。同様に、突起パターン225は第2信号配線SL2（図示せず）と対応する領域で複数個に形成される。

【0186】

突起パターン225はアレイ基板210から対向基板720方向に所定高さに突出形成され、突起パターン225の突出高さはアレイ基板210と対向基板720との間セルギャップより小さい値を有するように形成される。

20

【0187】

支持パターン226は突起パターン225と同時に形成され、突起パターン225より大きい直径を有するように形成される。また、支持パターン226はアレイ基板210と対向基板720との間のセルギャップと同一の高さで形成される。支持パターン226はアレイ基板210と対向基板720との間の間隔を離隔させそれを支持する。

【0188】

支持パターン226はそれ自体の形状に起因して表示パネル700の光透過度に影響を及ぼさないようにするために対向基板720に形成されたブラックマトリックス722領域に形成することが望ましい。

30

【0189】

支持パターン226は単位画素毎に形成することもでき、所定個数の単位画素毎に形成することもできる。望ましくは、表示パネル700全体において均等な密度に形成される。

【0190】

画素電極層PEは透明な導電性物質、一例として、インジウム錫酸化物（ITO）からなり、それぞれの画素に相当する領域の保護膜213上に形成される。

【0191】

画素電極層PEを形成するフォトリソグラフィ工程で、第1信号配線SL1と対向基板720に形成された共通電極727を電氣的に接触させるための第1センシング電極ES1が突起パターン225上に形成される。

40

【0192】

第1センシング電極ES1は画素電極PEと同一の物質からなり、画素電極PEと同一の層に形成される。第2センシング電極ES2（図示せず）も画素電極PEと同一の層に形成される。

【0193】

突起パターン225と突起パターン225上部に形成された第1センシング電極ES1とによって、アレイ基板210に対向基板720方向に突出された第1突起電極ER1が

50

形成される。

【0194】

ゲート絶縁膜212b及び保護膜213には第1センシング電極ES1と第1信号配線SL1に電氣的に連結するために第1信号配線SL1を露出させるコンタクトホールCTH1が形成される。

【0195】

対向基板720はベース基板721、ブラックマトリックス722、カラーフィルタ層723、平坦化膜724及び共通電極層727を含む。

【0196】

ベース基板721はガラスまたはポリカーボネートPCなどのような透明な絶縁物質からなる。ベース基板721は液晶表示パネル100にタッチスクリーン機能を付与するために小さい外力でも撓みが発生するようにポリカーボネートPCのようなプラスチック材質の基板を使用する。 10

【0197】

ブラックマトリックス722は薄膜トランジスタTFT、データラインDL、ゲートライン(図示せず)、第1信号配線SL1及び第2信号配線(図示せず)と対応する位置に形成される。

【0198】

カラーフィルタ層723は、一例として、レッドフィルタパターン、グリーンフィルタパターン、及びブルーフィルタを含み、画素と対応する位置に形成される。カラーフィルタ層723はブラックマトリックス722の一部を覆うことが望ましい。 20

【0199】

平坦化膜724はブラックマトリックス722の露出部とカラーフィルタ層723の上部に形成され、対向基板720を平坦化させる有機絶縁膜からなる。

【0200】

共通電極層727は透明な導電物質であるインジウム錫酸化物ITO、またはインジウム亜鉛酸化物IZOなどからなり、平坦化膜724上に形成される。

【0201】

ここで、本の実施例においては突起電極と信号配線を第1突起電極ER1と第1信号配線SL1を例に挙げて説明したが、図4に示した第2突起電極ER2と第2信号配線SL2も実質的に同一の方法で形成できることは当業者には自明な事項である。 30

【0202】

図29及び図30は、図28に示した突起パターン及び支持パターンの製造工程を説明するための工程断面図である。

【0203】

図29を参照すると、アレイ基板の保護膜213膜上に感光性高分子有機物PPを均一な厚さに形成する。感光性高分子有機物PP上には感光性高分子有機物PPをパターンニングするための露光マスクを配置する。露光マスクは光を遮断することができる遮光性物質からなる。

【0204】

また、露光マスクには第1マスクパターンMP1と第2マスクパターンMP2が形成されており、第1及び第2マスクパターンMP1、MP2の外の領域は光遮断領域LCAが形成される。 40

【0205】

この時、第1マスクパターンMP1はアレイ基板210上に支持パターン226を形成するためのマスクパターンであり、第2マスクパターンMP2はアレイ基板210上に突起パターン225を形成するためのマスクパターンである。

また、第1マスクパターンMP1は第2マスクパターンMP2と実質的に同様の形状を有し、相対的に大きい大きさを有するように形成する。一例として、第1及び第2マスクパターンMP1、MP2が円形状に形成される場合、第1マスクパターンMP1の直径は 50

第2マスクパターンMP2の直径より大きく形成する。

【0206】

感光性高分子有機物PPを露光すると第1及び第2マスクパターンMP1、MP2に対応する感光性高分子有機物PPの上面はフル露光されるが、光遮断領域LCAに対応する感光性高分子有機物PPは露光されない。

【0207】

図30に示すように、露光された感光性高分子有機物PPを現像すると、露光されていない領域の感光性高分子有機物PPが除去される。それにより、保護膜213上にはコラムスペーサ形状の突起パターン部225a及び支持パターン部226aが形成される。

【0208】

突起パターン部及び支持パターン部225a、226aは同一の高さに形成され、支持パターン部226aは突起パターン部225aより大きい直径を有するように形成される。一例として、突起パターン部225aの直径は10 μ mに形成し、支持パターン部226bの直径は17 μ mに形成する。

【0209】

図示していないが、突起パターン部225aと支持パターン部226aとが形成された保護膜213上にはフォトリソグラフィ工程を通じて各画素部に対応する画素電極PEと、突起パターン部225に対応する第1センシング電極ES1が形成される。続いて、アレイ基板210と対向基板720は、図22～図23において上述したアセンブリ工程を通じて熱圧着される。

【0210】

図22及び図23において上述したアセンブリ工程によってアレイ基板上に形成されている突起パターン部225a及び支持パターン部226aは外力に起因して変形される。この時、図24や表1で上述したように直径の小さい突起パターン部225aが圧縮変形率が高いので支持パターン部226aより変形が多く起こる。

【0211】

従って、図28及び図30を参照すると、突起パターン部225aは表示パネル700の外部から加えられる外力(P0)によって撓んだ対向基板720と接触することができ、高さの突起パターン225となり、突起パターン225は上部に形成される第1センシング電極ES1によってタッチスクリーン機能を実施する第1突起電極ERとなる。

【0212】

支持パターン部226aは圧縮変形率が低くて高さの変化が殆ど表れないので、アレイ基板210と対向基板720を離隔させる支持パターン226になる。

【0213】

尚、本発明は、上述の実施例に限られるものではない。本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

【0214】

【図1】本発明の第1の実施例による表示装置を概略的に示したブロック図である。

【図2】図1に示した表示パネルを概略的に示した平面図である。

【図3】図2に示した表示パネルのアレイ基板と対向基板とを分離させ概略的に示した斜視図である。

【図4】本発明の第1の実施例による表示パネルの一部を概略的に示した平面図である。

【図5】図4に示したI-I'線に沿って切断して示した部分断面図である。

【図6】図5に示した表示パネルに外力を加えた場合を概略的に示した断面図である。

【図7】本発明の第1の実施例によるタッチ位置検出方法を説明するためのタイミング図である。

【図8】図7のタイミング図に従って図1に示したタッチ位置検出部を具現した概略的な回路図である。

【図9】本発明の第1の実施例による表示基板の製造工程を説明するための工程断面図で

10

20

30

40

50

ある。

【図 1 0】本発明の第 1 の実施例による表示基板の製造工程を説明するための工程断面図である。

【図 1 1】本発明の第 1 の実施例による表示基板の製造工程を説明するための工程断面図である。

【図 1 2】本発明の第 1 の実施例による表示基板の製造工程を説明するための工程断面図である。

【図 1 3】本発明の第 1 の実施例による表示基板の製造工程を説明するための工程断面図である。

【図 1 4】本発明の第 1 の実施例による表示基板の製造工程を説明するための工程断面図である。 10

【図 1 5】本発明の第 1 の実施例による表示基板の製造工程を説明するための工程断面図である。

【図 1 6】本発明の第 1 の実施例による表示基板の製造工程を説明するための工程断面図である。

【図 1 7】露光マスクに形成されたマスクパターンの大きさと現像工程後の残留膜厚さの関係を示したグラフである。

【図 1 8】露光マスクと感光性高分子有機物との離隔間隔と現像工程後の残留膜厚さの関係を示したグラフである。

【図 1 9】本発明の第 2 の実施例による表示パネルを図 4 に示した I - I ' 線に沿って切断して示した部分断面図である。 20

【図 2 0】図 1 9 に示した突起パターン及び支持パターンの製造工程を説明するための工程断面図である。

【図 2 1】図 1 9 に示した突起パターン及び支持パターンの製造工程を説明するための工程断面図である。

【図 2 2】表示パネルのアセンブリ工程を示した概略斜視図である。

【図 2 3】表示パネルのアセンブリ工程を示した概略斜視図である。

【図 2 4】熱圧着工程後（同一外力が印加されたとき）の支持パターン（コラムスペースパターン）の長さ収縮量（変形量）と支持パターンの断面積との関係を示したグラフである。 30

【図 2 5】突起パターン部及び支持パターン部の変形過程を示した概念断面図である。

【図 2 6】突起パターン部及び支持パターン部の変形過程を示した概念断面図である。

【図 2 7】突起パターン部及び支持パターン部の変形過程を示した概念断面図である。

【図 2 8】本発明の第 3 の実施例による表示パネルを図 4 に示された I - I ' 線に沿って切断して示した部分断面図である。

【図 2 9】図 2 8 に示した突起パターン及び支持パターンを製造工程説明するための工程断面図である。

【図 3 0】図 2 8 に示した突起パターン及び支持パターンを製造工程説明するための工程断面図である。

【符号の説明】 40

【0 2 1 5】

1 0 0 表示装置

2 0 0、6 0 0、7 0 0 表示パネル

2 1 0 アレイ基板

2 1 1 第 1 ベース基板

2 1 2 T F T アレイ層

2 1 3 保護膜

2 1 4 平坦化膜

2 2 0、6 2 0、7 2 0 対向基板

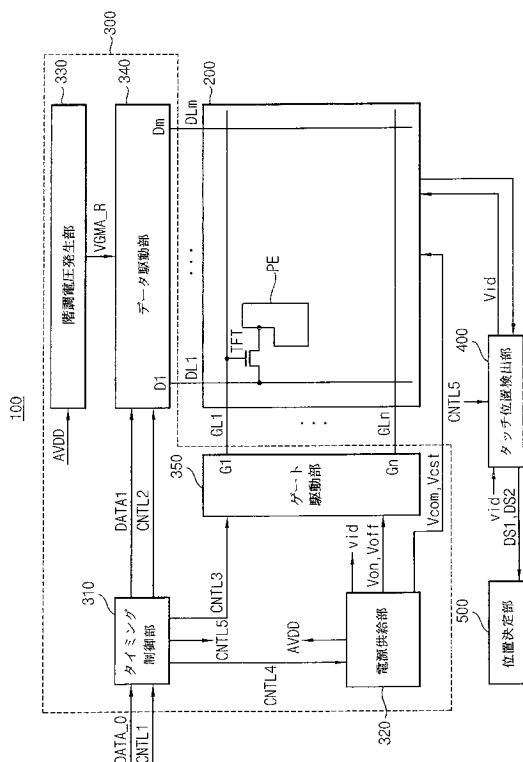
2 2 1、6 2 1、7 2 1 ベース基板（第 2 ベース基板） 50

2 2 2、6 2 2、7 2 2	遮光層（ブラックマトリックス）
2 2 3、6 2 3、7 2 3	カラーフィルタ層
2 2 4、6 2 4、7 2 4	平坦化膜
2 2 5、6 2 5	突起パターン
2 2 6、6 2 6	支持パターン
2 2 7、6 2 7、7 2 7	共通電極層
3 0 0	パネル駆動部
3 1 0	タイミング制御部
3 2 0	電源供給部
3 3 0	階調電圧発生部
3 4 0	データ駆動部
3 5 0	ゲート駆動部
4 0 0	タッチ位置検出部
4 1 0	電圧供給制御部
4 2 0	データサンプリング部
5 0 0	位置決定部
ES (1、2)	(第 1、第 2) センシング電極
ER (1、2)	(第 1、第 2) 突起電極
SL (1、2)	(第 1、第 2) 信号配線
PE	画素電極
MP (1、2)	(第 1、第 2) マスクパターン

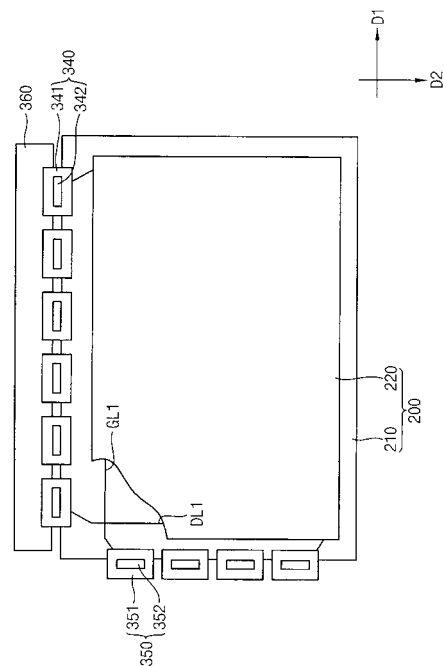
10

20

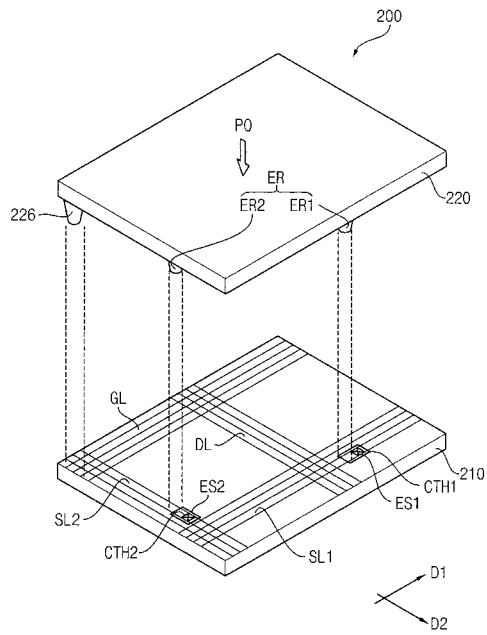
【図 1】



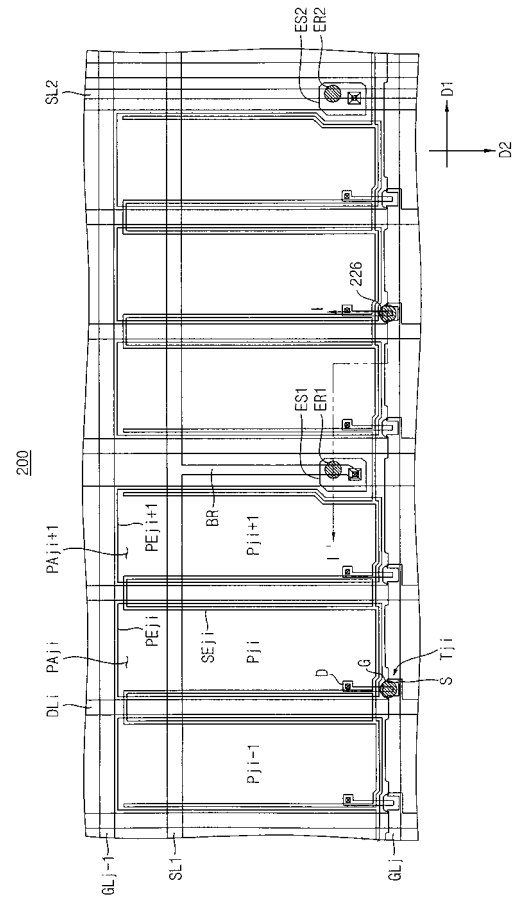
【図 2】



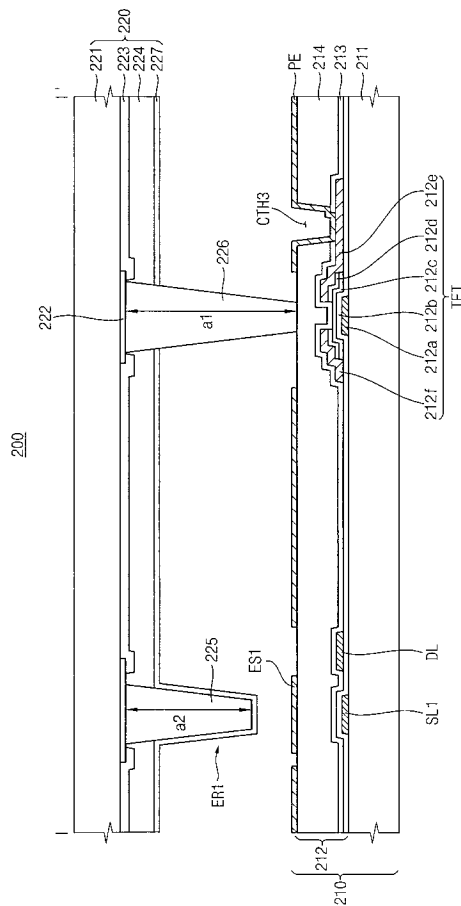
【図 3】



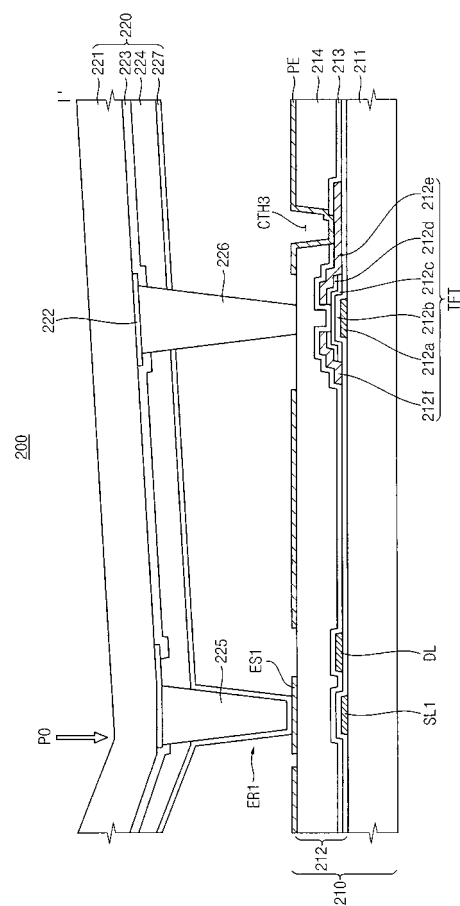
【図 4】



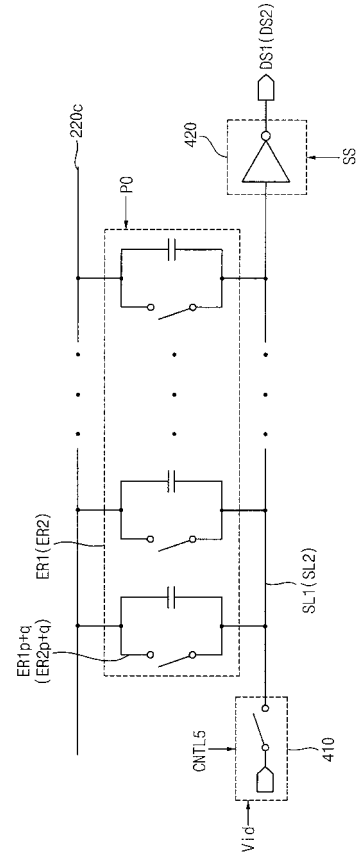
【図 5】



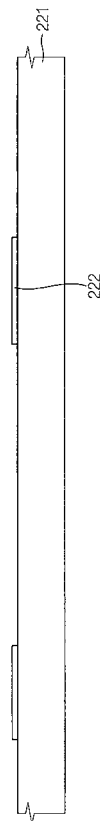
【図 6】



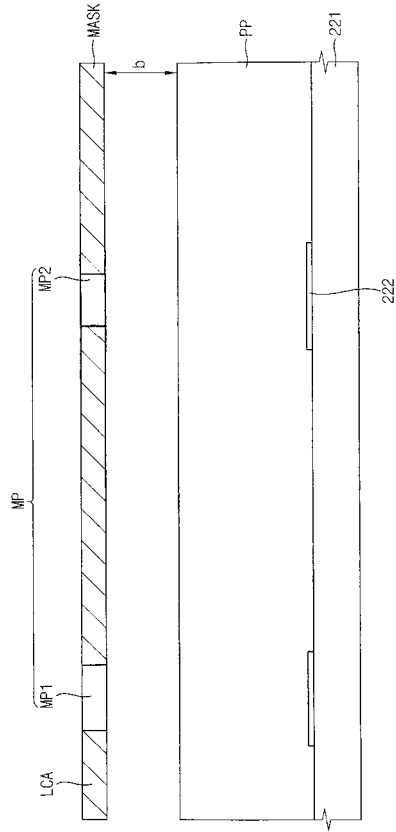
【 図 8 】



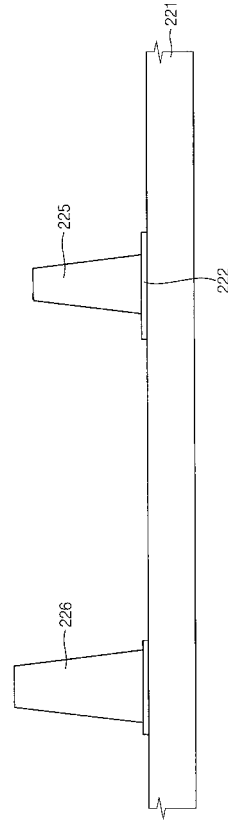
【 図 1 0 】



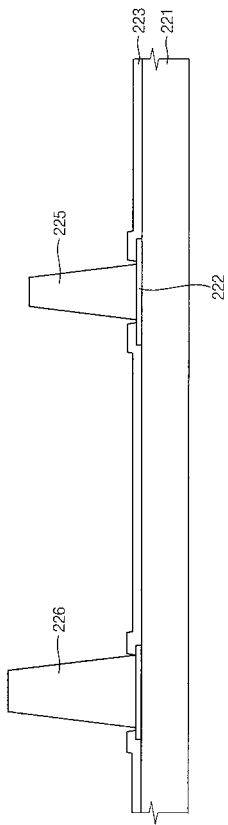
【図 1 1】



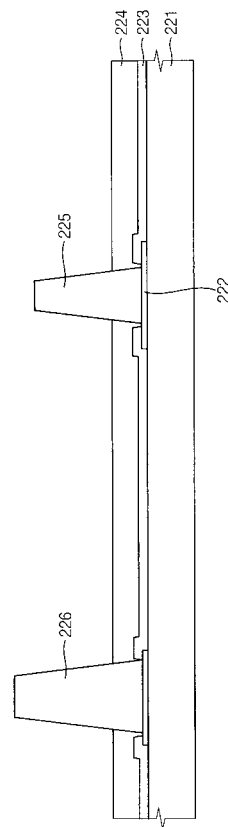
【図 1 2】



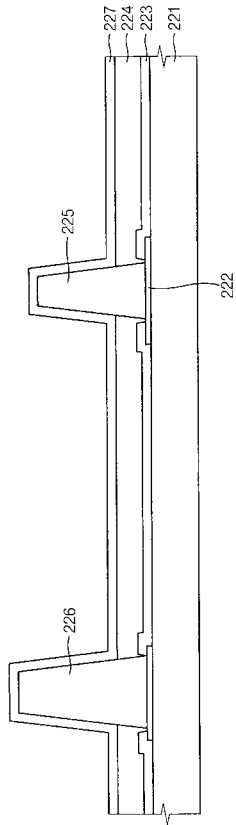
【図 1 3】



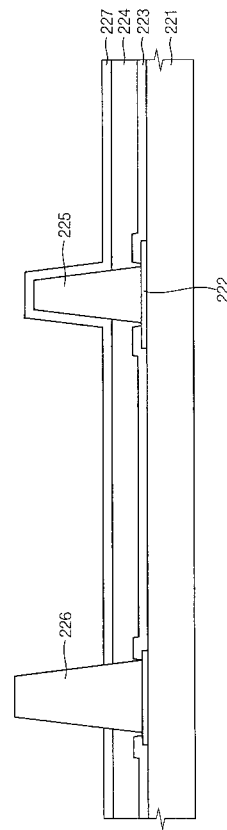
【図 1 4】



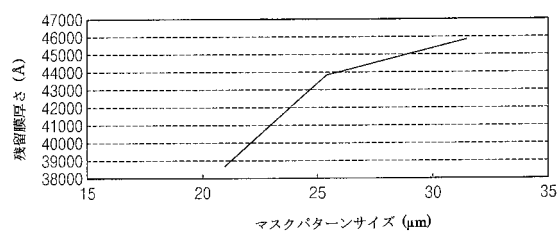
【図 15】



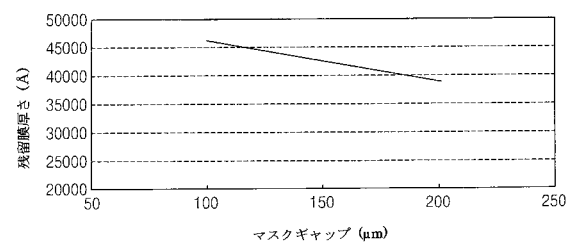
【図 16】



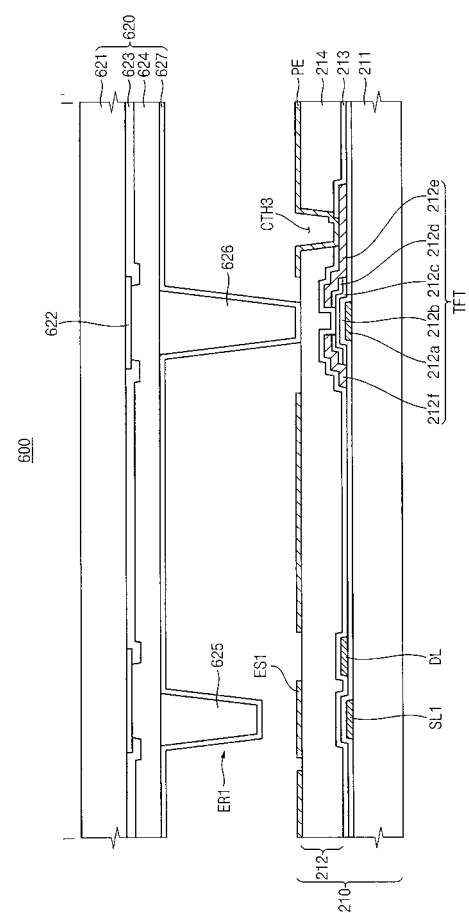
【図 17】



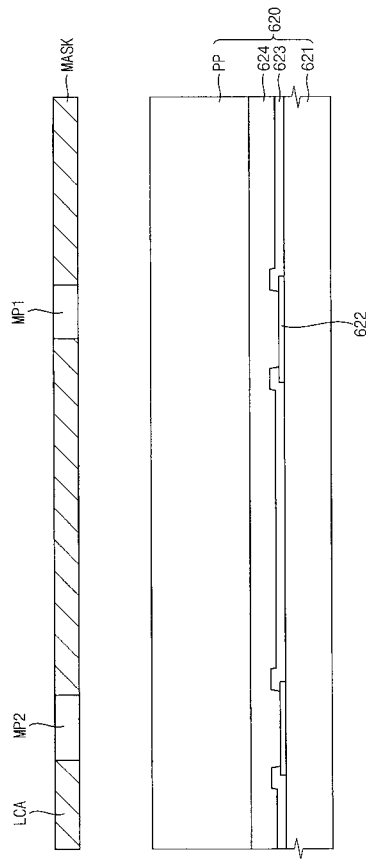
【図 18】



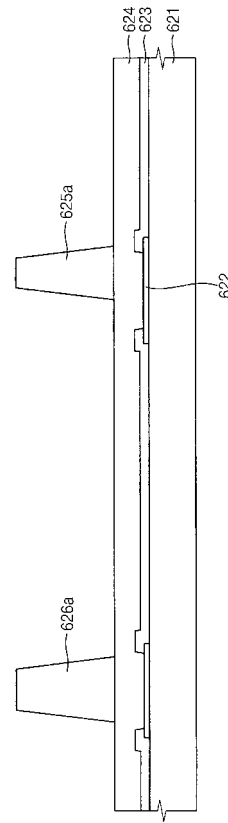
【図 19】



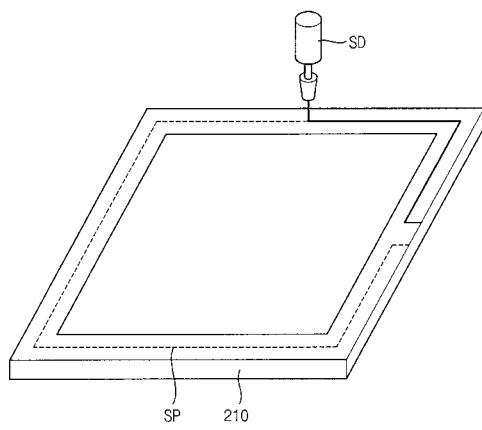
【図 20】



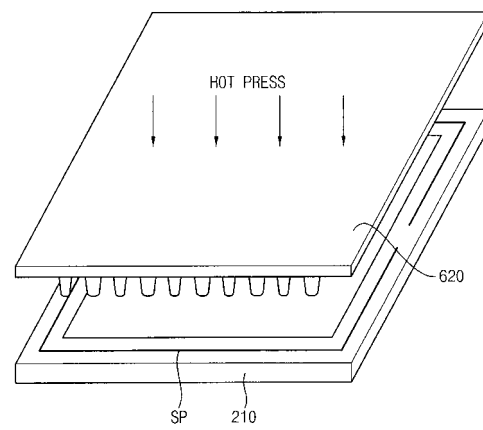
【図 21】



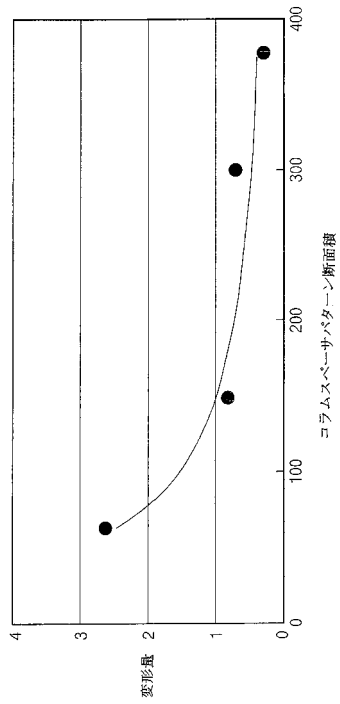
【図 22】



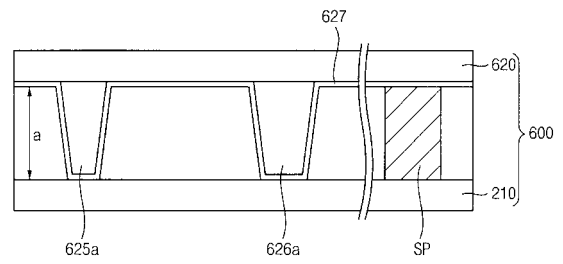
【図 23】



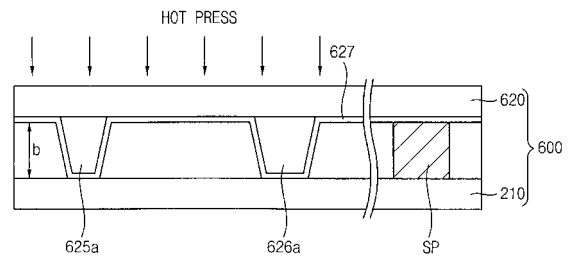
【図 24】



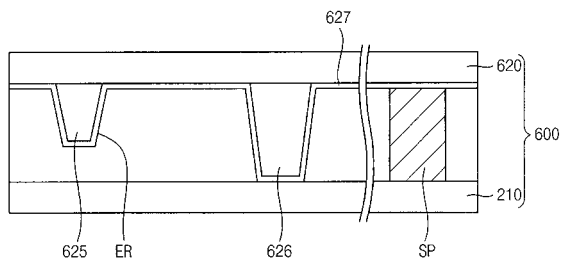
【図 25】



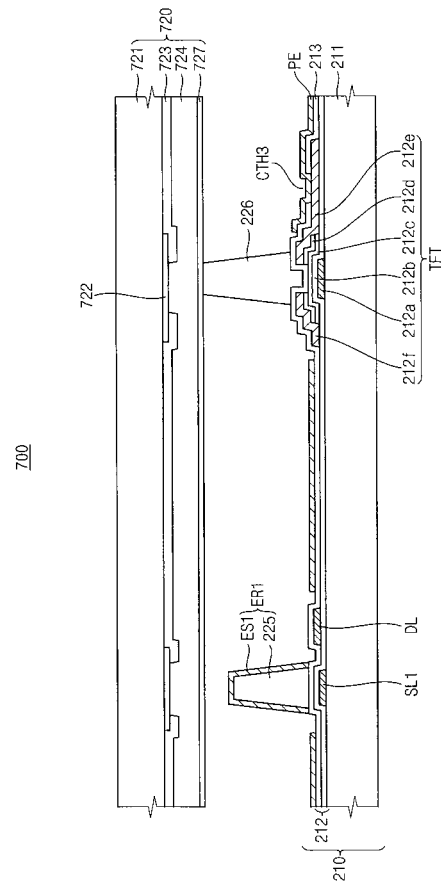
【図 26】



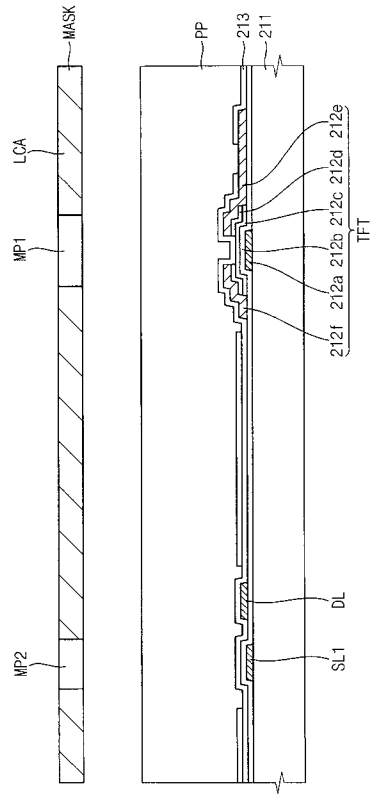
【図 27】



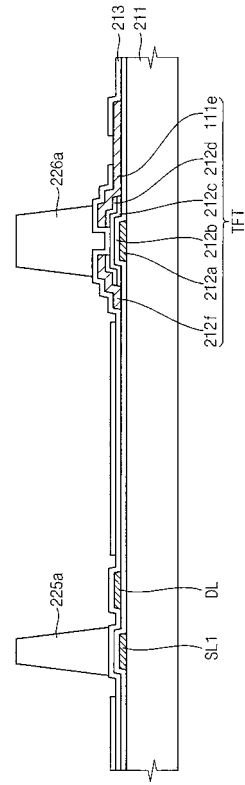
【図 28】



【図 29】



【図 30】



フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
G 0 9 F	9/00	(2006.01)	G 0 2 F	1/1368
G 0 9 F	9/30	(2006.01)	G 0 9 F	9/00 3 6 6 A
			G 0 9 F	9/30 3 4 9 Z

(72)発明者 全 珍

大韓民国京畿道水原市長安区泉川洞三星レミアンアパート 1 0 7 棟 2 0 4 号

(72)発明者 李 知 恩

大韓民国ソウル特別市瑞草区方背 4 洞 8 3 6 - 6 ヨンジンアパート 9 0 2 号

F ターム(参考) 2H089 HA15 JA08 NA42 NA45 QA12 TA02 TA09 TA12 TA13
 2H091 FA02Y FA35Y FB02 FB08 FC10 FC15 FC26 GA02 GA13 LA12
 2H092 GA29 GA61 JA26 JA46 JB21 JB51 JB69 KB22 MA13 MA14
 MA17 NA27 PA08 PA09
 5C094 AA43 AA44 BA03 BA43 DB01 EC10 FB12 GB10
 5G435 AA17 BB12 EE49 HH12 KK05