(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 119452607 A
(43)申请公布日 2025.02.14

(21)申请号 202380050079.6
(22)申请日 2023.06.27
(30)优先权数据
2022-104712 2022.06.29 JP
(85)PCT国际申请进入国家阶段日
2024.12.26
(86)PCT国际申请的申请数据
PCT/JP2023/023778 2023.06.27
(87)PCT国际申请的公布数据
WO2024/005007 JA 2024.01.04
(71)申请人 新唐科技日本株式会社
地址 日本
(72)发明人 新名亮规 田中健司 波户冈和也
(74)专利代理机构 永新专利商标代理有限公司 72002
专利代理师 吕文卓
(51)Int.Cl.
H04L 25/02(2006.01)

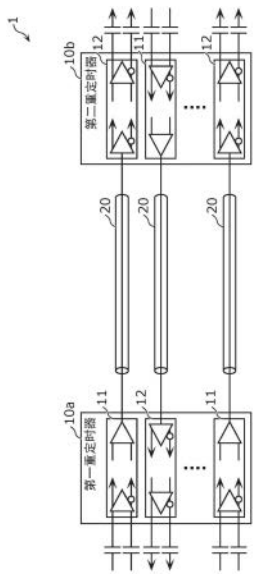
权利要求书2页 说明书10页 附图6页

(54)发明名称

线缆

(57)摘要

线缆(1)具备第一重定时器(10a)、第二重定时器(10b)和同轴线路(20),第一重定时器(10a)及第二重定时器(10b)分别具有被输入差分信号并输出单端信号的差分单端变换部(11)和被输入单端信号并输出差分信号的单端差分变换部(12),第一重定时器(10a)和第二重定时器(10b)经由同轴线路(20)而连接。



CN 119452607 A

1.一种线缆,其特征在于,

具备:

第一变换部;

第二变换部;以及

同轴线路,

上述第一变换部及上述第二变换部分别具有:

差分单端变换部,被输入差分信号,将单端信号输出;以及

单端差分变换部,被输入单端信号,将差分信号输出,

上述第一变换部和上述第二变换部经由上述同轴线路而连接。

2.如权利要求1所述的线缆,其特征在于,

上述第一变换部及上述第二变换部分别能够切换为使用上述差分单端变换部及上述单端差分变换部中的某一方。

3.如权利要求1或2所述的线缆,其特征在于,

上述第一变换部及上述第二变换部的各自中,上述同轴线路侧成为DC耦合,上述同轴线路的相反侧成为AC耦合。

4.如权利要求1~3中任一项所述的线缆,其特征在于,

上述第一变换部及上述第二变换部分别被金属屏蔽部覆盖。

5.如权利要求4所述的线缆,其特征在于,

将上述同轴线路覆盖的外部屏蔽部被连接到上述金属屏蔽部、以及搭载上述第一变换部或上述第二变换部的基板的接地部。

6.如权利要求1~5中任一项所述的线缆,其特征在于,

上述差分单端变换部具有能够输出差分信号的两个输出端子,上述两个输出端子中的一个输出端子与终端电阻连接,从而上述差分单端变换部将单端信号输出。

7.如权利要求1~6中任一项所述的线缆,其特征在于,

上述单端差分变换部具有能够输入差分信号的两个输入端子,上述两个输入端子中的一个输入端子与终端电阻连接,从而上述单端差分变换部被输入单端信号。

8.如权利要求6或7所述的线缆,其特征在于,

上述终端电阻内置于上述第一变换部或上述第二变换部。

9.如权利要求1~8中任一项所述的线缆,其特征在于,

上述差分单端变换部具有将单端信号输出的单端输出部以及将差分信号输出的差分输出部,能够切换为使用上述单端输出部及上述差分输出部中的某一方。

10.如权利要求1~9中任一项所述的线缆,其特征在于,

上述单端差分变换部具有被输入单端信号的单端输入部以及被输入差分信号的差分输入部,能够切换为使用上述单端输入部及上述差分输入部中的某一方。

11.如权利要求1~10中任一项所述的线缆,其特征在于,

上述差分单端变换部将比被输入的差分信号的振幅大的振幅的单端信号输出。

12.如权利要求1~11中任一项所述的线缆,其特征在于,

上述差分单端变换部及上述单端差分变换部分别具有:

差分放大器,被输入差分信号,将第一差分信号输出;

单端差分变换器,被输入上述差分信号的一方的信号,将第二差分信号输出;以及

切换器,被输入上述第一差分信号及上述第二差分信号,将上述第一差分信号及上述第二差分信号中的一方切换而输出。

13.如权利要求12所述的线缆,其特征在于,

上述单端差分变换器被输入上述差分信号的一方的信号即第一输入信号、以及第二输入信号,对应于上述第一输入信号的第一输出信号的输出端子和上述第二输入信号的输入端子通过电容而耦合。

14.如权利要求13所述的线缆,其特征在于,

上述第二输入信号包含上述差分信号的中间电位的偏置信号。

15.如权利要求13或14所述的线缆,其特征在于,

在对应于上述第二输入信号的第二输出信号的输出端子,连接着与被输入上述第一输入信号的电路相同的复制电路。

16.如权利要求1~15中任一项所述的线缆,其特征在于,

上述第一变换部及上述第二变换部中的一方具有的上述单端差分变换部,在关于被输入的单端信号检测到错误的情况下,向上述第一变换部及上述第二变换部中的另一方具有的上述差分单端变换部进行通知,以使输出的单端信号的振幅增加。

17.如权利要求1~16中任一项所述的线缆,其特征在于,

上述差分单端变换部及上述单端差分变换部各自中的输入侧的编码方式和输出侧的编码方式不同。

18.如权利要求17所述的线缆,其特征在于,

上述差分单端变换部中的输入侧的编码方式是二值的编码方式,输出侧的编码方式是三以上的多值的编码方式,

上述单端差分变换部中的输入侧的编码方式是三以上的多值的编码方式,输出侧的编码方式是二值的编码方式。

线缆

技术领域

[0001] 本公开涉及线缆。

背景技术

[0002] 专利文献1中公开了通过将同轴线路或STP线路的接地屏蔽作为低速通信用信号线路来利用从而减少电线的根数的技术。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:美国专利第9076575号说明书

发明内容

[0006] 发明要解决的课题

[0007] 根据上述专利文献1所公开的技术,除了接地屏蔽以外能够使电线的根数为2根,但希望进一步减少电线的根数。

[0008] 因此,本公开提供能够减少电线的根数的线缆。

[0009] 用来解决课题的手段

[0010] 本公开的线缆具备第一变换部、第二变换部和同轴线路,上述第一变换部及上述第二变换部分别具有被输入差分信号并输出单端信号的差分单端变换部、和被输入单端信号并输出差分信号的单端差分变换部,上述第一变换部和上述第二变换部经由上述同轴线路而连接。

[0011] 另外,这些总括性或具体性的实施方式能够通过、系统、方法、集成电路、计算机程序或计算机可读取的CD—ROM等记录介质来实现,也可以通过系统、方法、集成电路、计算机程序以及记录介质的任意组合来实现。

[0012] 发明效果

[0013] 根据本公开的一实施方式的线缆,能够减少电线的根数。

附图说明

[0014] 图1是表示实施方式的线缆的一例的构成图。

[0015] 图2是表示实施方式的同轴线路的层结构的一例的图。

[0016] 图3是表示实施方式的重定时器周边的截面构造的一例的图。

[0017] 图4A是用于说明同轴线路侧为AC耦合的情况的耗电的图。

[0018] 图4B是用于说明同轴线路侧为DC耦合的情况的耗电的图。

[0019] 图5是示意性地表示输入侧的编码方式和输出侧的编码方式的不同的图。

[0020] 图6是表示实施方式的线缆的其他的一例的构成图。

[0021] 图7A是表示实施方式的差分单端变换部的一例的构成图。

[0022] 图7B是表示实施方式的单端差分变换部的一例的构成图。

[0023] 图8A是表示实施方式的差分单端变换部的其他的一例的构成图。

[0024] 图8B是表示实施方式的单端差分变换部的其他的一例的构成图。

[0025] 图9A是表示实施方式的差分单端变换部以及单端差分变换部的一例的电路图。

[0026] 图9B是表示实施方式的单端差分变换器的周边的电路图。

具体实施方式

[0027] 本公开的一实施方式的线缆具备第一变换部、第二变换部及同轴线路,上述第一变换部及上述第二变换部分别具有:差分单端变换部,被输入差分信号,将单端信号输出;以及单端差分变换部,被输入单端信号,将差分信号输出;上述第一变换部和上述第二变换部经由上述同轴线路而连接。

[0028] 由此,第一变换部及第二变换部中的一方具有的差分单端变换部将差分信号变换为单端信号并输出,第一变换部及第二变换部中的另一方具有的单端差分变换部将被输入的单端信号变换为差分信号并输出。因而,在将一个差分单端变换部和一个单端差分变换部连接的同轴线路中至少传输单端信号即可,能够使将一个差分单端变换部和一个单端差分变换部连接的电线为一个,能够减少电线的根数。

[0029] 例如,也可以是,上述第一变换部及上述第二变换部分别能够切换为使用上述差分单端变换部及上述单端差分变换部中的某一方。

[0030] 由此,能够对应于HDMI(注册商标)(High Definition Multimedia Interface)线缆或显示器端口线缆等信号的方向为一个方向的线缆。

[0031] 例如,也可以是,上述第一变换部及上述第二变换部的各自中,上述同轴线路侧成为DC耦合,上述同轴线路的相反侧成为AC耦合。

[0032] 由此,同轴线路侧为DC耦合,从而与同轴线路侧为AC耦合的情况相比能够使消耗电流较小,能够减少耗电。

[0033] 例如,也可以是,上述第一变换部及上述第二变换部分别被金属屏蔽部覆盖。

[0034] 由此,能够通过金属屏蔽部抑制从线缆产生的EMI(Electro Magnetic Interference:电磁干扰)。

[0035] 例如,也可以是,将上述同轴线路覆盖的外部屏蔽部被连接到上述金属屏蔽部、以及搭载上述第一变换部或上述第二变换部的基板的接地部。

[0036] 由此,能够进一步抑制从线缆产生的EMI。

[0037] 例如,也可以是,上述差分单端变换部具有能够输出差分信号的两个输出端子,上述两个输出端子中的一个输出端子与终端电阻连接,从而上述差分单端变换部将单端信号输出。

[0038] 由此,通过将终端电阻与能够输出差分信号的两个输出端子中的一个输出端子连接,能够实现输出单端信号的差分单端变换部。例如,可以不准备输出单端信号的专用品,能够将被输入差分信号并输出差分信号的部件作为差分单端变换部来利用。

[0039] 例如,也可以是,上述单端差分变换部具有能够输入差分信号的两个输入端子,上述两个输入端子中的一个输入端子与终端电阻连接,从而上述单端差分变换部被输入单端信号。

[0040] 由此,通过将终端电阻与能够输入差分信号的两个输入端子中的一个输入端子连

接,能够实现被输入单端信号的单端差分变换部。例如,可以不准备被输入单端信号的专用品,能够将被输入差分信号并输出差分信号的部件作为单端差分变换部来利用。

[0041] 例如,也可以是,上述终端电阻内置于上述第一变换部或上述第二变换部。

[0042] 由此,通过将终端电阻预先内置于第一变换部或第二变换部,能够减少部件个数。

[0043] 例如,也可以是,上述差分单端变换部具有将单端信号输出的单端输出部以及将差分信号输出的差分输出部,能够切换为使用上述单端输出部及上述差分输出部中的某一方。

[0044] 由此,通过使用单端输出部及差分输出部中的单端输出部,能够实现输出单端信号的差分单端变换部。例如,可以不准备输出单端信号的专用品,能够利用能够切换而输出单端信号及差分信号的任一方的部件作为差分单端变换部。

[0045] 例如,也可以是,上述单端差分变换部具有被输入单端信号的单端输入部以及被输入差分信号的差分输入部,能够切换为使用上述单端输入部及上述差分输入部中的某一方。

[0046] 由此,通过使用单端输入部及差分输入部中的单端输入部,能够实现被输入单端信号的单端差分变换部。例如,可以不准备被输入单端信号的专用品,能够利用能够切换而输出单端信号及差分信号的任一方的部件作为单端差分变换部。

[0047] 例如,也可以是,上述差分单端变换部将比被输入的差分信号的振幅大的振幅的单端信号输出。

[0048] 由此,通过在将差分信号变换为单端信号时使振幅较大,从而能够确保S/N。

[0049] 例如,也可以是,上述差分单端变换部及上述单端差分变换部分别具有:差分放大器,被输入差分信号,将第一差分信号输出;单端差分变换器,被输入上述差分信号的一方的信号,将第二差分信号输出;以及切换器,被输入上述第一差分信号及上述第二差分信号,将上述第一差分信号及上述第二差分信号中的一方切换而输出。

[0050] 由此,能够通过差分放大器、单端差分变换器以及切换器来实现差分单端变换部的功能以及单端差分变换部的功能的双方,通过将由切换器输出的信号在第一差分信号与第二差分信号之间切换,能够切换差分单端变换部的功能和单端差分变换部的功能。

[0051] 例如,也可以是,上述单端差分变换器被输入上述差分信号的一方的信号即第一输入信号、以及第二输入信号,对应于上述第一输入信号的第一输出信号的输出端子和上述第二输入信号的输入端子通过电容而耦合。

[0052] 由此,经由电容将第一输出信号向第二输入信号反馈,从而能够抑制第二输入信号的振幅变小的情况,能够确保S/N。

[0053] 例如,也可以是,上述第二输入信号包含上述差分信号的中间电位的偏置信号。

[0054] 由此,将第一输出信号经由电容向第二输入信号反馈从而需要偏置,由于第二输入信号包含差分信号的中间电位的偏置信号,所以能够确保电路的偏置。

[0055] 例如,也可以是,在对应于上述第二输入信号的第二输出信号的输出端子,连接着与被输入上述第一输入信号的电路相同的复制电路。

[0056] 由此,能够实现第一输出信号的输出端子的负载与第二输出信号的输出端子的负载的平衡,能够改善输出信号的波形。

[0057] 例如,也可以是,上述第一变换部及上述第二变换部中的一方具有的上述单端差

分变换部,在关于被输入的单端信号检测到错误的情况下,向上述第一变换部及上述第二变换部中的另一方具有的上述差分单端变换部进行通知,以使输出的单端信号的振幅增加。

[0058] 由此,在单端差分变换部中对于被输入的单端信号检测到错误的情况下,差分单端变换部能够使输出的单端信号的振幅增加,所以能够改善信号的连接性。

[0059] 例如,也可以是,上述差分单端变换部及上述单端差分变换部各自中的输入侧的编码方式和输出侧的编码方式不同。具体而言,可以是,上述差分单端变换部中的输入侧的编码方式是二值的编码方式,输出侧的编码方式是三以上的多值的编码方式,上述单端差分变换部中的输入侧的编码方式是三以上的多值的编码方式,输出侧的编码方式是二值的编码方式。

[0060] 由此,能够在单端信号中表现多值,在一个电线中传输的信号的信息量增加,所以相应地能够进一步减少电线的根数。

[0061] 以下,参照附图具体说明实施方式。

[0062] 另外,以下说明的实施方式均表示总括性或具体性的例子。以下实施方式所示的数值、形状、材料、构成要素、构成要素的配置位置以及连接方式、步骤、步骤的顺序等作为一例而并不意欲限定本公开。

[0063] (实施方式)

[0064] 以下,对实施方式的线缆进行说明。

[0065] 图1是表示实施方式的线缆1的一例的构成图。

[0066] 线缆1具备第一重定时器(first retimer)10a、第二重定时器10b和同轴线路20。第一重定时器10a是第一变换部的一例,第二重定时器10b是第二变换部的一例。在进行信号的高速传输时,由于信号的振幅的衰减、噪声的影响而波形紊乱,但通过第一重定时器10a及第二重定时器10b,抖动(jitter)被补偿,能够在保持波形的基础上实现信号的高速传输。

[0067] 第一重定时器10a及第二重定时器10b分别具有差分单端变换部11及单端差分变换部12。例如,第一重定时器10a具有多个差分单端变换部11以及多个单端差分变换部12,第二重定时器10b具有多个差分单端变换部11以及多个单端差分变换部12。差分单端变换部11被输入差分信号,将单端信号输出。单端差分变换部12被输入单端信号,将差分信号输出。

[0068] 第一重定时器10a和第二重定时器10b经由同轴线路20而连接。此外,例如,第一重定时器10a及第二重定时器10b分别与连接器连接。连接器例如是USB(Universal Serial Bus:通用串行总线)连接器等。差分单端变换部11将从连接器输入的差分信号变换为单端信号,向同轴线路20输出。单端差分变换部12将从同轴线路20输入的单端信号变换为差分信号,向连接器输出。

[0069] 这样,第一重定时器10a及第二重定时器10b中的一方具有的差分单端变换部11将差分信号变换为单端信号并输出,第一重定时器10a及第二重定时器10b中的另一方具有的单端差分变换部12将被输入的单端信号变换为差分信号并输出。因而,通过将一个差分单端变换部11和一个单端差分变换部12连接的同轴线路20至少传输单端信号即可,能够使将一个差分单端变换部11和一个单端差分变换部12连接的电线为一个,能够减少电线的根

数。

[0070] 另外,以下,在也可以不区分第一重定时器10a和第二重定时器10b的情况下,将第一重定时器10a及第二重定时器10b也记载为重定时器10。此外,第一变换部及第二变换部不限于重定时器,也可以是重驱动器(redriver)或中继器(repeater)等。即,第一重定时器10a及第二重定时器10b分别也可以是重驱动器,也可以是中继器。

[0071] 接着,使用图2说明同轴线路20的构造。

[0072] 图2是表示实施方式的同轴线路20的层结构的一例的图。

[0073] 如图2所示,同轴线路20例如在中心设有中心导体,从中心导体朝向径向外侧而设有绝缘体、外部屏蔽部、铜箔、线识别涂装包覆膜、绝缘包覆膜。另外,图2所示的层结构是一例,一部分结构也可以不设置,或者也可以设有其他结构。

[0074] 接着,使用图3说明重定时器10周边的构造。

[0075] 图3是表示实施方式的重定时器10周边的截面构造的一例的图。

[0076] 例如,重定时器10安装于插卡(paddle card)等基板上。此外,该基板与连接器及同轴线路20连接。由此,重定时器10能够将被从连接器输入的差分信号变换为单端信号而向同轴线路20输出,或者,能够将被从同轴线路20输入的单端信号变换为差分信号而向连接器输出。

[0077] 如图3所示,例如,第一重定时器10a及第二重定时器10b分别被金属屏蔽部覆盖。能够通过金属屏蔽部抑制从线缆1产生的EMI。此外,例如,将同轴线路20覆盖的外部屏蔽部被连接到金属屏蔽部、以及搭载重定时器10(第一重定时器10a或第二重定时器10b)的基板的接地部(例如接地焊盘)。由此,能够进一步抑制从线缆1产生的EMI。

[0078] 例如,第一重定时器10a及第二重定时器10b分别也可以是,同轴线路20侧成为DC耦合,同轴线路20的相反侧(即连接器侧)成为AC耦合。同轴线路20侧通过成为DC耦合,与同轴线路20侧成为AC耦合的情况相比能够减小消耗电流,能够减少耗电。对此,使用图4A及图4B进行说明。

[0079] 图4A是用于说明同轴线路20侧成为AC耦合的情况的耗电的图。

[0080] 图4B是用于说明同轴线路20侧成为DC耦合的情况的耗电的图。

[0081] 如图4A所示,在同轴线路20侧成为AC耦合的情况下,若要使振幅为电压值V的信号从电流驱动器向同轴线路20流动,则需要I＝2V/R的电流。另一方面,如图4B所示,在同轴线路20侧成为DC耦合的情况下,若要使振幅为电压值V的信号从电压驱动器向同轴线路20流动,则需要I＝V/R的电流。因此,通过同轴线路20侧成为DC耦合,与同轴线路20侧成为AC耦合的情况相比能够减小消耗电流,能够减少耗电。

[0082] 例如,差分单端变换部11在将差分信号向单端信号变换时进行信号处理。此外,例如,单端差分变换部12在将单端信号向差分信号变换时进行信号处理。

[0083] 例如,差分单端变换部11可以进行信号处理以使得输出比被输入的差分信号的振幅大的振幅的单端信号。通过在将差分信号向单端信号变换时使振幅增大,能够确保S/N。

[0084] 此外,例如也可以是,差分单端变换部11及单端差分变换部12以使差分单端变换部11及单端差分变换部12各自的输入侧的编码方式和输出侧的编码方式不同的方式进行编码。例如,关于差分单端变换部11,输入侧(连接器侧)的编码方式和输出侧(同轴线路20侧)的编码方式不同,关于单端差分变换部12,输入侧(同轴线路20侧)的编码方式和输出侧

(连接器侧)的编码方式不同。

[0085] 图5是示意性地表示输入侧的编码方式和输出侧的编码方式不同的图。图5中表示了差分单端变换部11。

[0086] 例如,如图5所示,差分单端变换部11中的输入侧(连接器侧)的编码方式是二值的编码方式,输出侧(同轴线路20侧)的编码方式是三以上的多值的编码方式。此外,虽未图示,例如,单端差分变换部12中的输入侧(同轴线路20侧)的编码方式是三以上的多值的编码方式,输出侧(连接器侧)的编码方式是二值的编码方式。由此,在单端信号中能够表现多值,在一个电线中传输的信号的信息量增加,所以相应地能够进一步减少电线的根数。

[0087] 此外,例如,第一重定时器10a及第二重定时器10b中的一方具有的单端差分变换部12在对于被输入的单端信号检测到错误的情况下,向第一重定时器10a及第二重定时器10b中的另一方具有的差分单端变换部11通知,以使输出的单端信号的振幅增加。例如,第一重定时器10a具有的单端差分变换部12在对于被输入的单端信号检测到错误的情况下,向第二重定时器10b具有的差分单端变换部11通知,以使输出的单端信号的振幅增加。此外,例如,第二重定时器10b具有的单端差分变换部12在对于被输入的单端信号检测到错误的情况下,向第一重定时器10a具有的差分单端变换部11通知,以使输出的单端信号的振幅增加。

[0088] 例如,单端差分变换部12预先存储如PRBS(Pseudo Random Binary Sequence:伪随机二进制序列)所示的图案那样序列确定了的图案,在被输入与该图案不同的图案的信号的情况下,对错误进行检测。这样,在单端差分变换部12中对于被输入的单端信号检测到错误的情况下,差分单端变换部11能够使输出的单端信号的振幅增加,所以能够改善信号的连接性。

[0089] 例如,第一重定时器10a及第二重定时器10b分别也可以进行切换,以使得使用差分单端变换部11及单端差分变换部12中的某个。对此,使用图6进行说明。

[0090] 图6是表示实施方式的线缆1的其他一例的构成图。

[0091] 如图6所示,在一个路线中差分单端变换部11和单端差分变换部12并联连接,能够进行切换以使用差分单端变换部11及单端差分变换部12中的某个。例如,第一重定时器10a具有并联连接的差分单端变换部11和单端差分变换部12的多个组合,第二重定时器10b具有并联连接的差分单端变换部11和单端差分变换部12的多个组合。例如,通过利用切换信号将寄存器改写,从而进行切换以使用差分单端变换部11及单端差分变换部12中的某个。另外,也可以通过外部管脚等进行上述切换。

[0092] 例如,在第一重定时器10a中,关于全部的差分单端变换部11及单端差分变换部12的组合,在切换为仅使用差分单端变换部11及单端差分变换部12中的差分单端变换部11时,在第二重定时器10b中,关于全部的差分单端变换部11及单端差分变换部12的组合,切换为仅使用差分单端变换部11及单端差分变换部12中的单端差分变换部12。该情况下,信号被向第一重定时器10a输入,信号被从第二重定时器10b输出。

[0093] 例如,在第一重定时器10a中,关于全部的差分单端变换部11及单端差分变换部12的组合,在切换为仅使用差分单端变换部11及单端差分变换部12中的单端差分变换部12时,在第二重定时器10b中,关于全部的差分单端变换部11及单端差分变换部12的组合,切换为仅使用差分单端变换部11及单端差分变换部12中的差分单端变换部11。该情况下,信

号被向第二重定时器10b输入,信号被从第一重定时器10a输出。

[0094] 由此,能够对应于HDMI线缆或显示器端口线缆等信号的方向为一个方向的线缆。

[0095] 接着,使用图7A～图9B说明差分单端变换部11及单端差分变换部12的实现方法。例如,差分单端变换部11有通过图7A、图8A或图9A说明的实现方法,单端差分变换部12有通过图7B、图8B或图9A说明的实现方法。

[0096] 图7A是表示实施方式的差分单端变换部11的一例的构成图。

[0097] 如图7A所示,可以是,差分单端变换部11具有能够输出差分信号的两个输出端子t1及t2,两个输出端子t1及t2中的一个输出端子t2连接于终端电阻,从而将单端信号输出。这样,通过将终端电阻与能够输出差分信号的两个输出端子t1及t2中的一个输出端子t2连接,能够实现将单端信号输出的差分单端变换部11。例如,也可以不准备将单端信号输出的专用品,能够将被输入差分信号并输出差分信号的部件作为差分单端变换部11来利用。

[0098] 图7B是表示实施方式的单端差分变换部12的一例的构成图。

[0099] 如图7B所示,可以是,单端差分变换部12具有能够输入差分信号的两个输入端子t11及t12,两个输入端子t11及t12中的一个输入端子t12连接于终端电阻,从而将单端信号输入。这样,通过将终端电阻与能够输入差分信号的两个输入端子t11及t12中的一个输入端子t12连接,能够实现被输入单端信号的单端差分变换部12。例如,也可以不准备被输入单端信号的专用品,能够将被输入差分信号并输出差分信号的部件作为单端差分变换部12来利用。

[0100] 例如,图7A所示的差分单端变换部11和图7B所示的单端差分变换部12是相同的部件,根据终端电阻的连接方法,既能够将该部件作为差分单端变换部11也能够作为单端差分变换部12。

[0101] 另外,终端电阻也可以内置于第一重定时器10a或第二重定时器10b。例如,与第一重定时器10a具有的差分单端变换部11或单端差分变换部12连接的终端电阻可以内置于第一重定时器10a,与第二重定时器10b具有的差分单端变换部11或单端差分变换部12连接的终端电阻可以内置于第二重定时器10b。通过预先将终端电阻内置于第一重定时器10a或第二重定时器10b,能够减少部件个数。

[0102] 图8A是表示实施方式的差分单端变换部11的其他一例的构成图。

[0103] 如图8A所示,可以是,差分单端变换部11具有输出单端信号的单端输出部11a及输出差分信号的差分输出部11b,能够切换为使用单端输出部11a及差分输出部11b中的某个。例如,通过利用切换信号将寄存器改写,能够切换为使用单端输出部11a及差分输出部11b中的某一个。另外,也可以通过外部管脚等进行上述切换。

[0104] 通过使用单端输出部11a及差分输出部11b中的单端输出部11a,能够实现将单端信号输出的差分单端变换部11。例如,也可以不准备将单端信号输出的专用品,能够利用能够切换而输出单端信号及差分信号的任一方的部件作为差分单端变换部11。

[0105] 图8B是表示实施方式的单端差分变换部12的其他一例的构成图。

[0106] 如图8B所示,可以是,单端差分变换部12具有被输入单端信号的单端输入部12a以及被输入差分信号的差分输入部12b,能够切换为使用单端输入部12a及差分输入部12b中的某一个。例如,通过根据切换信号将寄存器改写,从而切换为使用单端输入部12a及差分输入部12b中的某一个。另外,也可以通过外部管脚等进行上述切换。

[0107] 通过使用单端输入部12a及差分输入部12b中的单端输入部12a,能够实现被输入单端信号的单端差分变换部12。例如,也可以不准备被输入单端信号的专用品,能够利用能够切换而输出单端信号及差分信号的任一方的部件作为差分变换部12。

[0108] 例如,差分单端变换部11及单端差分变换部12能够通过具有单端输出部11a和差分输出部11b以及单端输入部12a和差分输入部12b的部件来实现。例如,能够通过切换为使用单端输出部11a及差分输入部12b从而将该部件作为差分单端变换部11来利用。此外,例如,能够通过切换为使用差分输出部11b及单端输入部12a从而将该部件作为单端差分变换部12来利用。

[0109] 图9A是表示实施方式的差分单端变换部11及单端差分变换部12的一例的电路图。

[0110] 差分单端变换部11及单端差分变换部12分别具有差分放大器31、单端差分变换器32和切换器33。差分放大器31被输入差分信号,将第一差分信号输出。单端差分变换器32被输入差分信号的一方的信号,将第二差分信号输出。具体而言,单端差分变换器32被输入该差分信号的一方的信号即第一输入信号、以及第二输入信号。切换器33被输入第一差分信号及第二差分信号,将第一差分信号及第二差分信号中的一方切换并输出。

[0111] 由此,能够将差分单端变换部11的功能以及单端差分变换部12的功能的双方通过差分放大器31、单端差分变换器32以及切换器33来实现,通过将由切换器33输出的信号在第一差分信号与第二差分信号间切换,能够对差分单端变换部11的功能和单端差分变换部12的功能进行切换。

[0112] 例如,通过将由切换器33输出的信号切换为第一差分信号,能够实现差分单端变换部11。此时,从切换器33输出的第一差分信号的一方的信号被作为单端信号使用。

[0113] 例如,通过将由切换器33输出的信号切换为第二差分信号,能够实现单端差分变换部12。

[0114] 这里,使用图9B说明单端差分变换器32的周边的电路。

[0115] 图9B是实施方式的单端差分变换器32的周边的电路图,是图9A的虚线包围的部分的电路图。

[0116] 如图9B所示,单端差分变换器32由晶体管Tr1及Tr2等构成。第一输入信号被输入到晶体管Tr1的栅极,对应于第一输入信号的第一输出信号从与晶体管Tr1的漏极连接的输出端子(后述的输出端子t22)被输出。第二输入信号被输入到晶体管Tr2的栅极,对应于第二输入信号的第二输出信号从与晶体管Tr2的漏极连接的输出端子(后述的输出端子t23)被输出。

[0117] 第一输出信号的输出端子和第二输入信号的输入端子通过电容C1而耦合。第一输出信号的输出端子如图9A所示,是单端差分变换器32的输出端子t22,在单端差分变换器32内与晶体管Tr1的漏极连接。此外,第二输入信号的输入端子如图9A所示,是单端差分变换器32的输入端子t21,在单端差分变换器32内与晶体管Tr2的栅极连接。

[0118] 这样,经由电容C1向第二输入信号反馈第一输出信号,将反相信号作为第二输入信号而输入,由此能够确保S/N。

[0119] 例如,第二输入信号包含差分信号的中间电位的偏置信号。偏置信号由偏置电路41生成。由于经由电容C1向第二输入信号反馈第一输出信号从而需要偏置,由于第二输入信号包含差分信号的中间电位的偏置信号,所以能够确保电路的偏置。

[0120] 例如,对于第二输出信号的输出端子,连接与被输入第一输入信号的电路相同的复制电路(replica circuit)42。第二输出信号的输出端子如图9A所示,是单端差分变换器32的输出端子t23,在单端差分变换器32内与晶体管Tr2的漏极连接。复制电路42与被输入第一输入信号的电路(晶体管Tr1、电阻R1及电流源A1)同样,具有晶体管Tr3、电阻R2及电流源A2。此外,复制电路42具有连接在晶体管Tr2的漏极与晶体管Tr3的栅极之间的电容C2。

[0121] 由此,对于第一输出信号的输出端子,经由电容C1而连接复制电路42的电阻R2、晶体管Tr3以及电流源A2,对于第二输出信号的输出端子,经由电容C2而连接复制电路42的电阻R2、晶体管Tr3以及电流源A2。即,能够实现第一输出信号的输出端子的负载与第二输出信号的输出端子的负载的平衡。因而,能够改善输出信号的波形。

[0122] 如以上说明的那样,在线缆1中,第一重定时器10a及第二重定时器10b中的一方具有的差分单端变换部11将差分信号变换为单端信号而输出,第一重定时器10a及第二重定时器10b中的另一方具有的单端差分变换部12将被输入的单端信号变换为差分信号而输出。因而,在将一个差分单端变换部11与一个单端差分变换部12连接的同轴线路20中至少传输单端信号即可,能够使将一个差分单端变换部11和一个单端差分变换部12连接的电线为一个,能够减少电线的根数。

[0123] (其他实施方式)

[0124] 以上,关于本公开的一个或多个技术方案的线缆1,基于实施方式进行了说明,但本公开不限定于这些实施方式。只要不脱离本公开的主旨,对实施方式施加了本领域技术人员想到的各种变形而得的方案、将不同实施方式中的构成要素组合而构建的方案也可以包含在本公开的一个或多个技术方案的范围内。

[0125] 例如,在上述实施方式中,说明了第一重定时器10a及第二重定时器10b分别被金属屏蔽部覆盖的例子,但也可以不被金属屏蔽部覆盖。

[0126] 例如,在上述实施方式中,说明了将同轴线路20覆盖的外部屏蔽部被连接到金属屏蔽部、以及搭载第一重定时器10a及第二重定时器10b的基板的接地部的例子,但也可以不与它们连接。

[0127] 例如,在上述实施方式中,说明了差分单端变换部11在将差分信号向单端信号变换时进行信号处理的例子,但也可以不进行信号处理。

[0128] 例如,在上述实施方式中,说明了单端差分变换部12在将单端信号向差分信号变换时进行信号处理的例子,但也可以不进行信号处理。

[0129] 例如,在上述实施方式中,说明了第一重定时器10a及第二重定时器10b中的一方具有的单端差分变换部12在关于被输入的单端信号检测到错误的情况下向第一重定时器10a及第二重定时器10b中的另一方具有的差分单端变换部11通知以使输出的单端信号的振幅增加的例子,但也可以不进行该通知。

[0130] 工业实用性

[0131] 本公开能够应用于具备重定时器等的线缆。

[0132] 附图标记说明

[0133] 1 线缆

[0134] 10 重定时器

[0135] 10a 第一重定时器

[0136] 10b 第二重定时器

[0137] 11 差分单端变换部

[0138] 11a 单端输出部

[0139] 11b 差分输出部

[0140] 12 单端差分变换部

[0141] 12a 单端输入部

[0142] 12b 差分输入部

[0143] 20 同轴线路

[0144] 31 差分放大器

[0145] 32 单端差分变换器

[0146] 33 切换器

[0147] 41 偏置电路

[0148] 42复制电路

[0149] A1,A2电流源

[0150] C1,C2电容

[0151] R1,R2电阻

[0152] t1,t2,t22,t23输出端子

[0153] t11,t12,t21输入端子

[0154] Tr1,Tr2,Tr3晶体管

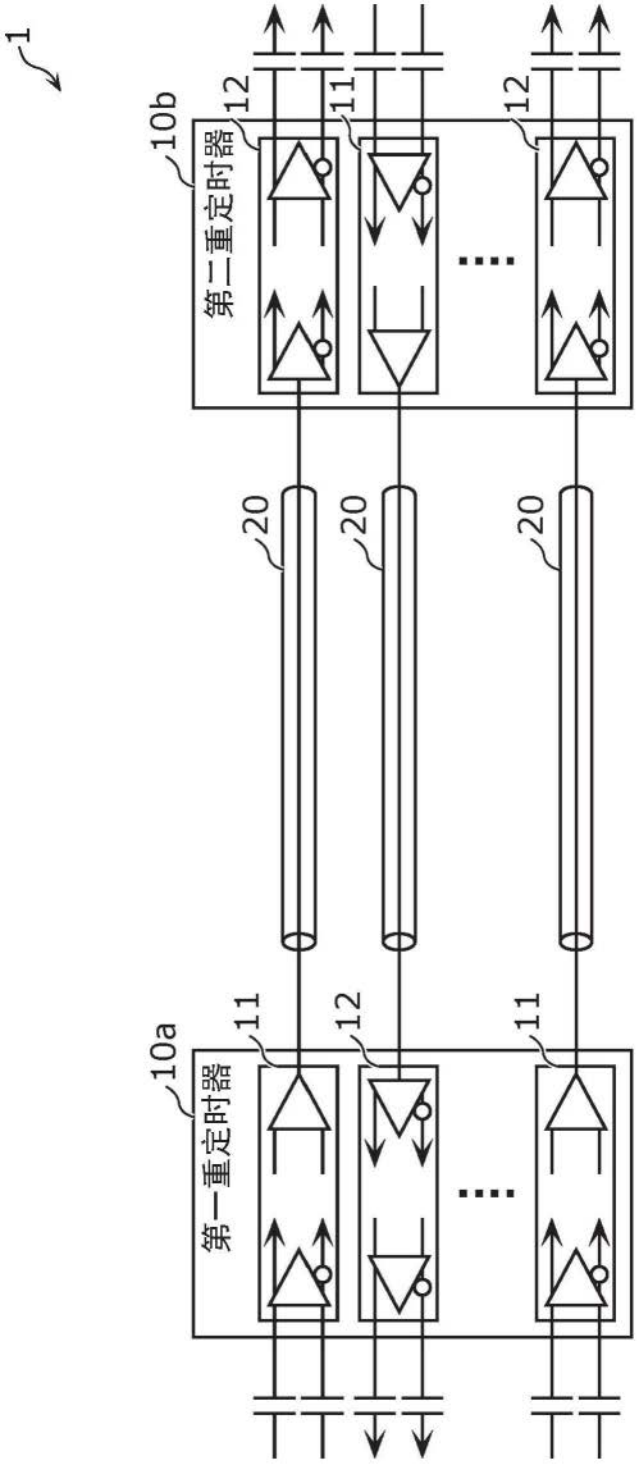


图1

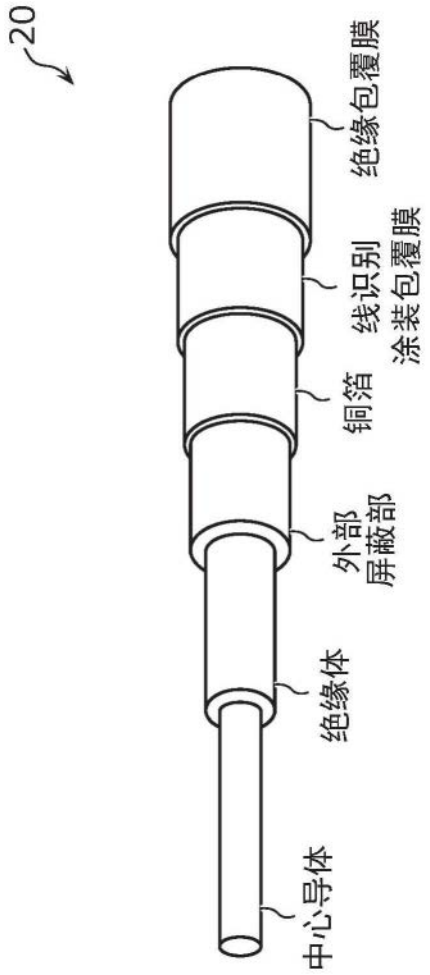

20
绝缘包覆膜
线识别
涂装包覆膜
铜箔
外部
屏蔽部
绝缘体
中心导体

图2

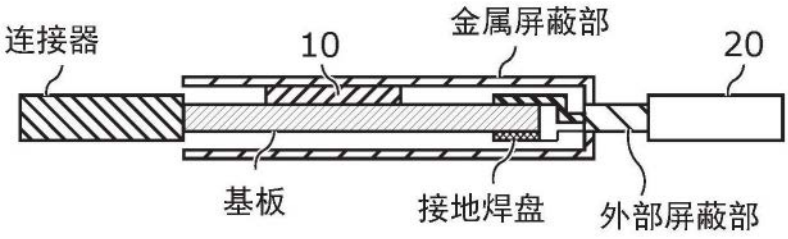

连接器
10
金属屏蔽部
20
基板
接地焊盘
外部屏蔽部

图3

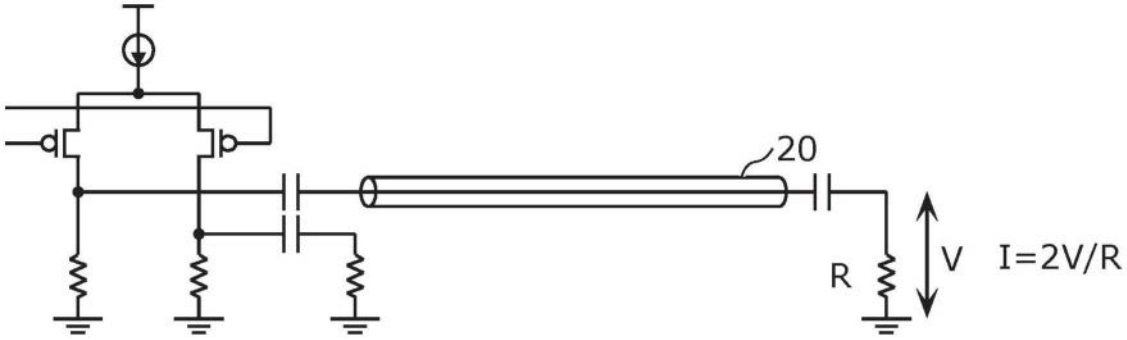


图4A

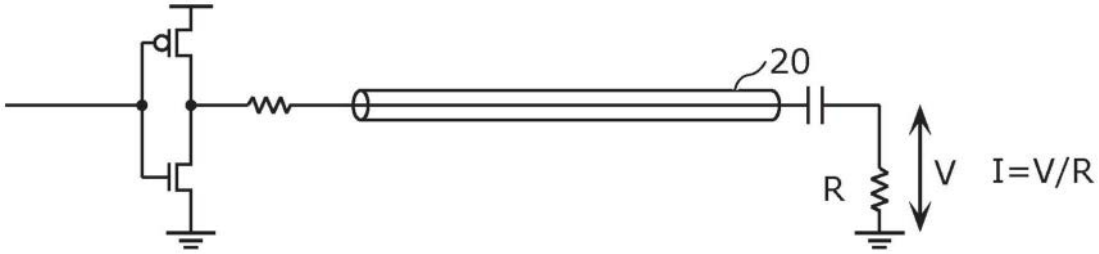


图4B

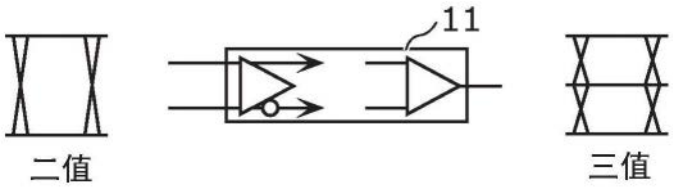


图5

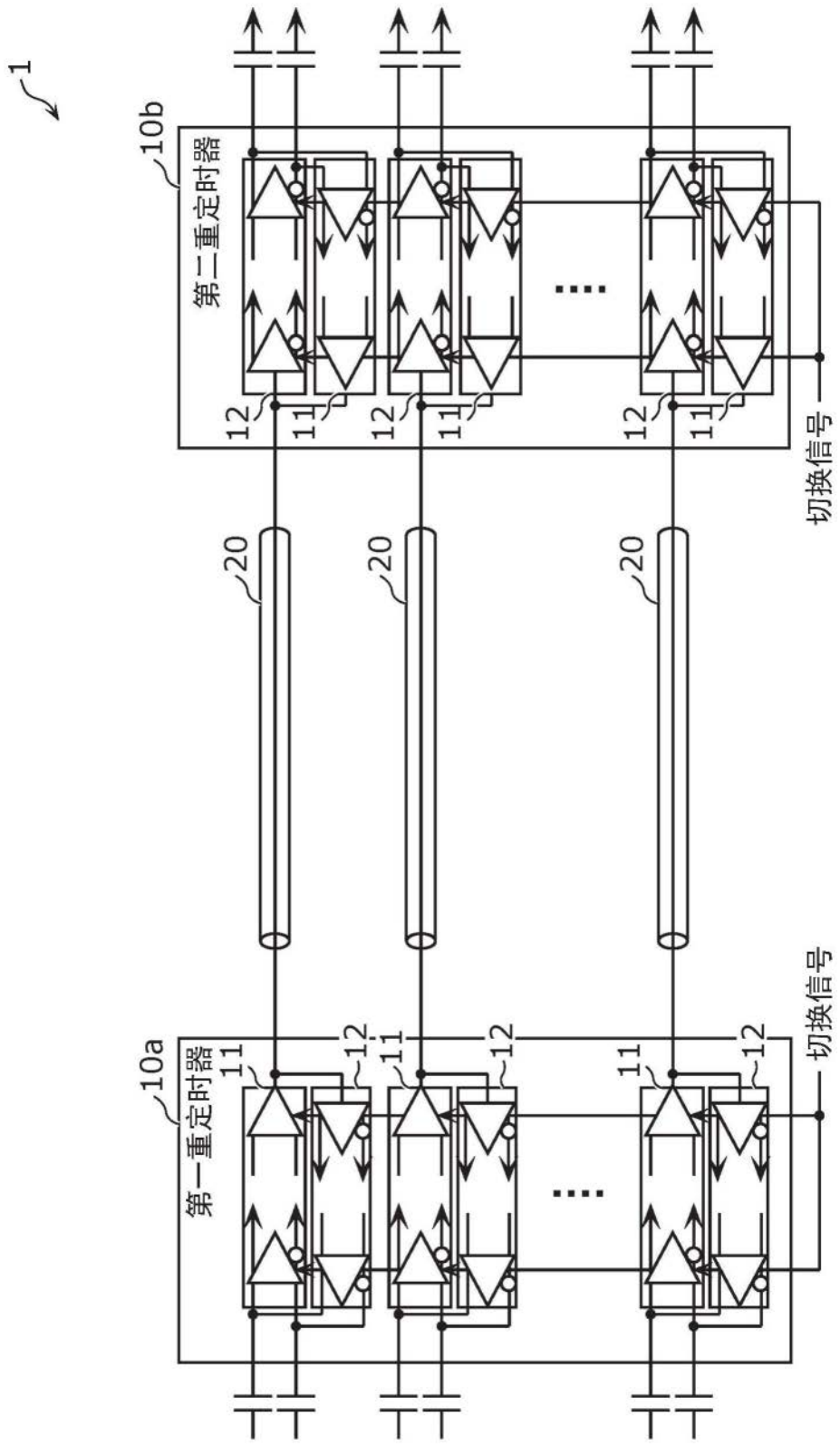


图6

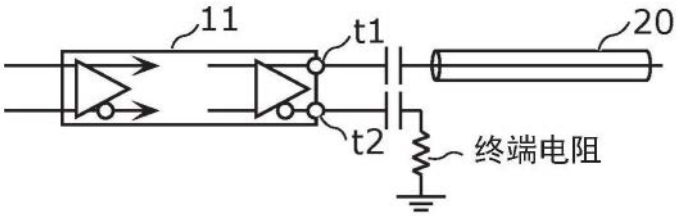


图7A

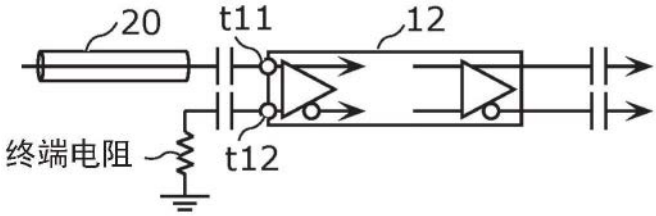


图7B

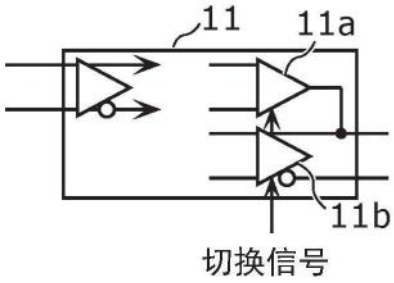


图8A

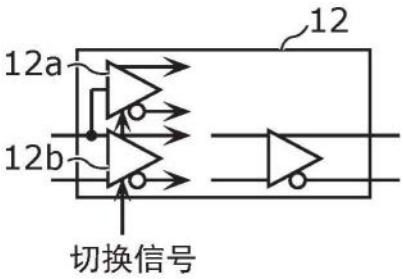


图8B

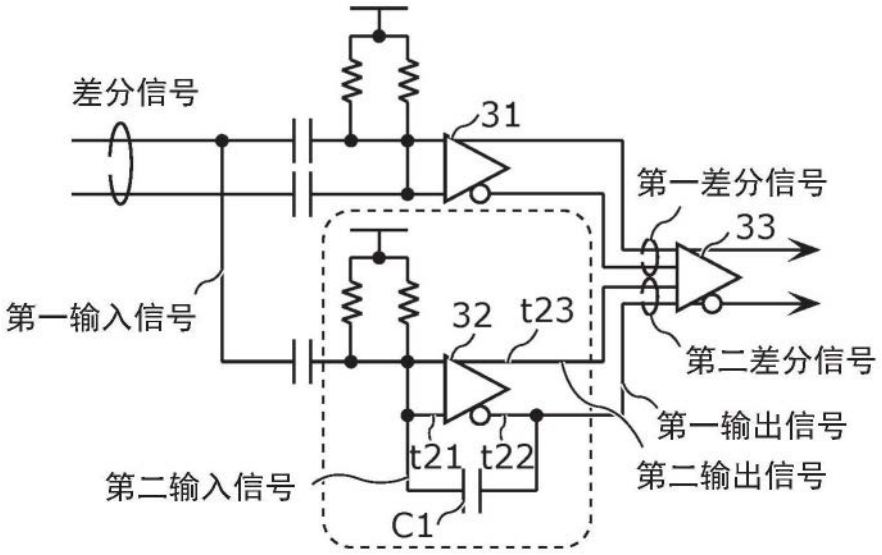

差分信号
31
第一差分信号
33
第一输入信号
32
t23
第二差分信号
第一输出信号
t21
t22
第二输入信号
第二输出信号
C1

图9A

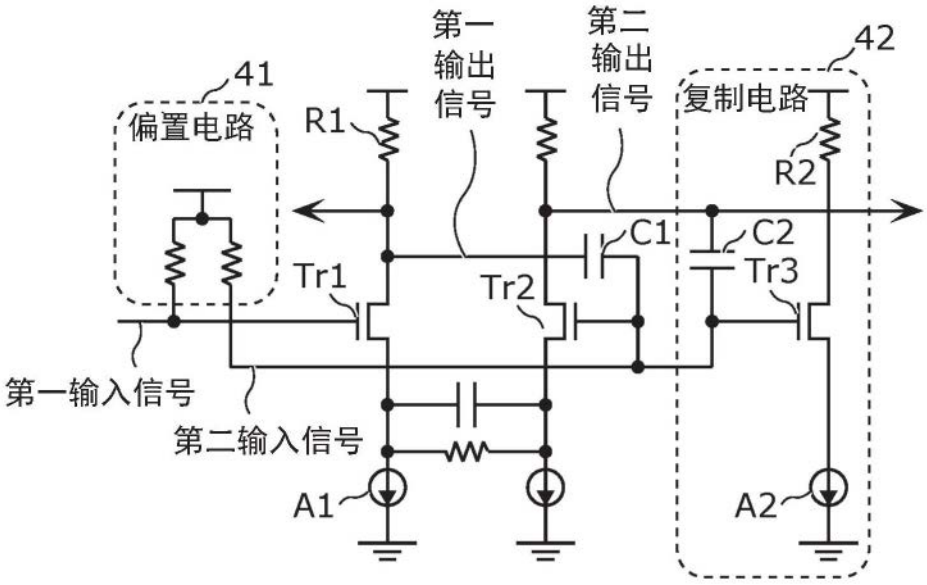

41
偏置电路
R1
第一输出信号
第二输出信号
42
复制电路
R2
C1
C2
Tr1
Tr2
Tr3
第一输入信号
第二输入信号
A1
A2

图9B