(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2008 年7 月17 日 (17.07.2008)

PCT

(10) 国際公開番号
WO 2008/084819 A1

(51) 国際特許分類:
G09G 3/28 (2006.01) *G09G 3/20* (2006.01)

(21) 国際出願番号: PCT/JP2008/050162

(22) 国際出願日: 2008 年1 月10 日 (10.01.2008)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2007-004155 2007 年1 月12 日 (12.01.2007) JP

(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真１００６番地 Osaka (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 折口 貴彦 (ORIGUCHI, Takahiko). 庄司 秀彦 (SHOJI, Hidehiko).

(74) 代理人: 岩橋 文雄, 外(IWAHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真１００６番地 松下電器産業株式会社内 Osaka (JP).

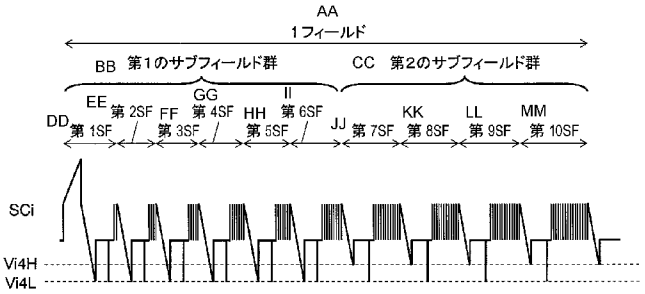
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE,

[続葉有]

WO 2008/084819 A1

(54) **Title:** PLASMA DISPLAY DEVICE, AND METHOD FOR DRIVING PLASMA DISPLAY PANEL

(54) 発明の名称: プラズマディスプレイ装置およびプラズマディスプレイパネルの駆動方法



AA ONE FIELD
BB FIRST SUB-FIELD GROUP
CC SECOND SUB-FIELD GROUP
DD FIRST SF
EE SECOND SF
FF THIRD SF
GG FOURTH SF
HH FIFTH SF
II SIXTH SF
JJ SEVENTH SF
KK EIGHTH SF
LL NINTH SF
MM TENTH SF

(57) **Abstract:** A plasma display panel is driven by providing a plurality of such sub-fields (SF) for one field period as includes an initializing period, for which a gently downward inclined waveform voltage is applied to a scanning electrode (SCi) to initialize discharge cells, a writing period, for which the discharge cells to be discharged are selectively written, and a maintaining period, for which maintaining discharges of the number corresponding to the brightness weighting are caused by the discharge cells selected for that writing period. In case the maintaining discharges are not caused in some SF of the second sub-field group composed of the large brightness weighting SFs (or the seventh SF to the tenth SF), the writing is so controlled that the maintaining discharges may not be caused even in the SF subsequent to that SF. At the same time, the lowest voltage (Vi4H) of the inclined waveform voltage in the SFs (or the seventh SF to the tenth SF) contained in the second sub-field group and the lowest voltage (Vi4L) of the inclined waveform voltage in the SFs (or the first SF to the sixth SF) not contained in the second sub-field group are made to have different values.

(57) 要約: 緩やかに下降する傾斜波形電圧を走査電極（ＳＣｉ）に印加して放電セルを初期化する初期化期間と放電させる放電セルに選択的に書込みを行う書込み期間とこの書込み期間で選択された放電セルで輝度重みに応じた回数の維持放電を発生させる維持期間とを有するサブフィールド（ＳＦ）を１フィールド期間内に複数設けてプラズマディスプレイパネルを駆動する際に、前記輝度重みの大きいＳＦ（第７ＳＦ～第１０ＳＦ）からなる第２のサブフィールド群において、

[続葉有]

SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

あるＳＦにおいて前記維持放電を発生させない場合、そのＳＦに続くＳＦにおいても前記維持放電を発生させないように前記書込みを制御するとともに、前記第２のサブフィールド群に含まれるＳＦ（第７ＳＦ～第１０ＳＦ）における前記傾斜波形電圧の最低電圧（Ｖｉ４Ｈ）と、前記第２のサブフィールド群に含まれないＳＦ（第１ＳＦ～第６ＳＦ）における傾斜波形電圧の最低電圧（Ｖｉ４Ｌ）とを異なる値にする。

明 細 書

プラズマディスプレイ装置およびプラズマディスプレイパネルの駆動方法

技術分野

[0001] 本発明は、壁掛けテレビや大型モニターに用いられるプラズマディスプレイ装置およびプラズマディスプレイパネルの駆動方法に関する。

背景技術

[0002] プラズマディスプレイパネル(以下、「パネル」と略記する)として代表的な交流面放電型パネルは、対向配置された前面板と背面板との間に多数の放電セルが形成されている。前面板は、1対の走査電極と維持電極とからなる表示電極対が前面ガラス基板上に互いに平行に複数対形成され、それら表示電極対を覆うように誘電体層および保護層が形成されている。背面板は、背面ガラス基板上に複数の平行なデータ電極と、それらを覆うように誘電体層と、さらにその上にデータ電極と平行に複数の隔壁とがそれぞれ形成され、誘電体層の表面と隔壁の側面とに蛍光体層が形成されている。そして、表示電極対とデータ電極とが立体交差するように前面板と背面板とが対向配置されて密封され、内部の放電空間には、例えば分圧比で5%のキセノンを含む放電ガスが封入されている。ここで表示電極対とデータ電極とが対向する部分に放電セルが形成される。このような構成のパネルにおいて、各放電セル内でガス放電により紫外線を発生させ、この紫外線で赤色(R)、緑色(G)および青色(B)の各色の蛍光体を励起発光させてカラー表示を行っている。

[0003] パネルを駆動する方法としては、サブフィールド法、すなわち、1フィールド期間を複数のサブフィールドに分割した上で、発光させるサブフィールドの組み合わせによって階調表示を行う方法が一般に用いられている。

[0004] 各サブフィールドは、初期化期間、書込み期間および維持期間を有する。初期化期間では初期化放電を発生し、続く書込み動作に必要な壁電荷を各電極上に形成するとともに、書込み放電を安定して発生させるためのプライミング粒子(放電のための起爆剤=励起粒子)を発生させる。書込み期間では、表示を行うべき放電セルに選択的に書込みパルス電圧を印加して書込み放電を発生させ壁電荷を形成する(

以下、この動作を「書込み」とも記す)。そして維持期間では、走査電極と維持電極とからなる表示電極対に交互に維持パルス電圧を印加し、書込み放電を起こした放電セルで維持放電を発生させ、対応する放電セルの蛍光体層を発光させることにより画像表示を行う。

[0005] また、サブフィールド法の中でも、緩やかに変化する電圧波形を用いて初期化放電を行い、さらに維持放電を行った放電セルに対して選択的に初期化放電を行うことで、階調表示に関係しない発光を極力減らしコントラスト比を向上させた新規な駆動方法が開示されている。

[0006] この駆動方法では、例えば、複数のサブフィールドのうち、1つのサブフィールドの初期化期間においては全ての放電セルで初期化放電を発生させる初期化動作(以下、「全セル初期化動作」と略記する)を行い、他のサブフィールドの初期化期間においては維持放電を行った放電セルだけで初期化放電を発生させる初期化動作(以下、「選択初期化動作」と略記する)を行う。このように駆動することによって、画像の表示に関係のない発光は全セル初期化動作の放電にともなう発光のみとなり、黒表示領域の輝度(以下、「黒輝度」と略記する)は全セル初期化動作における微弱発光だけとなって、コントラストの高い画像表示が可能となる(例えば、特許文献1参照)。

[0007] また、上述の特許文献1には、維持期間における最後の維持パルスのパルス幅を他の維持パルスのパルス幅よりも短くし、表示電極対間の壁電荷による電位差を緩和する、いわゆる細幅消去放電についても記載されている。この細幅消去放電を安定して発生させることによって、続くサブフィールドの書込み期間において確実な書込み動作を行うことができ、コントラスト比の高いプラズマディスプレイ装置を実現することができる。

[0008] 近年においては、パネルの高精細化、大画面化にともない、プラズマディスプレイ装置におけるさらなる画像表示品質の向上が望まれている。画像表示品質を向上させる手段のひとつに、高輝度化がある。発光輝度を上げるためにはキセノンの分圧比を上げることが有効であるが、そうすると書込みに必要な電圧が上昇し、書込みが不安定になるという問題があった。また、そのようなパネルでは、暗電流(放電とは無

関係に放電セル内に生じる電流）が増加し、その結果、初期化期間に形成された壁電荷が、続く書込み動作までの間に減少（以下、「電荷抜け」と呼称する）する量が増加して、書込みがなされたにもかかわらず維持放電が発生しない放電セル（以下、「不灯セル」と略記する）が発生することがあった。

特許文献1：特開2000－242224号公報

発明の開示

[0009] 本発明のプラズマディスプレイ装置は、走査電極と維持電極とからなる表示電極対を有する放電セルを複数備えたパネルと、緩やかに下降する傾斜波形電圧を走査電極に印加して放電セルを初期化する初期化期間と放電させる放電セルに選択的に書込みする書込み期間とこの書込み期間で書込みされた放電セルで輝度重みに応じた回数の維持放電を発生させる維持期間とを有するサブフィールドを1フィールド期間内に複数設けてパネルを駆動する駆動回路とを備え、駆動回路は、連続する複数のサブフィールドからなるサブフィールド群を設けるとともに、そのサブフィールド群において非発光のサブフィールドがある場合には、その非発光のサブフィールドからそのサブフィールド群における最も輝度重みの大きいサブフィールドまで連続して非発光となる諧調値を表示用の諧調値として用い、そのサブフィールド群に含まれるサブフィールドと他のサブフィールドとで傾斜波形電圧の最低電圧を異なる電圧値にすることを特徴とする。

[0010] これにより、高輝度化されたパネルであっても、書込み放電を発生させるために必要な印加電圧を高くすることなく、安定した書込み放電を発生させ、不灯セルの発生を低減することが可能となる。

[0011] これにより、高輝度化されたパネルであっても、書込み期間において維持電極に印加する第2の電圧の電圧値を、パネルに通電した時間の累積時間に応じて変更しているので、パネルへの通電累積時間が増大したときに、書込みパルス電圧を高くすることなく、安定した書込み放電を発生させることが可能となる。

図面の簡単な説明

[0012] [図1]図1は、本発明の一実施の形態におけるパネルの構造を示す分解斜視図である。

[図2]図2は、同パネルの電極配列図である。

[図3]図3は、同パネルの各電極に印加する駆動電圧波形図である。

[図4]図4は、本発明の一実施の形態におけるプラズマディスプレイ装置のサブフィールド構成を示す図である。

[図5A]図5Aは、本発明の一実施の形態におけるコーディングを示した図である。

[図5B]図5Bは、本発明の一実施の形態におけるコーディングを示した図である。

[図5C]図5Cは、本発明の一実施の形態におけるコーディングを示した図である。

[図6A]図6Aは、本発明の一実施の形態における第1のコーディングおよび第2のコーディングを説明するための図である。

[図6B]図6Bは、本発明の一実施の形態における第1のコーディングおよび第2のコーディングを説明するための図である。

[図7]図7は、本発明の一実施の形態における走査電極へ印加する駆動電圧波形の波形図である。

[図8]図8は、本発明の一実施の形態における初期化電圧Vi4と安定した書込み放電を発生させるために必要な走査パルス電圧との関係を示す図である。

[図9]図9は、本発明の一実施の形態における初期化電圧Vi4をVi4Hにするサブフィールドと安定した書込み放電を発生させるために必要な走査パルス電圧との関係を示す図である。

[図10]図10は、本発明の一実施の形態における初期化電圧Vi4と安定した書込み放電を発生させるために必要な書込みパルス電圧Vdとの関係を示す図である。

[図11]図11は、本発明の一実施の形態におけるプラズマディスプレイ装置の回路ブロック図である。

[図12]図12は、本発明の一実施の形態における走査電極駆動回路の回路図である。

[図13]図13は、本発明の一実施の形態における全セル初期化期間の走査電極駆動回路の動作の一例を説明するためのタイミングチャートである。

[図14]図14は、本発明の一実施の形態における全セル初期化期間の走査電極駆動回路の動作の他の例を説明するためのタイミングチャートである。

[図15A]図15Aは、本発明の実施の形態におけるコーディングの他の例を示した図である。

[図15B]図15Bは、本発明の実施の形態におけるコーディングの他の例を示した図である。

[図16]図16は、本発明の実施の形態における走査電極へ印加する駆動電圧波形の他の例を示した図である。

符号の説明

[0013] 1 プラズマディスプレイ装置

10 パネル

21 前面板

22 走査電極

23 維持電極

24 表示電極対

25, 33 誘電体層

26 保護層

31 背面板

32 データ電極

34 隔壁

35 蛍光体層

41 画像信号処理回路

42 データ電極駆動回路

43 走査電極駆動回路

44 維持電極駆動回路

45 タイミング発生回路

50 維持パルス発生回路

51 電力回収回路

52 クランプ回路

53 初期化波形発生回路

54　走査パルス発生回路

Q1, Q2, Q3, Q4, Q11, Q12, Q13, Q14, Q21, Q22, Q23, QH1～QHn, QL1～QLn　スイッチング素子

C1, C10, C11, C12, C21　コンデンサ

R10, R11　抵抗

INa, INb　入力端子

D1, D2, D10, D21　ダイオード

L1　インダクタ

IC1～ICn　制御回路

CP　比較器

AG　アンドゲート

発明を実施するための最良の形態

[0014] 以下、本発明の実施の形態におけるプラズマディスプレイ装置について、図面を用いて説明する。

[0015] (実施の形態)

図1は、本発明の一実施の形態におけるパネル10の構造を示す分解斜視図である。ガラス製の前面板21上には、走査電極22と維持電極23とからなる表示電極対24が複数形成されている。そして走査電極22と維持電極23とを覆うように誘電体層25が形成され、その誘電体層25上に保護層26が形成されている。

[0016] また、保護層26は、放電セルにおける放電開始電圧を下げるために、パネルの材料として使用実績があり、ネオン(Ne)およびキセノン(Xe)ガスを封入した場合に2次電子放出係数が大きく耐久性に優れたMgOを主成分とする材料から形成されている。

[0017] 背面板31上にはデータ電極32が複数形成され、データ電極32を覆うように誘電体層33が形成され、さらにその上に井桁状の隔壁34が形成されている。そして、隔壁34の側面および誘電体層33上には赤色(R)、緑色(G)および青色(B)の各色に発光する蛍光体層35が設けられている。

[0018] これら前面板21と背面板31とは、微小な放電空間を挟んで表示電極対24とデー

タ電極32とが交差するように対向配置され、その外周部をガラスフリット等の封着材によって封着されている。そして放電空間には、例えばネオンとキセノンの混合ガスが放電ガスとして封入されている。そして、本実施の形態においては、輝度向上のためにキセノン分圧を約10%とした放電ガスが用いられている。放電空間は隔壁34によって複数の区画に仕切られており、表示電極対24とデータ電極32とが交差する部分に放電セルが形成されている。そしてこれらの放電セルが放電、発光することにより画像が表示される。

[0019] なお、パネル10の構造は上述したものに限られるわけではなく、例えばストライプ状の隔壁を備えたものであってもよい。また、放電ガスの混合比率も上述したものに限られるわけではなく、その他の混合比率であってもよい。

[0020] 図2は、本発明の一実施の形態におけるパネル10の電極配列図である。パネル10には、行方向に長いn本の走査電極SC1～走査電極SCn(図1の走査電極22)およびn本の維持電極SU1～維持電極SUn(図1の維持電極23)が配列され、列方向に長いm本のデータ電極D1～データ電極Dm(図1のデータ電極32)が配列されている。そして、1対の走査電極SCi(i＝1～n)および維持電極SUiと1つのデータ電極Dj(j＝1～m)とが交差した部分に放電セルが形成され、放電セルは放電空間内にm×n個形成されている。

[0021] 次に、パネル10を駆動するための駆動電圧波形とその動作について説明する。本実施の形態におけるプラズマディスプレイ装置は、サブフィールド法、すなわち1フィールド期間を複数のサブフィールドに分割し、サブフィールド毎に各放電セルの発光・非発光を制御することによって階調表示を行う。そして、それぞれのサブフィールドは、初期化期間、書込み期間および維持期間を有する。

[0022] 各サブフィールドにおいて、初期化期間では初期化放電を発生し、続く書込み放電に必要な壁電荷を各電極上に形成する。加えて、放電遅れを小さくし書込み放電を安定して発生させるためのプライミング粒子(放電のための起爆剤＝励起粒子)を発生させるという働きを持つ。このときの初期化動作には、全ての放電セルで初期化放電を発生させる全セル初期化動作と、1つ前のサブフィールドで維持放電を行った放電セルで初期化放電を発生させる選択初期化動作とがある。

[0023] 書込み期間では、後に続く維持期間において発光させるべき放電セルで選択的に書込み放電を発生し壁電荷を形成する。そして維持期間では、輝度重みに比例した数の維持パルスを表示電極対24に交互に印加して、書込み放電を発生した放電セルで維持放電を発生させて発光させる。このときの比例定数を「輝度倍率」と呼ぶ。

[0024] なお、本実施の形態では、後述するコーディング（発光させるサブフィールドの組み合わせのことを表す）の違いに応じて、初期化期間に発生させる走査電極SC1～走査電極SCnに印加するための緩やかに下降する傾斜波形電圧の最低電圧を制御している。具体的には、後述する第1のコーディングにもとづき発光を制御するサブフィールドの初期化期間においては、緩やかに下降する傾斜波形電圧の最低電圧を低い方の電圧値にして傾斜波形電圧を発生させ、後述する第2のコーディングにもとづき発光を制御するサブフィールドの初期化期間においては、緩やかに下降する傾斜波形電圧の最低電圧を高い方の電圧値にして傾斜波形電圧を発生させている。これにより、書込み放電を発生させるために必要な印加電圧を高くすることなく安定した書込み放電を発生させ、不灯セルの発生を低減することを実現している。以下、駆動電圧波形の概要についてまず説明し、続いて、第1のコーディングおよび第2のコーディングについて説明し、続いて、第1のコーディングにもとづき発光を制御するサブフィールドにおける駆動電圧波形と第2のコーディングにもとづき発光を制御するサブフィールドにおける駆動電圧波形との違いについて説明する。

[0025] 図3は、本発明の一実施の形態におけるパネル10の各電極に印加する駆動電圧波形図である。図3には、2つのサブフィールドの駆動電圧波形、すなわち全セル初期化動作を行うサブフィールド（以下、「全セル初期化サブフィールド」と呼称する）と、選択初期化動作を行うサブフィールド（以下、「選択初期化サブフィールド」と呼称する）とを示しているが、他のサブフィールドにおける駆動電圧波形もほぼ同様である。

[0026] まず、全セル初期化サブフィールドである第1SFについて説明する。

[0027] 第1SFの初期化期間前半部では、データ電極D1～データ電極Dm、維持電極SU1～維持電極SUnにそれぞれ0（V）を印加し、走査電極SC1～走査電極SCnには、維持電極SU1～維持電極SUnに対して放電開始電圧以下の電圧Vi1から、放

電開始電圧を超える電圧Vi2に向かって緩やかに上昇する傾斜波形電圧（以下、「上りランプ波形電圧」と呼称する）を印加する。

[0028] この上りランプ波形電圧が上昇する間に、走査電極SC1～走査電極SCnと維持電極SU1～維持電極SUn、データ電極D1～データ電極Dmとの間でそれぞれ微弱な初期化放電が持続して起こる。そして、走査電極SC1～走査電極SCn上部に負の壁電圧が蓄積されるとともに、データ電極D1～データ電極Dm上部および維持電極SU1～維持電極SUn上部には正の壁電圧が蓄積される。ここで、電極上部の壁電圧とは電極を覆う誘電体層上、保護層上、蛍光体層上等に蓄積された壁電荷により生じる電圧を表す。

[0029] 初期化期間後半部では、維持電極SU1～維持電極SUnに正の電圧Ve1を印加し、データ電極D1～データ電極Dmに0（V）を印加し、走査電極SC1～走査電極SCnには、維持電極SU1～維持電極SUnに対して放電開始電圧以下となる電圧Vi3から放電開始電圧を超える電圧Vi4に向かって緩やかに下降する傾斜波形電圧（以下、「下りランプ波形電圧」と呼称する）を印加する（以下、走査電極SC1～走査電極SCnに印加する下りランプ波形電圧の最小値を「初期化電圧Vi4」として引用する）。この間に、走査電極SC1～走査電極SCnと維持電極SU1～維持電極SUn、データ電極D1～データ電極Dmとの間でそれぞれ微弱な初期化放電が持続して起こる。そして、走査電極SC1～走査電極SCn上部の負の壁電圧および維持電極SU1～維持電極SUn上部の正の壁電圧が弱められ、データ電極D1～データ電極Dm上部の正の壁電圧は書込み動作に適した値に調整される。以上により、全ての放電セルに対して初期化放電を行う全セル初期化動作が終了する。

[0030] ここで、本実施の形態においては、この初期化電圧Vi4の電圧値を2つの異なる電圧値で切換えてパネル10を駆動する構成としている。図3には示していないが、以下、電圧値の高い方をVi4Hと記し、電圧値の低い方をVi4Lと記す。

[0031] そして、後述する第1のコーディングにもとづき発光を制御するサブフィールドの初期化期間においては、初期化電圧Vi4の電圧値をVi4Lにした下りランプ波形電圧によって初期化を行い、後述する第2のコーディングにもとづき発光を制御するサブフィールドの初期化期間においては、初期化電圧Vi4の電圧値をVi4Hにした下りラ

ンプ波形電圧によって初期化を行うように構成している。この構成の詳細については、後述する。

[0032] 続く書込み期間では、維持電極SU1～維持電極SUnに電圧Ve2を、走査電極SC1～走査電極SCnに電圧Vcを印加する。

[0033] まず、1行目の走査電極SC1に負の走査パルス電圧Vaを印加するとともに、データ電極D1～データ電極Dmのうち1行目に発光させるべき放電セルのデータ電極Dk(k＝1～m)に正の書込みパルス電圧Vdを印加する。このときデータ電極Dk上と走査電極SC1上との交差部の電圧差は、外部印加電圧の差(Vd－Va)にデータ電極Dk上の壁電圧と走査電極SC1上の壁電圧との差が加算されたものとなり放電開始電圧を超える。そして、データ電極Dkと走査電極SC1との間および維持電極SU1と走査電極SC1との間に書込み放電が起こり、走査電極SC1上に正の壁電圧が蓄積され、維持電極SU1上に負の壁電圧が蓄積され、データ電極Dk上にも負の壁電圧が蓄積される。

[0034] このようにして、1行目に発光させるべき放電セルで書込み放電を起こして各電極上に壁電圧を蓄積する書込み動作が行われる。一方、書込みパルス電圧Vdを印加しなかったデータ電極D1～データ電極Dmと走査電極SC1との交差部の電圧は放電開始電圧を超えないので、書込み放電は発生しない。以上の書込み動作をn行目の放電セルに至るまで行い、書込み期間が終了する。

[0035] 続く維持期間では、まず走査電極SC1～走査電極SCnに正の維持パルス電圧Vsを印加するとともに維持電極SU1～維持電極SUnに0(V)を印加する。すると書込み放電を起こした放電セルでは、走査電極SCi上と維持電極SUi上との電圧差が維持パルス電圧Vsに走査電極SCi上の壁電圧と維持電極SUi上の壁電圧との差が加算されたものとなり放電開始電圧を超える。

[0036] そして、走査電極SCiと維持電極SUiとの間に維持放電が起こり、このとき発生した紫外線により蛍光体層35が発光する。そして走査電極SCi上に負の壁電圧が蓄積され、維持電極SUi上に正の壁電圧が蓄積される。さらにデータ電極Dk上にも正の壁電圧が蓄積される。書込み期間において書込み放電が起きなかった放電セルでは維持放電は発生せず、初期化期間の終了時における壁電圧が保たれる。

[0037] 続いて、走査電極SC1～走査電極SCnには0(V)を、維持電極SU1～維持電極SUnには維持パルス電圧Vsをそれぞれ印加する。すると、維持放電を起こした放電セルでは、維持電極SUi上と走査電極SCi上との電圧差が放電開始電圧を超えるので再び維持電極SUiと走査電極SCiとの間に維持放電が起こり、維持電極SUi上に負の壁電圧が蓄積され走査電極SCi上に正の壁電圧が蓄積される。以降同様に、走査電極SC1～走査電極SCnと維持電極SU1～維持電極SUnとに交互に輝度重みに輝度倍率を乗じた数の維持パルスを印加し、表示電極対24の電極間に電位差を与えることにより、書込み期間において書込み放電を起こした放電セルで維持放電が継続して行われる。

[0038] そして、維持期間の最後には走査電極SC1～走査電極SCnと維持電極SU1～維持電極SUnとの間にいわゆる細幅パルス状の電圧差を与えて、データ電極Dk上の正の壁電圧を残したまま、走査電極SCiおよび維持電極SUi上の壁電圧を消去している。以下、この放電を「消去放電」と呼ぶ。

[0039] このように、最後の維持放電、すなわち消去放電を発生させるための電圧Vsを走査電極SC1～走査電極SCnに印加した後、所定の時間間隔の後、表示電極対24の電極間の電位差を緩和するための電圧Ve1を維持電極SU1～維持電極SUnに印加する。こうして維持期間における維持動作が終了する。

[0040] 次に、選択初期化サブフィールドである第2SFの動作について説明する。

[0041] 第2SFの選択初期化期間では、上述した全セル初期化期間の前半部を省略した駆動電圧波形を各電極に印加する。すなわち、維持電極SU1～維持電極SUnに電圧Ve1を、データ電極D1～データ電極Dmに0(V)をそれぞれ印加したまま、走査電極SC1～走査電極SCnに電圧Vi3'から初期化電圧Vi4に向かって緩やかに下降する下りランプ波形電圧を印加する。

[0042] すると前のサブフィールドの維持期間で維持放電を起こした放電セルでは微弱な初期化放電が発生し、走査電極SCi上および維持電極SUi上の壁電圧が弱められる。またデータ電極Dkに対しては、直前の維持放電によってデータ電極Dk上に十分な正の壁電圧が蓄積されているので、この壁電圧の過剰な部分が放電され、書込み動作に適した壁電圧に調整される。

[0043] 一方、前のサブフィールドで維持放電を起こさなかった放電セルについては放電することはなく、前のサブフィールドの初期化期間終了時における壁電荷がそのまま保たれる。このように選択初期化動作は、直前のサブフィールドの維持期間で維持動作を行った放電セルに対して選択的に初期化放電を行う動作である。

[0044] 続く書込み期間の動作は全セル初期化サブフィールドの書込み期間の動作と同様であるため説明を省略する。続く維持期間の動作も維持パルスの数を除いて同様である。また、第3SF～第10SFにおいて、初期化期間の動作は第2SFと同様の選択初期化動作であり、書込み期間の書込み動作も第2SFと同様であり、維持期間の動作も維持パルスの数を除いて同様である。

[0045] 図4は、本発明の一実施の形態におけるプラズマディスプレイ装置のサブフィールド構成を示す図である。なお、図4はサブフィールド法における1フィールド間の駆動波形を略式に記したもので、それぞれのサブフィールドの駆動電圧波形は図3の駆動電圧波形と同等なものである。

[0046] 図4に示すように、本実施の形態では、1フィールドを10のサブフィールド(第1SF、第2SF、・・・、第10SF)で構成し、各サブフィールドはそれぞれ(1、2、3、6、12、22、37、45、57、71)の輝度重みを持つものとする。そして、上述したように第1SFは全セル初期化動作を行う全セル初期化サブフィールドとし、第2SF～第10SFは選択初期化動作を行う選択初期化サブフィールドとする。このようなサブフィールド構成とすることで、画像の表示に関係のない発光を低減し、コントラストの高い画像表示を実現している。また各サブフィールドの維持期間においては、それぞれのサブフィールドの輝度重みに所定の輝度倍率を乗じた数の維持パルスを表示電極対24のそれぞれに印加する。また、本実施の形態では、後述するように、輝度重みの小さいサブフィールド(ここでは、第1SF～第6SF)を第1のサブフィールド群とし、輝度重みの大きいサブフィールド(ここでは、第7SF～第10SF)を第2のサブフィールド群としている。しかし、サブフィールド数や各サブフィールドの輝度重みが上記の値に限定されるものではなく、また、画像信号等にもとづいてサブフィールド構成を切換える構成であってもよい。

[0047] 次に、本実施の形態におけるコーディング、すなわち画像表示に用いる階調値とそ

の階調値を表示するために発光させるサブフィールドの組み合わせについて説明する。図5A、図5B、図5Cは、本発明の一実施の形態におけるコーディングを示した図である。なお、図5Aには、階調値0から階調値44までのコーディングを示し、図5Bには、階調値45から階調値172までのコーディングを示し、図5Cには、階調値173から階調値256までのコーディングを示す。図5A、図5B、図5Cにおいて、「1」で示したサブフィールドは発光させるサブフィールド(発光サブフィールド)を表し、空欄のサブフィールドは発光させないサブフィールド(非発光サブフィールド)を表す。

[0048] 本実施の形態においては、輝度重みの小さいサブフィールド(ここでは、第1SF～第6SF)を第1のサブフィールド群とし、この第1のサブフィールド群では第1のコーディングにもとづき各サブフィールドの発光・非発光を制御する。また、輝度重みの大きいサブフィールド(ここでは、第7SF～第10SF)を第2のサブフィールド群とし、この第2のサブフィールド群では第2のコーディングにもとづき各サブフィールドの発光・非発光を制御して階調を表示するものとする。

[0049] そして、第1のコーディングおよび第2のコーディングのいずれの規則にも合致する階調値だけを画像表示に用いる階調値としている。

[0050] この第1のコーディングおよび第2のコーディングについて、説明する。図6A、図6Bは、本発明の一実施の形態における第1のコーディングおよび第2のコーディングを説明するための図である。なお、図6Aには、階調値0から階調値71までのうちの一部を抜粋して示し、図6Bには、階調値127から階調値256までのうちの一部を抜粋して示す。なお、本実施の形態では、1フィールドを、それぞれ(1、2、3、6、12、22、37、45、57、71)の輝度重みを持つ10のサブフィールド(第1SF、第2SF、・・・、第10SF)で構成するため、各サブフィールドの発光・非発光を組み合わせることにより、0(全サブフィールドを非発光にする)から256(全サブフィールドを発光させる)までの階調を表示することが可能であるが、図6A、図6Bはそのうちの一部を抜き出して示したものである。また、図6A、図6Bにおいて、無地の欄に書かれた階調値は画像の表示に用いる階調値を示し、斜線の入った欄に書かれた階調値は表示に用いない階調値を示す。すなわち、無地の欄に書かれた階調値だけを抜き出したものが図5A、図5B、図5Cに示したものと等しくなる。

[0051] まず、第1のコーディングについて説明する。

[0052] 本実施の形態では、上述したように、表示画像のコントラストを高めることを目的に、第2SF～第10SFを選択初期化サブフィールドとしている。この選択初期化サブフィールドでは、直前のサブフィールドにおいて維持放電を発生させた放電セルでのみ初期化を行い、維持放電が発生しなかった放電セルでは初期化を行わない。そのため、維持放電が発生しなかった放電セルでは、前のサブフィールドの初期化期間終了時における壁電荷を、続くサブフィールドにおける書込みで使用することになる。しかし、壁電荷は時間の経過とともに徐々に失われるため、維持放電が発生しなかった放電セルでは、続くサブフィールドにおいて壁電荷の不足による書込み不良が発生する恐れがある。そして、非発光のサブフィールドが増えるほど、より多くの壁電荷が失われやすく、書込み不良の発生する恐れは大きくなる。

[0053] そこで、第1のサブフィールド群（第1SF～第6SF）においては、各階調値を表示するにあたり、発光させるサブフィールドのうち最も輝度重みの大きいサブフィールドと第1SFとの間に非発光サブフィールドが2つ以上存在する階調値は表示に用いないものとし、それ以外の階調値を表示に用いるものとする。ただし、第7SFが発光サブフィールドでかつ第6SFが非発光サブフィールドの場合は第6SFを非発光サブフィールドとしてカウントするものとし、また、輝度重みが最も小さい第1SFは非発光であっても非発光サブフィールドとしてカウントしないものとする。

[0054] ここでは、例えば、第3SFだけが非発光サブフィールドとなる階調値「8」や、第6SFだけが非発光サブフィールドとなる階調値「60」、階調値「61」が、この規則に則った表示用の階調値となる。

[0055] 本実施の形態では、このようなコーディングを第1のコーディングとする。

[0056] 続いて、第2のコーディングについて説明する。

[0057] 上述したように、壁電荷は時間の経過とともに徐々に失われるため、輝度重みが大きく維持期間が長いサブフィールドでは、非発光サブフィールドにおいてさらに多くの壁電荷が失われる恐れがあり、書込み不良が発生する恐れはさらに大きくなる。そこで、第1のサブフィールド群と比較して維持期間が長い第2のサブフィールド群（第7SF～第10SF）においては、各階調値を表示するにあたり、発光するサブフィール

ドの直前に非発光のサブフィールドが存在する階調値は表示に用いないものとし、それ以外の階調値を表示に用いるものとする。すなわち、第2のサブフィールド群（第7SF～第10SF）は、維持放電を発生させない放電セルではそのサブフィールドに続くサブフィールドにおいても維持放電を発生させないように書込みを制御する連続した2以上のサブフィールドで構成したサブフィールド群である。

[0058] 例えば、第7SFだけを発光させる階調値「60」、階調値「61」や、第7SF、第8SFを連続して発光させる階調値「127」、階調値「128」、あるいは第7SF～第10SFを連続して発光させる階調値「249」、階調値「250」が、この規則に則った表示用の階調値となる。

[0059] 本実施の形態では、このようなコーディングを第2のコーディングとする。

[0060] そして、本実施の形態においては、図5A、図5B、図5C、図6A、図6Bに示すように、第1のコーディングおよび第2のコーディングのいずれの規則にも合致する階調値だけを画像表示に用いる階調値とする。

[0061] このように、本実施の形態では、1フィールドを第1のサブフィールド群と第2のサブフィールド群との2つのサブフィールド群に分け、それぞれのサブフィールド群において輝度重みに応じた最適なコーディングを適用することで、画像の表示に用いる階調数を確保しつつ、書込み不良の発生を抑えて、書込み不良に起因する不灯セルの発生を低減している。

[0062] なお、このコーディングでは、階調値が不連続となる箇所が生じるが、これらの不連続な階調値は、一般に用いられているいわゆる誤差散法やディザ法等の手法を用いることで補うことが可能である。

[0063] そして、さらに本実施の形態では、初期化期間に走査電極SC1～走査電極SCnへ印加する下りランプ波形電圧の初期化電圧Vi4を、第1のコーディングにもとづき書込みを制御するサブフィールドと第2のコーディングにもとづき書込みを制御するサブフィールドとで、異なる電圧値にして発生させている。次に、その詳細を説明する。

[0064] 図7は、本発明の一実施の形態における走査電極SC1～走査電極SCnへ印加する駆動電圧波形の波形図である。

[0065] 本実施の形態では、上述したように、下りランプ波形電圧の最低電圧である初期化電圧Vi4を2つの異なる電圧値、すなわち電圧値の低い方のVi4Lとそれよりも電圧値の高いVi4Hとで切換えて下りランプ波形電圧を発生させる構成としている。

[0066] そして、図7に示すように、第1のコーディングにより発光・非発光を制御する第1のサブフィールド群(第1SF～第6SF)の初期化期間では、初期化電圧Vi4をVi4Lにした下りランプ波形電圧を発生させて初期化を行い、第2のコーディングにより発光・非発光を制御する第2のサブフィールド群(第7SF～第10SF)の初期化期間では、初期化電圧Vi4をVi4Lよりも電圧値の高いVi4Hにした下りランプ波形電圧を発生させて初期化を行うように構成している。本実施の形態では、このような構成とすることにより、書込み放電を発生させるために必要な印加電圧を高くすることなく安定した書込み放電を発生させることを実現している。これは、次のような理由による。

[0067] 下りランプ波形電圧によって初期化放電を発生させる初期化動作では、初期化電圧Vi4の電圧値に応じて初期化放電の持続時間が変化する。そのため、各電極上に形成される書込み放電に必要な壁電荷の状態も初期化電圧Vi4の電圧値に応じて変化し、続く書込み放電に必要な印加電圧も変化する。そして、これらの間には、次に示すような関係がある。

[0068] 図8は、本発明の一実施の形態における初期化電圧Vi4と安定した書込み放電を発生させるために必要な走査パルス電圧との関係を示す特性図である。図8において、縦軸は安定した書込み放電を発生させるために必要な走査パルス電圧(振幅)を表し、横軸は初期化電圧Vi4を表す。そして、図8は、初期化電圧Vi4を変化(ここでは、－100(V)から－88(V)まで変化)させたときに、安定した書込み放電を発生させるために必要な走査パルス電圧(振幅)がどのように変化するかを示した図である。

[0069] この図8に示すように、初期化電圧Vi4の電圧に応じて安定した書込み放電を発生させるために必要な走査パルス電圧(振幅)も変化し、初期化電圧Vi4を高くする(ここでは、初期化電圧Vi4を－100(V)から－88(V)に向かって変化させる)と、安定した書込み放電を発生させるために必要な走査パルス電圧(振幅)は小さくなる。例えば、初期化電圧Vi4が約－95(V)のときには必要な走査パルス電圧(振幅)は約120(V)であるが、初期化電圧Vi4を約－90(V)にすると必要な走査パルス電圧(振

幅）は約110（V）となり、約10（V）小さくなる。

[0070] この初期化電圧Vi4を変更するサブフィールドと、安定した書込み放電を発生させるために必要な走査パルス電圧とには次に示すような関係があり、走査パルス電圧を低減させる効果を得るのに、必ずしも全てのサブフィールドで初期化電圧Vi4を高める（例えば、初期化電圧Vi4をVi4Hにする）必要はないことが確認された。

[0071] 図9は、本発明の一実施の形態における初期化電圧Vi4をVi4Hにするサブフィールドと安定した書込み放電を発生させるために必要な走査パルス電圧との関係を示す図である。図9において、縦軸は安定した書込み放電を発生させるために必要な走査パルス電圧（振幅）を表し、横軸は初期化電圧Vi4をVi4Hにして下りランプ波形電圧を発生させるサブフィールドを表す。例えば、横軸に示す「10」は、第10SFでのみ初期化電圧Vi4をVi4Hにし、第1SF～第9SFでは初期化電圧Vi4をVi4Lにしたことを表す。同様に、「6～10」は、第6SF～第10SFで初期化電圧Vi4をVi4Hにし、第1SF～第5SFでは初期化電圧Vi4をVi4Lにしたことを表す。また、「0」は、全てのサブフィールド（第1SF～第10SF）で初期化電圧Vi4をVi4Lにしたことを表す。なお、ここでは、Vi4Lは－95（V）とし、Vi4HはVi4Lよりも5（V）高い－90（V）とした。

[0072] この図9に示すように、初期化電圧Vi4をVi4Hにするサブフィールドを、輝度重みの最も大きい第10SFの方から順に増やすにつれて、安定した書込み放電を発生させるために必要な走査パルス電圧は徐々に低減されていく。例えば、第10SFだけで初期化電圧Vi4をVi4Hにしたときには必要な走査パルス電圧（振幅）は約119（V）であるが、第6SF～第10SFで初期化電圧Vi4をVi4Hにしたときには必要な走査パルス電圧（振幅）は約111（V）となり、約8（V）低減される。

[0073] しかし、第6SF～第10SFで初期化電圧Vi4をVi4Hにすると、第6SFよりも輝度重みの小さいサブフィールドで初期化電圧Vi4をVi4Hにしても、必要な走査パルス電圧（振幅）に変化は生じない。これらのことから、必要な走査パルス電圧を低減する効果を得るためには、輝度重みの比較的大きいサブフィールドにおいて初期化電圧Vi4をVi4Hにすればよいことが確認された。

[0074] 一方、初期化電圧Vi4と安定した書込み放電を発生させるために必要な書込みパ

ルス電圧Vdとには次に示すような関係があり、初期化電圧Vi4を高めると電荷抜けが悪化して不灯セルが発生する可能性が大きくなることがわかった。

[0075] 図10は、本発明の一実施の形態における初期化電圧Vi4と安定した書込み放電を発生させるために必要な書込みパルス電圧Vdとの関係を示す図である。図10において、縦軸は安定した書込み放電を発生させるために必要な書込みパルス電圧Vdを表し、横軸は初期化電圧Vi4を表す。

[0076] この図10に示すように、初期化電圧Vi4の電圧に応じて安定した書込み放電を発生させるために必要な書込みパルス電圧Vdも変化するが、走査パルス電圧のときとは逆に、初期化電圧Vi4を高くすると、安定した書込み放電を発生させるために必要な書込みパルス電圧Vdも高くなる。例えば、初期化電圧Vi4が約－95(V)のときには必要な書込みパルス電圧Vdは約50(V)であるが、初期化電圧Vi4を約－90(V)にすると必要な書込みパルス電圧Vdは約66(V)となり、約16(V)高くなる。

[0077] 書込みパルス電圧のマージン(放電を発生させるために必要な書込みパルス電圧と、実際にデータ電極D1～データ電極Dmに印加する書込みパルス電圧Vdとの差)は、電荷抜けの発生量に関連しており、このマージンが小さくなると電荷抜けが悪化することがわかっている。すなわち、書込み放電を発生させるために必要な書込みパルス電圧Vdが高くなると、その分電荷抜けが悪化し、不灯セルが発生する可能性が大きくなる。

[0078] ここで、第2のコーディングを用いる第2のサブフィールド群(第7SF～第10SF)では、壁電圧の減少に起因する不灯セルの発生は実質的にゼロである。これは、第2のサブフィールド群においては、そのいずれかのサブフィールドにおいて、たとえ非発光の放電セルで不灯に至るような電荷抜けが生じたとしても、その放電セルはそれ以降のサブフィールドで発光させることがないためである。

[0079] すなわち、第2のコーディングを用いる第2のサブフィールド群(第7SF～第10SF)では、初期化電圧Vi4をVi4Hにすることで書込みパルス電圧のマージンが小さくなっても、これによる不灯セルの発生は実質的にゼロであり、問題とはならない。

[0080] そこで、本実施の形態では、図7に示したように、第1のコーディングを用いる第1のサブフィールド群(第1SF～第6SF)では、初期化電圧Vi4をVi4Lにして下りランプ

波形電圧を発生させ、第2のコーディングを用いる第2のサブフィールド群（第7SF～第10SF）では、初期化電圧Vi4をVi4Lよりも電圧値の高いVi4Hにして下りランプ波形電圧を発生させる構成とする。これにより、不灯セルの発生を低減し、走査パルス電圧（振幅）および書込みパルス電圧Vdを高くすることなく、安定した書込みを実現することができる。

[0081] なお、本実施の形態では、Vi4Lを－95（V）とし、Vi4HをVi4Lよりも5（V）高い－90（V）としているが、これらの数値は表示電極対数1080の50インチのパネルにもとづくものであって、本実施の形態は何らこれらの数値に限定されるものではない。

[0082] 次に、本実施の形態におけるプラズマディスプレイ装置の構成について説明する。図11は、本発明の一実施の形態におけるプラズマディスプレイ装置の回路ブロック図である。本実施の形態のプラズマディスプレイ装置1は、走査電極と維持電極とからなる表示電極対を有する放電セルを複数備えたパネル10と、このパネル10を駆動する駆動回路から構成される。駆動回路として、画像信号処理回路41、データ電極駆動回路42、走査電極駆動回路43、維持電極駆動回路44、タイミング発生回路45および各回路ブロックに必要な電源を供給する電源回路（図示せず）を備えている。

[0083] 画像信号処理回路41は、入力された画像信号sigをサブフィールド毎の発光・非発光を示す画像データに変換する。データ電極駆動回路42はサブフィールド毎の画像データを各データ電極D1～データ電極Dmに対応する信号に変換し各データ電極D1～データ電極Dmを駆動する。

[0084] タイミング発生回路45は水平同期信号Hおよび垂直同期信号Vをもとにして各回路ブロックの動作を制御する各種のタイミング信号を発生し、それぞれの回路ブロックへ供給する。そして、上述したように、本実施の形態においては、第1のコーディングを用いる第1のサブフィールド群（第1SF～第6SF）では、初期化電圧Vi4をVi4Lにして下りランプ波形電圧を発生させ、第2のコーディングを用いる第2のサブフィールド群（第7SF～第10SF）では、初期化電圧Vi4をVi4Lよりも電圧値の高いVi4Hにして下りランプ波形電圧を発生させるように制御しており、それに応じたタイミング信号を各駆動回路に出力する。これにより、不灯セルの発生を低減し、書込み動作を安定させる制御を行う。

[0085] 走査電極駆動回路43は、初期化期間において走査電極SC1～走査電極SCnに印加する初期化波形電圧を発生するための初期化波形発生回路、維持期間において走査電極SC1～走査電極SCnに印加する維持パルス電圧を発生するための維持パルス発生回路、書込み期間において走査電極SC1～走査電極SCnに印加する走査パルス電圧を発生するための走査パルス発生回路を有し、タイミング信号にもとづいて各走査電極SC1～走査電極SCnをそれぞれ駆動する。維持電極駆動回路44は、維持パルス発生回路および電圧Ve1、電圧Ve2を発生するための回路を備え、タイミング信号にもとづいて維持電極SU1～維持電極SUnを駆動する。

[0086] 次に、走査電極駆動回路43の詳細とその動作について説明する。図12は、本発明の一実施の形態における走査電極駆動回路43の回路図である。走査電極駆動回路43は、維持パルスを発生させる維持パルス発生回路50、初期化波形を発生させる初期化波形発生回路53、走査パルスを発生させる走査パルス発生回路54を備えている。

[0087] 維持パルス発生回路50は、電力回収回路51とクランプ回路52とを備えている。電力回収回路51は、電力回収用のコンデンサC1、スイッチング素子Q1、スイッチング素子Q2、逆流防止用のダイオードD1、ダイオードD2、共振用のインダクタL1を有している。なお、電力回収用のコンデンサC1は電極間容量Cpに比べて十分に大きい容量を持ち、電力回収回路51の電源として働くように、電圧値Vsの半分の約Vs／2に充電されている。クランプ回路52は、走査電極SC1～走査電極SCnを電圧Vsにクランプするためのスイッチング素子Q3、走査電極SC1～走査電極SCnを0(V)にクランプするためのスイッチング素子Q4を有している。そして、タイミング発生回路45から出力されるタイミング信号にもとづき維持パルス電圧Vsを発生させる。

[0088] 例えば、維持パルス波形を立ち上げる際には、スイッチング素子Q1をオンにして電極間容量CpとインダクタL1とを共振させ、電力回収用のコンデンサC1からスイッチング素子Q1、ダイオードD1、インダクタL1を通して走査電極SC1～走査電極SCnに電力を供給する。そして、走査電極SC1～走査電極SCnの電圧がVsに近づいた時点で、スイッチング素子Q3をオンにして、走査電極SC1～走査電極SCnを電圧Vsにクランプする。

[0089] 逆に、維持パルス波形を立ち下げる際には、スイッチング素子Q2をオンにして電極間容量CpとインダクタL1とを共振させ、電極間容量CpからインダクタL1、ダイオードD2、スイッチング素子Q2を通して電力回収用のコンデンサC1に電力を回収する。そして、走査電極SC1～走査電極SCnの電圧が0(V)に近づいた時点で、スイッチング素子Q4をオンにして、走査電極SC1～走査電極SCnを0(V)にクランプする。

[0090] 初期化波形発生回路53は、スイッチング素子Q11とコンデンサC10と抵抗R10とを有し電圧Vi2までランプ状に緩やかに上昇する上りランプ波形電圧を発生するミラー積分回路、スイッチング素子Q14とコンデンサC12と抵抗R11とを有し所定の初期化電圧Vi4までランプ状に緩やかに下降する下りランプ波形電圧を発生するミラー積分回路、スイッチング素子Q12を用いた分離回路およびスイッチング素子Q13を用いた分離回路を備えている。そして、タイミング発生回路45から出力されるタイミング信号にもとづき上述した初期化波形を発生させるとともに、全セル初期化動作における初期化電圧Vi4の制御を行う。なお、図12には、ミラー積分回路のそれぞれの入力端子を入力端子INa、入力端子INbとして示している。

[0091] そして、例えば、初期化波形における上りランプ波形電圧を発生させる場合には、入力端子INaに所定の電圧(例えば、15(V))を印加して、入力端子INaを「Hi」にする。すると、抵抗R10からコンデンサC10に向かって一定の電流が流れ、スイッチング素子Q11のソース電圧がランプ状に上昇し、走査電極駆動回路43の出力電圧もランプ状に上昇し始める。

[0092] また、全セル初期化動作および選択初期化動作の初期化波形における下りランプ波形電圧を発生させる場合には、入力端子INbに所定の電圧(例えば、15(V))を印加して、入力端子INbを「Hi」にする。すると、抵抗R11からコンデンサC12に向かって一定の電流が流れ、スイッチング素子Q14のドレイン電圧がランプ状に下降し、走査電極駆動回路43の出力電圧もランプ状に下降し始める。

[0093] 走査パルス発生回路54は、走査電極SC1～走査電極SCnのそれぞれに走査パルス電圧を出力するスイッチ回路OUT1～スイッチ回路OUTnと、スイッチ回路OUT1～スイッチ回路OUTnの低電圧側を電圧Vaにクランプするためのスイッチング素子Q21と、スイッチ回路OUT1～スイッチ回路OUTnを制御するための制御回路IC

1～制御回路ICnと、電圧Vaに電圧Vscnを重畳した電圧Vcをスイッチ回路OUT1～スイッチ回路OUTnの高電圧側に印加するためのダイオードD21およびコンデンサC21とを備えている。そしてスイッチ回路OUT1～スイッチ回路OUTnのそれぞれは、電圧Vcを出力するためのスイッチング素子QH1～スイッチング素子QHnと電圧Vaを出力するためのスイッチング素子QL1～スイッチング素子QLnとを備えている。そして、タイミング発生回路45から出力されるタイミング信号にもとづき、書込み期間において走査電極SC1～走査電極SCnに印加する走査パルス電圧Vaを順次発生させる。なお、走査パルス発生回路54は、初期化期間では初期化波形発生回路53の電圧波形を、維持期間では維持パルス発生回路50の電圧波形をそのまま出力する。

[0094] ここで、スイッチング素子Q3、スイッチング素子Q4、スイッチング素子Q12、スイッチング素子Q13には非常に大きな電流が流れるために、これらのスイッチング素子にはFET、IGBT等を複数並列接続してインピーダンスを低下させている。

[0095] また、走査パルス発生回路54は、論理積演算を行うアンドゲートAGと、2つの入力端子に入力される入力信号の大小を比較する比較器CPと、スイッチング素子Q22、スイッチング素子Q23とを備える。比較器CPは、スイッチング素子Q22がオンのときには電圧Vaに電圧Vset2が重畳された電圧（Va＋Vset2）を、スイッチング素子Q23がオンのときには電圧Vaに電圧Vset3が重畳された電圧（Va＋Vset3）を、駆動波形電圧と比較し、駆動波形電圧の方が高い場合には「0」を、それ以外では「1」を出力する。アンドゲートAGには、2つの入力信号、すなわち比較器CPの出力信号（CEL1）と切換え信号CEL2とが入力される。これらスイッチング素子Q22、スイッチング素子Q23の切換え、および切換え信号CEL2には、タイミング発生回路55から出力されるタイミング信号を用いることができる。そして、アンドゲートAGは、いずれの入力信号も「1」の場合には「1」を出力し、それ以外の場合には「0」を出力する。アンドゲートAGの出力は制御回路IC1～制御回路ICnに入力され、アンドゲートAGの出力が「0」であればスイッチング素子QL1～スイッチング素子QLnを介して駆動波形電圧を、アンドゲートAGの出力が「1」であればスイッチング素子QH1～スイッチング素子QHnを介して電圧Vaに電圧Vscnが重畳された電圧Vcを出力する。

[0096] なお、図示はしていないが、維持電極駆動回路44の維持パルス発生回路は維持パルス発生回路50と同様の構成であり、維持電極SU1～維持電極SUnを駆動するときの電力を回収して再利用するための電力回収回路と、維持電極SU1～維持電極SUnを電圧Vsにクランプするためのスイッチング素子と、維持電極SU1～維持電極SUnを0(V)にクランプするためのスイッチング素子とを有し、維持パルス電圧Vsを発生させる。

[0097] なお、本実施の形態では、初期化波形発生回路53に、実用的であり比較的構成が簡単なFETを用いたミラー積分回路を採用しているが、何らこの構成に限定されるものではなく、上りランプ波形電圧および下りランプ波形電圧を発生することができる回路であればどのような回路であってもよい。

[0098] 次に、初期化波形発生回路53の動作と初期化電圧Vi4を制御する方法について、図面を用いて説明する。まず、図13を用いて初期化電圧Vi4をVi4Lにする場合の動作を説明し、次に、図14を用いて初期化電圧Vi4をVi4Hにする場合の動作を説明する。なお、図13、図14では全セル初期化動作時の駆動波形を例にして初期化電圧Vi4の制御方法を説明するが、選択初期化動作においても同様の制御方法により、初期化電圧Vi4を制御することができる。

[0099] また、図13、図14では、全セル初期化動作を行う駆動電圧波形を期間T1～期間T5で示した5つの期間に分割し、それぞれの期間について説明する。また、電圧Vi1、電圧Vi3、電圧Vi3'は電圧Vsに等しいものとし、電圧Vi2は電圧Vrに等しいものとし、電圧Vi4Lは負の電圧Vaに電圧Vset2を重畳させた電圧(Va＋Vset2)に等しいものとし、また、電圧Vi4Hは負の電圧Vaに電圧Vset3を重畳させた電圧(Va＋Vset3)に等しいものとして説明する。また、以下の説明においてスイッチング素子を導通させる動作をオン、遮断させる動作をオフと表記する。また、図面には、スイッチング素子をオンさせる信号を「Hi」、オフさせる信号を「Lo」と表記し、アンドゲートAGへの入力信号CEL1、CEL2も同様に、「1」を「Hi」、「0」を「Lo」と表記する。

[0100] 図13は、本発明の一実施の形態における全セル初期化期間の走査電極駆動回路43の動作の一例を説明するためのタイミングチャートである。なお、ここでは、初期化電圧Vi4をVi4Lにするために、期間T1～期間T5において、スイッチング素子Q22

はオンに、スイッチング素子Q23はオフに維持しており、切換え信号CEL2は「1」に維持している。

[0101] （期間T1）

まず、維持パルス発生回路50のスイッチング素子Q1をオンにする。すると、電極間容量CpとインダクタL1とが共振し、電力回収用のコンデンサC1からスイッチング素子Q1、ダイオードD1、インダクタL1を通して走査電極SC1～走査電極SCnの電圧が上がり始める。

[0102] （期間T2）

次に、維持パルス発生回路50のスイッチング素子Q3をオンにする。するとスイッチング素子Q3を介して走査電極SC1～走査電極SCnに電圧Vsが印加され、走査電極SC1～走査電極SCnの電位は電圧Vs（本実施の形態では、電圧Vi1と等しい）となる。

[0103] （期間T3）

次に、上りランプ波形電圧を発生するミラー積分回路の入力端子INaを「Hi」にする。具体的には入力端子INaに、例えば電圧15（V）を印加する。すると、抵抗R10からコンデンサC10に向かって一定の電流が流れ、スイッチング素子Q11のソース電圧がランプ状に上昇し、走査電極駆動回路43の出力電圧もランプ状に上昇し始める。そしてこの電圧上昇は、入力端子INaが「Hi」の間継続する。

[0104] この出力電圧が電圧Vr（本実施の形態では、電圧Vi2と等しい）まで上昇したら、その後、入力端子INaを「Lo」にする。具体的には入力端子INaに、例えば電圧0（V）を印加する。

[0105] このようにして、放電開始電圧以下となる電圧Vs（本実施の形態では、電圧Vi1と等しい）から、放電開始電圧を超える電圧Vr（本実施の形態では、電圧Vi2と等しい）に向かって緩やかに上昇する上りランプ波形電圧を走査電極SC1～走査電極SCnに印加する。

[0106] （期間T4）

入力端子INaを「Lo」にすると走査電極SC1～走査電極SCnの電圧が電圧Vs（本実施の形態では、電圧Vi3と等しい）まで低下する。そしてその後、スイッチング素子

Q3をオフにする。

[0107] （期間T5）

次に、下りランプ波形電圧を発生するミラー積分回路の入力端子INbを「Hi」にする。具体的には入力端子INbに、例えば電圧15（V）を印加する。すると、抵抗R11からコンデンサC12に向かって一定の電流が流れ、スイッチング素子Q14のドレイン電圧がランプ状に下降し、走査電極駆動回路43の出力電圧もランプ状に下降し始める。そして、初期化期間が終了する直前に、入力端子INbを「Lo」とする。具体的には入力端子INbに、例えば電圧0（V）を印加する。

[0108] このとき、比較器CPでは、スイッチング素子Q22はオンに、スイッチング素子Q23はオフに維持されているため、この下りランプ波形電圧と、電圧Vaに電圧Vset2が加えられた電圧（Va＋Vset2）とが比較されており、比較器CPからの出力信号CEL1は、下りランプ波形電圧が電圧（Va＋Vset2）以下となった時刻t5において「0」から「1」に切換わる。切換え信号CEL2は「1」であるため、これにより、アンドゲートAGの入力はともに「1」となってアンドゲートAGから「1」が出力され、走査パルス発生回路54からは、負の電圧Vaに電圧Vscnが重畳された電圧Vcが出力される。したがって、走査パルス発生回路54からは、初期化電圧Vi4を（Va＋Vset2）、すなわちVi4Lにした下りランプ波形電圧を出力することができる。

[0109] 以上のようにして、走査電極駆動回路43は、走査電極SC1～走査電極SCnに対して、放電開始電圧以下となる電圧Vi1から放電開始電圧を超える電圧Vi2に向かって緩やかに上昇する上りランプ波形電圧を印加し、その後、電圧Vi3から初期化電圧Vi4（ここではVi4L）に向かって緩やかに下降する下りランプ波形電圧を印加する。

[0110] なお、図示はしていないが、初期化期間終了後、続く書込み期間では、スイッチング素子Q21をオンに維持する。これにより、比較器CPの一方の端子に入力される電圧は負の電圧Vaとなり、比較器CPからの出力信号CEL1は「1」に維持される。これにより、アンドゲートAGからの出力は「1」に維持され、走査パルス発生回路54からは、負の電圧Vaに電圧Vscnが重畳された電圧Vcが出力される。そして、ここでは図示していないが、負の走査パルス電圧を発生させるタイミングで切換え信号CEL2を「0

」にすることで、アンドゲートAGの出力信号は「0」となり、走査パルス発生回路54からは負の電圧Vaが出力される。このようにして、書込み期間における負の走査パルス電圧を発生させることができる。

[0111] 次に、図14を用いて初期化電圧Vi4をVi4Hにする場合の動作を説明する。図14は、本発明の一実施の形態における全セル初期化期間の走査電極駆動回路43の動作の他の例を説明するためのタイミングチャートである。なお、ここでは、初期化電圧Vi4をVi4Hにするために、期間T1～期間T5'において、スイッチング素子Q22はオフに、スイッチング素子Q23はオンに維持している。また、図14において、期間T1～期間T4の動作は図13に示した期間T1～期間T4の動作と同様であるので、ここでは、図13に示した期間T5と動作の異なる期間T5'について説明する。

[0112] (期間T5')

期間T5'では、下りランプ波形電圧を発生するミラー積分回路の入力端子INbを「Hi」にする。具体的には入力端子INbに、例えば電圧15(V)を印加する。すると、抵抗R11からコンデンサC12に向かって一定の電流が流れ、スイッチング素子Q14のドレイン電圧がランプ状に下降し、走査電極駆動回路43の出力電圧もランプ状に下降し始める。

[0113] このとき、比較器CPでは、スイッチング素子Q22はオフに、スイッチング素子Q23はオンに維持されているため、この下りランプ波形電圧と、電圧Vaに電圧Vset3が加えられた電圧(Va+Vset3)とが比較されており、比較器CPからの出力信号CEL1は、下りランプ波形電圧が電圧(Va+Vset3)以下となった時刻t5'において「0」から「1」に切換わる。そして、このとき切換え信号CEL2は「1」であるため、アンドゲートAGの入力はともに「1」となって、アンドゲートAGからは「1」が出力される。これにより、走査パルス発生回路54からは、負の電圧Vaに電圧Vscnが重畳された電圧Vcが出力される。したがって、この下りランプ波形電圧における最低電圧を(Va+Vset3)、すなわちVi4Hとすることができる。

[0114] なお、ここでは、比較器CPにおける比較結果でスイッチ回路OUT1～スイッチ回路OUTnを切換える構成としたため、図13、図14において、下りランプ波形電圧がVi4LまたはVi4Hに到達した後すぐに電圧Vcに切換わるような波形図となっている

が、本実施の形態においては何らこの波形に限定されるものではなく、Vi4LまたはVi4Hに到達した後その電圧を一定期間保持するような構成であってもかまわない。

[0115] このように、本実施の形態では、走査電極駆動回路43を図12に示したような回路構成とすることで、Vset2およびVset3を所望の電圧値に設定するだけで、緩やかに下降する下りランプ波形電圧の最低電圧、すなわち初期化電圧Vi4の電圧値を簡単に制御することが可能になる。

[0116] なお、本実施の形態では全セル初期化動作における初期化電圧Vi4の制御について説明したが、選択初期化動作においては上りランプ波形電圧を発生させない点が異なるだけで下りランプ波形電圧の発生については上述と同様の動作であり、初期化電圧Vi4の制御も同様に行うことができる。

[0117] なお、初期化電圧Vi4を変化させるには、ここで説明した以外にも様々な方法が考えられる。例えば、電圧Vi3から電圧Vi4へ下降する傾斜の傾きを制御して電圧Vi4を高くしたり低くしたりすること等が考えられる。そして、本実施の形態においては、初期化電圧Vi4を変化させる方法は上述した方法に限定されるものではなく、それ以外の方法であってもかまわない。

[0118] なお、本実施の形態では、Vset2を5(V)にし、Vset3を10(V)することでVi4HをVi4Lよりも5(V)高い電圧としている。しかし、何らこの電圧値に限定されるものではなく、パネルの特性やプラズマディスプレイ装置の仕様等に合わせて最適な値に設定することが望ましい。

[0119] 以上説明したように、本実施の形態では、1フィールドを、輝度重みの最も小さいサブフィールドを含む連続した2以上のサブフィールドからなる第1のサブフィールド群(本実施の形態では、第1SF～第6SF)と、輝度重みの最も重いサブフィールドを含む連続した2以上のサブフィールドからなる第2のサブフィールド群(本実施の形態では、第7SF～第10SF)との2つのサブフィールド群に分け、第1のサブフィールド群においては第1のコーディングにもとづき書込みを制御し、第2のサブフィールド群においては第2のコーディングにもとづき書込みを制御する構成とする。さらに、下りランプ波形電圧の初期化電圧Vi4を、Vi4LとVi4Lよりも電圧値の高いVi4Hとで切換える構成とし、第2のサブフィールド群の初期化期間においては、初期化電圧Vi4を

、第1のサブフィールド群の初期化期間におけるVi4Lよりも電圧値の高いVi4Hに設定する構成とする。このような構成とすることにより、不灯セルを低減し、走査パルス電圧（振幅）および書込みパルス電圧Vdを高くすることなく、安定した書込みを実現することができる。

[0120] なお、本実施の形態では、第1のサブフィールド群を第1SF～第6SFとし、第2のサブフィールド群を第7SF～第10SFとする構成を説明したが、本発明は何らこの構成に限定されるものではなく、これ以外のサブフィールド構成であってもよい。図15A、図15Bは、本発明の実施の形態のコーディングの他の例を示した図であり、図16は、本発明の実施の形態における走査電極へ印加する駆動電圧波形の他の例を示した図である。なお、図15Aには、階調値0から階調値76までのコーディングを示し、図15Bには、階調値77から階調値256までのコーディングを示す。例えば、第1SF～第4SFを第1のサブフィールド群とし、第5SF～第10SFを第2のサブフィールド群としてもよく、その場合には、図15A、図15Bに示すようなコーディングとなる。その場合、図16に示すように、第1のコーディングにより発光・非発光を制御する第1のサブフィールド群（第1SF～第4SF）の初期化期間では、初期化電圧Vi4をVi4Lにした下りランプ波形電圧を発生させて初期化を行い、第2のコーディングにより発光・非発光を制御する第2のサブフィールド群（第5SF～第10SF）の初期化期間では、初期化電圧Vi4をVi4Lよりも電圧値の高いVi4Hにした下りランプ波形電圧を発生させて初期化を行う。また、Vi4Lの電圧値やVi4Hの電圧値等を上述した値に限定するものではなく、パネルの特性やプラズマディスプレイ装置の仕様等に合わせて最適な値に設定することが望ましい。

[0121] なお、本実施の形態では、放電ガスのキセノン分圧を10%としたが、他のキセノン分圧であってもそのパネルに応じた駆動電圧に設定すればよい。

[0122] また、本実施の形態において用いたその他の具体的な各数値は、単に一例を挙げたに過ぎず、パネルの特性やプラズマディスプレイ装置の仕様等に合わせて、適宜最適な値に設定することが望ましい。

産業上の利用可能性

[0123] 本発明は、初期化期間において走査電極に印加する緩やかに下降する傾斜波形

電圧の最低電圧を第1のサブフィールド群と第2のサブフィールド群とで異なる電圧値にしているので、高輝度化されたパネルであっても、書込み放電を発生させるために必要な印加電圧を高くすることなく、安定した書込み放電を発生させることが可能であり、不灯セルの発生を低減して画像表示品質を向上させることができるプラズマディスプレイ装置およびパネルの駆動方法として有用である。

請求の範囲

[1] 走査電極と維持電極とからなる表示電極対を有する放電セルを複数備えたプラズマディスプレイパネルと、

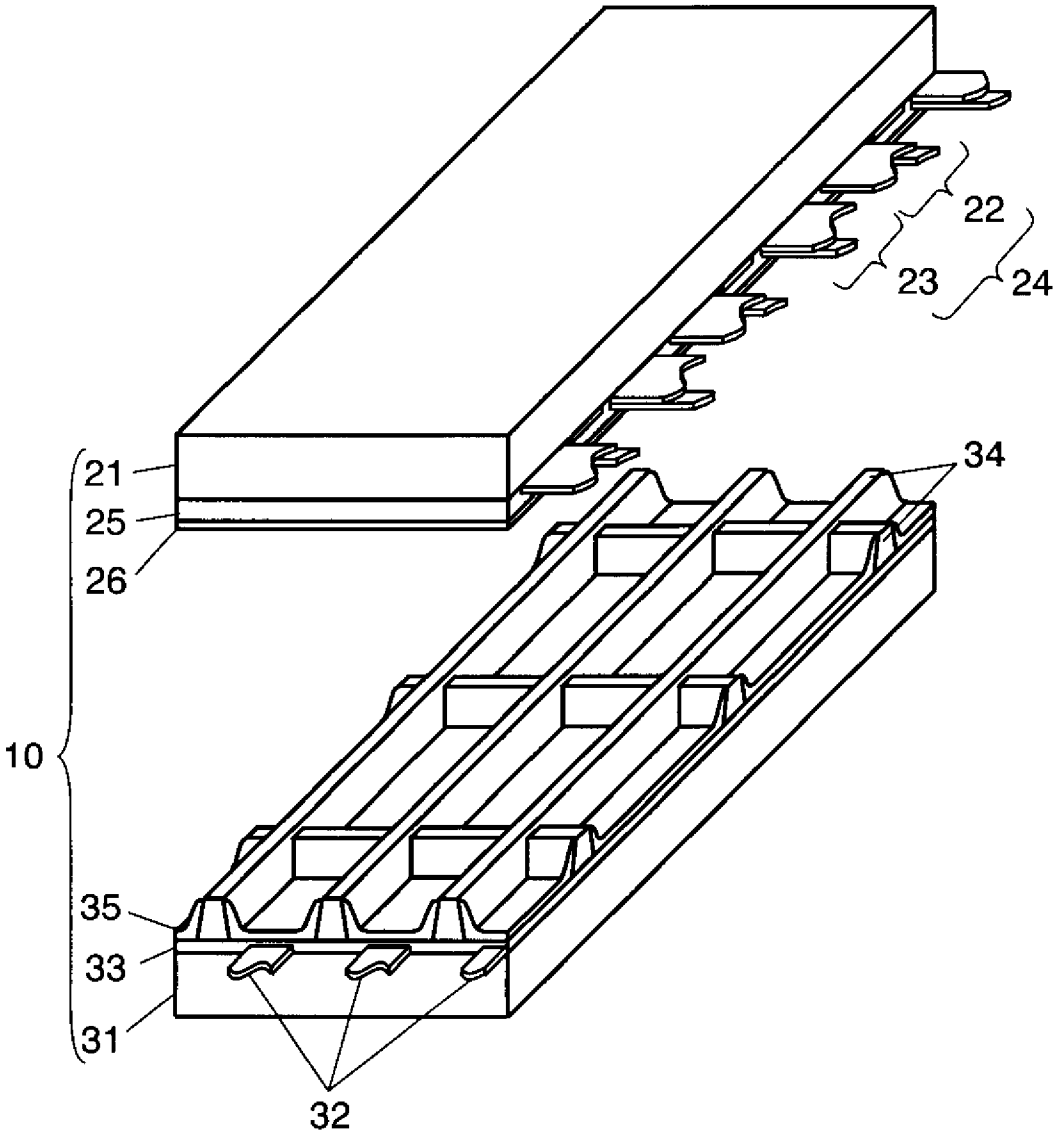
緩やかに下降する傾斜波形電圧を前記走査電極に印加して放電セルを初期化する初期化期間と放電させる放電セルに選択的に書込みする書込み期間とこの書込み期間で書込みされた放電セルで輝度重みに応じた回数の維持放電を発生させる維持期間とを有するサブフィールドを1フィールド期間内に複数設けて前記プラズマディスプレイパネルを駆動する駆動回路とを備え、

前記駆動回路は、維持放電を発生させない放電セルではそのサブフィールドに続くサブフィールドにおいても維持放電を発生させないように書込みを制御する連続した2以上のサブフィールドで構成したサブフィールド群を1フィールド期間に有して前記プラズマディスプレイパネルを駆動するように構成し、前記サブフィールド群に含まれるサブフィールドの前記傾斜波形電圧の最低電圧と、前記サブフィールド群に含まれないサブフィールドの前記傾斜波形電圧の最低電圧とを異なる電圧値にすることを特徴とするプラズマディスプレイ装置。

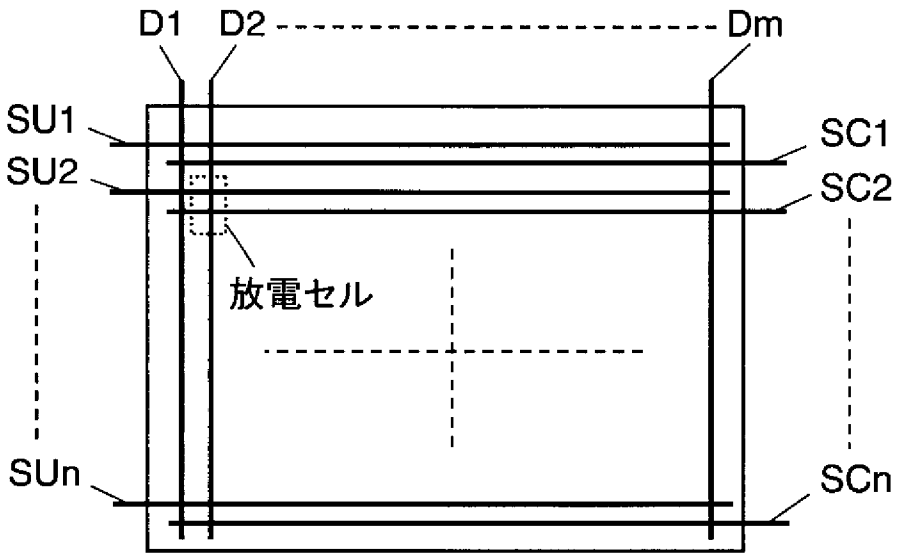
[2] 走査電極と維持電極とからなる表示電極対を有する放電セルを複数備えたプラズマディスプレイパネルを、緩やかに下降する傾斜波形電圧を前記走査電極に印加して放電セルを初期化する初期化期間と放電させる放電セルに選択的に書込みする書込み期間とこの書込み期間で選択された放電セルで輝度重みに応じた回数の維持放電を発生させる維持期間とを有するサブフィールドを1フィールド期間内に複数設けて駆動するプラズマディスプレイパネルの駆動方法であって、

維持放電を発生させない放電セルではそのサブフィールドに続くサブフィールドにおいても維持放電を発生させないように書込みを制御する連続した2以上のサブフィールドで構成したサブフィールド群を1フィールド期間に有するように構成し、前記サブフィールド群に含まれるサブフィールドの前記傾斜波形電圧の最低電圧と、前記サブフィールド群に含まれないサブフィールドの前記傾斜波形電圧の最低電圧とを異なる電圧値にすることを特徴とするプラズマディスプレイパネルの駆動方法。

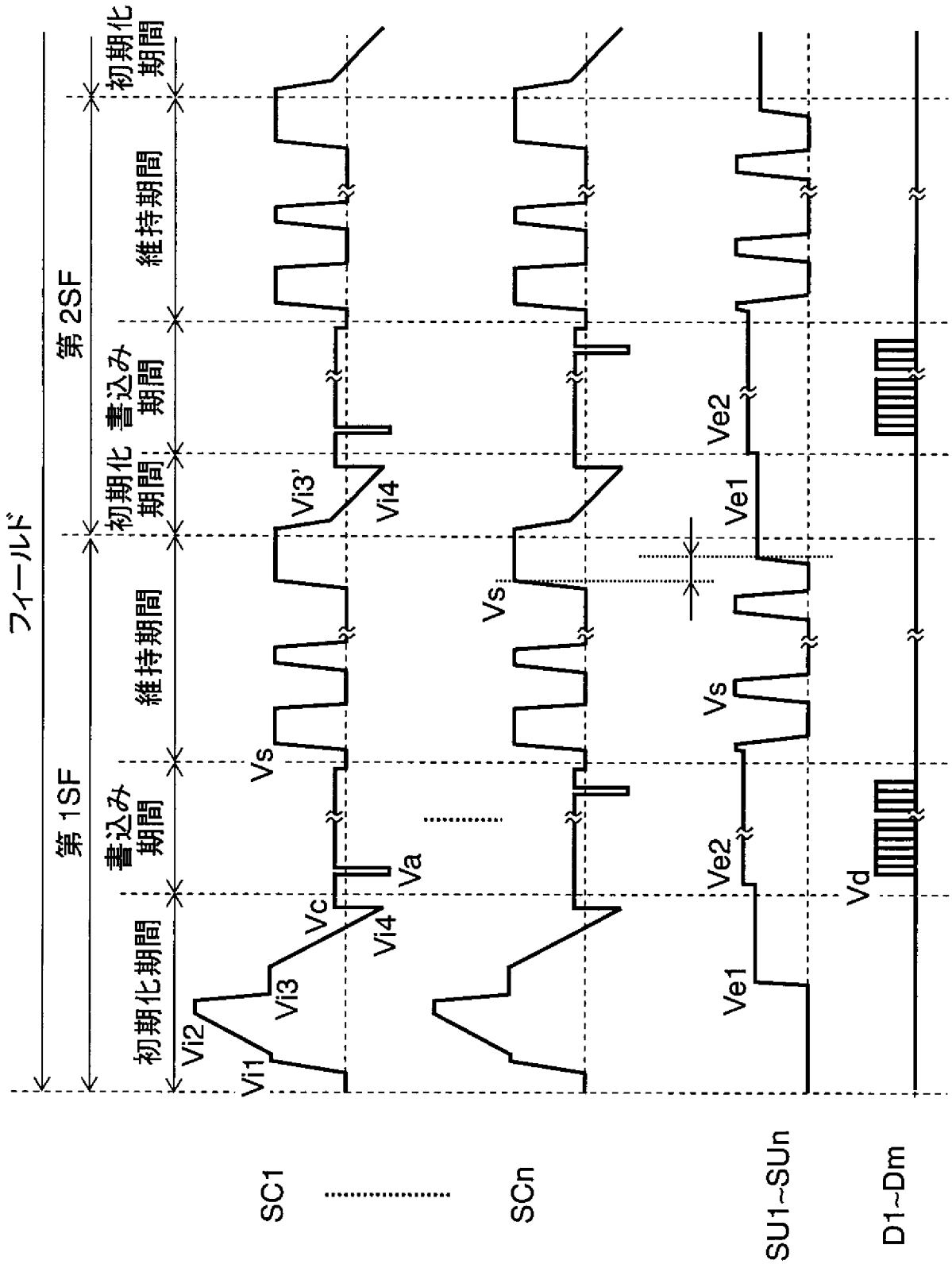
[図1]


22
23
24
21
25
26
34
10
35
33
31
32

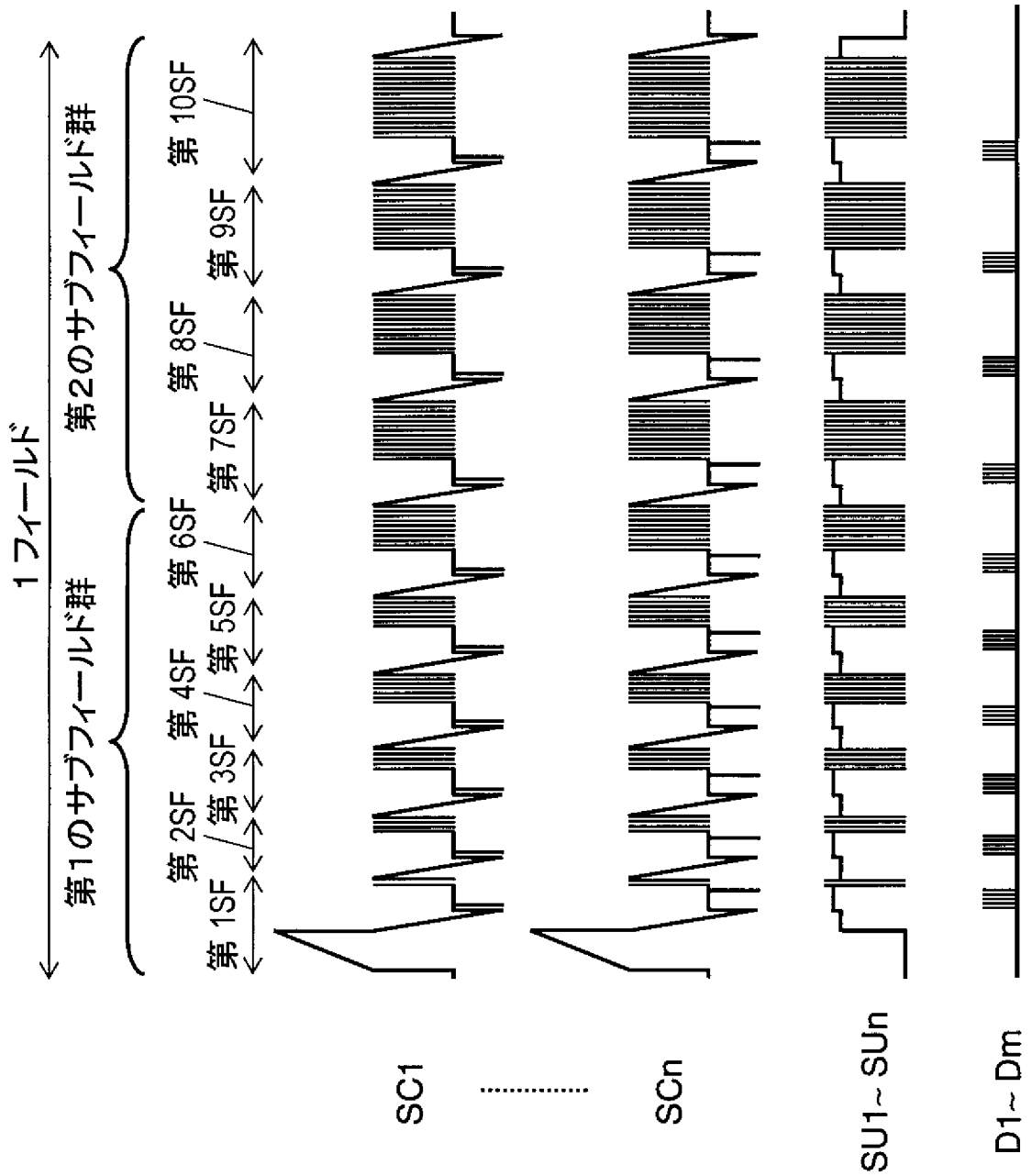
[図2]


D1
D2
Dm
SU1
SU2
SC1
SC2
放電セル
SUn
SCn

[図3]


フィールド
第1SF
第2SF
初期化期間
書込み期間
維持期間
初期化期間
書込み期間
維持期間
Vi1
Vi2
Vi3
Vc
Vi4
Va
Vs
Vi3'
Vi4
Vs
Ve1
Ve2
Vs
Ve2
Ve1
Vd
SC1
SCn
SU1~SUn
D1~Dm

[図4]


1フィールド
第1のサブフィールド群
第2のサブフィールド群
第1SF
第2SF
第3SF
第4SF
第5SF
第6SF
第7SF
第8SF
第9SF
第10SF
SC1
SCn
SU1~SUn
D1~Dm

[図5A]

SF	1	2	3	4	5	6	7	8	9	10
輝度重み	1	2	3	6	12	22	37	45	57	71
階調値 0										
1	1									
2		1								
3	1	1								
4	1		1							
5		1	1							
6	1	1	1							
8		1		1						
9	1	1		1						
10	1		1	1						
11		1	1	1						
12	1	1	1	1						
17		1	1		1					
18	1	1	1		1					
20		1		1	1					
21	1	1		1	1					
22	1		1	1	1					
23		1	1	1	1					
24	1	1	1	1	1					
33		1	1	1		1				
34	1	1	1	1		1				
39		1	1		1	1				
40	1	1	1		1	1				
42		1		1	1	1				
43	1	1		1	1	1				
44	1		1	1	1	1				

[図5B]

SF	1	2	3	4	5	6	7	8	9	10
輝度重み	1	2	3	6	12	22	37	45	57	71
階調値 45		1	1	1	1	1				
46	1	1	1	1	1	1				
60		1	1	1	1		1			
61	1	1	1	1	1		1			
70		1	1	1		1	1			
71	1	1	1	1		1	1			
76		1	1		1	1	1			
77	1	1	1		1	1	1			
79		1		1	1	1	1			
80	1	1		1	1	1	1			
81	1		1	1	1	1	1			
82		1	1	1	1	1	1			
83	1	1	1	1	1	1	1			
105		1	1	1	1		1	1		
106	1	1	1	1	1		1	1		
115		1	1	1		1	1	1		
116	1	1	1	1		1	1	1		
121		1	1		1	1	1	1		
122	1	1	1		1	1	1	1		
124		1		1	1	1	1	1		
125	1	1		1	1	1	1	1		
126	1		1	1	1	1	1	1		
127		1	1	1	1	1	1	1		
128	1	1	1	1	1	1	1	1		
162		1	1	1	1		1	1	1	
163	1	1	1	1	1		1	1	1	
172		1	1	1		1	1	1	1	

[図5C]

SF	1	2	3	4	5	6	7	8	9	10
輝度重み	1	2	3	6	12	22	37	45	57	71
階調値 173	1	1	1	1		1	1	1	1	
178		1	1		1	1	1	1	1	
179	1	1	1		1	1	1	1	1	
181		1		1	1	1	1	1	1	
182	1	1		1	1	1	1	1	1	
183	1		1	1	1	1	1	1	1	
184		1	1	1	1	1	1	1	1	
185	1	1	1	1	1	1	1	1	1	
233		1	1	1	1		1	1	1	1
234	1	1	1	1	1		1	1	1	1
243		1	1	1		1	1	1	1	1
244	1	1	1	1		1	1	1	1	1
249		1	1		1	1	1	1	1	1
250	1	1	1		1	1	1	1	1	1
252		1		1	1	1	1	1	1	1
253	1	1		1	1	1	1	1	1	1
254	1		1	1	1	1	1	1	1	1
255		1	1	1	1	1	1	1	1	1
256	1	1	1	1	1	1	1	1	1	1

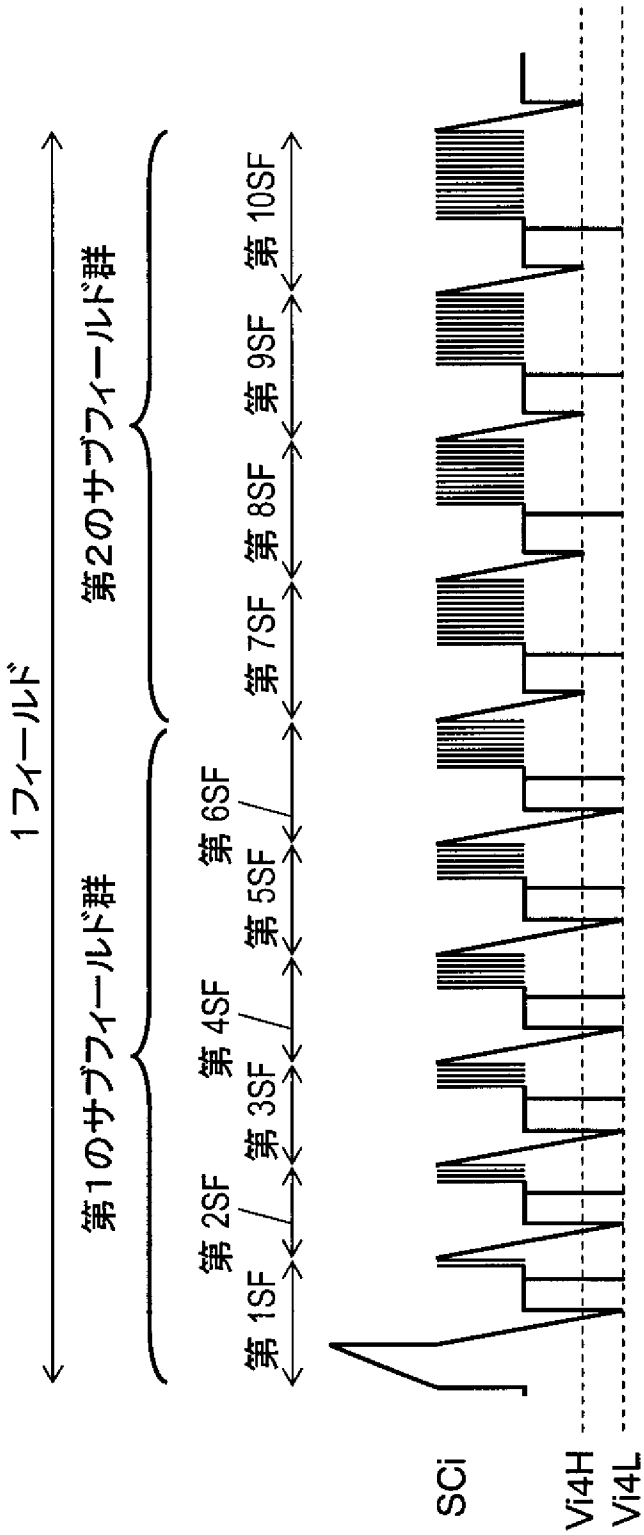
[図6A]

SF	1	2	3	4	5	6	7	8	9	10
輝度重み	1	2	3	6	12	22	37	45	57	71
階調値 0										
1	1									
2		1								
3	1	1								
4	1		1							
5		1	1							
6	1	1	1							
7	1			1						
8		1		1						
9	1	1		1						
10	1		1	1						
11		1	1	1						
12	1	1	1	1						
13	1				1					
14		1			1					
57		1		1	1		1			
58	1	1		1	1		1			
59			1	1	1		1			
60		1	1	1	1		1			
61	1	1	1	1	1		1			
62	1	1				1	1			
63	1		1			1	1			
64		1	1			1	1			
65	1	1	1			1	1			
66	1			1		1	1			
67		1		1		1	1			
68	1	1		1		1	1			
69	1		1	1		1	1			
70		1	1	1		1	1			
71	1	1	1	1		1	1			

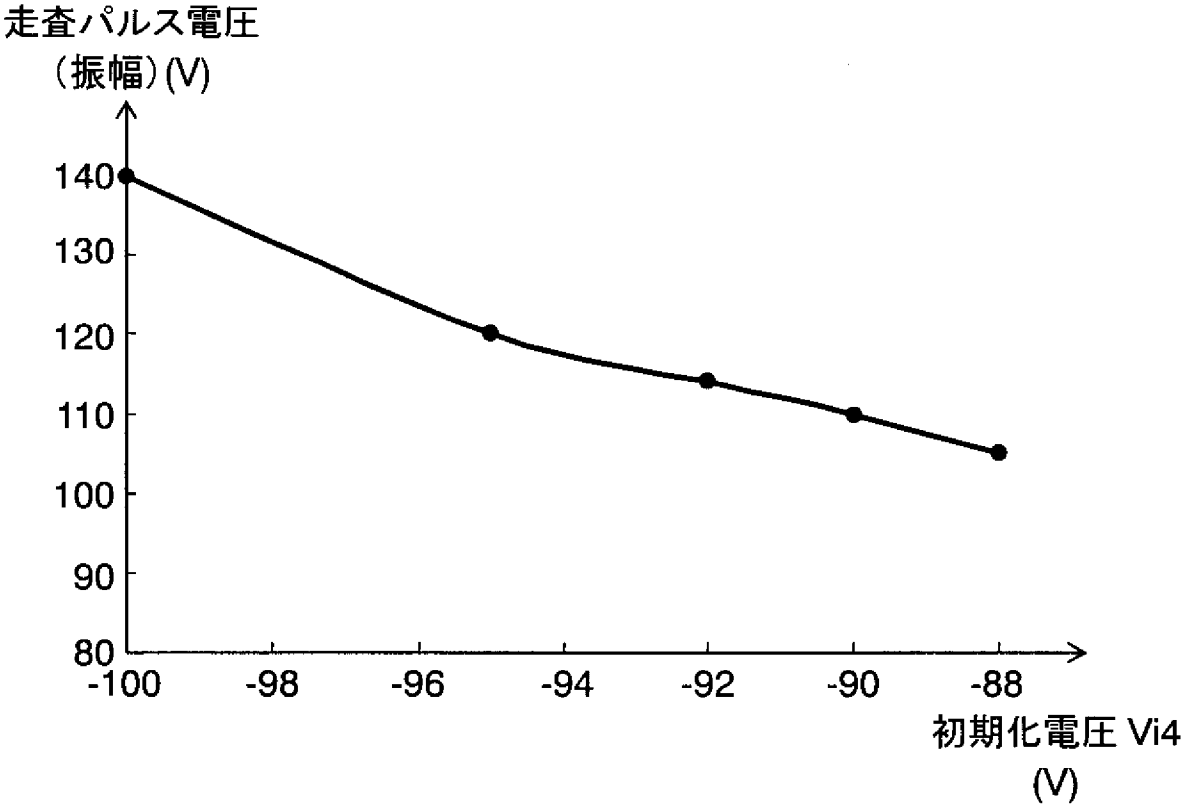
[図6B]

SF	1	2	3	4	5	6	7	8	9	10
輝度重み	1	2	3	6	12	22	37	45	57	71
階調値 127		1	1	1	1	1	1	1		
128	1	1	1	1	1	1	1	1		
129	1				1	1	1		1	
130		1			1	1	1		1	
131	1	1			1	1	1		1	
132	1		1		1	1	1		1	
133		1	1		1	1	1		1	
134	1	1	1		1	1	1		1	
135	1			1	1	1	1		1	
136		1		1	1	1	1		1	
137	1	1		1	1	1	1		1	
138	1		1	1	1	1	1		1	
139		1	1	1	1	1	1		1	
140	1	1	1	1	1	1	1		1	
141		1	1		1	1		1	1	
142	1	1	1		1	1		1	1	
245	1				1	1	1	1	1	1
246		1			1	1	1	1	1	1
247	1	1			1	1	1	1	1	1
248	1		1		1	1	1	1	1	1
249		1	1		1	1	1	1	1	1
250	1	1	1		1	1	1	1	1	1
251	1			1	1	1	1	1	1	1
252		1		1	1	1	1	1	1	1
253	1	1		1	1	1	1	1	1	1
254	1		1	1	1	1	1	1	1	1
255		1	1	1	1	1	1	1	1	1
256	1	1	1	1	1	1	1	1	1	1

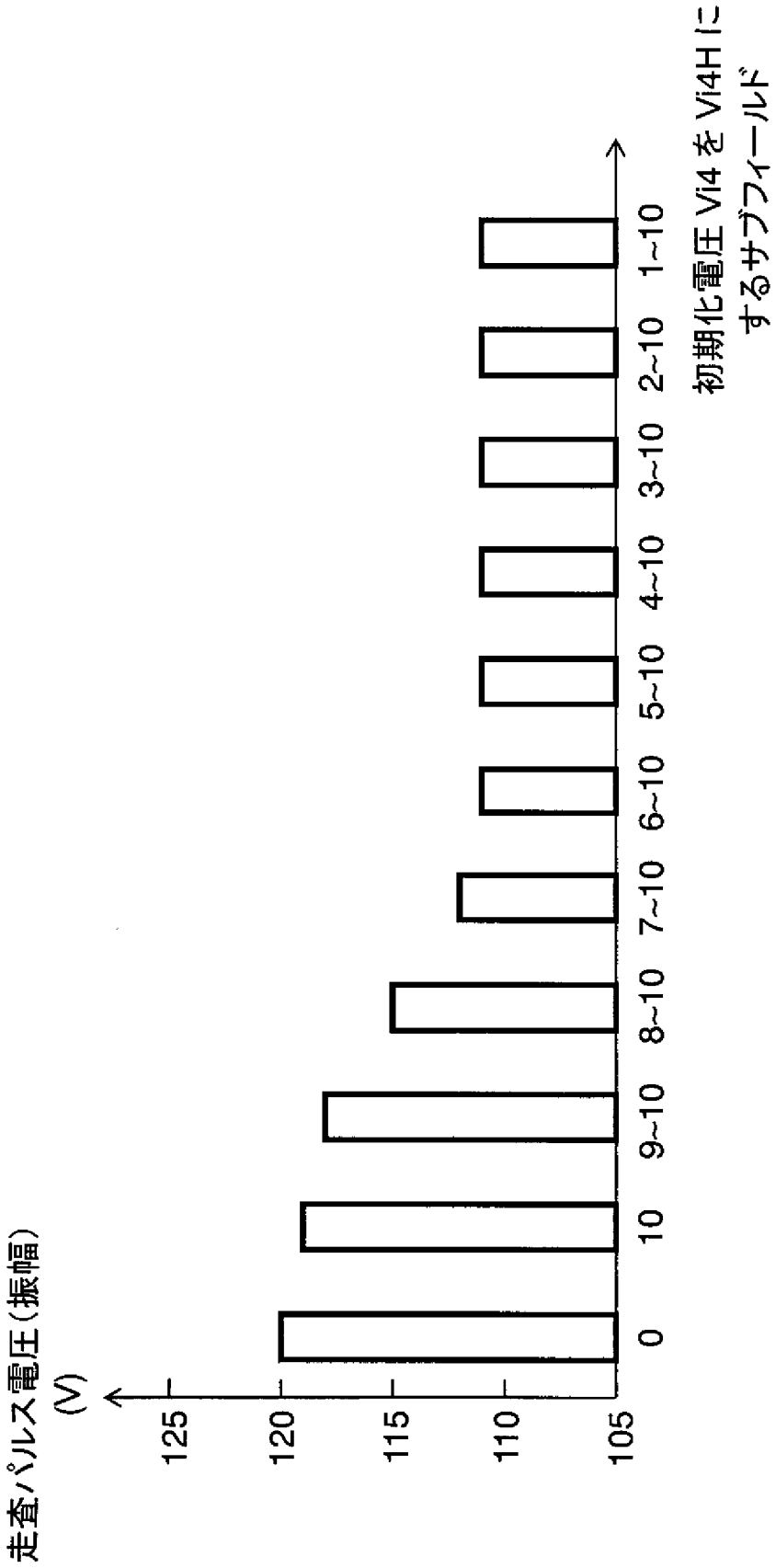
[図7]


1フィールド
第1のサブフィールド群
第2のサブフィールド群
第 1SF
第 2SF
第 3SF
第 4SF
第 5SF
第 6SF
第 7SF
第 8SF
第 9SF
第 10SF
SCi
Vi4H
Vi4L

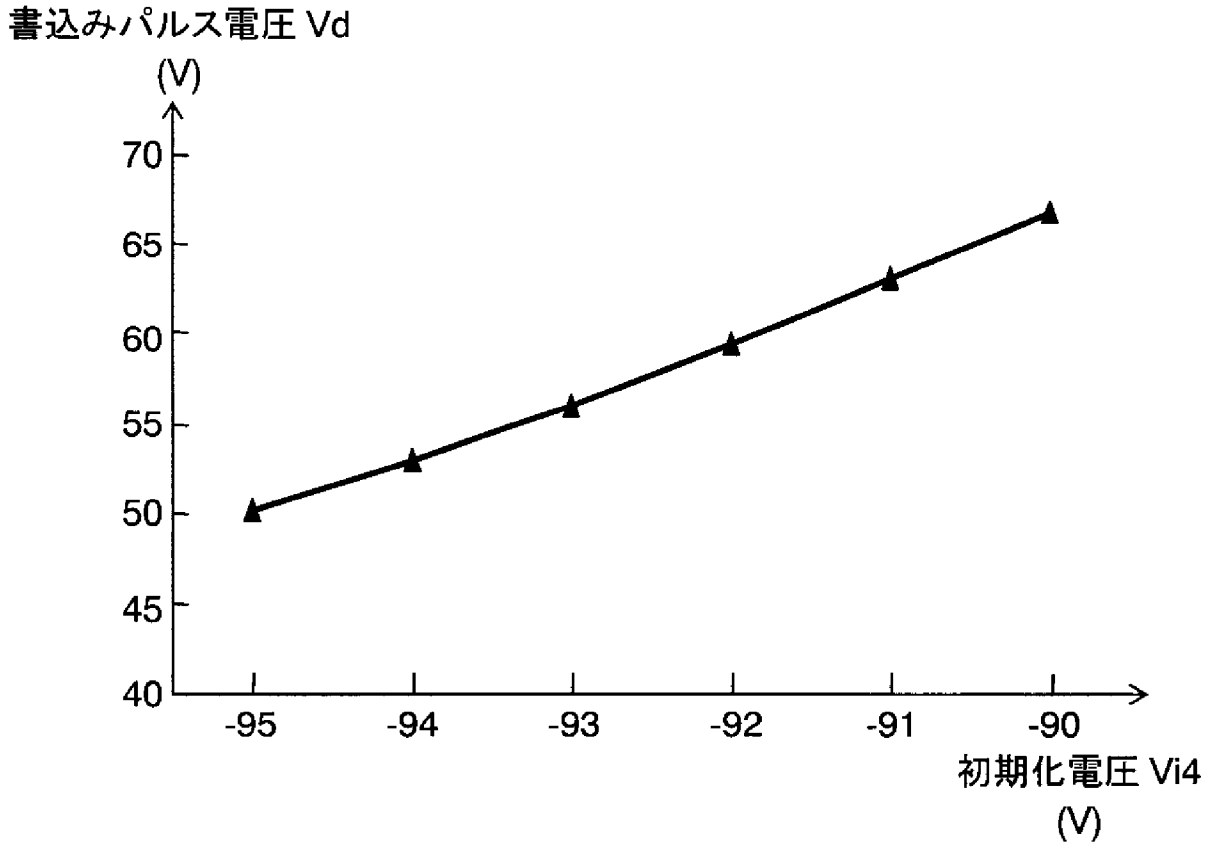
[図8]


走査パルス電圧
(振幅)(V)
140
130
120
110
100
90
80
-100
-98
-96
-94
-92
-90
-88
初期化電圧 Vi4
(V)

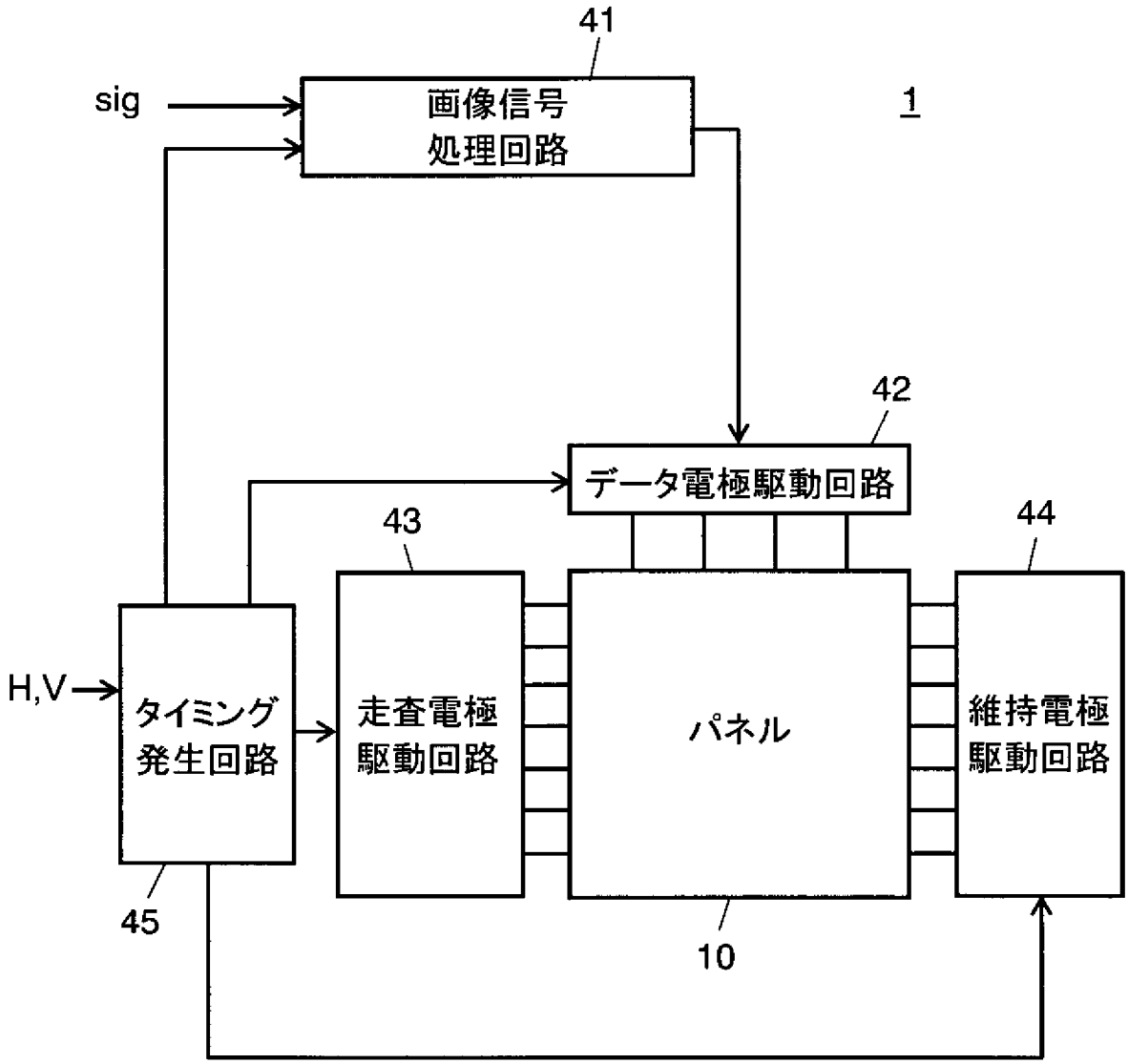
[図9]


走査パルス電圧(振幅)
(V)
125
120
115
110
105
0
10
9~10
8~10
7~10
6~10
5~10
4~10
3~10
2~10
1~10
初期化電圧 Vi4 を Vi4H に
するサブフィールド

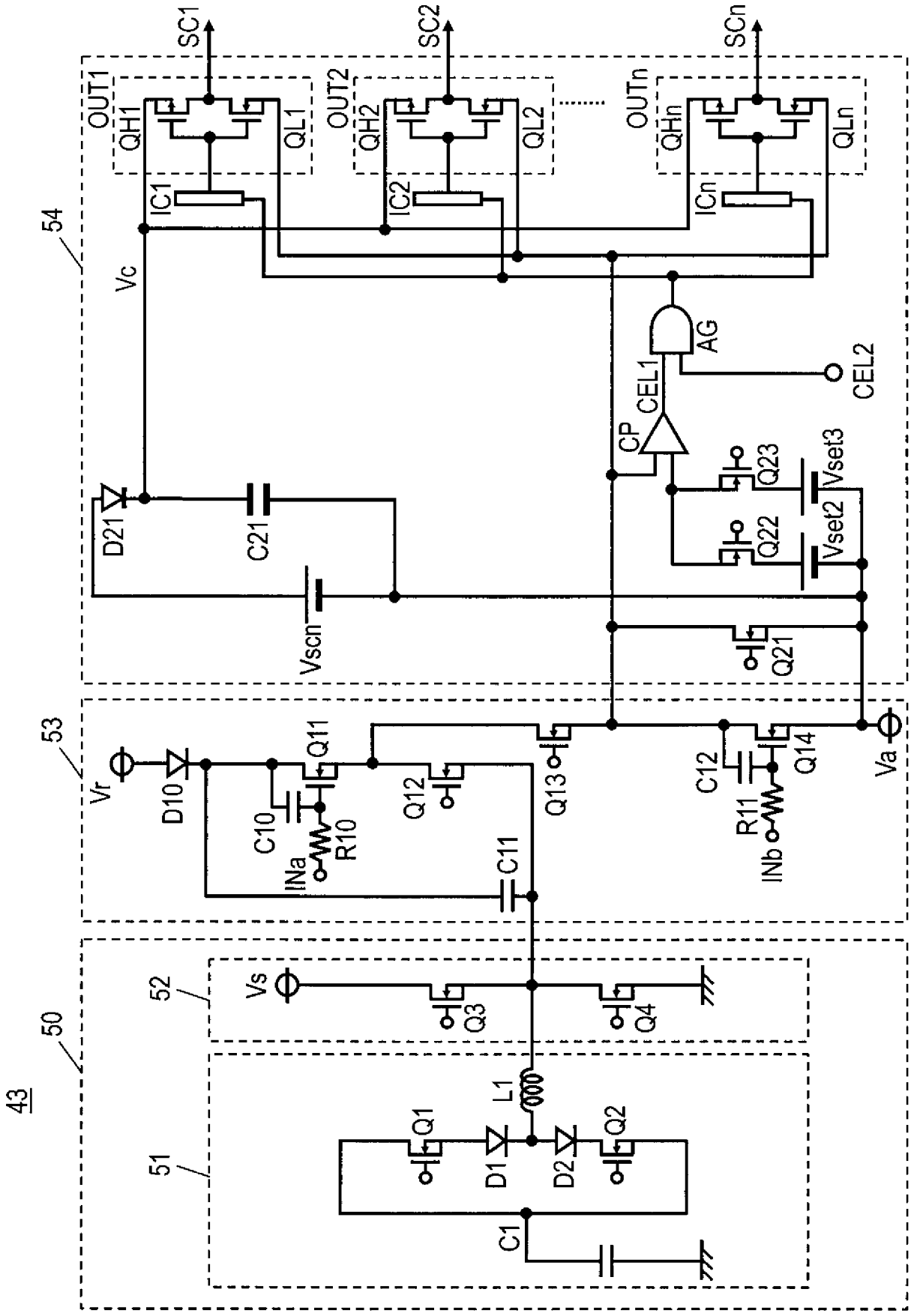
[図10]



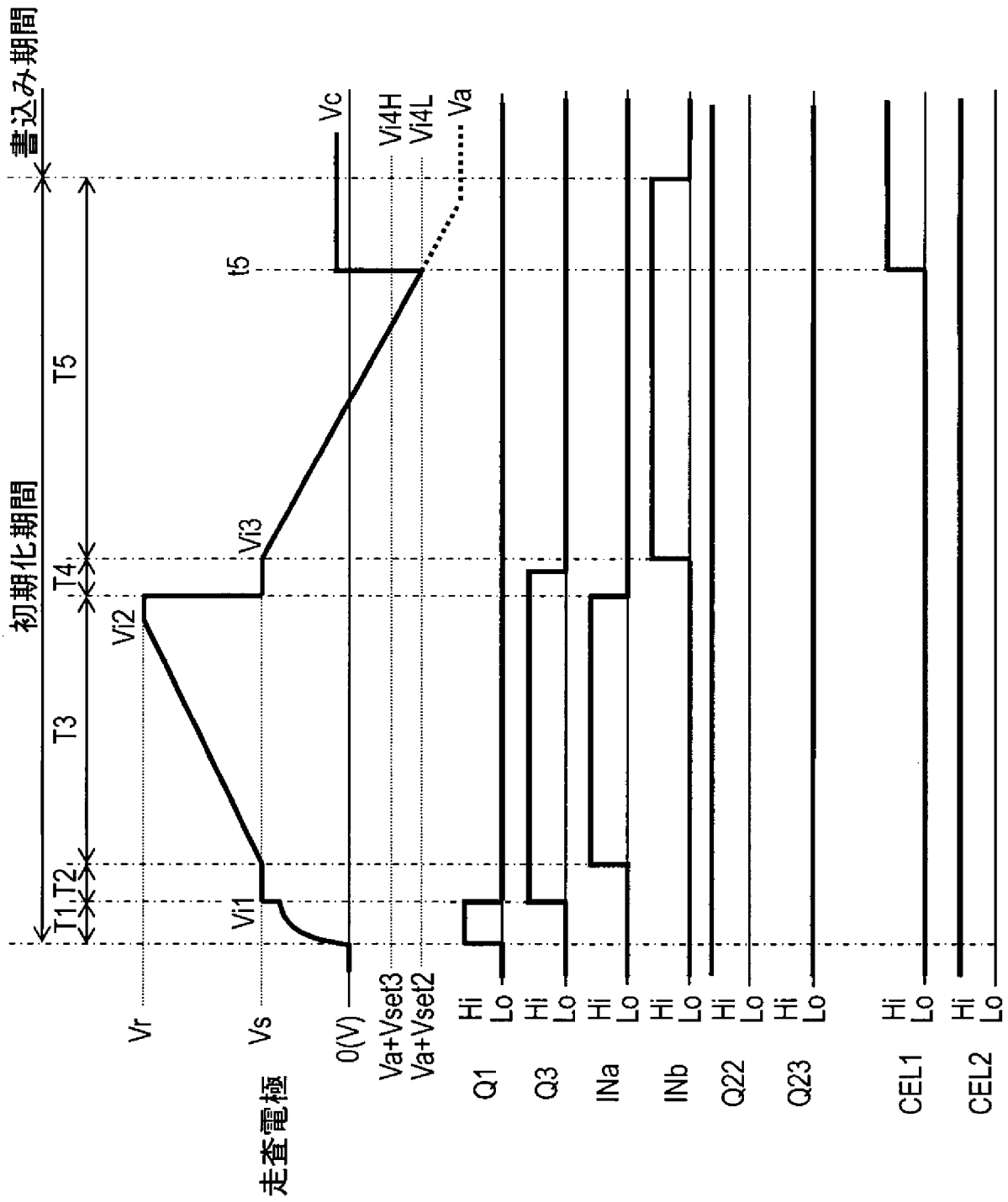
[図11]


41
sig
画像信号
処理回路
1
42
データ電極駆動回路
43
44
H,V
タイミング
発生回路
走査電極
駆動回路
パネル
維持電極
駆動回路
45
10

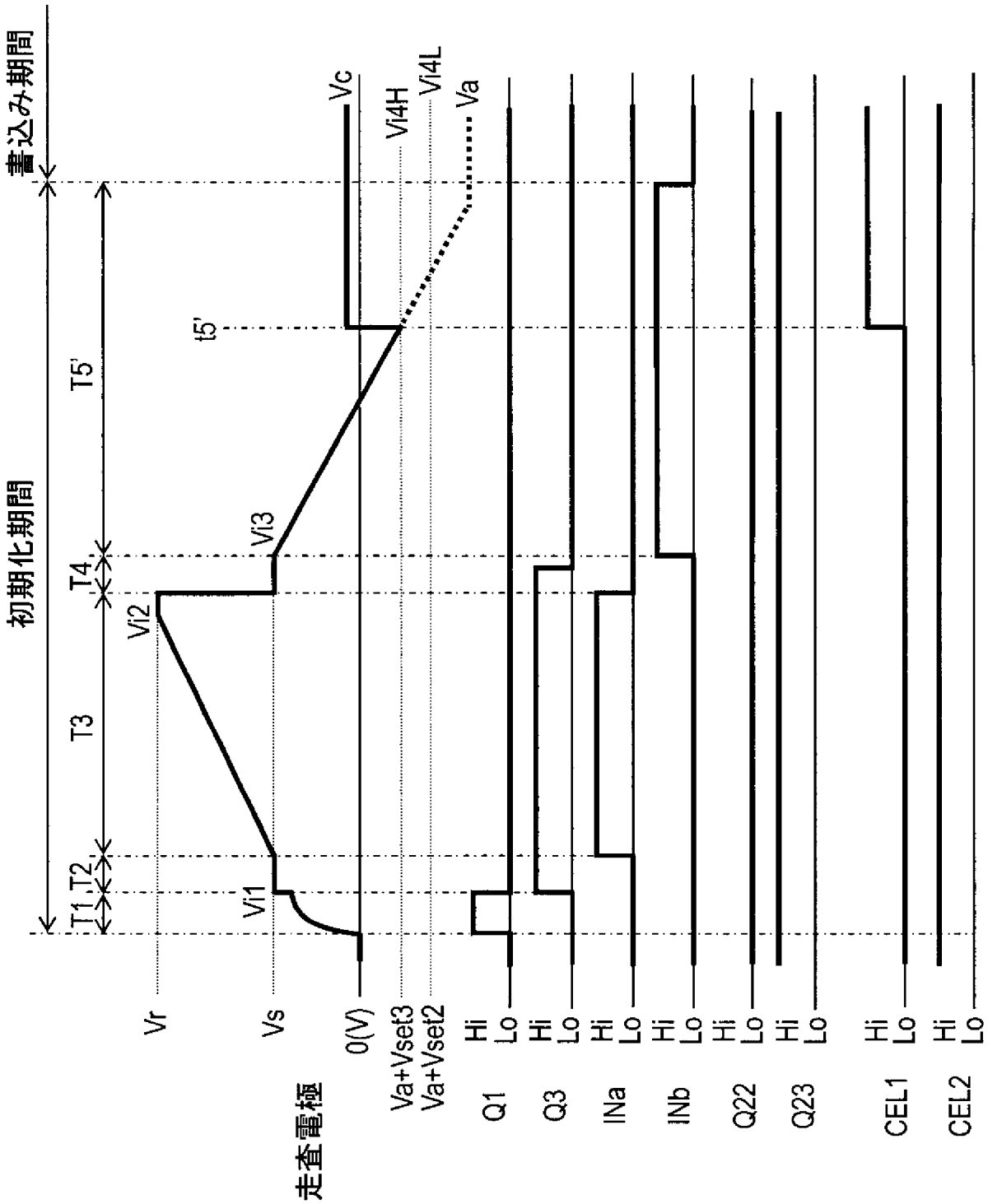
[図12]


SC1
SC2
SCn
OUT1
OUT2
OUTn
QH1
QL1
QH2
QL2
QHn
QLn
IC1
IC2
ICn
54
Vc
AG
CEL1
CEL2
CP
Q23
Vset3
Q22
Vset2
D21
C21
Vscn
Q21
53
Vr
D10
Q11
C10
R10
INa
Q12
C11
Q13
C12
R11
INb
Q14
Va
52
Vs
Q3
Q4
50
43
51
L1
Q1
Q2
D1
D2
C1

[図13]


書込み期間
初期化期間
T1,T2
T3
T4
T5
Vi1
Vi2
Vi3
t5
Vc
Vi4H
Vi4L
Va
Vr
Vs
0(V)
Va+Vset3
Va+Vset2
走査電極
Q1
Q3
INa
INb
Q22
Q23
CEL1
CEL2
Hi
Lo

[図14]


書込み期間
初期化期間
T1,T2
T3
T4
T5'
Vr
Vs
0(V)
Vi1
Vi2
Vi3
t5'
Vc
Vi4H
Vi4L
Va
Va+Vset3
Va+Vset2
走査電極
Hi
Lo
Q1
Q3
INa
INb
Q22
Q23
CEL1
CEL2

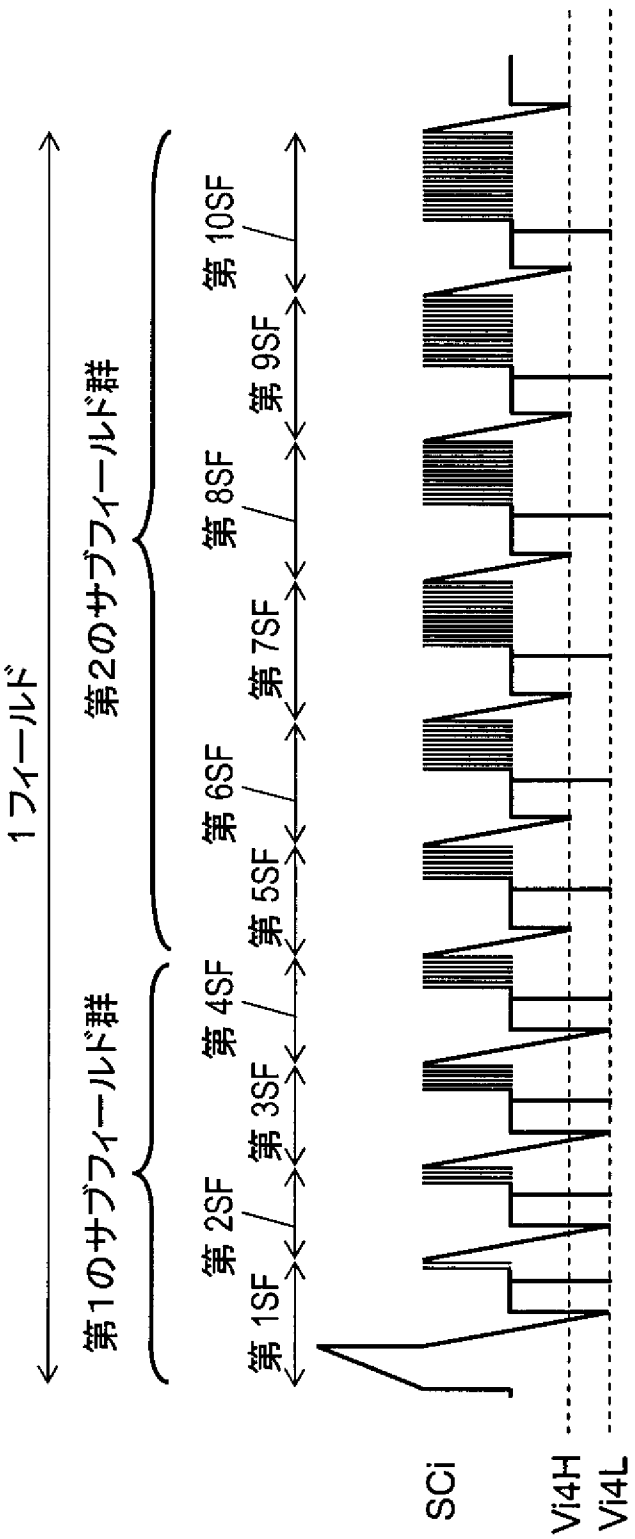
[図15A]

SF	1	2	3	4	5	6	7	8	9	10
輝度重み	1	2	3	6	12	22	37	45	57	71
階調値 0										
1	1									
2		1								
3	1	1								
4	1		1							
5		1	1							
6	1	1	1							
8		1		1						
9	1	1		1						
10	1		1	1						
11		1	1	1						
12	1	1	1	1						
17		1	1		1					
18	1	1	1		1					
20		1		1	1					
21	1	1		1	1					
22	1		1	1	1					
23		1	1	1	1					
24	1	1	1	1	1					
39		1	1		1	1				
40	1	1	1		1	1				
42		1		1	1	1				
43	1	1		1	1	1				
44	1		1	1	1	1				
45		1	1	1	1	1				
46	1	1	1	1	1	1				
76		1	1		1	1	1			

[図15B]

SF	1	2	3	4	5	6	7	8	9	10
輝度重み	1	2	3	6	12	22	37	45	57	71
階調値 77	1	1	1		1	1	1			
79		1		1	1	1	1			
80	1	1		1	1	1	1			
81	1		1	1	1	1	1			
82		1	1	1	1	1	1			
83	1	1	1	1	1	1	1			
121		1	1		1	1	1	1		
122	1	1	1		1	1	1	1		
124		1		1	1	1	1	1		
125	1	1		1	1	1	1	1		
126	1		1	1	1	1	1	1		
127		1	1	1	1	1	1	1		
128	1	1	1	1	1	1	1	1		
178		1	1		1	1	1	1	1	
179	1	1	1		1	1	1	1	1	
181		1		1	1	1	1	1	1	
182	1	1		1	1	1	1	1	1	
183	1		1	1	1	1	1	1	1	
184		1	1	1	1	1	1	1	1	
185	1	1	1	1	1	1	1	1	1	
249		1	1		1	1	1	1	1	1
250	1	1	1		1	1	1	1	1	1
252		1		1	1	1	1	1	1	1
253	1	1		1	1	1	1	1	1	1
254	1		1	1	1	1	1	1	1	1
255		1	1	1	1	1	1	1	1	1
256	1	1	1	1	1	1	1	1	1	1

[図16]


1フィールド
第1のサブフィールド群
第2のサブフィールド群
第 1SF
第 2SF
第 3SF
第 4SF
第 5SF
第 6SF
第 7SF
第 8SF
第 9SF
第 10SF
SCi
Vi4H
Vi4L

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/050162

A. CLASSIFICATION OF SUBJECT MATTER
G09G3/28(2006.01)i, *G09G3/20*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G3/20-3/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2008
Kokai Jitsuyo Shinan Koho 1971-2008 Toroku Jitsuyo Shinan Koho 1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-23692 A (Matsushita Electric Industrial Co., Ltd.), 23 January, 2002 (23.01.02), Par. Nos. [0067], [0090] to [0110]; Figs. 5 to 9 (Family: none)	1-2
Y	JP 2006-235598 A (LG Electronics Inc.), 07 September, 2006 (07.09.06), Par. Nos. [0085] to [0087]; Fig. 9 & US 2006/0187147 A1 & EP 1696409 A2 & KR 10-0607252 B1 & CN 1825409 A	1-2

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
01 February, 2008 (01.02.08)	12 February, 2008 (12.02.08)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/050162

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P,A	JP 2007-78946 A (Matsushita Electric Industrial Co., Ltd.), 29 March, 2007 (29.03.07), Par. Nos. [0015] to [0016]; Fig. 4 (Family: none)	1-2
P,A	WO 2007/099903 A1 (Matsushita Electric Industrial Co., Ltd.), 07 September, 2007 (07.09.07), Par. No. [0049]; Fig. 5 & EP 1879168 A1	1-2

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００８／０５０１６２

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G09G3/28(2006.01)i, G09G3/20(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G09G3/20-3/38

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００８年
日本国実用新案登録公報	１９９６－２００８年
日本国登録実用新案公報	１９９４－２００８年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ｙ	ＪＰ　２００２－２３６９２　Ａ（松下電器産業株式会社） ２００２．０１．２３ 【００６７】、【００９０】～【０１１０】、図５～図９ （ファミリーなし）	1-2

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 ０１．０２．２００８	国際調査報告の発送日 １２．０２．２００８
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　２Ｇ　９１１４ 小川　浩史 電話番号　０３－３５８１－１１０１　内線　３２２６

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ｙ	ＪＰ　２００６－２３５５９８　Ａ （エルジー　エレクトロニクス　インコーポレイティド） ２００６．０９．０７ 【００８５】～【００８７】、図９ ＆ＵＳ　２００６／０１８７１４７　Ａ１ ＆ＥＰ　１６９６４０９　Ａ２ ＆ＫＲ　１０－０６０７２５２　Ｂ１ ＆ＣＮ　１８２５４０９　Ａ	1-2
Ｐ，Ａ	ＪＰ　２００７－７８９４６　Ａ（松下電器産業株式会社） ２００７．０３．２９，　【００１５】～【００１６】、図４ （ファミリーなし）	1-2
Ｐ，Ａ	ＷＯ　２００７／０９９９０３　Ａ１（松下電器産業株式会社） ２００７．０９．０７，　［００４９］、図５ ＆ＥＰ　１８７９１６８　Ａ１	1-2