

双面影印

公告本

申請日期	90.11.27
案 號	90129317
類 別	G09G 5/00

A4
C4

531727

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	電漿顯示面板之驅動方法
	英 文	METHOD OF DRIVING PLASMA DISPLAY PANEL
二、發明 人	姓 名	(1)椎崎貴史 (2)平川仁
	國 籍	日 本
三、申請人	住、居所	(1)日本國神奈川縣川崎市高津區坂戸3丁目2番1號 (2)日本國神奈川縣川崎市高津區坂戸3丁目2番1號
	姓 名 (名稱)	日商・富士通日立等離子顯示器股份有限公司
	國 籍	日 本
	住、居所 (事務所)	日本國神奈川縣川崎市高津區坂戸3丁目2番1號
	代 表 人 姓 名	桂田透

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準 (CNS) A4規格 (210×297公釐)

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
I P C分類：

A6
B6

本案已向：

日本 國（地區） 申請專利，申請日期： 2001,6,19 案號： 特願2001-185387
，☒有 ☐無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝
訂
線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

【發明之詳細說明】

【發明所屬之技術領域】

本發明係關於電漿顯示面板(PDP)的驅動方法，更詳細而言，係有關在一對基板間具有，複數個顯示電極被配置成會在與相鄰接的電極之間產生面放電，且於和該等顯示電極交叉的方向上配置有複數個位址電極(信號電極)之面板構造的電漿顯示面板之驅動方法。

【習知技術】

在如上所述之PDP中，複數個顯示電極係於畫面的列方向上被等間隔地配置，相鄰接的顯示電極間全部成為可面放電的顯示行。而，和顯示電極交叉的複數個位址電極被配置於畫面的行方向上，顯示行與位址電極的交叉部成為單元(cell)區域(單位發光區域)。

而，通常在面放電型PDP中，係以2個顯示電極，構成供面放電用之電極對。因此，在上述構造的PDP中，於相鄰接的2行顯示行，形成共用一個顯示電極做為掃描電極的情況。也就是說，在使供選擇欲點燈的單元用之位址放電發生時，在奇數行的顯示行與偶數行的顯示行共用一個掃描電極。因此，一般而言，顯示形式係成為隔行掃描(interlace)形式。再者，該顯示電極被等間隔配置之構造的PDP，在本說明書中，稱為ALiS(Alternate Lighting of Surface)構造之PDP。

【發明所欲解決之課題】

上述之ALiS構造的PDP，比每一個顯示行配置一對顯

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(2)

示電極的構造之PDP，可以用較少的顯示電極數確保相同的單元數，具有適用於單元之高密度化的優點。但是，隔行掃描形式比起將顯示行依線順序顯示之，所謂的連續形式，在顯示品級的點上是不良的。因此，使用該ALiS構造之PDP的連續形式之驅動已有各種方法被提出。

在該ALiS構造之PDP中，如上所述，為選擇點燈單元，將顯示電極當做掃描電極使用而施加掃描脈衝時，對每隔一個顯示電極施加掃描脈衝。如此，因為一個掃描電極在2行的顯示行被共用，所以必須要有獨立地選擇該2行顯示行之方法。

其方法已知有特開2000-181402號公報中記載者。在該方法中，將掃描脈衝施加於顯示電極之前，先使輔助放電發生，再以該輔助放電之有無，來選擇2行顯示行之一者。但是，在該方法中，因為掃描脈衝之前必須先施加輔助脈衝，所以在定址上耗費許多時間，並不實用。另，尚有驅動電路變得複雜的問題。

本發明係考慮此種情形而完成者，並提供一種電漿顯示面板之驅動方法，將共用一個掃描電極的2行顯示行之中，一個設成位址放電不發生之電荷狀態，另一個設成可位址放電的電荷狀態之後，再利用使位址放電發生的方式，執行在ALiS構造之PDP的連續顯示。

【解決課題之手段】

本發明係一種具有，於形成放電空間的一對基板間，配備複數個顯示電極，和與該等顯示電極交叉之複數個位

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(3)

址電極，於鄰接的顯示電極間，設定有藉面放電而形成之顯示行，同時於顯示行與位址電極的交叉部設定了單元，當使供選擇欲點燈之單元用的位址放電發生時，在相鄰的2行顯示行，一個顯示電極被共用做為掃描電極之電極構造的電漿顯示面板之驅動方法，特徵在於其係，將共用一個掃描電極的2行顯示行之中，一側的第1顯示行設成位址用的放電不發生之電荷狀態，另一側的第2顯示行則設成位址用之放電為可能的電荷狀態之後，使位址用的放電發生於第2顯示行；其次，將第2顯示行設成位址用的放電不發生之電荷狀態，並將第1顯示行設成位址用的放電為可能之電荷狀態後，使位址用的放電發生於第1顯示行，然後，同時在第1及第2顯示行使面放電發生，藉以執行連續顯示的電漿顯示面板之驅動方法。

在本發明中，將共用一個掃描電極的2行顯示行，設成以電荷的有無來進行選擇之狀態。亦即，將共用一個掃描電極的2行顯示行之中，一個設成位址放電不發生之電荷狀態，另一個設成可位址放電之電荷狀態後，再設成使位址放電發生的情形。因為位址放電不發生的電荷狀態，和可位址放電的電荷狀態，可以各自容易地實現，故而確保充分的驅動界限之連續顯示乃成為可能。

【發明之實施態樣】

本發明中，一對基板包含玻璃、石英、陶瓷等之基板和，於此等基板上形成電極、絕緣膜、介電體層、保護膜等所需的構成物之基板。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(4)

顯示電極可使用以ITO、SnO₂等之透明電極材料所形成的電極，或以Ag、Au、Al、Cu、Cr等之金屬電極材料所形成之電極。具體而言，可以使用例如，ITO、SnO₂等之寬度廣的透明電極，和用以使電極的電阻下降之，例如由Ag、Au、Al、Cu、Cr及其等之積層體(例如Cr / Cu / Cr的積層構造)所形成的金屬製寬度狹窄之匯流排電極所構成的電極等。顯示電極就而言Ag、Au可以採用印刷法，就其他材料而言，則可以組合蒸鍍法、濺鍍法等之成膜法與蝕刻法，藉以形成所需的數目、厚度、寬度及間隔。

位址電極以配置複數個在和顯示電極交叉的方向上為宜。通常，顯示電極係平行地配置在畫面的列方向，位址電極則是平行地配置在畫面的行方向。此位址電極係在與掃描用顯示電極的交叉部發生位址放電的電極，可以使用以Ag、Au、Al、Cu、Cr等之金屬電極材料所形成之電極。此位址電極因係形成於背面側的基板，故不一定要是透明的，具體而言，可由例如，Ag、Au、Al、Cu、Cr及其等之積層體(例如Cr / Cu / Cr的積層構造)構成。位址電極也和顯示電極相同，就Ag、Au而言，可以採用印刷法，就其他材料而言，則可以組合蒸鍍法、濺鍍法等之成膜法與蝕刻法，藉以形成所需的數目、厚度、寬度及間隔。

本PDP於鄰接的顯示電極間設定有利用面放電形成之顯示行，並於顯示行與位址電極的交叉部設定了單元。而，使供選擇欲點燈的單元用之位址放電發生時，構成在相鄰的2行顯示行共用一個顯示電極做為掃描電極之電極構造。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

以下雖依據示於圖式之實施態樣說明本發明，惟本發明並不限於此等實施態樣，可以有各種變更。

第1圖為應用本發明之驅動方法的ALiS構造之PDP的部分示意斜視圖。此PDP為彩色顯示用之AC型3電極面放電構造的PDP，就整體而言，構成在一對基板間配置有複數個顯示電極，並在與該等顯示電極交叉的方向上配置有複數個位址電極之構造。

PDP 10係由包含前面側基板11之前面側面板組件(panel assembly)，和包含背面側基板21的背面側面板組件所構成。前面側基板11與背面側基板21係以玻璃形成。

在前面側基板11的內側面，平行於畫面之列方向上，複數個顯示電極X、Y被等間隔地配列成在相鄰接的電極間發生面放電。此等顯示電極X、Y係在相鄰接的顯示電極X(亦稱X電極)與顯示電極Y(亦稱Y電極)之間，使顯示用的面放電發生之構件。該面放電，若是顯示用的放電，一般稱為顯示放電，若是用以維持點燈的放電，則亦可稱為維持放電或保持放電。而，在這個意義下，顯示電極亦可稱為維持電極或保持電極。

顯示電極X、Y係由ITO、 SnO_2 等之寬度廣的透明電極12，和用以降低電極的電阻之由例如Ag、Au、Al、Cu、Cr及其等之積層體(例如Cr/Cu/Cr的積層構造)構成的金屬製之寬度窄的匯流排電極13所構成。顯示電極X、Y係，就Ag、Au而言，採用印刷法，就其他材料而言，則是以組合蒸鍍法、濺鍍法等之成膜法與蝕刻法的方式，形成所

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(6)

需的個數、厚度、寬度及間隔。定址時，顯示電極Y被當做掃描電極使用。

透明電極12可以使用帶狀的結構，或僅放電單元對應部寬度增廣的結構，或每個放電單元被分離而在匯流排電極共通連接的結構等。

介電體層17係以例如，將低熔點玻璃粉(glass frit)中添加了粘著劑與溶劑之玻璃塗膠(glass paste)，以網版印刷法塗布於前面側基板11上，再加以燒成的方式形成。

介電體層17上，因顯示時之放電產生的離子撞擊會造成損傷，故設有用以保護介電體層17的保護膜18。該保護膜18由例如，MgO、CaO、SrO、BaO等形成。

在背面側基板21的內側面，平行於畫面的行方向上，複數個位址電極A(亦稱為A電極)被形成為與顯示電極X、Y呈直角相交。此等位址電極A係在與掃描用的顯示電極之交叉部發生位址放電的構件，由例如Ag、Au、Al、Cu、Cr及其等之積層體(例如Cr/Cu/Cr的積層構造)構成。位址電極A也和顯示電極X、Y同樣地，就Ag、Au而言，採用印刷法，就其他材料而言，則是以組合蒸鍍法、濺鍍法等之成膜法與蝕刻法的方式，形成所需的個數、厚度、寬度及間隔。

介電體層24採用和介電體層17相同的材料，相同的方法形成。

隔壁29係在對應位址電極A間之位置的介電體層24上，以噴砂法(sand blast)、印刷法、光蝕刻法(photoetching)

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

等形成。例如，可將低熔點玻璃、粘著劑、溶劑等所組成的玻璃塗膠，塗布於介電體層24上並使其乾燥後，以噴砂法切削，並經燒成而形成。另，也可以採用於粘著劑中使用感光性樹脂，在使用遮罩的曝光及顯像後，再藉燒成而形成的方式。

螢光體層28R, 28G, 28B係，將含有螢光體粉末與粘著劑之螢光體塗膠，以網版印刷，或使用分配器(dispenser)的方法等，塗布於隔壁29間的溝內，就各色每個皆重覆此作業後，再藉燒成而形成。該螢光體層28R, 28G, 28B亦可以使用含有螢光體粉末與粘著劑之片狀螢光體層材料(所謂的綠片(green sheet))，再用微影法(photolithography)形成。此時，藉由將所需顏色的綠片，貼付到基板上之顯示區域全面上，再實施曝光、顯像，並就各個顏色每個皆重覆此作業的方式，即可以在對應的隔壁間形成各色的螢光體層。

PDP 10係將上述之前面側面板組件與背面側面板組件，對向配置成顯示電極X, Y與位址電極A呈直角相交的狀態，再將周圍密封，並將氖與氬的混合氣體等之放電氣體，充填於以隔壁29圍成的空間內製作成。在此PDP 10中，顯示電極X, Y與位址電極A的交叉部之放電空間成為顯示的最小單位，即一個單元區域(單位發光區域)。

第2圖表示從平面看上述AliS構造之PDP的狀態之說明圖。

在此構造的PDP中，如上所述，顯示電極 X_n , Y_n 被平

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(8)

行地配置於畫面的列方向，位址電極A則與其直角相交而被平行地配置於畫面的行方向，隔壁29則是與位址電極A平行地被配置在位址電極A間。顯示電極的數目係配置了畫面的列方向之放電單元數+1個，也就是說，顯示行L的數目+1個，位址電極A的數目則僅配置了與畫面的行方向之放電單元的數相同之數量。

顯示行L係，顯示電極 X_1 ， Y_1 間成為第1顯示行 L_1 ，顯示電極 Y_1 ， X_2 間成為2顯示行 L_2 ，顯示電極 X_2 ， Y_2 間成為第3顯示行 L_3 ，顯示電極 X_n ， Y_n 間成為第 $(2n-1)$ 顯示行 L_{2n-1} ，顯示電極 X_n ， Y_{n+1} 間成為第 $2n$ 顯示行 L_{2n} 。

第3圖表示上述AliS構造之PDP的詳細構成之部分擴大圖。如該圖所示，顯示放電因發生在以隔壁29與隔壁29所夾住的空間之顯示電極間，故以隔壁29夾住的空間之顯示電極X，Y間的放電區域即成為放電單元C。

第4(a)及第4(b)圖表示供彩色顯示用之階調驅動方式的說明圖。在彩色顯示用的PDP中，通常以如后所述之階調驅動方式執行驅動。

首先，在供顯示動畫用之1禎的期間(多數的情形為1/60秒)，以對亮度加重分量之複數個子禎構成。例如，執行256階調之顯示時，以 sf_1-sf_8 的8個子禎構成1禎，並將此等子禎的顯示期間，亦即單元的放電次數，設定成1:2:4:8:16:32:64:128之比。

而，以使顯示區域內所有單元之壁電荷成為均一的重設期間TR、選擇點燈單元的定址期間TA，和僅讓所選

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(9)

擇的單元放電(點燈)對應亮度的次數之顯示期間TS，構成各子禎；藉子禎的每次顯示都對應亮度使單元點燈，並顯示8個子禎的方式，執行1禎的顯示。在第4(b)圖表示出亮度的相對比為“32”之子禎。

再者，在供顯示用的定址方式中，有寫入位址方式與消除位址方式；寫入位址方式中，在重設期間TR消除全部的單元之壁電荷，在定址期間執行選擇性地於欲點燈單元形成壁電荷之定址，再移行至顯示期間TS。消除位址方式中，在重設期間於全部的單元形成壁電荷做為定址準備，在定址期間TA執行選擇性地消除非點燈單元之壁電荷的定址，再移行至顯示期間TS。

在上述ALiS構造的PDP中，基本上雖然也是以此種階調驅動方式執行驅動，但是在ALiS構造的PDP中，為選擇點燈單元，使用Y電極做為掃描電極而施加掃描脈衝時，在奇數行的顯示行 $L_{1, 3, 5, \dots}$ 與偶數行的顯示行 $L_{2, 4, 6, \dots}$ ，分別共用一個Y電極。因此，執行以下的驅動而選擇2個顯示行L。

第5圖為本發明之PDP驅動方法的第1實施態樣之施加電壓波形示意說明圖。

在ALiS構造的PDP中，做為掃描電極使用之Y電極，與不做為掃描電極使用之X電極被交互地配置。Y電極因為要施加掃描脈衝，故做成可個別控制。X電極僅著重於X電極，並依據所列舉的配列順位為奇數或為偶數，分類成第1組(以下稱Xodd電極)與第2組(以下稱Xeven電極)，

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (10)

且將第1組之Xodd電極與第2組之Xeven電極各自共通地連接。

而，在定址期間的前半段，執行有關Xodd-Y電極間之顯示行的定址，並在後半段執行有關Xeven-Y電極間之顯示行的定址後，同時顯示所有的顯示行。

具體而言，首先，以第1重設期間TR1和第2重設期間TR2構成重設期間TR。此外，以第1步驟TR1a與第2步驟TR1b構成第1重設期間TR1，以第1步驟TR2a與第2步驟TR2b構成第2重設期間TR2。

另，以第1定址期間TA1與第2定址期間TA2構成定址期間TA。顯示之定址方式係採用寫入位址方式。

有關顯示期間TS，因係執行連續式之顯示，故同時顯示所有的顯示行。

在第1重設期間之第1步驟TR1a，分別將如圖所示之波形的電壓施加於A電極與Y電極，使得放電從A電極朝Y電極發生，在Y電極上形成壁電荷。藉此，使得Xodd-Y電極間與Xeven-Y電極間的所有顯示行，變成只要不使供初期化用的放電發生，放電就不會在下一個定址期間發生的電荷狀態(以下將此情形定義為「不能定址化」)。

其次，在第1重設期間之第2步驟TR1b，使放電在Xodd-Y電極間發生，僅將Y電極之Xodd電極側的顯示行予以初期化，使其顯示行成為可定址的狀態。

接著，在第1定址期間TA1中，使放電在Xodd-Y電極間發生，執行從Y電極視之，位在Xodd電極側的顯示行

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (11)

之定址。

接著，和第1重設期間之第1步驟TR1a同樣地，在第2重設期間之第1步驟TR2a，使放電從A電極朝Y電極發生，在Y電極上形成壁電荷。藉此，使得Xodd-Y電極間與Xeven-Y電極間，只要不使供初期化用的放電發生，放電就不會在下一個定址期間發生的電荷狀態(不能定址化)。

接著，在第2重設期間之第2步驟TR2b，使放電在Xeven-Y電極間發生，僅將Y電極之Xeven電極側的顯示行予以初期化，使其顯示行成為可定址的狀態。

接著，在第2定址期間TA2中，使放電在Xeven-Y電極間發生，執行從Y電極視之，位在Xeven電極側的顯示行之定址。

而，從共用的Y電極向Xodd電極與Xeven電極兩個電極施加電壓使顯示放電發生後，相反地，從Xodd電極與Xeven電極兩個電極向共用的Y電極施加電壓使顯示放電發生，藉重覆此操作的做法，同時顯示所有的顯示行。

此處，在第2重設期間之第1步驟TR2a，要滿足以下的條件。

①在前半段(第1定址期間TA1)進行位址放電的單元之電荷，不予消除地維持原狀，使其可以利用於顯示放電。

②使未在前半段進行位址放電之單元，成為在後半段(第2定址期間TA2)放電並不發生之電荷狀態。

③對未在前半段進行位址放電之單元，不蓄積顯示放

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (12)

電時放電會發生的程度之電荷。

此條件，可利用在前半與後半的定址之最初期，將與定址時同極性，同電壓的鈍波(傾斜脈衝)施加於A—Y電極間而實現。其理由如下。

首先，因為在後半的第2重設期間之第1步驟TR2a所施加的電壓，與前半的定址時同極性，所以毫無問題地滿足①的條件。

另，因與定址以同電壓施加，故不會在下一個定址發生反應。因此，滿足②的條件。

進一步，因僅靠施加於A—Y電極間之鈍波，不會蓄積到可發生顯示放電的電荷，所以滿足③的條件。

此處，如果滿足①～③的條件，在第2重設期間之第1步驟TR2a施加於Y電極之電壓波形，就沒有必要是鈍波。例如，施加細幅脈衝於A—Y電極間亦可。

在本實施態樣，Y電極之Xodd電極側的定址與Xeven電極側的定址當中，雖然先實施Xodd電極側的定址，惟相反地，先實施Xeven電極側的定址亦可。

另，在第1重設期間之第1步驟TR1a，雖亦施加與第2重設期間之第1步驟TR2a所施加的電壓波形同樣之電壓波形，惟若就可否驅動的觀點而言，並無施加該電壓波形的必要。其原因在於，在第1定址期間TA1，即使在Xeven—Y電極間發生錯誤放電，就該Xeven—Y電極間而言，在下一個第2重設期間的第1步驟TR2a與第2步驟TR2b被初期化之後，依然可以重新在第2定址期間TA2實施定址之故。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (13)

但是，因為在第1定址期間在Xeven-Y電極間發生錯誤放電所導致之背景發光的增加會形成問題，故於第1重設期間之第1步驟TR1a，以插入如同本實施態樣之電壓波形為宜。

以上為第1實施態樣之整體狀態，就該第1實施態樣之時序與驅動波形，將更詳細地加以說明。再者，說明中也會有和上述第1實施態樣之說明重覆的部分。

第6圖中顯示出第1實施態樣之詳細時序。如先前所述，第1實施態樣之時序大致可區分為第1重設期間TR1、第1定址期間TA1、第2重設期間TR2、第2定址期間TA2，以及保持期間TS。

再者，在先前所述之第1實施態樣的全體說明中，雖說明以第1步驟TR1a和第2步驟TR1b二個時序構成第1重設期間TR1的情形，惟詳細而言，第2步驟TR1b係進一步由寫入與電荷調整2個時序所構成。因此，在此，將就以第1步驟TR1a、2步驟TR1b、第3步驟TR1c三個時序構成第1重設期間TR1的情形做說明。

另，雖說明第2重設期間TR2也是以第1步驟TR2a和第2步驟TR2b二個時序構成的情形，惟詳細而言，第2步驟TR2b也是進一步由寫入與電荷調整2個時序所構成。因此，在此，就第2重設期間TR2，也是就以第1步驟TR2a、2步驟TR2b、第3步驟TR2c三個時序構成的情形做說明。

整體的動作係如先前所述，將顯示電極X，只著重於其等，以列舉之配列順位為奇數或偶數區分成Xodd電極

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (14)

與Xeven電極，對使用Xodd電極之顯示行，在第1定址期間實施定址，對使用Xeven電極之顯示行，在第2定址期間實施定址之後，再於保持期間使所有的顯示行動作，藉以執行連續顯示(progressive display)。

第1重設期間TR1為用以使下一個第1定址期間TA1中的位址放電正常地動作之準備期間。在第1定址期間TA1，僅對使用Xodd電極之顯示行進行定址。因此，在第1重設期間TR1，使得使用Xodd電極之顯示行變成可位址放電的狀態，而使用Xeven電極之顯示行則變成不發生位址放電的狀態。

首先，第1重設期間之第1步驟TR1a中，使所有的顯示行都變成不能發生位址放電的電荷狀態(不能定址化)。其後，僅使用Xodd電極之顯示行，以第2步驟TR1b實施寫入，以第3步驟TR1c調整電荷，成為可位址放電的狀態。在該第2步驟TR1b及第3步驟TR1c中，使用Xeven電極之顯示行並未發生反應，維持在不發生位址放電的狀態。

其次，第1定址期間TA1中，從上依序將掃描脈衝施加於Y電極，利用對A電極施加位址脈衝的方式實施定址。第1定址期間TA1，因僅有使用Xodd電極之顯示行係在可位址放電的狀態，故僅有Y電極之與Xodd電極相鄰接的顯示行被定址。被定址的顯示行依序為顯示行1, 4, 5, 8, 9, ...，且以下每2行就會被定址。因此，施加於A電極之位址脈衝也必須配合其等之順序。

第2重設期間TR2為用以使下一個第2定址期間TA2中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (15)

之位址放電正常地動作之準備期間。在第2定址期間TA2中，和第1定址期間TA1相反地，僅對使用Xeven電極之顯示行進行定址。因此，在此第2重設期間TR2中，形成第1重設期間TR1之使用Xodd電極的顯示行與使用Xeven電極的顯示行變成相反的時序。

第2定址期間TA2係，和第1定址期間TA1同樣地，從上依序對Y電極施加掃描脈衝，對A電極施加位址脈衝，藉以實施定址之時序。第2定址期間TA2因僅有Y電極之與Xeven電極相鄰接的顯示行可以定址，故被定址之顯示行依序為顯示行2, 3, 6, 7, ...，且以下每2行就會被定址。

以上，所有的顯示行之定址完成。之後，在保持期間TS實施維持放電，藉以執行連續顯示。

第7圖為表示詳細的驅動波形之說明圖。本驅動波形係以以下的電壓脈衝構成。

- 施加於X電極之，到達電壓Vq的鈍波脈衝Prx1
- 施加於X電極之，電壓Vx的方形波脈衝Prx2
- 施加於X電極之，電壓Vs的方形波脈衝Prx3
- 施加於Y電極之，到達電壓Vy的鈍波脈衝Pry1
- 施加於Y電極之，到達電壓Vs的方形波脈衝Pry2
- 施加於Y電極之，最低電壓Vy，振幅Vsc的掃描脈衝Py
- 施加於A電極之，電壓Va的方形波脈衝Pra
- 施加於A電極之，電壓Va的位址脈衝Pa
- 施加於X電極及Y電極之，電壓Vs的保持脈衝Ps

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (16)

各電壓之典型例如次所示。

$V_q = -140V$; $V_x = 90V$; $V_s = 170V$; $V_y = -170V$;

$V_{sc} = 120V$; $V_a = 70V$

第1重設期間TR1之第1步驟TR1a、第1步驟TR1b、第1步驟TR1c係如下所示。

第1步驟TR1a(不能定址化)係以脈衝Pra與脈衝Pry1構成，X電極中Xodd電極及Xeven電極都是0V(接地位準)。脈衝Pra與脈衝Pry1被施加的狀態，因與定址時被施加於A—Y電極間之電壓狀態相同，故第1步驟TR1a之後，形成不發生位址放電的電荷狀態。脈衝幅度為100微秒左右。

第2步驟TR1b(僅Xodd電極側之寫入)係以，Xodd電極為脈衝Prx1，Xeven電極為脈衝Prx3，Y電極為脈衝Pry2，A電極為0V構成。此處，因Xodd電極與Y電極為逆極性，Xeven電極與Y電極為同極性，故僅寫入Xodd電極側。脈衝幅度為100微秒左右。

第3步驟TR1c(電荷調整)係以，Xodd電極為脈衝Prx2，Xeven電極為0V，Y電極為脈衝Pry1，A電極為0V構成。在Xodd電極側，以第2步驟TR1b寫入之電荷受到脈衝Prx2及脈衝Pry1所調整，成為適合於位址之電荷狀態。Xeven電極側因未在第2步驟TR1b被寫入，故在此並不反應。脈衝幅度為120微秒左右。

第1定址期間TA1係以，Xodd電極為脈衝Prx2，Xeven電極為0V，Y電極為脈衝Py，A電極為脈衝Pa構成，使用Xodd電極之顯示行即被當做位址。各掃描脈衝的幅度為1.2

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (17)

~1.7微秒。

第2重設期間TR2形成將第1重設期間TR1之Xodd電極與Xeven電極予以改換的波形，使得僅有Xeven電極變成可定址的狀態。

第2定址期間TA2係以，Xeven電極為脈衝Prx2，Xodd電極為0 V，Y電極為脈衝Py，A電極為脈衝Pa構成，使用Xeven電極之顯示行被當做位址。各掃描脈衝的幅度為1.2~1.7微秒。

保持期間TS利用對X電極及Y電極交互地施加脈衝Ps而實施維持放電。

第8圖及第9圖所示為本發明之PDP的驅動方法之第2實施態樣的說明圖。第8圖所示為電壓之施加模式的方塊圖，第9圖所示為施加電壓波形。本實施態樣為第1實施態樣之變形例，係將第1實施態樣簡略化之驅動方法。

第1實施態樣之驅動中，前半的第1重設期間之第1步驟TR1a與第2步驟TR1b，其電壓施加，也就是前半的初期化，並非絕對必要。其原因為，在前子禎(前次之子禎)於後半定址之顯示行中，未在前子禎進行顯示放電的單元(亦即未經位址放電的單元)，可以就那樣的定址，並無初期化的必要。

在前子禎進行顯示放電的單元，藉調整因顯示放電而蓄積之電荷，即成為可定址的單元。亦即，藉該電荷之調整，將發生於A-Y電極間之壁電壓，調整成從A-Y電極間的放電開始電壓，減去定址時之A-Y電極間的施加

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (18)

電壓的數值以上，並且，將發生於X-Y電極間之壁電壓，調整成從X-Y電極間的放電開始電壓，減去顯示放電時之X-Y電極間的施加電壓的數值以下。

因為藉由實施該電荷之調整，在前子禎進行顯示放電的單元成為可定址單元，所以如果將於前子禎之後半定址的顯示行，設成於下一個子禎之前半進行定址，則前半的初期化可僅代用以電荷的調整，而初期化只在後半即可。

因此，在本實施態樣係，每個子禎，改換以在前半定址的顯示行(前半之定址行)，和在後半定址的顯示行(後半之定址行)。

亦即，在第奇數個子禎(奇數子禎)，於前半將Xodd-Y電極間，於後半將Xeven-Y電極間予以定址，在第偶數個子禎(偶數子禎)，於前半將Xeven-Y電極間，於後半將Xodd-Y電極間予以定址。

第偶數個子禎(偶數子禎)中的動作如次。Xodd-Y電極間因為在第1重設期間TR21，於前子禎(亦即奇數子禎)之顯示放電時，以Xodd電極為陽極的狀態被終端化，所以在前子禎點燈的單元，於定址時會成為不反應的電荷狀態。

另，Xeven-Y電極間因為在第1重設期間TR21，於前子禎之顯示放電時，以Xeven電極為陰極的狀態被終端化，所以在前子禎點燈的單元，於定址時會成為有反應的電荷狀態。但是，在此狀態下，由於即使位址放電未在第

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (19)

1定址期間TA21發生，顯示放電依然會使儘可能多的電荷被蓄積，因此如同本實施態樣一般，以鈍波脈衝減去電荷以實施電荷的調整是有必要的。

另一方面，在前子禎未點燈的單元，於前子禎之第2重設期間的第2步驟TR12形成可定址的電荷狀態，且說狀態會繼續下去。因此，Xodd-Y電極間經常處於可定址的電荷狀態。

第1定址期間TA21以後，與第1實施態樣相同。

本實施態樣之優點有以下各點。

①於1子禎中實施初期化的作業因以第1實施態樣的一半就可辦到，故比起第1實施態樣，背景發光變成一半。

②因前半的初期化被簡略化，故1子禎所需要的時間縮短。

以上為第2實施態樣之整體態樣，就該第2實施態樣之時序與驅動波形將更詳細地說明。再者，說明中也會有和上述第2實施態樣之說明重複的部分。

第2實施態樣之詳細的時序示於第10圖。如先前所述，第2實施態樣之時序係將子禎區分成第奇數個與第偶數個，再交互地重覆操作奇數子禎與偶數子禎。

再者，在先前所述之第2實施態樣的整體說明中，雖說明以第1步驟TR12a與第2步驟TR12b二個時序構成奇數子禎之第2重設期間TR12的情形，惟詳細而言，第2步驟TR12b進一步由寫入與電荷調整二個時序所組成。因此，在此將以奇數子禎之第2重設期間TR12係由第1步驟

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明 (20)

TR12a、第2步驟TR12b、第3步驟TR12c三個時序構成的情形進行說明。

另，所說明之偶數子禱之第2重設期間TR22也是以第1步驟TR22a與第2步驟TR22b二個時序構成的情況，惟更詳細而言，第2步驟TR22b也是進一步由寫入與電荷調整二個時序所組成。因此，在此將以偶數子禱之第2重設期間TR22係以第1步驟TR22a、第2步驟TR22b、第3步驟TR22c三個時序構成的情形做說明。

各個子禱係依據第1實施態樣之子禱，採用在第1重設期間TR1之中，省略第1步驟TR1a與第2步驟TR1b而成之時序。而，奇數子禱與偶數子禱之差異在於，相對於奇數子禱係在第1定址期間TA11將使用Xodd電極之顯示行予以定址，在第2定址期間TA12將使用Xeven電極之顯示行予以定址，偶數子禱則是在第1定址期間TA21將使用Xeven電極之顯示行予以定址，而在第2定址期間TA22將使用Xodd電極之顯示行予以定址。

一旦採用此種時序，在第2定址期間定址的顯示行，在下一個子禱就會變成要在第1定址期間定址。此時，可以省略第1重設期間TR11，TR21之不能定址化與寫入的時序。其理由如次。

偶數子禱之第1重設期間TR21只需電荷調整即可的理由說明如下。

首先，使用Xodd電極之顯示行在偶數子禱之第1定址期間TA21必需是不可定址的狀態。此處，在奇數子禱之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (21)

第1定址期間TA11，位址放電未發生時，因為在第2重設期間TR12之第1步驟TR12a，位址放電會成為不可能的狀態，其後並不反應，故下一個偶數子禱之第1重設期間即不需要。而，在奇數子禱的第2定址期間TA12，位址放電發生時，雖然在保持期間TS1發生放電，惟藉由使該保持操作在定址為不可能的狀態下終端化，第1重設期間即無需要。

其次，使用Xeven的顯示行在偶數子禱之第1定址期間TA21，必需是可定址的狀態。此處，在奇數子禱之第2定址期間，位址放電不發生時(從而在保持中也沒有放電)，因為就那樣即可處於可位址放電的狀態，故下一個偶數子禱之第1重設期間是不需要的。另，在奇數子禱之第2定址期間TA12，位址放電發生時(從而在保持中放電)，僅靠調整在保持放電中產生之電荷，即形成可位址放電的狀態。

據上，偶數子禱之第1重設期間TR12僅調整電荷即可。而，在奇數子禱之第1重設期間TR11中，也可以說有同樣的情形。因此，可以省略偶數子禱與奇數子禱雙方之第1重設期間的不能定址化與寫入時序。

奇數子禱之第1重設期間TR11係以Xodd電極為脈衝Prx2，Xeven電極為0 V，Y電極為脈衝Pry1，A電極為0 V所構成。在Xodd電極側，於先前的子禱之保持放電時產生的電荷經以脈衝Prx2及脈衝Pry1調整，成為適合於位址之電荷狀態。Xeven電極側不發生反應。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明 (22)

第1位址期間TA11和第1實施態樣之第1重設期間TA1相同，使用Xodd電極之顯示行被定址。

第2重設期間TR12和第1實施態樣之第2重設期間TR2相同，僅使Xeven電極變成可定址的狀態。

第2定址期間TA12與第1實施態樣之第2定址期間TA2相同，使用Xeven電極的顯示行被定址。

保持期間TS1係藉交互地對X電極及Y電極施加脈衝Ps而實施維持放電。而，保持操作的最後，以在下一個子禎之第1定址期間TA21中，使用Xodd電極之顯示行不進行定址之狀態，使Xodd電極在陽極終端化。

偶數子禎則藉改換以奇數子禎之Xodd電極與Xeven電極的方式進行。

第12(a)圖～第12(d)圖所示為本發明之PDP的驅動方法之第3實施態樣的說明圖。第12(a)圖～第12(c)圖為本實施態樣中所使用之子禎A～子禎C的電壓施加模式示意方塊圖，子禎A～子禎C內之各方塊中的施加電壓波形，與在第2實施態樣所示者相同。第12(d)圖表示1禎內之子禎的構成。本實施態樣為組合第1實施態樣與第2實施態樣而成者。

通常，AC型PDP多以1禎為影像顯示之最小單位而加以控制，並以複數個子禎構成1禎。如前所述，構成1禎的時間是確定的，許多情形都是約16.7毫秒(1 / 60秒)，但是構成1子禎的時間則是流動的。其原因在於，為限制電力，有必要變更顯示放電之脈衝數。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (23)

因而，除子禎外，在1禎中存在空白的時間。第2實施態樣之驅動方法因係利用前子禎之電荷的驅動，所以只要在子禎間有錯誤動作就無法正常地發揮功能。因此，子禎間若存在空白的時間，就有因電荷之消滅等而引起錯誤動作的可能性。

本實施態樣為慮及此點之結果，在本實施態樣中使用3種子禎。以第12(a)圖表示之子禎A具有第1實施態樣之施加電壓波形，以第12(b)圖表示之子禎B，及以第12(c)圖表示之子禎C具有第2實施態樣之施加電壓波形。

如第12(d)圖所示，1禎中之子禎構成係將子禎A置於最前面。無論先前的電荷是何種狀態，該子禎都正常地發揮功能。之後，交互地重覆子禎B與子禎C。禎內之空白在禎的最後面，在此，即使發生錯誤放電，因接下來是子禎A，所以不會有問題。

第13圖所示為本發明之PDP的驅動方法之第4實施態樣的施加電壓波形說明圖。

本實施態樣為第2實施態樣之變形例。在第2實施態樣中，僅簡略化前半的初期化，在本實施態樣中，則是實施連後半的初期化都簡略化之驅動。此時，若將後半的初期化予以簡略化，雖然對於未在前子禎進行顯示放電之單元，會無法驅動，但是對於在前子禎進行過顯示放電的單元則是可以驅動的。

本實施態樣之前半雖與第2實施態樣相同，但是後半之第2重設期間的第2步驟TR2b則僅為電荷調整。亦即，

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (24)

藉此電荷調整，將發生於A—Y電極間之壁電壓，調整成從A—Y電極間的放電開始電壓，減去定址時之A—Y電極間的施加電壓的數值以上，並且，將發生於X—Y電極間之壁電壓，調整成從X—Y電極間的放電開始電壓，減去顯示放電時之X—Y電極間的施加電壓的數值以下。

利用該壁電荷之調整，僅有在前子禎已點燈之單元成為可定址。在此，因未在前子禎進行顯示放電的單元不發生反應，故無背景發光，另，具有比第2實施態樣時間更縮短之優點。

第14圖所示為本發明之PDP的驅動方法之第5實施態樣的施加電壓波形說明圖。

本實施態樣為第4實施態樣之變形例。在先前所述之第4實施態樣，雖適用寫入驅動方式，本實施態樣則是於第4實施態樣適用消除驅動方式的情況。若適用消除驅動方式，第4實施態樣後半之第2重設期間的脈衝就可代用以反轉脈衝。

本實施態樣之前半與第2實施態樣大致相同。但是為執行消除驅動，掃描電壓被設定在低位準。在後半中，第4實施態樣之第2重設期間的第1步驟TR2a與第2步驟TR2b被省略，反轉脈衝則是在第14圖中之第2重設期間TR2被加入。

在第2重設期間TR2，藉由將Xodd—Y電極間之極性予以反轉，使在前半是可定址的單元，在後半變成不能定址的電荷狀態，同時使在前半不能定址的單元，在後半變

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (25)

成可定址的電荷狀態。

本實施態樣也和第4實施態樣相同，僅有在前子禎已進行顯示放電之單元是可定址的。另，即使是消除驅動，也沒有發生背景發光之類的情形，而且，具有比第4實施態樣更縮短時間的優點。

第15(a)圖～第15(f)圖所示為本發明之PDP的驅動方法之第6實施態樣的說明圖。第15(a)圖～第15(e)圖所示為本實施態樣中所使用之子禎A～子禎E的電壓施加模式方塊圖，第15(f)圖示意子禎之構成。

本實施態樣係組合第3實施態樣至第5實施態樣而成。子禎A～子禎C的電壓施加模式為第3實施態樣所示者，子禎D之電壓施加模式為第4實施態樣所示者，子禎E之電壓施加模式則為第5實施態樣所示者。

此等實施態樣可以適用於如下所示之例。如前所述，通常，在階調驅動AC型PDP時，以在亮度上加重分量之子禎構成1禎。例如，如果以2的乘積(1, 2, 4, 8, ...)構成亮度之分量，則以8個子禎即可以表現256階調。

但是，如果單純地設成此種構成，因為會發生疑似輪廓的問題，故採取增加子禎數以分散亮度的分量之手法。在此，也可以將具有相同亮度分量之子禎連續地配置。此種情形，僅在前子禎點燈時，因存在欲點燈之子禎，故可以適用第4實施態樣或第5實施態樣之電壓施加模式。

例如，具有示於第15(f)圖之亮度分量的子禎(SF1～SF12)之配列可以在某種情形，於子禎7(SF7)與子禎

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (26)

8(SF8)，適用子禎D或子禎E的電壓施加模式。

此等電壓施加模式雖然也同樣可以適用於子禎6，但是在疑似輪廓的對策中，因以子禎6可獨立地點燈為宜，故在本實施態樣中，子禎6係採用子禎B的電壓施加模式。而，在適用子禎D或子禎E之電壓施加模式後，因為有必要在不受前子禎之影響下獨立驅動，故於子禎9(SF9)應用子禎A的電壓施加模式。

如此，在共用一個掃描電極的2行顯示行之中，使一個變成可定址的電荷狀態，使另一個變成不發生定址的電荷狀態之後，再藉實施定址的做法，使得ALiS構造之PDP，既可確保足夠的驅動界限，同時可以連續形式加以驅動。而且，可實現背景亮度低，品位更高之高顯示。

【發明之效果】

若依據本發明，在相鄰的2行顯示行共用一個掃描電極之構造的PDP中，可以實現定址之信賴性高的連續顯示。

【圖式之簡單說明】

【第1圖】

部分地示意本發明之驅動方法所適用的ALiS構造之PDP的斜視圖。

【第2圖】

示意從平面看ALiS構造之PDP的狀態之說明圖。

【第3圖】

示意ALiS構造之PDP的詳細構成之部分擴大圖。

【第4圖(a)(b)】

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (27)

供彩色顯示用之階調驅動方式的示意說明圖。

【第5圖】

本發明之PDP的驅動方法之第1實施態樣的施加電壓波形示意說明圖。

【第6圖】

第1實施態樣之詳細的時序示意說明圖。

【第7圖】

第1實施態樣之詳細的驅動波形示意說明圖。

【第8圖】

第2實施態樣之電壓施加狀態示意方塊圖。

【第9圖】

第2實施態樣之施加電壓波形示意說明圖。

【第10圖】

第2實施態樣之詳細的時序示意說明圖。

【第11圖】

第2實施態樣之詳細的驅動波形示意說明圖。

【第12圖】

第3實施態樣示意說明圖。

【第13圖】

第4實施態樣之施加電壓波形示意說明圖。

【第14圖】

第5實施態樣之施加電壓波形示意說明圖。

【第15(a)~(f)圖】

第6實施態樣示意說明圖。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明 (28)

元件標號對照

10…PDP	28R,28G,28B…螢光體層
11…前面側之基板	29…隔壁
12…透明電極	A…位址電極
13…匯流排電極	C…放電單元
17,24…介電體層	L…顯示行
18…保護膜	X,Y…顯示電極
21…背面側之基板	

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：電漿顯示面板之驅動方法)

本發明之課題為，共用一個掃描電極的2行顯示行之中，將一側的顯示列設成位址放電不發生之電荷狀態，並將另一側的顯示行設成可位址放電之電荷狀態以外，利用使位址放電發生的方式，執行在ALiS構造之PDP的連續顯示。

其解決方法為，具備配置成在相鄰接的電極間形成顯示列狀之複數個顯示電極，和被配置於和該等顯示電極形成交叉的方向之複數個位址電極，於使位址放電發生時，驅動具有一個顯示電極在相鄰的2行顯示列被共用當做掃描電極的電極構造之PDP時，共用一個掃描電極的2行顯示列之中，將一側的顯示列設成位址用之放電為可能的電荷狀態，而將另一側的顯示列設成位址用之放電不發生的電荷狀態以外，使位址用的放電發生，藉以執行連續顯示。

英文發明摘要(發明之名稱：METHOD OF DRIVING PLASMA DISPLAY PANEL)

A method of driving a plasma display panel, which includes controlling a charge state of a first display line being one of the two adjacent display lines utilizing the same single scan electrode, such that address discharge is not generated and controlling a charge state of a second display line being the other of the two adjacent display lines, such that address discharge can be generated, and then generating address discharge in the second display line, controlling the charge state of the second display line such that address discharge is not generated and controlling the charge state of the first display line such that the address discharge can be generated, and then generating address discharge in the first display line, and generating surface discharge simultaneously in the first and second display lines, thereby to achieve progressive display.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種電漿顯示面板之驅動方法，其係具有於形成放電空間之一對基板間，配備複數個顯示電極，和與該等顯示電極相交叉之複數個位址電極，且設定有在相鄰接之顯示電極間利用面放電的顯示行，同時在顯示行與位址電極之交叉部設有單元，於使供選擇欲點燈之單元用的位址放電發生時，以相鄰接之2行顯示行共用一個顯示電極做為掃描電極的電極構造之電漿顯示面板的驅動方法，特徵在於，

在共用一個掃描電極的2行顯示行之中，使一側的第1顯示行變成不發生定址用之放電的電荷狀態，並使另一側之第2顯示行變成可發生定址用之放電的電荷狀態後，於第2顯示行使定址用的放電發生；接著，使第2顯示行變成不發生定址用之放電的電荷狀態，並使第1顯示行變成可發生定址用之放電的電荷狀態後，於第1顯示行使定址用之放電發生；然後，在第1及第2顯示行同時使面放電發生，以執行連續顯示。

2. 一種電漿顯示面板之驅動方法，其係具有於形成放電空間之一對基板間，配備複數個顯示電極，和與該等顯示電極相交叉之複數個位址電極，且設定有在相鄰接之顯示電極間利用面放電的顯示行，同時在顯示行與位址電極之交叉部設有單元，於使供選擇欲點燈之單元用的位址放電發生時，以相鄰接之2行顯示行共用一個顯示電極做為掃描電極的電極構造之電漿顯示面板的驅動方法，特徵在於，

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

以複數個子禎構成1禎，同時於各子禎，將顯示電極每隔一個當做掃描電極使用，並在掃描電極與位址電極間設定使位址放電發生之定址期間，和在顯示電極間使面放電發生之顯示期間，特徵在於，

將不當做掃描電極用之顯示電極，僅著重其等之為顯示電極，而依據所列出的配列順位為奇數或為偶數，分類成第1組與第2組，

於定址期間的前半，將使用第1組與第2組中之一邊的顯示電極之顯示行，變成不發生定址用之放電的電荷狀態，並將使用另一邊的顯示電極之顯示行，變成可發生定址用之放電的電荷狀態後，僅讓使用另一邊的顯示電極之顯示行發生位址放電，

於定址期間的後半，將使用第1組與第2組中之另一邊的顯示電極之顯示行，變成不發生定址用之放電的電荷狀態，並將使用一邊的顯示電極之顯示行，變成可發生定址用之放電的電荷狀態後，僅讓使用一邊的顯示電極之顯示行發生位址放電，

其後，於顯示期間，在所有的顯示行同時地使面放電發生，以執行連續顯示。

3. 如申請專利範圍第2項之電漿顯示面板的驅動方法，其中，特徵在於，在定址期間的前半，將使用第1組與第2組中之一邊的顯示電極之顯示行，變成不發生定址用之放電的電荷狀態，並將使用另一邊的顯示電極之顯示行，變成可發生定址用之放電的電荷狀態的處置，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

係代之以

將於前次之子禱的顯示期間已點燈之單元的壁電荷，調整成可以在掃描電極與位址電極之間發生位址放電，而且在顯示電極間不發生面放電的電荷狀態。

4. 如申請專利範圍第3項之電漿顯示面板的驅動方法，特徵在於，在定址期間的後半，將使用一邊的顯示電極之顯示行變成可發生定址用之放電的電荷狀態之處置，係代之以

將於前次之子禱的顯示期間已點燈之單元的壁電荷，調整成可以在掃描電極與位址電極之間發生位址放電，而且在顯示電極間不發生面放電的電荷狀態。

5. 如申請專利範圍第4項之電漿顯示面板的驅動方法，特徵在於，在定址期間的後半，將使用第1組與第2組中之另一邊的顯示電極之顯示行變成不發生定址用之放電的電荷狀態之處置，係代之以

使掃描電極上之壁電荷的極性反轉。

6. 如申請專利範圍第1項之電漿顯示面板的驅動方法，特徵為，在前半或後半之定址期間的最初，於位址電極與掃描電極之間，施加與定址用之放電同極性的電壓脈衝，藉以使所有的顯示行變成不發生定址用之放電的電荷狀態。
7. 如申請專利範圍第1項之電漿顯示面板的驅動方法，特徵為，於1禱的期間使，在定址期間之前半令共用第1組顯示電極的顯示行發生位址放電後，在定址期間的

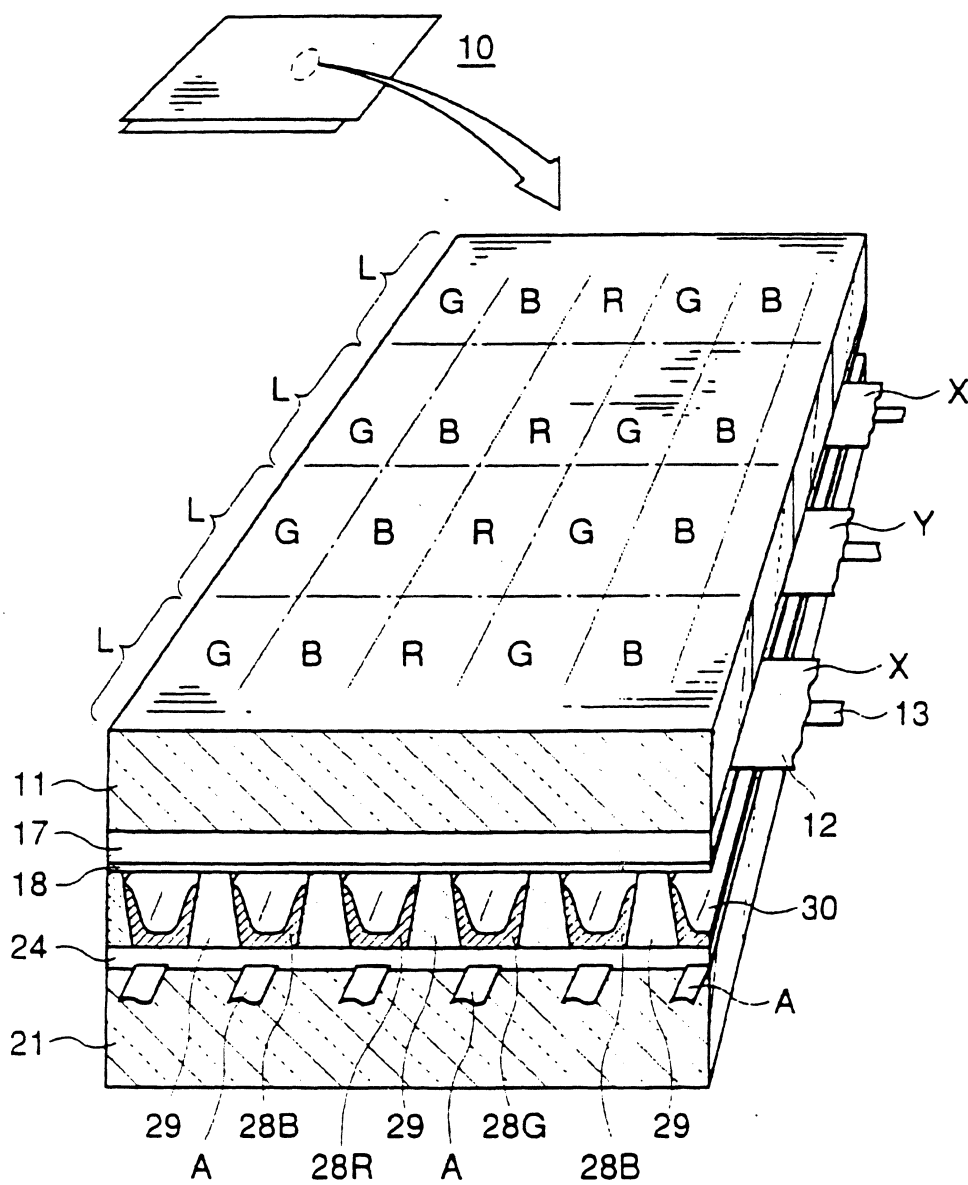
六、申請專利範圍

後半令共用第2組顯示電極之顯示行發生位址放電之子禱，和，在定址期間之前半令共用第2組顯示電極之顯示行發生位址放電後，在定址期間的後半令共用第1組顯示電極之顯示行發生位址放電之子禱，交互地重覆。

8. 如申請專利範圍第1項之電漿顯示面板的驅動方法，特徵為，於1禱的期間，使位址放電發生之子禱僅包含於在前次之子禱已進行過顯示放電之單元。
9. 如申請專利範圍第1項之電漿顯示面板的驅動方法，特徵為，於1禱的期間使，為形成電荷而使定址用之放電發生的子禱，和，為消除電荷而使定址用之放電發生的子禱，混合存在。
10. 如申請專利範圍第9項之電漿顯示面板的驅動方法，特徵為，為形成電荷而發生的定址用之放電的施加電壓，與為消除電荷而發生的定址用之放電的施加電壓，其數值互異。

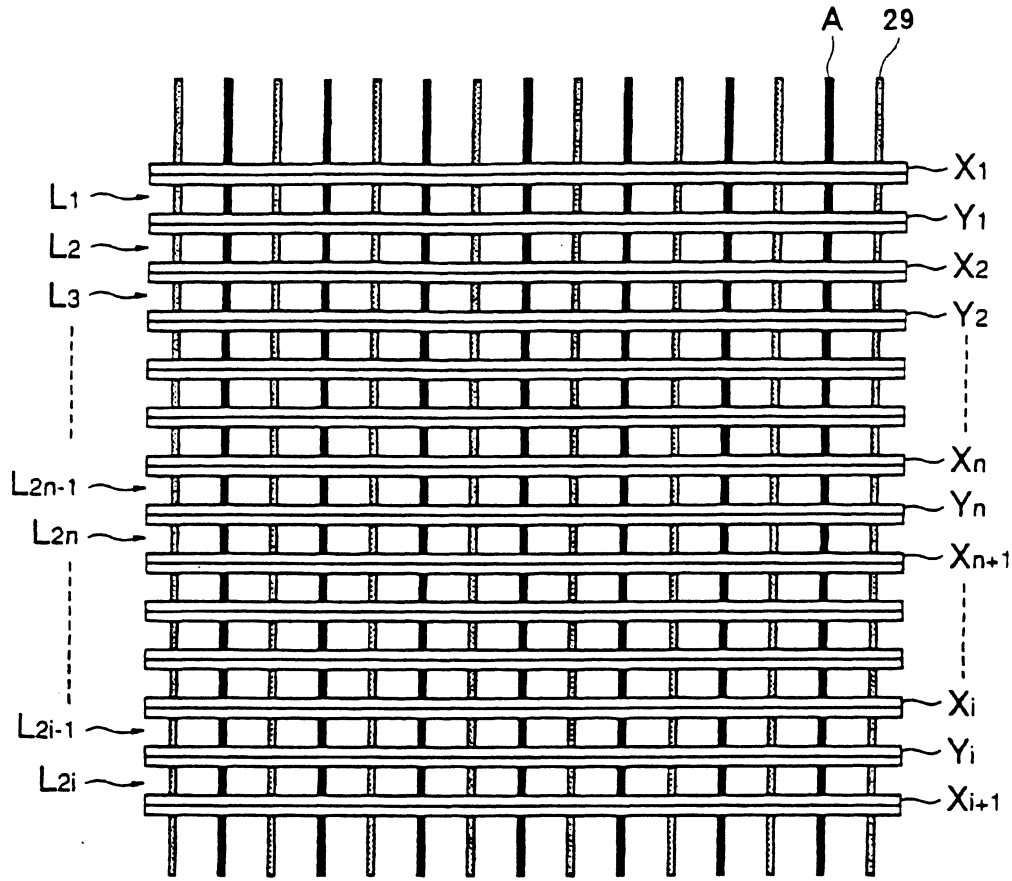
第 1 圖

AC 型 3 電極面放電形式之 ALiS 構造之 PDP 的部分斜視圖



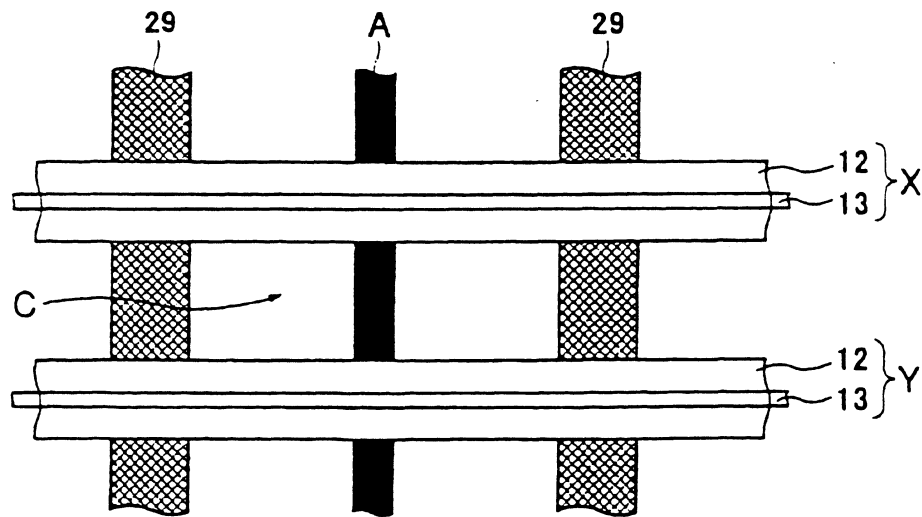
第 2 圖

從平面者 ALiS 構造之 PDP 的狀態之示意說明圖



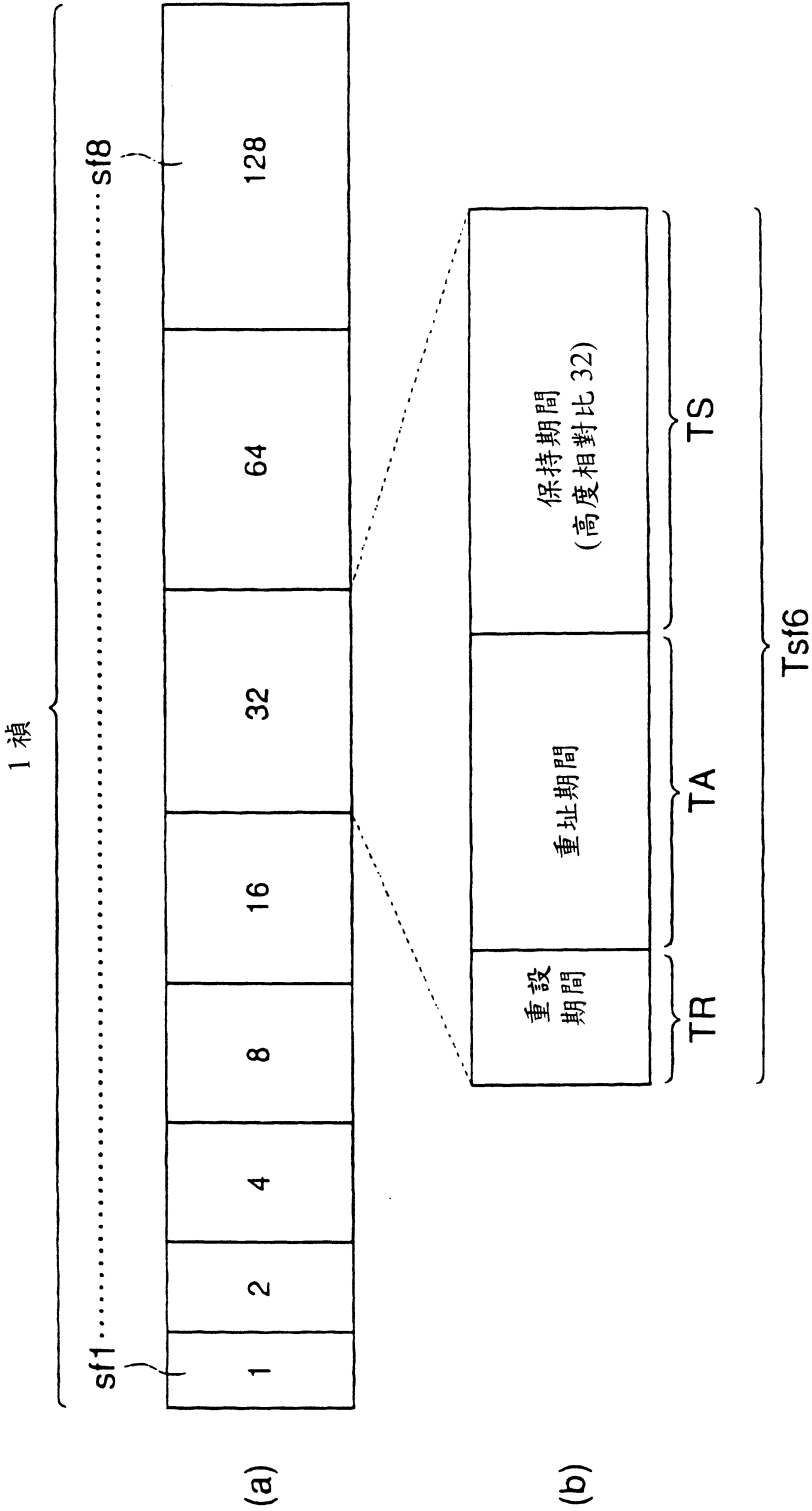
第 3 圖

ALiS構造之 PDP 的詳細構成之部分擴大圖



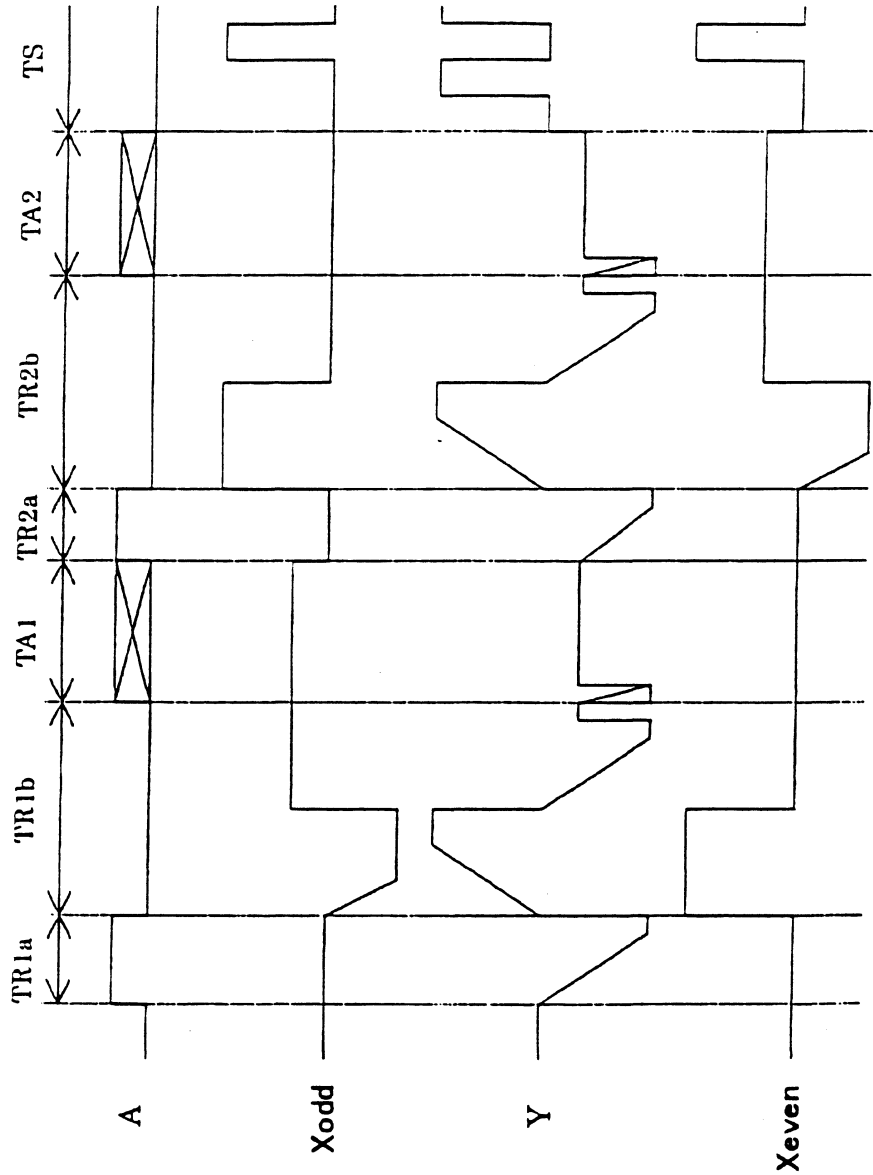
第 4 圖

供彩色顯示用之階調驅動方式說明圖

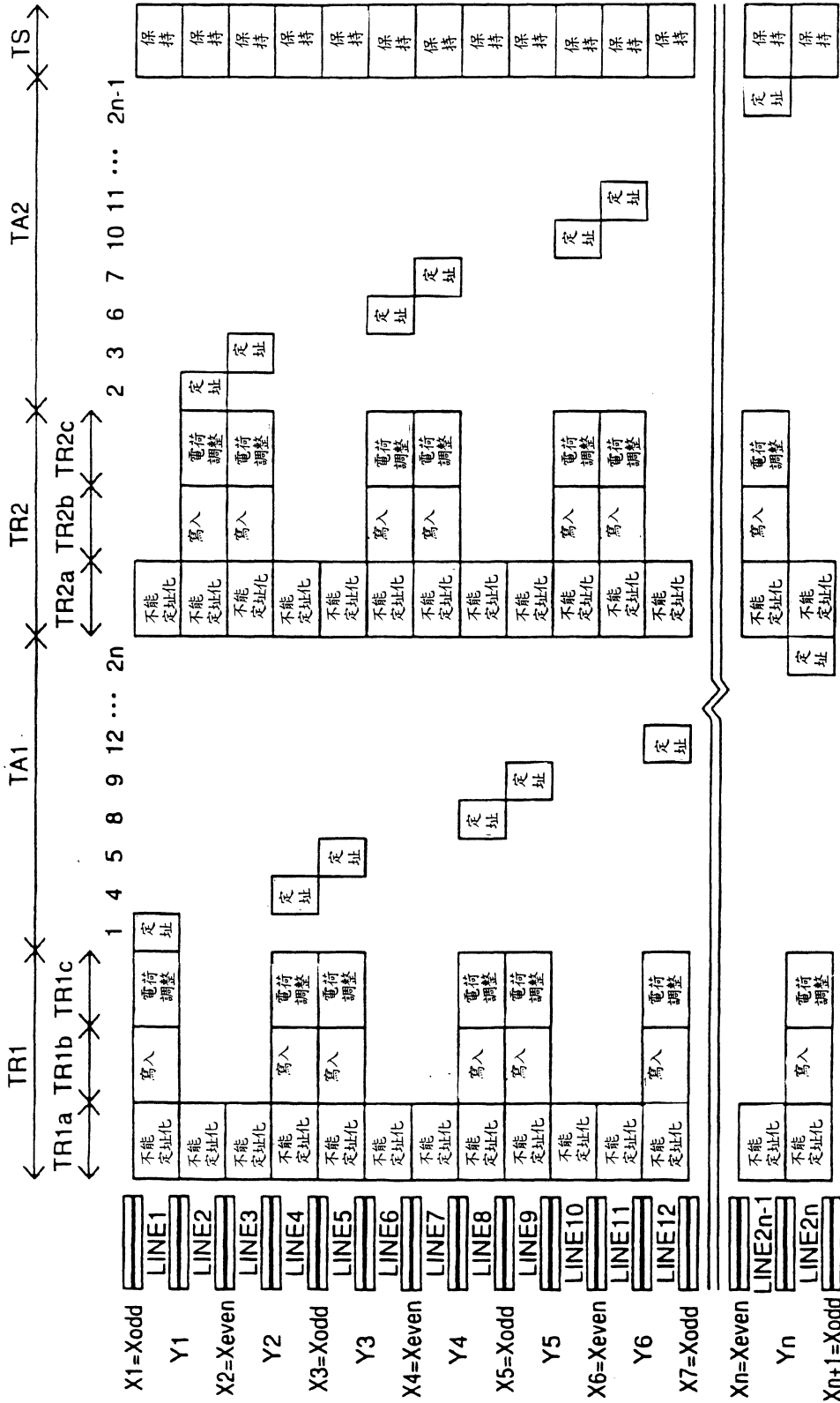


第 5 圖

第 1 實施態樣之施加電壓波形說明圖

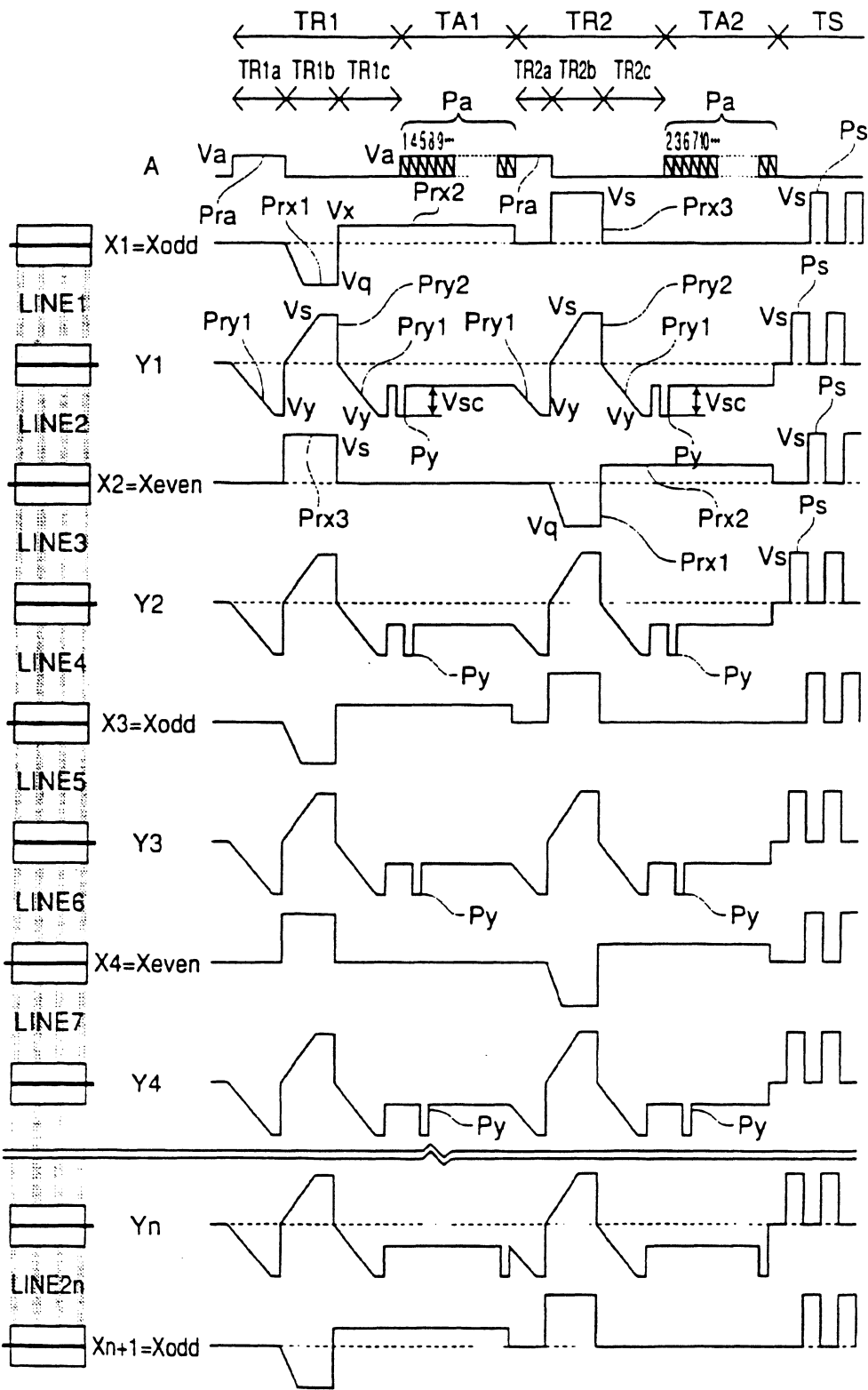


第 1 實施態樣之詳細的時序說明圖



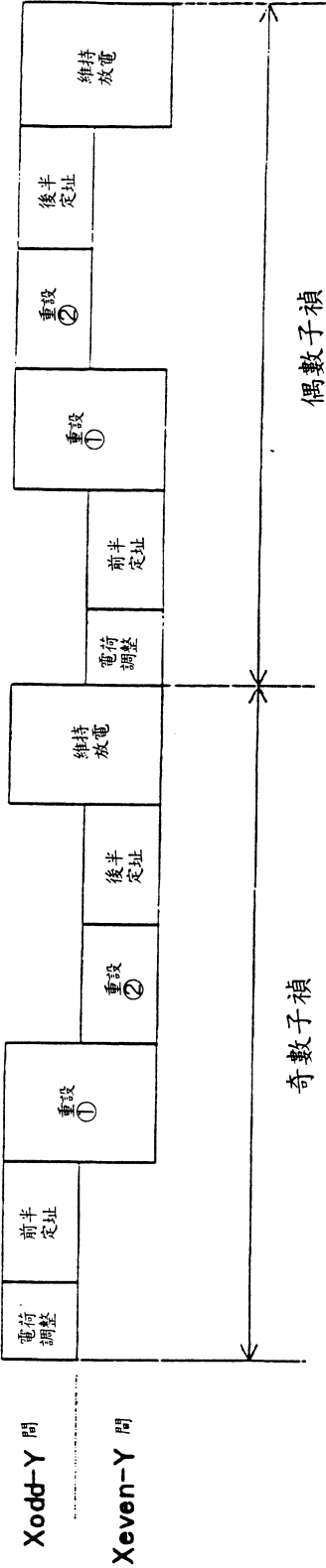
第 7 圖

第 1 實施態樣之詳細的驅動波形說明圖

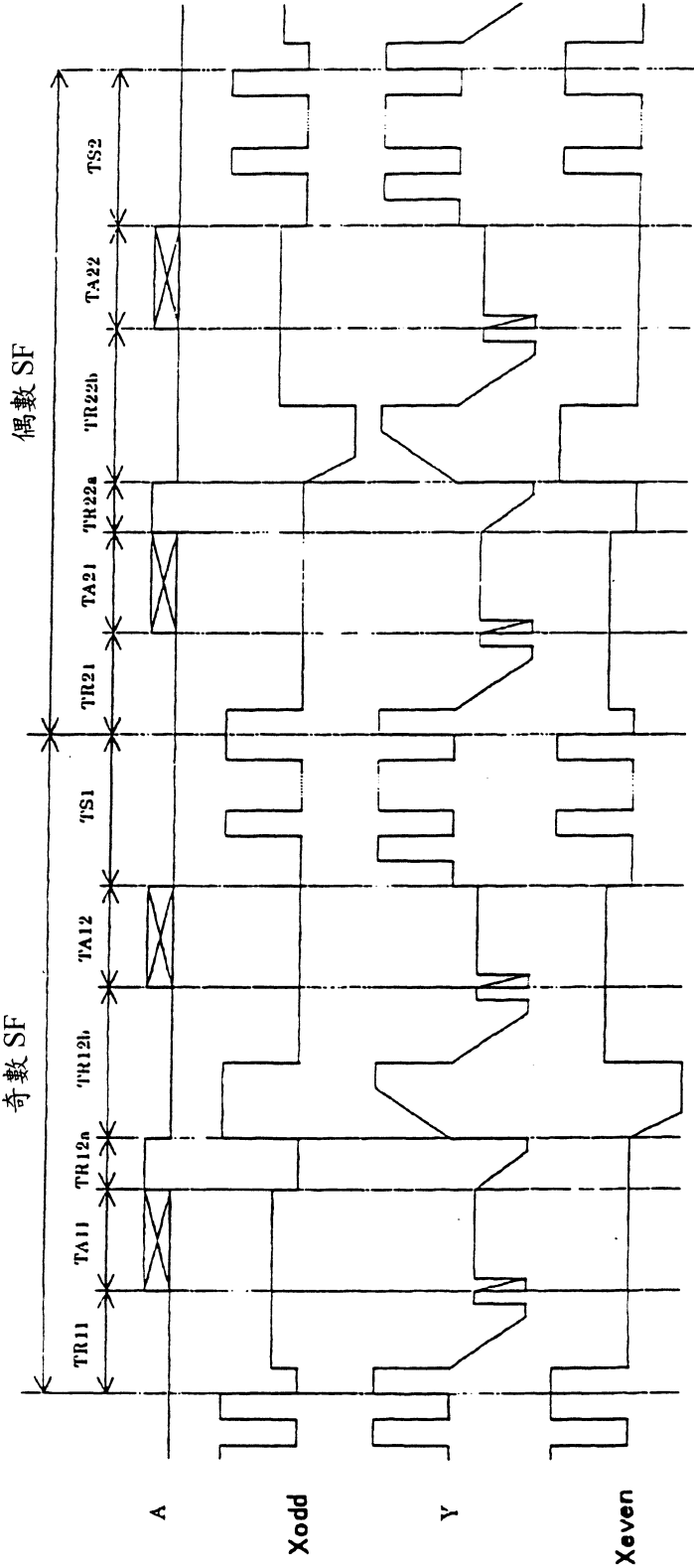


第 8 圖

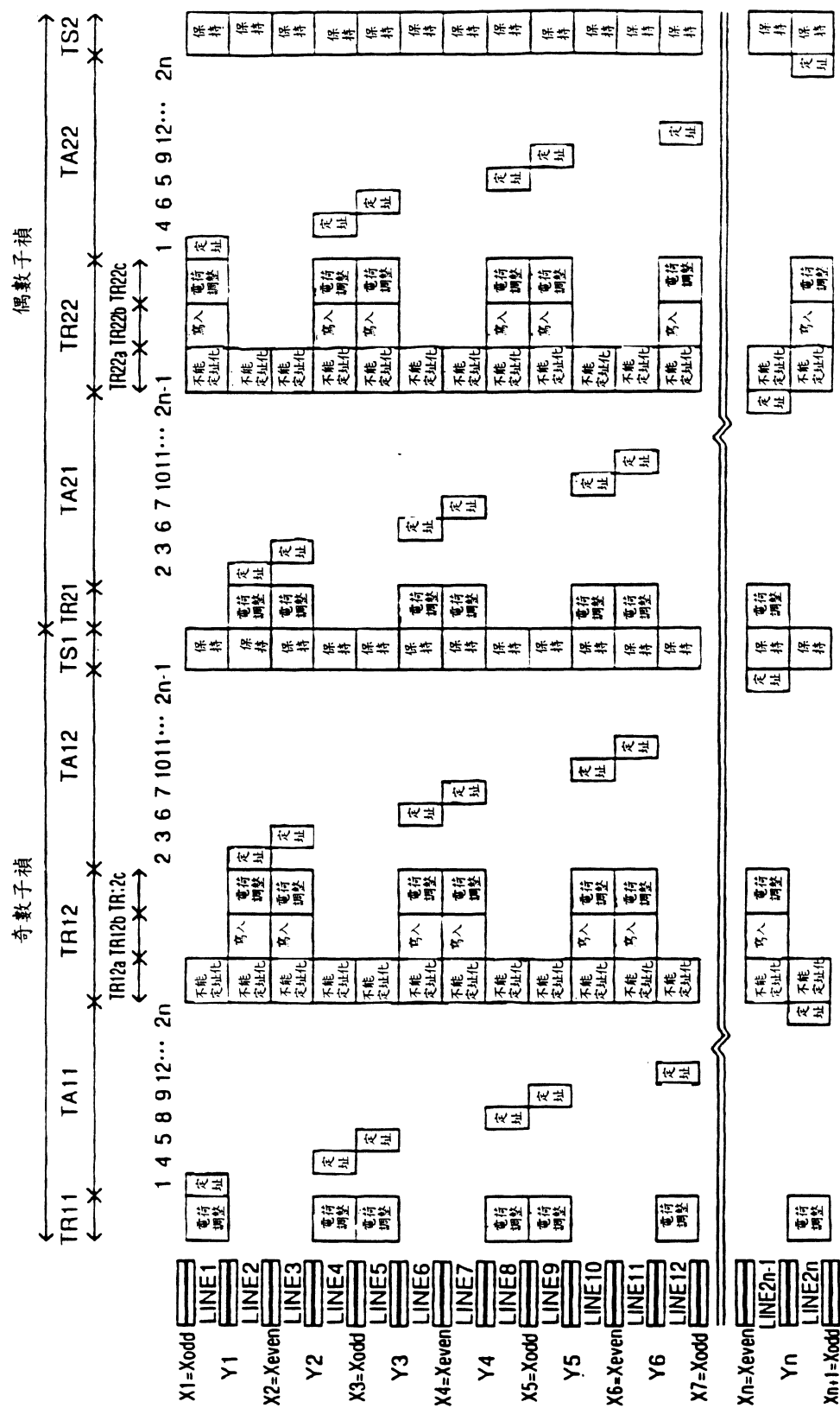
第 2 實施態樣之電壓的施加形態示意方塊圖



第 2 實施態樣之施加電壓波形說明圖

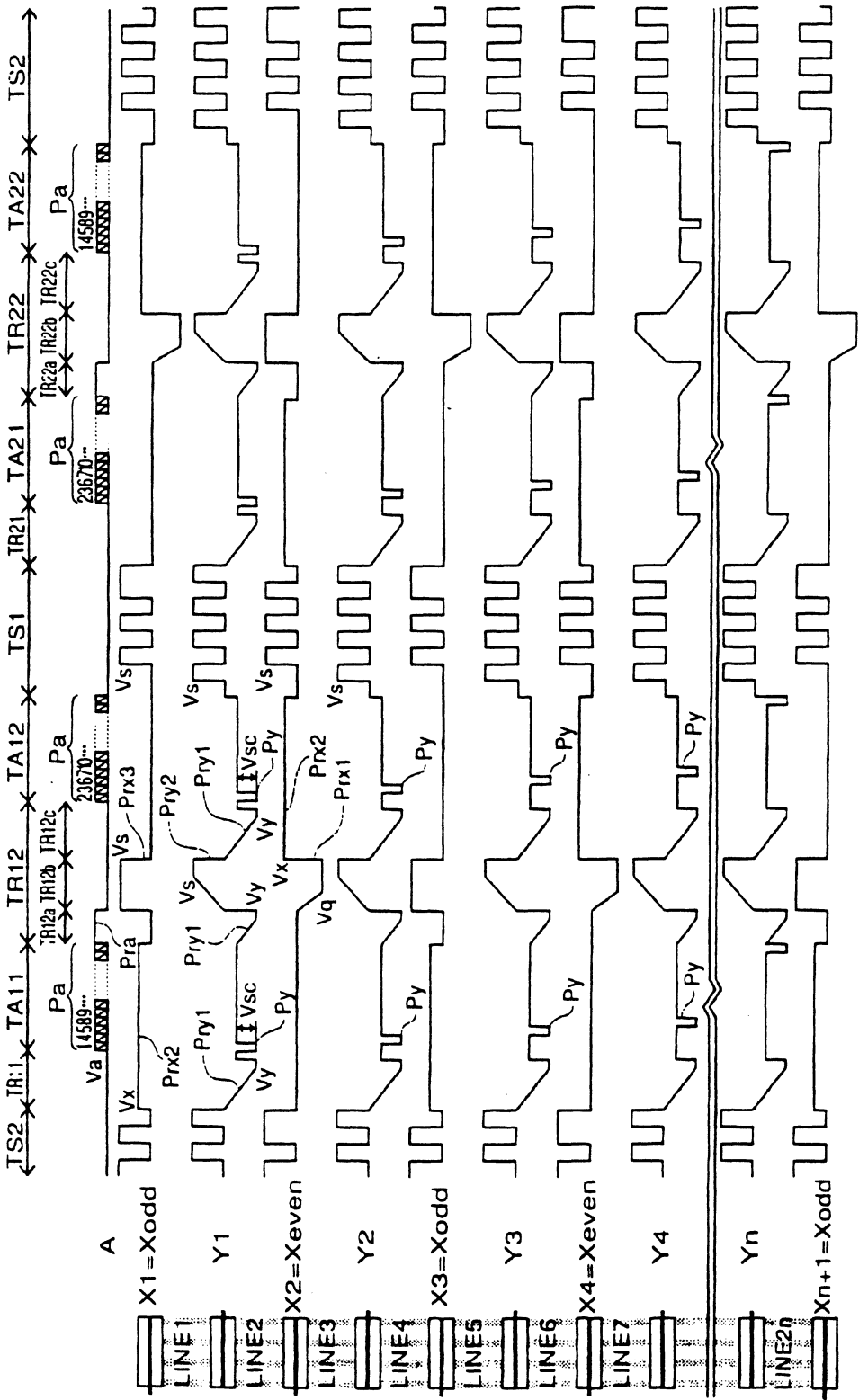


第2實施態樣之詳細時序說明圖



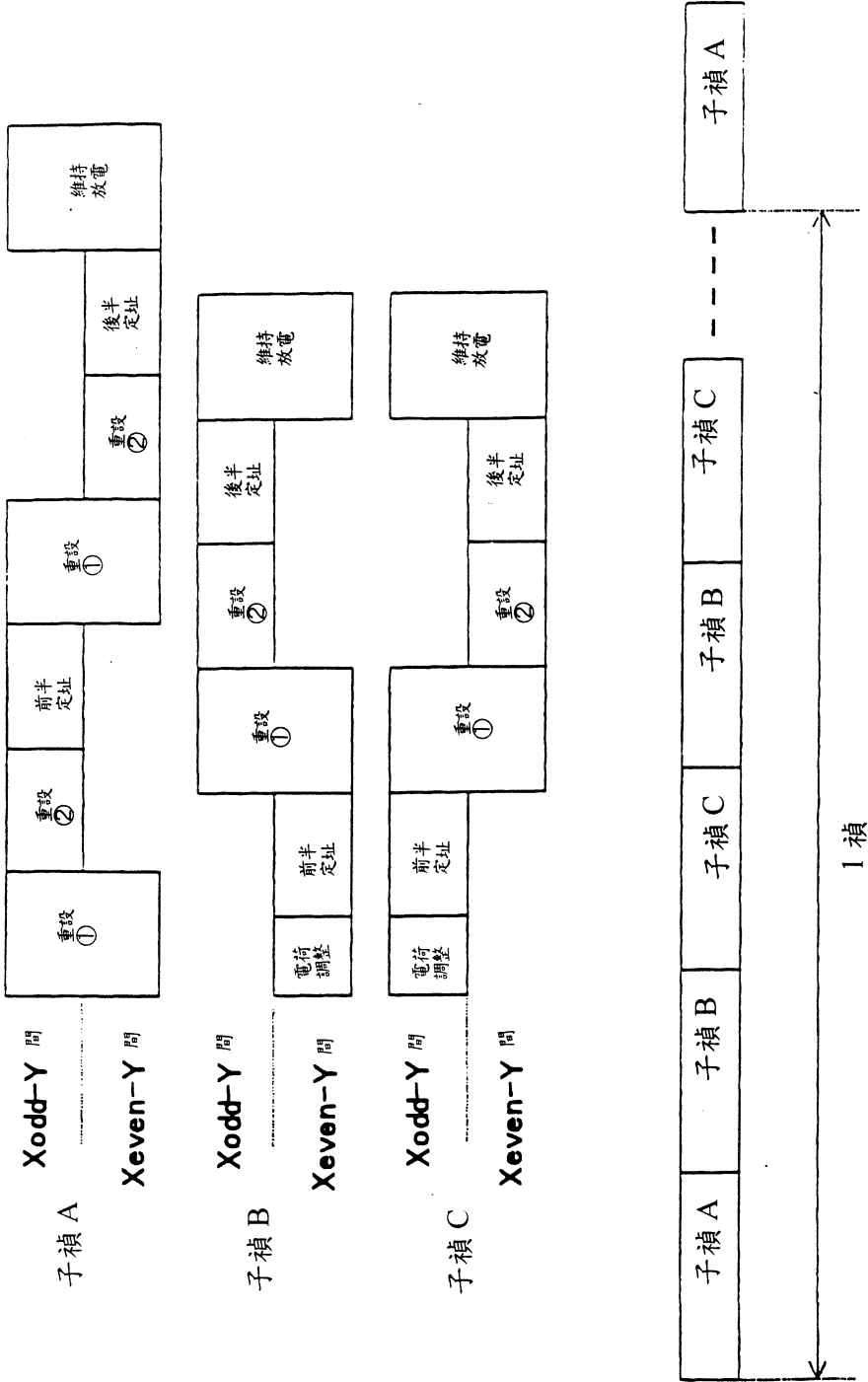
第 1 1 圖

第 2 實施態樣之詳細的驅動波形說明圖



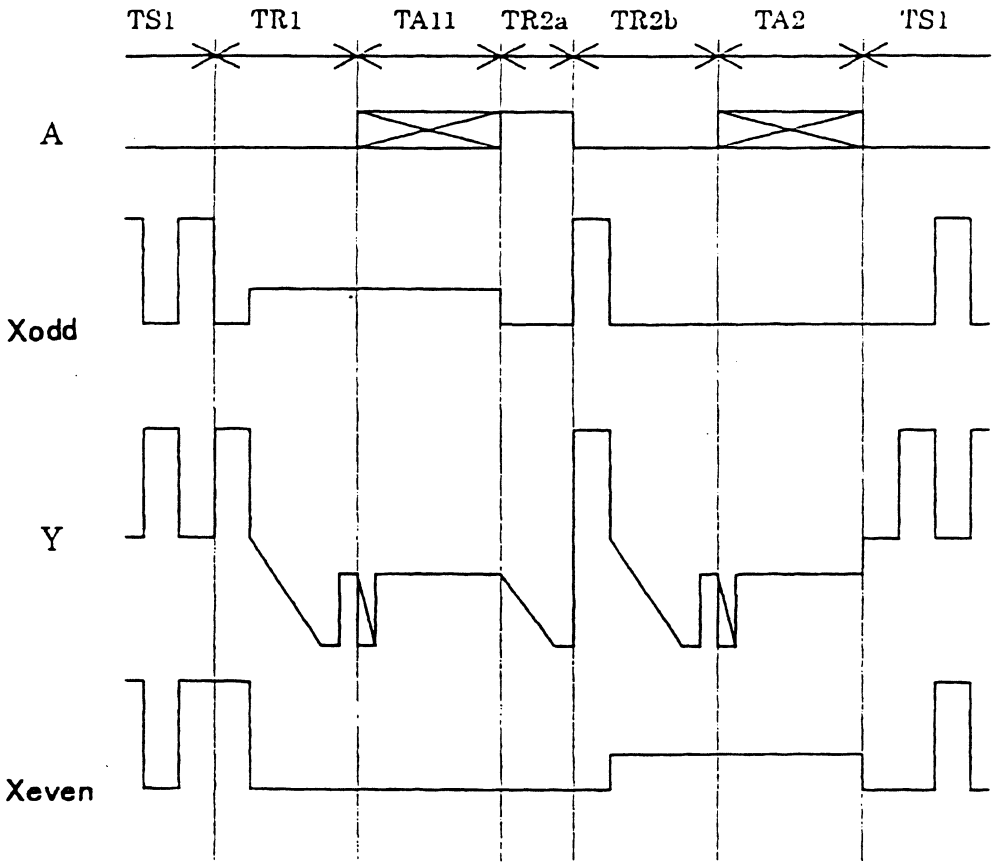
第 1 2 圖

第 3 實施態樣之示意說明圖



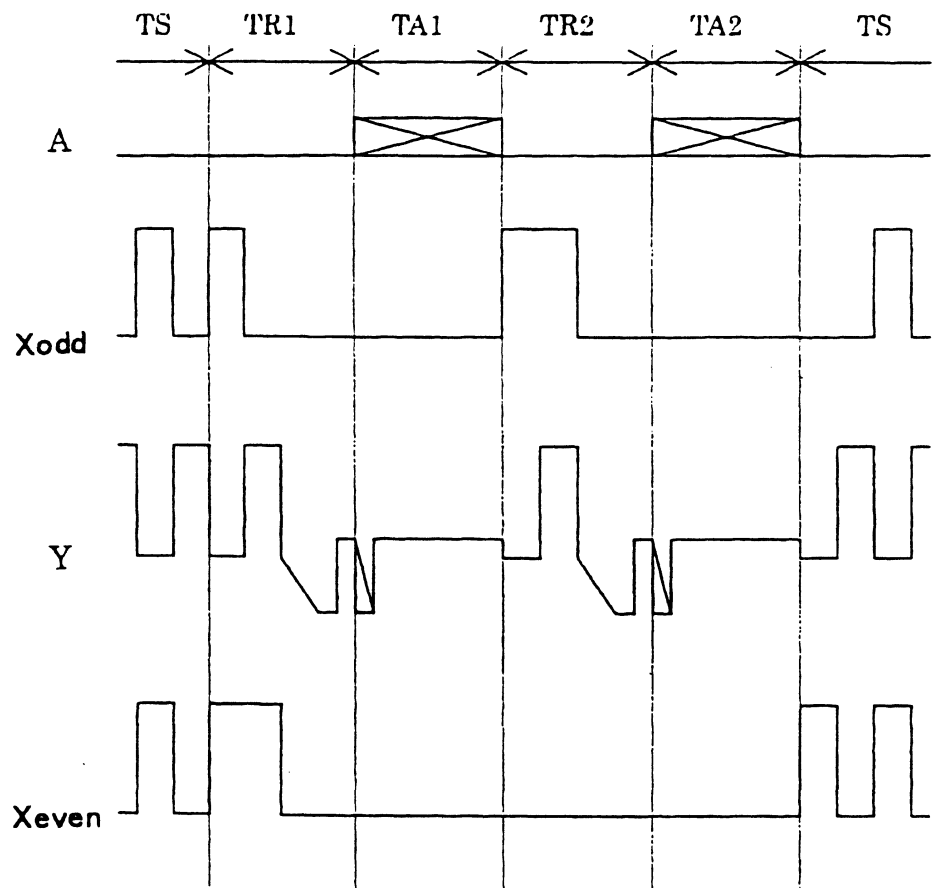
第 13 圖

第 4 實施態樣之施加電壓波形說明圖



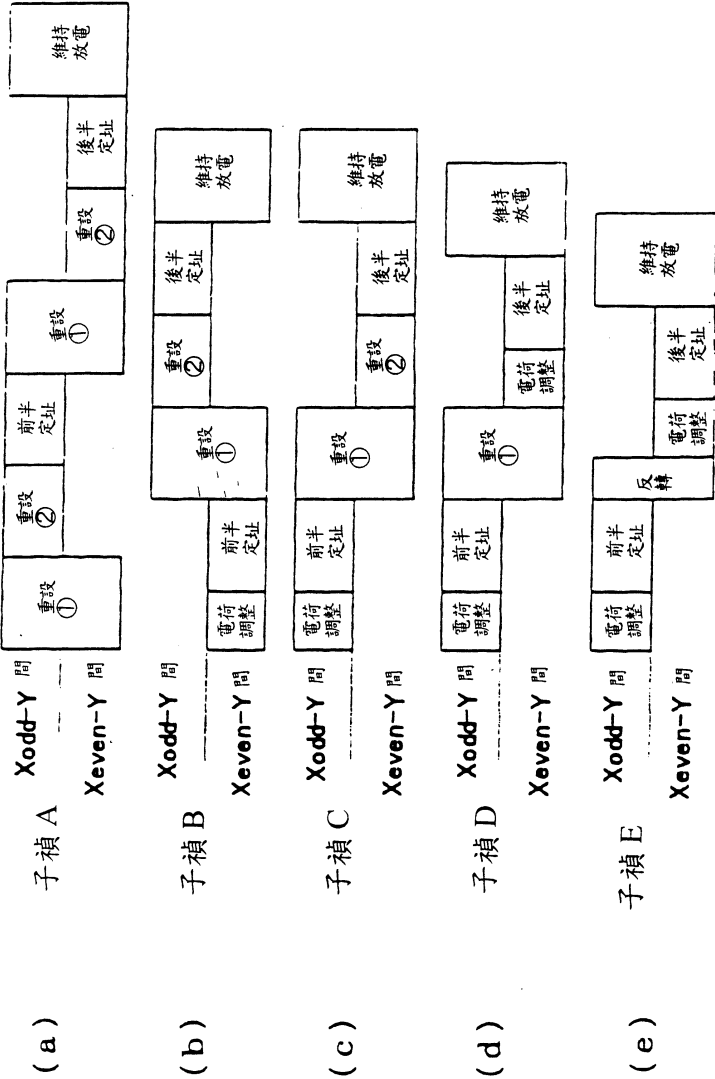
第 1 4 圖

第 5 實施態樣之施加電壓波形說明圖



第 15 圖

第 6 實施態樣之說明圖



(f)

高度的分量	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12
SF 的形式	1	2	24	24	40	40	40	40	16	16	B	4
	A	B	C	B	C	B	D or E	D or E	A	B	C	B