

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 1 月 9 日(09.01.2014)



(10) 国際公開番号

WO 2014/007193 A1

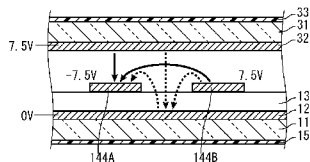
- (51) 国際特許分類:
G02F 1/133 (2006.01) *G09G 3/36* (2006.01)
G09G 3/20 (2006.01) *H04N 5/66* (2006.01)
- (21) 国際出願番号: PCT/JP2013/067982
- (22) 国際出願日: 2013 年 7 月 1 日(01.07.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-151397 2012 年 7 月 5 日(05.07.2012) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者: 陣田 章仁(JINDA, Akihito). 村田 充弘(MURATA, Mitsuhiro). 田中 耕平(TANAKA, Koh-hei). 岩田 洋典(IWATA, Yosuke).
- (74) 代理人: 米津 潔, 外(YONETSU, Kiyoshi et al.); 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,

[続葉有]

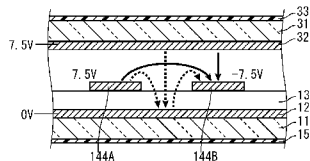
(54) Title: LIQUID CRYSTAL DISPLAY APPARATUS AND METHOD FOR DRIVING LIQUID CRYSTAL DISPLAY APPARATUS

(54) 発明の名称: 液晶表示装置および液晶表示装置の駆動方法

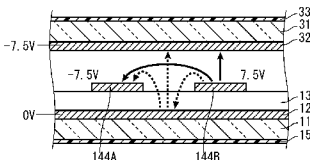
【図7A】



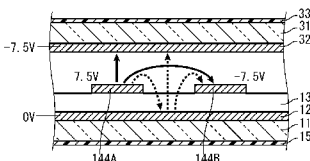
【図7B】



【図7C】



【図7D】



(57) Abstract: Provided is a liquid crystal display apparatus employing a drive method whereby nonuniform electric field is not generated in pixels. This liquid crystal display apparatus is provided with a first substrate, a first electrode, a second electrode, a second substrate, a common electrode, a counter electrode, a liquid crystal layer, and a drive unit. The drive unit performs drive operations including: operations of setting the potential (Va) of the first electrode at a low level, the potential (Vb) of the second electrode at a high level, and the potential (Vc) of the counter electrode at the high level; operations of setting the potential (Va) at the high level, the potential (Vb) at the low level, and the potential (Vc) at the high level; operations of setting the potential (Va) at the low level, the potential (Vb) at the high level, and the potential (Vc) at the low level; and operations of setting the potential (Va) at the high level, the potential (Vb) at the low level, and the potential (Vc) at the low level.

(57) 要約: 画素内での電界の偏りが生じない駆動方法を実行する液晶表示装置を提供する。液晶表示装置は、第1基板、第1電極、第2電極、第2基板、共通電極、対向電極、液晶層、および駆動部を備える。前記駆動部は、前記第1電極の電位Vaをローレベル、前記第2電極の電位Vbをハイレベル、前記対向電極の電位Vcをハイレベルにする操作と、前記電位Vaをハイレベル、前記電位Vbをローレベル、前記電位Vcをハイレベルにする操作と、前記電位Vaをローレベル、前記電位Vbをハイレベル、前記電位Vcをローレベルにする操作と、前記電位Vaをハイレベル、前記電位Vbをローレベル、前記電位Vcをローレベルにする操作とを含む駆動操作を実行する。



NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI 添付公開書類:

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, — 国際調査報告 (条約第 21 条(3))
MR, NE, SN, TD, TG).

明 細 書

発明の名称： 液晶表示装置および液晶表示装置の駆動方法

技術分野

[0001] 本発明は、液晶表示装置および液晶表示装置の駆動方法に関する。

背景技術

[0002] 従来、液晶表示装置の駆動方法として、様々な方式が知られている。

[0003] 特開 2 0 0 4 - 3 5 4 4 0 7 号公報には、一方の基板に形成した第 1 の電極および第 2 の電極と、他方の基板に形成した第 3 の電極とを備える液晶表示装置が開示されている。この液晶表示装置は、第 3 の電極の電位を 1 フレーム周期内で変化させ、画像表示期間では第 1 の電極と第 2 の電極との間で生じる横電界を利用し、画像非表示期間の初期段階では第 1 の電極と第 3 の電極との間で生じる縦電界で液晶分子を駆動する。上記特許文献には、この駆動方法によって特に立下り応答時間を短縮できると記載されている。

先行技術文献

特許文献

[0004] 特許文献1：特開 2 0 0 4 - 3 5 4 4 0 7 号公報

発明の概要

発明が解決しようとする課題

[0005] 上記特許文献に開示された駆動方法は、1 フレーム期間内に画像非表示期間を設ける、いわゆる黒挿入書込みによる駆動方法である。そのため、十分な明るさを得ることが困難である。

[0006] また、上記特許文献に開示された構成は、液晶分子が水平に配向した状態での黒表示と、液晶分子が垂直に配向した状態での黒表示とが混在している。そのため、黒表示の補償を行うことができないため、コントラストが低下する。

[0007] さらに、上記特許文献に開示された構成は、横電界を形成する第 1 の電極および第 2 の電極のうち、第 2 の電極を共通電極としている。また、画像非

表示期間の初期段階では、第1の電極と第3の電極との間で電界を生じさせている。すなわち、第1の電極の構成と第2の電極の構成とが非対称である。そのため、画素内で電界の偏りが生じ、輝度ムラや焼付きなどを起こす可能性がある。

[0008] 本発明の目的は、画素内での電界の偏りが生じない駆動方法を提供することである。また、当該駆動方法を実行する液晶表示装置を提供することである。

課題を解決するための手段

[0009] ここに開示する液晶表示装置は、第1基板と、前記第1基板に形成された第1電極と、前記第1基板に形成された第2電極と、前記第1基板に対向して配置された第2基板と、前記第1基板および前記第2基板の一方に形成された対向電極と、前記第1基板および前記第2基板の他方に形成された共通電極と、前記第1基板と前記第2基板とに挟持され、誘電率異方性が正の液晶分子を含む液晶層と、前記第1電極、前記第2電極、および前記対向電極の電位を制御する駆動部とを備える。前記駆動部は、前記第1電極の電位を基準電位よりも低くし、前記第2電極の電位を前記基準電位よりも高くし、前記対向電極の電位を前記基準電位よりも高くする第1駆動操作と、前記第1電極の電位を前記基準電位よりも高くし、前記第2電極の電位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも高くする第2駆動操作と、前記第1電極の電位を前記基準電位よりも低くし、前記第2電極の電位を前記基準電位よりも高くし、前記対向電極の電位を前記基準電位よりも低くする第3駆動操作と、前記第1電極の電位を前記基準電位よりも高くし、前記第2電極の電位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも低くする第4駆動操作とを含む駆動操作を単位期間に実行する。

[0010] ここに開示する駆動方法は、第1基板と、前記第1基板に形成された第1電極と、前記第1基板に形成された第2電極と、前記第1基板に対向して配置された第2基板と、前記第1基板および前記第2基板の一方に形成された

対向電極と、前記第 1 基板および前記第 2 基板の他方に形成された共通電極と、前記第 1 基板と前記第 2 基板とに挟持される液晶層とを備えた液晶表示装置の駆動方法であって、前記第 1 電極の電位を基準電位よりも低くし、前記第 2 電極の電位を前記基準電位よりも高くし、前記対向電極の電位を前記基準電位よりも高くする第 1 駆動操作と、前記第 1 電極の電位を前記基準電位よりも高くし、前記第 2 電極の電位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも高くする第 2 駆動操作と、前記第 1 電極の電位を前記基準電位よりも低くし、前記第 2 電極の電位を前記基準電位よりも高くし、前記対向電極の電位を前記基準電位よりも低くする第 3 駆動操作と、前記第 1 電極の電位を前記基準電位よりも高くし、前記第 2 電極の電位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも低くする第 4 駆動操作とを含み、前記第 1 駆動操作、前記第 2 駆動操作、前記第 3 駆動操作、および前記第 4 駆動操作を単位期間に実行する。

発明の効果

[0011] 本発明によれば、画素内での電界の偏りが生じない駆動方法が得られる。
また、当該駆動方法を実行する液晶表示装置が得られる。

図面の簡単な説明

[0012] [図1]図 1 は、本発明の一実施形態にかかる液晶表示装置の一部を抜き出して模式的に示す斜視図である。

[図2]図 2 は、液晶表示装置から一つの画素を抜き出して示す平面図である。

[図3]図 3 は、図 2 の A - A 線に沿った断面図である。

[図4]図 4 は、液晶表示装置の等価回路図である。

[図5A]図 5 A は、液晶表示装置による表示動作を説明するための図である。

[図5B]図 5 B は、液晶表示装置による表示動作を説明するための図である。

[図6]図 6 は、本発明の第 1 の実施形態にかかる駆動方法による、一对の電極の電位、および対向電極の電位の時間変化を示すグラフである。

[図7A]図 7 A は、図 6 の期間 A 1 において、液晶層に形成される電界を模式的に示す断面図である。

[図7B]図7Bは、図6の期間A2において、液晶層に形成される電界を模式的に示す断面図である。

[図7C]図7Cは、図6の期間A3において、液晶層に形成される電界を模式的に示す断面図である。

[図7D]図7Dは、図6の期間A4において、液晶層に形成される電界を模式的に示す断面図である。

[図8]図8は、比較例にかかる駆動方法による、一对の電極の電位、および対向電極の電位の時間変化を示すグラフである。

[図9A]図9Aは、図8の期間B1において、液晶層に形成される電界を模式的に示す断面図である。

[図9B]図9Bは、図8の期間B2において、液晶層に形成される電界を模式的に示す断面図である。

[図10]図10は、液晶表示装置の機能的構成を示すブロック図である。

[図11]図11は、本発明の第1の実施形態にかかる駆動方法を実行するための、各信号のタイミングチャートである。

[図12]図12は、本発明の第2の実施形態にかかる駆動方法による、一对の電極の電位、および対向電極の電位の時間変化を示すグラフである。

[図13A]図13Aは、図12の期間C1において、液晶層に形成される電界を模式的に示す断面図である。

[図13B]図13Bは、図12の期間C2において、液晶層に形成される電界を模式的に示す断面図である。

[図13C]図13Cは、図12の期間C3において、液晶層に形成される電界を模式的に示す断面図である。

[図13D]図13Dは、図12の期間C4において、液晶層に形成される電界を模式的に示す断面図である。

[図14]図14は、本発明の第2の実施形態にかかる駆動方法を実行するための、各信号のタイミングチャートである。

[図15]図15は、本発明の変形例にかかる液晶表示装置の模式的断面図であ

る。

[図16]図16は、本発明の変形例にかかる液晶表示装置の等価回路図である。

[図17]図17は、本発明の他の変形例にかかる液晶表示装置の模式的断面図である。

[図18]図18は、本発明の他の変形例にかかる液晶表示装置の等価回路図である。

[図19A]図19Aは、図6の期間A1において、液晶層に形成される電界を模式的に示す断面図である。

[図19B]図19Bは、図6の期間A2において、液晶層に形成される電界を模式的に示す断面図である。

[図19C]図19Cは、図6の期間A3において、液晶層に形成される電界を模式的に示す断面図である。

[図19D]図19Dは、図6の期間A4において、液晶層に形成される電界を模式的に示す断面図である。

[図20]図20は、本発明の一実施形態および比較例にかかる駆動方法の評価結果を示す表である。

発明を実施するための形態

[0013] 本発明の一実施形態にかかる液晶表示装置は、第1基板と、前記第1基板に形成された第1電極と、前記第1基板に形成された第2電極と、前記第1基板に対向して配置された第2基板と、前記第1基板および前記第2基板の一方に形成された対向電極と、前記第1基板および前記第2基板の他方に形成された共通電極と、前記第1基板と前記第2基板とに挟持され、誘電率異方性が正の液晶分子を含む液晶層と、前記第1電極、前記第2電極、および前記対向電極の電位を制御する駆動部とを備える。前記駆動部は、前記第1電極の電位を基準電位よりも低くし、前記第2電極の電位を前記基準電位よりも高くし、前記対向電極の電位を前記基準電位よりも高くする第1駆動操作と、前記第1電極の電位を前記基準電位よりも高くし、前記第2電極の電

位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも高くする第2駆動操作と、前記第1電極の電位を前記基準電位よりも低くし、前記第2電極の電位を前記基準電位よりも高くし、前記対向電極の電位を前記基準電位よりも低くする第3駆動操作と、前記第1電極の電位を前記基準電位よりも高くし、前記第2電極の電位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも低くする第4駆動操作とを含む駆動操作を単位期間に実行する（第1の構成）。

[0014] 上記の構成によれば、駆動部は、第1駆動操作、第2駆動操作、第3駆動操作、および第4駆動操作を含む駆動操作を単位期間に実行する。第1駆動操作および第4駆動操作では、第1電極と対向電極との間の電位差は相対的に大きくなり、第2電極と対向電極との間の電位差は相対的に小さくなる。一方、第2駆動操作および第3駆動操作では、第1電極と対向電極との間の電位差は相対的に小さく、第2電極と対向電極との間の電位差は相対的に大きくなる。第1駆動操作、第2駆動操作、第3駆動操作、および第4駆動操作を単位期間に実行することで、電界の偏りが低減される。

[0015] また、第1駆動操作と第4駆動操作との間、および第2駆動操作と第3駆動操作との間では、各電極間の電位の高低関係が反転している。第1駆動操作、第2駆動操作、第3駆動操作、および第4駆動操作を実行することで、液晶層にかかる電界の向きを反転させて、液晶層の電荷が偏ることを防止できる。

[0016] なお、第1駆動操作、第2駆動操作、第3駆動操作、および第4駆動操作は、この順番で実行されなくても良い。

[0017] 上記第1の構成において、前記第1電極と前記共通電極との間の電位差の絶対値、および前記第2電極と前記共通電極との間の電位差の絶対値が等しいことが好ましい（第2の構成）。

[0018] 上記の構成によれば、電界を対称にすることができる。

[0019] 上記第1または第2の構成において、前記対向電極と前記共通電極との間

の電位差の絶対値が一定であることが好ましい（第3の構成）。

[0020] 上記の構成によれば、対向電極および共通電極によって形成される電界の強さが一定となる。そのため、フリッカ（flicker）の発生を抑制することができる。

[0021] 上記第1～第3のいずれかの構成において、前記共通電極の電位と前記基準電位とが等しくても良い（第4の構成）。

[0022] 上記第1～第4のいずれかの構成において、前記共通電極の電位が一定であることが好ましい（第5の構成）。

[0023] 上記の構成によれば、駆動部は、対向電極の電位だけを変化させて、対向電極と共通電極との間の電位差を制御する。これによって、第1電極および第2電極を線順次駆動または点順次駆動する場合であっても、共通電極を第1電極および第2電極ごとに形成する必要がなくなる。

[0024] 上記第1～第5のいずれかの構成において、前記対向電極を覆って形成されたオーバーコート層をさらに備えていても良い（第6の構成）。

[0025] 上記の構成によれば、オーバーコート層によって、対向電極と共通電極とによって形成される縦電界の強さが小さくなる。そのため、相対的に第1電極と第2電極とによって形成される横電界の影響が大きくなる。これによって、透過率を向上させることができる。

[0026] 上記第1～第6のいずれかの構成において、マトリクス状に形成された複数の画素をさらに備え、前記第1電極および前記第2電極は、前記複数の画素のそれぞれに形成されており、前記対向電極は、前記複数の画素の行ごとに形成されており、前記駆動部は、前記複数の画素の行ごとに前記駆動操作を実行しても良い（第7の構成）。

[0027] 上記第7の構成において、前記複数の画素の行ごとに形成されたゲートラインをさらに備え、前記複数の画素の一つに形成された前記第1電極および前記第2電極は、それぞれスイッチング素子を介して、前記ゲートラインの一つに電氣的に接続されていることが好ましい（第8の構成）。

- [0028] 上記の構成によれば、第1電極および第2電極は、それぞれスイッチング素子を介して、一つのゲートラインを共有している。第1電極および第2電極のそれぞれにゲートラインを形成する場合と比較して、配線を削減して開口率を高めることができる。また、第1電極および第2電極に電位を印加するタイミングを一致させることができる。
- [0029] 上記第1～第8のいずれかの構成において、前記第1駆動操作、前記第2駆動操作、前記第3駆動操作、および前記第4駆動操作をこの順で実行しても良い（第9の構成）。
- [0030] 上記の構成によれば、第1電極と第2電極との間に形成される電界の向きが反転する周期が、対向電極と共通電極との間に形成される電界の向きが反転する周期の約半分になる。電界を反転させる周期を短くすることによって、フリッカが認識されにくくなる。
- [0031] 上記第1～第8のいずれかの構成において、前記駆動部は、前記第1駆動操作、前記第3駆動操作、前記第2駆動操作、および前記第4駆動操作をこの順で実行しても良い（第10の構成）。
- [0032] 上記の構成によれば、対向電極と共通電極との間に形成される電界の向きが反転する周期が、第1電極と第2電極との間に形成される電界の向きが反転する周期の約半分になる。電界を反転させる周期を短くすることによって、フリッカが認識されにくくなる。
- [0033] 上記第1～第10のいずれかの構成において、前記単位期間は2フレーム期間であっても良い（第11の構成）。
- [0034] 本発明の一実施の態様にかかる駆動方法は、第1基板と、前記第1基板に形成された第1電極と、前記第1基板に形成された第2電極と、前記第1基板に対向して配置された第2基板と、前記第1基板および前記第2基板の一方に形成された対向電極と、前記第1基板および前記第2基板の他方に形成された共通電極と、前記第1基板と前記第2基板とに挟持される液晶層を含む液晶層とを備えた液晶表示装置の駆動方法であって、前記第1電極の電位を基準電位よりも低くし、前記第2電極の電位を前記基準電位よりも高くし

、前記対向電極の電位を前記基準電位よりも高くする第１駆動操作と、前記第１電極の電位を前記基準電位よりも高くし、前記第２電極の電位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも高くする第２駆動操作と、前記第１電極の電位を前記基準電位よりも低くし、前記第２電極の電位を前記基準電位よりも高くし、前記対向電極の電位を前記基準電位よりも低くする第３駆動操作と、前記第１電極の電位を前記基準電位よりも高くし、前記第２電極の電位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも低くする第４駆動操作とを含み、前記第１駆動操作、前記第２駆動操作、前記第３駆動操作、および前記第４駆動操作を単位期間に実行する（駆動方法の第１の態様）。

[0035] 上記駆動方法の第１の態様において、前記液晶層は誘電率異方性が正の液晶分子を含んでいても良い（駆動方法の第２の態様）。

[0036] [実施の形態]

以下、図面を参照し、本発明の実施の形態を詳しく説明する。図中同一または相当部分には同一符号を付してその説明は繰り返さない。なお、説明を分かりやすくするために、以下で参照する図面においては、構成が簡略化または模式化して示されたり、一部の構成部材が省略されたりしている。また、各図に示された構成部材間の寸法比は、必ずしも実際の寸法比を示すものではない。

[0037] [液晶表示装置]

図１は、本発明の一実施形態にかかる液晶表示装置１の一部を抜き出して模式的に示す斜視図である。液晶表示装置１は、アレイ基板（第１基板）１０と、対向基板（第２基板）３０と、アレイ基板１０および対向基板３０に挟持された液晶層２０とを備えている。

[0038] アレイ基板１０は、基板１１を含んでいる。基板１１は、透光性を有している。基板１１は、例えばガラス基板である。基板１１は、表面にパシベーション膜等が形成されていても良い。基板１１の一方の面には偏光板１５が配置されている。基板１１の他方の面には、共通電極１２、絶縁層１３、お

よびアレイ層 14 が、この順で形成されている。

[0039] 共通電極 12 は、基板 11 の表示領域の概略全面を覆って、一様な面状に形成されている。共通電極 12 は、透光性の導電膜であり、例えば ITO (Indium Tin Oxide) または IZO (Indium Zinc Oxide) の膜である。共通電極 12 は、例えば CVD (Chemical Vapor Deposition) またはスパッタリングによって成膜される。

[0040] 絶縁層 13 は、共通電極 12 の概略全面を覆って形成されている。絶縁層 13 は、透光性および絶縁性を有している。絶縁層 13 は、例えば窒化ケイ素、酸化ケイ素、または酸窒化ケイ素の膜であり、例えば CVD によって成膜される。絶縁膜 13 はまた、アクリル樹脂等の有機物であっても良く、この場合、例えばスピンコートまたはスリットコートによって成膜される。

[0041] アレイ層 14 は、それぞれに画素電極が形成された複数の画素 P_x を含んでいる。アレイ層 14 はさらに、画素電極に信号を供給するための配線（ソースライン 141 およびゲートライン 142）と、スイッチング素子とを含んでいる。

[0042] ソースライン 141 は、互いに平行に所定の間隔で形成されている。ゲートライン 142 は、ソースライン 141 と交差する方向に、互いに平行に所定の間隔で形成されている。ソースライン 141 およびゲートライン 142 は、導電性が高いことが好ましい。ソースライン 141 およびゲートライン 142 は、例えば金属膜である。

[0043] 以下では図 1 に示すように、ゲートライン 142 が延びる方向を x 方向と呼び、ソースライン 141 が延びる方向を y 方向と呼ぶ。さらに、基板 11 の法線方向を z 方向と呼ぶ。画素 P_x は、x 方向および y 方向に沿ってマトリクス状に配置されている。そのため、x 方向の位置が等しい複数の画素 P_x の一組を、画素 P_x の列と呼ぶ場合がある。さらに、y 方向の位置が等しい複数の画素 P_x の一組を、画素 P_x の行と呼ぶ場合がある。

[0044] 図 2 は、液晶表示装置 1 から一つの画素 P_x を抜き出して示す平面図であ

る。一つの画素 P_x を、2本のソースライン141Aおよび141Bと、1本のゲートライン142とが通過している。画素 P_x にはさらに、スイッチング素子であるTFT (Thin Film Transistor) 143Aおよび143B、ならびに画素電極である電極144A (第1電極) および144B (第2電極) が形成されている。

[0045] TFT 143Aは、ソースライン141Aとゲートライン142との交点近傍に形成されている。TFT 143Aのソースはソースライン141Aに接続され、ゲートはゲートライン142に接続され、ドレインは電極144Aに接続されている。TFT 143Bは、ソースライン141Bとゲートライン142との交点近傍に形成されている。TFT 143Bのソースはソースライン141Bに接続され、ゲートはゲートライン142に接続され、ドレインは電極144Bに接続されている。すなわち、TFT 143Aおよび143Bは、ゲートライン142を共有している。TFT 143Aおよび143Bのそれぞれにゲートラインを形成する場合と比較して、配線を削減して開口率を高めることができる。また、TFT 143AおよびTFT 144Bを動作させるタイミングを一致させることができる。

[0046] TFT 143Aおよび143Bは、例えばアモルファスシリコン、ポリシリコン、またはIGZO (Indium Gallium Zinc Oxide) によって形成されている。

[0047] 電極144Aおよび144Bは、いわゆる櫛歯形状である。すなわち、複数に枝分かれした本体部分と、本体部分同士を接続する接続部分とから構成されている。図2に示す例では、電極144Aは、y方向に延びて互いに平行に配置された2つの本体部分と、y方向の一方の端部で本体部分同士を接続する接続部分とから構成されている。同様に、電極144Bは、y方向に延びて互いに平行に配置された2つの本体部分と、y方向の一方の端部で本体部分同士を接続する接続部分とから構成されている。なお、この構成は例示であって、電極144Aおよび電極144Bは任意の形状を取り得る。

[0048] 電極144Aの本体部分と電極144Bの本体部分とは、交互に並ぶよう

に配置されている。この構成によって、電極 1 4 4 A と電極 1 4 4 B との間に電位差を形成して、 x y 面内方向に電界を形成することができる。図 2 に示す例では、電極 1 4 4 A の本体部分と電極 1 4 4 B の本体部分とは、 x 方向に交互に並ぶように配置されている。この構成によって、 x 方向に電界を形成することができる。

[0049] 電極 1 4 4 A および 1 4 4 B は、導電膜であり、例えば A l または C u 等の金属膜である。電極 1 4 4 A および 1 4 4 B は、I T O または I Z O 等の透明導電膜であっても良い。

[0050] 図 1 および図 2 では、ソースライン 1 4 1 A および 1 4 1 B、ゲートライン 1 4 2、T F T 1 4 3 A および 1 4 3 B、ならびに電極 1 4 4 A および 1 4 4 B は、同一の層上に形成されているように図示されている。しかしこれらは、絶縁膜等を介して複数の層に形成されていても良い。すなわちアレイ層 1 4 は、 z 方向の異なる位置に形成された複数の膜を含んでいても良い。アレイ層 1 4 は、公知の半導体プロセスによって製造することができる。

[0051] 再び図 1 を参照して、説明を続ける。対向基板 3 0 は、基板 3 1 を含んでいる。基板 3 1 は基板 1 1 と同様に、透光性を有している。基板 3 1 は、例えばガラス基板である。基板 3 1 は、表面にパシベーション膜等が形成されていても良い。基板 3 1 の一方の面には偏光板 3 3 が配置されている。基板 3 1 の他方の面には、対向電極 3 2 が形成されている。

[0052] 対向電極 3 2 は、画素 $P \times$ の行ごとに形成されている。より具体的には、対向電極 3 2 のそれぞれは、ゲートライン 1 4 2 と同じ方向 (x 方向) に延びた短冊状に形成されている。複数の対向電極 3 2 は、 y 方向に、ゲートライン 1 4 2 と同じ周期で、互いに平行に形成されている。

[0053] 対向電極 3 2 は、透光性の導電膜であり、例えば I T O または I Z O である。対向電極 3 2 は、例えば C V D またはスパッタリングによって成膜され、フォトリソグラフィによってパターンニングされる。

[0054] 液晶表示装置 1 は、アレイ基板 1 0 と対向基板 3 0 とを、周縁部を封止し

て貼り合わせ、間に液晶層 20 を形成することによって製造される。図 1 に示すように、アレイ基板 10 と対向基板 30 とは、アレイ層 14 と対向電極 32 とが向き合うように配置される。なお、図 1 には示していないが、アレイ層 14 および対向電極 32 を覆ってそれぞれに配向膜が形成されている。

[0055] 液晶層 20 を構成する液晶分子は、複屈折性を有している。すなわち、光学軸に平行に振動する光に対する屈折率 n_o と、光学軸に垂直に振動する光に対する屈折率 n_e とが異なっている。液晶表示装置 1 では、誘電率異方性 $\Delta n = n_e - n_o$ が正の液晶分子を使用する。液晶分子の誘電率異方性 Δn は、大きい方が好ましい。

[0056] 図 3 は、図 2 の A-A 線に沿った断面図である。図 4 は、液晶表示装置 1 の等価回路図である。図 4 に示すように、電極 144A と電極 144B とは、液晶容量 C_{lc1} を介して容量性結合している。電極 144A と対向電極 32 と、および電極 144B と対向電極 32 とは、それぞれ液晶容量 C_{lc2} を介して容量性結合している。電極 144A と共通電極 12 と、および電極 144B と共通電極 12 とは、それぞれ蓄積容量 C_s を介して容量性結合している。

[0057] 図 4 に示すように、ソースライン 141A には信号 V_{sA} が供給され、ソースライン 141B には信号 V_{sB} が供給される。ゲートライン 142 には信号 V_g が供給され、対向電極 32 には信号 V_c が供給される。信号 V_{sA} 、 V_{sB} 、 V_g 、および V_c の詳細については後述する。

[0058] 液晶表示装置 1 では、共通電極 12 は一定電位に保たれている。図 4 に示す例では、共通電極 12 の電位は接地電位であるが、接地電位以外の電位であっても良い。また、共通電極 12 にも信号線を接続して、共通電極 12 の電位を制御することができる構成としても良い。

[0059] 図 5A および図 5B を参照して、液晶表示装置 1 による表示動作の概略を説明する。

[0060] 液晶層 20 の液晶分子 20a は、誘電率異方性 Δn が正であり、分子長軸の方向と電界の方向とが平行になるように配向する。液晶表示装置 1 は、電

極 1 4 4 A、1 4 4 B、対向電極 3 2、および共通電極 1 2 の電位を制御して、液晶層 2 0 に電界を印加し、液晶分子 2 0 a の配向方向を制御する。なお、液晶表示装置 1 には、垂直配向用の配向膜が用いられている。これによって、液晶層 2 0 に電界が印加されていない場合、液晶分子 2 0 a は、分子長軸が z 方向を向くように配向する。

[0061] 以下では、電極 1 4 4 A と電極 1 4 4 B とによって形成される電界を横電界と呼び、共通電極 1 2 と対向電極 3 2 とによって形成される電界を縦電界と呼ぶ。

[0062] 図 5 A は、縦電界だけが形成され、横電界が形成されていない状態を模式的に示している。図 5 A に示す例では、対向電極 3 2 の電位は 7.5 V であり、電極 1 4 4 A、1 4 4 B、および共通電極 1 2 の電位は 0 V である。

[0063] 図 5 A では、液晶分子 2 0 a は、縦電界ならびに配向膜 1 5 および 3 3 の作用によって、分子長軸が z 方向と平行になるように配向している。このとき、液晶層 2 0 を通る光の偏光方向は、ほとんど変化しない。偏光板 1 5 および 3 3 は、透過軸が互いに直交するように配置されている。したがって、偏光板 1 5 および液晶層 2 0 を透過した光は、偏光板 3 3 によって遮られる。そのため、図 5 A のように横電界が形成されていない画素 P x では、黒表示（暗表示）が行われる。

[0064] 図 5 B は、縦電界に加えて、横電界が形成されている状態を模式的に示している。図 5 B に示す例では、対向電極 3 2 の電位は 7.5 V であり、電極 1 4 4 A の電位は 7.5 V であり、電極 1 4 4 B の電位は -7.5 V であり、共通電極 1 2 の電位は 0 V である。

[0065] 図 5 B では、液晶分子 2 0 a は、横電界によって、分子長軸が z 方向から x y 面内に傾いて配向している。このとき、液晶層 2 0 を通る光の偏光方向は、液晶分子 2 0 a の複屈折性によって変化する。これによって、偏光板 1 5 および液晶層 2 0 を透過した光が、偏光板 3 3 を透過できるようになる。そのため、図 5 B のように横電界が形成されている画素 P x では、白表示（明表示）が行われる。

[0066] このように、液晶表示装置 1 は、横電界の強さによって画素 $P \times$ の階調を制御することができる。液晶表示装置 1 では、黒表示を行う場合にも、白表示を行う場合にも、縦電界が形成されている。縦電界によって、白表示から黒表示に切り替わる際の応答速度を向上させることができる。すなわち、縦電界によって、 $x-y$ 面内に傾いた液晶分子 20a が z 方向に配向する速度を向上させることができる。

[0067] また、本実施形態によれば、黒表示は液晶分子 20a の垂直配向を用いて行っている。すなわち、特開 2004-354407 号公報の駆動方法のように、液晶分子 20a が水平に配向した状態での黒表示と、液晶分子 20a が垂直に配向した状態での黒表示とが混在しない。そのため、黒表示に対して補償を行うことができ、高いコントラストを得ることができる。

[0068] [駆動方法]

[第 1 の実施形態]

次に、液晶表示装置 1 の駆動方法について説明する。図 6 は、本発明の第 1 の実施形態にかかる駆動方法による、電極 144A の電位 V_a 、電極 144B の電位 V_b 、および対向電極 32 の電位 V_c の時間変化を示すグラフである。図 6 の縦軸は各電極の電位を示し、横軸は時刻を示している。

[0069] 図 6 に示すように、電極 144A の電位 V_a と電極 144B の電位 V_b とは、一定周期で極性が反転している。電位 V_a および V_b の極性が反転する周期の長さは同一であり、極性が反転するタイミングも同期している。電位 V_a と電位 V_b とは、常に反対極性である。

[0070] 対向電極 32 の電位 V_c は、電位 V_a および V_b の 2 倍の周期（ $1/2$ の周波数）で極性が反転している。電位 V_c の極性が反転するタイミングは、電位 V_a および V_b の極性が反転するタイミングの一部と同期している。すなわち電位 V_c は、電位 V_a および V_b の極性が反転するタイミングに同期して極性が反転した後、次に電位 V_a および V_b の極性が反転するタイミングでは極性が反転しない。そして電位 V_c は、その次に電位 V_a および V_b が反転するタイミングで、再び極性が反転する。

[0071] この動作を換言すると、次のようになる。まず、時刻 t_1 において、電極 144A の電位 V_a を負極性にし、電極 144B の電位 V_a を正極性にし、対向電極 32 の電位 V_c を正極性にする駆動操作（第 1 駆動操作）が実行されている。時刻 t_2 において、電位 V_a を正極性にし、電位 V_b を負極性にし、電位 V_c を正極性にする駆動操作（第 2 駆動操作）が実行されている。時刻 t_3 において、電位 V_a を負極性にし、電位 V_b を正極性にし、電位 V_c を負極性にする駆動操作（第 3 駆動操作）が実行されている。そして、時刻 t_4 において、電位 V_a を正極性にし、電位 V_b を負極性にし、電位 V_c を負極性にする駆動操作（第 4 駆動操作）が実行されている。

[0072] なお、電位 V_c の極性は時刻 t_2 では反転せず、もとの極性（正極性）が維持されている。本明細書では、このような操作も、「電位 V_c を正極性にする駆動操作」と呼ぶ。同様に、電位 V_c の極性は時刻 t_4 では反転せず、もとの極性（負極性）が維持されている。このような操作も、「電位 V_c を負極性にする駆動操作」と呼ぶ。

[0073] 本実施形態では、時刻 t_5 において、再び第 1 駆動操作が実行される。以降、第 1 駆動操作～第 4 駆動操作が、繰り返し実行される。

[0074] 第 1 駆動操作～第 4 駆動操作は、一定間隔で実行される。これによって、時刻 t_1 から時刻 t_2 までの期間 A_1 、時刻 t_2 から時刻 t_3 までの期間 A_2 、時刻 t_3 から時刻 t_4 までの期間 A_3 、および時刻 t_4 から時刻 t_5 までの期間 A_4 の長さが、相互に等しくなる。

[0075] 本実施形態の効果を、図 7A～図 7D を参照して説明する。

[0076] 図 7A～図 7D は、図 2 の A-A 線に沿った断面図である。図 7A～図 7D では、図を見易くするために一部のハッチングを省略している。図 7A～図 7D では、電極 144A および 144B、対向電極 32、ならびに共通電極 12 によって形成される電界の方向と大きさを、矢印で模式的に示している。実線の矢印は 15V の電位差によって形成された電界であることを示し、破線の矢印は 7.5V の電位差によって形成された電界であることを示している。矢印の向きは電界の方向を示し、高電位側から低電位側に向かうよ

うに図示している。後述する図9 A、図9 B、図13 A～図13 D、および図19 A～図19 Dについても同様である。

[0077] 図7 Aは、図6の期間A 1において、液晶層20に形成される電界を模式的に示す断面図である。期間A 1では、電極144 Aの電位 V_a は -7.5 V、電極144 Bの電位 V_b は 7.5 V、対向電極32の電位 V_c は 7.5 V、共通電極12の電位は 0 Vである。これによって、電極144 Bから電極144 Aに向かって電界が形成されている。また、対向電極32から電極144 Aに向かって電界が形成されている。さらに、対向電極32から共通電極12に向かって、電極144 Bから共通電極12に向かって、共通電極12から電極144 Aに向かって、それぞれ電界が形成されている。

[0078] 図7 Bは、図6の期間A 2において、液晶層20に形成される電界を模式的に示す断面図である。期間A 2では、電極144 Aの電位 V_a は 7.5 V、電極144 Bの電位 V_b は -7.5 V、対向電極32の電位 V_c は 7.5 V、共通電極12の電位は 0 Vである。これによって、電極144 Aから電極144 Bに向かって電界が形成されている。また、対向電極32から電極144 Bに向かって電界が形成されている。さらに、対向電極32から共通電極12に向かって、電極144 Aから共通電極12に向かって、共通電極12から電極144 Bに向かって、それぞれ電界が形成されている。

[0079] 図7 Cは、図6の期間A 3において、液晶層20に形成される電界を模式的に示す断面図である。期間A 3では、電極144 Aの電位 V_a は -7.5 V、電極144 Bの電位 V_b は 7.5 V、対向電極32の電位 V_c は -7.5 V、共通電極12の電位は 0 Vである。これによって、電極144 Bから電極144 Aに向かって電界が形成されている。また、電極144 Bから対向電極32に向かって電界が形成されている。さらに、共通電極12から対向電極32に向かって、電極144 Bから共通電極12に向かって、共通電極12から電極144 Aに向かって、それぞれ電界が形成されている。

[0080] 図7 Dは、図6の期間A 4において、液晶層20に形成される電界を模式的に示す断面

図である。期間A4では、電極144Aの電位 V_a は7.5V、電極144Bの電位 V_b は-7.5V、対向電極32の電位 V_c は-7.5V、共通電極12の電位は0Vである。これによって、電極144Aから電極144Bに向かって電界が形成されている。また、電極144Aから対向電極32に向かって電界が形成されている。さらに、共通電極12から対向電極32に向かって、電極144Aから共通電極12に向かって、共通電極12から電極144Bに向かって、それぞれ電界が形成されている。

[0081] 図7Aを参照して、期間A1では、電極144Aと対向電極32との間には電界が形成されているが、電極144Bと対向電極32との間には電界が形成されていない。そのため、一つの画素Px内において、電界に偏りが生じている。これは、期間A4においても同様である。一方、図7Bを参照して、期間A2では期間A1と対照的に、電極144Bと対向電極32との間には電界が形成されているが、電極144Aと対向電極32との間には電界が形成されていない。これは、期間A3においても同様である。

[0082] 本実施形態では、第1駆動操作～第4駆動操作を実行することによって、電界の偏りを打ち消すことができる。すなわち、期間A1～期間A4を経ることによって、電極144Aおよび電極144Bの一方と対向電極32との間に、電界が集中するのを防ぐことができる。

[0083] また本実施形態では、図7Aと図7Dとを比較すれば分かるように、期間A1と期間A4とにおける電界の方向は、互いに反転している。同様に、図7Bと図7Cとを比較すれば分かるように、期間A2と期間A3とにおける電界の方向は、互いに反転している。これによって、液晶層20の電荷が偏るのを防止することができる。

[0084] また本実施形態では、電位 V_a および V_b の極性を、電位 V_c の極性を反転させる周波数の2倍の周波数で反転させている。電界を反転させる周波数を高くすることで、フリッカが認識されにくくなる。

[0085] [比較例]

次に、本実施形態の効果を説明するための仮想的な比較例について説明す

る。図 8 は、比較例にかかる駆動方法による、電極 144 a の電位 V_a 、電極 144 B の電位 V_b 、および対向電極 32 の電位 V_c の時間変化を示すグラフである。図 8 の縦軸は各電極の電位を示し、横軸は時刻を示している。

[0086] 比較例では、電位 V_a 、 V_b 、および V_c は、一定周期で極性が反転している。比較例では、電位 V_a 、 V_b 、および V_c の極性が反転する周期の長さはすべて同一で、極性が反転するタイミングも同期している。電位 V_a と電位 V_b と、および電位 V_a と電位 V_c とは常に反対極性であり、電位 V_b と電位 V_c とは常に同一極性である。

[0087] 図 8 に示すように、比較例にかかる駆動方法によれば、期間 B 1 と期間 B 2 とが交互に繰り返される。

[0088] 図 9 A は、図 8 の期間 B 1 において、液晶層 20 に形成される電界を模式的に示す断面図である。期間 B 1 では、電極 144 A の電位 V_a は -7.5 V、電極 144 B の電位 V_b は 7.5 V、対向電極 32 の電位 V_c は 7.5 V、共通電極 12 の電位は 0 V である。

[0089] 図 9 B は、図 8 の期間 B 2 において、液晶層 20 に形成される電界を模式的に示す断面図である。期間 B 2 では、電極 144 A の電位 V_a は -7.5 V、電極 144 B の電位 V_b は 7.5 V、対向電極 32 の電位 V_c は -7.5 V、共通電極 12 の電位は 0 V である。

[0090] 図 9 A と図 9 B とを参照して、期間 B 1 と期間 B 2 とにおける電界の方向は、互いに反転している。したがって、比較例にかかる駆動方法によっても、液晶層 20 の電荷が偏るのを防止することができる。

[0091] 一方、比較例にかかる駆動方法では、期間 B 1 と期間 B 2 との両方において、電極 144 A と対向電極 32 との間に電界が形成され、電極 144 B と対向電極 32 との間には電界が形成されていない。そのため、期間 B 1 と期間 B 2 とを繰り返しても、電界の偏りは解消されない。

[0092] 電界に偏りが生じると、場所によって液晶分子の配向状態が変化するため、画素 $P \times$ 内に輝度ムラが発生する場合がある。また、電界が集中する箇所に不純物イオンが蓄積されやすくなるため、焼き付きが発生しやすくなる。

[0093] 本実施形態にかかる駆動方法によれば、比較例と異なり、画素P x内で電界が偏るのを防止することができる。

[0094] 以上、本発明の第1の実施形態にかかる駆動方法を、比較例を交えて説明した。本実施形態では、中心電圧（バイアス電圧）を0Vとして、電位V a、V b、およびV cを変化させる態様を例示した。しかし、電極144 Aおよび144 B、対向電極32、ならびに共通電極12に、同一のバイアス電圧が印加されていても良い。例えばこれら全ての電極に7.5Vのバイアス電圧が印加されている場合、電位V a、V b、およびV cは、0Vと15Vとの間で変化する。この場合でも、本実施形態と同じ効果が得られる。また、本実施形態では、電位V a、V b、およびV cの振幅を全て15Vとして説明したが、電位V a、V b、およびV cの振幅は任意である。

[0095] 電極144 Aおよび144 Bは、TFT143 Aおよび143 Bに接続されている。そのため、TFT143 Aおよび143 BのON、OFFによるゲート電圧の変化によって、電極144 Aおよび144 Bの電位は変動する。電極144 Aおよび144 Bの電位は、具体的には、 $\Delta V = (V_{gh} - V_{gl}) \cdot C_{gd} / C_{pix}$ 程度変動する。ここで、 V_{gh} はTFT143 A（143 B）がON時のゲート電圧であり、 V_{gl} はTFT143 A（143 B）がOFF時のゲート電圧である。また、 C_{gd} はTFT143 A（143 B）のゲートドレイン間の容量であり、 C_{pix} は電極144 Aおよび144 Bの負荷容量である。電極144 Aおよび144 Bには、この電位変動 ΔV を見込んだ電圧を印加することが好ましい。

[0096] 本実施形態のように、電位V aと電位V bとは、共通電極12の電位を中心として対称であることが好ましい。換言すれば、電極144 Aと共通電極12との間の電位差の絶対値、および電極144 Bと共通電極12との間の電位差の絶対値が等しいことが好ましい。これによって、電界を対称にすることができる。この場合、上記の電位変動 ΔV を含めた実効電位において、電極144 Aと共通電極12との間の電位差の絶対値、および電極144 Bと共通電極12との間の電位差の絶対値を等しくすることが好ましい。

[0097] 本実施形態のように、対向電極 32 と共通電極 12 との間の電位差の絶対値は一定であることが好ましい。これによって、対向電極 32 および共通電極 12 によって形成される縦電界の強さが一定となる。そのため、フリッカの発生を抑制することができる。

[0098] [モジュールによる駆動]

以下、本発明の第 1 の実施形態にかかる駆動方法を実行するためのより具体的な構成を説明する。

[0099] 図 10 は、液晶表示装置 1 の機能的構成を示すブロック図である。液晶表示装置 1 は、制御部 51 と駆動部 52 とをさらに備えている。駆動部 52 は、ソースドライバ 521 と、ゲートドライバ 522 と、対向電極ロウドライバ 523 とを含んでいる。

[0100] 制御部 51 および駆動部 52 は例えば、TAB (Tape Automated Bonding) 技術または COG (Chip On Glass) 技術によって、アレイ基板 10 または対向基板 30 に実装されている。制御部 51 および駆動部 52 の一部または全部が、アレイ基板 10 および対向基板 30 以外の場所に配置されていても良い。

[0101] 制御部 51 は、外部から供給される映像信号 V_{in} に所定の処理を実行して、ソースドライバ 521、ゲートドライバ 522、および対向電極ロウドライバ 523 へ供給する。

[0102] ソースドライバ 521 は、制御部 51 から供給された信号に基づいて信号 V_{sA} および V_{sB} を生成する。そして、ソースドライバ 521 は、信号 V_{sA} をソースライン 141A に供給し、信号 V_{sB} をソースライン 141B に供給する。

[0103] ゲートドライバ 522 は、制御部 51 から供給された信号に基づいて信号 V_g を生成し、ゲートライン 142 に供給する。ここで、ゲートライン 142 の数を n (n は自然数) とし、 m 行目 ($1 \leq m \leq n$) のゲートライン 142 に供給される信号 V_g を、信号 V_{g_m} と表記する。

[0104] 対向電極ロウドライバ 523 は、制御部 51 から供給された信号に基づい

て信号 V_c を生成し、対向電極 32 に供給する。信号 V_g と同様に、 m 行目の対向電極 32 に供給される信号 V_c を、信号 V_{c_m} と表記する。

[0105] 図 11 は、本発明の第 1 の実施形態にかかる駆動方法を実行するための、各信号のタイミングチャートである。

[0106] 信号 V_{sA} および V_{sB} は、一定の周期で極性が反転している。信号 V_{sA} および V_{sB} の極性が反転する周期の長さは同一であり、極性が反転するタイミングも同期している。より具体的には、信号 V_{sA} および V_{sB} は、1 フレーム期間 T の半分の周期で極性が反転している。信号 V_{sA} と信号 V_{sB} とは、常に反対極性である。また、任意のある時刻において、信号 V_{sA} の絶対値と V_{sB} の絶対値とは等しくなっている。

[0107] 信号 V_{g1} ~ 信号 V_{g_n} は、時分割で一つずつハイレベルになる。すなわち、ある期間 t_a では、信号 V_{g_1} がハイレベルになり、信号 V_{g_2} ~ V_{g_n} はローレベルになっている。そして、信号 V_{g_1} がローレベルになるのと同期して、信号 V_{g_2} がハイレベルになる。信号 V_{g_2} がハイレベルの期間は、信号 V_{g_1} および信号 V_{g_3} ~ V_{g_n} はローレベルになっている。このように、信号 V_{g1} ~ V_{g_n} の一つが順次ハイレベルになり、他の信号はローレベルになる。

[0108] 本実施形態では、1 フレーム期間 T の半分の期間で、信号 V_{g1} ~ V_{g_n} を 1 回ずつハイレベルにする。すなわち、本実施形態は、1 フレーム期間 T にゲートライン 142 を 2 回走査する倍速駆動を行っている。

[0109] このときの動作を、図 4 を参照して説明する。信号 V_{g_m} がハイレベルになると、 m 行目のゲートライン 142 に接続された TFT 143A および 143B がオンになる。これによって、ソースライン 141A から信号 V_{sA} が電極 144A に供給され、ソースライン 141B から信号 V_{sB} が電極 144B に供給される。電極 144A および電極 144B の電位は、信号 V_{g_m} がローレベルになって TFT 143A および 143B がオフになった後も、液晶容量 C_{lc1} および C_{lc2} ならびに蓄積容量 C_s によって概略一定に維持される。

[0110] なお、各列への信号 V_{sA} および V_{sB} の供給は時分割で行っても良く（点順次駆動）、一斉に行っても良い（線順次駆動）。

[0111] 再び図 11 を参照して、説明を続ける。 m 行目の対向電極 32 に供給される信号 V_{c_m} は、信号 V_{g_m} がハイレベルになるタイミングに同期して、極性が反転している。ただし、信号 V_{c_m} の極性が反転する周期の長さは、信号 V_{g_m} がハイレベルになる周期の長さの 2 倍である。すなわち信号 V_{c_m} は、信号 V_{g_m} がハイレベルになるタイミングに同期して極性が反転した後、次に信号 V_{g_m} がハイレベルになるタイミングでは極性が反転しない。そして信号 V_{c_m} は、その次に信号 V_{g_m} がハイレベルになるタイミングで、再び極性が反転する。信号 V_{c_m} の極性が反転する周期の長さは、1 フレーム期間 T の長さに等しい。

[0112] このように信号 V_{sA} 、 V_{sB} 、 $V_{g_1} \sim V_{g_n}$ 、および $V_{c_1} \sim V_{c_n}$ を供給することによって、本発明の第 1 の実施形態にかかる駆動方法が実行される。すなわち、 m 行目の画素 P_x では、信号 V_{g_m} が 1 回目にハイレベルになってから 2 回目にハイレベルになるまでが、図 7 A によって説明した期間 A_1 になる。信号 V_{g_m} が 2 回目にハイレベルになってから 3 回目にハイレベルになるまでが、図 7 B によって説明した期間 A_2 になる。信号 V_{g_m} が 3 回目にハイレベルになってから 4 回目にハイレベルになるまでが、図 7 C によって説明した期間 A_3 になる。信号 V_{g_m} が 4 回目にハイレベルになってから 5 回目にハイレベルになるまでが、図 7 D によって説明した期間 A_4 になる。

[0113] 以上、本発明の第 1 の実施形態にかかる駆動方法を実行するための具体的な構成について説明した。本実施形態では、1 フレーム期間 T にゲートライン 142 を 2 回走査する場合を説明した。これによって、1 フレーム目に第 1 駆動操作および第 2 駆動操作が実行され、2 フレーム目に第 3 駆動操作および第 4 駆動操作が実行される。すなわち、本実施形態は、第 1 駆動操作～第 4 駆動操作を、2 フレーム期間に実行している。しかし、1 フレーム期間 T にゲートライン 142 を 1 回走査する構成としても良い。この場合、第 1

駆動操作～第4 駆動操作は4 フレーム期間で実行される。また、1 フレーム期間T にゲートライン1 4 2 を4 回走査する構成としても良い。この場合、第1 駆動操作～第4 駆動操作は1 フレーム期間で実行される。

[0114] 本実施形態のように、共通電極1 2 の電位は一定とすることが好ましい。本実施形態では、共通電極1 2 の電位を一定とし、対向電極3 2 の電位を変化させて縦電界を形成している。すなわち、共通電極1 2 は常に、表示領域の全体にわたって一定の電位である。これによって、共通電極1 2 を、対向電極3 2 のように画素P x の行ごとに形成したり、線順次駆動したりする必要がなくなる。

[0115] [第2の実施形態]

図1 2 は、本発明の第2の実施形態にかかる駆動方法による、電極1 4 4 A の電位 V_a 、電極1 4 4 B の電位 V_b 、および対向電極3 2 の電位 V_c の時間変化を示すグラフである。図1 2 の縦軸は各電極の電位を示し、横軸は時刻を示している。

[0116] 本実施形態においても、電極1 4 4 A の電位 V_a と電極1 4 4 B の電位 V_b とは、一定周期で極性が反転している。電位 V_a および V_b の極性が反転する周期の長さは同一であり、極性が反転するタイミングも同期している。電位 V_a と電位 V_b とは、常に反対極性である。

[0117] 本実施形態では第1の実施形態と異なり、対向電極3 2 の電位 V_c は、電位 V_a および V_b の $1/2$ の周期（2 倍の周波数）で極性が反転している。電位 V_c の極性が反転するタイミングの一部は、電位 V_a および V_b の極性が反転するタイミングと同期している。すなわち電位 V_c は、電位 V_a および V_b の極性が反転するタイミングと同期して極性が反転するが、この間にさらに一回、極性が反転している。

[0118] この動作を換言すると、次のようになる。まず、時刻 t_1 において、電極1 4 4 A の電位 V_a を負極性にし、電極1 4 4 B の電位 V_b を正極性にし、対向電極3 2 の電位 V_c を正極性にする駆動操作（第1の実施形態における第1 駆動操作に相当）が実行されている。時刻 t_2 において、電位 V_a を負

極性にし、電位 V_b を正極性にし、電位 V_c を負極性にする駆動操作（第 1 の実施形態における第 3 駆動操作に相当）が実行されている。時刻 t_3 において、電位 V_a を正極性にし、電位 V_b を負極性にし、電位 V_c を正極性にする駆動操作（第 1 の実施形態における第 2 駆動操作に相当）が実行されている。そして、時刻 t_4 において、電位 V_a を正極性にし、電位 V_b を負極性にし、電位 V_c を負極性にする駆動操作（第 1 の実施形態における第 4 駆動操作に相当）が実行されている。

[0119] 本実施形態においても、時刻 t_5 において、再び第 1 駆動操作が実行される。以降、第 1 駆動操作、第 3 駆動操作、第 2 駆動操作、および第 4 駆動操作が、繰り返し実行される。

[0120] 本実施形態においても、第 1 駆動操作、第 3 駆動操作、第 2 駆動操作、および第 4 駆動操作は、一定間隔で実行される。これによって、時刻 t_1 から時刻 t_2 までの期間 C_1 、時刻 t_2 から時刻 t_3 までの期間 C_2 、時刻 t_3 から時刻 t_4 までの期間 C_3 、および時刻 t_4 から時刻 t_5 までの期間 C_4 の長さが、相互に等しくなる。

[0121] 図 13A は、図 12 の期間 C_1 において、液晶層 20 に形成される電界を模式的に示す断面図である。期間 C_1 では、電極 144A の電位 V_a は -7.5 V 、電極 144B の電位 V_b は 7.5 V 、対向電極 32 の電位 V_c は 7.5 V 、共通電極 12 の電位は 0 V である。これによって、電極 144B から電極 144A に向かって電界が形成されている。また、対向電極 32 から電極 144A に向かって電界が形成されている。さらに、対向電極 32 から共通電極 12 に向かって、電極 144B から共通電極 12 に向かって、共通電極 12 から電極 144A に向かって、それぞれ電界が形成されている。

[0122] 図 13B は、図 12 の期間 C_2 において、液晶層 20 に形成される電界を模式的に示す断面図である。期間 C_2 では、電極 144A の電位 V_a は -7.5 V 、電極 144B の電位 V_b は 7.5 V 、対向電極 32 の電位 V_c は -7.5 V 、共通電極 12 の電位は 0 V である。これによって、電極 144B から電極 144A に向かって電界が形成されている。また、電極 144B か

ら対向電極 3 2 に向かって電界が形成されている。さらに、共通電極 1 2 から対向電極 3 2 に向かって、電極 1 4 4 B から共通電極 1 2 に向かって、共通電極 1 2 から電極 1 4 4 A に向かって、それぞれ電界が形成されている。

[0123] 図 1 3 C は、図 1 2 の期間 C 3 において、液晶層 2 0 に形成される電界を模式的に示す断面図である。期間 C 3 では、電極 1 4 4 A の電位 V_a は 7.5 V、電極 1 4 4 B の電位 V_b は -7.5 V、対向電極 3 2 の電位 V_c は 7.5 V、共通電極 1 2 の電位は 0 V である。これによって、電極 1 4 4 A から電極 1 4 4 B に向かって電界が形成されている。また、対向電極 3 2 から電極 1 4 4 B に向かって電界が形成されている。さらに、対向電極 3 2 から共通電極 1 2 に向かって、電極 1 4 4 A から共通電極 1 2 に向かって、共通電極 1 2 から電極 1 4 4 B に向かって、それぞれ電界が形成されている。

[0124] 図 1 3 D は、図 1 2 の期間 C 4 において、液晶層 2 0 に形成される電界を模式的に示す断面図である。期間 C 4 では、電極 1 4 4 A の電位 V_a は 7.5 V、電極 1 4 4 B の電位 V_b は -7.5 V、対向電極 3 2 の電位 V_c は -7.5 V、共通電極 1 2 の電位は 0 V である。これによって、電極 1 4 4 A から電極 1 4 4 B に向かって電界が形成されている。また、電極 1 4 4 A から対向電極 3 2 に向かって電界が形成されている。さらに、共通電極 1 2 から対向電極 3 2 に向かって、電極 1 4 4 A から共通電極 1 2 に向かって、共通電極 1 2 から電極 1 4 4 B に向かって、それぞれ電界が形成されている。

[0125] 本実施形態においても、第 1 駆動操作、第 3 駆動操作、第 2 駆動操作、および第 4 駆動操作を実行することによって、電界の偏りを打ち消すことができる。すなわち、期間 C 1 ~ 期間 C 4 を経ることによって、電極 1 4 4 A および電極 1 4 4 B の一方と対向電極 3 2 との間に、電界が集中するのを防ぐことができる。

[0126] 本実施形態においても、図 1 3 A と図 1 3 D とを比較すれば分かるように、期間 C 1 と期間 C 4 とにおける電界の方向は、互いに反転している。同様に、図 1 3 B と図 1 3 C とを比較すれば分かるように、期間 C 2 と期間 C 3 とにおける電界の方向は、互いに反転している。これによって、液晶層 2 0

の電荷が偏るのを防止することができる。

[0127] また本実施形態では、電位 V_c の極性を、電位 V_a および V_b の極性を反転させる周波数の2倍の周波数で反転させている。周波数を上げることで、フリッカが認識されにくくなる。

[0128] 図14は、本発明の第2の実施形態にかかる駆動方法を実行するための、各信号のタイミングチャートである。

[0129] 図14に示すタイミングチャートは、第1の実施形態の場合（図11）と比較して、信号 V_{Sa} 、 V_{Sb} 、および $V_{c_1} \sim V_{c_n}$ の極性が反転する周期の長さが異なっている。

[0130] すなわち、信号 V_{sA} および V_{sB} は、1フレーム期間 T と同じ長さの周期で極性が反転している。また、信号 $V_{c_1} \sim V_{c_n}$ は、1フレーム期間 T の半分の長さの周期で極性が反転している。本実施形態では、 m 行目の対向電極32に供給される信号 V_{c_m} は、信号 V_{g_m} がハイレベルになるタイミングに同期して、極性が反転している。

[0131] このように信号 V_{sA} 、 V_{sB} 、 $V_{g_1} \sim V_{g_n}$ 、および $V_{c_1} \sim V_{c_n}$ を供給することによって、本発明の第2の実施形態にかかる駆動方法が実行される。すなわち、 m 行目の画素 P_x では、信号 V_{g_m} が1回目にハイレベルになってから2回目にハイレベルになるまでが、図13Aによって説明した期間 C_1 になる。信号 V_{g_m} が2回目にハイレベルになってから3回目にハイレベルになるまでが、図13Bによって説明した期間 C_2 になる。信号 V_{g_m} が3回目にハイレベルになってから4回目にハイレベルになるまでが、図13Cによって説明した期間 C_3 になる。信号 V_{g_m} が4回目にハイレベルになってから5回目にハイレベルになるまでが、図13Dによって説明した期間 C_4 になる。

[0132] [液晶表示装置の構成の変形例1]

本発明の第1の実施形態または第2の実施形態にかかる駆動方法は、液晶表示装置1に加えて、以下に説明する液晶表示装置2または3に対しても好適に用いることができる。図15は、本発明の変形例にかかる液晶表示装置

2の模式的断面図である。図16は、液晶表示装置2の等価回路図である。

[0133] 液晶表示装置2は、液晶表示装置1の対向基板30に代えて、対向基板40を備えている。対向基板40は、対向基板30が備える構成に加えて、オーバーコート層41をさらに含んでいる。

[0134] オーバーコート層41は、対向電極32を覆って形成されている。オーバーコート層41は、透光性および絶縁性を有している。オーバーコート層41は、例えば窒化ケイ素、酸化ケイ素、または酸窒化ケイ素の膜であり、例えばCVDによって成膜される。オーバーコート層41はまた、アクリル樹脂等の有機物であっても良く、この場合、例えばスピコートまたはスリットコートによって成膜される。

[0135] 図16に示すように、電極144Aと対向電極32と、および電極144Bと対向電極32Bとは、それぞれ液晶容量 C_{1c2} およびオーバーコート層41の容量 C_{oc} を介して容量性結合している。

[0136] 液晶表示装置2の構成によれば、オーバーコート層41によって、縦電界の強さが小さくなる。縦電界の強さが小さくなることで、相対的に横電界の影響が大きくなり、液晶分子がx方向に配向し易くなる。これによって、白表示時の透過率を向上させることができる。

[0137] オーバーコート層41の比誘電率は、1よりも大きいことが好ましい。オーバーコート層41が厚すぎると、液晶分子の応答速度が低下する。そのため、オーバーコート層41の厚さは、 $0\mu\text{m}$ よりも大きく $4\mu\text{m}$ 未満であることが好ましい。また、このときのセルギャップ（液晶層20の厚さ）は、 $2\mu\text{m}$ よりも大きく $7\mu\text{m}$ 以下であることが好ましい。

[0138] 液晶表示装置2に対しても、本発明の第1の実施形態にかかる駆動方法、または本発明の第2の実施形態にかかる駆動方法を実行することで、画素Px内で電界が偏るのを防止することができる。

[0139] [液晶表示装置の構成の変形例2]

図17は、本発明の変形例にかかる液晶表示装置3の模式的断面図である。図18は、液晶表示装置3の等価回路図である。

[0140] 液晶表示装置 3 は、液晶表示装置 1 と比較して、アレイ基板 10 に代えてアレイ基板 50 を備え、対向基板 30 に代えて対向基板 60 を備えている。液晶表示装置 2 では、共通電極 12 は対向基板 60 に形成され、対向電極 32 はアレイ基板 50 に形成されている。

[0141] 以下、液晶表示装置 3 に対して、本発明の第 1 の実施形態にかかる駆動方法（図 6）を適用した場合の効果を、図 19A～図 19D を参照して説明する。図 19A は、図 6 の期間 A1 において、液晶層 20 に形成される電界を模式的に示す断面図である。図 19B は、図 6 の期間 A2 において、液晶層 20 に形成される電界を模式的に示す断面図である。図 19C は、図 6 の期間 A3 において、液晶層 20 に形成される電界を模式的に示す断面図である。図 19D は、図 6 の期間 A4 において、液晶層 20 に形成される電界を模式的に示す断面図である。

[0142] 図 19A を参照して、期間 A1 では、電極 144A と対向電極 32 との間には電界が形成されているが、電極 144B と対向電極 32 との間には電界が形成されていない。そのため、一つの画素 $P \times$ 内において、電界に偏りが生じている。これは、期間 A4 においても同様である。一方、図 19B を参照して、期間 A2 では期間 A1 と対照的に、電極 144B と対向電極 32 との間には電界が形成されているが、電極 144A と対向電極 32 との間には電界が形成されていない。これは、期間 A3 においても同様である。

[0143] 第 1 駆動操作～第 4 駆動操作を実行することによって、電界の偏りを打ち消すことができる。すなわち、期間 A1～期間 A4 を経ることによって、電極 144A および電極 144B の一方と対向電極 32 との間に、電界が集中するのを防ぐことができる。また、図 19A と図 19D とを比較すれば分かるように、期間 A1 と期間 A4 とにおける電界の方向は、互いに反転している。同様に、図 19B と図 19C とを比較すれば分かるように、期間 A2 と期間 A3 とにおける電界の方向は、互いに反転している。これによって、液晶層 20 の電荷が偏るのを防止することができる。

[0144] 液晶表示装置 3 に対して、本発明の第 2 の実施形態にかかる駆動方法（図 1 2）を適用しても良い。また、液晶表示装置 3 は、液晶表示装置 2 で説明したオーバーコート層 4 1 1 を備えていても良い。

[0145] [その他の実施形態]

以上、本発明についての実施形態を説明したが、本発明は上述の各実施形態のみに限定されず、発明の範囲内で種々の変更が可能である。また、各実施形態は、適宜組み合わせて実施することが可能である。

実施例

[0146] 以下、実施例に基づいて本発明をより具体的に説明する。なお、この実施例は本発明を限定するものではない。

[0147] 本発明の効果を確認するため、本発明の第 1 の実施形態にかかる駆動方法（駆動方法 1）および第 2 の実施形態にかかる駆動方法（駆動方法 2）を実行し、画素 $P \times$ 内での輝度ムラおよび映像表示における焼付き判定による評価を行った。また、比較例にかかる駆動方法（図 8）についても同様に評価を行った。駆動方法 1 および駆動方法 2 については、液晶表示装置 1（オーバーコートなし）および液晶表示装置 2（オーバーコートあり）について評価を行った。比較例にかかる駆動方法については、液晶表示装置 1（オーバーコートなし）についてのみ評価を行った。

[0148] 図 20 に評価の結果を示す。輝度ムラは、一つの画素 $P \times$ 内における、輝度の最大値と最小値との差が、最大値の 10% 以下であるかを判断基準とした。図 20 の「輝度ムラ」の欄には、輝度差が最大値の 10% 超である場合は「> 10」を、輝度差が最大値の 10% 以下である場合は「 ≤ 10 」を記入した。

[0149] 焼付きは映像表示（0 階調（黒表示）と 255 階調（白表示）とを含む）を常温で 100 時間行った後、32 階調表示（グレー表示）を行い、ND フィルタ越しに焼付き残像が確認できるかを判断基準とした。図 20 の「焼付き」の欄には、ND 5% で焼付き残像が確認できる場合は「ND 5」を、ND 5% では焼付き残像が確認できないが、ND 10% では焼付き残像が確認

できる場合は「ND 10」を、ND 10%でも焼付き残像が確認できない場合は「-」を記入した。

[0150] 図20に示すように、本発明の実施形態にかかる駆動方法は、比較例にかかる駆動方法と比較して、画素P×内での輝度ムラおよび焼付きを低減できることが確認された。

[0151] なお、オーバーコートありの場合、焼付き評価が「ND 10」となっている。これは、オーバーコート層41中の不純物イオンが原因であると考えられる。

産業上の利用可能性

[0152] 本発明は、液晶表示装置およびその駆動方法として産業上の利用が可能である。

符号の説明

[0153] 1, 2, 3 液晶表示装置
10, 50 アレイ基板
11 基板
12 共通電極
13 絶縁層
14 アレイ層
141A, 141B ソースライン
142 ゲートライン
143A, 143B TFT
144A, 144B 電極
15 偏光板
20 液晶層
30, 40, 60 対向基板
31 基板
32 対向電極
33 偏光板

4 1 オーバーコート層

請求の範囲

[請求項1]

第1基板と、
前記第1基板に形成された第1電極と、
前記第1基板に形成された第2電極と、
前記第1基板に対向して配置された第2基板と、
前記第1基板および前記第2基板の一方に形成された対向電極と、
前記第1基板および前記第2基板の他方に形成された共通電極と、
前記第1基板と前記第2基板とに挟持され、誘電率異方性が正の液晶分子を含む液晶層と、
前記第1電極、前記第2電極、および前記対向電極の電位を制御する駆動部とを備え、
前記駆動部は、
前記第1電極の電位を基準電位よりも低くし、前記第2電極の電位を前記基準電位よりも高くし、前記対向電極の電位を前記基準電位よりも高くする第1駆動操作と、
前記第1電極の電位を前記基準電位よりも高くし、前記第2電極の電位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも高くする第2駆動操作と、
前記第1電極の電位を前記基準電位よりも低くし、前記第2電極の電位を前記基準電位よりも高くし、前記対向電極の電位を前記基準電位よりも低くする第3駆動操作と、
前記第1電極の電位を前記基準電位よりも高くし、前記第2電極の電位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも低くする第4駆動操作とを含む駆動操作を単位期間に実行する、液晶表示装置。

[請求項2]

前記第1電極と前記共通電極との間の電位差の絶対値、および前記第2電極と前記共通電極との間の電位差の絶対値が等しい、請求項1に記載の液晶表示装置。

- [請求項3] 前記対向電極と前記共通電極との間の電位差の絶対値が一定である、請求項 1 または 2 に記載の液晶表示装置。
- [請求項4] 前記共通電極の電位と前記基準電位とが等しい、請求項 1 ～ 3 のいずれか一項に記載の液晶表示装置。
- [請求項5] 前記共通電極の電位が一定である、請求項 1 ～ 4 のいずれか一項に記載の液晶表示装置。
- [請求項6] 前記対向電極を覆って形成されたオーバーコート層をさらに備える、請求項 1 ～ 5 のいずれか一項に記載の液晶表示装置。
- [請求項7] マトリクス状に形成された複数の画素をさらに備え、
前記第 1 電極および前記第 2 電極は、前記複数の画素のそれぞれに形成されており、
前記対向電極は、前記複数の画素の行ごとに形成されており、
前記駆動部は、前記複数の画素の行ごとに前記駆動操作を実行する、請求項 1 ～ 6 のいずれか一項に記載の液晶表示装置。
- [請求項8] 前記複数の画素の行ごとに形成されたゲートラインをさらに備え、
前記複数の画素の一つに形成された前記第 1 電極および前記第 2 電極は、それぞれスイッチング素子を介して、前記ゲートラインの一つに電氣的に接続されている、請求項 7 に記載の液晶表示装置。
- [請求項9] 前記駆動部は、前記第 1 駆動操作、前記第 2 駆動操作、前記第 3 駆動操作、および前記第 4 駆動操作をこの順で実行する、請求項 1 ～ 8 のいずれか一項に記載の液晶表示装置。
- [請求項10] 前記駆動部は、前記第 1 駆動操作、前記第 3 駆動操作、前記第 2 駆動操作、および前記第 4 駆動操作をこの順で実行する、請求項 1 ～ 8 のいずれか一項に記載の液晶表示装置。
- [請求項11] 前記単位期間は 2 フレーム期間である、請求項 1 ～ 10 のいずれか一項に記載の液晶表示装置。
- [請求項12] 第 1 基板と、
前記第 1 基板に形成された第 1 電極と、

前記第 1 基板に形成された第 2 電極と、
前記第 1 基板に対向して配置された第 2 基板と、
前記第 1 基板および前記第 2 基板の一方に形成された対向電極と、
前記第 1 基板および前記第 2 基板の他方に形成された共通電極と、
前記第 1 基板と前記第 2 基板とに挟持される液晶層とを備えた液晶表示装置の駆動方法であって、

前記第 1 電極の電位を基準電位よりも低くし、前記第 2 電極の電位を前記基準電位よりも高くし、前記対向電極の電位を前記基準電位よりも高くする第 1 駆動操作と、

前記第 1 電極の電位を前記基準電位よりも高くし、前記第 2 電極の電位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも高くする第 2 駆動操作と、

前記第 1 電極の電位を前記基準電位よりも低くし、前記第 2 電極の電位を前記基準電位よりも高くし、前記対向電極の電位を前記基準電位よりも低くする第 3 駆動操作と、

前記第 1 電極の電位を前記基準電位よりも高くし、前記第 2 電極の電位を前記基準電位よりも低くし、前記対向電極の電位を前記基準電位よりも低くする第 4 駆動操作とを含み、

前記第 1 駆動操作、前記第 2 駆動操作、前記第 3 駆動操作、および前記第 4 駆動操作を単位期間に実行する、駆動方法。

[請求項13]

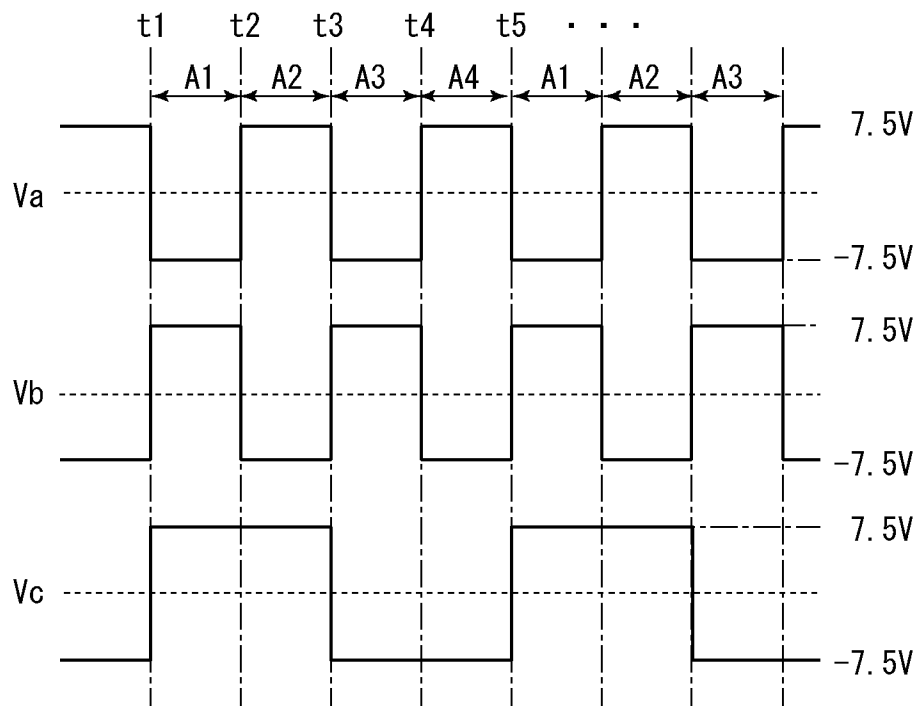
前記液晶層は誘電率異方性が正の液晶分子を含む、請求項 1 2 に記載の駆動方法。

Figure 1 is a cross-sectional view of a layered structure 1. The structure is composed of several layers, including layers 11, 12, 13, 15, 31, 32, and 33. A central region 20 is defined by dashed lines. Two specific regions, 144A and 144B, are highlighted within the central region. A coordinate system (x, y, z) is shown at the bottom right, with the z-axis pointing upwards.

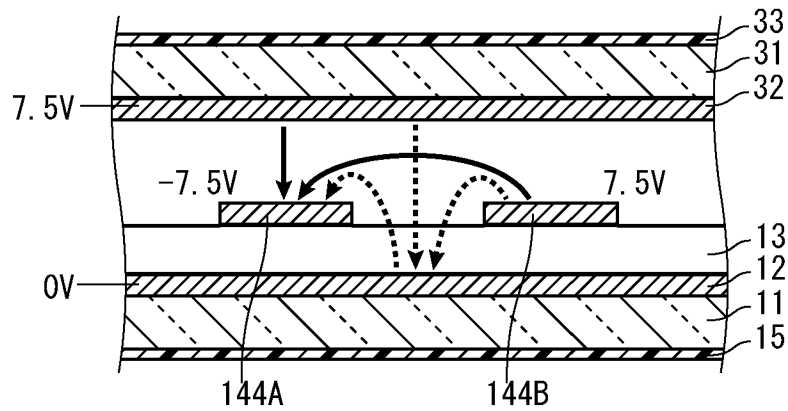
[illegible]

[illegible]

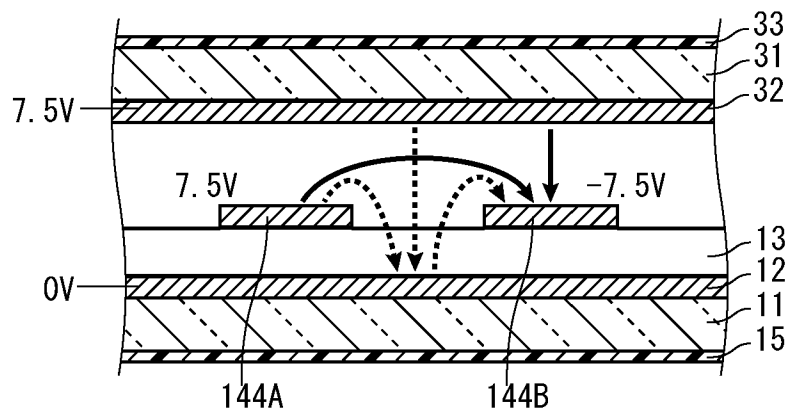
[図6]



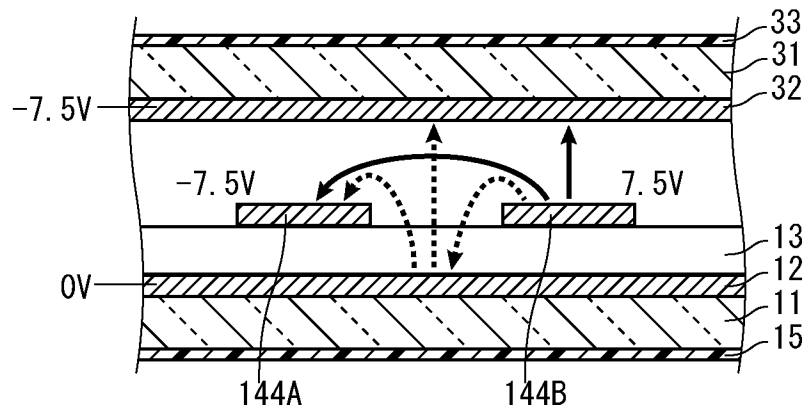
[図7A]



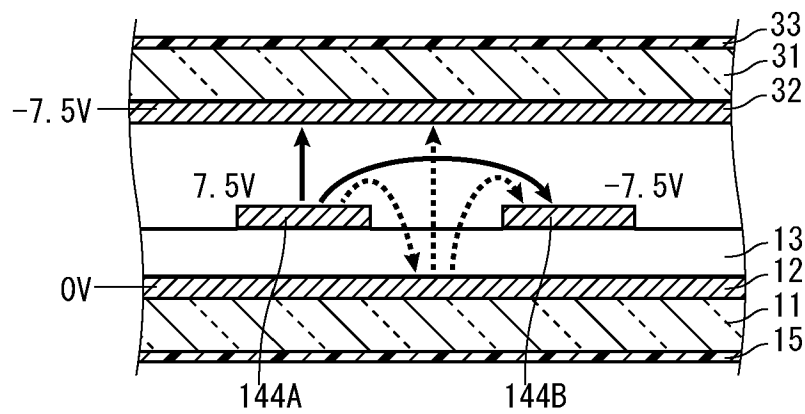
[図7B]



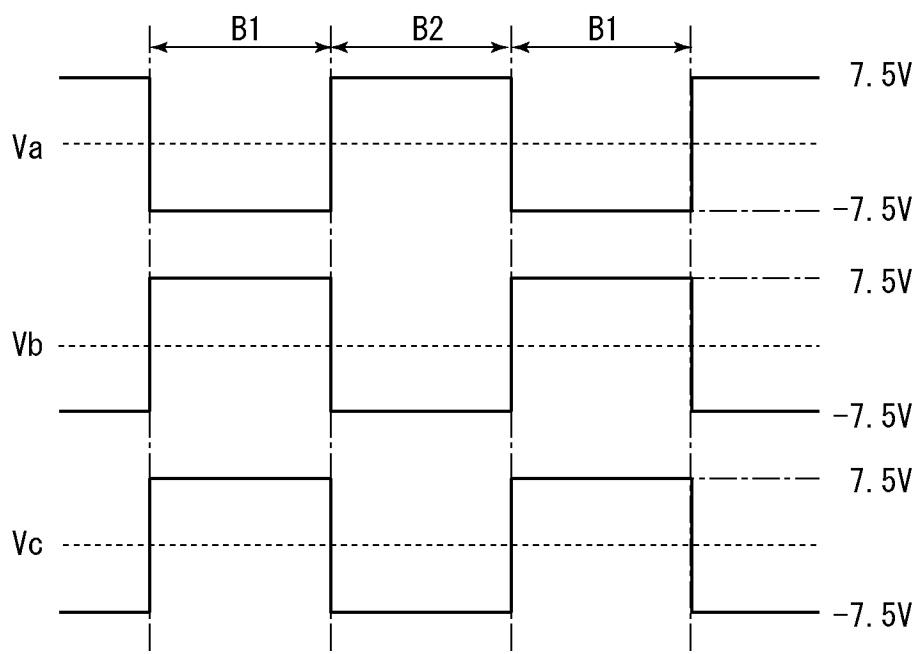
[図7C]



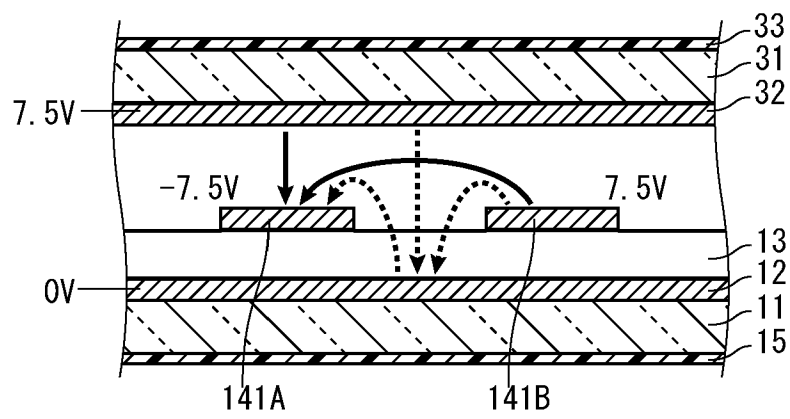
[図7D]



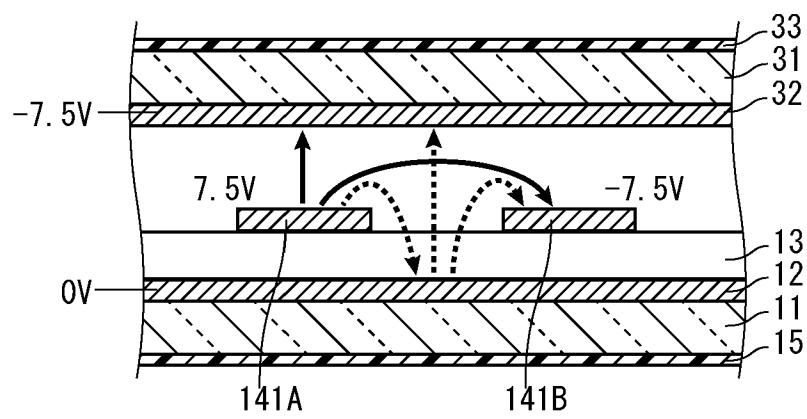
[図8]



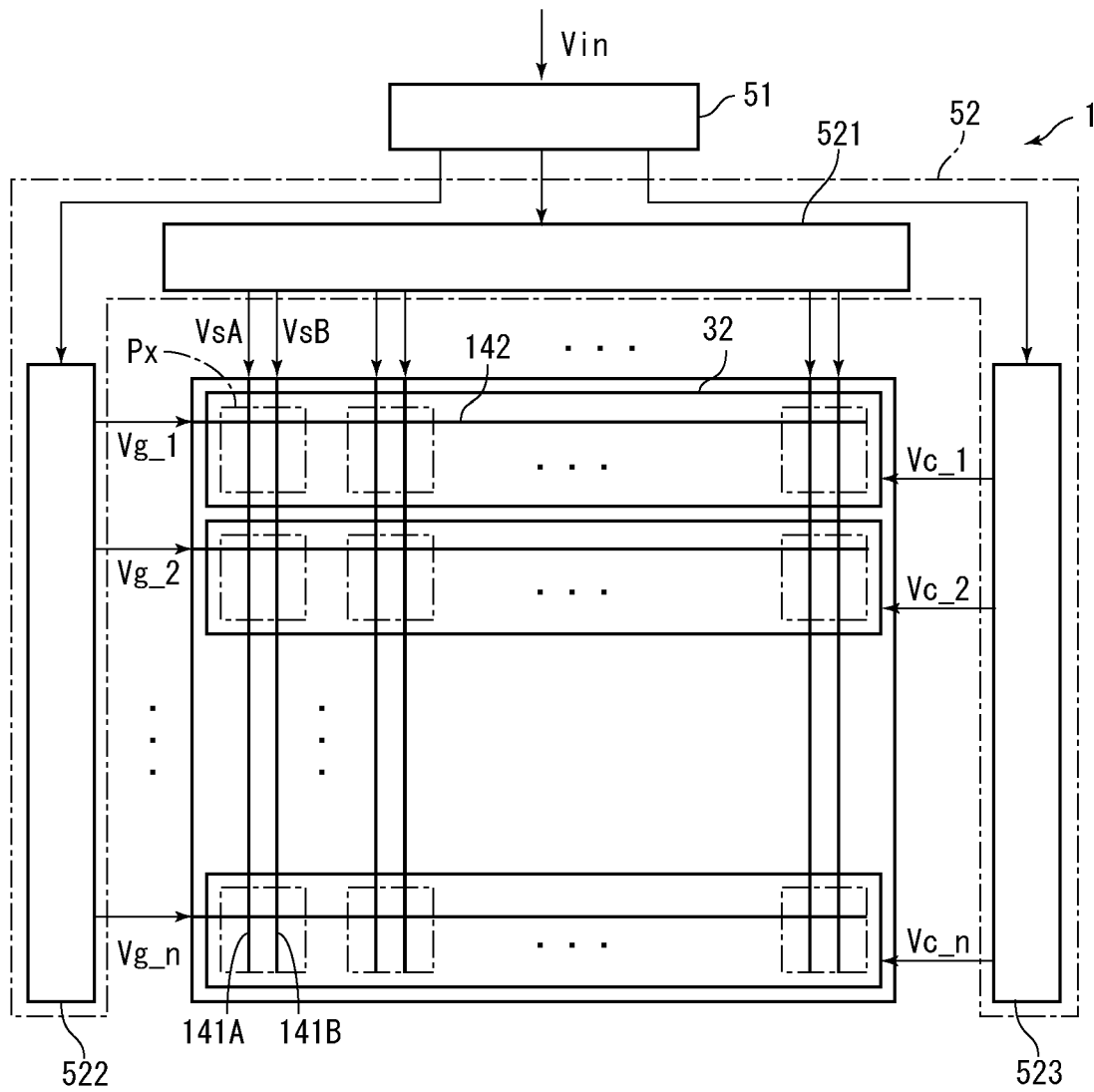
[図9A]



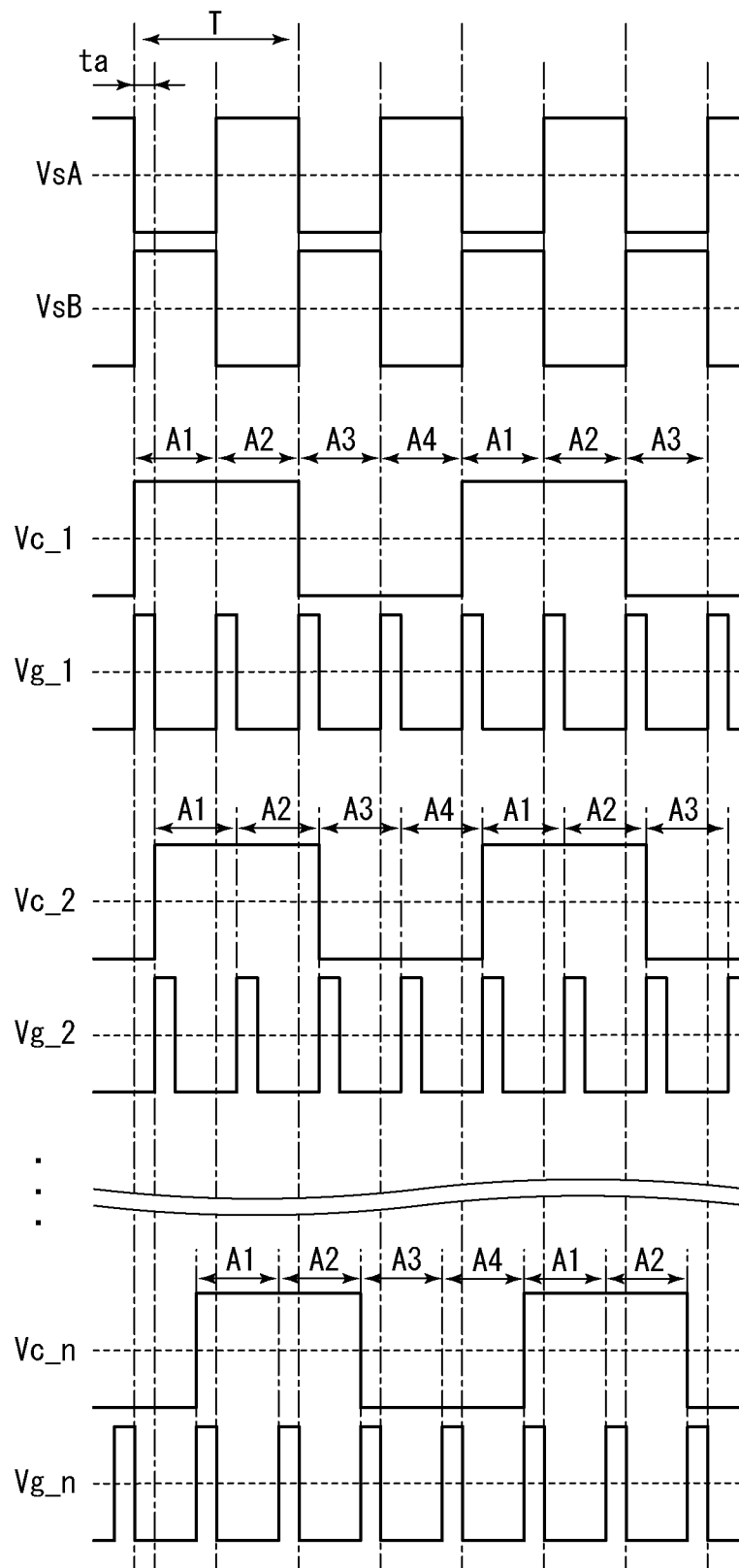
[図9B]



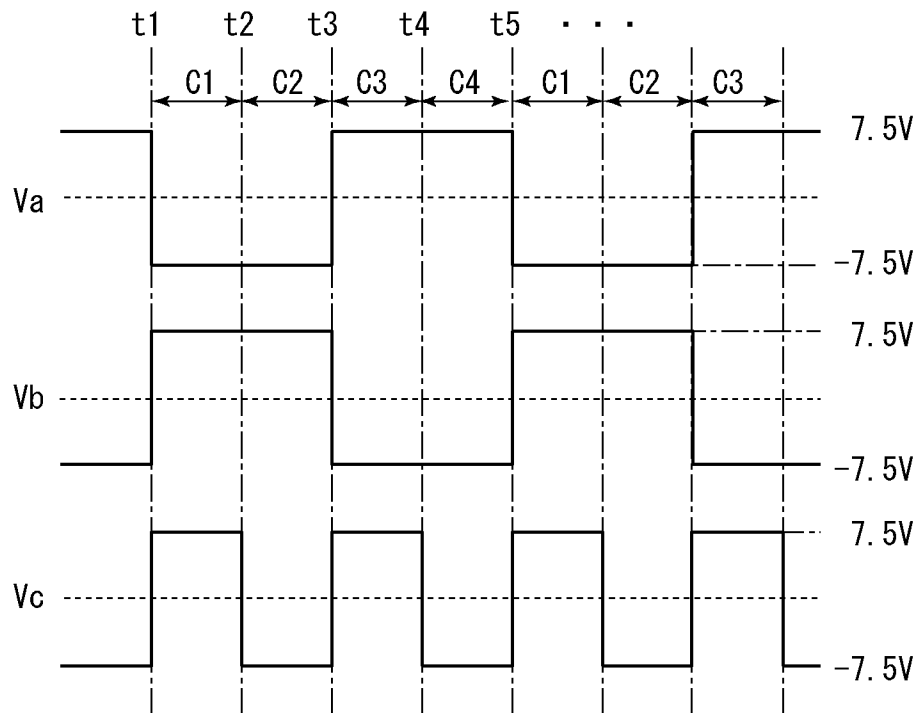
[図10]



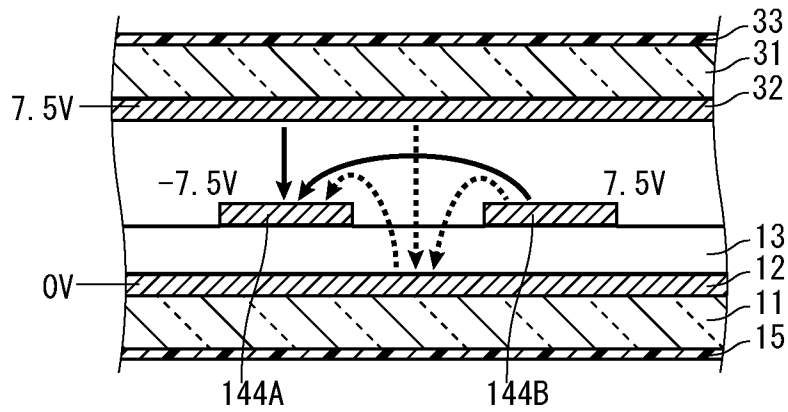
[図11]



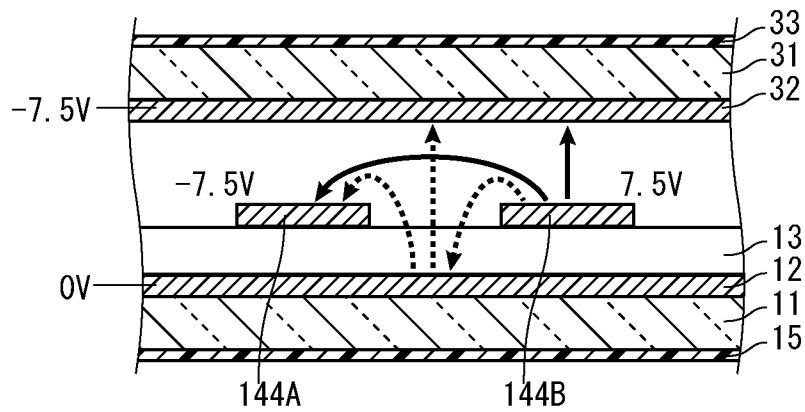
[図12]



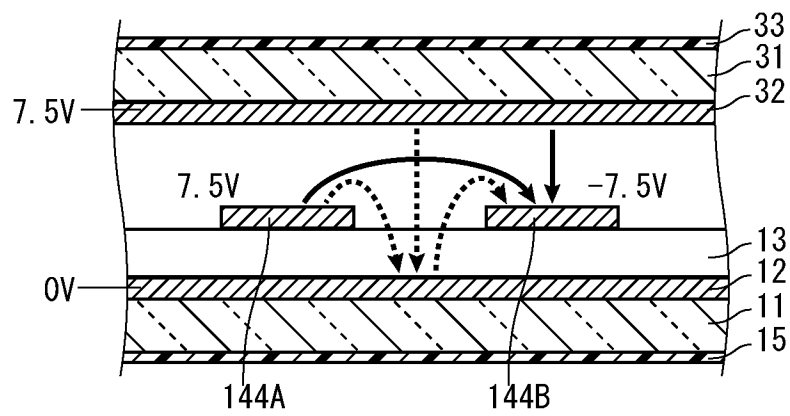
[図13A]



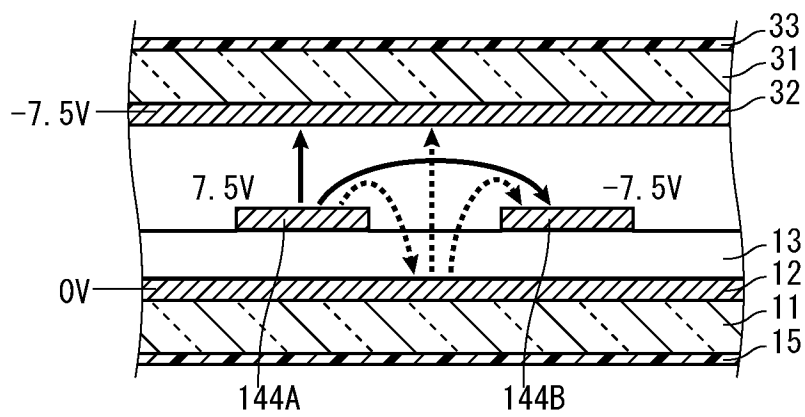
[図13B]



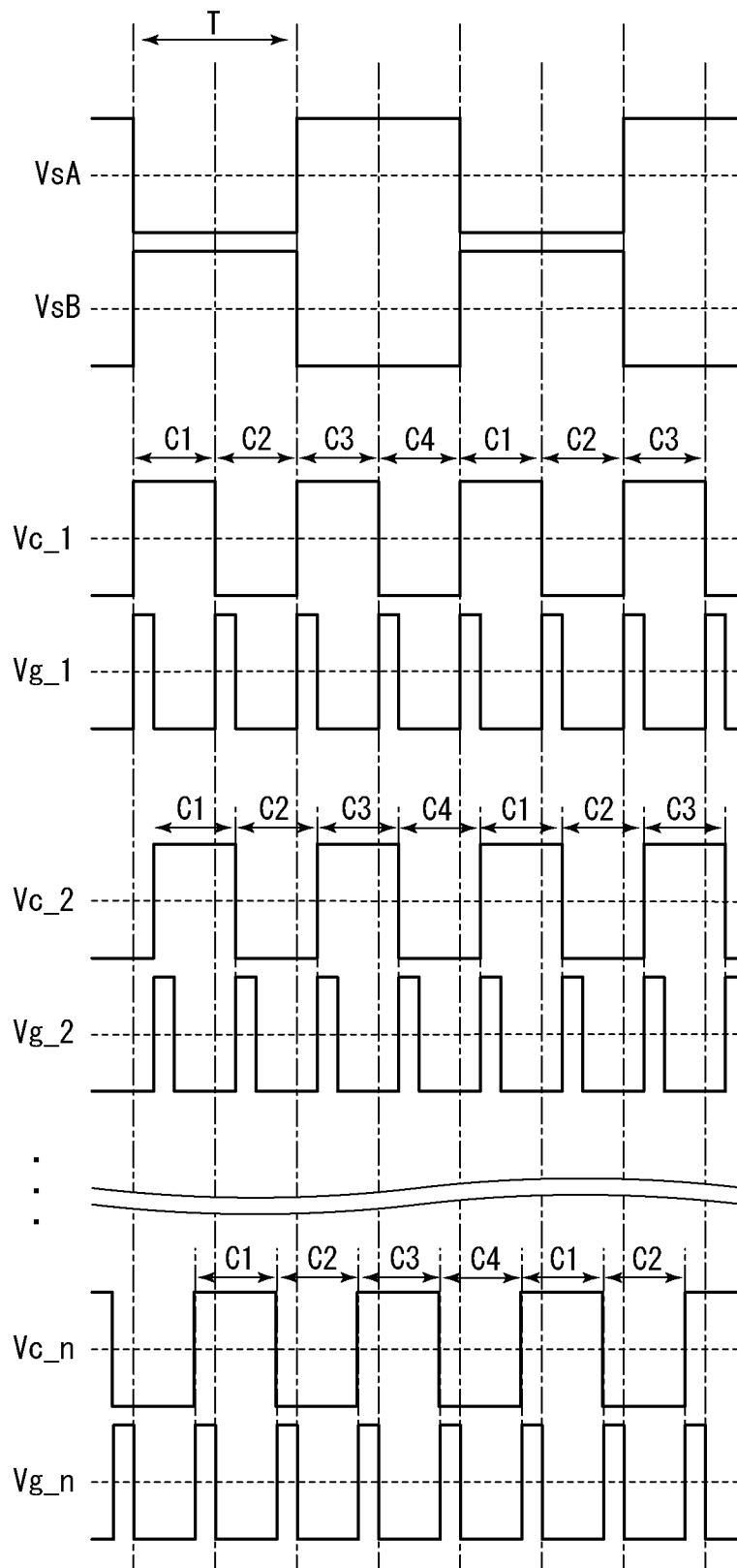
[図13C]



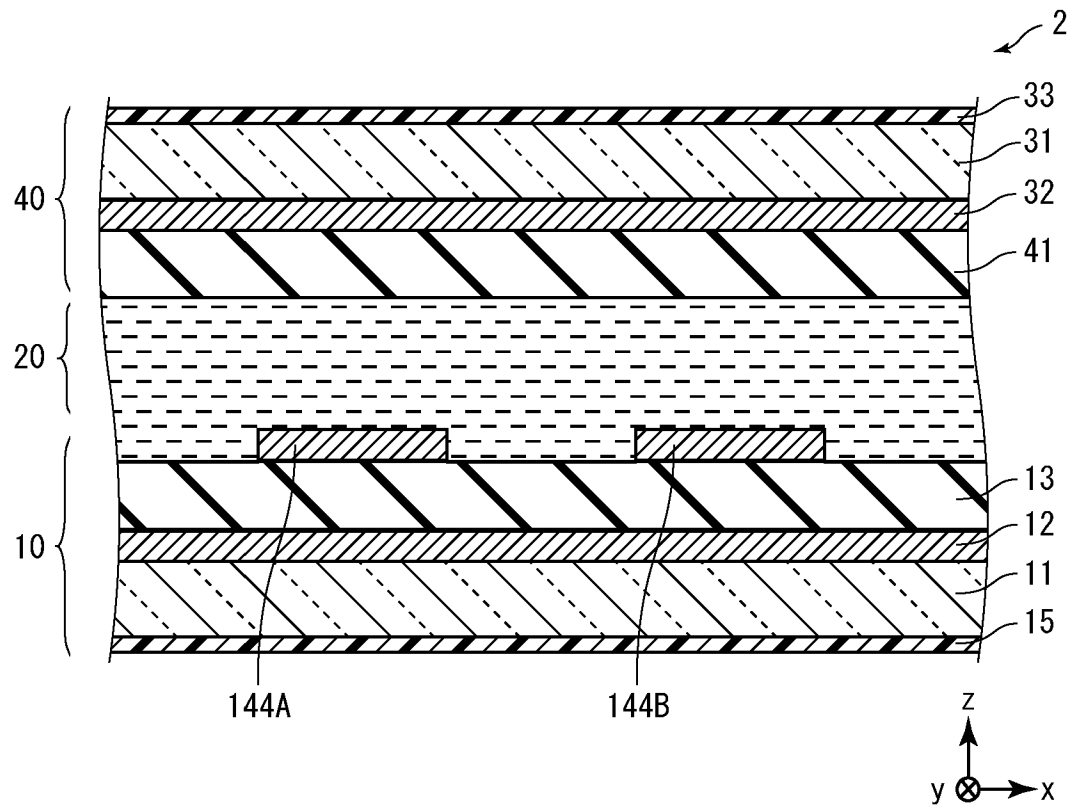
[図13D]



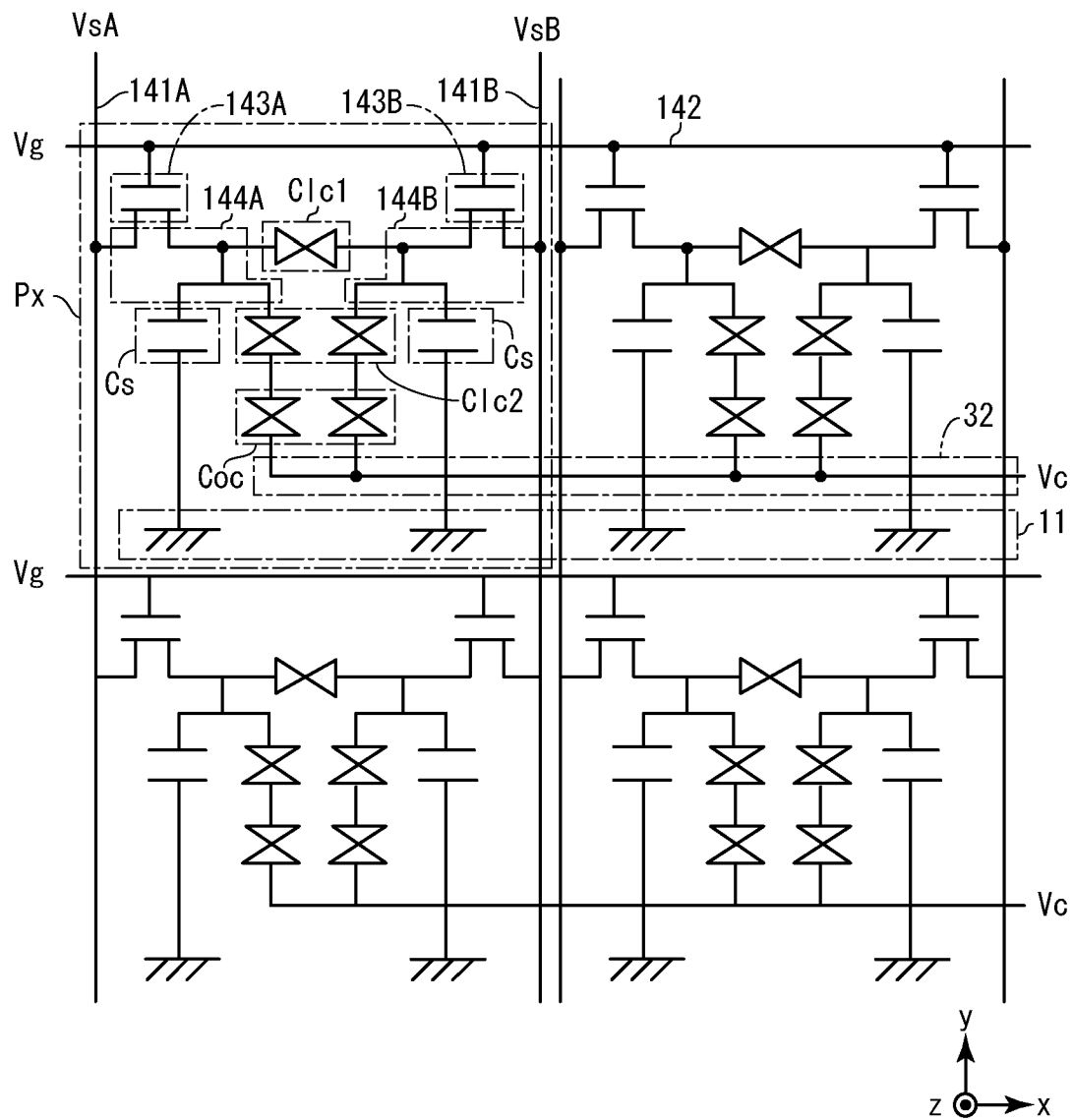
[図14]



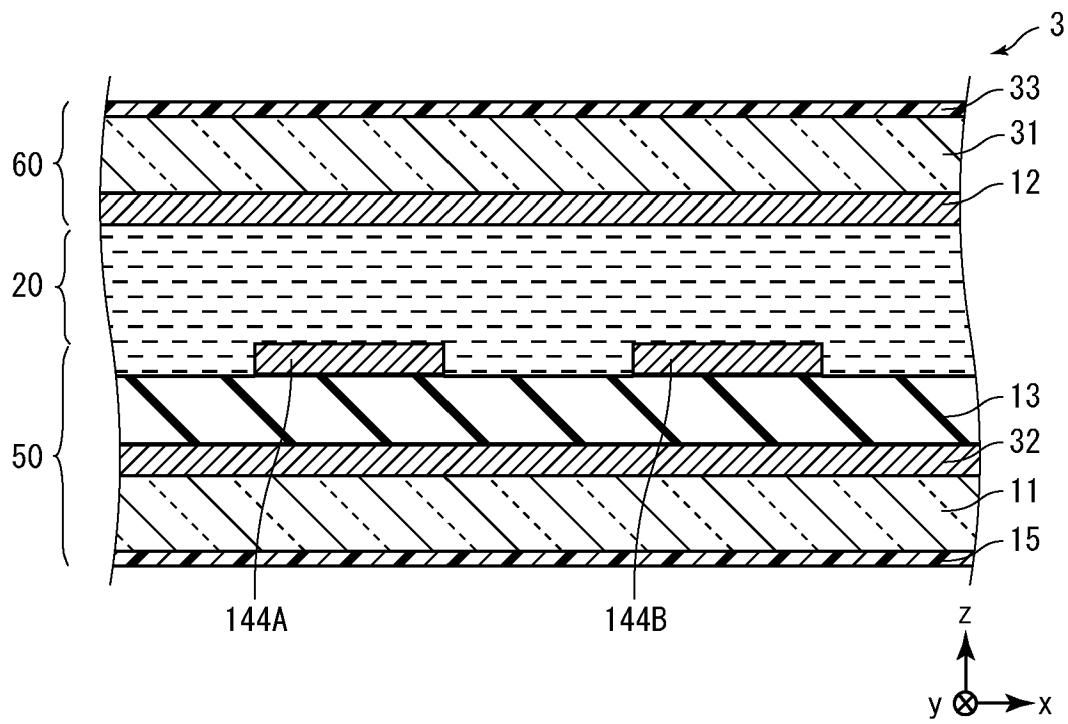
[図15]



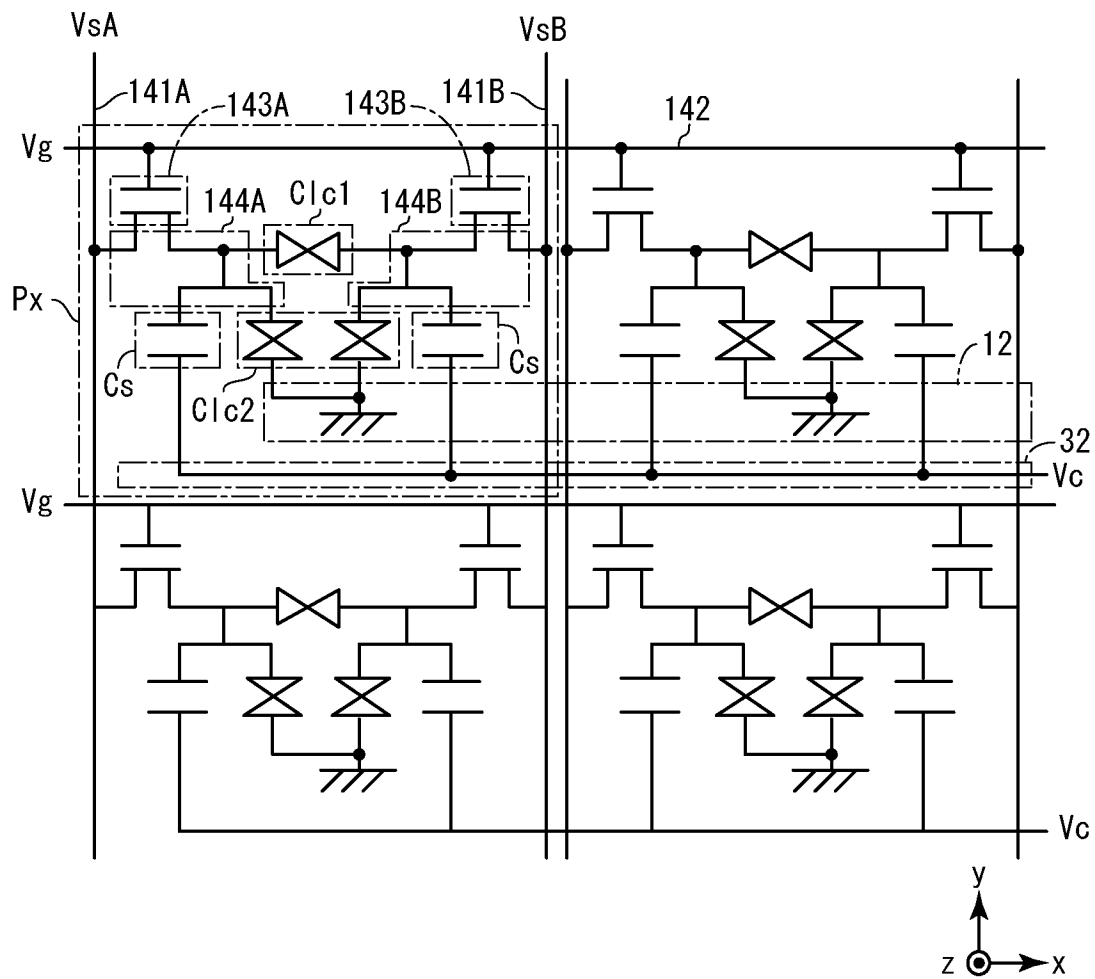
[図16]



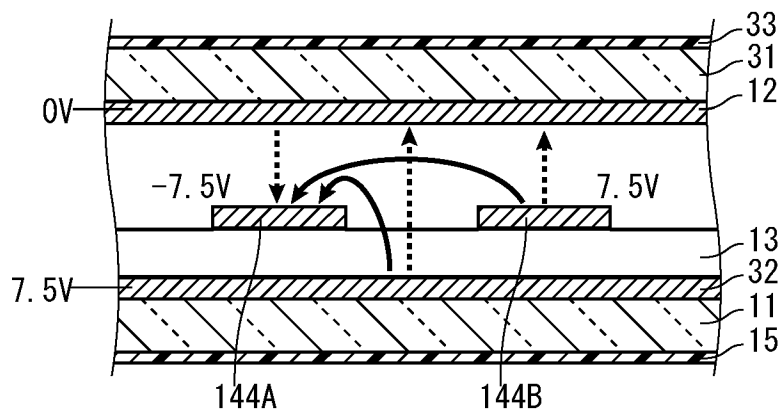
[図17]



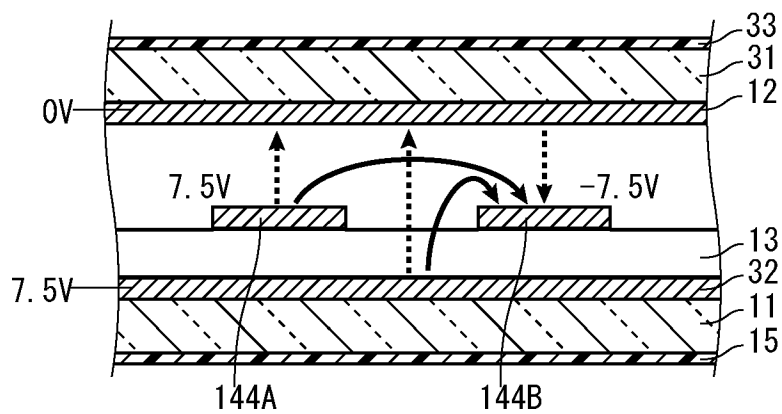
[図18]



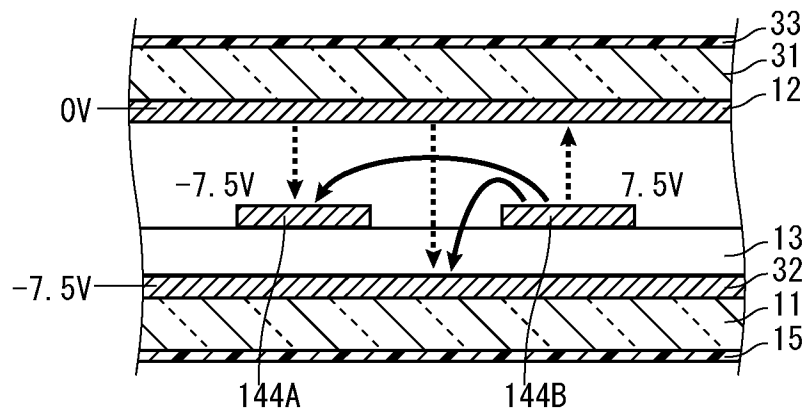
[図19A]



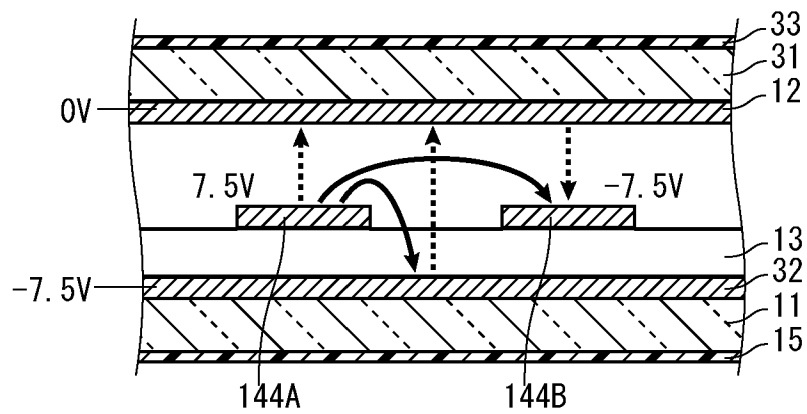
[図19B]



[図19C]



[図19D]



[図20]

		輝度ムラ	焼付き
比較例	オーバーコートなし	>10	ND10
駆動方法1	オーバーコートなし	≤ 10	-
	オーバーコートあり	≤ 10	ND5
駆動方法2	オーバーコートなし	≤ 10	-
	オーバーコートあり	≤ 10	ND5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/067982

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/133(2006.01)i, G09G3/20(2006.01)i, G09G3/36(2006.01)i, H04N5/66(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/133, G09G3/20, G09G3/36, H04N5/66

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2011/043103 A1 (Sharp Corp.), 14 April 2011 (14.04.2011), paragraphs [0087] to [0173]; fig. 1 to 3 & US 2012/0169981 A1 & EP 2487538 A1 & CN 102549489 A	1-13
A	WO 2010/137213 A1 (Sharp Corp.), 02 December 2010 (02.12.2010), paragraphs [0026] to [0062]; fig. 1 to 2 & US 2011/0279762 A1	1-13
A	JP 2001-209063 A (Sharp Corp.), 03 August 2001 (03.08.2001), entire text; all drawings & US 6700558 B1	1-13

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
27 August, 2013 (27.08.13)

Date of mailing of the international search report
03 September, 2013 (03.09.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/067982

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-338804 A (Ricoh Co., Ltd.), 08 December 2005 (08.12.2005), entire text; all drawings & US 2006/0250543 A1	1-13
A	JP 2000-75836 A (Sharp Corp.), 14 March 2000 (14.03.2000), entire text; all drawings & US 2002/0084993 A1	1-13

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G02F1/133(2006.01)i, G09G3/20(2006.01)i, G09G3/36(2006.01)i, H04N5/66(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G02F1/133, G09G3/20, G09G3/36, H04N5/66

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2011/043103 A1 (シャープ株式会社) 2011.04.14, 段落【0087】 - 【0173】、図1 - 3 & US 2012/0169981 A1 & EP 2487538 A1 & CN 102549489 A	1 - 1 3
A	WO 2010/137213 A1 (シャープ株式会社) 2010.12.02, 段落【0026】 - 【0062】、図1 - 2 & US 2011/0279762 A1	1 - 1 3
A	JP 2001-209063 A (シャープ株式会社) 2001.08.03, 全文、全図 & US 6700558 B1	1 - 1 3

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 7 . 0 8 . 2 0 1 3

国際調査報告の発送日

0 3 . 0 9 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

佐藤 洋允

2 L

3 4 1 3

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2005-338804 A (株式会社リコー) 2005. 12. 08, 全文、全図 & US 2006/0250543 A1	1 - 1 3
A	JP 2000-75836 A (シャープ株式会社) 2000. 03. 14, 全文、全図 & US 2002/0084993 A1	1 - 1 3