

## (12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织  
国际局

(43) 国际公布日  
2015 年 7 月 9 日 (09.07.2015)



(10) 国际公布号  
WO 2015/100791 A1

- (51) 国际专利分类号:  
H01L 21/336 (2006.01) H01L 29/786 (2006.01)
- (21) 国际申请号: PCT/CN2014/070507
- (22) 国际申请日: 2014 年 1 月 13 日 (13.01.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:  
201310754071.6 2013 年 12 月 31 日 (31.12.2013) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 胡哲 (HU, Zhe); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 陈宇霆 (CHEN, Yuting); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 詹润泽

(ZHAN, Runze); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 董承远 (DONG, Chengyuan); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 江政隆 (CHIANG, Chenglung); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 陈柏林 (CHEN, Polin); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 赖梓杰 (LAI, Tzuchieh); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市深南中路新闻大厦 1 号楼 3 楼 307 室, Guangdong 518027 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,

[见续页]

(54) Title: METHOD FOR MANUFACTURING THIN-FILM TRANSISTOR SUBSTRATE

(54) 发明名称: 薄膜晶体管基板的制造方法

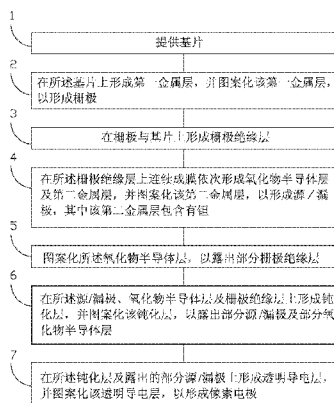


图3 / Fig. 3

- 1 PROVIDE A SUBSTRATE
- 2 FORM A FIRST METAL LAYER ON THE SUBSTRATE, AND PATTERN THE FIRST METAL LAYER TO A GATE
- 3 FORM A GATE INSULATION LAYER ON THE GATE AND THE SUBSTRATE
- 4 SEQUENTIALLY PERFORM FILM FORMING ON THE GATE INSULATION LAYER TO FORM AN OXIDE SEMICONDUCTOR LAYER AND A SECOND METAL LAYER, AND PATTERN THE SECOND METAL LAYER TO A FROM A SOURCE/DRAIN. THE SECOND METAL LAYER CONTAINING TANTALUM
- 5 PATTERN THE OXIDE SEMICONDUCTOR LAYER TO EXPOSE PART OF THE GATE INSULATION LAYER
- 6 FORM A PASSIVATION LAYER ON THE SOURCE/DRAIN, THE OXIDE SEMICONDUCTOR LAYER AND THE GATE INSULATION LAYER, AND PATTERN THE PASSIVATION LAYER TO EXPOSE PART OF THE SOURCE/DRAIN AND PART OF THE OXIDE SEMICONDUCTOR LAYER
- 7 FORM A TRANSPARENT CONDUCTIVE LAYER ON THE PASSIVATION LAYER AND THE EXPOSED PART OF THE SOURCE/DRAIN, AND PATTERN THE TRANSPARENT CONDUCTIVE LAYER TO FORM A PIXEL ELECTRODE

(57) Abstract: A method for manufacturing a thin-film transistor substrate. The manufacturing procedure is simple, a good contact interface is achieved by means of a continuous film forming oxide semiconductor layer (25) and a source/drain (26), and the crowding effect due to an excessively great contact resistance is avoided. In addition, the source/drain (26) is made of metal materials containing tantalum, and the source/drain (26) is etched in the etching manufacturing process by an etching solution containing peroxide, so that damage of a traditional etching solution to the oxide semiconductor layer is avoided, and the quality of the thin-film transistor substrate is improved. Furthermore, an etching blocking layer does not need to be additionally manufactured to protect the oxide semiconductor layer on a back channel, so that the width/length ratio (W/L) of the channel is ensured, the structure of the thin-film transistor substrate is simplified, manufacturing procedures are reduced, production cost is lowered, and the defect-free rate of production is improved.

(57) 摘要: 一种薄膜晶体管基板的制造方法, 制程简单, 通过连续成膜氧化物半导体层 (25) 与源/漏极 (26) 实现良好的接触界面, 避免了由于接触电阻过大而产生的拥挤效应, 同时, 源/漏极 (26) 通过含有钽的金属材料制得并在源/漏极 (26) 蚀刻制程中采用含有过氧化氢的蚀刻液对其进行蚀刻, 避免了传统蚀刻液对于氧化物半导体层的破坏, 提升了薄膜晶体管基板品质, 且, 不需要另外制作一层刻蚀阻挡层来保护背沟道处的氧化物半导体层, 保证了较高的沟道宽长比 (W/L), 简化了薄膜晶体管基板的结构, 减少了制作过程, 降低了生产成本, 提高了生产良率。



GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) **指定国** (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,

AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

**本国际公布:**

— 包括国际检索报告(条约第 21 条(3))。

## 薄膜晶体管基板的制造方法

### 技术领域

5 本发明涉及液晶显示领域，尤其涉及一种薄膜晶体管基板的制造方法。

### 背景技术

薄膜晶体管 (TFT) 在电子装置中被广泛地作为开关装置和驱动装置使用。具体地，因为薄膜晶体管可形成在玻璃基片或塑料基片上，所以它们通常用在诸如液晶显示装置 (LCD)、有机发光显示装置 (OLED)、电泳显示装置 (EPD) 等平板显示装置领域。

氧化物半导体由于具有较高的电子迁移率 (氧化物半导体迁移率  $>10\text{cm}^2/\text{Vs}$ ，非晶硅 (a-Si) 迁移率仅  $0.5\sim0.8\text{cm}^2/\text{Vs}$ )，而且相比低温多晶硅 (LTPS)，氧化物半导体制程简单，与非晶硅制程相容性较高，可以应用于液晶显示装置、有机发光显示装置、柔性显示 (Flexible) 等领域，且与高世代生产线兼容，可应用于大中小尺寸显示，具有良好的应用发展前景，为当前业界研究热门。

目前，常见的氧化物半导体薄膜晶体管有：刻蚀阻挡 (Etch Stopper, ES) 结构的氧化物半导体薄膜晶体管和背沟道 (Back channel etching, BCE) 结构的氧化物半导体薄膜晶体管。

请参阅图 1，为现有的刻蚀阻挡结构的氧化物半导体薄膜晶体管的结构示意图，其在氧化物半导体层 100 形成后及金属源/漏电极 200 形成前，制作一层刻蚀阻挡层 (Etch Stopper Layer, ESL) 300，用于保护背沟道处的氧化物半导体层 100，避免其在后续的制程 (如金属源/漏电极 200 蚀刻、钝化层 500 曝光等制程) 中遭破坏，进而提升了氧化物半导体薄膜晶体管稳定性，但额外制作一层刻蚀阻挡层需额外增加一道光刻制程，一道光刻制程包括成膜、曝光、显影、蚀刻、剥离等工序，因而额外制作一层刻蚀阻挡层将大大增加生产成本，进而降低生产良率。

为此，背沟道结构的氧化物半导体薄膜晶体管去掉了形成在氧化物半导体层上的刻蚀阻挡层，减少了光刻制程，降低了生产成本。

请参阅图 2，为现有的背沟道结构的氧化物半导体薄膜晶体管的结构示意图，在氧化物半导体层 100' 制作完成后，直接在其上形成金属源/漏 (Source/Drain) 电极 200'，然后在金属源/漏电极 200' 上形成钝化层

500'。

该背沟道结构的氧化物半导体薄膜晶体管虽然结构和制程简单，且具有较高的沟道宽长比（W/L），但金属源/漏电极 200'的蚀刻制程通常使用强酸及其混合物（如HNO<sub>3</sub>/H<sub>3</sub>PO<sub>4</sub>/CH<sub>3</sub>COOH等）作为蚀刻液，导致背沟道处的氧化物半导体层 100'容易受到破坏，造成氧化物半导体薄膜晶体管特性劣化与不稳定。

### 发明内容

本发明的目的在于提供一种薄膜晶体管基板的制造方法，方法简单，减少了制作过程，降低了生产成本，提高了生产良率，所制得的薄膜晶体管基板结构简单，不需要另外制作刻蚀阻挡层，保证了较高的沟道宽长比（W/L），同时，能有效避免由于接触电阻过大而产生的拥挤效应以及传统蚀刻液对于氧化物半导体层的破坏，提升了薄膜晶体管基板的品质。

为实现上述目的，本发明提供一种薄膜晶体管基板的制造方法，包括以下步骤：

步骤 1、提供基片；

步骤 2、在所述基片上形成第一金属层，并图案化该第一金属层，以形成栅极；

步骤 3、在所述栅极与基片上形成栅极绝缘层；

步骤 4、在所述栅极绝缘层上连续成膜依次形成氧化物半导体层及第二金属层，并图案化该第二金属层，以形成源/漏极，其中该第二金属层包含有钽；

步骤 5、图案化所述氧化物半导体层，以露出部分栅极绝缘层；

步骤 6、在所述源/漏极、氧化物半导体层及栅极绝缘层上形成钝化层，并图案化该钝化层，以露出部分源/漏极及部分氧化物半导体层；

步骤 7、在所述钝化层及露出的部分源/漏极上形成透明导电层，并图案化该透明导电层，以形成像素电极。

所述基片为透明基片。

所述基片为玻璃基片。

所述第一金属层含有铜、钽、铝、钼至少一种。

所述第二金属层还包含有铜、铝、钼至少一种。

所述步骤 4 中，通过含有过氧化氢的蚀刻液对第二金属层进行蚀刻，以实现第二金属层的图案化。

所述蚀刻液中的过氧化氢浓度大于 5wt%且小于 30wt%。

所述氧化物半导体层含有铟氧化物、锌氧化物、锡氧化物、镓氧化物至少一种。

所述透明导电层含有铟锡金属氧化物；所述栅极绝缘层与钝化层均含有氧化硅。

5 本发明还提供一种薄膜晶体管基板的制造方法，包括以下步骤：

步骤 1、提供基片；

步骤 2、在所述基片上形成第一金属层，并图案化该第一金属层，以形成栅极；

步骤 3、在所述栅极与基片上形成栅极绝缘层；

10 步骤 4、在所述栅极绝缘层上连续成膜依次形成氧化物半导体层及第二金属层，并图案化该第二金属层，以形成源/漏极，其中该第二金属层包含有钽；

步骤 5、图案化所述氧化物半导体层，以露出部分栅极绝缘层；

15 步骤 6、在所述源/漏极、氧化物半导体层及栅极绝缘层上形成钝化层，并图案化该钝化层，以露出部分源/漏极及部分氧化物半导体层；

步骤 7、在所述钝化层及露出的部分源/漏极上形成透明导电层，并图案化该透明导电层，以形成像素电极；

其中，所述基片为透明基片；

其中，所述基片为玻璃基片；

20 其中，所述第一金属层含有铜、钽、铝、钼至少一种。

所述第二金属层还包含有铜、铝、钼至少一种。

所述步骤 4 中，通过含有过氧化氢的蚀刻液对第二金属层进行蚀刻，以实现第二金属层的图案化。

所述蚀刻液中的过氧化氢浓度大于 5wt% 且小于 30wt%。

25 所述氧化物半导体层含有铟氧化物、锌氧化物、锡氧化物、镓氧化物至少一种。

所述透明导电层含有铟锡金属氧化物；所述栅极绝缘层与钝化层均含有氧化硅。

30 本发明的有益效果：本发明的薄膜晶体管基板的制造方法，制程简单，通过连续成膜氧化物半导体层与源/漏极实现良好的接触界面，避免了由于接触电阻过大而产生的拥挤效应，同时，源/漏极通过含有钽的金属材料制得并在源/漏极蚀刻制程中采用含有过氧化氢的蚀刻液对其进行蚀刻，避免了传统蚀刻液对于氧化物半导体层的破坏，提升了薄膜晶体管基板的品质，且，不需要另外制作一层刻蚀阻挡层来保护背沟道处的氧化物半导

体层，保证了较高的沟道宽长比（W/L），简化了薄膜晶体管基板的结构，减少了制作过程，降低了生产成本，提高了生产良率。

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

### 附图说明

下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。

附图中，

图 1 为现有的刻蚀阻挡结构的氧化物半导体薄膜晶体管的结构示意图；

图 2 为现有的背沟道结构的氧化物半导体薄膜晶体管的结构示意图；

图 3 为本发明薄膜晶体管基板的制造方法的流程图；

图 4 至图 9 为本发明薄膜晶体管基板的制造方法的制程示意图；

图 10 为本发明薄膜晶体管基板的制造方法制得的薄膜晶体管的转移特性曲线图；

图 11 为本发明薄膜晶体管基板的制造方法制得的薄膜晶体管的输出特性曲线图。

### 具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 3，并参考图 4 至图 9，本发明提供一种薄膜晶体管基板的制造方法，包括以下步骤：

步骤 1、提供基片 20。

所述基片 20 为透明基片，优选玻璃基片或塑料基片，在本实施例中，所述基片 20 为玻璃基片。

步骤 2、在所述基片 20 上形成第一金属层，并图案化该第一金属层，以形成栅极 22。

具体地，在所述基片 20 上通过沉积形成所述第一金属层，再通过掩模板或半掩模板对该第一金属层进行曝光、显影、蚀刻以形成预定图案的

栅极 22。所述第一金属层含有铜、钽、铝、钼至少一种，即所述栅极 22 含有铜、钽、铝、钼至少一种。

步骤 3、在所述栅极 22 与基片 20 上形成栅极绝缘层 24。

所述栅极绝缘层 24 通过沉积形成，所述栅极绝缘层 24 一般包括氧化硅、氮化硅其中之一或其组合。

步骤 4、在所述栅极绝缘层 24 上连续成膜依次形成氧化物半导体层 25 及第二金属层，并图案化该第二金属层，以形成源/漏极 26。

具体地，连续成膜形成氧化物半导体层 25 和第二金属层，之后再通过掩模板或半掩模板对该第二金属层进行曝光、显影、蚀刻以形成预定图案的源/漏极 26，且蚀刻制程中采用含有过氧化氢的蚀刻液对第二金属层进行蚀刻，以实现第二金属层的图案化，这样可以在氧化物半导体层 25 和源/漏极 26 之间形成良好的界面，进而使氧化物半导体层 25 和源/漏极 26 接触特性良好，避免了由于接触电阻过大而产生的拥挤效应（crowding effect）。所述氧化物半导体层 25 含有铟氧化物、锌氧化物、锡氧化物、镓氧化物至少一种，本实施例中，所述氧化物半导体层 25 为铟镓锌氧化物（InGaZnO，IGZO）半导体层。

本实施例中，所述第二金属层包含有金属钽，即所述源/漏极 26 包含有金属钽。进一步地，所述第二金属层还包含有金属铜、铝、钼至少一种，即所述源/漏极 26 在含有钽的金属基础上还含有金属铜、铝、钼至少一种。

过氧化氢（ $H_2O_2$ ）对于钽与铟镓锌氧化物有明显选择比，即含有过氧化氢的蚀刻液对钽有明显的蚀刻作用，对铟镓锌氧化物无蚀刻作用，因而，通过含有过氧化氢的蚀刻液对第二金属层进行蚀刻可以有效避免传统蚀刻液对于氧化物半导体层 25 的破坏，提升了薄膜晶体管基板的品质，且不需要另外制作一层刻蚀阻挡层来保护背沟道（Back channel etching, BCE）处的氧化物半导体层 25，保证了较高的沟道宽长比（W/L），同时，简化了薄膜晶体管基板的结构，减少了制作过程，降低了生产成本，提高了生产良率。

值得一提的是，所述含有过氧化氢的蚀刻液中的过氧化氢浓度优选大于 5wt% 且小于 30wt%，以便能完全、高效的对第二金属层进行蚀刻。

步骤 5、图案化所述氧化物半导体层 25，以露出部分栅极绝缘层 24。

具体地，在形成源/漏极 26 之后，再通过掩模板或半掩模板对所述氧化物半导体层 25 进行曝光、显影、蚀刻以形成预定图案的氧化物半导体层 25，进而露出部分栅极绝缘层 24。

步骤 6、在所述源/漏极 26、氧化物半导体层 25 及栅极绝缘层 24 上形成钝化层 27，并图案化该钝化层 27，以露出部分源/漏极 26 及部分氧化物半导体层 25。

5 所述钝化层 27 一般包括氧化硅、氮化硅其中之一或其组合，其形成方式与上述栅极 22 的形成方式类似，在此不作赘述。

步骤 7、在所述钝化层 27 及露出的部分源/漏极 26 上形成透明导电层，并图案化该透明导电层，以形成像素电极 28。

所述透明导电层优选由氧化铟锡制成，其形成方式与上述栅极 22 的形成方式类似，在此不作赘述。

10 请参阅图 10 及图 11，为本发明薄膜晶体管基板的制造方法制得的薄膜晶体管基板的特性曲线图，由该图可知，输出特性曲线没有出现由于接触电阻过大而产生的拥挤效应，这说明采用本发明方法制备的薄膜晶体管基板的源/漏极与氧化物半导体层之间的接触特性良好。

综上所述，本发明的薄膜晶体管基板的制造方法，制程简单，通过连续成膜氧化物半导体层与源/漏极实现良好的接触界面，避免了由于接触电阻过大而产生的拥挤效应，同时，源/漏极通过含有钽的金属材料制得并在源/漏极蚀刻制程中采用含有过氧化氢的蚀刻液对其进行蚀刻，避免了传统蚀刻液对于氧化物半导体层的破坏，提升了薄膜晶体管基板的品质，且，不需要另外制作一层刻蚀阻挡层来保护背沟道处的氧化物半导体层，保证了较高的沟道宽长比（W/L），简化了薄膜晶体管基板的结构，减少了制作过程，降低了生产成本，提高了生产良率。

20 以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。

## 权 利 要 求

1、一种薄膜晶体管基板的制造方法，包括以下步骤：

步骤 1、提供基片；

5 步骤 2、在所述基片上形成第一金属层，并图案化该第一金属层，以形成栅极；

步骤 3、在所述栅极与基片上形成栅极绝缘层；

步骤 4、在所述栅极绝缘层上连续成膜依次形成氧化物半导体层及第二金属层，并图案化该第二金属层，以形成源/漏极，其中该第二金属层包  
10 含有钽；

步骤 5、图案化所述氧化物半导体层，以露出部分栅极绝缘层；

步骤 6、在所述源/漏极、氧化物半导体层及栅极绝缘层上形成钝化层，并图案化该钝化层，以露出部分源/漏极及部分氧化物半导体层；

15 步骤 7、在所述钝化层及露出的部分源/漏极上形成透明导电层，并图案化该透明导电层，以形成像素电极。

2、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述基片为透明基片。

3、如权利要求 2 所述的薄膜晶体管基板的制造方法，其中，所述基片为玻璃基片。

20 4、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述第一金属层含有铜、钽、铝、钼至少一种。

5、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述第二金属层还包含有铜、铝、钼至少一种。

25 6、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述步骤 4 中，通过含有过氧化氢的蚀刻液对第二金属层进行蚀刻，以实现第二金属层的图案化。

7、如权利要求 6 所述的薄膜晶体管基板的制造方法，其中，所述蚀刻液中的过氧化氢浓度大于 5wt%且小于 30wt%。

30 8、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述氧化物半导体层含有铟氧化物、锌氧化物、锡氧化物、镓氧化物至少一种。

9、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述透明导电层含有铟锡金属氧化物；所述栅极绝缘层与钝化层均含有氧化硅。

10、一种薄膜晶体管基板的制造方法，包括以下步骤：

步骤 1、提供基片；

步骤 2、在所述基片上形成第一金属层，并图案化该第一金属层，以形成栅极；

步骤 3、在所述栅极与基片上形成栅极绝缘层；

5 步骤 4、在所述栅极绝缘层上连续成膜依次形成氧化物半导体层及第二金属层，并图案化该第二金属层，以形成源/漏极，其中该第二金属层包含有钽；

步骤 5、图案化所述氧化物半导体层，以露出部分栅极绝缘层；

10 步骤 6、在所述源/漏极、氧化物半导体层及栅极绝缘层上形成钝化层，并图案化该钝化层，以露出部分源/漏极及部分氧化物半导体层；

步骤 7、在所述钝化层及露出的部分源/漏极上形成透明导电层，并图案化该透明导电层，以形成像素电极；

其中，所述基片为透明基片；

其中，所述基片为玻璃基片；

15 其中，所述第一金属层含有铜、钽、铝、钼至少一种。

11、如权利要求 10 所述的薄膜晶体管基板的制造方法，其中，所述第二金属层还包含有铜、铝、钼至少一种。

20 12、如权利要求 10 所述的薄膜晶体管基板的制造方法，其中，所述步骤 4 中，通过含有过氧化氢的蚀刻液对第二金属层进行蚀刻，以实现第二金属层的图案化。

13、如权利要求 12 所述的薄膜晶体管基板的制造方法，其中，所述蚀刻液中的过氧化氢浓度大于 5wt%且小于 30wt%。

25 14、如权利要求 10 所述的薄膜晶体管基板的制造方法，其中，所述氧化物半导体层含有铟氧化物、锌氧化物、锡氧化物、镓氧化物至少一种。

15、如权利要求 10 所述的薄膜晶体管基板的制造方法，其中，所述透明导电层含有铟锡金属氧化物；所述栅极绝缘层与钝化层均含有氧化硅。

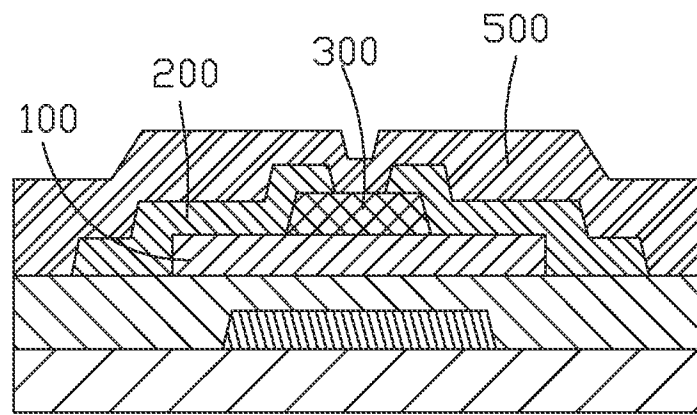


图1

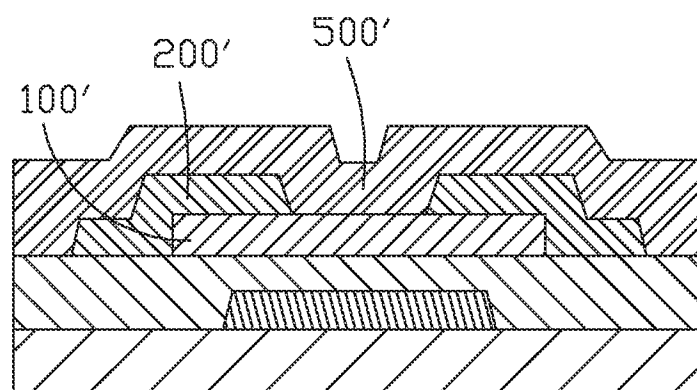


图2

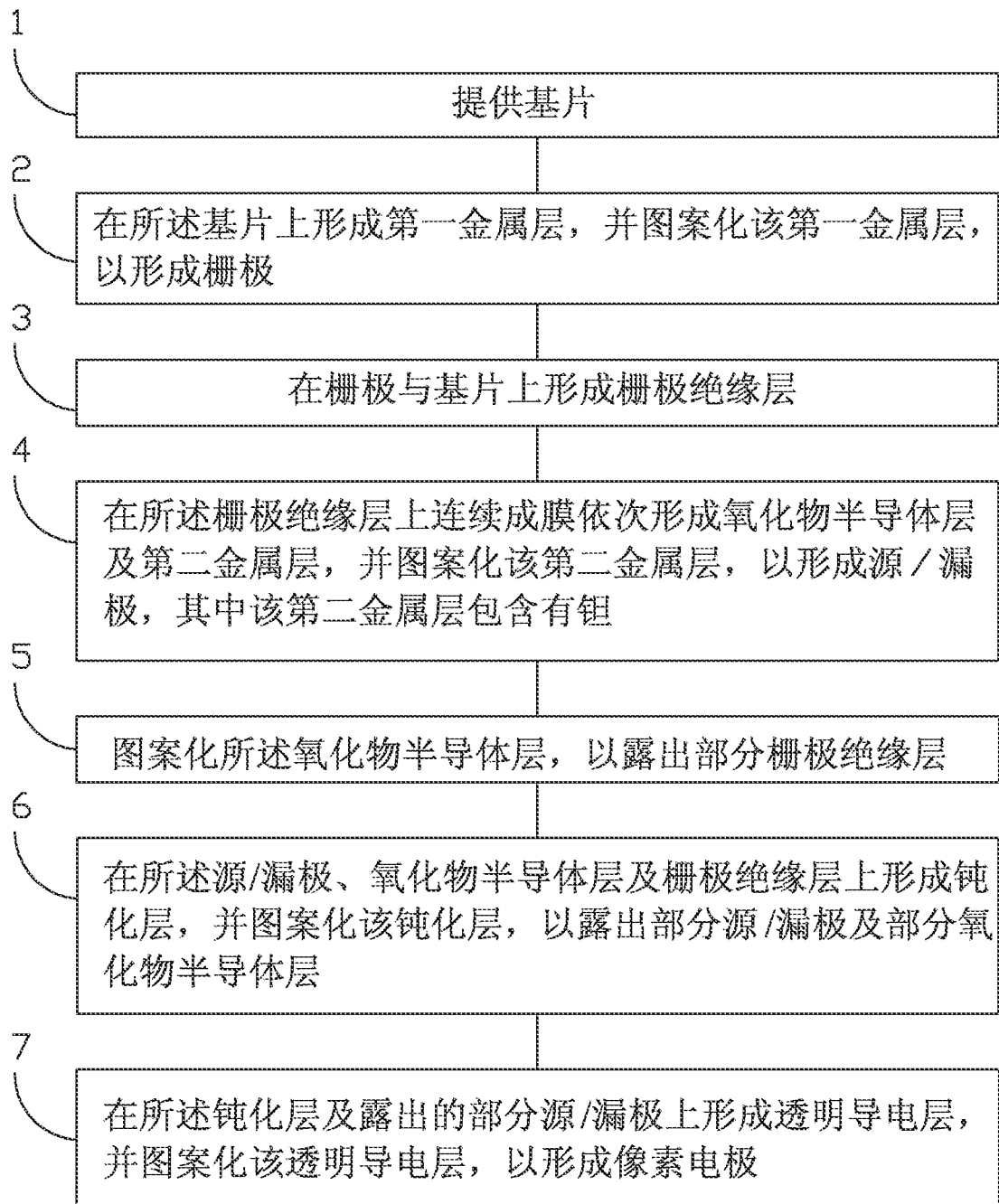


图3

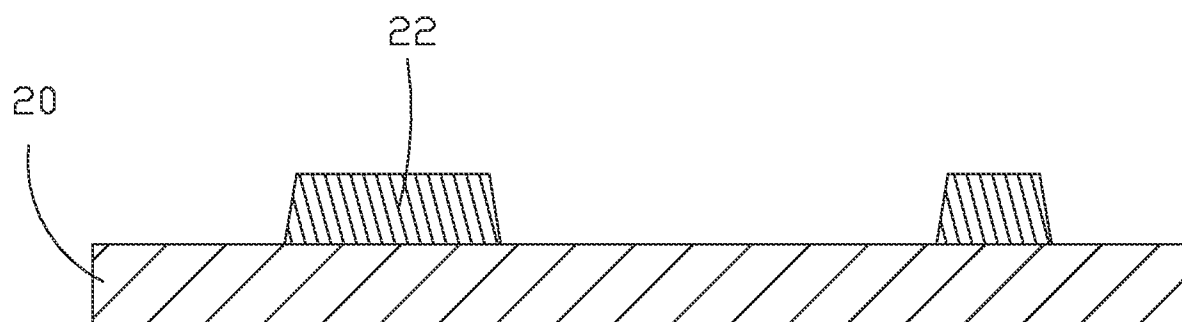


图4

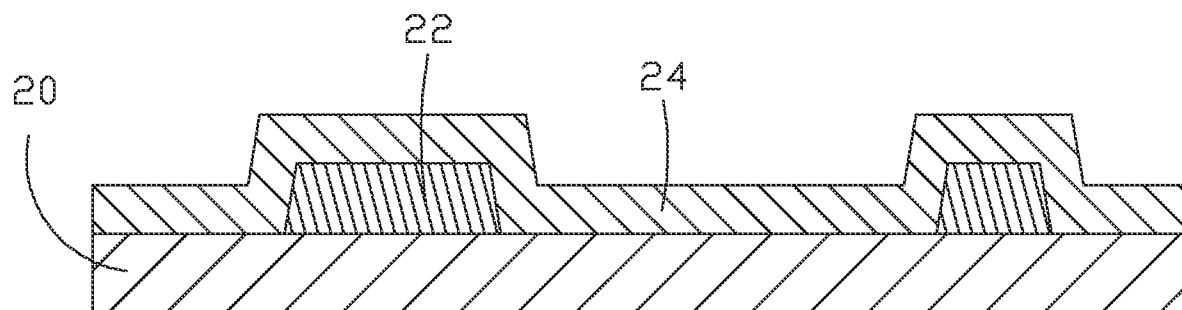


图5

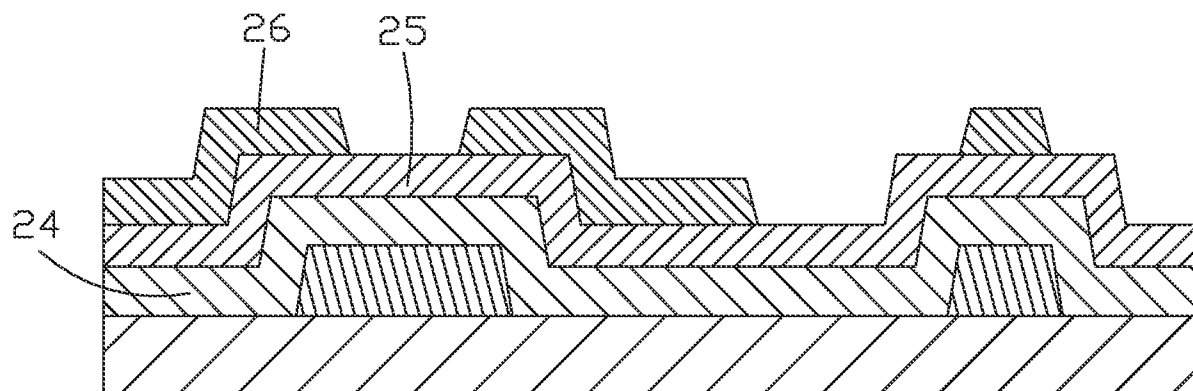


图6

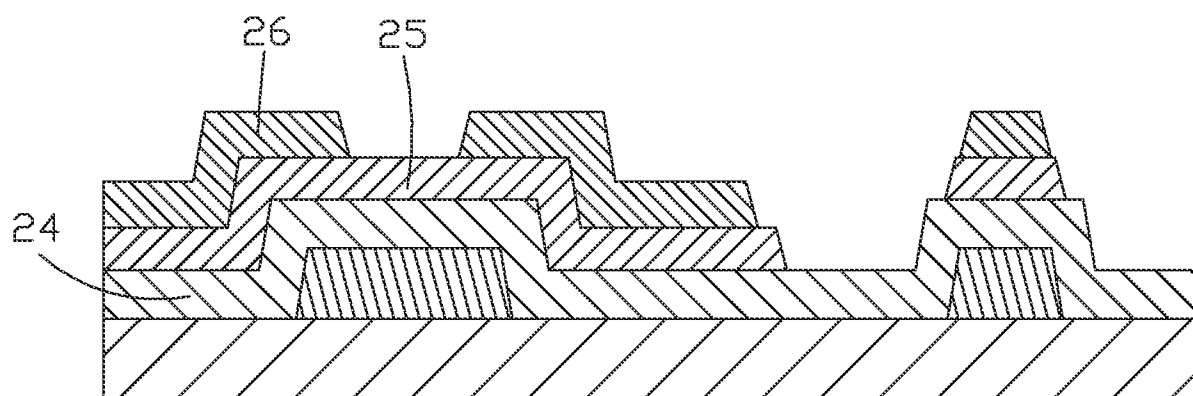


图7

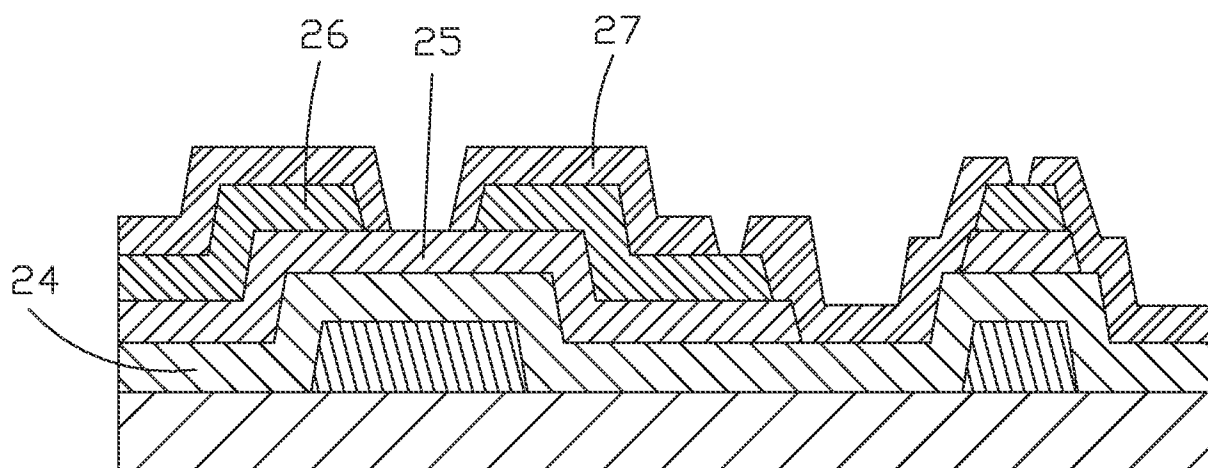


图8

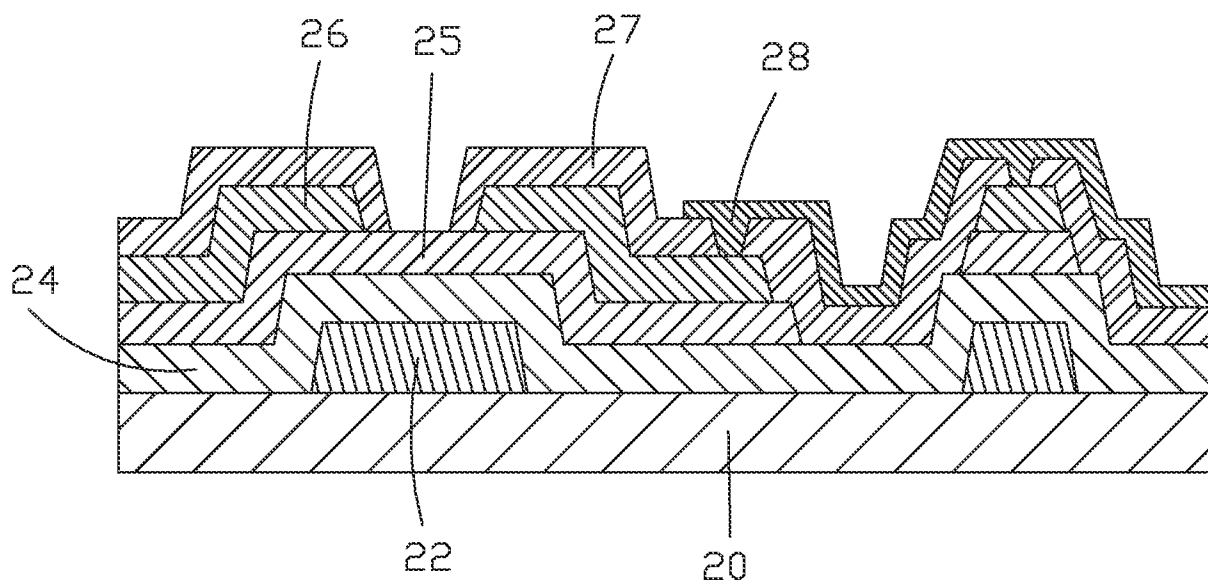


图9

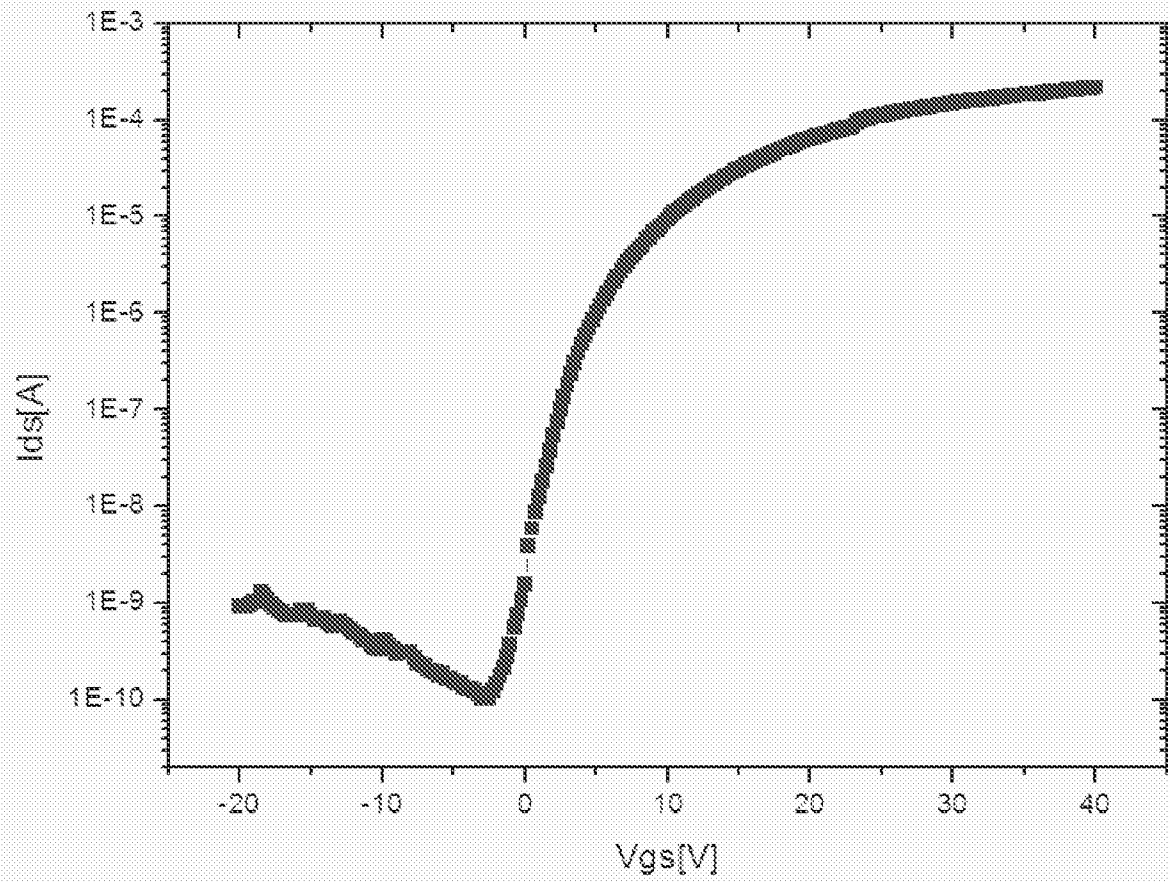


图10

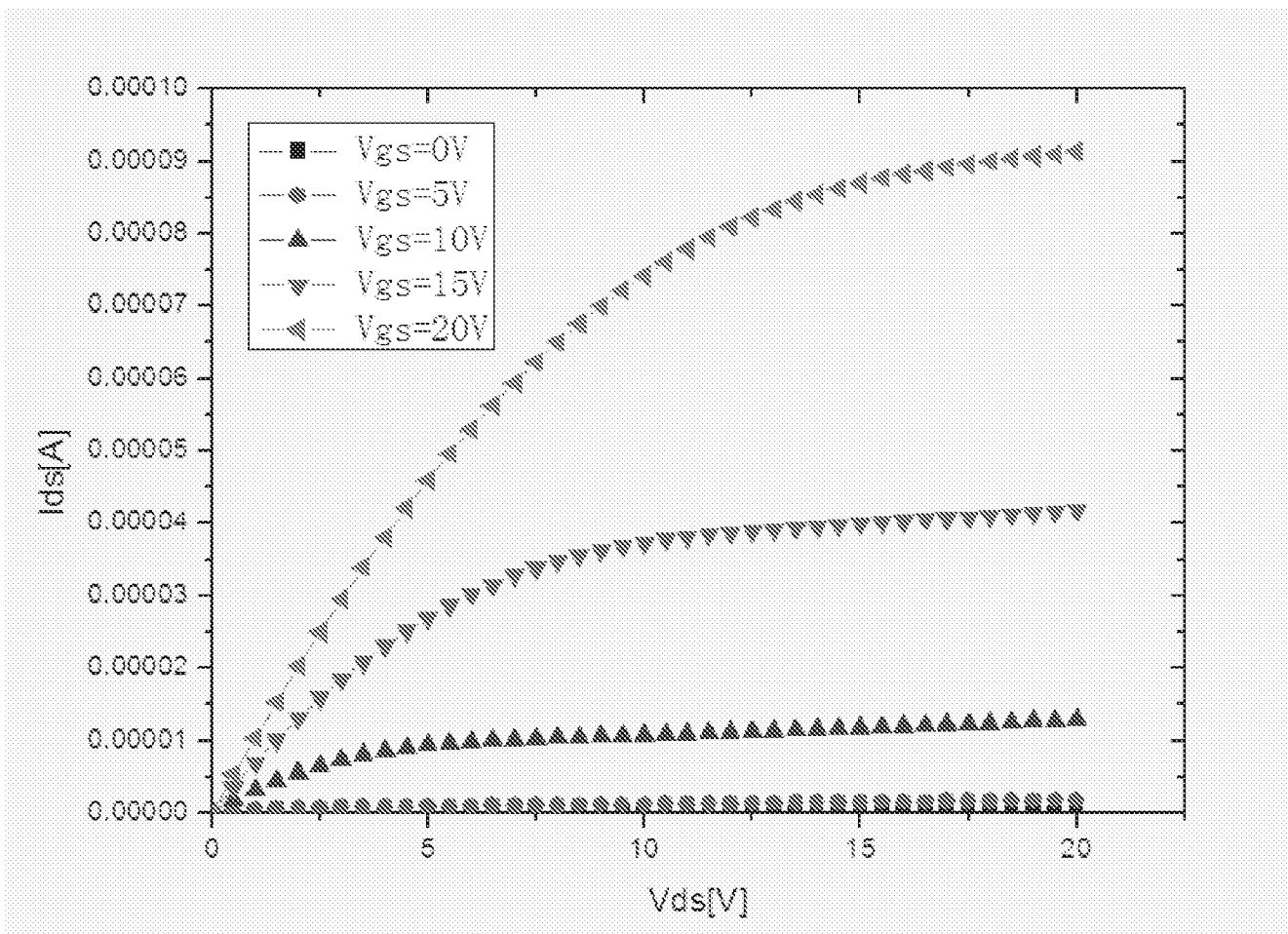


图11

# INTERNATIONAL SEARCH REPORT

International application No.

**PCT/CN2014/070507****A. CLASSIFICATION OF SUBJECT MATTER**

H01L 21/336 (2006.01) i; H01L 29/786 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

PRSABS, CNTXT, CNABS, CNKI, DWPI: TFT, oxide semiconductor, Ta, tantalum, thin film transistor, drain, source, pattern, metal layer, oxide

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                        | Relevant to claim No. |
|-----------|-----------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y         | CN 1828886 A (SAMSUNG ELECTRONICS CO., LTD.), 06 September 2006 (06.09.2006), description, page 4, line 2 to page 9, line 20, and figures 1-7             | 1-15                  |
| Y         | CN 101419916 A (CHUNGHWA PICTURE TUBES, LTD. et al.), 29 April 2009 (29.04.2009), description, page 4, line 1 to page 6, line 17, and figures 2 and 3A-3D | 1-15                  |
| A         | US 2011140103 A1 (SAMSUNG ELECTRONICS CO., LTD.), 16 June 2011 (16.06.2011), the whole document                                                           | 1-15                  |

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

|                                                                                                                                                                         |                                                                                                                                                                                                                                                  |
|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| * Special categories of cited documents:                                                                                                                                | “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention                                              |
| “A” document defining the general state of the art which is not considered to be of particular relevance                                                                | “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone                                                                     |
| “E” earlier application or patent but published on or after the international filing date                                                                               | “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art |
| “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) | “&” document member of the same patent family                                                                                                                                                                                                    |
| “O” document referring to an oral disclosure, use, exhibition or other means                                                                                            |                                                                                                                                                                                                                                                  |
| “P” document published prior to the international filing date but later than the priority date claimed                                                                  |                                                                                                                                                                                                                                                  |

Date of the actual completion of the international search  
18 August 2014 (18.08.2014)Date of mailing of the international search report  
**19 September 2014 (19.09.2014)**Name and mailing address of the ISA/CN:  
State Intellectual Property Office of the P. R. China  
No. 6, Xitucheng Road, Jimenqiao  
Haidian District, Beijing 100088, China  
Facsimile No.: (86-10) 62019451Authorized officer  
**GAO, Mingjie**  
Telephone No.: (86-10) **62411783**

**INTERNATIONAL SEARCH REPORT**  
Information on patent family members

International application No.

**PCT/CN2014/070507**

| Patent Documents referred<br>in the Report | Publication Date  | Patent Family    | Publication Date |
|--------------------------------------------|-------------------|------------------|------------------|
| CN 1828886 A                               | 06 September 2006 | CN 100521189 C   | 29 July 2009     |
|                                            |                   | KR 20060090523 A | 11 August 2006   |
|                                            |                   | JP 2006221162 A  | 24 August 2006   |
|                                            |                   | US 2006175610 A1 | 10 August 2006   |
| CN 101419916 A                             | 29 April 2009     | CN 101419916 B   | 11 May 2011      |
| US 2011140103 A1                           | 16 June 2011      | US 7915650 B2    | 29 March 2011    |
|                                            |                   | TW 200913278 A   | 16 March 2009    |
|                                            |                   | KR 20080110059 A | 18 December 2008 |
|                                            |                   | CN 101359693 B   | 28 August 2013   |
|                                            |                   | CN 101359693 A   | 04 February 2009 |
|                                            |                   | US 2008308826 A1 | 18 December 2008 |

## 国际检索报告

国际申请号

PCT/CN2014/070507

## A. 主题的分类

H01L 21/336(2006.01)i; H01L 29/786(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

## B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

PRSABS、CNTXT、CNABS、CNKI、DWPI:薄膜晶体管, TFT, 源, 漏, 图案, 金属层, 氧化物半导体, 钽, Ta, tantalum, thin film transistor, drain, source, pattern, metal layer, oxide

## C. 相关文件

| 类 型* | 引用文件, 必要时, 指明相关段落                                                                          | 相关的权利要求 |
|------|--------------------------------------------------------------------------------------------|---------|
| Y    | CN 1828886 A (三星电子株式会社) 2006年 9月 06日 (2006 - 09 - 06)<br>说明书第4页第2行到9页第20行、附图1-7            | 1-15    |
| Y    | CN 101419916 A (中华映管股份有限公司等) 2009年 4月 29日 (2009 - 04 - 29)<br>说明书第4页第1行到第6页第17行、附图2, 3A-3D | 1-15    |
| A    | US 2011140103 A1 (SAMSUNG ELECTRONICS CO LTD) 2011年 6月 16日 (2011 - 06 - 16)<br>全文          | 1-15    |

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

## \* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&amp;” 同族专利的文件

国际检索实际完成的日期

2014年 8月 18日

国际检索报告邮寄日期

2014年 9月 19日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)  
北京市海淀区蓟门桥西土城路6号  
100088 中国

传真号 (86-10)62019451

授权官员

高铭洁

电话号码 (86-10)62411783

国际检索报告  
关于同族专利的信息

国际申请号

PCT/CN2014/070507

| 检索报告引用的专利文件 |            |    | 公布日<br>(年/月/日) | 同族专利 |             |    | 公布日<br>(年/月/日) |
|-------------|------------|----|----------------|------|-------------|----|----------------|
| CN          | 1828886    | A  | 2006年 9月 06日   | CN   | 100521189   | C  | 2009年 7月 29日   |
|             |            |    |                | KR   | 20060090523 | A  | 2006年 8月 11日   |
|             |            |    |                | JP   | 2006221162  | A  | 2006年 8月 24日   |
|             |            |    |                | US   | 2006175610  | A1 | 2006年 8月 10日   |
| CN          | 101419916  | A  | 2009年 4月 29日   | CN   | 101419916   | B  | 2011年 5月 11日   |
| US          | 2011140103 | A1 | 2011年 6月 16日   | US   | 7915650     | B2 | 2011年 3月 29日   |
|             |            |    |                | TW   | 200913278   | A  | 2009年 3月 16日   |
|             |            |    |                | KR   | 20080110059 | A  | 2008年 12月 18日  |
|             |            |    |                | CN   | 101359693   | B  | 2013年 8月 28日   |
|             |            |    |                | CN   | 101359693   | A  | 2009年 2月 04日   |
|             |            |    |                | US   | 2008308826  | A1 | 2008年 12月 18日  |

表 PCT/ISA/210 (同族专利附件) (2009年7月)