

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY 128 683

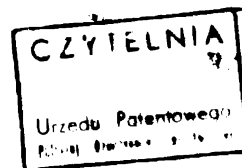
Patent dodatkowy
do patentu _____

Zgłoszono: 80 05 26 /P.224537/

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 81 11 27

Opis patentowy opublikowano: 1985 06 28



Int. Cl.³ G01R 27/16

Twórcy wynalazku: Ryszard Roskosz, Jerzy Sanioki, Krzysztof Dunkelmann,
Henryk Kaczmarek, Marian Brzeziński, Czesław Lowicki,
Wojciech Nakielski

Uprawniony z patentu: Politechnika Gdańska, Gdańsk /Polska/

UKŁAD STERUJĄCY DO MIERNIKA IMPEDANCJI PĘTLI ZWARCIOWEJ

Przedmiotem wynalazku jest układ sterujący do miernika impedancji pętli zwarciowej w nieskonapięciowych urządzeniach elektroenergetycznych.

W znanych dotychczas miernikach impedancji pętli zwarciowej stosuje się obciążenie pomiarowe w postaci impedora, którego argument nastawia się stosownie do argumentu obiektu badanego. Jest to konieczne dla uzyskania prawidłowego wyniku pomiaru. W miernikach tych zachodzi także konieczność sterowania przebiegiem procesu pomiaru, którą to funkcję spełnia układ sterujący. W szczególności ważną rolę odgrywa chwila podania impulsu załączającego do łącznika włączającego człon obciążający, a także momenty czasowe załączania łączników występujących w członie pomiarowym napięć. Oprócz tego należy zapewnić także załączenie prądu pomiarowego, aby zminimalizować stany przejściowe, powstające w obwodzie badanym. Zachodzi to wówczas gdy moment załączenia obciążenia pomiarowego wypada w chwili naturalnego przejścia tego prądu przez zero, a czas jego przepływu wynosi całkowitą liczbę okresów. Prawidłowe uchwycenie wartości napięć podczas przepływu prądu pomiarowego oraz napięcia w czasie poprzednim lub następnym wymaga z kolei zapewnienia kolejności działania poszczególnych elementów łączeniowych. Powyższe czynniki stają się tym bardziej istotne dla jakości otrzymywanego wyniku, im krótszy jest czas wykonywania pomiaru. We współczesnej technice dąży się właśnie do maksymalnego skracania tego czasu z uwagi na możliwą wówczas miniaturyzację sprzętu pomiarowego oraz radykalne wykluczenie możliwości porażek w przypadku badania obwodu niesprawnego.

Dotychczas znane i stosowane rozwiązania urządzenia sterującego nie zapewniały najlepszego wykonania swego zadania, gdyż nie brały pod uwagę wszystkich wyżej wymienionych czynników, warunkujących uzyskanie prawidłowości pomiaru.

W znanych dotychczas i stosowanych rozwiązaniach układy sterujące do mierników impedancji pętli zwarciowej nie były specjalnie wyodrębnione, lecz stanowiły integralną część tych mierników.

W układach pomiarowych według patentów PRL nr 71 821 i 92 308 do włączenia prądu pomiarowego stosowany jest łącznik ręczny lub stykownik. W takim rozwiązaniu początek przepływu prądu pomiarowego wypada dla różnych przypadkowych wartości chwilowych napięcia, często szczególnie niekorzystnych ze względów pomiarowych. Nie ma tu możliwości wyboru odpowiedniego momentu czasowego załączania. Dodatkową wadą takiego rozwiązania jest to, że czas przepływu prądu pomiarowego ma wartość wyraźnie niestabilną na skutek zmiennych luzów w mechanizmach łączników.

W rozwiązaniach według patentów PRL nr 75 168 lub 73 243 układ sterujący do miernika impedancji pętli zwarciowej zawiera zasilacz, blok formowania napięciowych impulsów prostokątnych oraz dzielnik częstotliwości, sterujący łącznikiem tyrystorowym włączającym prąd pomiarowy. Ten układ sterujący zaczyna działać od razu po zamknięciu przycisku przyrządu i jedyną funkcją jaką wykonuje jest zapalenie łącznika tyrystorowego na czas całkowitej liczby okresów napięcia sieci z przerwami na czas innej liczby okresów napięcia sieci. Moment fazowy zamknięcia łącznika jest przy tym wymuszony przez chwilową wartość napięcia przyłożonego do przyrządu bardzo bliską zeru i tym samym nie są spełnione wymagania odnośnie wyboru właściwego momentu załączania prądu pomiarowego i czasu przepływu prądu pomiarowego. Nie zapewnia on również wyeliminowania stanów przejściowych oraz wahań w obwodzie badanym.

Celem wynalazku jest zapewnienie, że włączenie prądu obciążenia pomiarowego nastąpi w chwili jego naturalnego przejścia przez zero i na czas całkowitej liczby okresów, a także iż obie wartości napięcia zostaną uchwycione w ściśle określonych chwilach wybranych ze względu na minimalizację wpływu stanów przejściowych oraz wahań w obwodzie badanym.

Układ według wynalazku składa się z przesuwnika fazowego, układów formowania impulsów, członu sumy logicznej, klucza blokującego, przerzutnika bistabilnego, członu bramkującego, liczników, dyskryminatorów i członów załączających, połączonych w ten sposób, że wejście przesuwnika fazowego jest połączone do sieci, natomiast wejście nastawcze połączone jest z urządzeniem nastawczym argumentu obciążenia tak, że napięcie wejściowe układu sterującego będzie w fazie z prądem obciążenia pomiarowego. Do wyjścia tego przesuwnika fazowego są przyłączone wejścia równoległe połączonych układów formowania impulsów, jeden na rosnącym skłonie sinusoidy napięcia, a drugi na malejącym skłonie sinusoidy napięcia. Wyjścia obydwu tych układów formowania impulsów są połączone z wejściami członu sumy logicznej, tak że na wyjściu tego członu otrzymuje się impulsy co półokres tego napięcia. Wyjście członu sumy logicznej jest połączone z wejściem członu bramkującego, a wyjście tego członu jest połączone z wejściem liczącym licznika głównego.

Wejście sterujące członu bramkującego jest połączone z wyjściem przerzutnika bistabilnego, którego wejście jest połączone z wyjściem klucza blokującego, a wejście tego klucza blokującego poprzez przycisk pomiarowy jest połączone z drugim wyjściem układu formowania impulsów na malejącym skłonie sinusoidy napięcia. Ponadto wejście sterujące klucza blokującego i przerzutnika bistabilnego są połączone z wyjściem licznika pomocniczego, z którym to wyjściem jest również połączone wejście kasujące licznika pomocniczego, natomiast wejście liczące licznika pomocniczego jest połączone z wyjściem dyskryminatora czwartego, a ponadto z wejściem kasującym licznika głównego.

Umożliwia to rozpoczęcie pomiaru w najbardziej odpowiednim momencie czasowym, niezależnie od tego w jakim momencie zostanie włączony przycisk pomiarowy oraz powtórzenie cyklu pomiarowego żadaną ilość razy. Wyjścia licznika głównego są połączone z wejściami dyskryminatorów pierwszego, drugiego, trzeciego i czwartego. Przy czym wyjście dyskryminatora pierwszego jest połączone poprzez człon załączający napięcie w stanie nieobciążonym z układem pomiarowym napięcia w stanie nieobciążonym. Wyjście dyskryminatora drugiego jest połączone z drugim wejściem członu załączającego napięcia w stanie nieobciążonym, a także poprzez człon załączający prąd obciążenia z impedorem obciążeniowym. Wyjście dyskry-

minatora trzeciego jest połączone poprzez człon załączający napięcie w stanie obciążonym z układem pomiarowym napięcia w stanie obciążonym. Wyjście dyskryminatora czwartego jest połączone z drugim wejściem członu załączającego prąd obciążenia oraz członu załączającego napięcie w stanie obciążonym, a ponadto z wejściem liczącym licznika pomocniczego oraz wejściem kasującym licznika głównego.

Dzięki układowi według wynalazku uzyskuje się włączenie prądu obciążenia pomiarowego w chwili jego naturalnego przejścia przez zero oraz na czas całkowitej liczby okresów. Uzyskuje się ściśle zachowanie kolejności poszczególnych działań oraz właściwych odstępów czasowych między nimi. Dzięki temu można otrzymać dużą dokładność pomiaru nawet w bardzo niekorzystnych warunkach, tzn. przy dużym stosunku X/R . Obie wartości napięcia zostaną uchwycone w ściśle określonych chwilach wybranych ze względu na minimalizację wpływu stanów przejściowych oraz wahań w obwodzie badanym. Układ ten umożliwia stosowanie dużego prądu pomiarowego przy małych wymiarach przyrządu. Skutecznie chroni od porażenia w przypadku pomiarów instalacji wadliwej.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, który pokazuje schemat blokowy układu sterującego do miernika impedancji pętli zwarciowej.

W układzie według wynalazku przesuwnik fazowy PF ma jedno wejście połączone do sieci, natomiast wejście nastawcze połączone jest z urządzeniem nastawczym argumentu obciążenia, do wyjścia tego przesuwnika fazowego PF są przyłączone wejścia równoległe połączonych układów formowania impulsów, jeden na rosnącym skłonie sinusoidy napięcia UF1, drugi na malejącym skłonie sinusoidy napięcia UF2, wyjście tych obydwu układów formowania impulsów UF1 i UF2 są połączone z wejściami członu sumy logicznej CSL, którego wyjście jest połączone z wejściem członu bramkującego CB, a wyjście tego członu jest połączone z wejściem liczącym licznika głównego L, z kolei wejście sterujące członu bramkującego CB jest połączone z wyjściem przerzutnika bistabilnego PB, którego wejście jest połączone z wyjściem klucza blokującego KB, a wejście tego klucza blokującego KB, poprzez przycisk pomiarowy P, jest połączone z drugim wyjściem układu formowania impulsów na malejącym skłonie sinusoidy napięcia UF2, ponadto wejścia sterujące klucza blokującego KB i przerzutnika bistabilnego PB są połączone z wyjściem licznika pomocniczego LP, z którym to wyjściem jest również połączone wejście kasujące licznika pomocniczego LP, natomiast wejście liczące licznika pomocniczego LP jest połączone z wyjściem dyskryminatora czwartego DK4, a ponadto z wejściem kasującym licznika głównego L, którego wyjścia są połączone z wejściami dyskryminatora pierwszego DK1, dyskryminatora drugiego DK2, dyskryminatora trzeciego DK3 i dyskryminatora czwartego DK4, przy czym wyjście dyskryminatora pierwszego DK1 jest połączone poprzez człon załączający napięcie w stanie nieobciążonym CZ1 z układem pomiarowym napięcia w stanie nieobciążonym, wyjście dyskryminatora drugiego DK2 jest połączone z drugim wejściem członu załączającego napięcie w stanie nieobciążonym CZ1 a także poprzez człon załączający prąd obciążenia CZ2 z impedorem obciążeniowym, wyjście dyskryminatora trzeciego DK3 jest połączone poprzez człon załączający napięcie w stanie obciążonym CZ3 z układem pomiarowym napięcia w stanie obciążonym, wyjście dyskryminatora czwartego DK4 jest połączone z drugim wejściem członu załączającego prąd obciążenia CZ2 i członu załączającego napięcie w stanie obciążenia CZ3, a ponadto z wejściem liczącym licznika pomocniczego LP oraz z wejściem kasującym licznika głównego L.

Działanie układu jest następujące. Napięcie wejściowe za przesuwnikiem PF jest przesunięte fazowo tak, że będzie ono w fazie z prądem obciążenia pomiarowego. Uzyskano to w ten sposób, że kąt przesunięcia przesuwnika fazowego PF jest nastawiany równocześnie z regulacją argumentu impedora obciążeniowego gdyż nastawienie przesuwnika fazowego PF jest sprzężone z nastawieniem argumentu impedora obciążeniowego. Układ formujący UF 1 wytwarza impulsy w chwili, gdy napięcie wyjściowe z przesuwnika fazowego PF przechodzi przez zero ku wartościom dodatnim, natomiast układ formujący UF2 wytwarza impulsy w chwili gdy napięcie wyjściowe z przesuwnika fazowego PF przechodzi przez zero ku wartościom ujemnym.

W ten sposób na wyjściu członu sumy logicznej CSL otrzymuje się impulsy, co półokres tego napięcia. Po zamknięciu przycisku pomiarowego P najbliższy impuls z układu formującego UF2 przechodzi do przerzutnika bistabilnego PB poprzez klucz blokujący KB. Klucz blokujący KB blokuje układ przez nastawiony czas blokady, przed upływem tego czasu nie może nastąpić powtórzenie pomiaru nawet jeśli przycisk pomiarowy P jest zamknięty. Czas ten musi upłynąć od zakończenia poprzedzającego pomiaru, a jego początek stanowi chwila zerowania licznika pomocniczego LP. Po upływie tego czasu klucz blokujący KB jest w stanie zamkniętym. Następuje zmiana stanu przerzutnika bistabilnego PB, co powoduje otwarcie członu bramkującego CB, tak, że impulsy z wyjścia członu sumy logicznej CSL przechodzą do licznika głównego L. Z chwilą zliczenia nastawionej liczby /korzystnie parzystej/ m impulsów działa dyskryminator pierwszy DK1, który załącza człon załączający napięcie w stanie nieobciążonym CZ1. Po zliczeniu dalszej liczby /korzystnie parzystej/ n impulsów działa dyskryminator drugi DK2, który powoduje załączenie członu załączającego prąd obciążenia CZ2 i włączenie impedora obciążającego, a jednocześnie powoduje wyłączenie poprzednio załączonego członu załączającego napięcie w stanie nieobciążonym CZ1.

Po upływie dalszej liczby /korzystnie parzystej/ r impulsów działa dyskryminator trzeci DK3, powodujący załączenie członu załączającego napięcie w stanie obciążenia pomiarowego CZ3. Po upływie następnej liczby /korzystnie parzystej/ s impulsów działa dyskryminator czwarty DK4, który powoduje wyłączenie układu załączającego napięcie w stanie obciążonym CZ3 oraz wyłączenie impedora obciążeniowego. Zerowanie licznika głównego L następuje po upływie liczby /korzystnie parzystej/ S impulsów, co daje jednocześnie wpisanie jednego impulsu do licznika pomocniczego LP. Poprzednio opisany cykl rozpoczyna się wówczas ponownie i trwa aż do chwili, gdy licznik pomocniczy LP osiągnie zapełnienie. Następny cykl powoduje jego zerowanie, a związany z tym impuls zostanie doprowadzony do klucza blokującego KB i przerzutnika bistabilnego PB, powodując uniemożliwienie działania układu, nawet przy zamkniętym przycisku P.

Z a s t r z e ż e n i e p a t e n t o w e

Układ sterujący do miernika impedancji pętli zwarciorowej, składający się z przesuwnika fazowego, układów formowania impulsów, członu sumy logicznej, klucza blokującego, przerzutnika bistabilnego, członu bramkującego, liczników dyskryminatorów i członów załączających, z n a m i e n n y t y m, że wejście przesuwnika fazowego /PF/ jest połączone do siebie, natomiast wejście nastawcze połączone jest z urządzeniem nastawczym argumentu impedora obciążającego, do wyjścia tego przesuwnika fazowego /PF/ są przyłączone wejścia równolegle połączonych układów formowania impulsów, jeden na rosnącym skłonie sinusoidy napięcia /UF1/, drugi na malejącym skłonie sinusoidy napięcia /UF2/, wyjścia tych obydwu układów formowania impulsów /UF1, UF2/ są połączone z wejściami członu sumy logicznej /CSL/, którego wyjście jest połączone z wejściem członu bramkującego /CB/, a wyjście tego członu jest połączone z wejściem liczącym licznika głównego /L/, z kolei wejście sterujące członu bramkującego /CB/ jest połączone z wyjściem przerzutnika bistabilnego /PB/, którego wejście jest połączone z wyjściem klucza blokującego /KB/, a wejście tego klucza blokującego /KB/, poprzez przycisk pomiarowy /P/ jest połączone z wyjściem układu formowania impulsów na malejącym skłonie sinusoidy napięcia /UF2/, ponadto wejścia sterujące klucza blokującego /KB/ i przerzutnika bistabilnego /PB/ są połączone z wyjściem licznika pomocniczego /LP/, z którym to wyjściem jest również połączone wejście kasujące licznika pomocniczego /LP/, natomiast wejście liczące licznika pomocniczego /LP/ jest połączone z wyjściem dyskryminatora czwartego /DK4/, a ponadto z wejściem kasującym licznika głównego /L/, którego wyjścia są połączone z wejściami dyskryminatora pierwszego /DK1/, dyskryminatora drugiego /DK2/, dyskryminatora trzeciego /DK3/ i dyskryminatora czwartego /DK4/.

przy czym wyjście dyskryminatora pierwszego /DK1/ jest połączone poprzez człon załączający napięcie w stanie nieobciążonym /CZ1/ z układem pomiarowym napięcia w stanie nieobciążonym, wyjście dyskryminatora drugiego /DK2/ jest połączone z drugim wejściem członu załączającego napięcie w stanie nieobciążonym /CZ1/, a także poprzez człon załączający prąd obciążenia /CZ2/ z impedorem obciążeniowym, wyjście dyskryminatora trzeciego /DK3/ jest połączone poprzez człon załączający napięcie w stanie obciążonym /CZ3/ z układem pomiarowym napięcia w stanie obciążonym, wyjście dyskryminatora czwartego /DK4/ jest połączone z drugim wejściem członu załączającego prąd obciążenia /CZ2/ i członu załączającego napięcie w stanie obciążonym /CZ3/, a ponadto z wejściem liczącym licznika pomocniczego /LP/ oraz z wejściem kasującym licznika głównego /L/.

