(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 694 34 816 T2** 2006.12.28

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 0 652 559 B1**
(21) Deutsches Aktenzeichen: **694 34 816.3**
(96) Europäisches Aktenzeichen: **94 307 006.0**
(96) Europäischer Anmeldetag: **26.09.1994**
(97) Erstveröffentlichung durch das EPA: **10.05.1995**
(97) Veröffentlichungstag
der Patenterteilung beim EPA: **09.08.2006**
(47) Veröffentlichungstag im Patentblatt: **28.12.2006**

(51) Int Cl.[8]: ***G11B 20/10*** (2006.01)
G11B 7/00 (2006.01)

(30) Unionspriorität:

27994393	**09.11.1993**	**JP**
33335593	**27.12.1993**	**JP**
4754394	**17.03.1994**	**JP**
16720694	**19.07.1994**	**JP**
22543394	**20.09.1994**	**JP**

(73) Patentinhaber:
Fujitsu Ltd., Kawasaki, Kanagawa, JP

(74) Vertreter:
W. Seeger und Kollegen, 81369 München

(84) Benannte Vertragsstaaten:
DE, FR, GB

(72) Erfinder:
Taguchi, c/o Fujitsu Limited, Masakazu, Kawasaki-shi, Kanagawa 211, JP; Izumi, c/o Fujitsu Limited, Haruhiko, Kawasaki-shi, Kanagawa 211, JP

(54) Bezeichnung: **Datenlesesystem für optische Platten**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

HINTERGRUND DER ERFINDUNG

(1) Gebiet der Erfindung

[0001] Die vorliegende Erfindung bezieht sich allgemein auf ein Datenauslesesystem, das bei optischen Platteneinheiten, wie magnetooptischen Platteneinheiten, angewendet wird, und insbesondere auf ein Datenauslesesystem zur Reproduktion, gemäß einem Maximum-Likelihood-Datendetektionsverfahren, von Daten von einer optischen Platte, in der Daten auf der Basis einer Partialantwortcharakteristik aufgezeichnet wurden.

(2) Beschreibung der verwandten Technik

[0002] Aufgrund der großen Kapazität, Austauschbarkeit, hohen Zuverlässigkeit und dgl. wird die Verbreitung magnetooptischer Platteneinheiten beschleunigt, so dass Einheiten, die Bilddaten aufzeichnen und reproduzieren können, und Einheiten, die Codes für Computer aufzeichnen können, vorgeschlagen wurden.

[0003] Ein Aufzeichnungssystem für eine herkömmliche optische Platteneinheit ist im Wesentlichen wie in Fig. 1 gezeigt gebildet. Mit Bezugnahme auf Fig. 1 sind eine optische Platte **1**, ein optischer Kopf **2**, eine Datenausgabeeinheit **3**, ein Modulator **4** und eine Lasertreibeinheit **5** vorgesehen. Daten aus der Datenausgabeeinheit **3** werden vom Modulator **4** moduliert, und das modulierte Signal wird der Lasertreibeinheit **5** zugeführt. Die Lasertreibeinheit **5** treibt dann eine Laserdiode (LD) in dem optischen Kopf **2** auf der Basis des modulierten Signals an, so dass Daten in der optischen Platte **1** aufgezeichnet werden. In einem Aufzeichnungsprozess sind Daten, ein Lasertreibsignal und auf der optischen Platte gebildete Pits beispielsweise wie in Fig. 2 gezeigt. Das heißt, Pits werden an Positionen gebildet, an denen die Laserdiode in Übereinstimmung mit den Aufzeichnungsdaten eingeschaltet wird. Zusätzlich werden in einem Fall, wo eine magnetooptische Platte verwendet wird, Magnetisierungsdomänen als Pits auf der magnetooptischen Platte gebildet.

[0004] Ein Reproduktionssystem ist im Wesentlichen wie in Fig. 3 gezeigt gebildet. Mit Bezugnahme auf Fig. 3 sind die optische Platte **1**, der optische Kopf **2**, ein Verstärker **6**, ein Filter/Entzerrer **7**, ein Maximumdetektor **8**, eine Phasenregelkreis (PLL)-Schaltung **9** und ein Demodulator **10** vorgesehen. Die Laserdiode in dem optischen Kopf **2** wird mit einer Energie Pr eingeschaltet, so dass ein Laserstrahl auf die optische Platte **1** eingestrahlt wird. Auf der Basis eines reflektierten Strahls, der von der optischen Platte **1** erhalten wird, wird ein wie in Fig. 4 gezeigtes Reproduktionssignal erhalten. Das Reproduktionssignal geht durch den Verstärker **6** hindurch, und durch einen automatischen Verstärkungscontroller (AGC), ein Tiefpassfilter (LPF) und einen Entzerrer (Eq) wird eine Wellenformung durchgeführt. Danach wird das Reproduktionssignal dem Maximumdetektor **8** zugeführt. Der Maximumdetektor **8** differenziert das Reproduktionssignal, und detektiert Nulldurchgang-Punkte des Differenzialsignals, um so Maximumpunkte des Reproduktionssignals zu detektieren. Der Maximumdetektor **8** gibt dann ein als Reihendaten bezeichnetes Impulssignal aus. Die Reihendaten werden der PLL-Schaltung **9** zugeführt, und getrennte Daten, synchronisiert mit einem Takt, werden aus der PLL-Schaltung **9** ausgegeben. Die getrennten Daten werden vom Demodulator **10** in die ursprünglichen Aufzeichnungsdaten demoduliert.

[0005] In einem Fall, wo Daten in einer niedrigen Aufzeichnungsdichte aufgezeichnet wurden, wird das wie in Fig. 5A gezeigte Reproduktionssignal erhalten. In einem Fall, wo Daten in einer hohen Aufzeichnungsdichte aufgezeichnet wurden, wird das wie in Fig. 5B gezeigte Reproduktionssignal erhalten. Ein Rauschen, das von der Laserdiode (LD) und der optischen Platte **1** verursacht wird, und ein Rauschen, das in Schaltungen generiert wird, werden auf der Wellenform des Reproduktionssignals übereinandergelegt. Je höher die Datenaufzeichnungsdichte auf der optischen Platte **1**, desto kleiner die Amplitude des Reproduktionssignals aufgrund der Wärmeinterferenz in einem Aufzeichnungsprozess und der Wellenforminterferenz in einem Reproduktionsprozess. Als Ergebnis wird in dem herkömmlichen Detektionssystem ein Detektionsspielraum verringert, so dass Fehler leicht auftreten.

[0006] Eine Arbeit in SPIE Vol. 1663, Optical Data Storage (1992), pp. 166–173, von M. Tobita et al. mit dem Titel "Viterbi Detection of Partial Response on a Magneto-Optical Recording Channel", offenbart ein System, das einen PLL zur Verarbeitung eines HF-Signals von der Platte einsetzt, um ein Taktsignal abzuleiten. Der Kanal zeigt eine PR(I,I)-Partialantwort.

[0007] "Optimal Reception for Binary Partial Response Channels", M.J. Ferguson, The Bell System Technical Journal, Vol. 51, 1972, pp. 493–505, offenbart ein System zum Decodieren binärer Partialantwort-Signalforma-

te mit der Form $a_k \pm a_{k-l}$ (für $1 \geq 1$ und $a_k = \pm 1$), d.h. eine PR(I,I)-Partialantwort, das den Maximum-Likelihood-Detektor der Sequenz a_k implementiert, wobei ein additives weißes Gaußsches Rauschen als Kanalstörung angenommen wird.

[0008] R.T. Lynch, "Channels and Codes for Magnetooptical Recording", IEEE Journal on Selected Areas in Communications, Vol. 10, No. 1, Jan. 1992, pp. 57–72, XP462065, offenbart verschiedenste Formate, Codes und Datendetektionsverfahren zur Verwendung bei der magnetooptischen Aufzeichnung, einschließlich Partialantwortkanäle mit einer Viterbi-Detektion.

[0009] P.H. Siegel und J.K. Wolf, "Modulation and Coding for Informationen Storage, IEEE Communications Magazine, Vol. 29, No. 12, 1991, pp. 68–86, XP287983, offenbart Techniken ähnlich dem vorhergehenden Dokument, einschließlich einer Diskussion von Partialantwortsystemen und Verwendung eines Viterbi-Detektors.

[0010] R.C. Schneider, "Sequence (Viterbi-Equivalent) Decoding", IEEE Transactions on Magnetics, Vol. 24, No. 6, 1988, pp. 2539–2541, offenbart einen Decoder für eine Magnetaufzeichnung, der sowohl bei einem (0,3) Code, entzerrt auf einen Dicodekanal, als auch einem (1,7) Code, entzerrt auf einen Klasse-IV-Partialantwortkanal, anwendbar und zu einem Viterbi-Detektor funktional äquivalent ist.

[0011] T. Iwanaga und H. Inada, "High-Density Recording Using Mark Length Recording Method for Magnetooptical Disk", Japanese Journal of Applied Physics, Part 1, Vol. 31, No. 2b, Feb. 1992, pp. 580–583, XP323486, offenbart, dass ein (1,7) Code für eine magnetooptische Aufzeichnung einem (2,7) Code vorzuziehen ist, wenn Lese-Schreib-Kompensationsverfahren eingesetzt werden.

[0012] A.B. Marchant, "Optical Recording: a technical overview", Chapter 9, pp. 229–255, Addison-Wesley Publishing Company, 1990, enthält eine allgemeine Diskussion über optische Aufzeichnungskanäle, einschließlich verschiedenster RLL-Codes, wobei insbesondere eine NRZ- und MFM-Modulation eingesetzt werden.

[0013] Die US-5 233 589-A offenbart ein optisches Aufzeichnungssystem, bei dem ein Referenzmuster in einer bestimmten vorherbestimmter Domäne eines Aufzeichnungsmediums so aufgezeichnet wird, dass die Anstiegkante und Abfallkante eines bestimmten aufgezeichneten Abschnitts in einer vorherbestimmten Beziehung positioniert werden.

[0014] Die US-5 233 590-A offenbart ein magnetooptisches Aufzeichnungssystem, bei dem ein Hilfssynchronisiersignal an einer vorherbestimmten Position auf einem Aufzeichnungsmedium, das ein vorher aufgezeichnetes periodisches Synchronisiersignal trägt, von derselben Aufzeichnungseinrichtung aufgezeichnet wird, die zum Aufzeichnen von Daten verwendet wird, und bei dem die Phase eines Datenlese-Taktsignals unter Verwendung des Hilfssynchronisiersignals gesteuert wird.

[0015] Die EP-0 430 811-A offenbart ein magnetooptisches Aufzeichnungssystem, bei dem ein von einem optischen Aufnehmer gelesenes magnetooptisches Signal auf der Basis eines vorherbestimmten Referenzpegels pegeldiskriminiert wird, wobei der Referenzpegel in Abhängigkeit von einem Inphase-Signal vom optischen Aufnehmer gesteuert wird.

[0016] R.D. Cideciyan et al., "A PRML System for Digital Magnetic Recording", IEEE Journal on Selected Areas in Communications, Vol. 10, Jan. 1992, pp. 38–56, offenbart ein Magnetaufzeichnungssystem unter Verwendung einer Partialantwortsignalisierung und Maximum-Likelihood-Sequenzdetektion, das entscheidungsgerichtete Schemata zur Verstärkungssteuerung und Zeiteinstellungsrückgewinnung enthält, mit denen die Abtastphase angepasst wird.

ZUSAMMENFASSUNG DER ERFINDUNG

[0017] Demgemäß ist es eine allgemeine Aufgabe der vorliegenden Erfindung, ein neues und nützliches Datenreproduktionssystem vorzusehen, bei dem die Nachteile des oben angegebenen Standes der Technik entfallen.

[0018] Eine spezifische Aufgabe der vorliegenden Erfindung ist, ein Datenreproduktionssystem vorzusehen, bei dem ein Phasenfehler zwischen einem Synchronisiersignal, das zum Abtasten des reproduzierten Signals verwendet wird, und Punkten, an denen das reproduzierte Signal tatsächlich abzutasten ist, nicht auftritt.

[0019] Diese Aufgabe der vorliegenden Erfindung wird erfüllt durch ein System zur Reproduktion von Daten, die Anstiegkanten und Abfallkanten von Marken auf einer optischen Platte entsprechen, auf der ein codiertes Signal, das durch das Codieren von Aufzeichnungsdaten in Übereinstimmung mit einer Aufzeichnungsregel einer Partialantwortcharakteristik erhalten wird, aufgezeichnet wurde, welches System umfasst: Signalreproduktionseinrichtungen zum Reproduzieren eines Signals, welches dem codierten Signal entspricht, das durch das Codieren von Aufzeichnungsdaten in Übereinstimmung mit der Aufzeichnungsregel der Partialantwortcharakteristik erhalten wird, von der optischen Platte; Taktsignal-Generatoreinrichtungen zum Generieren eines Taktsignals; eine Abtasteinrichtung zum Abtasten eines reproduzierten Signals, das das Signal von den Signalreproduktionseinrichtungen ist, synchron mit dem Taktsignal von den Taktsignal-Generatoreinrichtungen (**18**, **17**, **30**), und zum Ausgeben von Abtastdaten der Anstieg- und Abfallkanten; eine Maximum-Likelihood-Datendetektionseinrichtung zum Entscheiden, auf der Basis der Abtastdaten von der Abtasteinrichtung und des Taktsignals von den Taktsignal-Generatoreinrichtungen, zu reproduzierender Maximum-Likelihood-Detektionsdaten; eine Mischdetektionseinrichtung zum Detektieren einer Änderung in einem Mischzustand der Abtastdaten und Berechnen von Anstiegkantendaten und Abfallkantendaten; eine Phasenfehler-Detektionseinrichtung zum Detektieren eines Phasenfehlers zwischen der Phase des Taktsignals und jedem in dem reproduzierten Signal abzutastenden Punkt; und eine Phasensteuereinrichtung zum Vornehmen einer Steueroperation zum Steuern des Taktsignals, das von der Taktgeneratoreinrichtung der Abtasteinrichtung und Maximum-Likelihood-Datendetektionseinrichtung zugeführt wird, auf der Basis des Phasenfehlers, der von der Phasenfehler-Detektionseinrichtung detektiert wird, so dass der Phasenfehler aufgehoben wird; wobei
eine Mischbestimmungseinrichtung vorgesehen ist zum Bestimmen des Mischzustands M_k als einen der Zustände "+merge", "–merge" und "no merge", aus einer Differenz Z_k, die zwischen den Abtastdaten y_k und einem Referenzwert Δ_k berechnet wird, und zum Zuführen des Mischzustands M_k zur Mischdetektionseinrichtung;
eine Mittenwert-Berechnungseinrichtung vorgesehen ist zum Berechnen eines gleitenden Mittelwerts C_{kave} von Mittenwerten, die zu aufeinanderfolgenden Zeiteinstellungen erhalten werden, welche Mittenwerte von der Mittenwert-Berechnungseinrichtung aus den Abtastdaten y_k und der von der Mischbestimmungseinrichtung berechneten Differenz Z_k berechnet werden; und
die Mischdetektionseinrichtung die Anstiegkantendaten def_k und die Abfallkantendaten der_k in Übereinstimmung mit den folgenden Formeln berechnet:

$$def_k = a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2}$$

$$der_k = \overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}},$$

wobei der Mischzustand $M_k = (m_{k1}, m_{k2})$ und eine Variable $A_k = (a_{k1}, a_{k2})$ in der Mischdetektionseinrichtung so eingestellt werden, dass $A_k = M_{k-1}$, wenn sich der Mischzustand zwischen "+merge" und "–merge" oder umgekehrt ändert, und $A_k = A_{k-1}$ in dem Fall des Zustands "no merge", oder wenn es keine Änderung zwischen den Zuständen "+merge" und "–merge" gibt; und wobei
die Phasenfehler-Detektionseinrichtung den Phasenfehler dT_k detektiert durch das Berechnen, jedesmal wenn neue Anstiegkantendaten def_k und Abfallkantendaten der_k von der Mischdetektionseinrichtung zu einer Taktzeiteinstellung k ausgegeben werden, von Anstiegkanten-Phasenfehlerdaten dTf_k unter Verwendung des gleitenden Mittelwerts der Mittenwerte $C_{k\text{-}lave}$ und der Abtastdaten y_{k-1}, von denen beide zur vorherigen Zeiteinstellung k–l erhalten wurden, und der Anstiegkantendaten def_k, in Übereinstimmung mit der folgenden Formel:

$$dTf_k = (C_{k\text{-}lave} - y_{k-1}) \cdot def_k,$$

und durch das Berechnen von Abfallkanten-Phasenfehlerdaten dTr_k unter Verwendung der Mittenwerte $C_{k\text{-}lave}$ und der Abtastdaten y_{k-1}, von denen beide zur vorherigen Zeiteinstellung k-1 erhalten wurden, und der Abfallkantendaten der_k, in Übereinstimmung mit der folgenden Formel:

$$dTr_k = (y_{k-1} - C_{k\text{-}lave}) \cdot der_k,$$

wodurch die Anstiegkanten-Phasenfehlerdaten dTf_k einer Differenz zwischen dem Mittenwert des Reproduktionssignals und den Abtastdaten an jedem Anstiegkantenpunkt entsprechen, und die Abfallkanten-Phasenfehlerdaten dTr_k einer Differenz zwischen dem Mittenwert des Reproduktionssignals und den Abtastdaten an jedem Abfallkantenpunkt entsprechen, und die Phasendetektionseinrichtung den Phasenfehler dT_k ermittelt, indem die Anstiegkanten-Phasenfehlerdaten dTf_k und die Abfallkanten-Phasenfehlerdaten dTr_k miteinander addiert werden.

[0020] Da gemäß der vorliegenden Erfindung die Phase des Synchronisiertaktsignals so gesteuert wird, dass

der Phasenfehler zwischen der Phase des Synchronisiertaktsignals und Punkten, an denen das reproduzierte Signal (Reproduktionssignal) abgetastet werden sollte, aufgehoben wird, entspricht die Phase des Synchronisiertaktsignals immer den Punkten, an denen das reproduzierte Signal abzutasten ist. So können korrigierte und korrekte Daten reproduziert werden.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

[0021] Andere Aufgaben, Merkmale und Vorteile der vorliegenden Erfindung gehen aus der folgenden detaillierten Beschreibung hervor, die in Verbindung mit den beigeschlossenen Zeichnungen zu lesen ist, in denen:

[0022] Fig. 1 ein Blockbild ist, das ein Aufzeichnungssystem einer herkömmlichen optischen Platteneinheit veranschaulicht;

[0023] Fig. 2 eine Darstellung ist, die eine Beziehung zwischen Aufzeichnungsdaten und auf einer optischen Platte gebildeten Pits veranschaulicht;

[0024] Fig. 3 ein Blockbild ist, das ein Reproduktionssystem einer herkömmlichen optischen Platteneinheit veranschaulicht;

[0025] Fig. 4 eine Darstellung ist, die eine Beziehung zwischen einer Wellenform eines Reproduktionssignals und demodulierten Daten veranschaulicht;

[0026] Fig. 5A ein Wellenformdiagramm ist, das ein Reproduktionssignal in einem Fall einer niedrigen Aufzeichnungsdichte veranschaulicht;

[0027] Fig. 5B ein Wellenformdiagramm ist, das ein Reproduktionssignal in einem Fall einer hohen Aufzeichnungsdichte veranschaulicht;

[0028] Fig. 6 ein Blockbild ist, das ein Aufzeichnungssystem einer optischen Platte gemäß einer Ausführungsform der vorliegenden Erfindung veranschaulicht;

[0029] Fig. 7 ein Blockbild ist, das eine Struktur eines Vorcodierers veranschaulicht;

[0030] Fig. 8 eine Tabelle ist, die eine Regel einer 1/7 Modulation veranschaulicht;

[0031] Fig. 9 ein Blockbild ist, das ein Reproduktionssystem einer optischen Platteneinheit gemäß der Ausführungsform der vorliegenden Erfindung veranschaulicht;

[0032] Fig. 10 eine Darstellung ist, die einen Zustandsübergang in einer Partialantwort-Klasse-I-Charakteristik veranschaulicht;

[0033] Fig. 11 ein Trellis-Diagramm in einer Partialantwort-Klasse-I-Charakteristik ist;

[0034] Fig. 12A und Fig. 12B Zeitdiagramme sind, die Signale in dem Aufzeichnungssystem und Reproduktionssystem veranschaulichen;

[0035] Fig. 13 ein Blockbild ist, das ein Beispiel einer Struktur einer in Fig. 9 gezeigten Maximum-Likelihood-Datendetektionsschaltung veranschaulicht;

[0036] Fig. 14 ein Flussdiagramm ist, das einen in der Maximum-Likelihood-Datendetektionsschaltung ausgeführten Prozess veranschaulicht;

[0037] Fig. 15 ein Blockbild ist, das ein weiteres Beispiel der Struktur der Maximum-Likelihood-Datendetektionsschaltung veranschaulicht;

[0038] Fig. 16 ein Flussdiagramm ist, das einen Prozess veranschaulicht, der in der in Fig. 15 gezeigten Maximum-Likelihood-Datendetektionsschaltung ausgeführt wird;

[0039] Fig. 17 ein Blockbild ist, das noch ein weiteres Beispiel der Struktur der Maximum-Likelihood-Datendetektionsschaltung veranschaulicht;

[0040] Fig. 18 ein Flussdiagramm ist, das einen Prozess veranschaulicht, der in der in Fig. 17 gezeigten Maximum-Likelihood-Datendetektionsschaltung ausgeführt wird;

[0041] Fig. 19 ein Wellenformdiagramm ist, das ein eine Hüllkurvenvariation enthaltendes Reproduktionssignal veranschaulicht;

[0042] Fig. 20 ein Blockbild ist, das ein weiteres Beispiel der Struktur der Maximum-Likelihood-Datendetektionsschaltung veranschaulicht;

[0043] Fig. 21 ein Flussdiagramm ist, das einen Prozess veranschaulicht, der in einer Mischbestimmungseinheit der in Fig. 20 gezeigten Maximum-Likelihood-Datendetektionsschaltung ausgeführt wird;

[0044] Fig. 22 ein Flussdiagramm ist, das einen Prozess veranschaulicht, der in einer Mittenwert-Berechnungseinheit der in Fig. 20 gezeigten Maximum-Likelihood-Datendetektionsschaltung ausgeführt wird;

[0045] Fig. 23 ein Flussdiagramm ist, das einen Prozess veranschaulicht, der in einer Referenzwert-Berechnungseinheit der in Fig. 20 gezeigten Maximum-Likelihood-Datendetektionsschaltung ausgeführt wird;

[0046] Fig. 24 ein Flussdiagramm ist, das einen Prozess veranschaulicht, der in einer Mischdetektionseinheit der in Fig. 20 gezeigten Maximum-Likelihood-Datendetektionsschaltung ausgeführt wird;

[0047] Fig. 25 ein Blockbild ist, das eine Struktur der Mischbestimmungseinheit veranschaulicht;

[0048] Fig. 26 ein Blockbild ist, das eine Struktur der Referenzwert-Berechnungseinheit veranschaulicht;

[0049] Fig. 27 ein Blockbild ist, das die Mittenwert-Berechnungseinheit veranschaulicht;

[0050] Fig. 28 ein Blockbild ist, das die Mischdetektionseinheit veranschaulicht;

[0051] Fig. 29 ein Zeitdiagramm ist, das Signale in dem Aufzeichnungssystem und dem Reproduktionssystem veranschaulicht;

[0052] Fig. 30 eine grafische Darstellung ist, die Zustände einer Fehlerrate in Bezug auf eine Niederfrequenz-Rauschamplitude veranschaulicht;

[0053] Fig. 31 eine Darstellung ist, welche Daten veranschaulicht, die Aufzeichnungspits entsprechen, welche unter einer Hochtemperaturbedingung gebildet wurden;

[0054] Fig. 32 eine Darstellung ist, welche Daten veranschaulicht, die Aufzeichnungspits entsprechen, welche unter einer Niedertemperaturbedingung gebildet wurden;

[0055] Fig. 33 ein Blockbild ist, das ein weiteres Beispiel der Struktur der Maximum-Likelihood-Datendetektionsschaltung veranschaulicht;

[0056] Fig. 34 ein Zeitdiagramm ist, das Signale veranschaulicht, die Synchronisiersignale enthalten;

[0057] Fig. 35 ein Blockbild ist, das die Mischdetektionsschaltung der in Fig. 33 gezeigten Maximum-Likelihood-Datendetektionsschaltung veranschaulicht;

[0058] Fig. 36 ein Flussdiagramm ist, das einen Prozess veranschaulicht, der in der in Fig. 35 gezeigten Mischdetektionsschaltung ausgeführt wird;

[0059] Fig. 37 ein Blockbild ist, das ein Reproduktionssystem einer magnetooptischen Platteneinheit gemäß einer weiteren Ausführungsform der vorliegenden Erfindung veranschaulicht;

[0060] Fig. 38 ein Blockbild ist, das ein Beispiel einer Struktur eines Logikschaltungskreises des in Fig. 37 gezeigten Reproduktionssystems veranschaulicht;

[0061] Fig. 39 ein Zeitdiagramm ist, das Signale in dem Aufzeichnungssystem zum Aufzeichnen von Daten in Übereinstimmung mit dem sogenannten Markenpositionen-Aufzeichnungsverfahren und Signale in dem Re-

produktionssystem veranschaulicht;

[0062] Fig. 40 ein Wellenformdiagramm ist, das ein ideales Reproduktionssignal und ein binärisiertes Signal (ein Synchronisiersignal), das aus dem idealen Reproduktionssignal erhalten wird, veranschaulicht;

[0063] Fig. 41 ein Wellenformdiagramm ist, das ein tatsächliches Reproduktionssignal und ein binärisiertes Signal zeigt, das durch Schneiden des tatsächlichen Reproduktionssignals auf einem Erdpegel erhalten wird;

[0064] Fig. 42 ein Wellenformdiagramm ist, das einen Schnittpegel veranschaulicht, der aus einem Reproduktionssignal mit einer Hüllkurvenvariation erhalten wird;

[0065] Fig. 43 ein Wellenformdiagramm ist, das einen weiteren Schnittpegel veranschaulicht, der aus einem Reproduktionssignal mit einer Hüllkurvenvariation erhalten wird;

[0066] Fig. 44 ein Blockbild ist, das ein Reproduktionssystem der magnetooptischen Platteneinheit gemäß einer weiteren Ausführungsform der vorliegenden Erfindung veranschaulicht;

[0067] Fig. 45 ein Wellenformdiagramm ist, das einen Schnittpegel veranschaulicht, der in dem in Fig. 44 gezeigten Reproduktionssystem erhalten wird;

[0068] Fig. 46 ein Blockbild ist, das ein Reproduktionssystem der magnetooptischen Platteneinheit gemäß einer weiteren Ausführungsform der vorliegenden Erfindung veranschaulicht;

[0069] Fig. 47 ein Blockbild ist, das eine Struktur der Maximum-Likelihood-Datendetektionsschaltung des in Fig. 46 gezeigten Reproduktionssystems veranschaulicht;

[0070] Fig. 48 ein Flussdiagramm ist, das eine Prozedur veranschaulicht, gemäß der Phasenfehlerdaten erhalten werden;

[0071] Fig. 49 ein Blockbild ist, das eine Struktur der Phasenfehler-Detektionseinheit veranschaulicht;

[0072] Fig. 50 eine Darstellung ist, die einen positiven Phasenfehler veranschaulicht;

[0073] Fig. 51 eine Darstellung ist, die einen negativen Phasenfehler veranschaulicht;

[0074] Fig. 52 ein Blockbild ist, das eine Struktur einer PLL-Schaltung des in Fig. 46 gezeigten Reproduktionssystems veranschaulicht;

[0075] Fig. 53 ein Blockbild ist, das eine weitere Struktur der PLL-Schaltung veranschaulicht;

[0076] Fig. 54 ein Zeitdiagramm ist, das Signale in dem Aufzeichnungssystem und dem Reproduktionssystem veranschaulicht;

[0077] Fig. 55, Fig. 56, Fig. 57, Fig. 58, Fig. 59 und Fig. 60 Blockbilder sind, die Reproduktionssysteme der magnetooptischen Platteneinheit gemäß anderen Ausführungsformen der vorliegenden Erfindung veranschaulichen;

[0078] Fig. 61 eine Darstellung ist, die ein Beispiel eines Aufzeichnungsformats der optischen Platte (der magnetooptischen Platte) veranschaulicht;

[0079] Fig. 62 ein Wellenformdiagramm ist, das einen Zustand eines Reproduktionssignals in einer VFO-Region veranschaulicht;

[0080] Fig. 63 ein Blockbild ist, das ein weiteres Beispiel der Maximum-Likelihood-Datendetektionsschaltung veranschaulicht;

[0081] Fig. 64 ein Zeitdiagramm ist, das eine Prozesszeiteinstellung in jedem Sektor veranschaulicht;

[0082] Fig. 65 eine Darstellung ist, die das Prinzip der Berechnung zum Ermitteln eines anfänglichen Mittenwerts veranschaulicht;

[0083] Fig. 66 ein Flussdiagramm ist, das eine Prozedur zum Ermitteln eines anfänglichen Mittenwerts veranschaulicht;

[0084] Fig. 67 eine Darstellung ist, die das Prinzip der Berechnung zum Ermitteln komparativer Referenzwerte Δ1 und Δ2 veranschaulicht;

[0085] Fig. 68 ein Flussdiagramm ist, das eine Prozedur zum Ermitteln komparativer Referenzwerte Δ1 und Δ2 veranschaulicht;

[0086] Fig. 69 ein Flussdiagramm ist, das eine Prozedur zum Ermitteln eines Mittelwerts positiver Maximumwerte veranschaulicht;

[0087] Fig. 70 ein Flussdiagramm ist, das eine Prozedur zum Ermitteln eines Mittelwerts negativer Maximumwerte veranschaulicht;

[0088] Fig. 71 ein Flussdiagramm ist, das Prozesse in der Mischbestimmungseinheit und Referenzwert-Berechnungseinheit veranschaulicht, in denen der komparative Referenzwert Δ1 eingestellt wurde;

[0089] Fig. 72 ein Flussdiagramm ist, das einen Prozess in der Mittenwert-Berechnungseinheit veranschaulicht, in welcher der komparative Referenzwert Δ2 eingestellt wurde;

[0090] Fig. 73 ein Blockbild ist, das eine Struktur eines Transversalentzerrers veranschaulicht;

[0091] Fig. 74 ein Flussdiagramm ist, das eine Prozedur zum Berechnen des Mittelwerts der positiven Maximumwerte unter Verwendung des komparativen Referenzwerts Δ1 veranschaulicht;

[0092] Fig. 75 ein Flussdiagramm ist, das eine Prozedur zum Berechnen des Mittelwerts der negativen Maximumwerte unter Verwendung des komparativen Referenzwerts Δ1 veranschaulicht;

[0093] Fig. 76 ein Flussdiagramm ist, das eine Prozedur zum Steuern von Entzerrungskoeffizienten in dem Transversalentzerrer veranschaulicht; und

[0094] Fig. 77 ein Blockbild ist, das eine Struktur eines Vervielfachers des Transversalentzerrers veranschaulicht.

BESCHREIBUNG DER BEVORZUGTEN AUSFÜHRUNGSFORMEN

[0095] Es erfolgt eine Beschreibung einer Ausführungsform der vorliegenden Erfindung.

[0096] Ein Aufzeichnungssystem einer optischen Platteneinheit (einschließlich einer magnetooptischen Platteneinheit) gemäß einer Ausführungsform der vorliegenden Erfindung ist wie beispielsweise in Fig. 6 gezeigt gebildet. Mit Bezugnahme auf Fig. 6 sind die optische Platte **1**, der optische Kopf **2**, die Datenausgabeeinheit **3**, die Lasertreibeinheit **5**, ein Lauflängenbegrenzungsmodulator **11** und ein Partialantwort-Modulationsvorcodierer (ein PR-Vorcodierer) **12** vorgesehen. Der Lauflängenbegrenzungsmodulator **11** konvertiert Zwei-Bit-Daten in Drei-Bit-Daten in Übereinstimmung mit einer wie in Fig. 8 gezeigten Regel, so dass die 1/7 Modulation von Daten (einer Bitsequenz) von der Datenausgabeeinheit **3** durchgeführt wird. Die vom Lauflängenbegrenzungsmodulator **11** in Übereinstimmung mit der 1/7 Modulationsregel modulierten Daten werden durch den PR-Vorcodierer **12** in Übereinstimmung mit der Partialantwort-Klasse-I-Charakteristik weiter moduliert. Der PR-Vorcodierer **12** hat ein Verzögerungselement (D) **15**, in dem eine Verzögerungszeit für ein Datenelement eingestellt ist, wie in Fig. 7 gezeigt, und Ausgabedaten vom Verzögerungselement (D) 15 werden zu Eingabedaten zurückgeführt. In diesem Fall führt der PR-Vorcodierer **12** die $[1/1+D)]_{mod2}$ Modulation durch. Die durch die $[1/1+D)]_{mod2}$ Modulation erhaltenen Daten werden der Lasertreibeinheit **5** zugeführt, so dass die Lasertreibeinheit **5** ein Lasertreibsignal ausgibt, das den Eingabedaten entspricht. Das Lasertreibsignal von der Lasertreibeinheit **5** wird einer Laserdiode (LD) des optischen Kopfs **2** zugeführt. Die Laserdiode (LD) wird von dem Lasertreibsignal angetrieben, so dass Daten auf der optischen Platte **1** aufgezeichnet werden. Der obige Prozess zum Konvertieren der Daten aus der Datenausgabeeinheit **3** in das Lasertreibsignal (ein Aufzeichnungssignal) ist beispielsweise in Fig. 12A (1), (2), (3) und (4) gezeigt.

[0097] Ein Reproduktionssystem zum Reproduzieren von Daten von der optischen Platte **1**, in der die Daten durch das obige Aufzeichnungssystem aufgezeichnet werden, ist beispielsweise wie in Fig. 9 gezeigt gebildet.

Mit Bezugnahme auf Fig. 9 sind die optische Platte **1**, der optische Kopf **2**, der Verstärker **6**, das Filter/der Entzerrer **7**, die PLL-Schaltung **9**, der Demodulator **10**, ein Analog-Digital-Wandler (ein A/D-Wandler) **13**, eine Maximum-Likelihood-Datendetektionsschaltung **14** und eine Binärisierungsschaltung **17** vorgesehen. Ein den Aufzeichnungsdaten entsprechendes Reproduktionssignal wird von der optischen Platte **1** über den optischen Kopf **2** erhalten, und nachdem das Reproduktionssignal vom Verstärker **6** verstärkt wird, wird die Wellenformung des verstärkten Reproduktionssignals vom Filter/Entzerrer **7** durchgeführt. Das wellengeformte Signal wird vom A/D-Wandler **13** in ein Digitalsignal konvertiert, und das Digitalsignal wird von der Maximum-Likelihood-Datendetektionsschaltung **14** demoduliert. Die Binärisierungsschaltung **17** konvertiert das wellengeformte Signal vom Filter/Entzerrer **7** in ein Binärsignal unter Verwendung eines Schnittpegels. Die PLL-Schaltung **9** generiert ein Zeiteinstellungstaktsignal auf der Basis des Binärsignals. Der A/D-Wandler **13** und die Maximum-Likelihood-Datendetektionsschaltung **14** operieren synchron mit dem Zeiteinstellungstaktsignal von der PLL-Schaltung **9**. Die Zustände von Signalen, die von einem Prozess zum Generieren des Reproduktionssignals für den Maximum-Likelihood-Datendetektionsprozess erhalten werden, sind beispielsweise in Fig. 12A (5), (6), (7) und (8) und Fig. 12B (9) und (18) gezeigt. (Fig. 12A (8) und Fig. 12B (9) und (18) zeigen denselben Signalübergangszustand). Das in dem Maximum-Likelihood-Datendetektionsprozess erhaltene Signal wird auf letzte Daten weiter moduliert (1/7 Modulation).

[0098] Mit Bezugnahme auf Fig. 12A entspricht eine Charakteristik, in Übereinstimmung mit welcher das Aufzeichnungssignal (**4**) in das Reproduktionssignal (**6**) konvertiert wird, der Partialantwort-Klasse-I-Charakteristik. So entspricht das Reproduktionssignal (**6**) einem Signal, das durch die (1+D) Konvertierung des Aufzeichnungssignals (**4**) erhalten wird. Das durch die (1+D) Konvertierung des Aufzeichnungssignals erhaltene Signal kann drei Werte aufweisen, wie durch gestrichelte Linien in Fig. 12A (6) gezeigt. Die drei Werte sind ausgebildet, um –2, 0 bzw. +2 zu entsprechen. Die Maximum-Likelihood-Datendetektionsschaltung **14** demoduliert ein konvertiertes Signal, in welches das Reproduktionssignal (6) vom A/D-Wandler **13** konvertiert wird, um so das Aufzeichnungssignal zu erhalten. Wenn in der Maximum-Likelihood-Datendetektionsschaltung **14** Maximum-Likelihood-Daten detektiert werden, wird der Maximum-Likelihood-Datenübergangspfad, der zu den detektierten Daten führt, entschieden, und Daten auf dem Maximum-Likelihood-Datenübergangspfad werden als zu reproduzierende Aufzeichnungssignaldaten entschieden. Zwischen Aufzeichnungssignaldaten "+1" und "0" können die folgenden vier Datenübergangspfade vorliegen:
ein Datenübergangspfad von "1" nach "1";
ein Datenübergangspfad von "0" nach "0";
ein Datenübergangspfad von "1" nach "0"; und
ein Datenübergangspfad von "0" nach "1".

[0099] Diese Datenübergangspfade sind in einem Trellis-Diagramm von Fig. 11 gezeigt. Der Datentransmissionspfad von "1" nach "1" entspricht einem Wert "+2" des durch die (1+D) Konvertierung erhaltenen Signals (siehe Fig. 12A (6)). Dieser Datenübergangszustand wird als "+merge" definiert. Der Datenübergangspfad von "0" nach "0" entspricht einem wert "–2" des durch die (1+D) Konvertierung erhaltenen Signals. Dieser Datenübergangszustand wird als "–merge" definiert. Die Datenübergangspfade von "0" nach "1" und von "1" nach "0" entsprechen einem Wert "0" des durch die (1+D) Konvertierung erhaltenen Signals. Ein Zustand, wo weder der Datenübergangspfad von "0" nach "1" noch der Datenübergangspfad von "1" nach "0" ausgewählt wird, wird als "no merge" definiert.

[0100] Die Maximum-Likelihood-Datendetektionsschaltung **14** ist beispielsweise wie in Fig. 13 gezeigt gebildet. Mit Bezugnahme auf Fig. 13 hat die mit dem A/D-Wandler **13** verbundene Maximum-Likelihood-Datendetektionsschaltung **14** einen ersten Addierer **51**, einem ersten Komparator **52**, einen ersten Vorzeicheninverter **53**, einen zweiten Addierer **54**, einen Δ Speicher **55**, einen zweiten Komparator **56**, einen zweiten Vorzeicheninverter **57**, einen Schaltungskreis SW1 und einen dritten Addierer **58**. Die Maximum-Likelihood-Datendetektionsschaltung **14** hat auch einen Speichercontroller **59**, einen Datenspeicher **60**, einen Komparator **61**, ein Register **62**, einen $(1+D)_{mod2}$ Konverter **63** und ein Ausgaberegister **64**.

[0101] Der erste Addierer **51** addiert die Eingabedaten y (die dem Reproduktionssignal entsprechen, das ein Rauschen enthält) und einen Referenzwert Δ, der im Nachstehenden beschrieben wird, und gibt einen Additionswert Z (= y + Δ) aus. Der erste Komparator **52** bestimmt, ob der Additionswert Z größer ist als 1 (Z > 1), kleiner ist als –1 (Z < –1) oder in einem Bereich liegt zwischen –1 und +1 (–1 ≤ Z ≤ +1). Wenn der Additionswert Z größer ist als 1 (Z > 1), gibt der erste Komparator **52** "+1" aus. Wenn der Additionswert Z kleiner ist als –1 (Z < –1), gibt der erste Komparator **52** "–1" aus. Wenn der Additionswert Z innerhalb des Bereichs von –1 ≤ Z ≤ +1 liegt, gibt der erste Komparator **52** ferner "0" aus. Der erste Vorzeicheninverter **53** invertiert das Vorzeichen des Ausgabewerts aus dem ersten Komparator **52** und gibt Daten a aus. Das heißt, wenn der Ausgabewert aus dem ersten Komparator **52** "+1" ist, gibt der erste Vorzeicheninverter **53** die Daten a mit "–1" (a = –1) aus,

und wenn der Ausgabewert aus dem ersten Komparator **52** "–1" ist, gibt der erste Vorzeicheninverter **53** die Daten a mit "+1" (a = +1) aus. Wenn der Ausgabewert aus dem ersten Komparator **52** "0" ist, gibt der erste Vorzeicheninverter **53** zusätzlich die Daten a mit "0" aus (a = 0). Der zweite Addierer **54** addiert die Eingabedaten y vom A/D-Wandler **13** und die obigen Daten a, und gibt einen Additionswert (y + a) aus. Der Schaltungskreis SW1 hat einen Anschluss (1), der mit dem zweiten Vorzeicheninverter **57** verbunden ist, und einen Anschluss (2), der mit dem zweiten Addierer **54** verbunden ist. Der Schaltungskreis SW1 wählt den Anschluss (1) oder (2) in Übereinstimmung mit dem Zustand der Daten a aus. Wenn die Daten a nicht "0" (a = +1 oder –1) sind, wird der Anschluss (**2**) ausgewählt, so dass der Additionswert (y + a) dem Δ Speicher **55** über den Schaltungskreis SW1 zugeführt wird. In diesem Fall wird der Additionswert (y + a) als Referenzwert Δ in dem Δ Speicher **55** (Δ = y + a) gespeichert. wenn die Daten a hingegen gleich "0" sind, wird der Anschluss (**1**) ausgewählt, so dass ein Ausgabewert –Δ aus dem zweiten Vorzeicheninverter **57**, der das Vorzeichen des Referenzwerts Δ aus dem Δ Speicher **55** invertiert, dem Δ Speicher **55** über den Schaltungskreis SW1 zugeführt wird. In diesem Fall wird der Ausgabewert –Δ aus dem zweiten Vorzeicheninverter **57** als neuer Referenzwert Δ in dem Δ Speicher **55** (Δ = –Δ) gespeichert. Der zweite Komparator **56** bestimmt, ob das Vorzeichen SGN(Δ) des vom Δ Speicher **55** zugeführten Referenzwerts Δ positiv oder negativ ist. Wenn das Vorzeichen SGN(Δ) des Referenzwerts Δ positiv ist, gibt der zweite Komparator **56** ein Bestimmungssignal "+1" aus. Wenn das Vorzeichen SGN(Δ) des Referenzwerts Δ negativ ist, gibt der zweite Komparator **56** ein Bestimmungssignal "–1" aus. Der dritte Addierer **58** addiert das Bestimmungssignal (0, –1 oder +1) vom ersten Komparator **52** und das Bestimmungssignal (+1 oder –1) vom zweiten Komparator **56** und führt dem Speichercontroller **59** einen Additionswert (0, ±1 oder ±2) zu.

[0102] Das Bestimmungssignal (+1 oder –1) vom zweiten Komparator **56** wird in den Datenspeicher **60** geschrieben. Der Speichercontroller **59** empfängt den Additionswert (0, ±1 oder ±2) als Steuersignal und steuert den Datenspeicher **60** in Übereinstimmung mit einem in Tabelle-1 angezeigten Algorithmus.

Tabelle-1

MERGE	1. KOMP. (52)	2. KOMP. (56)	STEUER-SIGNAL	STEUER-OPERATION
+merge	+1	+1	+2	0→P
		-1	0	KOMPLEMENT VON SPEICHERWERT 0→P
no merge	0	+1	+1	DATEN & ZEIGER UM EINS VERSCHIEBEN
		-1	-1	
-merge	-1	+1	0	KOMPLEMENT VON SPEICHERWERT 0→P
		-1	-2	0→P

[0103] Die in den Datenspeicher **60** geschriebenen Daten (+1 oder –1) werden vom Komparator **61** mit einer Referenz "0" verglichen, so dass "+1" und "–1" jeweils in "1" und "0" konvertiert werden. Die vom Komparator **61** erhaltenen Binärdaten werden in dem Register **62** eingestellt, und die darin eingestellten Daten werden vom Register **62** dem $(1+D)_{mod2}$ Konverter **63** zugeführt. Der $(1+D)_{mod2}$ Konverter **63** nimmt die $(1+D)_{mod2}$ Konvertierung der Eingabedaten vor, so dass ursprüngliche Daten, die in Übereinstimmung mit der 1/7 Codierregel moduliert wurden, erhalten werden. Die 1/7 codierten Daten werden in dem Ausgaberegister **64** eingestellt. Die in dem Ausgaberegister **64** eingestellten Daten werden dem Demodulator **10** zugeführt und in Übereinstimmung mit der 1/7 Lauflängenbegrenzung decodiert.

[0104] Die Maximum-Likelihood-Datendetektionsschaltung **14**, die wie oben beschrieben gebildet ist, betreibt ein in Fig. 14 gezeigtes Flussdiagramm. Nun erfolgt eine Beschreibung, mit Bezugnahme auf ein in Fig. 12B (10)–(18) gezeigtes Beispiel, des Betriebs der Maximum-Likelihood-Datendetektionsschaltung **14**.

[0105] Die Eingabedaten y_k vom A/D-Wandler **13** werden beispielsweise wie folgt geändert (siehe Fig. 12B (10)).

k	y_k	k	y_k
1	-1,98	8	-0,1
2	-2,05	9	+1,9
3	0,1	10	+2,0
4	+1,95	11	+2,1
5	+1,85	12	+0,1
6	-0,1	13	-1,9
7	-2,1		

[0106] Die Eingabedaten y_k sind abgetastete Daten, die von dem in Fig. 12A (6) gezeigten Reproduktionssignal erhalten werden, und enthalten Rauschkomponenten.

[0107] Beispielsweise zu einer Zeiteinstellung k = 2, wenn die Eingabedaten y_k = –2,05 der Maximum-Likelihood-Datendetektionsschaltung **14** zugeführt werden (in Fig. 14 gezeigter S100), addiert der erste Addierer **51** einen Referenzwert Δ = –0,98, der vom Δ Speicher **55** zu einer Zeiteinstellung k = 1 zugeführt wurde, und die Eingabedaten y_k = –2,05, so dass ein Additionswert Z = –3,03 (= –0,98–2,05) aus dem ersten Addierer **51** ausgegeben wird (S101). Da in diesem Fall der Additionswert Z kleiner ist als "–1", wird bestimmt, dass der Zustand des Datenübergangs "–merge" ist (S102 und S103), so dass der erste Komparator **52** das Bestimmungsergebnis "–1" ausgibt. Als Ergebnis werden die Daten a mit "+1" vom Vorzeicheninverter **53** dem zweiten Addierer **54** zugeführt (S110). Da der Referenzwert Δ (= –0,98) negativ ist, gibt zusätzlich der zweite Komparator **56** das Bestimmungsergebnis "–1" aus (S111). Aufgrund der Daten a mit "+1" wählt der Schaltungskreis SW1 den Anschluss (**2**) aus, so dass der vom zweiten Addierer **54** berechnete Additionswert (y + a)(= –2,05 + 1 = –1,05) in dem Δ Speicher **55** gespeichert wird (S113). Der Speichercontroller **59** empfängt dann ein Steuersignal "–2", so dass ein Zeiger P des Datenspeichers **60** auf "0" zurückgesetzt wird (S114) (siehe Tabelle-1). Daten in dem Datenspeicher **60** werden verschoben ($a_i \rightarrow a_{i-1}$), und das aus dem zweiten Komparator **56** ausgegebene Bestimmungsergebnis "–1" (SGN(Δ)) wird an einem Bit a_0 (entspricht P = 0) des Datenspeichers **60** geschrieben (Schritt S105).

[0108] Als Nächstes, zu einer Zeiteinstellung k = 3, wenn die Eingabedaten y_k = 0,1 der Maximum-Likelihood-Datendetektionsschaltung **14** zugeführt werden (S100), addiert der erste Addierer **51** den Referenzwert Δ = –0,95, der vom Δ Speicher **55** zur Zeiteinstellung k = 2 zugeführt wurde, und die Eingabedaten y_k = 0,1, und gibt einen Additionswert Z = –0,95 (= –1,05 + 0,1) aus (S101). Da in diesem Fall der Additionswert Z in den Bereich von $-1 \leq Z \leq +1$ fällt, wird bestimmt, dass der Zustand des Datenübergangs "no merge" ist (S102 und S103), so dass der erste Komparator **52** das Bestimmungsergebnis "0" ausgibt. Als Ergebnis werden die Daten a mit "0" aus dem Vorzeicheninverter **53** ausgegeben. Aufgrund der Daten a mit "0" wird der Schaltungskreis SW1 vom Anschluss (2) zum Anschluss (1) geschaltet. Zu dieser Zeit gibt der zweite Komparator **56** das Bestimmungsergebnis "–1" (SGN(Δ)) auf der Basis des Referenzwerts Δ = –1,05 in dem Δ Speicher **55** aus. Somit empfängt der Speichercontroller **59** das Steuersignal "–1" vom dritten Addierer **58**, so dass der Zeiger P des Datenspeichers **59** um Eins inkrementiert wird (S104) (siehe Tabelle-1). Das Vorzeichen des Referenzwerts Δ = –1,05, der in dem Δ Speicher **55** gespeichert wurde, wird vom zweiten Vorzeicheninverter **57** invertiert, und ein neuer Referenzwert Δ = 1,05 wird in dem Δ Speicher **55** gespeichert (S104). Der neue Referenzwert Δ = 1,05 wird vom Δ Speicher 55 dem zweiten Komparator **56** zugeführt, so dass der zweite Komparator **56** das Bestimmungsergebnis "+1" ausgibt. Danach werden Daten in dem Datenspeicher **60** verschoben ($a_i \rightarrow a_{i-1}$), und das aus dem zweiten Komparator **56** ausgegebene Bestimmungsergebnis "+1" (SGN(Δ)) wird an dem Bit a_0 des Datenspeichers **60** geschrieben (Schritt S105).

[0109] Zu einer Zeiteinstellung k = 4, wenn die Eingabedaten y_k = +1,95 der Maximum-Likelihood-Datendetektionsschaltung **14** zugeführt werden, addiert ferner der erste Addierer **51** den Referenzwert Δ = 1,05, der vom Δ Speicher **55** zugeführt wurde, und die Eingabedaten y_k = 1,95, und gibt einen Additionswert Z = 3,0 (=

1,05 + 1,95) aus (S101).

[0110] Da in diesem Fall der Additionswert Z größer ist als 1, wird bestimmt, dass der Zustand des Datenübergangs "+merge" ist (A102), so dass der erste Komparator **52** das Bestimmungsergebnis "+1" ausgibt. Als Ergebnis werden die Daten a mit "–1" vom Vorzeicheninverter **53** dem zweiten Addierer **54** zugeführt (S120). Da der Referenzwert Δ (= 1,05) positiv ist, gibt zusätzlich der zweite Komparator **56** das Bestimmungsergebnis "–1" (SGN(Δ)) aus (S121). Aufgrund der Daten a mit "–1" wird der Schaltungskreis SW1 vom Anschluss (1) zum Anschluss (**2**) geschaltet, und der Additionswert (y + a) (= +1,95 – 1 = 0,95) wird in dem Δ Speicher **55** gespeichert (S123). Der Speichercontroller **59** empfängt dann das Steuersignal "+2" vom dritten Addierer **58**, so dass der Zeiger P (= 1) des Datenspeichers **60** auf "0" zurückgesetzt wird (S114) (siehe Tabelle-1). Die Daten in dem Datenspeicher **60** werden verschoben ($a_i \rightarrow a_{i-1}$), und das Bestimmungsergebnis "+1" (SGN(Δ)) wird an dem Bit a_0 (entspricht einem Zustand von P = 0) des Datenspeichers **60** geschrieben.

[0111] Der obige Prozess wird wiederholt. Während der Prozess wiederholt wird, werden, jedesmal wenn der Zeiger P auf "0" zurückgesetzt wird, die Inhalte des Datenspeichers **60** entschieden. In einem Fall, wie oben beschrieben wurde, wo der Zustand des Datenübergangs "no merge" ist, wird der Zeiger P um Eins inkrementiert, und "+1" oder "–1", entsprechend dem Vorzeichen des Referenzwerts Δ, wird in den Datenspeicher **60** geschrieben. Danach, wenn der Zustand des Datenübergangs auf "+merge" geändert wird, und der Referenzwert Δ positiv ist, oder wenn der Zustand des Datenübergangs auf "–merge" geändert wird, und der Referenzwert Δ negativ ist, werden Daten, die in dem Datenspeicher **60** unter einer Bedingung von "no merge" gespeichert wurden, und Daten, die anschließend in dem Datenspeicher **60** unter einer Bedingung von "+merge" oder "–merge" gespeichert wurden, entschieden. Wenn hingegen ein akzeptabler Fall (Nicht-Übereinstimmung) auftritt, wie ein Fall, wo der Referenzwert Δ im "+merge" nach "no merge" negativ ist, oder ein Fall, wo der Referenzwert Δ im "–merge" nach "no merge" positiv ist, werden Komplemente der Datenbits $a_0 – a_p$ (p ist ein wert des Zeigers P) berechnet (S112 oder S122). Die Datenbits $a_0 – a_p$ in dem Datenspeicher **60** werden auf die Komplemente davon geändert. Danach wird der Zeiger P auf "0" zurückgesetzt (S113 oder S123), und die Inhalte des Datenspeichers **60** werden entschieden.

[0112] Der obige Prozess basiert auf einem Konzept, durch das der Datenübergangspfad im "no merge" noch nicht entschieden wurde. Das heißt, der Datenübergangspfad im "no merge" wird in Übereinstimmung mit der Zustandsänderung von "no merge" auf "+merge" oder von "no merge" auf "–merge" als 0 → 1 oder 1 → 0 entschieden (siehe **Fig. 10**). Der Maximum-Likelihood-Übergangspfad wird wie oben beschrieben entschieden.

[0113] Der Datenspeicher **60**, wie oben beschrieben wurde, wird mit den Daten "+1" oder "–1" versehen. Die Daten ("+1" oder "–1") werden vom Komparator **61** mit der Referenz "0" verglichen, so dass die Daten ("+1" oder "–1") in "1" oder "0" konvertiert werden. Der Ausgang ("1" oder "0") aus dem Komparator **61** wird in dem Register **62** gespeichert (siehe **Fig. 12B** (17)). Die in dem Register **62** eingestellte Bitsequenz entspricht einem in **Fig. 12B** (8) gezeigten Datenübergangspfad. Danach werden die in dem Register **62** eingestellten Daten in Übereinstimmung mit der $(1+D)_{mod2}$ Regel vom $(1+D)_{mod2}$ Konverter **63** konvertiert. Die konvertierten Daten werden in dem Ausgaberegister **64** gespeichert (siehe **Fig. 12B** (18)). Die durch den $(1+D)_{mod2}$ Konverter **63** erhaltenen Daten entsprechen den ursprünglichen 1/7 codierten Daten (siehe **Fig. 12A** (2)). Die in dem Ausgaberegister **64** eingestellten Daten werden dem Demodulator **10** zugeführt, und der Demodulator **10** führt die 1/7 Lauflängenbegrenzungsdecodierung durch, so dass die ursprünglichen Daten erhalten werden (siehe **Fig. 12A** (1)).

[0114] Nun erfolgt eine Beschreibung, mit Bezugnahme auf **Fig. 15** und **Fig. 16**, einer Ausführungsform der Maximum-Likelihood-Datendetektionsschaltung, welche die Maximum-Likelihood-Datendetektion unter Berücksichtigung der 1/7 Lauflängenbegrenzungsregel durchführt.

[0115] In einer Bitsequenz, in der Bits in Übereinstimmung mit der 1/7 Lauflängenbegrenzungsregel angeordnet sind, existiert bzw. existieren immer ein oder mehrere Bits "0" zwischen einem Bit "1" und einem Bit "1", und acht oder mehrere Bits "0" sind nicht kontinuierlich angeordnet. Gemäß dieser Regel ist das nächste Bit eines Bits "1" immer "0", und das nächste Bit von sieben Bits "0", die kontinuierlich angeordnet sind, ist immer "1". Die Eingabedaten werden in diese 1/7 Lauflängenbegrenzungsdaten (hier im Nachstehenden als 1/7 Daten bezeichnet) decodiert.

[0116] Die Maximum-Likelihood-Datendetektionsschaltung gemäß dieser Ausführungsform ist beispielsweise wie in **Fig. 15** gezeigt gebildet. Mit Bezugnahme auf **Fig. 15**, in der gleichen Weise wie der in **Fig. 13** gezeigten, sind vorgesehen: der erste Addierer **51**, der erste Komparator **52**, der erste Vorzeicheninverter **53**, der zweite Addierer **54**, der Δ Speicher **55**, der zweite Komparator **56**, der zweite Vorzeicheninverter **57**, der Schal-

ter SW1, der dritte Addierer **58**, der Speichercontroller **59**, der Datenspeicher **60**, der Komparator **61**, das Register **62**, der $(1+D)_{mod2}$ Konverter **63** und das Augaberegister **64**. Die Maximum-Likelihood-Datendetektionsschaltung hat auch einen vierten Addierer **70**, einen dritten Komparator **71**, einen fünften Addierer **72**, einen vierten Komparator **73**, einen Schaltercontroller **74** und einen Schalter SW2.

[0117] Der vierte Addierer **70** addiert das niedrigste Bit a_0 und das nächste Bit a_i miteinander, und führt dem dritten Komparator **71** ein Additionsergebnis $\Sigma 2$ ($a_p + a_1$) zu. Der dritte Komparator **71** gibt "1" aus, wenn das Additionsergebnis $\Sigma 2$ gleich "0" ist ($\Sigma 2 = 0$), und gibt "0" aus, wenn das Additionsergebnis $\Sigma 2$ ungleich "0" ist ($\Sigma 2 \neq 0$). Die Bits a_0 und a_1 und entsprechende Additionsergebnisse können die folgenden Werte aufweisen.

a_0	a_1	$\Sigma 2$
+1	+1	+2
+1	-1	0
-1	+1	0
-1	-1	-2

[0118] Wenn $a_0 = +1$, und $a_1 = -1$, und wenn $a_0 = -1$, und $a_1 = +1$, gibt somit der dritte Komparator **71** "1" aus. Wenn $a_0 = +1$, und $a_1 = +1$, und wenn $a_0 = -1$, und $a_1 = -1$, gibt der dritte Komparator **71** "0" aus. Ein Bit d_0 wird durch die $(1+D)_{mod2}$ Konvertierung unter Verwendung der Bits c_0 und c_1 des Registers **62** erhalten, die den Bits a_0 und a_1 entsprechen. Wenn der Ausgang des dritten Komparators **71** "1" ist, ist in diesem Fall das Bit d_0 gleich "1" ($d_0 = 1$), und wenn der Ausgang des dritten Komparators **71** "0" ist, ist das Bit d_0 gleich "0" ($d_0 = 0$). Um die obige Regel zu erfüllen, gemäß der das nächste Bit eines Bits "1" "0" sein muss, muss, wenn der Ausgang des dritten Komparators **71** "1" ist, ein Wert in dem Bit a_0 durch die nächsten Eingabedaten y so eingestellt werden, dass das Bit d_0 "0" wird ($d_0 = 0$).

[0119] Der fünfte Addierer **72** addiert alle Bits a_0 bis a_7 (8 Bits) des Datenspeichers **60**, und führt dem vierten Komparator **73** ein Additionsergebnis $\Sigma 8$ ($a_0 + a_1 + a_2 + ... + a_7$) zu. Der vierte Komparator **73** gibt "1" aus, wenn das vom fünften Addierer **72** erhaltene Additionsergebnis $\Sigma 8$ +8 oder –8 ist ($\Sigma 8 = \pm 8$), und gibt "0" aus, wenn das Additionsergebnis $\Sigma 8$ weder +8 noch –8 ist ($\Sigma 8 \neq \pm 8$). Das heißt, wenn alle Bits a_0 bis a_7 des Datenspeichers **60** "+1" oder "–1" sind, gibt der vierte Komparator **73** "1" aus. In anderen Fällen gibt der vierte Komparator **73** "0" aus. Wenn alle Bits a_0 bis a_7 des Datenspeichers **60** "+1" oder "–1" sind, sind alle Bits d_0 bis d_6 der 1/7 Daten "0". Um die Regel zu erfüllen, gemäß der das nächste Bit von sieben Bits "0", die kontinuierlich angeordnet sind, "1" sein muss, muss somit, wenn der Ausgang des vierten Komparators "1" ist, ein wert in dem Bit a_0 des Datenspeichers **60** durch die nächsten Eingabedaten y so eingestellt werden, dass das Bit d_0 "1" wird ($d_0 = 1$).

[0120] Die Eingabedaten y vom A/D-Wandler **13** werden einem Anschluss a des Schalters SW2 zugeführt. Der Schalter SW2 hat auch einen Anschluss b, der mit einem Ausgangsanschluss des Schalters SW3 verbunden ist. Ein Ausgangsanschluss des Schalters SW2 ist mit dem ersten Addierer **51** und dem zweiten Addierer **54** verbunden. Die durch den Schalter SW2 eingegebenen Eingabedaten y werden ferner dem dritten Vorzeicheninverter **75** zugeführt, und der Ausgang des dritten Vorzeicheninverters **75** ist mit einem Anschluss b des Schalters SW3 verbunden. Der Schaltercontroller **74** empfängt Ausgangssignale von dem dritten Komparator **71** und dem vierten Komparator **73**, und führt eine Schaltsteuerung der Schalter SW2 und SW3 in Übereinstimmung mit diesen Ausgangssignalen durch, so dass die obigen Bedingungen erfüllt werden. Das heißt, der Schaltercontroller **74** führt die Schaltsteuerung der Schalter SW2 und SW3 in Übereinstimmung mit in Tabelle-2 angezeigten Regeln durch.

Tabelle-2

3. KOMP.	4. KOMP.	SW2	SW3
0	0	a	...
0	1	b	b
1	0	b	a
1	1	a	...

[0121] Die wie oben beschrieben gebildete Maximum-Likelihood-Datendetektionsschaltung operiert in Über-

einstimmung mit einem in Fig. 16 gezeigten Flussdiagramm.

[0122] Wenn, mit Bezugnahme auf Fig. 16, neue Eingabedaten y der Maximum-Likelihood-Datendetektionsschaltung zugeführt werden (S200), werden beim letzten Mal zugeführte Eingabedaten y_0 als vorherige Daten y_1 definiert, und die neuen Daten y werden als aktuelle Daten y_0 definiert (S201). Wenn die Gesamtsumme Σ8 aller Bits a_0 bis a_7 des Datenspeichers **60** weder +8 noch –8 ist, und die Summe Σ2 der Bits a_0 und a_1 nicht "0" ist (der Ausgang des dritten Komparators **71** ist "0", und der Ausgang des vierten Komparators **72** ist "0") (S202 und S203), werden die aktuellen Daten y_0 als zu verarbeitende Daten y_2 definiert. Das heißt, der Schalter SW2 wählt den Anschluss a aus (siehe Tabelle-2), so dass aktuelle Daten y_0 als zu verarbeitende Daten y_2 dem ersten Addierer **51** und dem zweiten Addierer **54** zugeführt werden (S207, S223 und S233). In diesem Fall werden die Daten y_2 auf die gleiche Weise verarbeitet wie in dem in Fig. 13 und Fig. 14 beschriebenen Fall. Das heißt, wenn bestimmt wird, dass der Zustand des Datenübergangs "+merge" ist (S208), wird der Prozess in Übereinstimmung mit den Schritten S230, S231, S233, S224 und S211 auf die gleiche Weise vorgenommen wie in den in Fig. 14 gezeigten Schritten S120, S121, S123, S114 und S105. In diesem Fall werden die jeweiligen Bits a_0 bis a_7 des Datenspeichers **60** um ein Bit verschoben, und die Vorzeichendaten SGN(Δ) des Referenzwerts Δ (= y_2 – 1), die in dem Δ Speicher **55** gespeichert sind, werden in dem niedrigstwertigen Bit a_0 des Datenspeichers **60** eingestellt. Der dritte und der vierte Addierer **71** und **73** geben jeweils die Additionsergebnisse Σ2 und Σ8 unter Verwendung der aktualisierten Bits a_0–a_7 aus (S212). Wenn bestimmt wird, dass der Zustand des Datenübergangs "–merge" ist (S208 und S209), wird der Prozess in Übereinstimmung mit den Schritten S220, S221, S223, S224 und S211 auf die gleiche Weise wie in den in Fig. 14 gezeigten Schritten S110, S111, S113, S114 und S105 vorgenommen. In diesem Fall werden die jeweiligen Bits a_0–a_7 verschoben, und die Vorzeichendaten SGN(Δ) des Referenzwerts Δ (= y_2 + 1), die in Schritt S223 in dem Δ Speicher **55** gespeichert werden, werden in dem niedrigstwertigen Bit a_0 des Datenspeichers **60** eingestellt. Wenn bestimmt wird, dass der Zustand des Datenübergangs "no merge" ist (S208 und S209), wird der Prozess ferner in Übereinstimmung mit S210, S211 und S212 auf die gleiche Weise wie in den in Fig. 14 gezeigten Schritten S104 und S105 vorgenommen. Das heißt, der Zeiger P wird um Eins inkrementiert, und der Referenzwert Δ, dessen Vorzeichen von dem zweiten Vorzeicheninverter **57** invertiert wird, wird in dem Δ Speicher **55** gespeichert. Die jeweiligen Bits a_0–a_7 werden dann verschoben, und die Vorzeichendaten SGN(Δ) des Referenzwerts Δ (= –Δ), die in Schritt S210 in dem Δ Speicher **55** gespeichert werden, werden in dem niedrigstwertigen Bit a_0 des Datenspeichers **60** eingestellt.

[0123] Wenn hingegen die Summe Σ2 der Bits a_0 und a_1 des Datenspeichers **60** "0" ist (S202 und S204), das heißt, wenn der Ausgang des dritten Komparators **71** "1" ist, und der Ausgang des vierten Komparators **73** "0" ist, wird der Schalter SW2 vom Anschluss a zum Anschluss b geschaltet, und der Schalter SW3 wählt den Anschluss a aus (siehe Tabelle-2). Als Ergebnis werden die das letzte Mal zugeführten Eingabedaten y erneut dem ersten Addierer **51** über die Schalter SW3 und SW2 zugeführt. Das heißt, die vorherigen Daten y_1 werden als zu verarbeitende Daten y_2 definiert (S205). Wenn die Σ2 der Bits a_0 und a_1 "0" ist, bedeutet das, dass die das letzte Mal erhaltenen Bits a_0 und a_1 voneinander verschieden sind (+1 und –1). In diesem Fall ist das niedrigstwertige Bit d_0 der 1/7 Daten gleich "1". In einem Fall, wie oben beschrieben, wo die vorherigen Daten y_1 als zu verarbeitende Daten y_2 definiert werden, ist der Wert des dieses Mal erhaltenen Bits a_0 gleich dem Wert des Bits a_0, welches das letzte Mal erhalten wurde (das heißt der Wert des dieses Mal erhaltenen Bits a_1). Da in diesem Fall die entsprechenden Bits c_0 und c_1 des Komparators **61** gleich sind, ist das niedrigstwertige Bit d_0 der neuen 1/7 Daten gleich "0". Das heißt, die 1/7 Lauflängenbegrenzungsregel, dass ein oder mehrere Bits "0" zwischen Bits "1" existiert bzw. existieren, ist erfüllt.

[0124] In dem Fall, wie oben beschrieben wurde, wo die Summe Σ2 der Bits a_0 und a_1 "0" ist, werden die vorherigen Daten y_1 als zu verarbeitende Daten y_2 definiert, auch wenn beliebige Daten y zugeführt werden, so dass die 1/7 Lauflängenbegrenzungsregel erfüllt ist.

[0125] Wenn die Gesamtsumme Σ8 aller Bits a_0–a_7 des Datenspeichers **60** "+8" oder "–8" ist (S202), das heißt, wenn der Ausgang des dritten Komparators **71** "0" ist, und der Ausgang des vierten Komparators **73** "1" ist, hält zusätzlich der Schalter SW2 einen Zustand aufrecht, wo der Anschluss b ausgewählt ist, und der Schalter SW3 schaltet vom Anschluss a zum Anschluss b (siehe Tabelle-2). Als Ergebnis werden die Eingabedaten y dem ersten Addierer **51** über den dritten Vorzeicheninverter **75**, den Schalter SW3 und den Schalter SW2 zugeführt. Das heißt, Daten $–y_1$, die das Vorzeichen aufweisen, auf das die vorherigen Daten y_1 invertiert werden, werden als zu verarbeitende Daten y_2 definiert (S203). Wenn die Gesamtsumme Σ8 aller Bits a_0–a_7 des Datenspeichers **60** "+8" oder "–8" ist, bedeutet dies, dass die Werte aller Bits a_0–a_7 gleich sind. In diesem Fall sind alle sieben Bits d_0 bis d_6 der 1/7 Daten gleich "0". In dem Fall, wo die Daten $–y_1$, die das Vorzeichen aufweisen, auf das die vorherigen Daten y_1 invertiert werden, als zu verarbeitende Daten y_2 definiert werden, wie oben beschrieben wurde, unterscheidet sich der Wert des dieses Mal erhaltenen Bits a_0 von dem Wert des das

letzte Mal erhaltenen Bits a_0 (das heißt, der Wert des dieses Mal erhaltenen Bits a_1). Da in diesem Fall die entsprechenden Bits c_0 und c_1 voneinander verschieden sind ("1" und "0" oder "0" und "1"), ist das niedrigstwertige Bit d_0 der neuen 1/7 Daten "1". Das heißt, die 1/7 Lauflängenbegrenzungsregel, dass acht oder mehrere Bits "0" nicht kontinuierlich angeordnet sind, ist erfüllt.

[0126] In dem Fall, wie oben beschrieben wurde, wo die Gesamtsumme Σ8 aller Bits a_0–a_7 des Datenspeichers **60** gleich "+8" oder "–8" ist, werden die Daten $–y_1$, die das Vorzeichen aufweisen, auf das die vorherigen Daten y_1 invertiert werden, als zu verarbeitende Daten y_2 definiert, auch wenn beliebige Daten y zugeführt werden, so dass die 1/7 Lauflängenbegrenzungsregel erfüllt ist.

[0127] Wenn das vom zweiten Komparator **56** erhaltene Vergleichsergebnis SGN(Δ) (die Vorzeichendaten) von dem Wert verschieden ist, der in Fällen geeignet erhalten werden sollte, wo der Datenübergangszustand "+merge" und "–merge" ist, werden die Werte der vom Zeiger P identifizierten Bits a_0 bis a_p auf die Komplemente davon geändert, auf die gleiche Weise wie in dem in Fig. 13 und Fig. 14 gezeigten Fall.

[0128] Da gemäß der obigen Ausführungsform die Maximum-Likelihood-Datendetektion unter Berücksichtigung der 1/7 Lauflängenbegrenzungsregel durchgeführt wird, können ferner genaue Daten von der optischen Platte reproduziert werden.

[0129] In der obigen Ausführungsform wird auf der Basis der Summe der Bits a_0 und a_1 des Datenspeichers **60** bestimmt, ob das niedrigstwertige Bit d_0 der 1/7 Daten gleich "0" ist oder nicht. Ferner kann auf der Basis des Werts der Ausgabebits c_0 und c_1 des Komparators **61** auch bestimmt werden, ob das Bit d_0 "0" ist oder nicht. Die EXKLUSIV-ODER-Verknüpfung der Ausgabebits c_0 und c_1 (c_0 EOR c_1) des Komparators **61** hat die folgenden Werte.

a_0	a_1	c_0	c_1	c_0 EOR c_1
+1	+1	1	1	0
+1	-1	1	0	1
-1	+1	0	1	1
-1	-1	0	0	0

[0130] Wenn die EXKLUSIV-ODER-Verknüpfung (c_0 EOR c_1) "0" ist, ist das niedrigstwertige Bit d_0 der 1/7 Daten "0". Somit kann auf der Basis der EXKLUSIV-ODER-Verknüpfung (c_0 EOR c_1) der Ausgabebits c_0 und c_1 des Komparators **61** bestimmt werden, ob das niedrigstwertige Bit d_0 der 1/7 Daten "0" ist oder nicht.

[0131] Darüber hinaus können die Schalter SW2 und SW3 auf der Basis des Werts des niedrigstwertige Bits d_0 der 1/7 Daten, die in dem Ausgaberegister **64** gespeichert sind, direkt gesteuert werden.

[0132] Nun erfolgt eine Beschreibung, mit Bezugnahme auf Fig. 17 und Fig. 18, einer Ausführungsform der Maximum-Likelihood-Datendetektionsschaltung, bei der die Maximum-Likelihood-Datendetektion unter Berücksichtigung einer 2/7 Lauflängenbegrenzungsregel vorgenommen wird. In diesem Fall wurden die Daten vom Aufzeichnungssystem in Übereinstimmung mit der 2/7 Lauflängenbegrenzungsregel in die optische Platte geschrieben.

[0133] In einer Bitsequenz mit Bits, die in Übereinstimmung mit der 2/7 Lauflängenbegrenzungsregel angeordnet sind, existieren zwei oder mehrere Bits "0" zwischen Bits "1", und acht oder mehrere Bits "0" sind nicht kontinuierlich zwischen den Bits "1" angeordnet. Gemäß dieser Regel ist das nächste Bit eines Bits "1" immer "0", das nächste Bit einer Bitsequenz "1, 0" ist immer "0", und das nächste Bit von sieben Bits "0", die kontinuierlich angeordnet sind, ist immer "1". Aus den Eingabedaten werden die Daten decodiert, in denen Bits in Übereinstimmung mit dieser 2/7 Lauflängenbegrenzungsregel angeordnet sind (hier im Nachstehenden als 2/7 Daten bezeichnet).

[0134] Die Maximum-Likelihood-Datendetektionsschaltung gemäß dieser Ausführungsform ist beispielsweise wie in Fig. 17 gezeigt gebildet. In Fig. 17 erhalten jene Teile, die gleich sind wie die in Fig. 15 gezeigten, diesen Bezugszahlen. In dieser Ausführungsform wird der in Fig. 15 gezeigte vierte Addierer **70** durch einen Addierer **70'** ersetzt. Dieser Addierer **70'** addiert das niedrigstwertige Bit a_0 des Datenspeichers **60** und das dritte Bit a_2 davon miteinander. Ein vom Addierer **70'** erhaltenes Additionsergebnis Σ3 (a_0 + a_2) wird dem dritten Komparator **71** zugeführt. Auf die gleiche Weise wie in dem in Fig. 15 gezeigten Fall gibt der dritte Komparator

71 "1" aus, wenn das Additionsergebnis Σ3 gleich "0" ist (Σ3 = 0), und gibt "0" aus, wenn das Additionsergebnis Σ3 ungleich "0" ist (Σ3 ≠ 0). Die Bits a_0, a_1 und a_2 und die entsprechenden Additionsergebnisse Σ3 haben die folgenden Werte.

a_0	a_1	a_2	Σ3
+1	+1	+1	+2
+1	+1	-1	0
+1	-1	+1	+2
-1	+1	+1	0
+1	-1	-1	0
-1	+1	-1	-2
-1	-1	+1	0
-1	-1	-1	-2

[0135] Somit gibt der dritte Komparator **71** "1" aus, wenn (a_0, a_1, a_2) = (+1, +1, –1), (–1, +1, +1), (+1, –1, –1) oder (–1, –1, +1), und gibt "0" aus, wenn (a_0, a_1, a_2) = (+1, +1, +1), (+1, –1, +1), (–1, +1, –1) oder (–1, –1, –1). Die Ausgabebits c_0, c_1 und c_2 des Komparators **61**, die den obigen Bits a_0, a_1 und a_2 entsprechen, und entsprechende Bits d_0 und d_1 der 2/7 Daten haben die folgenden Werte.

a_0	a_1	a_2	c_0	c_1	c_2	d_0	d_1
+1	+1	+1	1	1	1	0	0
+1	+1	-1	1	1	0	0	1
+1	-1	+1	1	0	1	1	1
-1	+1	+1	0	1	1	1	0
+1	-1	-1	1	0	0	1	0
-1	+1	-1	0	1	0	1	1
-1	-1	+1	0	0	1	0	1
-1	-1	-1	0	0	0	0	0

[0136] Um die obige Regel zu erfüllen, gemäß der das nächste Bit eines Bits "1" immer "0" ist, und das nächste Bit der Bitsequenz "1, 0" immer "0" ist, muss, wenn der Ausgang des dritten Komparators **71** "1" ist, ein Wert, der das niedrigstwertige Bit d_0 der 2/7 Daten gleich "0" setzt, in dem Bit a_0 des Datenspeichers **60** zu einer Zeit eingestellt werden, wenn die nächsten Daten y eingegeben werden.

[0137] Der fünfte Addierer **72** und der vierte Komparator **73** bestimmen, auf die gleiche Weise wie die in Fig. 15 gezeigte, ob es sieben Bits "0", die kontinuierlich angeordnet sind, in den reproduzierten 2/7 Daten (d_0 bis d_6) gibt oder nicht.

[0138] Um die Maximum-Likelihood-Datendetektion unter Berücksichtigung der oben beschriebenen 2/7 Lauflängenbegrenzungsregel durchzuführen, empfängt der Schaltercontroller **74**, auf die gleiche Weise wie der in Fig. 15 gezeigte, Ausgangssignale aus dem dritten Komparator **71** und dem vierten Komparator **73**, und steuert die Schalter SW2 und SW3 in Übereinstimmung mit der in Tabelle-2 angezeigten Regel.

[0139] Die wie oben beschrieben gebildete Maximum-Likelihood-Datendetektionsschaltung operiert gemäß einem in Fig. 18 gezeigten Flussdiagramm.

[0140] Der Betrieb ist nahezu gleich wie der in Fig. 16 gezeigte. Das heißt, wenn die Ausgänge des dritten Komparators **71** und des vierten Komparators **73** "0" sind (S202 und S204'), wird die normale Maximum-Likelihood-Datendetektion vorgenommen. In einem Fall, der einem unrealisierten Fall von (d_0, d_1) = (1, 1) entspricht, wobei (a_0, a_1, a_2) = (+1, –1, +1) oder (–1, +1, –1), ist der Ausgang des dritten Komparators **71** auch "0". Wenn dieser Fall auftritt, akzeptiert in dieser Ausführungsform das System diesen Zustand (ohne Korrektur)

und führt die normale Maximum-Likelihood-Datendetektion durch.

[0141] Wenn hingegen der Ausgang des dritten Komparators **71** "1" ist, und der Ausgang des vierten Komparators "0" ist, werden die vorherigen Daten y_1 als die zu verarbeitenden Daten y_2 definiert, so dass das niedrigstwertige Bit d_0 der 2/7 Daten "0" ist. Wenn der Ausgang des dritten Komparators **71** "0" ist, und der Ausgang des vierten Komparators **73** "1" ist, werden zusätzlich Daten $-y_1$ mit dem Vorzeichen, auf welches das Vorzeichen der vorherigen Daten y_1 invertiert wird, als die zu verarbeitenden Daten y_2 definiert, so dass das niedrigstwertige Bit d_0 der 2/7 Daten "1" ist.

[0142] In der obigen Ausführungsform kann auf der Basis der EXKLUSIV-ODER-Verknüpfung der Ausgabebits c_0 und c_1 (c_0 EOR c_1) oder der EXKLUSIV-ODER-Verknüpfung des niedrigstwertigen Bits d_0 und des zweiten Bits d_1 der 2/7 Daten (d_0 EOR d_1) bestimmt werden, ob das niedrigstwertige Bit d_0 der 2/7 Daten auf "0" gesetzt werden sollte ((d_0, d_1) = (0,1) oder (1, 0)).

[0143] Da gemäß dieser Ausführungsform die Maximum-Likelihood-Demodulation unter Berücksichtigung der 2/7 Lauflängenbegrenzungsregel durchgeführt wird, können ferner genaue Daten von der optischen Platte reproduziert werden.

[0144] Nun hat das Reproduktionssignal der optischen Platte ein Frequenzband, das eine GS-Komponente enthält. Eine tatsächliche Schaltung zur Verarbeitung des Reproduktionssignals begrenzt, um einen Einfluss der GS-Versetzung zu eliminieren, das Frequenzband auf jenes, aus dem niedrige Frequenzen eliminiert werden, die das GS-Band enthalten. Als Ergebnis variiert die Wellenform des von der Schaltung verarbeiteten Signals in einem niedrigen Frequenzband gemäß dem Aufzeichnungsmuster. Da ein Polycarbonatsubstrat mit einer großen Variation von reflektiertem Licht auf der Basis der Doppelbrechung geeignet ist, als optische Platte verwendet zu werden, variiert zusätzlich die Hüllkurve des Reproduktionssignals, so dass der Spielraum des detektierten Signals (die Schnittdetektion) verringert wird. Das heißt, wie in Fig. 19 gezeigt, das dem Aufzeichnungssignal (dem LD-Treibsignal) entsprechende Reproduktionssignal variiert nicht in einem Nullpegel als festgelegter Mittenpegel, sondern der Mittenpegel C_k davon variiert langsam. Wenn das Reproduktionssignal in einer Richtung der Amplitude davon zu einer Zeit einer A/D-Wandlung aufgrund der Niederfrequenzkomponentenvariation und der Hüllkurvenvariation auf der Basis der GS-Komponente des Reproduktionssignals variiert, betont der Additionswert Z des Referenzwerts Δ und des Abtastwerts y, der in der in Fig. 14 gezeigten Maximum-Likelihood-Datendetektion erhalten wird, die GS-Komponente. Da die detektierten Daten den Vorzeichendaten SGN(Δ) entsprechen, die das Vorzeichen des Referenzwerts Δ repräsentieren, beeinträchtigt zusätzlich die GS-Komponente des Reproduktionssignals die Vorzeichendaten SGN(Δ). Als Ergebnis versagt das System bei der Detektion genauer Daten, so dass sich die Fehlerrate verschlechtert.

[0145] Ferner müssen in der oben beschriebenen Maximum-Likelihood-Datendetektionsschaltung **14**, zur Modulation der detektierten Daten in Daten, auf die, vor der Vorcodierung, die Lauflängenbegrenzungsregel angewendet wurde, die detektierten Daten durch den $(1+D)_{mod2}$ Konvertierungsprozess konvertiert werden. Die $(1+D)_{mod2}$ Konvertierung wird unter Verwendung von zwei Datenelementen durchgeführt, die zu kontinuierlichen Zeiteinstellungen detektiert werden (siehe Fig. 12B (18)). Wenn ein detektiertes Datenelement fehlerhaft ist, sind somit zwei modulierte Datenelemente fehlerhaft.

[0146] In der folgenden Ausführungsform werden die obigen Nachteile eliminiert.

[0147] Die Maximum-Likelihood-Datendetektionsschaltung **14** gemäß dieser Ausführungsform ist wie in Fig. 20 gezeigt gebildet. Mit Bezugnahme auf Fig. 20 hat die Maximum-Likelihood-Datendetektionsschaltung **14** eine Mischbestimmungseinheit **141**, eine Mittenwert-Berechnungseinheit **142**, eine Referenzwert-Berechnungseinheit **143** und eine Mischdetektionseinheit **144**. Die Mischbestimmungseinheit **141** führt eine Mischbestimmung von Eingabedaten y_k unter Verwendung der Eingabedaten y_k vom A/D-Wandler **13** und eines Referenzwerts Δ_k von der Referenzwert-Berechnungseinheit **143** durch, die im Nachstehenden beschrieben wird, und gibt einen Bestimmungswert M_k aus.

[0148] Die Mischbestimmungseinheit **141** führt einen Prozess in Übereinstimmung mit einem in Fig. 21 gezeigten Fluss durch. Das heißt, Z_k (= $y_k - \Delta_k$) wird unter Verwendung neuer Eingabedaten y_k und des Referenzwerts Δk berechnet, es wird bestimmt, in Übereinstimmung mit dem Wert, welcher Zustand der Eingabedaten im "+merge", "–merge" oder "no merge" ist. Im "+merge" ($Z_k > 1$) wird ein Bestimmungswert M_k = (m_{k1}, m_{k2}) 01 ausgegeben, und im "–merge" ($Z_k < 1$) wird ein Bestimmungswert M_k = 10 ausgegeben. Ferner wird im "no merge" ($-1 \leq Z_k \leq 1$) ein Bestimmungswert M_k = 00 ausgegeben. Der Prozess in der Mischbestimmungseinheit **141** entspricht den in Fig. 14 gezeigten Schritten S100–S103. Um den obigen Prozess durchzuführen, hat die

Mischbestimmungseinheit **141** beispielsweise einen Subtrahierer **1411** ($Z_k = y_k - \Delta_k$), einen ersten Komparator **1412** ($Z_k < -1$) und einen zweiten Komparator **1413** ($Z_k > 1$), wie in Fig. 25 gezeigt.

[0149] Die Mittenwert-Berechnungseinheit **142** führt einen Prozess in Übereinstimmung mit einem in Fig. 22 gezeigten Fluss durch. Das heißt, wenn neue Eingabedaten y_k vom A/D-Wandler **13** zugeführt werden, werden Mittenwertdaten C_{kd} in Abhängigkeit von dem in der Mischbestimmungseinheit **141** erhaltenen Wert Z_k berechnet. In einem Fall von $Z_k > 2$ werden die Mittenwertdaten C_{kd} durch eine Gleichung berechnet:

$$C_{kd} = y_k - 2.$$

[0150] In einem Fall von $-2 \leq Z_k \leq 2$ werden die Mittenwertdaten Ckd durch eine Gleichung berechnet:

$$C_{kd} = C_{k\text{-}lave}.$$

[0151] Ferner werden in einem Fall von $Z_k < -2$ die Mittenwertdaten C_{kd} durch eine Gleichung berechnet:

$$C_{kd} = yk + 2.$$

[0152] Der Fall von $Z_k < 2$ bedeutet, dass die Eingabedaten y_k sicherlich in dem Zustand "+merge" sind. Somit werden in diesem Fall, durch das Subtrahieren des idealen Amplitudenwerts "2" des Reproduktionssignals von den Eingabedaten y_k, die Mittenwertdaten C_{kd} erhalten (siehe Fig. 12A (6)). Der Fall von $Z_k < -2$ bedeutet, dass die Eingabedaten y_k sicherlich in dem Zustand "–merge" sind. Somit werden in diesem Fall, durch das Subtrahieren des negativen idealen Amplitudenwerts "–2" von den Eingabedaten y_k, die Mittenwertdaten C_k erhalten. Der Fall von $-2 \leq Z_k \leq 2$ bedeutet, dass nicht bestimmt ist, ob die Eingabedaten in dem Zustand "+merge" oder dem Zustand "–merge" sind (einschließlich des Zustands "no merge"). Somit wird der Mittenwert $C_{k\text{-}lave}$, der das letzte Mal berechnet wurde, wie im Nachstehenden beschrieben wird, als Mittenwertdaten C_{kd} verwendet. Der Mittenwert C_{kave} wird durch die folgende Gleichung berechnet, wobei die wie oben beschrieben berechneten Mittenwertdaten C_{kd} und der Mittenwert $C_{k\text{-}lave}$ verwendet werden, der das letzte Mal erhalten wurde:

$$C_{kave} = [(in\text{-}1)C_{k\text{-}lave} + C_{kd}]/n$$

[0153] Der wie oben beschrieben berechnete Mittenwert C_{kave} entspricht einem Mittelwert von n Mittenwert-Datenelementen C_{kd}. Eine die Mittenwert-Datenelemente C_{kd} verbindende Kurve repräsentiert den Mittenpegel C_k des in Fig. 19 gezeigten Reproduktionssignals.

[0154] Um den obigen Prozess durchzuführen, ist die Mittenwert-Berechnungseinheit **142** beispielsweise wie in Fig. 27 gezeigt gebildet. Mit Bezugnahme auf Fig. 27 hat die Mittenwert-Berechnungseinheit **142** einen ersten Komparator **1421** zum Bestimmen, ob Z_k kleiner ist als "–2" ($Z_k < -2$) oder nicht, einen zweiten Komparator **1422** zum Bestimmen, ob Z_k größer ist als "2" ($Z_k > 2$) oder nicht, eine Konstantenausgabeschaltung **1433** (R_k), einen Addierer **1424**, einen Multiplexer **1425**, einen Subtrahierer **1426**, einen Teiler **1427**, einen Addierer **1428**, einen Vervielfacher **1429** und ein Register **1430**, in dem ein Zählwert n einzustellen ist. Die Konstantenausgabeschaltung **1433** gibt eine Konstante R_k (acht Bits) in Abhängigkeit von dem Bestimmungsergebnis 11 von dem ersten Komparator **1421** und dem Bestimmungsergebnis 12 von dem zweiten Komparator **1422** aus. Diese Konstante R_k ist "–2" (11 = 0 und 12 = 1) oder "+2" (11 = 1 und 12 = 0). Der Addierer **1424** addiert die Eingabedaten y_k und die Konstante R_k (–2 oder 2) miteinander. Der Vervielfacher **1425** wählt, als Mittenwertdaten C_{kd}, das Additionsergebnis ($y_k + R_k$) vom Addierer **1424** oder den Mittenwert $C_{k\text{-}lave}$, der das letzte Mal vom Addierer **1428** berechnet wurde, in Übereinstimmung mit dem Bestimmungsergebnis $L_k = (11, 12)$ von dem ersten Komparator **1421** und dem zweiten Komparator **1422** aus. Wenn das Bestimmungsergebnis $L_k = (11, 12)$ gleich (0, 0) ist (was dem Zustand "no merge" entspricht), wird der Mittenwert $C_{k\text{-}lave}$ ausgewählt, der das letzte Mal berechnet wurde. Dann subtrahiert der Subtrahierer **1426** den Mittenwert $C_{k\text{-}lave}$ von den Mittenwertdaten C_{kd}, die vom Multiplexer **1425** zugeführt werden. Der Teiler **1427** teilt das Berechnungsergebnis ($C_{kd} - C_{k\text{-}lave}$) vom Subtrahierer **1426** durch den in dem Register **1430** eingestellten Zählwert n, und gibt einen Berechnungswert aus ($[C_{kd} - C_{k\text{-}lave}]/n$). Der Addierer **1428** addiert den Berechnungswert ($[C_{kd} - C_{k\text{-}lave}]$)n) und den Mittenwert $C_{k\text{-}lave}$, der das letzte Mal berechnet wurde, und gibt einen aktuellen Mittenwert C_{kave} aus, der durch die folgende Formel repräsentiert wird:

$$C_{kave} = C_{k\text{-}lave} + [C_{kd} - C_{k\text{-}lave}]/n.$$

[0155] Der Vervielfacher **1429** verdoppelt den Mittenwert C_{kave} vom Addierer **1428** und gibt einen Wert $2C_{kave}$ aus. Der Wert $2C_{kave}$ welcher der verdoppelte Mittenwert C_{kave} ist, wird in der Referenzwert-Berechnungseinheit

143 verwendet.

[0156] Die Referenzwert-Berechnungseinheit **143** führt einen Prozess in Übereinstimmung mit dem in Fig. 23 gezeigten Fluss durch. Das heißt, die Referenzwert-Berechnungseinheit **143** gibt den Referenzwert Δ_{k+l} in Abhängigkeit von dem Bestimmungswert M_k von der Mischbestimmungseinheit **141** aus. In einem Fall von M_k = 01 (Z_k > 1: "+merge") wird der Referenzwert $\Delta_{k+1} = 2C_{kave} - y_k + 1$ aus der Referenzwert-Berechnungseinheit **143** ausgegeben. In einem Fall von M_k = 10 (Z_k < –1: "–merge") wird der Referenzwert $\Delta_{k+1} = 2C_{kave} - y_k - 1$ aus der Referenzwert-Berechnungseinheit **143** ausgegeben. Ferner wird in einem Fall von M_k = 00 (–1 < Z_k < 1: "no merge") der Referenzwert $\Delta_{k+1} = 2C_{kave} - \Delta k$ aus der Referenzwert-Berechnungseinheit **143** ausgegeben. Die Referenzwerte (Δ_{k+1} y_k – 1), ($\Delta_{k+1} = y_k + 1$) und ($\Delta_{k+1} = \Delta k$), die durch den in Fig. 14 gezeigten Prozess erhalten werden, werden jeweils unter Verwendung des Mittenwerts C_{kave} korrigiert, so dass die obigen Referenzwerte Δ_{k+1} erhalten werden.

[0157] Um den obigen Prozess durchzuführen, ist die Referenzwert-Berechnungseinheit **143** beispielsweise wie in Fig. 26 gezeigt gebildet. Das heißt, die Referenzwert-Berechnungseinheit **143** hat eine Konstantenausgabeschaltung **1431**, einen Addierer **1432**, einen Multiplexer **1433** und einen Subtrahierer **1434**. Die Konstantenausgabeschaltung **1431** gibt eine Konstante Q_k (acht Bits) in Abhängigkeit von dem Bestimmungswert M_k aus. In einem Fall von M_k = 01 ("+merge") wird eine Konstante Q_k = –1 aus der Konstantenausgabeschaltung **1431** ausgegeben. In einem Fall von M_k = 10 ("–merge") wird eine Konstante Q_k = 1 aus der Konstantenausgabeschaltung **1431** ausgegeben. Ferner wird in einem Fall von M_k = 00 ("no merge") eine Konstante Q_k = 0 aus der Konstantenausgabeschaltung **1431** ausgegeben. Der Addierer **1432** addiert die Eingabedaten y_k und die Konstante Q_k von der Konstantenausgabeschaltung **1431** und gibt einen Additionswert ($y_k + Q_k$) aus. Der Multiplexer **1433** wählt, in Übereinstimmung mit dem Bestimmungswert M_k von der Mischbestimmungseinheit **141**, den Additionswert ($y_k + Q_k$) vom Addierer **1432** oder den Referenzwert Δ_k vom Subtrahierer **1434** aus, der das letzte Mal berechnet wurde. Das heißt, in den Fällen von M_k = 01 und M_k = 10 wird der Additionswert ($y_k + Q_k$) ausgewählt, und in dem Fall von M_k = 00 wird der Referenzwert Δk ausgewählt, der das letzte Mal berechnet wurde. Der Subtrahierer **1434** subtrahiert einen Wert W_k ($y_k + Q_k$ oder Δ_k), der von dem Multiplexer **1433** ausgewählt wird, von dem Wert $2C_{kave}$, der von der Mittenwert-Berechnungseinheit **142** zugeführt wird, und gibt den nächsten Referenzwert Δ_{k+1} aus.

[0158] Die Mischdetektionseinheit **144** detektiert, auf der Basis des Bestimmungswerts M_k von der Mischbestimmungseinheit **141**, dass der Zustand der Eingabedaten y_k von "–merge" auf "+merge" und von "+merge" auf "–merge" geändert wird.

[0159] Die Mischdetektionseinheit **144** für einen Prozess in Übereinstimmung mit einem in Fig. 24 gezeigten Fluss durch. In dem Prozess wird eine Variable $A_k = (a_{k1}, a_{k2}) \neq (0, 0)$ und (1, 1) definiert. In Fällen von M_k = 00 ("no merge") und $M_k = A_k$ (keine Änderung in "+merge" oder "–merge") wird die vorherige Variable A_k nicht geändert ($A_k = A_{k+1}$). In einem Fall von $M_k \neq A_k$ (Änderung von "+merge" auf "–merge" oder von "–merge" auf "+merge") wird die Variable A_{k+1} auf einen Wert des vorherigen Bestimmungswerts M_k ($A_{k+1} = M_k$) eingestellt. Dann werden die Daten d_k in Übereinstimmung mit der folgenden Gleichung berechnet.

$$d_k = (\overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}}) + (a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2})$$

[0160] In einem Fall von "no merge" oder einem Fall, wo keine Änderung von Eingabedaten in dem Zustand "+merge" oder dem Zustand "–merge" auftritt, sind die Daten d_k gleich "0" (d_k = 0). In einem Fall, wo der Zustand der Eingabedaten y_k von dem Zustand "+merge" auf den Zustand "–merge" oder von dem "–merge" auf "+merge" geändert wird, sind die Daten d_k gleich "1" (d_k = 1) (siehe Fig. 29). Die Ausgabedaten d_k aus der Mischdetektionseinheit **144** werden gemäß der 1/7 Decodierungsregel decodiert, und die 1/7 decodierten Daten werden als Ausgabedaten der Maximum-Likelihood-Datendetektionsschaltung **14** ausgegeben.

[0161] Um den obigen Prozess durchzuführen, ist die Mischdetektionseinheit **144** beispielsweise wie in Fig. 28 gezeigt gebildet. Das heißt, die Mischdetektionseinheit **144** hat einen ersten Rechner **1441**, einen zweiten Rechner **1442** und einen dritten Rechner **1443**. Der erste Rechner **1441** berechnet einen Wert a_{k+11} unter Verwendung des Bestimmungswerts M_k und der Variable A_k wie folgt.

$$a_{k+11} = (\overline{a_{k1}} \cdot m_{k1} \cdot \overline{m_{k2}}) + (\overline{a_{k2}} \cdot m_{k1} \cdot \overline{m_{k2}}) + (a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k2}})$$

[0162] Der zweite Rechner **1442** berechnet einen Wert a_{k+12} wie folgt.

$$a_{k+12} = (\overline{a_{k1}} \cdot a_{k2} \cdot \overline{m_{k1}}) + (\overline{a_{k1}} \cdot \overline{m_{k1}} \cdot m_{k2}) + (\overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2})$$

[0163] Der dritte Rechner **1443** berechnet die Daten d_k unter Verwendung des Bestimmungswerts M_k und der obigen Werte a_{k+11} und a_{k+12} wie folgt.

$$d_k = (\overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}}) + (a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2})$$

[0164] Da gemäß der obigen Maximum-Likelihood-Datendetektionsschaltung **14** der zur Bestimmung des Mischzustands verwendete Referenzwert Δ_k langsam variiert, wobei er dem Mittenwert C_k der Eingabedaten y_k folgt, können die Maximum-Likelihood-Daten unter Verwendung des Referenzwerts Δk detektiert werden, auch wenn die Hüllkurvenvariation in dem Reproduktionssignal auftritt. Zusätzlich können das Steigen der Eingabedaten (Änderung von "–merge" auf "+merge") und das Fallen der Eingabedaten (Änderung von "+merge" auf "–merge") auf der Basis des Bestimmungswerts M_k ohne die $(1+D)_{mod2}$ Konvertierung direkt detektiert werden. Auch wenn ein Eingabedatenelement fehlerhaft ist, beeinträchtigt so der Fehler nur einen modulierten Datenwert. Als Ergebnis kann die Fehlerrate verbessert werden.

[0165] Fig. 30 zeigt Beziehungen zwischen der Niederfrequenz-Rauschamplitude (%) und der Fehlerrate an. Eine Charakteristik Q2 der Maximum-Likelihood-Datendetektion gemäß der Ausführungsform war einer Charakteristik Q1 davon in Übereinstimmung mit dem in Fig. 14 gezeigten Prozess überlegen. In Fig. 30 ist die Niederfrequenz-Rauschamplitude durch einen Relativwert in Bezug auf die Amplitude (100 %) des Reproduktionssignals repräsentiert.

[0166] Aufgrund einer Ungleichmäßigkeit der Empfindlichkeit der optischen Platte, einer Variation der Umgebungstemperatur in dem Datenaufzeichnungsprozess und einer Variation der Lichtflecksteuerung wird die Größe (die Länge in einer Richtung, in der jede Spur verläuft) einer auf der optischen Platte gebildeten Marke variiert. Wenn die Größe der Marke variiert wird, wird die von der optischen Platte erhaltene Reproduktionssignalwellenform variiert. Da spezifisch die Maximum-Likelihood-Datendetektionsschaltung **14** ein Datensignal reproduziert, das der Kante der Marke entspricht, unterscheiden sich in dem Reproduktionssignal, das der Anstiegkante der Marke entspricht, und dem Reproduktionssignal, das der Abfallkante der Marke entspricht, Richtungen voneinander, in denen Phasen variiert werden, auf der Basis der Variation der Größe der Marke. Das heißt, die Distanz zwischen der Anstiegkante jedes Aufzeichnungspits (jeder Marke) und der Abfallkante davon in einem Fall, wo jeder Aufzeichnungspit unter einer Hochtemperaturbedingung vergrößert wird, wie in Fig. 31 gezeigt, unterscheidet sich von der Distanz zwischen der Abfallkante jedes Aufzeichnungspits und der Abfallkante davon in einem Fall, wo jeder Aufzeichnungspit unter einer Niedertemperaturbedingung verkürzt wird, wie in Fig. 32 gezeigt. So können keine Daten erhalten werden, die den jeweiligen Kanten jedes Pits entsprechen, indem nur ein Synchronisiersignal verwendet wird. Auch wenn die Größe jedes Pits auf der Basis der Variation der Umgebungstemperatur variiert wird, sind jedoch die Distanz zwischen den Anstiegkanten benachbarter Aufzeichnungspits und die Distanz zwischen den Abfallkanten der benachbarten Aufzeichnungspits jeweils ungefähr konstant, wie in Fig. 31 und Fig. 32 gezeigt. Wenn eine Datenabtastung des Reproduktionssignals unter Verwendung eines Synchronisiersignals, das mit den Anstiegkanten der Aufzeichnungspits synchronisiert ist (entsprechend dem Steigen des Reproduktionssignals), und eines Synchronisiersignals, das mit den Abfallkanten der Aufzeichnungspits synchronisiert ist (entsprechend dem Fallen des Reproduktionssignals) durchgeführt wird, können so genaue Daten demoduliert werden. In diesem Fall ist die Struktur des Signalreproduktionssystems wie in Fig. 33 gezeigt gebildet.

[0167] Mit Bezugnahme auf Fig. 33 hat das Signalreproduktionssystem eine Mittenpegel-Binärisierungsschaltung **21**, eine Kantendetektionsschaltung **22**, eine erste PLL-Schaltung **23** und eine zweite PLL-Schaltung **24**. Die Mittenpegel-Binärisierungsschaltung **21** binärisiert die Reproduktionssignalwellenform (1) unter Verwendung eines Referenzpegels (Lc), der der Mitte der Amplitude der Reproduktionssignalwellenform entspricht. Die Kantendetektionsschaltung **22** detektiert steigende und fallende Punkte des Binärsignals (2) von der Mittenpegel-Binärisierungsschaltung **21**, und gibt ein Anstiegkanten-Detektionssignal (3) entsprechend den steigenden Punkten und ein Abfallkanten-Detektionssignal (4) entsprechend den fallenden Punkten aus. Die erste PLL-Schaltung **23** generiert einen Anstiegkanten-Synchronisiertakt (5) auf der Basis des Anstiegkanten-Detektionssignals (3). Die zweite PLL-Schaltung **24** generiert einen Abfallkanten-Synchronisiertakt (6) auf der Basis des Abfallkanten-Detektionssignals (4).

[0168] Die Zustände der jeweiligen Signale sind in Fig. 34 gezeigt.

[0169] Das Signalreproduktionssystem hat auch eine erste Maximum-Likelihood-Datendetektionsschaltung **25a**, eine zweite Maximum-Likelihood-Datendetektionsschaltung **25b** und eine ODER-Schaltung **26**. Die erste Maximum-Likelihood-Datendetektionsschaltung **25a** operiert synchron mit dem Anstiegkanten-Synchronisiertakt (5), und die zweite Maximum-Likelihood-Datendetektionsschaltung **25b** operiert synchron mit dem Abfallkanten-Synchronisiertakt (6). Jede von der ersten und der zweiten Maximum-Likelihood-Datendetektionsschaltung **25a** und **25b** hat die gleiche Struktur wie die in Fig. 20 gezeigte.

[0170] Die Mischdetektionseinheit **144** jeder von der ersten und der zweiten Maximum-Likelihood-Datendetektionsschaltung **25a** und **25b** ist wie in Fig. 35 gezeigt gebildet, und sie führt einen Prozess in Übereinstimmung mit einem in Fig. 36 gezeigten Fluss durch. Das heißt, auf die gleiche Weise wie in der vorherigen Ausführungsform, hat die Mischdetektionseinheit **144** den ersten Rechner **1441** zum Berechnen des Werts a_{k+11} und den zweiten Rechner **1442** zum Berechnen des Werts a_{k+12}. Die Mischdetektionseinheit **144** hat auch einen dritten Rechner **1444** zum Berechnen der Anstiegkantendaten def_k in Übereinstimmung mit der folgenden Formel:

$$def_k = a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2}, \text{ und}$$

einen vierten Rechner **1445** zum Berechnen der Abfallkantendaten der_k in Übereinstimmung mit der folgenden Formel:

$$der_k = \overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}} \cdot$$

[0171] In der ersten Maximum-Likelihood-Datendetektionsschaltung **25a**, die synchron mit dem Anstiegkanten-Synchronisiertakt (5) arbeitet, sind die Anstiegkantendaten def_k gleich "1" ($def_k = 1$) an jedem Punkt, der einem steigenden Punkt der Eingabedaten y_k entspricht, an dem der Zustand von "–merge" auf "+merge" geändert wird. In der zweiten Maximum-Likelihood-Datendetektionsschaltung **25b**, die synchron mit dem Abfallkanten-Synchronisiertakt (6) arbeitet, sind die Abfallkantendaten der_k gleich "1" ($der_k = 1$) an jedem Punkt, der einem fallenden Punkt der Eingabedaten y_k entspricht, an dem der Zustand von "+merge" auf "–merge" geändert wird. Die Anstiegkantendaten def_k von der ersten Maximum-Likelihood-Datendetektionsschaltung **25a** und die Abfallkantendaten der_k von der zweiten Maximum-Likelihood-Datendetektionsschaltung **25b** werden durch die ODER-Schaltung **26** miteinander kombiniert, so dass decodierte Daten erhalten werden.

[0172] Gemäß der obigen Ausführungsform kann die Maximum-Likelihood-Datendetektionsschaltung zum Detektieren von Anstiegkanten, die steigenden Punkten des Reproduktionssignals entsprechen, und Abfallkanten, die fallenden Punkten des Reproduktionssignals entsprechen, vorgesehen werden. Auch wenn die Größe jedes Aufzeichnungspits (einer Aufzeichnungsmarke) auf der Basis der Variation der Umgebungstemperatur variiert wird, können so genau Daten in Übereinstimmung mit der Maximum-Likelihood-Datendetektion erhalten werden.

[0173] In den obigen jeweiligen Ausführungsformen werden Daten auf der optischen Platte (der magnetooptischen Platte) in Übereinstimmung mit dem sogenannten Markenlängen-Aufzeichnungsverfahren so aufgezeichnet, dass Kanten des Reproduktionssignals Bedeutungen als Daten haben. So können in den obigen jeweiligen Ausführungsform Daten nicht direkt von der optischen Platte reproduziert werden, in der Daten in Übereinstimmung mit dem sogenannten Markenpositionen-Aufzeichnungsverfahren aufgezeichnet wurden, so dass jeder Aufzeichnungspit Daten "1" entspricht. So erfolgt nun eine Beschreibung eines Systems, das Daten in Übereinstimmung mit dem Maximum-Likelihood-Datendetektionsprozess von einer optischen Platte reproduzieren kann, auf der Daten in Übereinstimmung mit dem Markenlängen-Aufzeichnungsverfahren und dem Markenpositionen-Aufzeichnungsverfahren aufgezeichnet wurden.

[0174] Fig. 37 zeigt ein Reproduktionssystem einer magnetooptischen Platteneinheit gemäß der Ausführungsform der vorliegenden Erfindung. Mit Bezugnahme auf Fig. 37 hat das Reproduktionssystem, auf die gleiche Weise wie das in Fig. 9 gezeigte, die optische Platte **1**, den optischen Kopf **2**, den Verstärker **6**, das Filter/den Entzerrer **7**, die erste und die zweite PLL-Schaltung **9a** und **9b**, den Demodulator **10**, den ersten und den zweiten A/D-Wandler **13a** und **13b**, die Maximum-Likelihood-Datendetektionsschaltung **14**, die Binärisierungsschaltung **21** und die Kantendetektionsschaltung **22**. Dieses Reproduktionssystem hat auch einen Logikschaltungskreis **15** und einen Aufzeichnungsverfahrensdetektor **16**. Die Maximum-Likelihood-Datendetektionsschaltung **14** ist aus der ersten und zweiten Schaltung gebildet, auf die gleiche Weise wie die in Fig. 33 gezeigte. Jede von der ersten und der zweiten Schaltung ist wie in Fig. 20 gezeigt gebildet, und die Mischdetektionseinheit **144** ist wie in Fig. 35 gezeigt gebildet. Die erste Schaltung detektiert die Anstiegkantendaten def_k, und die zweite Schaltung detektiert die Abfallkantendaten der_k. Der Aufzeichnungsverfahrensdetektor **16** gibt ein Auswahlsignal (sel) mit einem Pegel "1" in einem Fall aus, wo Daten in Übereinstimmung mit dem Mar-

kenlängenverfahren aufgezeichnet wurden, und gibt das Auswahlsignal (sel) mit einem Pegel "0" in einem Fall aus, wo Daten in Übereinstimmung mit dem Markenpositionenverfahren aufgezeichnet wurden. Der Logikschaltungskreis **15** ist beispielsweise wie in Fig. 38 gezeigt gebildet. Das heißt, der Logikschaltungskreis **15** hat eine UND-Schaltung **151**, welche die Anstiegkantendaten def_k von der Maximum-Likelihood-Datendetektionsschaltung **14** und das Auswahlsignal (sel) vom Aufzeichnungsverfahrensdetektor **16** empfängt, und eine ODER-Schaltung **152**, die das Ausgangssignal der UND-Schaltung **151** und die Abfallkantendaten der_k von der Maximum-Likelihood-Datendetektionsschaltung **14** empfängt.

[0175] Wenn in der magnetooptischen Platteneinheit mit der obigen Struktur der Aufzeichnungsverfahrensdetektor **16** detektiert, dass die Daten in Übereinstimmung mit dem Markenlängenverfahren in der optischen Platte **1** aufgezeichnet wurden, gibt der Aufzeichnungsverfahrensdetektor **16** das Auswahlsignal (sel) mit dem Pegel "1" (einem Hochpegel) aus. Als Ergebnis gelangt die UND-Schaltung **151** in einen zulässigen Zustand, so dass die Anstiegkantendaten def_k und die Abfallkantendaten der_k, von denen beide aus der Maximum-Likelihood-Datendetektionsschaltung **14** ausgegeben werden, dem Demodulator **10** über den Logikschaltungskreis **15** zugeführt werden. Wenn der Aufzeichnungsverfahrensdetektor **16** hingegen detektiert, dass die Daten in Übereinstimmung mit dem Markenpositionenverfahren in der optischen Platte **1** aufgezeichnet wurden, gibt der Aufzeichnungsverfahrensdetektor **16** das Auswahlsignal (sel) mit dem Pegel "0" (einem Niederpegel) aus. Als Ergebnis gelangt die UND-Schaltung **151** in einen Sperrzustand, so dass nur die Abfallkantendaten derk dem Demodulator **10** über den Logikschaltungskreis **15** zugeführt werden.

[0176] Fig. 39 zeigt ein Beispiel einer Signalverarbeitung in dem Fall der Maximum-Likelihood-Datendetektion der in Übereinstimmung mit dem Markenpositionenverfahren aufgezeichneten Daten. In diesem Fall unterscheiden sich das Lasertreibsignal und das Reproduktionssignal von jenen in einem Fall der Maximum-Likelihood-Datendetektion der in Übereinstimmung mit dem Markenlängenverfahren aufgezeichneten Daten, wie in Fig. 12A und Fig. 12B gezeigt. Nur die Abfallkantendaten der_k werden in die 1/7 Daten decodiert.

[0177] Gemäß der obigen Ausführungsform können die Daten in Übereinstimmung mit dem Maximum-Likelihood-Datendetektionsprozess von der optischen Platte reproduziert werden, in der die Daten in Übereinstimmung mit dem Markenkanten-Aufzeichnungsverfahren und dem Markenpositionen-Aufzeichnungsverfahren aufgezeichnet wurden.

[0178] In den obigen Ausführungsform sind die Daten aus acht Bits gebildet. Die Anzahl von Bits der Daten kann jedoch gleich oder größer als sieben sein.

[0179] Um ein Konzept, in dem die Anstiegkantendaten und die Abfallkantendaten einzeln in Übereinstimmung mit dem Maximum-Likelihood-Detektionsprozess detektiert werden, und ein Konzept, in dem die Maximum-Likelihood-Detektion der Daten durchgeführt wird, die in Übereinstimmung mit einem von dem Markenkantenverfahren und dem Markenpositionenverfahren aufgezeichnet wurden, zu mischen, kann die in Fig. 33 gezeigte ODER-Schaltung **26** durch den in Fig. 38 gezeigten Logikschaltungskreis **15** ersetzt werden.

[0180] In dem Reproduktionssystem der optischen Platteneinheit unter Verwendung der Maximum-Likelihood-Datendetektionsschaltung **14**, wie in Fig. 33 und Fig. 37 gezeigt, wird das Reproduktionssignal, in dem die Wellenformung durch das Filter/den Entzerrer **7** durchgeführt wird, unter Verwendung eines Schnittpegels in ein Binärsignal konvertiert, und die PLL-Schaltung **9** (**9a** und **9b**) generiert ein Taktsignal unter Verwendung des Binärsignals als Synchronisiersignal.

[0181] Das Reproduktionssignal hat Frequenzbänder, die das GS-Band enthalten. Wenn tatsächliche Schaltungen des Reproduktionssystems Frequenzcharakteristiken aufweisen, die die GS-Komponente enthalten, schwingt das durch die tatsächlichen Schaltungen reproduzierte Signal so genau zwischen einer positiven Region und einer negativen Region in Bezug auf den Erdpegel (GND), wie in Fig. 40 (a) gezeigt. Wenn in diesem Fall die Schnittdetektion des Reproduktionssignals unter Verwendung des Erdpegels durchgeführt wird, wird ein genaues Binärsignal erhalten, wie in Fig. 40 (b) gezeigt. So wird das auf der Basis des Binärsignals generierte Taktsignal mit dem Reproduktionssignal synchronisiert. Die tatsächlichen Schaltungen des Reproduktionssystems haben jedoch Frequenzcharakteristiken, in denen die die GS-Komponente enthaltenden Niederfrequenzkomponenten eliminiert sind. So wird in dem Reproduktionssystem ein von einer Sinuswelle verschiedenes Reproduktionssignal, bei dem die EIN-Zeit und die AUS-Zeit voneinander verschieden sind, in einer positiven Richtung oder negativen Richtung verschoben, wie in Fig. 41 (a) gezeigt. Wenn dieses Reproduktionssignal unter Verwendung des Erdpegels als Schnittpegel in ein Binärsignal konvertiert wird, wird das Binärsignal mit dem Reproduktionssignal nicht genau synchronisiert, wie in Fig. 41 (b) gezeigt. Der Pegel des Reproduktionssignals wird in Übereinstimmung mit der Variation der Aufzeichnungsmuster verschoben, so dass die

Hüllkurve des Reproduktionssignals variiert wird, wie oben beschrieben wurde. Ferner, wie oben beschrieben wurde, tritt aufgrund der Ungleichmäßigkeit der Doppelbrechung in dem Substrat (hergestellt aus Polycarbonat) der optischen Platte die Hüllkurvenvariation des Reproduktionssignals auf. So muss der Schnittpegel, der verwendet wird, um das Binärsignal zu erhalten, variieren, um so der Hüllkurvenvariation des Reproduktionssignals zu folgen.

[0182] Obwohl die Hüllkurve des Reproduktionssignals in Übereinstimmung mit der Variation des Aufzeichnungsmusters langsam variiert, variiert jedoch die Hüllkurve des Reproduktionssignals rasch in Übereinstimmung mit der Ungleichmäßigkeit der Doppelbrechung in dem Substrat der optischen Platte, wie in Fig. 42 gezeigt. wenn die Schnittpegeldetektion so vorgenommen wird, dass der Schnittpegel der Hüllkurvenvariation des Reproduktionssignals folgt, die durch die Variation des Aufzeichnungsmusters verursacht wird (z.B. eine integrale Schnittdetektion), kann so der Schnittpegel der Hüllkurvenvariation des Reproduktionssignals nicht folgen, die durch die Ungleichmäßigkeit der Doppelbrechung in dem Substrat der optischen Platte verursacht wird, wie in Fig. 42 gezeigt. Wenn hingegen die Schnittpegeldetektion so vorgenommen wird, dass der Schnittpegel der Hüllkurvenvariation des Reproduktionssignals folgt, die durch die Doppelbrechung in dem Substrat der optischen Platte verursacht wird (z.B. die integrale Schnittdetektion), folgt der detektierte Schnittpegel feinen Variationen des Reproduktionssignals, wie in Fig. 43 gezeigt. In diesem Fall kann kein stabiler Schnittpegel erhalten werden.

[0183] So erfolgt nun eine Beschreibung einer Ausführungsform, in der, auch wenn die Hüllkurve des Reproduktionssignals langsam und schnell variiert, ein stabiles Binärsignal, das verwendet wird, um das Synchronisiersignal in der PLL-Schaltung zu generieren, aus dem Reproduktionssignal extrahiert werden kann.

[0184] Fig. 44 zeigt ein Reproduktionssystem einer magnetooptischen Platteneinheit gemäß der Ausführungsform.

[0185] Mit Bezugnahme auf Fig. 44 hat das Reproduktionssystem, auf die gleiche Weise wie das in Fig. 9 gezeigte, die optische Platte **1**, den optischen Kopf **2**, den Verstärker **6**, den Entzerrer **7a**, das Tiefpassfilter **7b**, die PLL-Schaltung **9**, den Demodulator **10**, den A/D-Wandler **13**, die Maximum-Likelihood-Datendetektionsschaltung **14** und die Binärisierungsschaltung **17**. Dieses Reproduktionssystem hat auch einen Digital-Analog-Wandler (einen D/A-Wandler) **18**. die Maximum-Likelihood-Datendetektionsschaltung **14** hat, auf die gleiche weise wie jene in den vorherigen Ausführungsformen, die Mischbestimmungseinheit **141**, die Mittenwert-Berechnungseinheit **142**, die Referenzwert-Berechnungseinheit **143** und die Mischdetektionseinheit **144**. Die jeweiligen Einheiten **141**, **142**, **143** und **144** der Maximum-Likelihood-Datendetektionsschaltung **14** arbeiten synchron mit dem Taktsignal von der PLL-Schaltung **9**. Die Mittenwert-Berechnungseinheit **142** berechnet die Mittenwertdaten C_{kd} des Pegels des Reproduktionssignals. Die Mittenwertdaten C_{kd} werden als digitaler wert in der Mittenwert-Berechnungseinheit **142** erhalten, und die Mittenwertdaten C_{kd} werden von dem D/A-Wandler **18** in ein Analogsignal konvertiert. Der aus dem D/A-Wandler **18** ausgegebene Signalpegel repräsentiert immer den Mittenwert des Reproduktionssignals, dieses Signal (als Mittenwertsignal bezeichnet) wird, als einen Schnittpegel repräsentierendes Signal, der Binärisierungsschaltung **17** zugeführt. Die Binärisierungsschaltung **17** konvertiert das Reproduktionssignal in ein Binärsignal unter Verwendung des Mittenwertsignals vom D/A-Wandler **18** als Schnittpegel.

[0186] Das Binärsignal von der Binärisierungsschaltung **17** wird der PLL-Schaltung **9** zugeführt, und die PLL-Schaltung **9** generiert ein Synchronisiertaktsignal auf der Basis des Binärsignals. Der A/D-Wandler **13**, die Maximum-Likelihood-Datendetektionsschaltung **14** und der D/A-Wandler **18** arbeiten synchron mit dem von der PLL-Schaltung **9** generierten Synchronisiertaktsignal.

[0187] Der Mittenwert-Signalpegel, der den von der Mittenwert-Berechnungseinheit **141** der Maximum-Likelihood-Datendetektionsschaltung **14** berechneten Mittenwertdaten C_{kd} entspricht, wird als Schnittpegel für das Reproduktionssignal verwendet. Auch wenn die Hüllkurve des Reproduktionssignals langsam und schnell variiert, variiert so der Schnittpegel und folgt der Hüllkurvenvariation des Reproduktionssignals, um so auf dem Mittenpegel des Reproduktionssignals gehalten zu werden, wie in Fig. 45. Das Reproduktionssignal wird unter Verwendung dieses Schnittpegels in das Binärsignal konvertiert, und die PLL-Schaltung **9** generiert das Taktsignal auf der Basis des Binärsignals. So kann die PLL-Schaltung **9** das Taktsignal stabil synchronisiert mit dem Reproduktionssignal generieren, so dass eine stabile Synchronisationsoperation in der Maximum-Likelihood-Datendetektionsschaltung **14** vorgenommen werden kann.

[0188] Das obige von der PLL-Schaltung **9** generierte Taktsignal wird mit den steigenden Punkten des Reproduktionssignals (den Anstiegkantenpunkten) und den fallenden Punkten davon (den Abfallkantenpunkten)

synchronisiert. In einem Fall, wo Daten von der optischen Platte reproduziert werden, in der Daten mit einer höheren Dichte aufgezeichnet wurden, unterscheidet sich jedoch die Phase des Taktsignals geringfügig von der Phase der Anstiegkanten und der Abfallkanten des Reproduktionssignals in dem A/D-Wandler **13** aufgrund der Verarbeitungsverzögerung in einer Schaltung (einschließlich der Binärschaltung **17** und der PLL-Schaltung **9**) zum Generieren des Taktsignals aus dem Reproduktionssignal. Wenn sich die Phase des Taktsignals von der Phase der Anstiegkanten und der Abfallkanten des Reproduktionssignals in dem A/D-Wandler **13** unterscheidet, wird das Reproduktionssignal vom A/D-Wandler **13** nicht zu einer geeigneten Zeiteinstellung konvertiert, so dass nicht garantiert werden kann, dass genaue Daten reproduziert werden. So wird in der folgenden Ausführungsform die Differenz zwischen der Phase des Taktsignals und der Phase der Anstiegkanten und Abfallkanten des Reproduktionssignals kompensiert.

[0189] Ein Reproduktionssystem gemäß der Ausführungsform ist beispielsweise wie in Fig. 46 gezeigt gebildet. Mit Bezugnahme auf Fig. 46 hat das Reproduktionssystem, auf die gleiche weise wie das in Fig. 44 gezeigte, die optische Platte **1**, den optischen Kopf **2**, den Verstärker **6**, den Entzerrer **7a**, das Tiefpassfilter **7b**, den Demodulator **10**, den A/D-Wandler **13**, die Maximum-Likelihood-Datendetektionsschaltung **14**, die Binärisierungsschaltung **17** und den D/A-Wandler 18. Dieses Reproduktionssystem hat auch eine PLL-Schaltung **30** mit einer neuen Struktur und einen Digital-Analog-Wandler (einen D/A-Wandler) **35**.

[0190] Die Maximum-Likelihood-Datendetektionsschaltung **14** ist beispielsweise wie in Fig. 47 gezeigt gebildet. Mit Bezugnahme auf Fig. 47 hat die Maximum-Likelihood-Datendetektionsschaltung **14**, auf die gleiche Weise wie jene in den vorherigen Ausführungsformen, die Mischbestimmungseinheit **141**, die Mittenwert-Berechnungseinheit **142**, die Referenzwert-Berechnungseinheit **143** und die Mischdetektionseinheit **144**. Die Maximum-Likelihood-Datendetektionsschaltung **14** hat auch eine Phasenfehler-Detektionseinheit **145**. Die Phasenfehler-Detektionseinheit **145** berechnet Phasenfehlerdaten dT_k auf der Basis des Mittenwerts C_{kave} von der Mittenwert-Berechnungseinheit **142**, der Abtastdaten y_k vom A/D-Wandler **13** und der Anstiegkantendaten def_k und der Abfallkantendaten der_k von der Mischdetektionseinheit **144**. Die Berechnung der Phasenfehlerdaten d_k wird in Übereinstimmung mit einer in Fig. 48 gezeigten Prozedur vorgenommen. Das heißt, jedesmal wenn neue Anstiegkantendaten def_k ("1" oder "0") und die Abfallkantendaten der_k ("1" oder "0") zu einer Taktzeiteinstellung k ausgegeben werden (S1), werden die Anstiegkanten-Phasenfehlerdaten dTf_k unter Verwendung des Mittenwerts $C_{k\text{-}lave}$ und der Abtastdaten y_{k-1}, von denen beide zur vorherigen Zeiteinstellung k-1 erhalten wurden, und der Anstiegkantendaten def_k gemäß der folgenden Formel berechnet:

$$dTf_k = (C_{k\text{-}lave} - y_{k-1}) \cdot def_k.$$

[0191] Zusätzlich werden die Abfallkanten-Phasenfehlerdaten dTr_k unter Verwendung des Mittenwerts $C_{k\text{-}lave}$ und der Abtastdaten y_{k-1}, von denen beide zur vorherigen Zeiteinstellung k-1 erhalten wurden, und der Abfallkantendaten der_k gemäß der folgenden Formel berechnet:

$$dTr_k = (y_{k-1} - C_{k\text{-}lave}) \cdot der_k.$$

[0192] Die Anstiegkantendaten def_k haben einen Wert "1" nur an den Anstiegkantenpunkten des Reproduktionssignals. So entsprechen die Anstiegkanten-Phasenfehlerdaten dTf_k einer Differenz zwischen dem Mittenwert des Reproduktionssignals und den Abtastdaten an jedem Anstiegkantenpunkt. Zusätzlich entsprechen die Abfallkanten-Phasenfehlerdaten dTr_k einer Differenz zwischen dem Mittenwert des Reproduktionssignals und den Abtastdaten an jedem Abfallkantenpunkt. Die Phasenfehlerdaten dT_k werden durch das Addieren der Anstiegkanten-Phasenfehlerdaten dTf_k und der Abfallkanten-Phasenfehlerdaten dTr_k miteinander erhalten (S3). Die erhaltenen Phasenfehlerdaten dT_k werden dem D/A-Wandler **35** zugeführt (S4).

[0193] Die Anstiegkantendaten def_k und die Abfallkantendaten der_k sollten idealerweise zu einer Taktzeiteinstellung erhalten werden, die den Anstiegkantenpunkten und den Abfallkantenpunkten des Reproduktionssignals entspricht. Das heißt, die Phasenfehlerdaten dT_k repräsentieren quantitativ eine Differenz zwischen der Phase des Synchronisiertaktsignals (dem A/D-Wandler **13** und der Maximum-Likelihood-Datendetektionsschaltung **14** zugeführt) und der Phase der Anstiegkantenpunkte und der Abfallkantenpunkte des Reproduktionssignals.

[0194] Die Phasenfehler-Detektionseinheit **145**, welche die Phasenfehlerdaten dT_k in Übereinstimmung mit der obigen Prozedur berechnet, ist beispielsweise wie in Fig. 49 gezeigt gebildet.

[0195] Mit Bezugnahme auf Fig. 49 hat die Phasenfehler-Detektionseinheit **145** ein erste Schieberegister **1451**, ein zweites Schieberegister **1452**, eine Konstanteneinstelleinheit **1453**, einen ersten Subtrahierer **1454**,

einen zweiten Subtrahierer **1455** und einen Selektor **1456**. Der Mittenwert $C_{k\text{-}lave}$ von der Mittenwert-Berechnungseinheit **142** wird in dem ersten Schieberegister **1451** zu einer Taktzeiteinstellung k-1 eingestellt, und wird bis zur nächsten Taktzeiteinstellung k darin gehalten. Die Abtastdaten y_{k-1} vom A/D-Wandler **13** werden in dem zweiten Schieberegister **1452** zu einer Taktzeiteinstellung k-1 eingestellt, und werden bis zur nächsten Taktzeiteinstellung k darin gehalten. Der erste Subtrahierer **1454** subtrahiert die in dem zweiten Schieberegister **1452** eingestellten Abtastdaten y_{k-1} von dem in dem ersten Schieberegister **1451** eingestellten Mittenwert $C_{k\text{-}lave}$. Der Wert, der aus dem ersten Subtrahierer **1454** zu einer einem Anstiegkantenpunkt entsprechenden Taktzeiteinstellung ausgegeben wird, sind die Anstiegkanten-Phasenfehlerdaten dTf_k, die in dem in Fig. 48 gezeigten Schritt S2 berechnet werden (die Anstiegkantendaten def_k sind gleich "1"). Der zweite Subtrahierer **1455** subtrahiert den in dem ersten Schieberegister **1451** eingestellten Mittenwert $C_{k\text{-}lave}$ von den in dem zweiten Schieberegister **1452** eingestellten Abtastdaten y_{k-1}. Der Wert, der aus dem zweiten Subtrahierer **1455** zu einer einem Abfallkantenpunkt entsprechenden Taktzeiteinstellung ausgegeben wird, sind die Abfallkanten-Phasenfehlerdaten dTr_k, die in dem in Fig. 48 gezeigten Schritt S2 berechnet werden (die Abfallkantendaten der_k sind gleich "1"). Eine Konstante "0" wurde beispielsweise vorher in der Konstanteneinstelleinheit **1453** eingestellt. Der Selektor **1456** hat drei Eingangsanschlüsse A, B und C. Der in der Konstanteneinstelleinheit **1453** eingestellte Konstantenwert "0", der Ausgabewert des ersten Subtrahierers **1454** und der Ausgabewert des zweiten Subtrahierers **1455** werden jeweils dem Eingangsanschluss A, B und C des Selektors **1456** zugeführt. Der Selektor **1456** wählt einen Eingangsanschluss, der einem Paar der Anstiegkantendaten def_k und der Abfallkantendaten der_k entspricht, unter den Eingangsanschlüssen A, B und C in Übereinstimmung mit einer in Tabelle-3 angezeigten Regel aus.

Tabelle-3

def_k	der_k	Select
0	0	A
1	0	B
0	1	C
1	1	A

[0196] Das heißt, zu der Taktzeiteinstellung, die dem Anstiegkantenpunkt des Reproduktionssignals entspricht (def_k = "1" und der_k = "0"), werden die dem Eingangsanschluss B zugeführten Anstiegkanten-Phasenfehlerdaten ($C_{k\text{-}lave} - y_{k-1}$) aus dem Selektor **1456** ausgegeben. Zu der Taktzeiteinstellung, die dem Abfallkantenpunkt des Reproduktionssignals entspricht (def_k = "0" und der_k = "1"), werden die dem Eingangsanschluss C zugeführten Abfallkanten-Phasenfehlerdaten ($y_{k-l} - C_{k\text{-}lave}$) aus dem Selektor **1456** ausgegeben. Zusätzlich wird zu einer anderen Zeiteinstellung als jener, die dem Anstiegkantenpunkt und dem Abfallkantenpunkt des Reproduktionssignals entspricht, der dem Eingangsanschluss A zugeführte Konstantenwert "0" aus dem Selektor **1456** ausgegeben. Obwohl ein Fall, wo sowohl die Anstiegkantendaten def_k als auch die Abfallkantendaten der_k gleichzeitig gleich "1" sind, theoretisch nicht auftritt, wird, wenn dieser Fall als Fehler auftritt, der dem Eingangsanschluss A zugeführte Konstantenwert "0" aus dem Selektor **1456** ausgegeben.

[0197] Die Phasenfehlerdaten dT_k, wie oben beschrieben wurde, werden aus der Phasenfehler-Detektionseinheit **145** der Maximum-Likelihood-Datendetektionsschaltung **14** zu jeder Taktzeiteinstellung ausgegeben, die dem Anstiegkantenpunkt und dem Abfallkantenpunkt entspricht. Die Phasenfehlerdaten dT_k werden dem D/A-Wandler **35** zugeführt, und der D/A-Wandler **35** gibt ein rechteckig geformtes Signal (ein Phasenfehlersignal) mit der Amplitude aus, die den Phasenfehlerdaten dT_k entspricht, wie in Fig. 50 und Fig. 51 gezeigt. Fig. 50 zeigt einen Fall, wo die Phasendifferenz dτ zwischen der Phase des tatsächlichen Taktsignals (•) und der Phase idealer Abtastpunkte des Reproduktionssignals (O) (einschließlich der Anstiegkantenpunkte und der Abfallkantenpunkte) positive (+) ist. In diesem Fall wird das Phasenfehlersignal mit einer positiven Amplitude (+), das den Phasenfehlerdaten dT_k entspricht, aus dem D/A-Wandler **35** zu jeder Zeiteinstellung ausgegeben, die den Anstiegkantenpunkten und den Abfallkantenpunkten entspricht. Fig. 51 zeigt einen Fall, wo die Phasendifferenz dτ zwischen der Phase des tatsächlichen Taktsignals (•) und der Phase idealer Abtastpunkte des Reproduktionssignals (O) negativ (–) ist. In diesem Fall wird das Phasenfehlersignal mit einer negativen Amplitude (-), das den Phasenfehlerdaten dT_k entspricht, aus dem D/A-Wandler **35** zu jeder Zeiteinstellung ausgegeben, die den Anstiegkantenpunkten und den Abfallkantenpunkten entspricht.

[0198] Zusätzlich ist die in Fig. 46 gezeigte PLL-Schaltung **30** beispielsweise wie in Fig. 52 gezeigt gebildet. Mit Bezugnahme auf Fig. 52 hat die PLL-Schaltung **30** einen Phasenkomparator **31**, Tiefpassfilter (LPF) **32-1** und **32-2** und einen spannungsgesteuerten Oszillator (VCO) **33**. Die Binärisierungsschaltung **17** gibt ein Kan-

tendetektionssignal aus (das den Anstiegkanten und den Abfallkanten des Reproduktionssignals entspricht). Das Kantendetektionssignal repräsentiert steigende Punkte eines Binärsignals, das unter Verwendung des Mittenwerts des Reproduktionssignals und fallender Punkte des Binärsignals als Schnittpegel erhalten wird. Der Phasenkomparator **31** vergleicht die Phase des aus der PLL-Schaltung **30** ausgegebenen Taktsignals mit der Phase des Kantendetektionssignals (EINGANG 1) von der Binärisierungsschaltung **17**, und gibt ein Signal aus, das einer Differenz zwischen den Phasen entspricht. Das Signal vom Phasenkomparator **31** wird durch das Tiefpassfilter **32-1** in einen Spannungspegel konvertiert, welcher der Differenz zwischen den Phasen entspricht. Das Phasenfehlersignal vom D/A-Wandler **35** wird durch das Tiefpassfilter **32-2** in einen Spannungspegel konvertiert, der dem Phasenfehlersignal entspricht. In einem Fall, wo die Phasendifferenz positiv (+) ist, ist der aus dem Tiefpassfilter **32-2** ausgegebene Spannungspegel positiv (+), wie in Fig. 50 gezeigt. In einem Fall, wo die Phasendifferenz negativ (–) ist, ist der aus dem Tiefpassfilter **32-2** ausgegebene Spannungspegel negativ (–), wie in Fig. 51 gezeigt. Die aus den jeweiligen Tiefpassfiltern **32-1** und **32-2** ausgegebenen Spannungspegel werden addiert, und der addierte Spannungspegel wird dem spannungsgesteuerten Oszillator **33** zugeführt. Der spannungsgesteuerte Oszillator **33** steuert die Phase eines Taktsignals mit derselben Frequenz wie das Referenztaktsignal, das für die Datenaufzeichnung verwendet wird, in Übereinstimmung mit dem Eingangsspannungspegel, und gibt das Taktsignal aus, in dem die Phase gesteuert ist. Das Taktsignal vom spannungsgesteuerten Oszillator **33** wird, als Ausgangstaktsignal der PLL-Schaltung **30**, dem A/D-Wandler **13** und der Maximum-Likelihood-Datendetektionsschaltung **14** zugeführt. Die PLL-Schaltung **30** arbeitet unter einer Bedingung, bei der das Phasendifferenzsignal durch den Phasenfehler versetzt wird, so dass die Phase des aus der PLL-Schaltung **30** ausgegebenen Taktsignals so verriegelt wird, dass der Phasenfehler aufgehoben wird. Das heißt, die Phase des dem A/D-Wandler **13** und der Maximum-Likelihood-Datendetektionsschaltung **14** zugeführten Synchronisiertaktsignals konvergiert an den idealen Abtastpunkten des Reproduktionssignals.

[0199] Zusätzlich kann die PLL-Schaltung **30** wie in Fig. 53 gezeigt gebildet sein. In dieser PLL-Schaltung **30** wird zuerst der Spannungspegel vom Tiefpassfilter **32-1** dem spannungsgesteuerten Oszillator **33** zugeführt, so dass die Ziehoperation der PLL-Schaltung **30** vorgenommen wird. Danach schaltet ein Schalter **100** das Tiefpassfilter **32-1** zum Tiefpassfilter **32-2**, so dass der Spannungspegel von dem Tiefpassfilter **32-2** dem spannungsgesteuerten Oszillator **33** zugeführt wird. In diesem Zustand wird die Phase des Taktsignals so verriegelt, dass der Phasenfehler aufgehoben wird. Als Ergebnis konvergiert die Phase des Taktsignals an idealen Abtastpunkten des Reproduktionssignals.

[0200] Der A/D-Wandler **13** und die Maximum-Likelihood-Datendetektionsschaltung **14** arbeiten synchron mit dem Taktsignal auf die gleiche Weise wie die in Fig. 44 gezeigten. Das Reproduktionssignal wird beispielsweise wie in Fig. 54 gezeigt synchron mit dem Taktsignal abgetastet, wobei die Phase des Taktsignals gesteuert wird auf der Basis der Phasenfehlerdaten ($C_3 - y_3$, C_8,...), die zu jeder den Anstiegkantenpunkten entsprechenden Taktzeiteinstellung (k = 4, 9,...) berechnet werden, und der Phasenfehlerdaten ($y_6 - C_6$, $y_{12} - C_{12}$,...), die zu jeder den Abfallkantenpunkten entsprechenden Zeiteinstellung (k = 7, 13,...) berechnet werden. Dann werden der Mittenwert C_k, der Bestimmungswert M_k und die Variable A_k auf der Basis der Abtastwerte berechnet. Die Anstiegkantendaten def_k und die Abfallkantendaten der_k auf der Basis des Bestimmungswerts M_k und der Variable A_k werden aus der Maximum-Likelihood-Datendetektionsschaltung **14** synchron mit dem Taktsignal ausgegeben, in dem die Phase davon gesteuert ist. Eine Datensequenz, in der die Anstiegkantendaten def_k und die Abfallkantendaten der_k abwechselnd angeordnet sind, wird vom Demodulator **10** demoduliert.

[0201] Fig. 55 zeigt eine Ausführungsform des Reproduktionssystems, bei dem die Anstiegkantendaten und die Abfallkantendaten jeweils berechnet werden, wobei das Anstiegkanten-Synchronisiertaktsignal synchronisiert mit den steigenden Punkten des Reproduktionssignals und das Abfallkanten-Synchronisiertaktsignal synchronisiert mit den fallenden Punkten des Reproduktionssignals verwendet werden. In diesem Reproduktionssystem werden das Anstiegkanten-Synchronisiertaktsignal und das Abfallkanten-Synchronisiertaktsignal, wobei in beiden von diesen die Phase gesteuert ist, wie oben beschrieben wurde, erhalten.

[0202] Mit Bezugnahme auf Fig. 55 hat das Reproduktionssystem die optische Platte **1**, den optischen Kopf **2**, den Verstärker **6**, den Entzerrer **7a**, das Tiefpassfilter **7b**, den D/A-Wandler **18** und die Binärisierungsschaltung **17**. Das Reproduktionssystem hat ferner, als System in Bezug auf das Anstiegkanten-Synchronisiertaktsignal, einen ersten A/D-Wandler **13-1**, eine erste Maximum-Likelihood-Datendetektionsschaltung **14-1**, eine erste PLL-Schaltung **30-1** und einen ersten D/A-Wandler **35-1**. Das Reproduktionssystem hat darüber hinaus, als System in Bezug auf das Abfallkanten-Synchronisiertaktsignal, einen zweiten A/D-Wandler **13-2**, eine zweite Maximum-Likelihood-Datendetektionsschaltung **14-2**, eine zweite PLL-Schaltung **30-2** und einen zweiten D/A-Wandler **35-2**.

[0203] Die erste und die zweite Maximum-Likelihood-Datendetektionsschaltung **14-1** und **14-2** sind im We-

sentlichen auf die gleiche Weise wie die in Fig. 47 gezeigte gebildet. Die Mischdetektionseinheit **144** jeder von der ersten und der zweiten Maximum-Likelihood-Datendetektionsschaltung **14-1** und **14-2** ist wie in Fig. 35 gezeigt gebildet. Die Mischdetektionseinheit **144** der ersten Maximum-Likelihood-Datendetektionsschaltung **14-1** gibt nur die Anstiegkantendaten def_k aus. Die Mischdetektionseinheit **144** der zweiten Maximum-Likelihood-Datendetektionsschaltung **14-2** gibt nur die Abfallkantendaten der_k aus. Die Phasenfehler-Detektionseinheit **145** der ersten Maximum-Likelihood-Datendetektionsschaltung **14-1** hat die gleiche Struktur wie die in Fig. 49 gezeigte. Der Selektor **1456** der Phasenfehler-Detektionseinheit **145** wählt, in Übereinstimmung mit der in Tabelle-4 angezeigten Regel, einen Eingangsanschluss, der einem Paar der Anstiegkantendaten def_k und der Abfallkantendaten der_k entspricht, unter den drei Eingangsanschlüssen A, B und C aus.

Tabelle-4

def_k	der_k	Select
0	0	A
1	0	B
0	1	A
1	1	A

[0204] Das heißt, nur zu der Taktzeiteinstellung, die den Anstiegkantenpunkten des Reproduktionssignals entspricht (def_k = 1 und der_k = 0), werden die dem Anschluss B zugeführten Anstiegkanten-Phasenfehlerdaten ($C_{k\text{-}lave} - y_{k-1}$) aus dem Selektor **1456** ausgegeben. Zu anderen Taktzeiteinstellungen wird immer der Konstantenwert "0" aus dem Selektor **1456** ausgegeben.

[0205] Der Mittenwert C_k von der ersten Maximum-Likelihood-Datendetektionsschaltung **14-1** wird durch den D/A-Wandler **18** in einen Signalpegel konvertiert. Die Binärisierungsschaltung **17** generiert ein Binärsignal unter Verwendung des Signalpegels vom D/A-Wandler **18** als Schnittpegel. Die Binärisierungsschaltung **17** gibt das Anstiegkanten-Detektionssignal, das den steigenden Punkten des Binärsignals entspricht, und das Abfallkanten-Detektionssignal, das den fallenden Punkten des Binärsignals entspricht, aus. Die Anstiegkanten-Phasenfehlerdaten dTf_k von der ersten Maximum-Likelihood-Datendetektionsschaltung **14-1** werden durch den ersten D/A-Wandler 35-1 in das Phasenfehlersignal konvertiert. Das obige Anstiegkanten-Detektionssignal und das Phasenfehlersignal werden der ersten PLL-Schaltung **30-1** zugeführt, die wie in Fig. 52 gezeigt gebildet ist. In der ersten PLL-Schaltung **30-1** wird die Phase eines darin generierten Taktsignals auf der Basis des Phasenfehlersignals und des Anstiegkanten-Detektionssignals auf die gleiche Weise wie im obigen Fall gesteuert, so dass ein Phasenfehler an jedem Anstiegkantenpunkt aufgehoben wird. Das Taktsignal, dessen Phase gesteuert ist, wird als Anstiegkanten-Synchronisiertaktsignal aus der ersten PLL-Schaltung **30-1** ausgegeben.

[0206] Die Phasenfehler-Detektionseinheit **145** der zweiten Maximum-Likelihood-Datendetektionsschaltung **14-2** ist wie in Fig. 49 gezeigt gebildet. Der Selektor **1456** der Phasenfehler-Detektionseinheit **145** wählt, in Übereinstimmung mit einer in Tabelle-5 angezeigten Regel, einen Eingangsanschluss, der einem Paar der Anstiegkantendaten def_k und der Abfallkantendaten der_k entspricht, unter den drei Eingangsanschlüssen A, B und C aus.

Tabelle-5

def_k	der_k	Select
0	0	A
1	0	A
0	1	C
1	1	A

[0207] Das heißt, nur zu der Taktzeiteinstellung, die der Abfallkante des Reproduktionssignals entspricht (def_k = 0 und der_k = 1), werden die dem Anschluss C zugeführten Abfallkanten-Phasenfehlerdaten ($y_{k-1} - C_{k\text{-}lave}$) aus dem Selektor **1456** ausgegeben. Zu anderen Taktzeiteinstellungen wird der dem Eingangsanschluss A zugeführte Konstantenwert "0" aus dem Selektor **1456** ausgegeben. Ein System, das die zweite PLL-Schaltung **30-2** und den zweiten D/A-Wandler **35-2** enthält, steuert die Phase eines Taktsignals auf der Basis des Anstieg-

kanten-Detektionssignals von der Binärisierungsschaltung **17** und der Abfallkanten-Phasenfehlerdaten von der zweiten Maximum-Likelihood-Datendetektionsschaltung **14-2**.

[0208] Als Ergebnis gibt die zweite PLL-Schaltung **30-2** das Abfallkanten-Synchronisiertaktsignal aus, in dem die Phase davon gesteuert ist, so dass ein Phasenfehler an jedem Abfallkantenpunkt aufgehoben wird.

[0209] Die aus der ersten Maximum-Likelihood-Datendetektionsschaltung **14-1** ausgegebenen Anstiegkantendaten def_k und die aus der zweiten Maximum-Likelihood-Datendetektionsschaltung **14-2** ausgegebenen Abfallkantendaten der_k werden durch die Zusammenführungsschaltung **36** mit einer ODER-Schaltung miteinander kombiniert. Die zusammengeführten Daten von der Zusammenführungsschaltung **36** werden vom Demodulator **10** demoduliert.

[0210] Fig. 56 zeigt eine Ausführungsform des Reproduktionssystems, in dem das Synchronisiersignal ohne die Verwendung des aus dem Reproduktionssignals generierten Binärsignals generiert wird. Mit Bezugnahme auf Fig. 56 hat das Reproduktionssystem die optische Platte **1**, den optischen Kopf **2**, den Verstärker **6**, den Entzerrer **7a**, das Tiefpassfilter **7b**, den A/D-Wandler **13**, die Maximum-Likelihood-Datendetektionsschaltung **14** und den Demodulator **10**. Das Reproduktionssystem hat auch den D/A-Wandler **35**, ein Tiefpassfilter **32** und einen spannungsgesteuerten Oszillator **33** (VCO). Die Maximum-Likelihood-Datendetektionsschaltung ist wie in Fig. 47 gezeigt gebildet und gibt die Phasenfehlerdaten auf die gleiche Weise wie jene in der vorherigen Ausführungsform aus. Die Phasenfehlerdaten werden vom D/A-Wandler **35** in das Phasenfehlersignal (das rechteckig geformte Signal) konvertiert. Das Phasenfehlersignal wird vom Tiefpassfilter **32** in einen Spannungspegel konvertiert. Der spannungsgesteuerte Oszillator **33** steuert die Phase eines Ausgangstaktsignals auf der Basis des vom Tiefpassfilter **32** zugeführten Spannungspegels. Der spannungsgesteuerte Oszillator **33** generiert ein Referenztaktsignal, das gleich ist wie ein zum Aufzeichnen von Daten verwendetes Synchronisiertaktsignal. In dem spannungsgesteuerten Oszillator **33** wird die Phase des Referenztaktsignals auf der Basis des Spannungspegels gesteuert, der den obigen Phasenfehlerdaten entspricht. Das Taktsignal vom spannungsgesteuerten Oszillator **33** wird dem A/D-Wandler **13** und der Maximum-Likelihood-Datendetektionsschaltung **14** zugeführt, so dass der A/D-Wandler und die Maximum-Likelihood-Datendetektionsschaltung **14** synchron mit dem Taktsignal arbeiten.

[0211] In dem in Fig. 56 gezeigten Reproduktionssystem bilden die Phasenfehler-Detektionseinheit **145** der Maximum-Likelihood-Datendetektionsschaltung **14**, der D/A-Wandler **35**, das Tiefpassfilter **32** und der spannungsgesteuerte Oszillator **33** eine sogenannte PLL-Schaltung. In einem Fall, wo die Phase des Reproduktionssignals nicht stark variiert wird, kann das genau mit dem Reproduktionssignal synchronisierte Taktsignal durch dieses System mit der einfachen Struktur erhalten werden.

[0212] In einer in Fig. 57 gezeigten Ausführungsform wird die mit Bezugnahme auf Fig. 56 beschriebene Technik der Phasensteuerung bei dem Reproduktionssystem angewendet, in dem die Anstiegkantendaten und die Abfallkantendaten getrennt detektiert werden. Mit Bezugnahme auf Fig. 57 hat das Reproduktionssystem die optische Platte **1**, den optischen Kopf **2**, den Verstärker **6**, den Entzerrer **7a** und das Tiefpassfilter **7b**. Das Reproduktionssystem hat ferner, als System in Bezug auf das Anstiegkanten-Synchronisiertaktsignal, den ersten A/D-Wandler **13-1**, die erste Maximum-Likelihood-Datendetektionsschaltung **14-1**, den ersten D/A-Wandler **35-1**, ein erstes Tiefpassfilter **32-1** und einen ersten spannungsgesteuerten Oszillator **33-1**. Das Reproduktionssystem hat darüber hinaus, als System in Bezug auf das Abfallkanten-Synchronisiertaktsignal, den zweiten A/D-Wandler **13-2**, die zweite Maximum-Likelihood-Datendetektionsschaltung **14-2**, den zweiten D/A-Wandler **35-2**, ein zweites Tiefpassfilter **32-2** und einen zweiten spannungsgesteuerten Oszillator **33-2**. Die erste und die zweite Maximum-Likelihood-Datendetektionsschaltung **14-1** und **14-2** haben die gleiche Struktur wie jene in der Ausführungsform, die mit Bezugnahme auf Fig. 55 beschrieben wurde. Das System in Bezug auf das Anstiegkanten-Synchronisiertaktsignal und das System in Bezug auf das Abfallkanten-Synchronisiertaktsignal haben jeweils die gleiche Struktur wie ein System, das den A/D-Wandler **13**, die Maximum-Likelihood-Datendetektionsschaltung **14**, den D/A-Wandler **35**, das Tiefpassfilter **32** und den spannungsgesteuerten Oszillator **33** enthält, wie in Fig. 56 gezeigt. Die Anstiegkantendaten werden aus der ersten Maximum-Likelihood-Datendetektionsschaltung **14-1** synchron mit dem Anstiegkanten-Synchronisiertaktsignal ausgegeben, in dem die Phase davon gesteuert ist. Die Abfallkantendaten werden aus der zweiten Maximum-Likelihood-Datendetektionsschaltung **14-2** synchron mit dem Abfallkanten-Synchronisiertaktsignal ausgegeben, in dem die Phase davon gesteuert ist. Die Anstiegkantendaten und die Abfallkantendaten, die jeweils aus der ersten und der zweiten Maximum-Likelihood-Datendetektionsschaltung ausgegeben werden, werden von der Zusammenführungsschaltung **36** miteinander kombiniert. Die Zusammenführungsschaltung **36** ist beispielsweise unter Verwendung eine FIFO (First-In First-Out)-Speichers gebildet. Die Anstiegkantendaten werden in dem FIFO-Speicher synchron mit dem Anstiegkanten-Synchronisiertaktsignal gespeichert, und die Abfallkantendaten werden

in dem FIFO synchron mit dem Abfallkanten-Synchronisiertaktsignal gespeichert. Die in dem FIFO gespeicherten Anstiegkantendaten und Abfallkantendaten werden abwechselnd aus dem FIFO-Speicher synchron mit einem von dem Anstiegkanten-Synchronisiertaktsignal und dem Abfallkanten-Synchronisiertaktsignal ausgelesen. Als Ergebnis werden die Anstiegkantendaten und die Abfallkantendaten miteinander kombiniert. Die aus der Zusammenführungsschaltung **36** ausgegebene zusammengeführte Datensequenz wird vom Demodulator **10** demoduliert.

[0213] Fig. 58 zeigt eine Ausführungsform des Reproduktionssystems mit dem System in Bezug auf das Anstiegkanten-Synchronisiertaktsignal und dem System in Bezug auf das Abfallkanten-Synchronisiertaktsignal. In jedem der Systeme wird der Schnittpegel, der zum Generieren des Binärsignals aus dem Reproduktionssignal verwendet wird, so korrigiert, dass der Phasenfehler aufgehoben wird. Als Ergebnis werden das Anstiegkanten-Synchronisiertaktsignal und das Abfallkanten-Synchronisiertaktsignal jeweils mit den Anstiegkantenpunkten und den Abfallkantenpunkten des Reproduktionssignals genau synchronisiert.

[0214] Mit Bezugnahme auf Fig. 58 hat das Reproduktionssystem die optische Platte **1**, den optischen Kopf **2**, den Verstärker **6**, den Entzerrer **7a** und das Tiefpassfilter **7b**. Das Reproduktionssystem hat ferner, als System in Bezug auf das Anstiegkanten-Synchronisiertaktsignal, den ersten A/D-Wandler **13-1**, die erste Maximum-Likelihood-Datendetektionsschaltung **14-1**, einen ersten Mittenwert-D/A-Wandler **18-1**, eine erste Binärisierungsschaltung **17-1**, einen ersten Phasenfehler-D/A-Wandler **35-1** und eine erste PLL-Schaltung **9-1**. Das Reproduktionssystem hat darüber hinaus, als System in Bezug auf das Abfallkanten-Synchronisiertaktsignal, den zweiten A/D-Wandler **13-2**, die zweite Maximum-Likelihood-Datendetektionsschaltung **14-2**, einen zweiten Mittenwert-D/A-Wandler **18-2**, eine zweite Binärisierungsschaltung **17-2**, einen zweiten Phasenfehler-D/A-Wandler **35-2** und eine zweite PLL-Schaltung **9-2**.

[0215] In dem System in Bezug auf das Anstiegkanten-Synchronisiertaktsignal sind der erste A/D-Wandler **13-1**, die erste Maximum-Likelihood-Datendetektionsschaltung **14-1** und der erste Phasenfehler-D/A-Wandler **35-1** gleich wie die in Fig. 55 gezeigten. Das Anstiegkanten-Phasenfehlersignal wird aus dem ersten Phasenfehler-D/A-Wandler **35-1** ausgegeben. Der Mittenwert C_k von der ersten Maximum-Likelihood-Datendetektionsschaltung **14-1** wird von dem ersten Mittenwert-D/A-Wandler **18-1** in einen Spannungspegel konvertiert. Der Pegel des Anstiegkanten-Phasenfehlersignals vom ersten Phasenfehler-D/A-Wandler **35-1** wird mit dem Spannungspegel von dem Mittenwert-D/A-Wandler **18-1** addiert. Der addierte Spannungspegel wird als Schnittpegel der ersten Binärisierungsschaltung **17-1** zugeführt. Das heißt, dieser Schnittpegel wird von dem Mittenwert des Reproduktionssignals um einen Pegel verschoben, der dem Anstiegkanten-Phasenfehler entspricht. Die erste Binärisierungsschaltung **17-1** generiert ein Binärsignal aus dem Reproduktionssignal unter Verwendung des dieser zugeführten Schnittpegels, und gibt das Anstiegkanten-Detektionssignal aus, das den Anstiegpunkten des Binärsignals entspricht. Die erste PLL-Schaltung **9-1** steuert die Phase eines internen Taktsignals so, dass das interne Taktsignal mit dem Anstiegkanten-Detektionssignal von der ersten Binärisierungsschaltung **17-1** synchronisiert wird. Das phasengesteuerte Taktsignal, das aus der ersten PLL-Schaltung **9-1** ausgegeben wird, wird, als Anstiegkanten-Synchronisiertaktsignal, dem ersten A/D-Wandler **13-1** und der ersten Maximum-Likelihood-Datendetektionsschaltung **14-1** zugeführt.

[0216] Idealerweise werden die Anstiegkantendaten erhalten, wenn die Reproduktion einen Wert gleich dem Mittenwert davon aufweist (was dem Zustand "no merge" entspricht), wie in Fig. 50 und Fig. 51 gezeigt. wenn sich an einem Anstiegkantenpunkt des Reproduktionssignals erhaltene Abtastdaten y_k von dem Mittenwert C_k des Reproduktionssignals unterscheiden, wird der Mittenwert so korrigiert (verschoben), dass der Anstiegkanten-Phasenfehler aufgehoben wird, welcher der Differenz zwischen den Abtastdaten y_k und dem Mittenwert C_k entspricht. Der korrigierte Mittenwert wird als Schnittpegel verwendet, um das Binärsignal zu generieren. Das Anstiegkanten-Synchronisiersignal, welches auf der Basis des Anstiegkanten-Detektionssignals generiert wird, das den steigenden Punkten dieses Binärsignals entspricht, wird genau mit den Anstiegkantenpunkten des Reproduktionssignals synchronisiert.

[0217] Auch in dem System in Bezug auf das Abfallkanten-Synchronisiertaktsignal sind der zweite A/D-Wandler **13-2**, die zweite Maximum-Likelihood-Datendetektionsschaltung **14-2** und der zweite Phasenfehler-D/A-Wandler **35-2** gleich wie die in Fig. 55 gezeigten. Ferner sind der zweite Mittenwert-D/A-Wandler **18-1**, die zweite Binärisierungsschaltung **17-2** und die zweite PLL-Schaltung **9-2** so gebildet, dass sie jenen in dem System in Bezug auf das Anstiegkanten-Synchronisiertaktsignal entsprechen, wie oben beschrieben. In diesem System wird ein Spannungspegel, der dem Mittenwert des Reproduktionssignals entspricht, um einen Pegel korrigiert, der dem Abfallkanten-Phasenfehler entspricht, und die Binärisierungsschaltung **17-2** generiert ein Binärsignal aus dem Reproduktionssignal unter Verwendung dieses korrigierten Spannungspegels als Schnittpegel. Die zweite PLL-Schaltung **9-2** steuert die Phase eines internen Taktsignals so, dass die Phase

des internen Taktsignals mit dem Abfallkanten-Detektionssignal synchronisiert wird, das den fallenden Punkten des Binärsignals von der zweiten Binärisierungsschaltung **17-2** entspricht. Das phasengesteuerte Taktsignal wird, als Abfallkanten-Synchronisiertaktsignal, von der zweiten PLL-Schaltung **9-2** dem zweiten A/D-Wandler **13-2** und der zweiten Maximum-Likelihood-Datendetektionsschaltung **14-2** zugeführt. In diesem System in Bezug auf das Abfallkanten-Synchronisiertaktsignal wird in einem Fall, wo sich Abtastdaten y_k an einem Abfallkantenpunkt des Reproduktionssignals von dem Mittenwert C_k des Reproduktionssignals unterscheiden, der Mittenwert so korrigiert (verschoben), dass der durch die Differenz zwischen den Abtastdaten und dem Mittenwert repräsentierte Abfallkanten-Phasenfehler aufgehoben wird. Das Binärsignal wird aus dem Reproduktionssignal unter Verwendung des korrigierten Mittenwerts als Schnittpegel generiert. Das Abfallkanten-Synchronisiertaktsignal, welches auf der Basis des Abfallkanten-Detektionssignals erhalten wird, das fallenden Punkten des Binärsignals entspricht, wird mit den Abfallkantenpunkten des Reproduktionssignals genau synchronisiert.

[0218] Fig. 59 zeigt eine Ausführungsform des Reproduktionssystems, in dem die Phase des Taktsignals unter Verwendung einer Phasensteueranordnung gesteuert wird. Mit Bezugnahme auf Fig. 59 hat das Reproduktionssystem, auf die gleiche weise wie das in Fig. 44 gezeigte, die optische Platte **1**, den optischen Kopf **2**, den Verstärker **6**, den Entzerrer **7a**, das Tiefpassfilter **7b**, den A/D-Wandler **13**, die Maximum-Likelihood-Datendetektionsschaltung **14**, den D/A-Wandler **18**, die Binärisierungsschaltung **17**, die PLL-Schaltung **9** und den Demodulator **10**. Die Maximum-Likelihood-Datendetektionsschaltung **14** hat die Phasenfehler-Detektionseinheit **145**, wie in Fig. 47 gezeigt. Das Reproduktionssystem hat auch eine Phasensteueranordnung **40**. Die Phasensteueranordnung **40** steuert die Phase des von der PLL-Schaltung **9** zugeführten Taktsignals auf der Basis der Phasenfehlerdaten von der Phasenfehler-Detektionseinheit **145** der Maximum-Likelihood-Datendetektionsschaltung **14**, so dass der Phasenfehler aufgehoben wird. Die Phasensteueranordnung **40** ist beispielsweise aus einer variablen Verzögerungsschaltung gebildet, in der eine Vielzahl von Verzögerungsleitungen in Übereinstimmung mit dem Phasenfehlersignal umgeschaltet wird.

[0219] Da gemäß diesem Reproduktionssystem die Phase des aus der PLL-Schaltung **9** ausgegebenen Taktsignals von der Phasensteueranordnung **40** so gesteuert wird, dass der Phasenfehler aufgehoben wird, kann die Phase des Taktsignals nahe zu Punkten gebracht werden, die idealerweise aus dem Reproduktionssignal abgetastet werden sollten.

[0220] Die Phasenfehlerdaten von der Phasenfehler-Detektionseinheit **145** werden von einem D/A-Wandler in das Phasenfehlersignal konvertiert, das ein Analogsignal ist, und die Phasensteueranordnung **40** kann so gebildet sein, dass die Phase des Taktsignals auf der Basis des analogen Phasenfehlersignals gesteuert wird.

[0221] Fig. 60 zeigt eine Ausführungsform des Reproduktionssystems, das getrennt die Anstiegkantendaten und die Abfallkantendaten detektiert, bei welchem System die oben mit Bezugnahme auf Fig. 59 beschriebene Phasensteuertechnik angewendet wird. Mit Bezugnahme auf Fig. 60 hat das Reproduktionssystem die optische Platte **1**, den optischen Kopf **2**, den Verstärker **6**, den Entzerrer **7a**, das Tiefpassfilter **7b** und den Demodulator **10**. Das Reproduktionssystem hat ferner, als System in Bezug auf das Anstiegkanten-Synchronisiertaktsignal, den ersten A/D-Wandler **13-1**, die erste Maximum-Likelihood-Datendetektionsschaltung **14-1**, den ersten D/A-Wandler **18-1**, die erste Binärisierungsschaltung **17-1**, die erste PLL-Schaltung **9-1** und eine erste Phasensteueranordnung **40-1**. Das Reproduktionssystem hat darüber hinaus, als System in Bezug auf das Abfallkanten-Synchronisiertaktsignal, den zweiten A/D-Wandler **13-2**, die zweite Maximum-Likelihood-Datendetektionsschaltung **14-2**, den zweiten D/A-Wandler **18-2**, die zweite Binärisierungsschaltung **17-2**, die zweite PLL-Schaltung **9-2** und eine zweite Phasensteueranordnung **40-2**.

[0222] Die Phasenfehler-Detektionseinheit **145** der ersten Maximum-Likelihood-Datendetektionsschaltung **14** gibt das Anstiegkanten-Phasenfehlersignal aus, und die erste Binärisierungsschaltung **17-1** gibt das Anstiegkanten-Detektionssignal aus. Die Phase des aus der ersten PLL-Schaltung **9-1** ausgegebenen Taktsignals, welches Taktsignal mit dem Anstiegkanten-Detektionssignal synchronisiert ist, wird in Übereinstimmung mit den Anstiegkanten-Phasenfehlerdaten von der ersten Phasensteueranordnung **40-1** gesteuert. Das Taktsignal, in dem die Phase davon von der ersten Phasensteueranordnung **40-1** gesteuert wird, wird, als Anstiegkanten-Synchronisiertaktsignal, dem ersten A/D-Wandler **13-1** und der ersten Maximum-Likelihood-Datendetektionsschaltung **14-1** zugeführt.

[0223] Die Phasenfehler-Detektionseinheit **145** der zweiten Maximum-Likelihood-Datendetektionsschaltung **14** gibt die Abfallkanten-Phasenfehlerdaten aus. Die zweite Binärisierungsschaltung **17-2** gibt das Abfallkanten-Detektionssignal aus. Die Phase des aus der zweiten PLL-Schaltung **9-2** ausgegebenen Taktsignals, welches Taktsignal mit dem Abfallkanten-Detektionssignal synchronisiert ist, wird in Übereinstimmung mit den Abfallkanten-Phasenfehlerdaten von der zweiten Steueranordnung **40-2** gesteuert. Das Taktsignal, in dem die

Phase davon von der zweiten Phasensteueranordnung **40-2** gesteuert wird, wird, als Abfallkanten-Synchronisiertaktsignal, dem zweiten A/D-Wandler **13-2** und der zweiten Maximum-Likelihood-Datendetektionsschaltung **14-2** zugeführt.

[0224] Normalerweise werden in der optischen Platte **1**, die als Aufzeichnungsmedium der magnetooptischen Platteneinheit verwendet wird, Informationen in Sektoren aufgezeichnet, die auf der Spur angeordnet sind. Das Aufzeichnungsformat ist beispielsweise in Fig. 61 angezeigt. Mit Bezugnahme auf Fig. 61 hat jeder Sektor eine VFO-Region, eine SYNC-Region und eine Datenregion (DATA). In der VFO-Region wird ein kontinuierliches Wiederholungsmuster mit der höchsten Dichte aufgezeichnet, und die Phase eines von einer PLL-Schaltung generierten Synchronisiersignals wird an der Phase eines Taktsignals verriegelt, das dem Wiederholungsmuster entspricht. Auch wenn die Rotationsrate der optischen Platte nicht gleichmäßig ist, kann so das der Rotation der optischen Platte folgende Synchronisiersignal erhalten werden. Als Ergebnis können genaue Daten unter Verwendung dieses Synchronisiersignals abgetastet werden. In der SYNC-Region wird ein spezifisches Muster aufgezeichnet, das einen Startpunkt der Datenregion anzeigt. In der Datenregion (DATA) wird ein Signal aufgezeichnet, das durch das Decodieren von Daten in Übereinstimmung mit der Partialantwortcharakteristik erhalten wird, wie oben beschrieben wurde. In diesem Fall wird das kontinuierliche Wiederholungsmustersignal in Übereinstimmung mit einer Aufzeichnungsregel einer vorherbestimmten Partialantwortcharakteristik aufgezeichnet.

[0225] In der Datenregion (DATA) jedes Sektors, in der Zufallsdatensignale aufgezeichnet wurden, wird die oben beschriebene Maximum-Likelihood-Datendetektionsoperation durchgeführt. Da Daten nicht gleichzeitig in den jeweiligen Sektoren aufgezeichnet werden, unterscheiden sich Optimalwerte von in der Maximum-Likelihood-Datendetektionsoperation verwendeten Konstanten in jeweiligen Sektoren auf der Basis von Aufzeichnungsbedingungen voneinander. So werden in der folgenden Ausführungsform verschiedenste in der Maximum-Likelihood-Datendetektionsoperation verwendete Konstanten auf der Basis eines Reproduktionssignals (das dem kontinuierlichen Wiederholungsmuster mit der höchsten Dichte entspricht) von der VFO-Region jedes Sektors entschieden.

[0226] Zusätzlich muss in einem Fall, wo von der Maximum-Likelihood-Datendetektionsschaltung erhaltene Informationen verwendet werden, um, auf der Basis des Reproduktionssignals von der VFO-Region, die verschiedensten in der Maximum-Likelihood-Datendetektionsoperation verwendeten Konstanten zu entscheiden, ein optimaler Initialwert einer Konstante der Maximum-Likelihood-Datendetektionsschaltung zugeführt werden.

[0227] In dem Reproduktionssystem der magnetooptischen Platteneinheit mit einer WS-gekoppelten Schaltung tritt ein transienter Zustand in dem Reproduktionssignal mit dem Wiederholungsmuster auf, beginnend an einem Anstiegabschnitt der VFO-Region, wie in Fig. 62 gezeigt. Das heißt das dem A/D-Wandler **13** zugeführte Reproduktionssignal variiert stark in dem Anstiegabschnitt der VFO-Region. Wenn unter dieser Bedingung die Maximum-Likelihood-Datendetektionsschaltung **14**, welche die Maximum-Likelihood-Datendetektionsoperation unter Verwendung des Mittenwerts C_{kave} des Reproduktionssignals durchführt, einen festgelegten Initialwert des Mittenwerts verwendet, kann die genaue Maximum-Likelihood-Datendetektionsoperation, die dem transienten Zustand des Reproduktionssignals folgt, nicht vorgenommen werden. Wenn in der folgenden Ausführungsform verschiedenste in der Maximum-Likelihood-Datendetektionsoperation verwendete Konstanten auf der Basis des Reproduktionssignals von der VFO-Region jedes Sektors entschieden werden, wird so ein Initialwert des genauen Mittenwerts C_{kave} welcher der Variation des Reproduktionssignals folgt, der Maximum-Likelihood-Datendetektionsschaltung zugeführt.

[0228] In dem Reproduktionssystem wird, wie oben beschrieben wurde, ferner die Wellenform des Reproduktionssignals vom Entzerrer **7a** entzerrt. Der Entzerrer **7a** ist beispielsweise aus einem analogen Transversalentzerrer gebildet. In einem Fall, wo Daten in einer hohen Dichte beispielsweise in Übereinstimmung mit einem MCAV (Modified-Constant-Angular-Velocity)-Verfahren aufgezeichnet wurden, muss jedoch die Verzögerungszeit in dem Entzerrer an einer Außenposition und einer Innenposition der optischen Platte **1** (in Übereinstimmung mit einer Position eines Sektors in einer radialen Richtung der optischen Platte **1**) geändert werden. So ist es für den analogen Transversalentzerrer schwierig, die Verzögerungszeit anzupassen. Zusätzlich ist es für einen digitalen Entzerrer schwierig, einen Entzerrungszielwert fein einzustellen. So wird ferner in der folgenden Ausführungsform ein Entzerrer vorgesehen, bei dem eine Charakteristik in Übereinstimmung mit einer Position eines Sektors so geändert wird, dass ein Reproduktionssignal adaptiv entzerrt wird.

[0229] Die Maximum-Likelihood-Datendetektionsschaltung **14** gemäß der Ausführungsform ist beispielsweise wie in Fig. 63 gezeigt gebildet.

[0230] Mit Bezugnahme auf Fig. 63 hat die Maximum-Likelihood-Datendetektionsschaltung **14**, auf die gleiche Weise wie die in Fig. 47 gezeigte, die Mischbestimmungseinheit **141**, die Mittenwert-Berechnungseinheit **142**, die Referenzwert-Berechnungseinheit **143**, die Mischdetektionseinheit **144** und die Phasenfehler-Detektionseinheit **145**. Die Maximum-Likelihood-Datendetektionsschaltung hat auch eine Initialmittenwert-Einstelleinheit **146**, eine Berechnungseinheit **147**, eine Vergleichsreferenzwert-Einstelleinheit **148**, eine Zeiteinstellungseinheit **149** und einen Komparator **151**. Die Maximum-Likelihood-Datendetektionsschaltung **14** enthält ferner einen digitalen Transversalentzerrer **150**, durch den der analoge Entzerrer **7a** ersetzt wird.

[0231] In dieser Maximum-Likelihood-Datendetektionsschaltung **14** werden verschiedenste Prozesse in der VFO-Region jedes Sektors in Übereinstimmung mit einem in Fig. 64 gezeigten Zeitdiagramm vorgenommen. Das heißt, zu einer Zeit, wenn ein Einschalt-Rücksetzsignal aufgrund einer Einschalt-Operation oder einer erzwungenen Rücksetzoperation steigt, ist die Maximum-Likelihood-Datendetektionsschaltung **14** in einem Rücksetzzustand. Dann, wenn ein MO-Lesegatesignal (RDGT) in der Nähe des Anstiegabschnitts der VFO-Region steigt, wird ein Taktzähler in der Zeiteinstellungseinheit **149** aktiviert, und die Initialmittenwert-Einstelleinheit **146** startet einen Prozess zum Berechnen eines Initialwerts des Mittenwerts auf der Basis des Reproduktionssignals von der VFO-Region. In diesem Fall werden Abtastwerte y_k vom A/D-Wandler, der synchron mit einem Taktsignal CLK von der PLL-Schaltung arbeitet, der Initialmittenwert-Einstelleinheit **146** über den Transversalentzerrer **150** zugeführt. Konstanten in dem Transversalentzerrer wurden auf Vorgabewerte eingestellt. Ein Mittenwert, der erhalten wird, wenn der Wert des Taktzählers in der Zeiteinstellungseinheit **149** j1 erreicht, wird als Initialwert in der Initialmittenwert-Einstelleinheit **146** verriegelt.

[0232] Wenn der Initialwert des Mittenwerts in der Initialmittenwert-Einstelleinheit **146** verriegelt wird (der Wert des Taktzählers erreicht j1), und ein Gatesignal INITGT, wird der Taktzähler auf "0" zurückgesetzt. Die Berechnung zum Ermitteln verschiedenster Konstanten, die in der Maximum-Likelihood-Datendetektionsschaltung **14** verwendet werden, wird dann gestartet. Das Gatesignal INITGT zeigt an, dass die PLL-Schaltung in einem verriegelten Zustand ist. In dieser Ausführungsform werden im Nachstehenden Vergleichsreferenzwerte Δ1 und Δ2 beschrieben, und ein adaptives Entzerrungsziel, das in dem Transversalentzerrer **150** verwendet wird, wird berechnet. Die Vergleichsreferenzwerte Δ1 und Δ2 werden von der Vergleichsreferenzwert-Einstelleinheit **148** berechnet, und das adaptive Entzerrungsziel wird von der Berechnungseinheit **147** berechnet. Zu einer Zeit, wenn der Wert des Taktzählers j2 erreicht, werden die Vergleichsreferenzwerte Δ1 und Δ2 in der Vergleichsreferenzwert-Einstelleinheit **148** verriegelt, und das adaptive Entzerrungsziel wird von der Berechnungseinheit **147** dem Komparator **151** zugeführt.

[0233] Dann wird das adaptive Entzerrungsziel in dem Komparator **151** verriegelt.

[0234] Nun erfolgt eine Beschreibung der Vergleichsreferenzwerte Δ1 und Δ2.

[0235] In der Mischbestimmungseinheit **141** der Maximum-Likelihood-Datendetektionsschaltung **14** wird bestimmt, in Übereinstimmung mit der in Fig. 21 gezeigten Prozedur, was der Mischzustand (der Zustand des Datenübergangs) ist, der jedem Abtastwert entspricht. Wenn in diesem Fall wie in Fig. 29 gezeigt angenommen wird, dass der positive Maximumwert des Reproduktionssignals "2" ist, und der negative Maximumwert des Reproduktionssignals "–2" ist, sind Konstantenwerte "1" und "–1", die als Referenzen der Bestimmung des Mischzustands ("+merge" (M_k = 01), "–merge" (M_k = 10) oder "no merge" (M_k = 00)) verwendet werden, Optimalwerte ($Z_k > 1$, $Z_k < -1$, $-1 \leq Z_k \leq 1$). Diese Konstantenwerte "1" und "–1" werden auch in der Referenzwert-Berechnungseinheit **143** verwendet, wie in Fig. 23 gezeigt (Δ_{k+1} $2C_{kave} - y_k - 1$, $\Delta_{k+1}k = 2C_{kave}k - y_k + 1$). Die in dem Mischbestimmungsprozess verwendete Konstante, wie die Konstante "1", wird allgemein als Vergleichsreferenzwert Δ1 definiert. Der Absolutwert der obigen Konstante ("1" und "–1") ist ein Viertel der Amplitude "4" (= 2 – (–2)) des idealen Reproduktionssignals. So wird der Vergleichsreferenzwert Δ1 als Wert definiert, der ein Viertel der Amplitude des Reproduktionssignals beträgt.

[0236] In der Mittenwert-Berechnungseinheit **142** der Maximum-Likelihood-Datendetektionsschaltung **14** werden die Mittenwertdaten C_{kd} in Übereinstimmung mit der in Fig. 22 gezeigten Prozedur berechnet. In diesem Fall sind die Konstantenwerte "2" und "–2", die als Referenzen verwendet werden, um eine Berechnungsformel zur Berechnung der Mittenwertdaten C_{kd} auszuwählen ($Z_k > 2$, $Z_k < -2$, $-2 \leq Z_k \leq 2$), Optimalwerte, wenn davon ausgegangen wird, dass der positive und der negative Maximumwert des Reproduktionssignals jeweils "2" und "–2" sind. Der als Referenzen verwendete Konstantenwert, wie "2", wird allgemein als Vergleichsreferenzwert Δ2 definiert. Der Absolutwert des Konstantenwerts ("2" oder "–2") beträgt die Hälfte der Amplitude "4" des idealen Reproduktionssignals. So wird dieser Vergleichsreferenzwert Δ2 als Wert definiert, der die Hälfte der Amplitude des Reproduktionssignals beträgt.

[0237] Das Prinzip der Berechnung zum Ermitteln eines Initialwerts des Mittenwerts C_{kave}, der für den Maximum-Likelihood-Datendetektionsprozess verwendet wird, ist in Fig. 65 gezeigt. Das heißt, wenn die Differenz zwischen dem maximalen Abtastwert y_{max} und dem minimalen Abtastwert y_{min} gleich dem oder größer als ein vorherbestimmter Wert y_{com} ist, wird bestimmt, dass das dem Wiederholungsmuster der VFO-Region entsprechende Reproduktionssignal aktiviert ist. Danach wird ein Mittelwert von j1 Abtastwerten berechnet. Dieser Mittelwert wird als Initialwert des Mittenwerts eingestellt. Die Gesamtanzahl j1, welche die Anzahl von Abtastwerten ist, beträgt ein ganzzahliges Vielfaches der Anzahl von Werten, die in einem Zyklus des Reproduktionssignals abgetastet werden. In einem Fall, wo die Gesamtanzahl j1 von Abtastwerten ein ganzzahliges Vielfaches der Anzahl von Werten ist, die in einem Zyklus des Reproduktionssignals abgetastet werden, auch wenn die Abtastwerte synchron mit dem Taktsignal von der PLL-Schaltung erhalten werden, welches Taktsignal nicht mit dem Reproduktionssignal synchronisiert ist, entspricht der Mittelwert der Abtastwerte immer dem Mittenwert des Reproduktionssignals.

[0238] Die Initialmittenwert-Einstelleinheit **146** zum Berechnen des Initialwerts des Mittenwerts in Übereinstimmung mit dem obigen Prinzip führt beispielsweise eine in Fig. 66 gezeigte Prozedur aus.

[0239] Wenn ein neuer Abtastwert y_k erhalten wird, wird bestimmt, ob der neue Abtastwert y_k größer ist als der maximale Abtastwert y_{max}, der vorher erhalten wurde, oder nicht. Wenn der neue Abtastwert y_k größer ist als der vorherige maximale Abtastwert y_{max}, wird der maximale Abtastwert y_{max} auf den neuen Abtastwert y_k aktualisiert ($y_{max} = y_k$). Wenn der neue Abtastwert y_k kleiner ist als der minimale Abtastwert, der vorher erhalten wurde, wird der minimale Abtastwert y_{min} auf den neuen Abtastwert y_k aktualisiert (y_{min} y_k). Wenn der maximale Abtastwert y_{max} aktualisiert wird, oder wenn der minimale Abtastwert y_{min} aktualisiert wird, wird die Differenz y_d zwischen dem maximalen Abtastwert y_{max} und dem minimalen Abtastwert y_{min} berechnet ($y_d = y_{max} – y_{min}$). Bis die Differenz y_d größer wird als der vorherbestimmte Wert y_{com}, wird der Prozess zum Aktualisieren des maximalen Abtastwerts y_{max} und des minimalen Abtastwerts y_{min} vorgenommen. Wenn die Differenz y_d zwischen dem maximalen Abtastwert y_{max} und dem minimalen Abtastwert y_{min} den vorherbestimmten Wert y_{com} überschreitet, wird bestimmt, dass das Reproduktionssignal, das dem Wiederholungsmuster in der VFO-Region entspricht, aktiviert ist. Die Berechnung des Mittenwerts beginnt. Bei der Berechnung des Mittenwerts wird der Zählwert i auf "0" initialisiert. Danach wird, jedesmal wenn ein neuer Abtastwert y_k zugeführt wird, ein wert C_{iinit} in Übereinstimmung mit der folgenden Formel berechnet.

$$C_{iinit} = \{(j1-1)\cdot C_{i-1init} + y\}/j1$$

[0240] Der Zählwert (i) wird um Eins inkrementiert (i = i + 1). Bis die Gesamtanzahl von Abtastwerten j1 erreicht (i = j1), wird die obige Berechnung wiederholt. Ein Berechnungswert C_{j1init}, der erhalten wird, wenn der Zählwert j1 erreicht, ist ein Mittelwert von j1 Abtastwerten. Das heißt, dieser Berechnungswert C_{j1init} repräsentiert den Mittenwert des Reproduktionssignals. So wird der Berechnungswert C_{j1init}, der erhalten wird, wenn der Zählwert j1 erreicht, als Initialwert des Mittenwerts C_{kave} in der Initialmittenwert-Einstelleinheit **146** verriegelt ($C_{kave} = C_{j1init}$).

[0241] Wenn der Initialwert des Mittenwerts in der Initialmittenwert-Einstelleinheit **146** verriegelt wird, wie oben beschrieben, wird der Initialwert der Mittenwert-Berechnungseinheit **142** zugeführt, und die Referenzwert-Berechnungseinheit **143** führt die Berechnung unter Verwendung des Initialwerts des Mittenwerts durch (siehe Fig. 23). Danach aktualisiert die Mittenwert-Berechnungseinheit **142** aufeinanderfolgend den Mittenwert, beginnend mit dem Initialwert, auf der Basis von Abtastwerten (siehe Fig. 22). Nachdem der Initialwert des Mittenwerts entschieden wird, und bis die Vergleichsreferenzwerte Δ1 und Δ2, wie im Nachstehenden beschrieben wird, entschieden sind, wird in der Mischbestimmungseinheit **141** und der Referenzwert-Berechnungseinheit **143** die Konstante "1" als Vergleichsreferenzwert Δ1 verwendet. Ferner wird während dieser Periode in der Mittenwert-Berechnungseinheit **142** die Konstante "2" als Vergleichsreferenzwert Δ2 verwendet.

[0242] Die Vergleichsreferenzwerte Δ1 und Δ2 werden von der Berechnungseinheit **147** und der Vergleichsreferenzwert-Einstelleinheit **148** wie folgt berechnet.

[0243] Zuerst ist das Prinzip der Berechnung zum Erhalten der Amplitude des Reproduktionssignals, das dem Wiederholungsmuster der VFO-Region entspricht, in Fig. 67 gezeigt. In einem Zustand, wo die PLL-Schaltung verriegelt ist (das Gatesignal INTIGT hat einen Hochpegel), werden im Wesentlichen positive und negative Maximumwerte aus dem Reproduktionssignal synchron mit dem Taktsignal von der PLL-Schaltung abgetastet. Wenn der positive Maximumwert abgetastet wird, gibt die Mischbestimmungseinheit **141** das Bestimmungsergebnis $M_k = 01$ ("+merge") aus. Wenn der negative Maximumwert abgetastet wird, gibt die Mischbestimmungseinheit **141** das Bestimmungsergebnis $M_k = 10$ ("–merge") aus. So berechnet die Vergleichsreferenzwert-Ein-

stelleinheit **148**, als Amplitude des Reproduktionssignals, eine Differenz dy_{pm} zwischen einem Mittelwert von Abtastwerten y_p, die erhalten werden, wenn das Bestimmungsergebnis "+merge" ist (M_k = 01), und einem Mittelwert von Abtastwerten y_m, die erhalten werden, wenn das Bestimmungsergebnis "–merge" ist (M_k = 10) ($dy_{pm} = y_p - y_m$).

[0244] Die Berechnungseinheit **147** und die Vergleichsreferenzwert-Einstelleinheit **148** führen Prozess in Übereinstimmung mit der in Fig. 68 gezeigten Prozedur aus. Zuerst werden in der Berechnungseinheit **147**, nachdem der Wert i des Taktzählers auf "0" zurückgesetzt wird, ein Mittelwert von positiven Maximumwerten y_p der Abtastwerte und ein Mittelwert von negativen Maximumwerten y_m der Abtastwerte in Übereinstimmung mit den Bestimmungsergebnissen ("+merge" und "–merge") von der Mischbestimmungseinheit **141** berechnet. Die Differenz dy_{pm} zwischen dem Mittelwert der positiven Maximumwerte y_p und dem Mittelwert der negativen Maximumwerte y_m wird dann berechnet ($dy_{pm} = y_p - y_m$). Danach nimmt die Vergleichsreferenzwert-Einstelleinheit **148** eine Berechnung vor, bei der die Differenz dy_{pm} durch vier geteilt wird, um den Vergleichsreferenzwert $\Delta 1$ zu erhalten ($\Delta 1 = dy_{pm}/4$). Die Vergleichsreferenzwert-Einstelleinheit **148** nimmt weiter eine Berechnung vor, bei der die Differenz dy_{pm} durch zwei geteilt wird, um den Vergleichsreferenzwert $\Delta 2$ zu erhalten ($\Delta 2 = dy_{pm}/2$). Die obigen Berechnungen in der Berechnungseinheit **147** und der Vergleichsreferenzwert-Einstelleinheit **148** werden wiederholt, bis der Taktzählwert i (gleich der Anzahl von Abtastwerten) j2 erreicht. Die Berechnungseinheit **147** gibt, als Amplitude des Reproduktionssignals, die Differenz dy_{pm} aus, die erhalten wird, wenn der Taktzählwert j2 erreicht. Die zu dieser Zeit erhaltenen Vergleichsreferenzwerte $\Delta 1$ und $\Delta 2$ werden in der Vergleichsreferenzwert-Einstelleinheit **148** verriegelt.

[0245] Die Berechnungseinheit **147** führt die Berechnung zum Ermitteln des Mittelwerts der positiven Maximumwerte y_p und die Berechnung zum Ermitteln des Mittelwerts der negativen Maximumwerte y_m in Übereinstimmung mit in Fig. 69 bzw. Fig. 70 gezeigten Prozeduren durch.

[0246] Das heißt, wenn die Mischbestimmungseinheit **141** das Bestimmungsergebnis "+merge" ausgibt ($Z_k > 1$), wird der Abtastwert y_k als Variable y_{kpd} verwendet ($y_{kpd} = y_k$), und ein Mittelwert y_{kp} von positiven Maximumwerten wird in Übereinstimmung mit der folgenden Formel berechnet (siehe Fig. 69):

$$y_{kp} = \{(i-1)\cdot y_{k-1p} + y_{kpd}\}/i.$$

[0247] In diesem Fall ("+merge") wird der Mittelwert y_{kp} der positiven Maximumwerte unter Verwendung eines neuen Abtastwerts y_k aktualisiert. Wenn die Mischbestimmungseinheit **141** das Bestimmungsergebnis "+merge" ausgibt ($Z_k > 1$), wird zusätzlich der Mittelwert y_{k-1m} der negativen Maximumwerte, welcher Mittelwert die vorherige Zeiteinstellung k-1 war, als Variable y_{kmd} verwendet ($y_{kmd} = y_{k-lm}$), und ein Mittelwert y_{km} negativer Maximumwerte wird in Übereinstimmung mit der folgenden Formel berechnet (siehe Fig. 70).

$$y_{km} = \{(i-1)\cdot y_{k-1m} + y_{kmd}\}/i.$$

[0248] In diesem Fall ("+merge") ist der Mittelwert y_{km} zu dieser Zeiteinstellung (i = k) gleich dem Mittelwert y_{k-1m}, der zur vorherigen Zeiteinstellung (i = k – 1) erhalten wurde. Das heißt, ein neuer Abtastwert y_k wird im Wesentlichen nicht verwendet, um den Mittelwert der negativen Maximumwerte zu aktualisieren.

[0249] Wenn die Mischbestimmungseinheit **141** das Bestimmungsergebnis "–merge" ($Z_k < -1$) ausgibt, wird der Mittelwert y_{k-1p} der positiven Maximumwerte, der zur vorherigen Zeiteinstellung (i = k – 1) berechnet wurde, als Variable y_{kpd} ($y_{kpd} = y_{k-1p}$) verwendet, und der Mittelwert y_{kp} der positiven Maximumwerte wird in Übereinstimmung mit der obigen Formel berechnet (siehe Fig. 69). In diesem Fall ("–merge") ist der Mittelwert y_{kp} der positiven Maximumwerte, der zu dieser Zeiteinstellung (i = k) berechnet wird, gleich dem Mittelwert y_{k-1p} der positiven Maximumwerte, der zur vorherigen Zeiteinstellung (i = k – 1) berechnet wurde. Das heißt, ein neuer Abtastwert y_k wird im Wesentlichen nicht verwendet, um den Mittelwert der positiven Maximumwerte zu aktualisieren. Wenn die Mischbestimmungseinheit **141** das Bestimmungsergebnis "–merge" ($Z_k < -1$) ausgibt, wird zusätzlich der Abtastwert y_k als Variable y_{kmd} ($y_{kmd} = y_k$) verwendet, und der Mittelwert y_{km} der negativen Maximumwerte wird in Übereinstimmung mit der obigen Formel berechnet (siehe Fig. 70). In diesem Fall ("–merge") wird der Mittelwert y_{km} der negativen Maximumwerte unter Verwendung des neuen Abtastwerts y_k aktualisiert.

[0250] Wenn die Mischbestimmungseinheit **141** das Bestimmungsergebnis "no merge" ($-1 \le Z_k \le 1$) ausgibt, werden, in den jeweiligen Berechnungen zur Aktualisierung des Mittelwerts y_{kp} der positiven Maximumwerte und zur Aktualisierung des Mittelwerts y_{km} der negativen Maximumwerte, der Mittelwert y_{k-1p} der positiven Maximumwerte und der Mittelwert y_{k-1m} der negativen Maximumwerte, von denen beide zur vorherigen Zeiteinstel-

lung (i = k – 1) berechnet wurden, jeweils als Variablen y_{kpd} und y_{kmd} ($y_{kpd} = y_{k-1p}$ und $y_{kmd} = y_{k-1m}$) verwendet. Der Mittelwert y_{kp} der positiven Maximumwerte und der Mittelwert y_{km} der negativen Maximumwerte werden jeweils in Übereinstimmung mit den obigen Formeln berechnet (siehe Fig. 69 und Fig. 70). In diesem Fall ("no merge") sind der Mittelwert y_{kp} der positiven Maximumwerte und der Mittelwert y_{km} der negativen Maximumwerte, die zu dieser Zeiteinstellung (i = k) berechnet werden, jeweils gleich den Mittelwerten y_{k-1p} und y_{k-1m}, die zur vorherigen Zeiteinstellung (i = k – 1) berechnet wurden. So wird der Abtastwert y_k im Wesentlichen nicht verwendet, um den Mittelwert y_{kp} der positiven Maximumwerte zu aktualisieren, und um den Mittelwert y_{km} der negativen Maximumwerte zu aktualisieren.

[0251] Wenn der Taktzählwert j2 erreicht, und die Vergleichsreferenzwerte Δ1 und Δ2 verriegelt werden, wird der Vergleichsreferenzwert Δ1 der Mischbestimmungseinheit **141** und der Referenzwert-Berechnungseinheit **143** zugeführt. Als Ergebnis führen danach die Mischbestimmungseinheit und die Referenzwert-Berechnungseinheit **143** Prozesse in Übereinstimmung mit in Fig. 71 gezeigten Prozeduren durch, durch die die in Fig. 21 und Fig. 23 gezeigten Prozeduren ersetzt werden. Zusätzlich wird der Vergleichsreferenzwert Δ2 der Mittenwert-Berechnungseinheit **142** zugeführt. Danach führt die Mittenwert-Berechnungseinheit **142** einen Prozess in Übereinstimmung mit einer in Fig. 72 gezeigten Prozedur durch, durch die die in Fig. 22 gezeigte ersetzt wird.

[0252] Nachdem der Initialwert des Mittenwerts berechnet wird, wird in der VFO-Region, wie oben beschrieben wurde, die Berechnung zum Erhalten der Vergleichsreferenzwerte Δ1 und Δ2 durchgeführt. Die Differenz dy_{pm} (die der Amplitude des Impulssignals in der VFO-Region entspricht) zwischen dem Mittelwert y_{kp} der positiven Maximumwerte und dem Mittelwert y_{km} der negativen Maximumwerte, die erhalten wird, wenn der Taktzählwert j2 in dem Prozess zum Berechnen der Vergleichsreferenzwerte Δ1 und Δ2 erreicht, wird als Entzerrungsziel dy_{lat} in dem Komparator **151** verriegelt.

[0253] Der Transversalentzerrer **150** hat, wie in Fig. 73 gezeigt, Verzögerungselemente **1501** und **1502**, Vervielfacher **1503** und **1504**, einen Addierer **1505** und einen Verstärkungscontroller **1510**. Der Vervielfacher **1503** multipliziert einen über die Verzögerungselemente **1501** und **1502** zugeführten Abtastwert mit einem Entzerrungskoeffizienten (einer Verstärkung) k. Der Vervielfacher **1504** multipliziert einen direkt vom A/D-Wandler **13** zugeführten Abtastwert mit einem Entzerrungskoeffizienten (einer Verstärkung) k. Der Addierer **1505** addiert einen über das Verzögerungselement **1501** zugeführten Abtastwert, einen invertierten Wert eines Ausgabewerts vom Vervielfacher **1503** und einen invertierten Wert eines Ausgabewerts vom Vervielfacher **1504**. Der Verstärkungscontroller **1510** steuert, auf der Basis eines Verstärkungssteuersignals (eines k Steuersignals), das vom Komparator **151** zugeführt wird, Verstärkungen (Entzerrungskoeffizienten) k, die von den Vervielfachern **1503** und **1504** verwendet werden.

[0254] In der VFO-Region wird der Transversalentzerrer **150** so gesteuert, dass die Verstärkungen k auf Vorgabewerte eingestellt werden. In anderen Regionen als der VFO-Region jedes Sektors werden die Entzerrungskoeffizienten (die Verstärkungen) des Transversalentzerrers **150** auf der Basis des Entzerrungsziels dy_{lat} und des Bestimmungsergebnisses von der Mischbestimmungseinheit **141** gesteuert.

[0255] Die Mischbestimmungseinheit **141** führt die Bestimmungsoperation unter Verwendung des wie oben beschrieben erhaltenen Vergleichsreferenzwerts Δ1 durch. Die Berechnungseinheit **147** berechnet den Mittelwert y_{kp} der positiven Maximumwerte des Reproduktionssignals auf der Basis des Bestimmungsergebnisses in Übereinstimmung mit einer in Fig. 74 gezeigten Prozedur (die der in Fig. 69 gezeigten Prozedur entspricht). Die Berechnungseinheit **147** berechnet ferner den Mittelwert y_{km} der negativen Maximumwerte des Reproduktionssignals auf der Basis des Bestimmungsergebnisses von der Mischbestimmungseinheit **141** in Übereinstimmung mit einer in Fig. 75 gezeigten Prozedur (die der in Fig. 70 gezeigten Prozedur entspricht). Die Differenz dy_{pm} zwischen dem Mittelwert y_{kp} der positiven Maximumwerte und dem Mittelwert y_{km} der negativen Maximumwerte wird dann berechnet. Die Differenz dy_{pm} wird, synchron mit dem Taktsignal, dem Komparator **151** zugeführt, in dem das Entzerrungsziel dy_{lat} verriegelt wurde.

[0256] Der Komparator **151** und der Verstärkungscontroller **1510** des Transversalentzerrers **150** führen Prozesse in Übereinstimmung mit einer in Fig. 76 gezeigten Prozedur durch.

[0257] Zuerst berechnet, jedesmal wenn die Berechnungseinheit **147** dem Komparator **151** die Differenz dy_{pm} zwischen dem Mittelwert y_{kp} der positiven Maximumwerte und dem Mittelwert y_{km} der negativen Maximumwerte zuführt, der Komparator **151** eine Differenz, die als Amplitudendifferenz dy_{diff} bezeichnet wird, zwischen der Differenz dy_{pm} und dem Entzerrungsziel dy_{lat}. Der Komparator **151** führt, als Verstärkungssteuersignal, die Amplitudendifferenz dy_{diff} dem Transversalentzerrer **150** zu. Als Nächstes entscheidet der Verstärkungscontroller

1510 in Übereinstimmung mit der folgenden Gleichung unter Verwendung eines Referenzentzerrungskoeffizienten k_0:

$k = k_0 + dy_{diff}/m$.

[0258] Der Verstärkungscontroller **1510** steuert die Entzerrungskoeffizienten (die Verstärkungen), die in den Vervielfachern **1503** und **1504** verwendet werden, so dass die Entzerrungskoeffizienten auf den oben entschiedenen Wert eingestellt werden. In der obigen Formel ist m eine Konstante zum Anpassen der Amplitudendifferenz dy_{diff} an einen Wert des Entzerrungskoeffizienten, der zu korrigieren ist. Jeder der Vervielfacher **1503** und **1504** multipliziert einen Abtastwert vom A/D-Wandler **13** mit dem wie oben beschrieben gesteuerten Entzerrungskoeffizienten und führt das Multiplikationsergebnis dem Addierer **1505** zu.

[0259] Gemäß dem obigen Transversalentzerrer **150**, in dem die Entzerrungskoeffizienten gesteuert werden, werden die Entzerrungskoeffizienten, auch wenn die Signalamplitude dy_{pm} variiert und sich vom Entzerrungsziel dy_{lat} unterscheidet, in Übereinstimmung mit der obigen Formel so gesteuert, dass die Differenz dy_{diff} korrigiert wird. So können stabile entzerrte Ausgänge erhalten werden.

[0260] Zusätzlich kann das obige Entzerrungsziel auf der Basis der Amplitude dy_{pm} des Reproduktionssignals in der VFO-Region jedes Sektors leicht entschieden werden. Das heißt, das Entzerrungsziel kann in Übereinstimmung mit einer Position des Sektors leicht geändert werden.

[0261] Da der obige Entzerrer die Entzerrungsausgänge in einem digitalen Prozess ermittelt, ist es ferner leicht, die Verzögerungszeit an einer Außenposition und an einer Innenposition der optischen Platte **1** zu ändern, indem die Frequenz des Taktsignals geändert wird.

[0262] Die jeweiligen Vervielfacher **1503** und **1504** können aus normalen Schaltungen zum Multiplizieren von zwei Zahlen gebildet sein. Um einen Abtastwert und den Entzerrungskoeffizienten mit einer hohen Geschwindigkeit zu multiplizieren, können die Vervielfacher **1503** und **1504** ferner wie in Fig. 77 gezeigt gebildet sein.

[0263] Mit Bezugnahme auf Fig. 77 hat der Vervielfacher Register Rg1, Rg2, Rg3, Rg4, Rg5, Rg6 und Rg7, Selektoren Sel1 und Sel2, und einen Addierer ADD. Eingabedaten X(t) (sieben Bits), die vom A/D-Wandler **13** zugeführt werden, oder Daten X(t-2τ) (sieben Bits), die über die Verzögerungselemente **1501** und **1502** zugeführt werden, werden anfänglich in dem Register Rg1 eingestellt, und Bit für Bit verschobene Daten werden in den jeweiligen Registern Rg2, Rg3, Rg4, Rg5, Rg6 und Rg7 eingestellt. Das heißt, die Eingabedaten werden direkt in dem Register Rg1 eingestellt, ein Datenwert, der durch das Verschieben der Eingabedaten um ein Bit die Hälfte der Eingabedaten beträgt, wird in dem Register Rg2 eingestellt, ein Datenwert, der durch das Verschieben der Eingabedaten um zwei Bits ein Viertel der Eingabedaten beträgt, wird in dem Register Rg3 eingestellt, ein Datenwert, der durch das Verschieben der Eingabedaten um drei Bits ein Achtel der Eingabedaten beträgt, wird in dem Register Rg4 eingestellt, ein Datenwert, der durch das Verschieben der Eingabedaten um vier Bits ein Sechzehntel der Eingabedaten beträgt, wird in dem Register Rg5 eingestellt, ein Datenwert, der durch das Verschieben der Eingabedaten um fünf Bits ein Zweiunddreißigstel der Eingabedaten beträgt, wird in dem Register Rg6 eingestellt, und ein Datenwert, der durch das Verschieben der Eingabedaten um sechs Bits ein Vierundsechzigstel der Eingabedaten beträgt, wird in dem Register Rg7 eingestellt. Jeweilige Selektoren Sel1 und Sel2 wählen einen Datenwert unter den in den jeweiligen Registern Rg3, Rg4, Rg5, Rg6 und Rg7 eingestellten Datenwerten aus, die 1/4, 1/8, 1/16, 1/32 und 1/64 des Eingabedatenwerts betragen. Der Addierer ADD addiert einen von dem Selektor Sel2 ausgewählten Datenwert oder invertierten Wert davon mit einem vom Selektor Sel1 ausgewählten Datenwert und gibt den Additionswert als Multiplikationswert aus ($k \cdot X(t)$ oder $k \cdot (t - 2\tau)$).

[0264] Gemäß den jeweiligen Vervielfachern **1502** und **1503**, die wie oben beschrieben gebildet sind, kann die Multiplikationsoperation durch nur fünf Schiebeoperationen und die Addieroperation ausgeführt werden. So kann die Multiplikationsoperation leicht mit einer hohen Geschwindigkeit durchgeführt werden.

[0265] Die vorliegende Erfindung ist nicht auf die oben angegebenen Ausführungsformen beschränkt, und Variationen und Modifikationen können vorgenommen werden, ohne vom Umfang der beanspruchten Erfindung abzuweichen.

Patentansprüche

1. System zur Reproduktion von Daten, die Anstiegkanten und Abfallkanten von Marken auf einer opti-

schen Platte (**1**) entsprechen, auf der ein codiertes Signal, das durch das Codieren von Aufzeichnungsdaten in Übereinstimmung mit einer Aufzeichnungsregel einer Partialantwortcharakteristik erhalten wird, aufgezeichnet wurde, welches System umfasst:
Signalreproduktionseinrichtungen (**2**, **6**, **7**) zum Reproduzieren eines Signals, welches dem codierten Signal entspricht, das durch das Codieren von Aufzeichnungsdaten in Übereinstimmung mit der Aufzeichnungsregel der Partialantwortcharakteristik erhalten wird, von der optischen Platte (**1**);
Taktsignal-Generatoreinrichtungen (**18**, **17**, **30**) zum Generieren eines Taktsignals;
eine Abtasteinrichtung (**13**) zum Abtasten eines reproduzierten Signals, das das Signal von den Signalreproduktionseinrichtungen (**2**, **6**, **7**) ist, synchron mit dem Taktsignal von den Taktsignal-Generatoreinrichtungen (**18**, **17**, **30**), und zum Ausgeben von Abtastdaten y_k der Anstieg- und Abfallkanten; und
eine Maximum-Likelihood-Datendetektionseinrichtung (**14**) zum Entscheiden, auf der Basis der Abtastdaten y_k von der Abtasteinrichtung (**13**) und des Taktsignals von den Taktsignal-Generatoreinrichtungen (**18**, **17**, **30**), zu reproduzierender Maximum-Likelihood-Detektionsdaten; und
eine Mischdetektionseinrichtung (**144**) zum Detektieren einer Änderung in einem Mischzustand M_k der Abtastdaten y_k und Berechnen von Anstiegkantendaten def_k und Abfallkantendaten der_k;
eine Phasenfehler-Detektionseinrichtung (**145**) zum Detektieren eines Phasenfehlers dT_k zwischen der Phase des Taktsignals und jedem in dem reproduzierten Signal abzutastenden Punkt; und
eine Phasensteuereinrichtung (**35**) zum Vornehmen einer Steueroperation zum Steuern des Taktsignals, das von der Taktgeneratoreinrichtung (**30**) der Abtasteinrichtung (**13**) und Maximum-Likelihood-Datendetektionseinrichtung (**14**) zugeführt wird, auf der Basis des Phasenfehlers dT_k, der von der Phasenfehler-Detektionseinrichtung (**145**) detektiert wird, so dass der Phasenfehler aufgehoben wird; wobei
eine Mischbestimmungseinrichtung (**141**) vorgesehen ist zum Bestimmen des Mischzustands M_k mit einem der folgenden Werte: 0,1 genannt "+merge", 1,0 genannt "–merge", und 0,0 genannt "no merge", aus einer Differenz $Z_k = y_k – \Delta k$, worin Δk ein Referenzwert ist, und zum Zuführen des Mischzustands M_k zur Mischdetektionseinrichtung (**144**);
eine Mittenwert-Berechnungseinrichtung (**142**) vorgesehen ist zum Berechnen eines gleitenden Mittelwerts C_{kave} von Mittenwerten, die zu aufeinanderfolgenden Zeiteinstellungen erhalten werden, welche Mittenwerte von der Mittenwert-Berechnungseinrichtung aus den Abtastdaten y_k und der von der Mischbestimmungseinrichtung (**141**) berechneten Differenz Z_k berechnet werden;
eine Referenzwert-Berechnungseinrichtung (**143**) vorgesehen ist zum Berechnen des Referenzwerts zur nächsten Zeiteinstellung als einen von:

$\Delta_{k+1} = 2C_{kave} – y_k – 1$ in dem Fall von "–merge"

$\Delta_{k+1} = 2C_{kave} – \Delta_k$ in dem Fall von "no merge"

$\Delta_{k+1} = 2C_{kave} – y_k + 1$ in dem Fall von "+merge";

welche Mischdetektionseinrichtung (**144**) die Anstiegkantendaten def_k und die Abfallkantendaten der_k in Übereinstimmung mit den folgenden Formeln berechnet:

$$def_k = a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2}$$
$$der_k = \overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}},$$

wobei der Mischzustand $M_k = (m_{k1}, m_{k2})$ und eine Variable $A_k = (a_{k1}, a_{k2})$ in Bezug auf den Mischzustand zur vorhergehenden Zeiteinstellung in der Mischdetektionseinrichtung (**144**) so eingestellt werden, dass $A_k = M_{k-1}$, wenn sich der Mischzustand zwischen "+merge" und "–merge" oder umgekehrt ändert, und $A_k = A_{k-1}$ in dem Fall des Zustands "no merge", oder wenn es keine Änderung zwischen den Zuständen "+merge" und "–merge" gibt; und wobei
die Phasenfehler-Detektionseinrichtung (**145**) den Phasenfehler dT_k detektiert durch das Berechnen, jedesmal wenn neue Anstiegkantendaten def_k und Abfallkantendaten der_k von der Mischdetektionseinrichtung (**144**) zu einer Taktzeiteinstellung k ausgegeben werden, von Anstiegkanten-Phasenfehlerdaten dTf_k in Übereinstimmung mit der folgenden Formel:

$dTf_k = (C_{k\text{-}lave} – y_{k-1}) \cdot def_k$,

und durch das Berechnen von Abfallkanten-Phasenfehlerdaten dTr_k in Übereinstimmung mit der folgenden Formel:

$dTr_k = (y_{k-1} – C_{k\text{-}lave}) \cdot der_k$,

wodurch die Anstiegkanten-Phasenfehlerdaten dTf_k einer Differenz zwischen dem Mittenwert des Reproduktionssignals und den Abtastdaten an jedem Anstiegkantenpunkt entsprechen, und die Abfallkanten-Phasenfehlerdaten dTr_k einer Differenz zwischen dem Mittenwert des Reproduktionssignals und den Abtastdaten an jedem Abfallkantenpunkt entsprechen, und die Phasendetektionseinrichtung den Phasenfehler $dT_k = dTf_k + dTr_k$ ermittelt.

2. System nach Anspruch 1, bei welchem die Phasenfehler-Detektionseinrichtung (**145**) Fehlerberechnungseinrichtungen (**1454**, **1455**) zum Berechnen der Anstiegkanten-Phasenfehlerdaten dTf_k und der Abfallkanten-Phasenfehlerdaten dTr_k aufweist.

3. System nach Anspruch 1, bei welchem die Taktsignal-Generatoreinrichtungen (**18**, **17**, **30**) Einrichtungen zum Generieren des Taktsignals auf der Basis des reproduzierten Signals von den Signalreproduktionseinrichtungen (**2**, **6**, **7**) aufweisen.

Es folgen 60 Blatt Zeichnungen

Anhängende Zeichnungen

FIG. 1 (STAND DER TECHNIK)

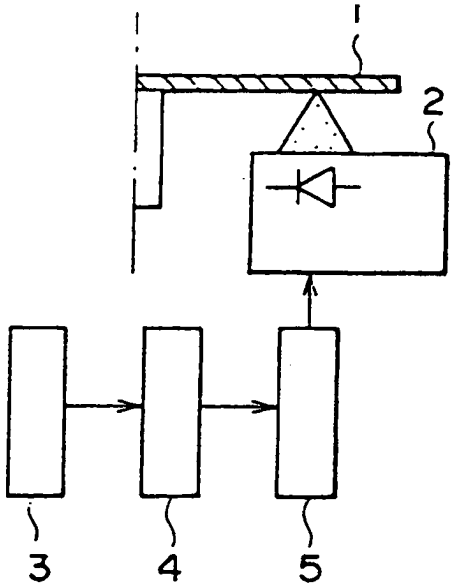


FIG. 2 (STAND DER TECHNIK)

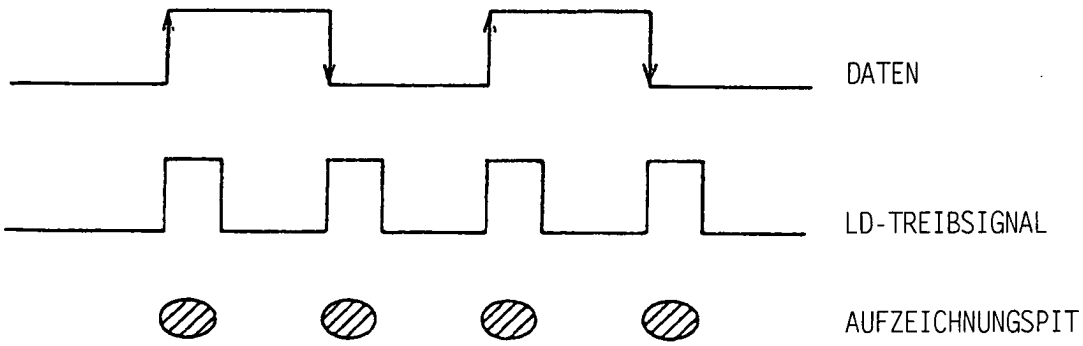
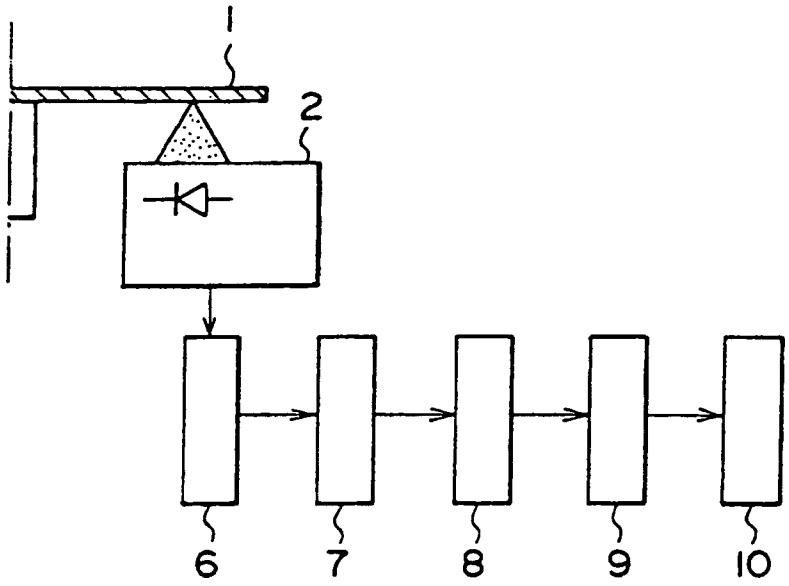


FIG. 3 (STAND DER TECHNIK)



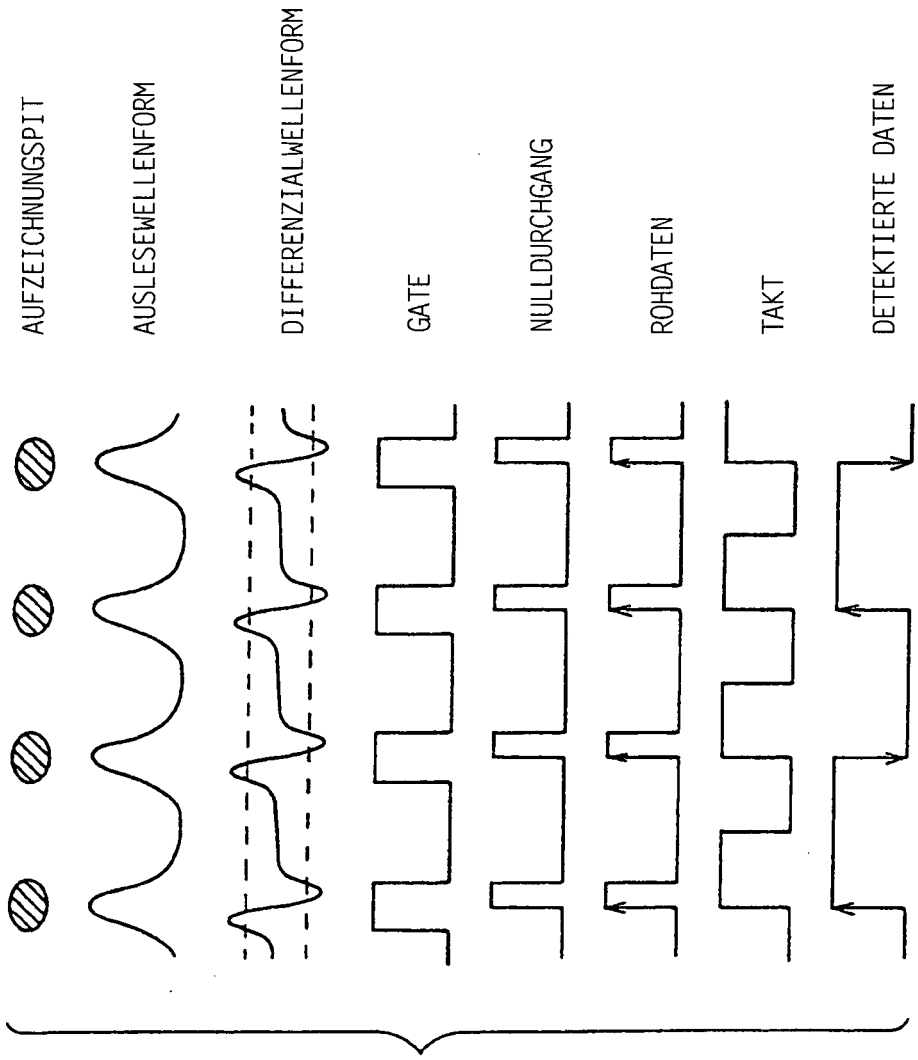


FIG. 4
(STAND DER TECHNIK)

FIG. 5A



FIG. 5B



FIG. 6

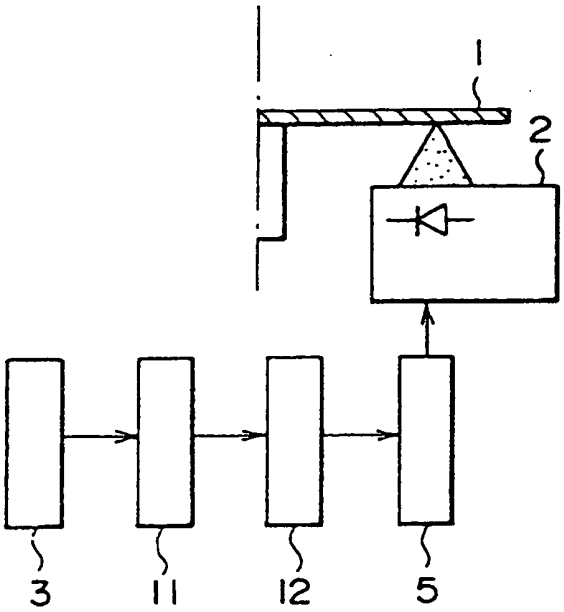


FIG. 7

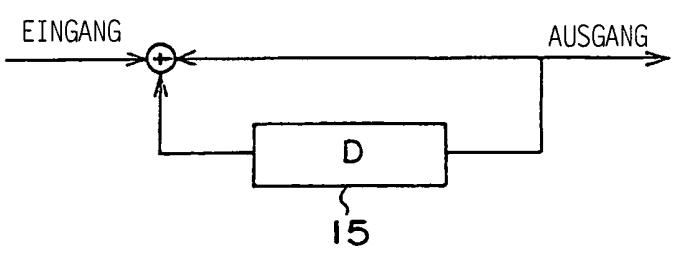


FIG. 8

MODULATOR-VARIATION	Y1	Y2	X1	X2	Z1	Z2	Z3
MITTELWERT	VORHERIGES DATENWORT		AKTUELLES DATENWORT		AKTUELLES KANALSYMBOL VON VORHERIGEM DATENWORT		
LETZTES BIT Z3 VON VORHERIGEM KANAL IST GLEICH NULL (Z3=0)	1	0	0	X	1	0	1
	1	0	1	X	0	1	0
	1	1	0	0	0	1	0
	1	1	$\overline{0}$	$\overline{0}$	1	0	0
	0	0	0	X	0	0	1
	0	0	1	X	0	0	0
	0	1	0	X	0	0	1
	0	1	1	X	0	0	0
Z3 = 1	0	0	0	X	0	0	1
	0	0	1	X	0	1	0
	0	1	0	0	0	1	0
	0	1	$\overline{0}$	$\overline{0}$	0	0'	0

$\overline{0\ 0}$ REPRÄSENTIERT "NICHT 0 0"

× REPRÄSENTIERT "UNWICHTIG"

FIG. 9

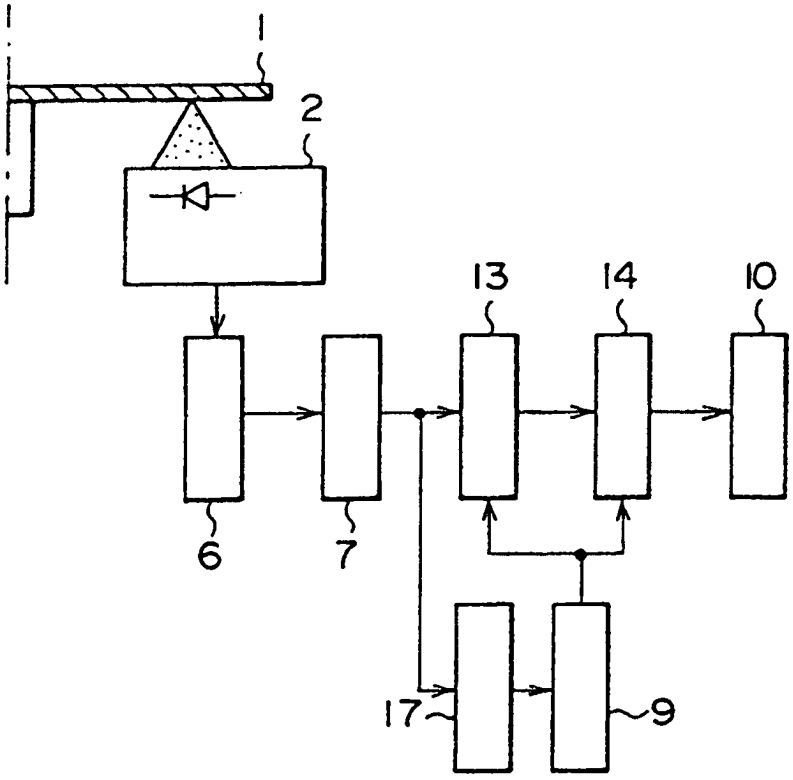


FIG. 10

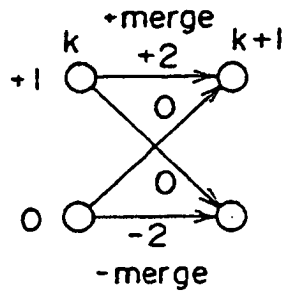


FIG. 11

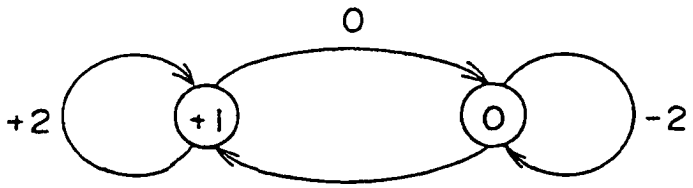


FIG. 12A

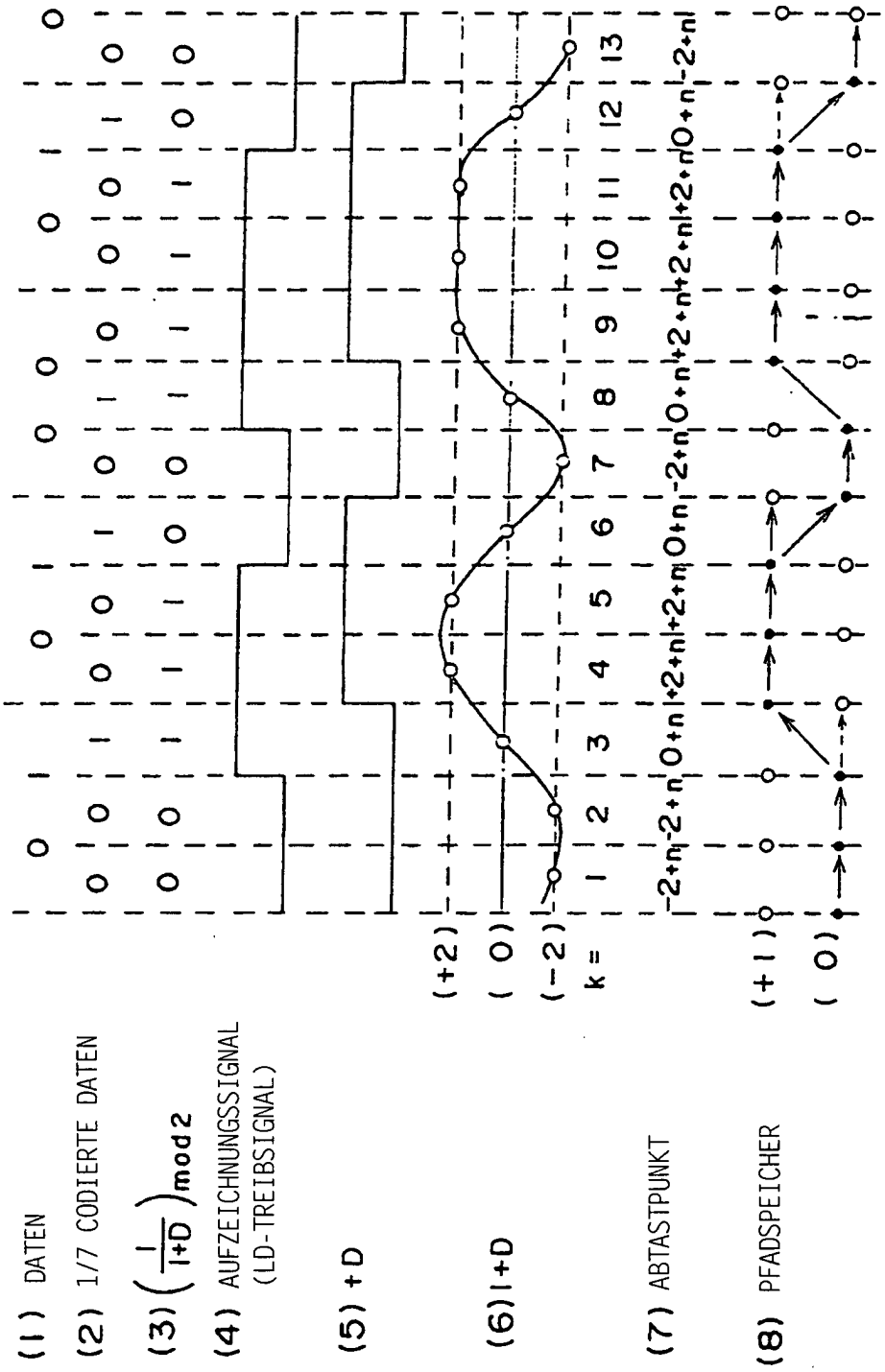

(1) DATEN
(2) 1/7 CODIERTE DATEN
(3) $\left(\frac{1}{1+D}\right)_{mod2}$
(4) AUFZEICHNUNGSSIGNAL (LD-TREIBSIGNAL)
(5) +D
(6) 1+D
(7) ABTASTPUNKT
(8) PFADSPEICHER
(+2)
(0)
(-2)
k = 1 2 3 4 5 6 7 8 9 10 11 12 13
-2+n 0+n 2+n 0+n 2+n 0+n -2+n 0+n 2+n 0+n 2+n 0+n -2+n
(+1)
(0)

FIG. 12B

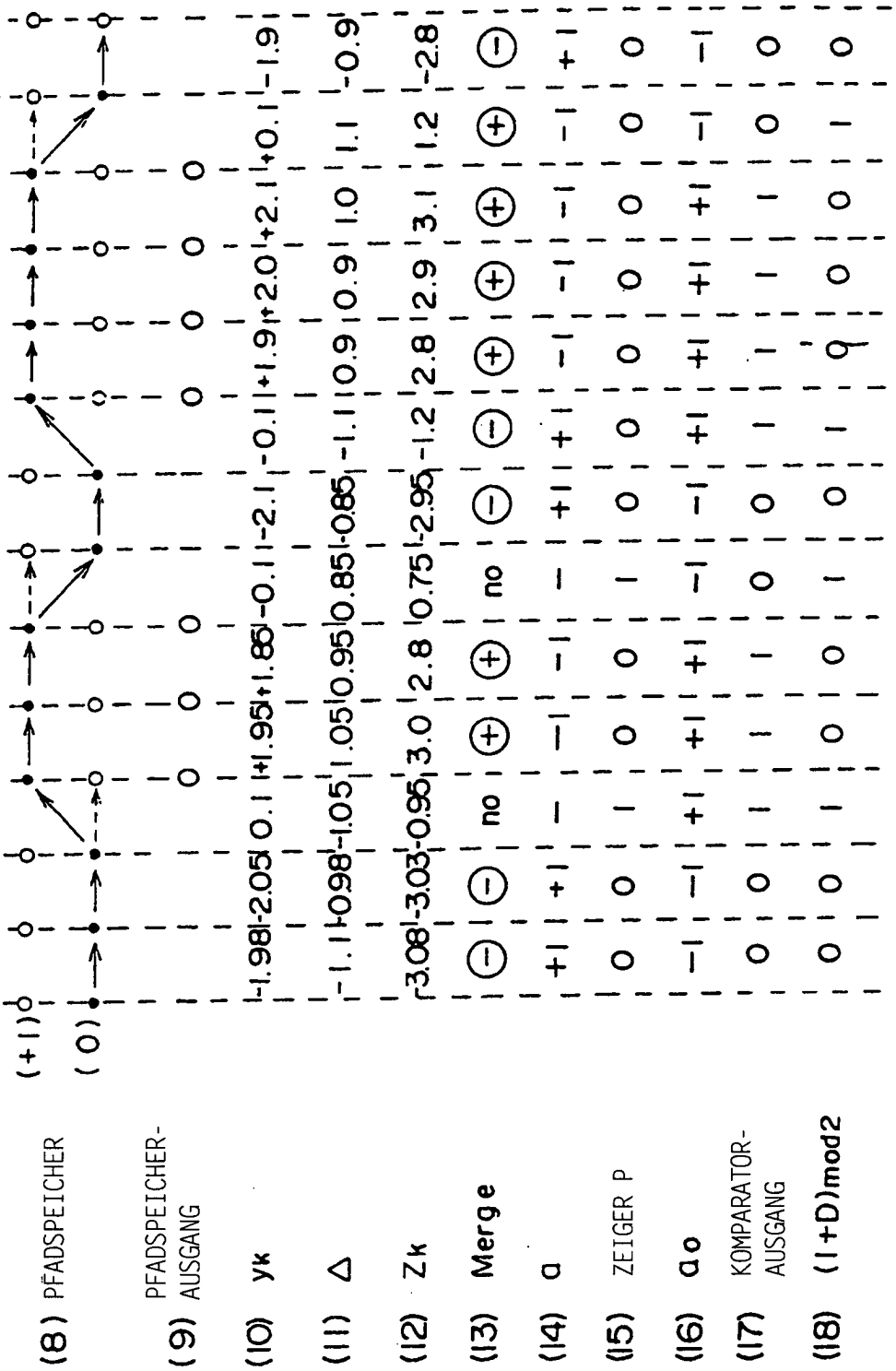

(8) PFADSPEICHER
(9) PFADSPEICHER-AUSGANG
(10) yk
(11) Δ
(12) Zk
(13) Merge
(14) a
(15) ZEIGER P
(16) ao
(17) KOMPARATOR-AUSGANG
(18) (I+D)mod2
(+1)
(0)
-1.98 -2.05 0.1 +1.95 +1.85 -0.1 -2.1 -0.1 +1.9 +2.0 +2.1 +0.1 -1.9
-1.1 -0.98 -1.05 1.05 0.95 0.85 -0.85 -1.1 0.9 0.9 1.0 1.1 -0.9
-3.08 -3.03 -0.95 3.0 2.8 0.75 -2.95 -1.2 2.8 2.9 3.1 1.2 -2.8
⊖ ⊖ no ⊕ ⊕ no ⊖ ⊖ ⊕ ⊕ ⊕ ⊕ ⊖
+1 +1 - -1 -1 - +1 +1 -1 -1 -1 -1 +1
0 0 - 0 0 - 0 0 0 0 0 -1 0
-1 -1 +1 +1 +1 -1 -1 +1 +1 +1 -1 -1 -1
0 0 - - - 0 - - - - - 0 0
0 0 - 0 0 - 0 - - 0 0 0 -

FIG. 13

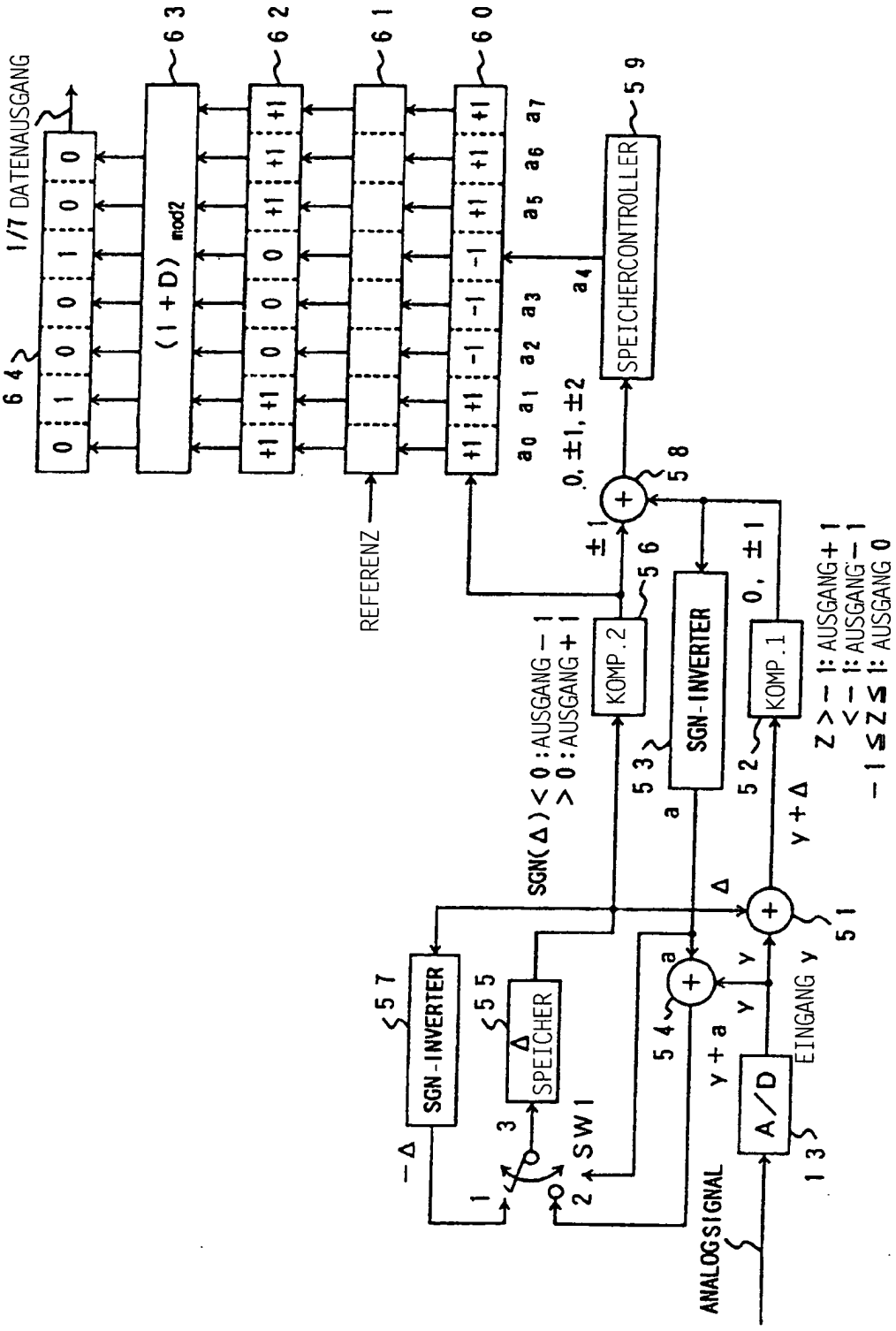

1/7 DATENAUSGANG
64
63
62
61
60
(1+D) mod2
REFERENZ
SPEICHERCONTROLLER
59
58
56
KOMP.2
KOMP.1
SGN-INVERTER
53
52
SGN(Δ) < 0 : AUSGANG −1
> 0 : AUSGANG +1
Z > −1 : AUSGANG +1
< −1 : AUSGANG −1
−1 ≦ Z ≦ 1 : AUSGANG 0
SGN-INVERTER
57
55
SPEICHER
54
51
SW1
A/D
13
ANALOGSIGNAL
EINGANG y

FIG. 14

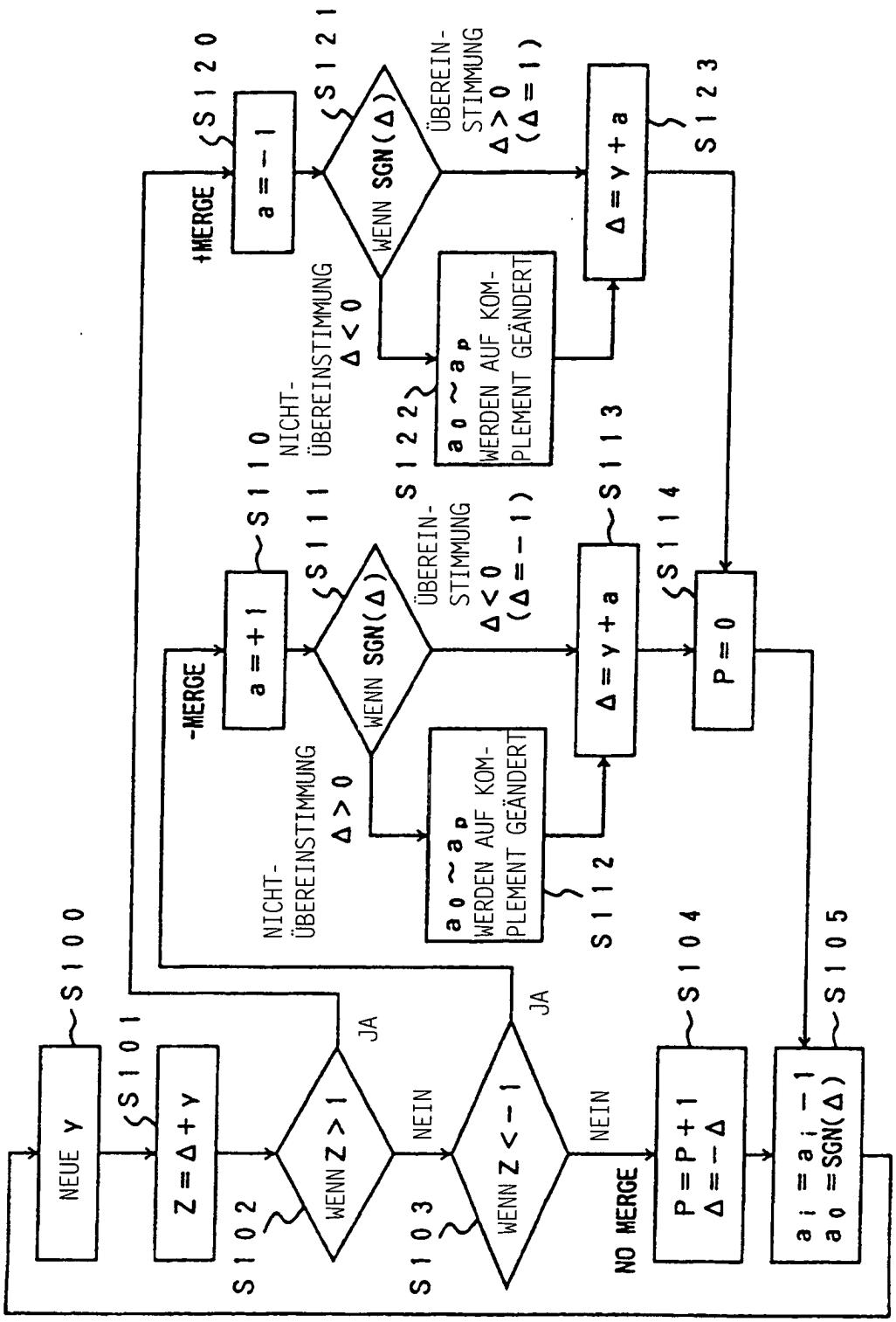

NEUE y
S100
Z = Δ + y
S101
WENN Z > 1
S102
JA
NEIN
WENN Z < −1
S103
JA
NEIN
NO MERGE
P = P + 1
Δ = − Δ
S104
a i = a i − 1
a 0 = SGN(Δ)
S105
-MERGE
a = + 1
S110
WENN SGN(Δ)
S111
NICHT-ÜBEREINSTIMMUNG
Δ > 0
ÜBEREIN-STIMMUNG
Δ < 0
(Δ = − 1)
a 0 ~ a p
WERDEN AUF KOM-PLEMENT GEÄNDERT
S112
Δ = y + a
S113
P = 0
S114
+MERGE
a = − 1
S120
WENN SGN(Δ)
S121
NICHT-ÜBEREINSTIMMUNG
Δ < 0
ÜBEREIN-STIMMUNG
Δ > 0
(Δ = 1)
a 0 ~ a p
WERDEN AUF KOM-PLEMENT GEÄNDERT
S122
Δ = y + a
S123

FIG. 15

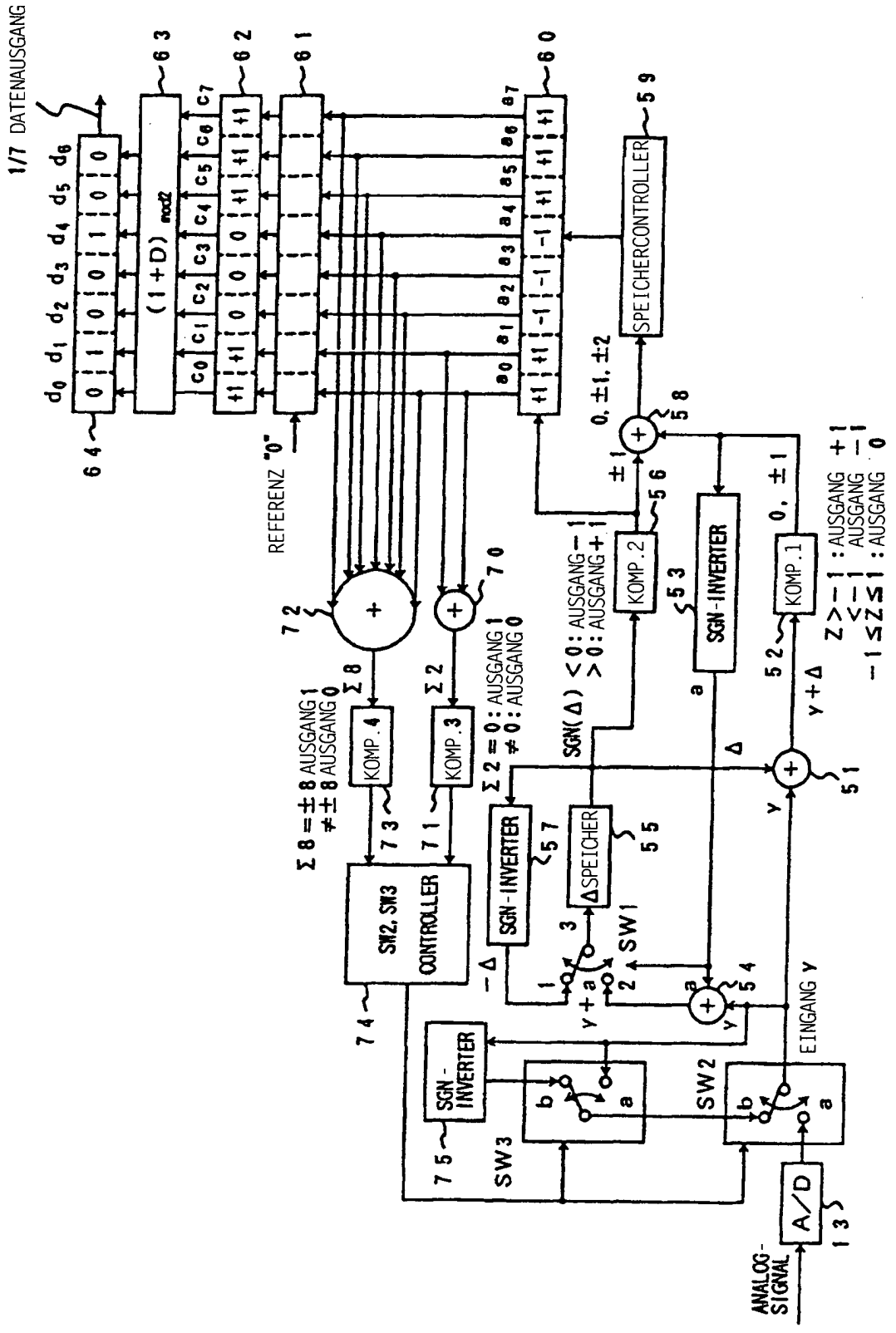

1/7 DATENAUSGANG
(1+D) mod2
REFERENZ "0"
SPEICHERCONTROLLER
KOMP. 4
KOMP. 3
KOMP. 2
KOMP. 1
SGN-INVERTER
SW2, SW3 CONTROLLER
ΔSPEICHER
SW1
SW2
SW3
A/D
ANALOG-SIGNAL
EINGANG y
Σ8 = ±8 AUSGANG 1 ≠±8 AUSGANG 0
Σ2 = 0: AUSGANG 1 ≠0: AUSGANG 0
SGN(Δ) <0: AUSGANG −1 >0: AUSGANG +1
Z > −1 : AUSGANG +1
< −1 AUSGANG −1
−1 ≤ Z ≤ 1 : AUSGANG 0

FIG. 16

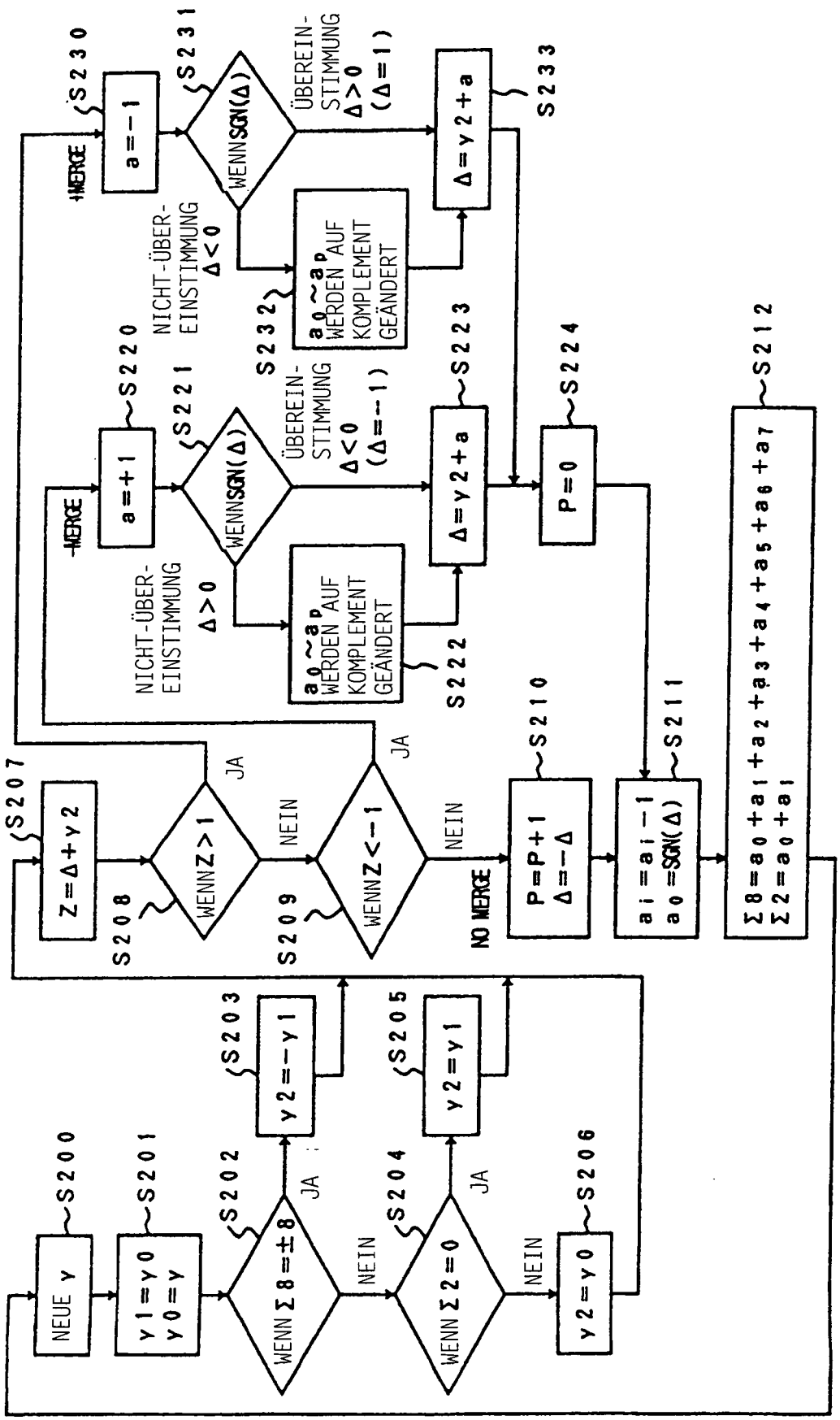

NEUE y
S200
y1=y0
y0=y
S201
WENN Σ8=±8
S202
JA
y2=-y1
S203
NEIN
WENN Σ2=0
S204
JA
y2=y1
S205
NEIN
y2=y0
S206
Z=Δ+y2
S207
WENN Z>1
S208
JA
NEIN
WENN Z<-1
S209
NEIN
JA
P=P+1
Δ=-Δ
S210
NO MERGE
ai=ai-1
a0=SGN(Δ)
S211
Σ8=a0+a1+a2+a3+a4+a5+a6+a7
Σ2=a0+ai
S212
MERGE
a=-1
S230
WENN SGN(Δ)
S231
ÜBEREIN-STIMMUNG Δ>0 (Δ=1)
NICHT-ÜBEREINSTIMMUNG Δ<0
a0~ap WERDEN AUF KOMPLEMENT GEÄNDERT
S232
Δ=y2+a
S233
MERGE
a=+1
S220
WENN SGN(Δ)
S221
ÜBEREIN-STIMMUNG Δ<0 (Δ=-1)
NICHT-ÜBEREINSTIMMUNG Δ>0
a0~ap WERDEN AUF KOMPLEMENT GEÄNDERT
S222
Δ=y2+a
S223
P=0
S224

FIG. 17

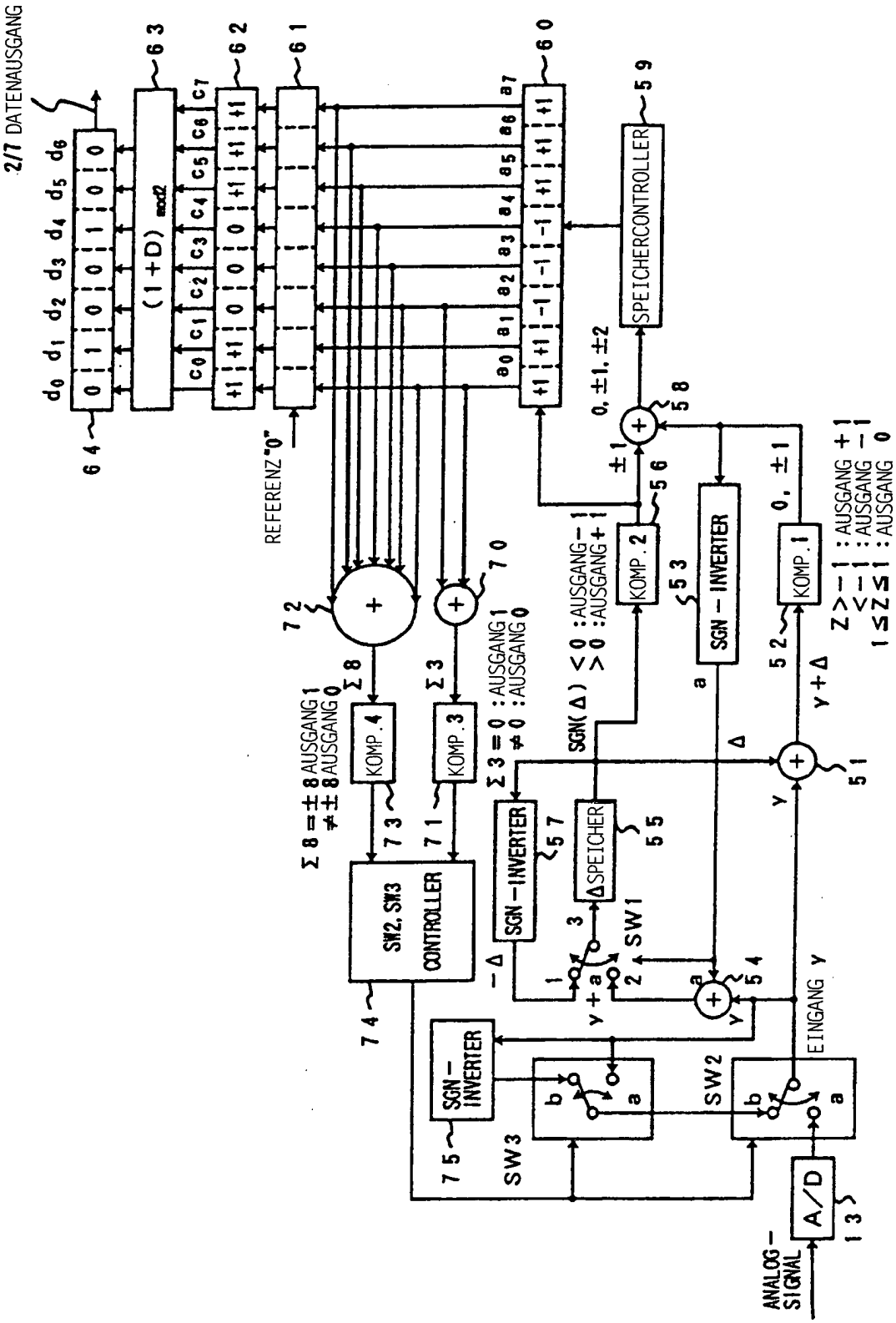

2/7 DATENAUSGANG
d_0 d_1 d_2 d_3 d_4 d_5 d_6
(1+D) mod2
c_0 c_1 c_2 c_3 c_4 c_5 c_6 c_7
a_0 a_1 a_2 a_3 a_4 a_5 a_6 a_7
REFERENZ "0"
SPEICHERCONTROLLER
0, ±1, ±2
±1
KOMP. 2
KOMP. 1
SGN – INVERTER
SGN(Δ) < 0 :AUSGANG −1
> 0 :AUSGANG +1
0, ±1
Z > −1 : AUSGANG +1
< −1 : AUSGANG −1
−1 ≤ Z ≤ 1 : AUSGANG 0
Σ8
Σ3
KOMP. 4
KOMP. 3
Σ8 = ±8 AUSGANG 1
≠ ±8 AUSGANG 0
Σ3 = 0 :AUSGANG 1
≠ 0 :AUSGANG 0
SW2, SW3 CONTROLLER
SGN – INVERTER
ΔSPEICHER
SW1
SW2
SW3
EINGANG y
y + Δ
y + a
ANALOG-SIGNAL
A/D

FIG. 18

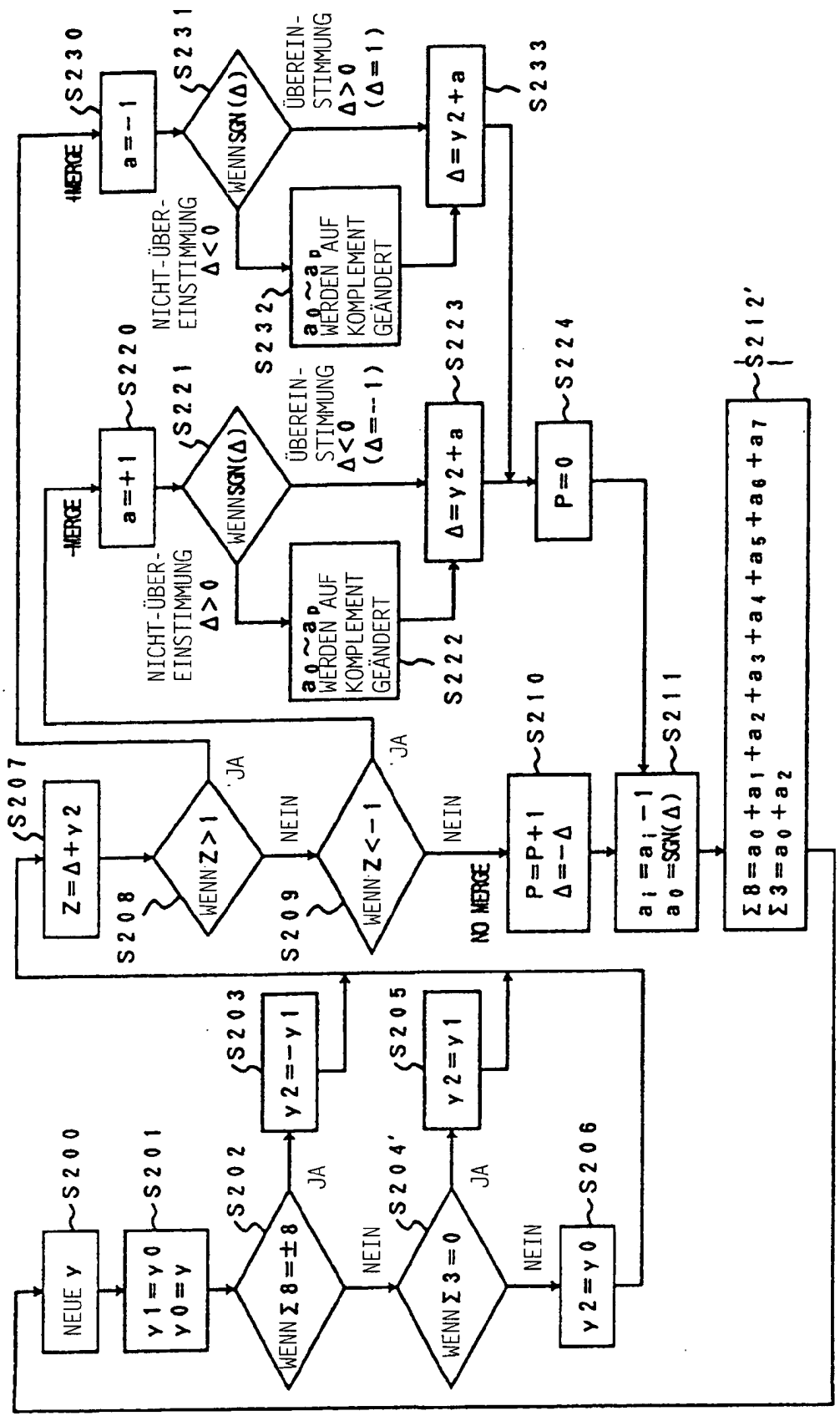

NEUE y
S200
y1=y0
y0=y
S201
WENN Σ8=±8
S202
JA
y2=-y1
S203
NEIN
WENN Σ3=0
S204'
JA
y2=y1
S205
NEIN
y2=y0
S206
Z=Δ+y2
S207
WENN Z>1
S208
JA
NEIN
WENN Z<-1
S209
JA
NEIN
NO MERGE
P=P+1
Δ=-Δ
S210
ai=ai-1
a0=SGN(Δ)
S211
Σ8=a0+a1+a2+a3+a4+a5+a6+a7
Σ3=a0+a2
S212'
P=0
S224
MERGE
a=+1
S220
WENN SGN(Δ)
S221
ÜBEREIN-STIMMUNG Δ<0 (Δ=-1)
NICHT-ÜBER-EINSTIMMUNG Δ>0
a0~ap WERDEN AUF KOMPLEMENT GEÄNDERT
S222
Δ=y2+a
S223
MERGE
a=-1
S230
WENN SGN(Δ)
S231
ÜBEREIN-STIMMUNG Δ>0 (Δ=1)
NICHT-ÜBER-EINSTIMMUNG Δ<0
a0~ap WERDEN AUF KOMPLEMENT GEÄNDERT
S232
Δ=y2+a
S233

FIG. 19

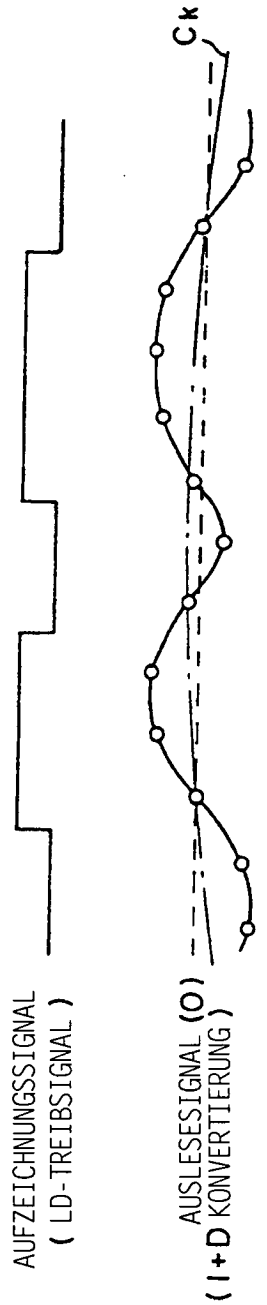

Ck
AUFZEICHNUNGSSIGNAL
(LD-TREIBSIGNAL)
AUSLESESIGNAL (O)
(I+D KONVERTIERUNG)

FIG. 20

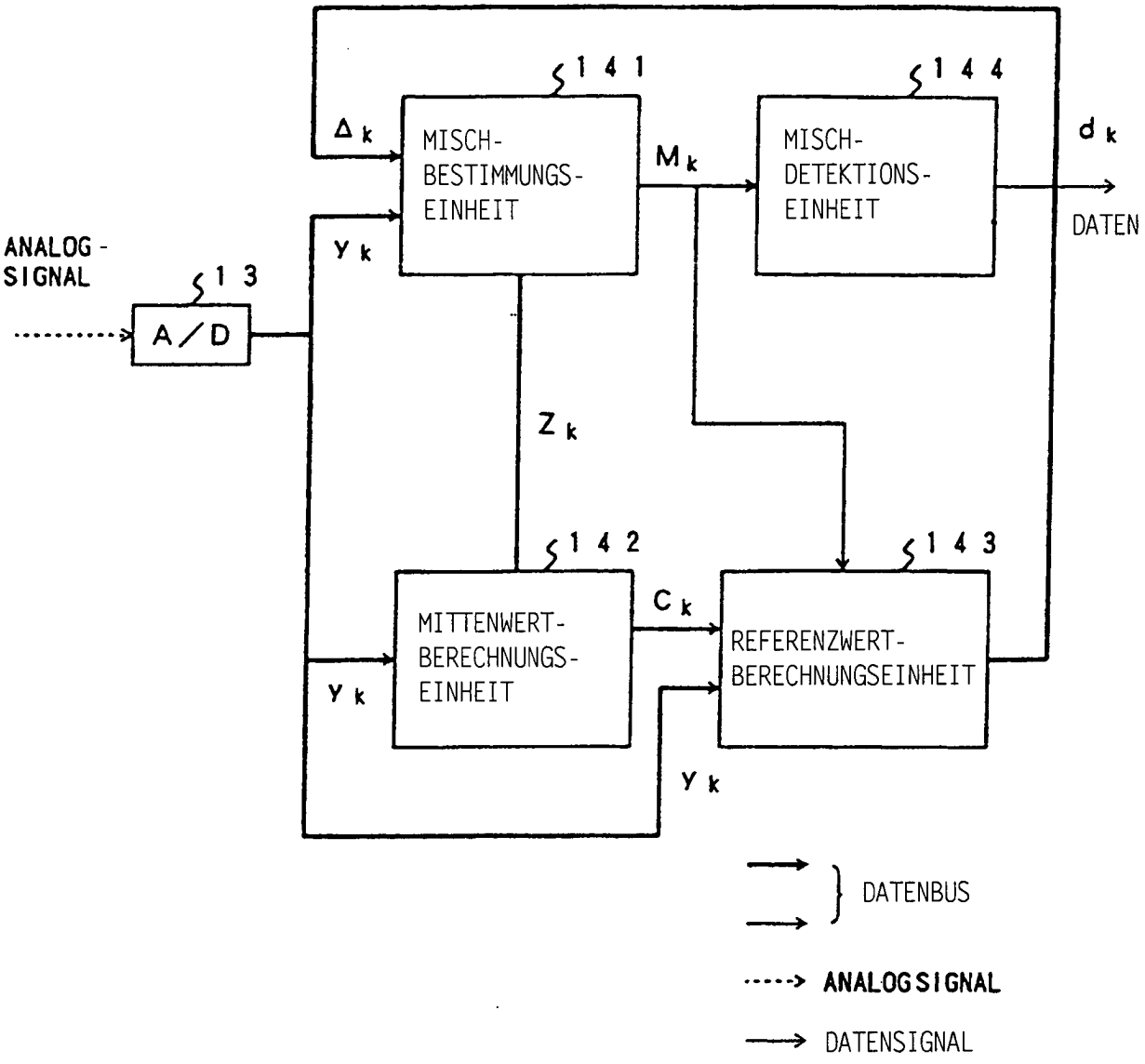

ANALOG-
SIGNAL
A/D
13
141
MISCH-
BESTIMMUNGS-
EINHEIT
144
MISCH-
DETEKTIONS-
EINHEIT
DATEN
142
MITTENWERT-
BERECHNUNGS-
EINHEIT
143
REFERENZWERT-
BERECHNUNGSEINHEIT
DATENBUS
ANALOGSIGNAL
DATENSIGNAL

FIG. 21

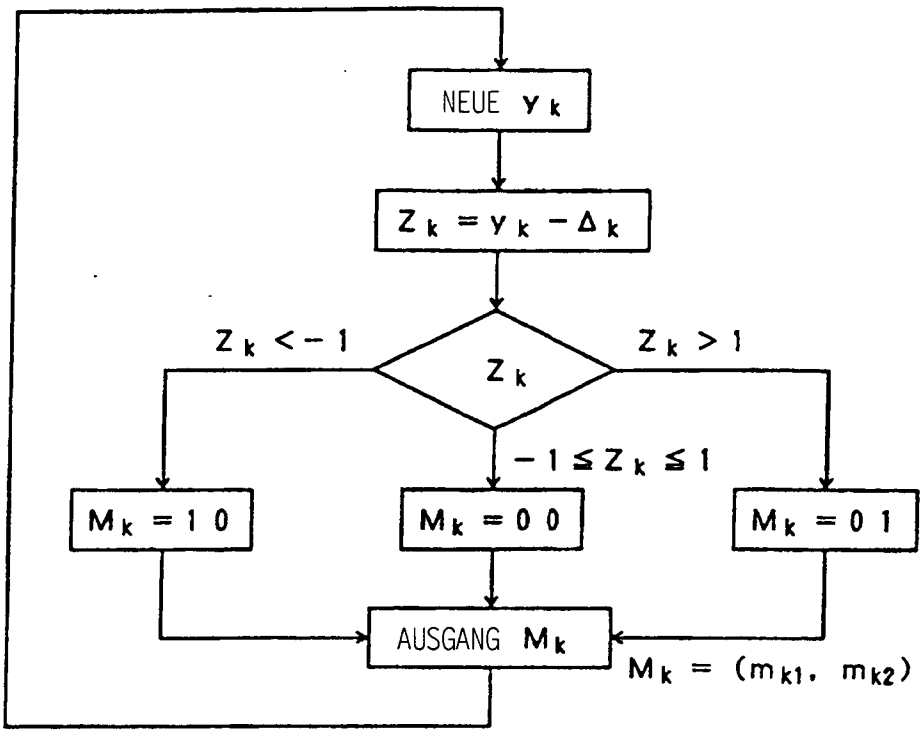

NEUE y_k
$Z_k = y_k - \Delta_k$
Z_k
$Z_k < -1$
$Z_k > 1$
$-1 \leq Z_k \leq 1$
$M_k = 10$
$M_k = 00$
$M_k = 01$
AUSGANG M_k
$M_k = (m_{k1}, m_{k2})$

FIG. 22

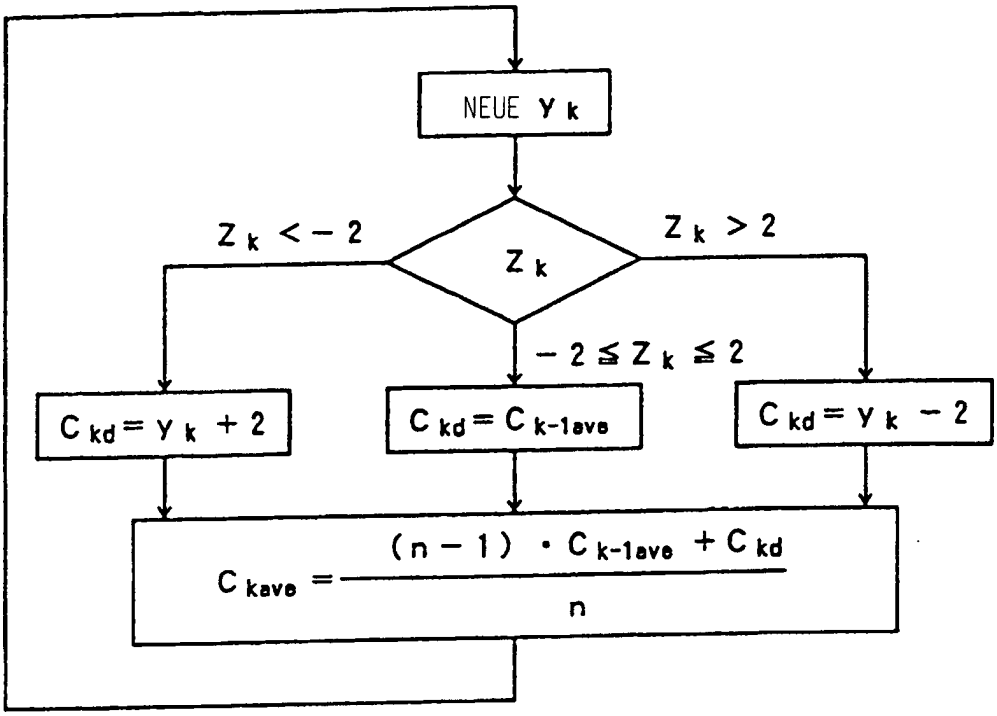

NEUE y_k
Z_k
$Z_k < -2$
$Z_k > 2$
$-2 \leq Z_k \leq 2$
$C_{kd} = y_k + 2$
$C_{kd} = C_{k-1ave}$
$C_{kd} = y_k - 2$
$C_{kave} = \frac{(n-1) \cdot C_{k-1ave} + C_{kd}}{n}$

FIG. 23

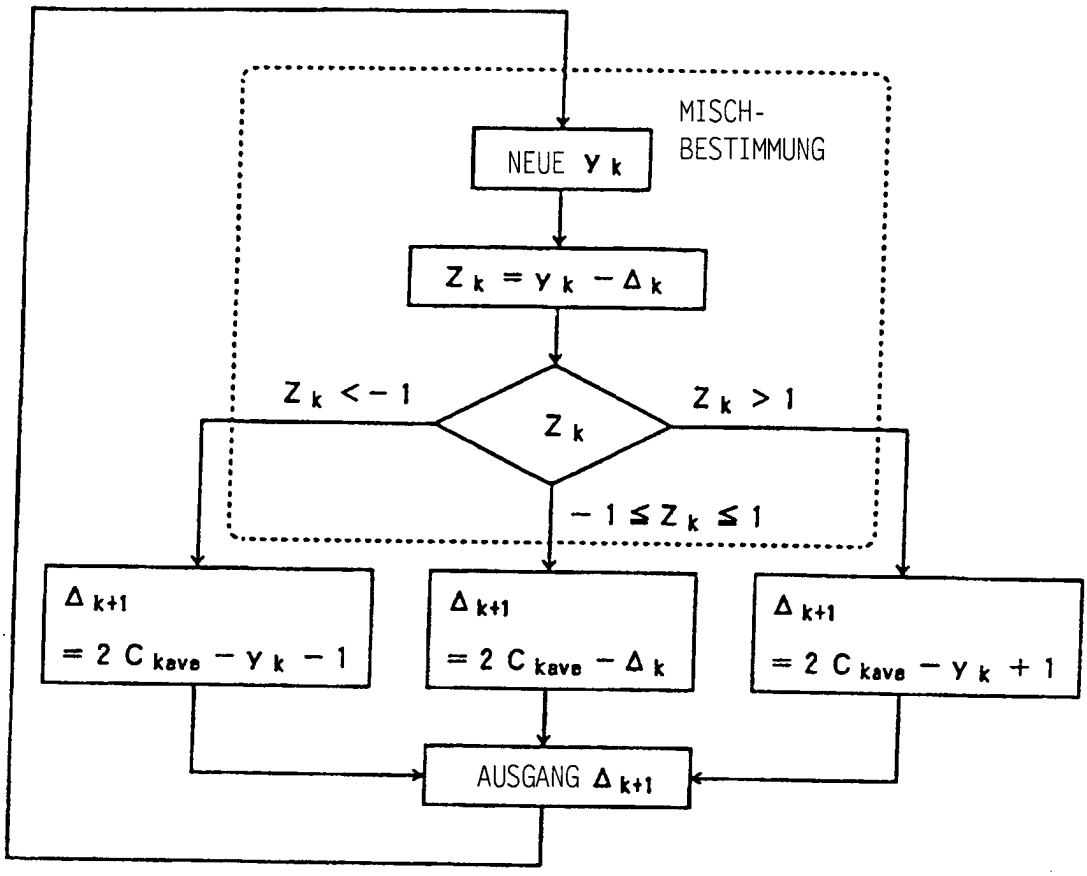
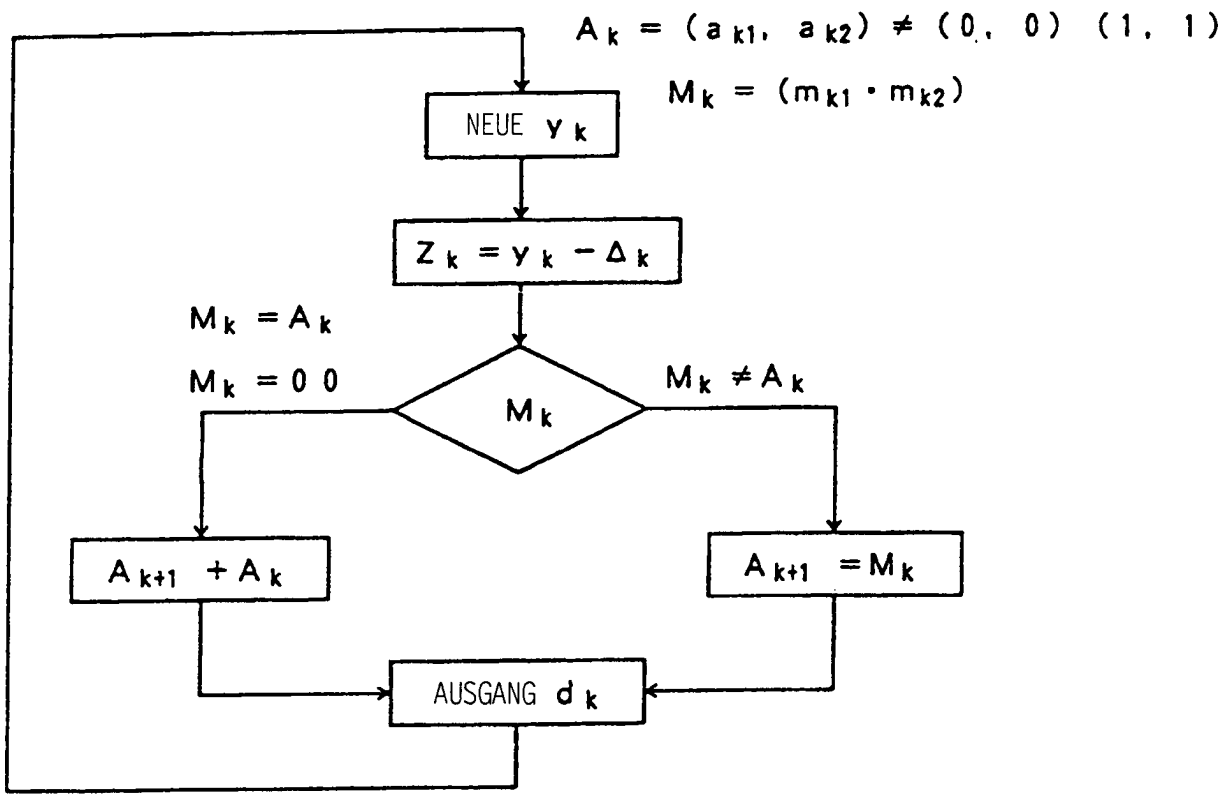

MISCH-
BESTIMMUNG
NEUE y_k
$Z_k = y_k - \Delta_k$
Z_k
$Z_k < -1$
$Z_k > 1$
$-1 \leq Z_k \leq 1$
$\Delta_{k+1} = 2C_{kave} - y_k - 1$
$\Delta_{k+1} = 2C_{kave} - \Delta_k$
$\Delta_{k+1} = 2C_{kave} - y_k + 1$
AUSGANG Δ_{k+1}

FIG. 24



$$d_k = (\overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}}) + (a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2})$$

FIG. 25

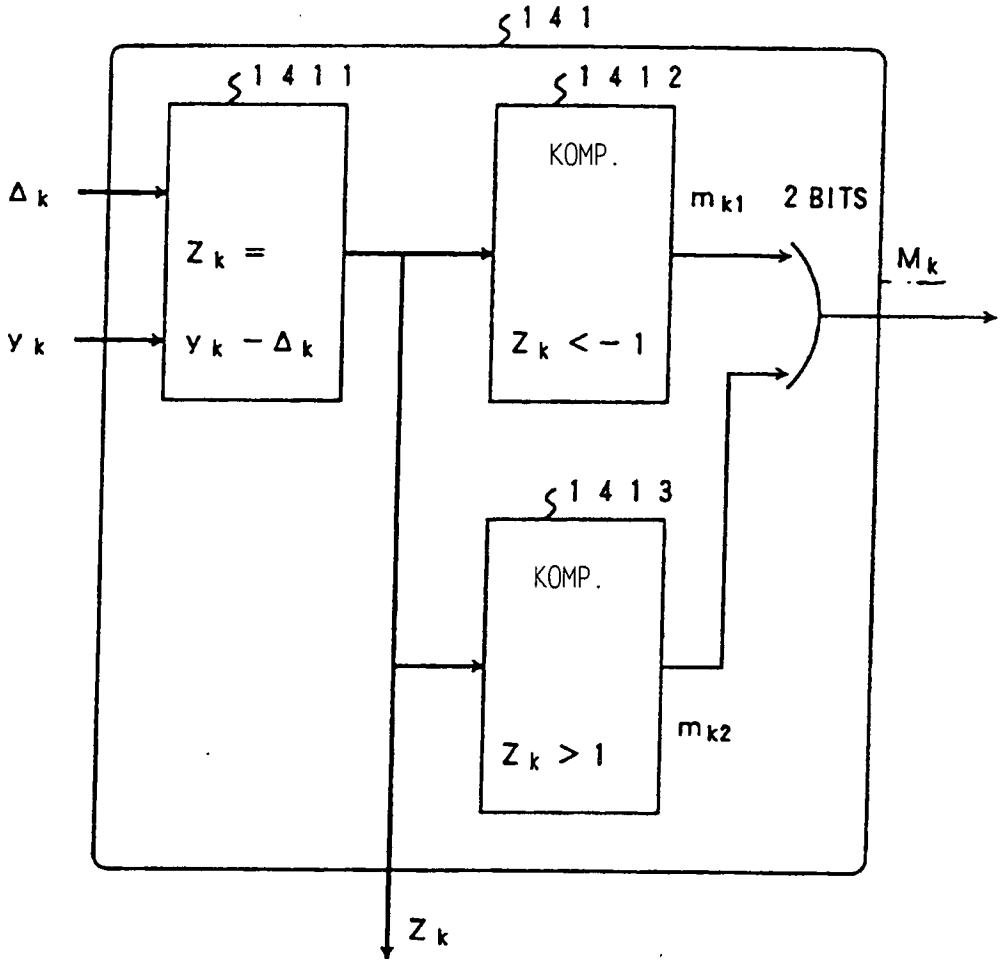

1411
1412
1413
KOMP.
KOMP.
Δk
yk
Zk =
yk − Δk
Zk < −1
Zk > 1
mk1
2 BITS
Mk
mk2
Zk

FIG. 26

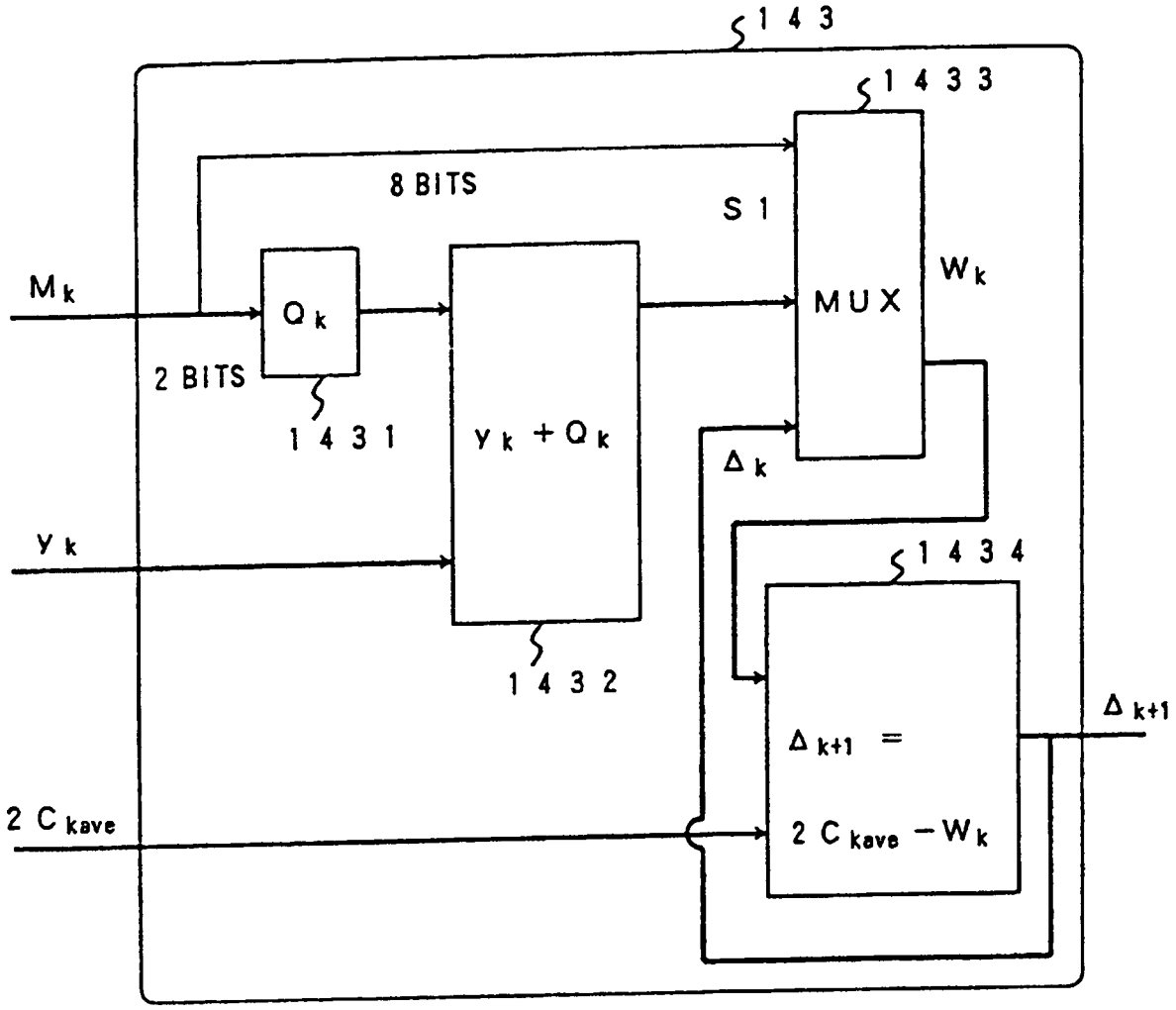

1 4 3
1 4 3 3
8 BITS
S 1
MUX
Wk
Mk
Qk
2 BITS
1 4 3 1
Yk + Qk
Δk
Yk
1 4 3 4
1 4 3 2
Δk+1
Δk+1 =
2 Ckave − Wk
2 Ckave

FIG. 27

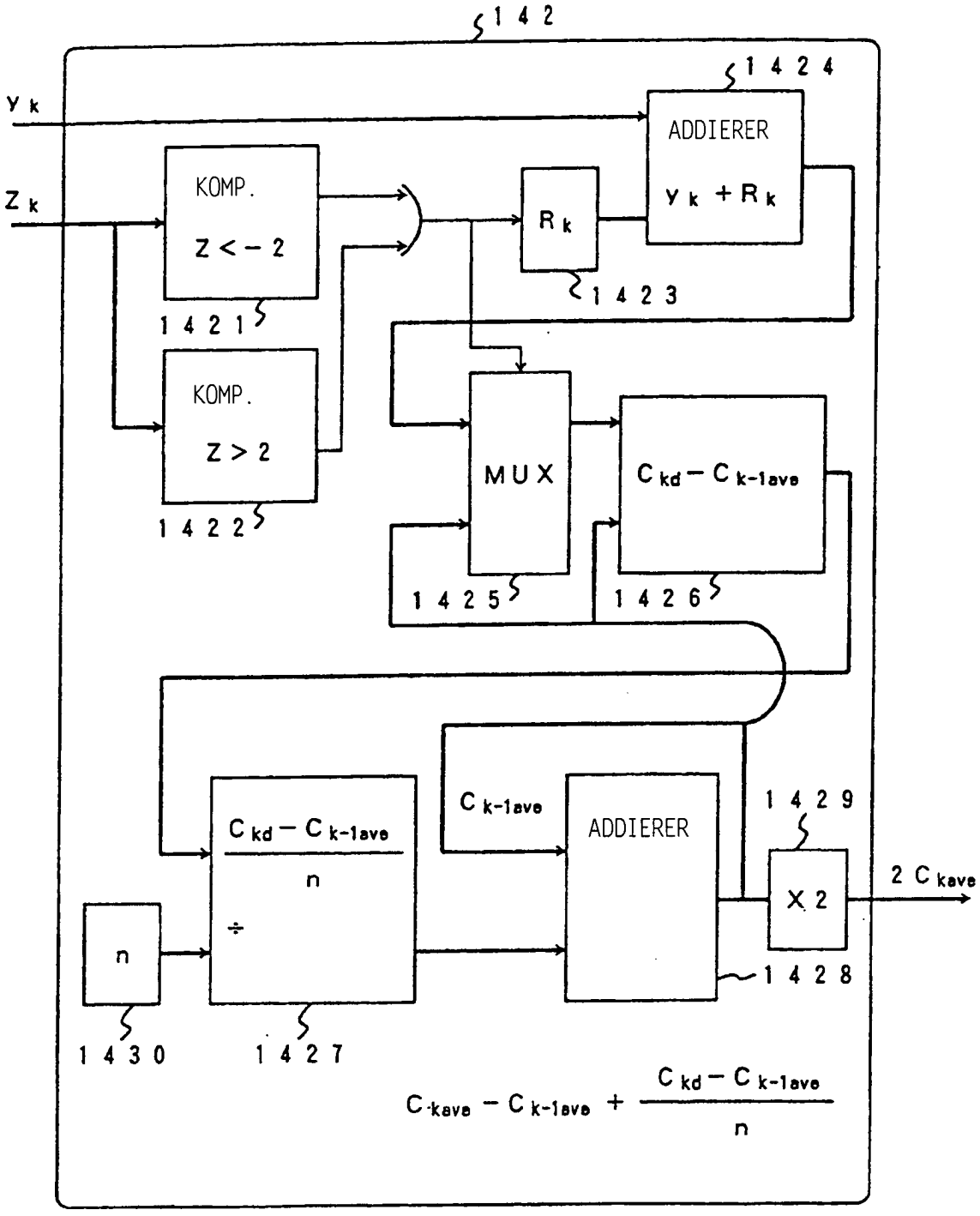

142
1424
yk
ADDIERER
yk + Rk
Zk
KOMP.
Z < − 2
1421
Rk
1423
KOMP.
Z > 2
1422
MUX
1425
Ckd − Ck-1ave
1426
Ck-1ave
ADDIERER
1429
X 2
2 Ckave
1428
Ckd − Ck-1ave
n
÷
n
1430
1427
Ckave − Ck-1ave + Ckd − Ck-1ave / n

FIG. 28

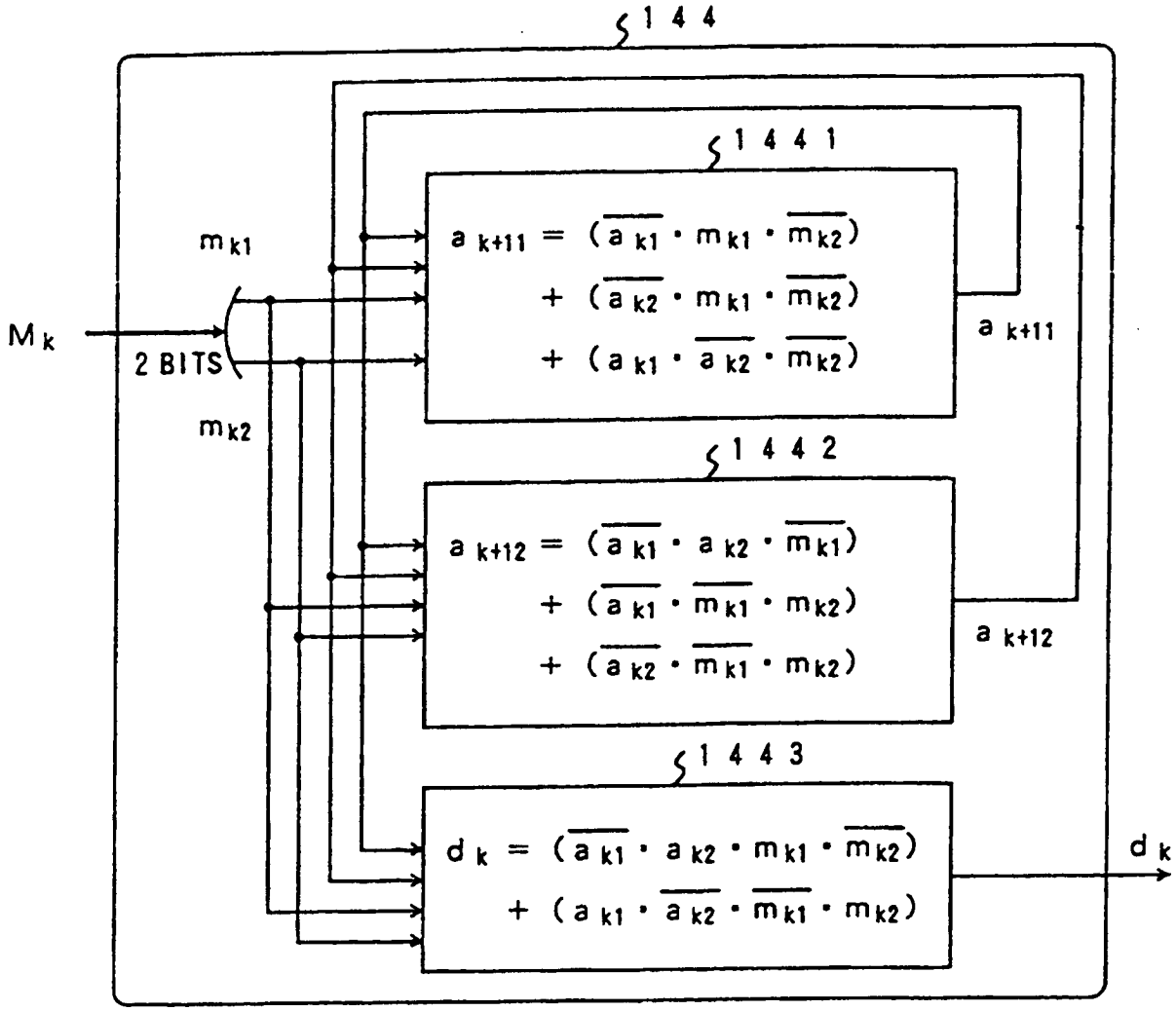

1444
1441
$a_{k+11} = (\overline{a_{k1}} \cdot m_{k1} \cdot \overline{m_{k2}}) + (\overline{a_{k2}} \cdot m_{k1} \cdot \overline{m_{k2}}) + (a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k2}})$
a_{k+11}
m_{k1}
M_k
2 BITS
m_{k2}
1442
$a_{k+12} = (\overline{a_{k1}} \cdot a_{k2} \cdot \overline{m_{k1}}) + (\overline{a_{k1}} \cdot \overline{m_{k1}} \cdot m_{k2}) + (\overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2})$
a_{k+12}
1443
$d_k = (\overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}}) + (a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2})$
d_k

FIG. 29

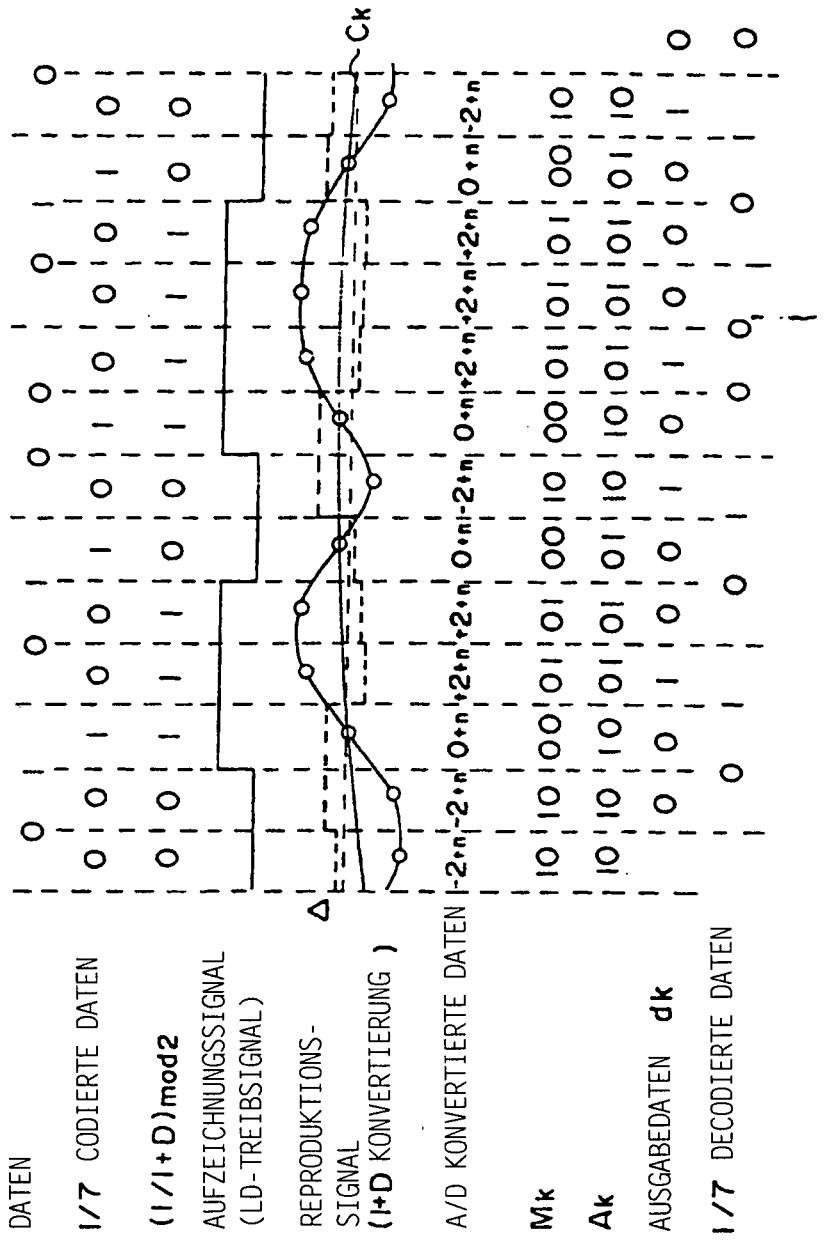

DATEN
1/7 CODIERTE DATEN
(1/1+D)mod2
AUFZEICHNUNGSSIGNAL
(LD-TREIBSIGNAL)
REPRODUKTIONS-
SIGNAL
(1+D KONVERTIERUNG)
A/D KONVERTIERTE DATEN
Mk
Ak
AUSGABEDATEN dk
1/7 DECODIERTE DATEN
Ck
Δ

FIG. 30

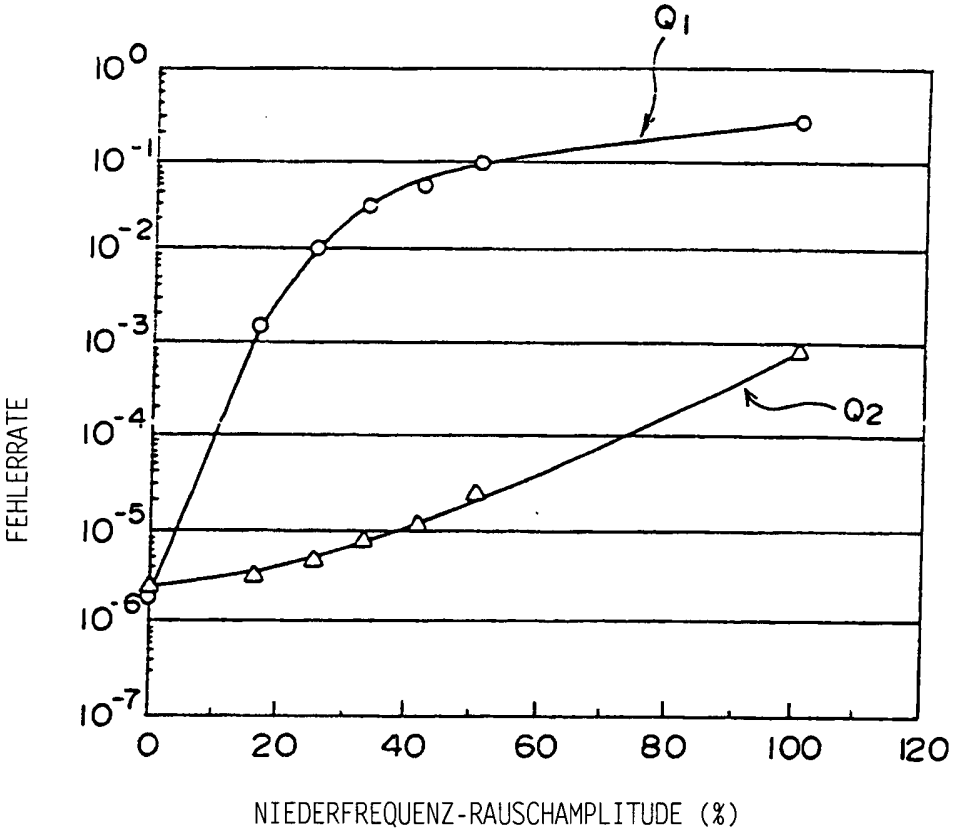

Q1
Q2
FEHLERRATE
10^{0}
10^{-1}
10^{-2}
10^{-3}
10^{-4}
10^{-5}
10^{-6}
10^{-7}
0
20
40
60
80
100
120
NIEDERFREQUENZ-RAUSCHAMPLITUDE (%)

FIG. 31

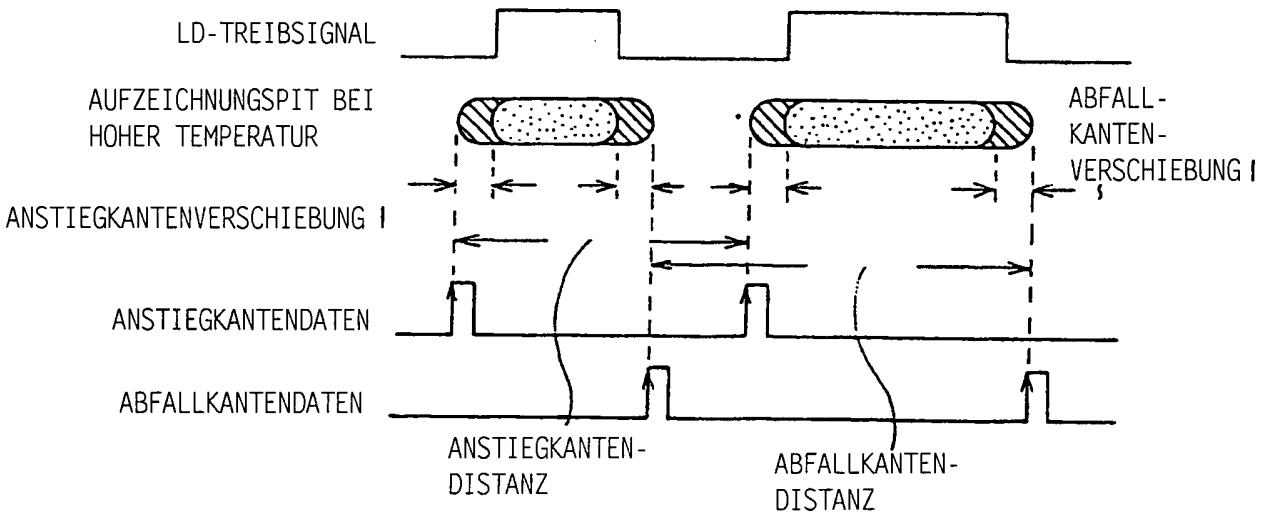

LD-TREIBSIGNAL
AUFZEICHNUNGSPIT BEI HOHER TEMPERATUR
ABFALL-KANTEN-VERSCHIEBUNG Δ
ANSTIEGKANTENVERSCHIEBUNG Δ
ANSTIEGKANTENDATEN
ABFALLKANTENDATEN
ANSTIEGKANTEN-DISTANZ
ABFALLKANTEN-DISTANZ

FIG. 32

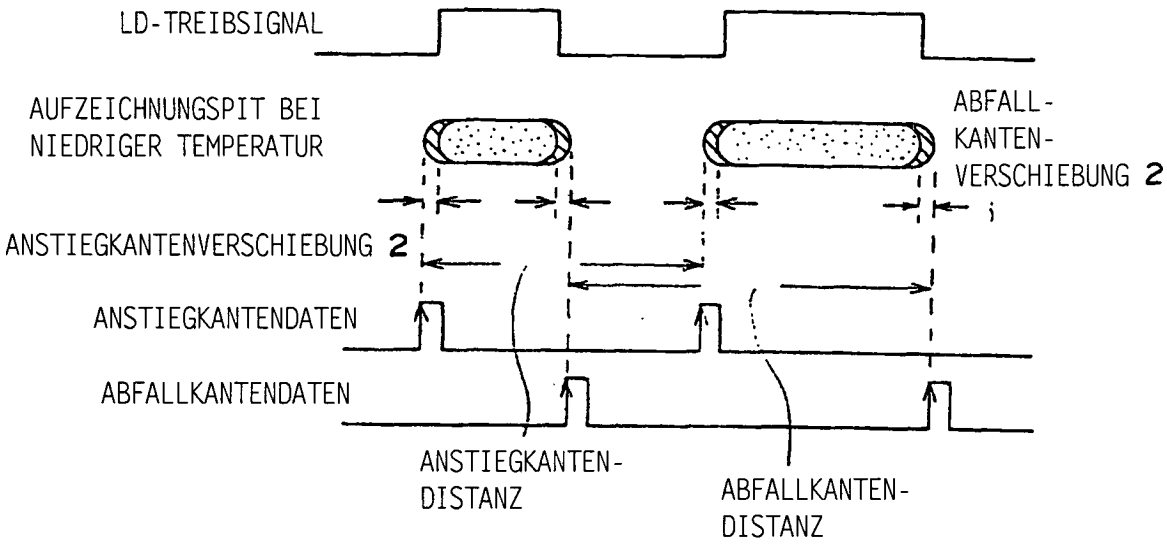

LD-TREIBSIGNAL
AUFZEICHNUNGSPIT BEI NIEDRIGER TEMPERATUR
ABFALL-KANTEN-VERSCHIEBUNG 2 j
ANSTIEGKANTENVERSCHIEBUNG 2
ANSTIEGKANTENDATEN
ABFALLKANTENDATEN
ANSTIEGKANTEN-DISTANZ
ABFALLKANTEN-DISTANZ

FIG. 33

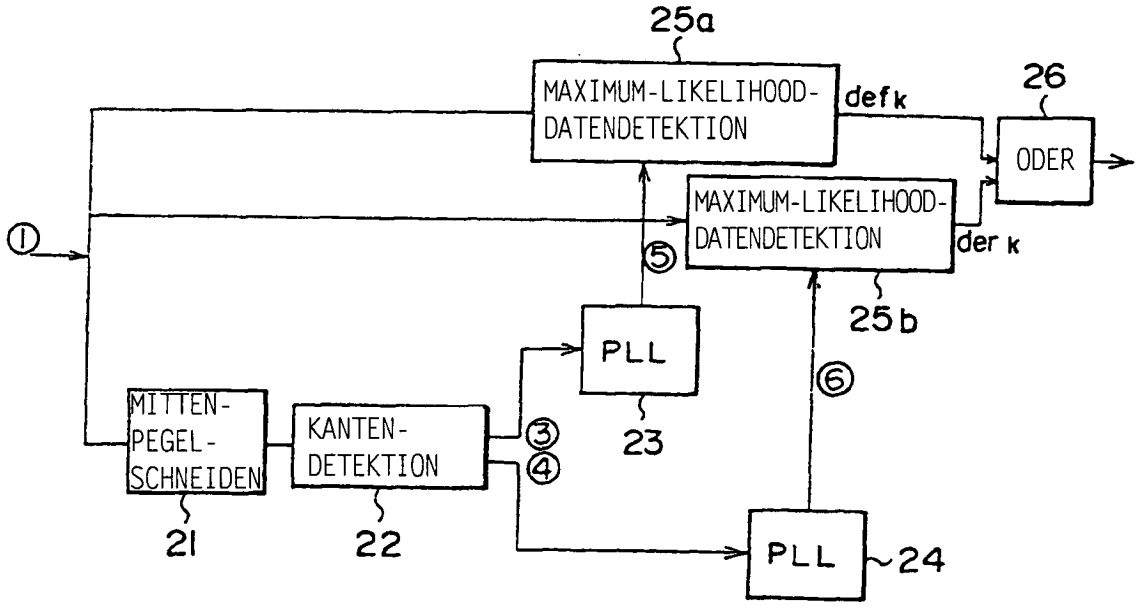

25a
MAXIMUM-LIKELIHOOD-DATENDETEKTION
defk
26
ODER
MAXIMUM-LIKELIHOOD-DATENDETEKTION
derk
25b
PLL
23
MITTEN-PEGEL-SCHNEIDEN
21
KANTEN-DETEKTION
22
PLL
24
i
3
4
5
6

FIG. 34

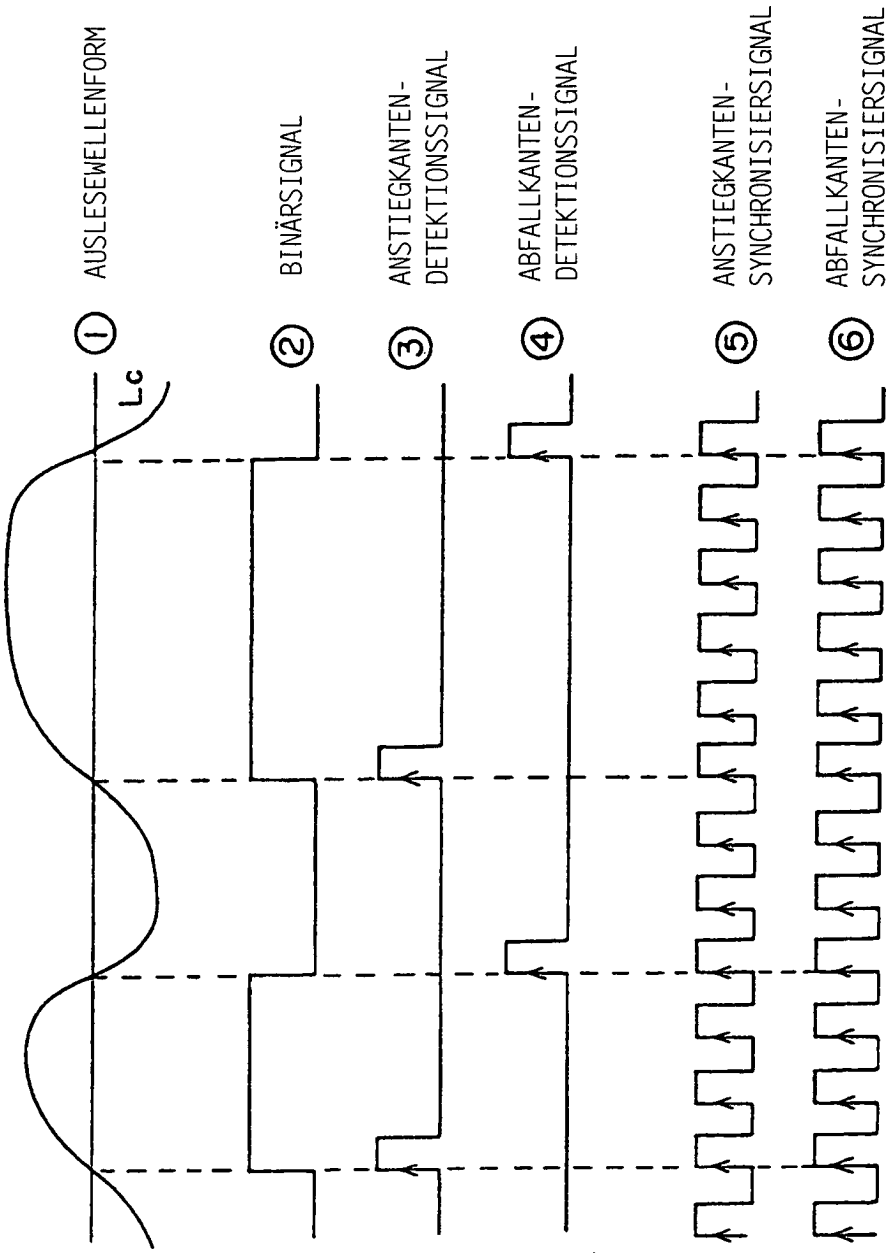

① AUSLESEWELLENFORM
Lc
② BINÄRSIGNAL
③ ANSTIEGKANTEN-DETEKTIONSSIGNAL
④ ABFALLKANTEN-DETEKTIONSSIGNAL
⑤ ANSTIEGKANTEN-SYNCHRONISIERSIGNAL
⑥ ABFALLKANTEN-SYNCHRONISIERSIGNAL

FIG. 35

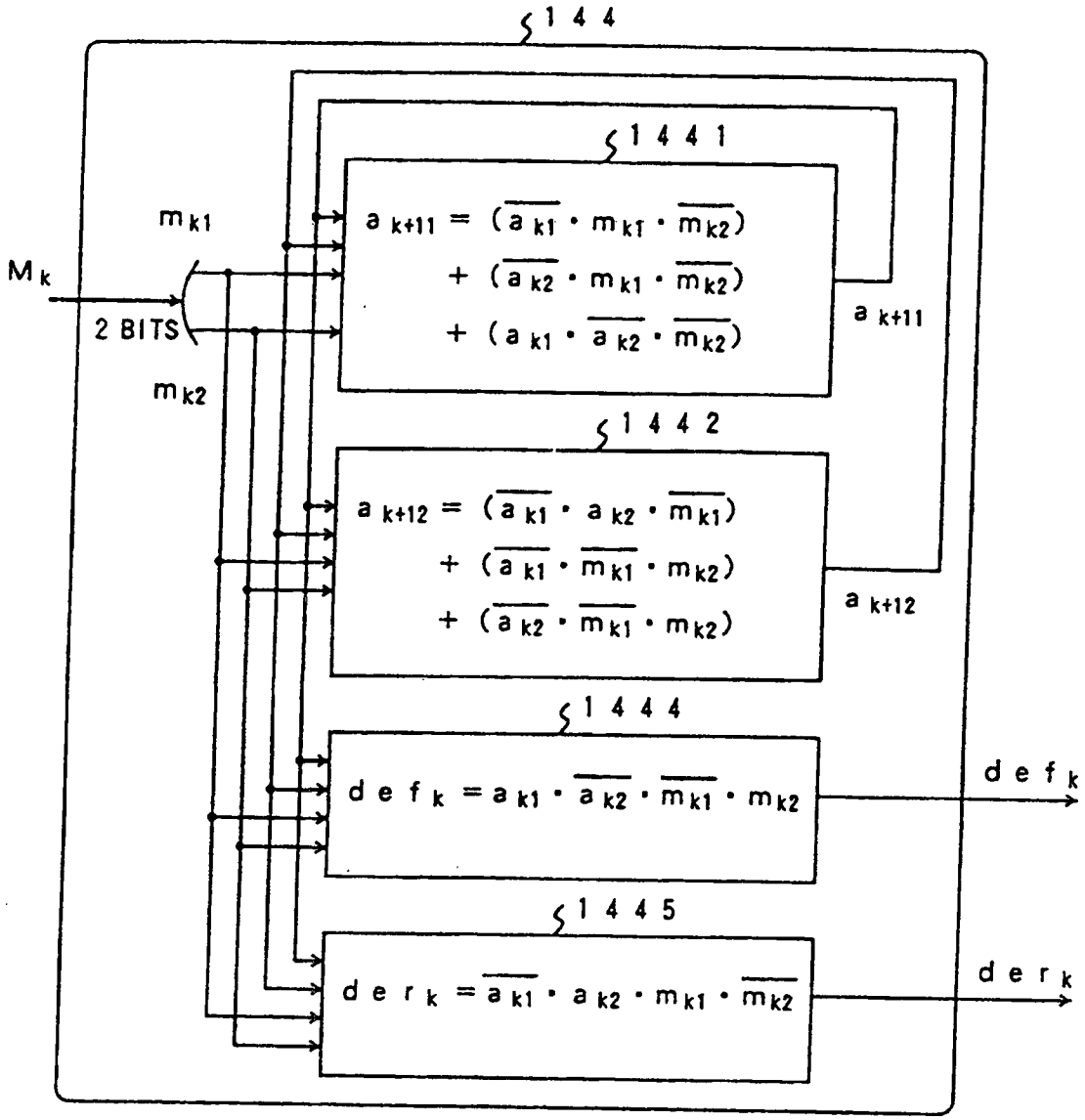
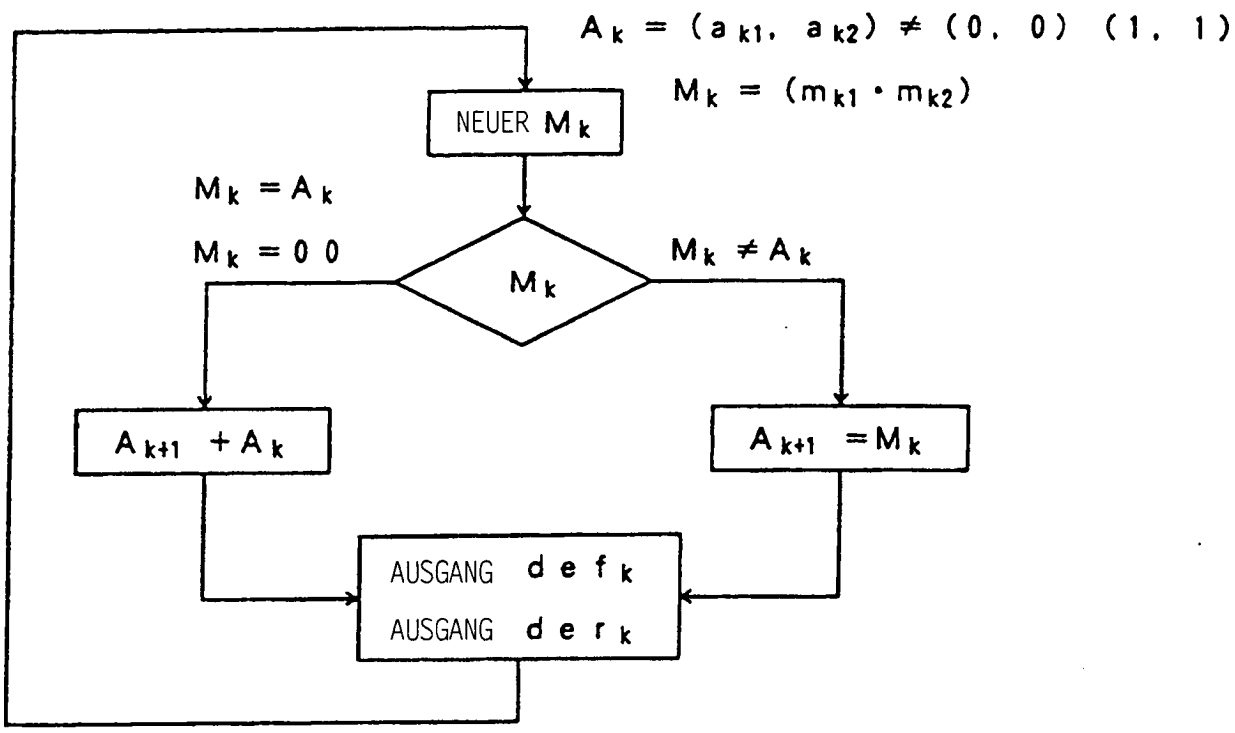

1444
1441
$a_{k+11} = (\overline{a_{k1}} \cdot m_{k1} \cdot \overline{m_{k2}}) + (\overline{a_{k2}} \cdot m_{k1} \cdot \overline{m_{k2}}) + (a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k2}})$
a_{k+11}
m_{k1}
M_k
2 BITS
m_{k2}
1442
$a_{k+12} = (\overline{a_{k1}} \cdot a_{k2} \cdot \overline{m_{k1}}) + (\overline{a_{k1}} \cdot \overline{m_{k1}} \cdot m_{k2}) + (\overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2})$
a_{k+12}
1444
$def_k = a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2}$
def_k
1445
$der_k = \overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}}$
der_k

FIG. 36



$$def_k = a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2}$$

$$der_k = \overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}}$$

FIG. 37

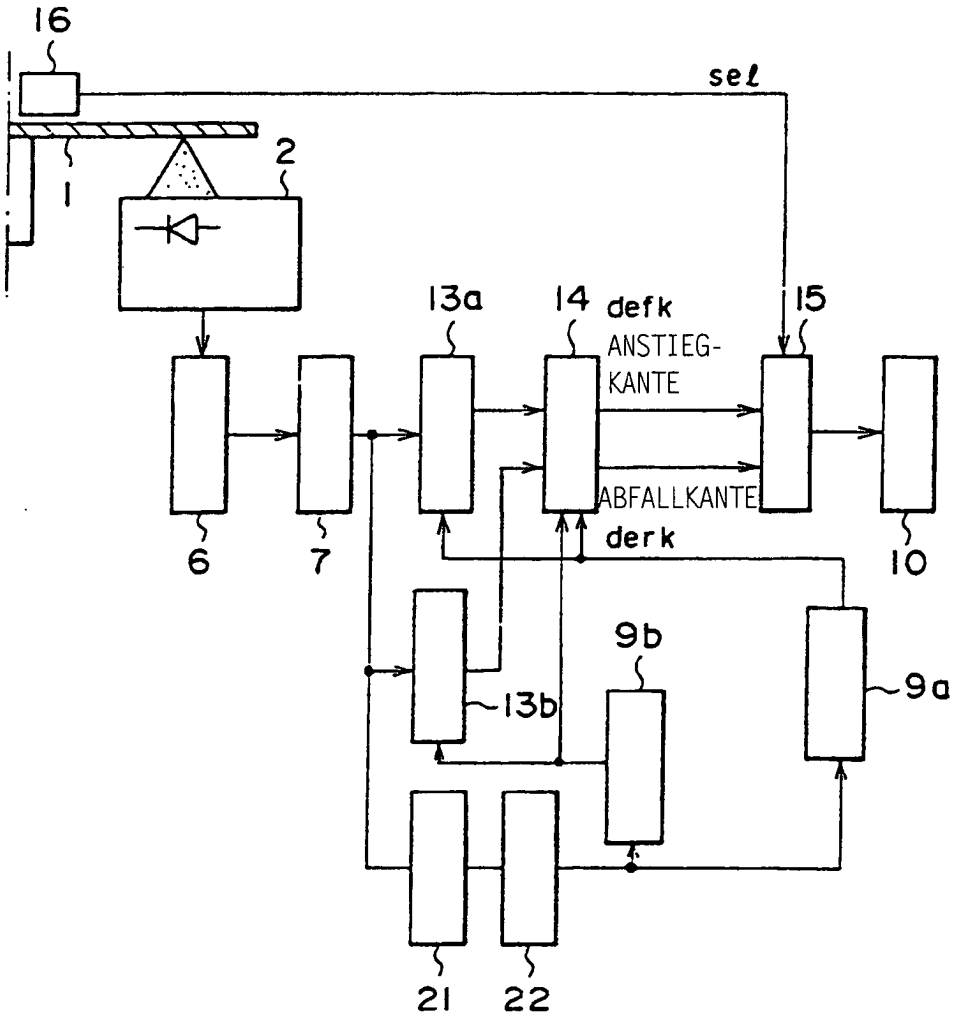

16
sel
2
1
13a
14
defk
ANSTIEG-
KANTE
15
ABFALLKANTE
derk
6
7
10
9b
13b
9a
21
22

FIG. 38

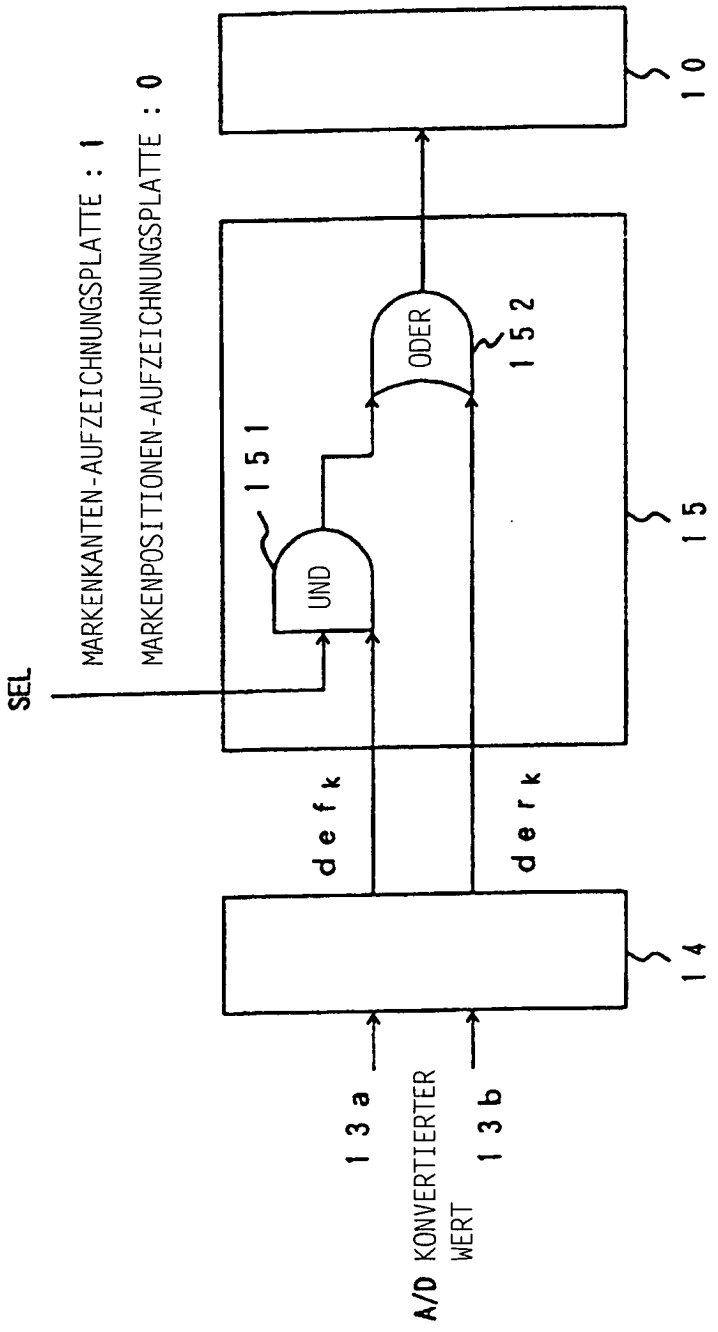

SEL
MARKENKANTEN-AUFZEICHNUNGSPLATTE : 1
MARKENPOSITIONEN-AUFZEICHNUNGSPLATTE : 0
UND
151
ODER
152
15
10
14
defk
derk
13a
13b
A/D KONVERTIERTER WERT

FIG. 39

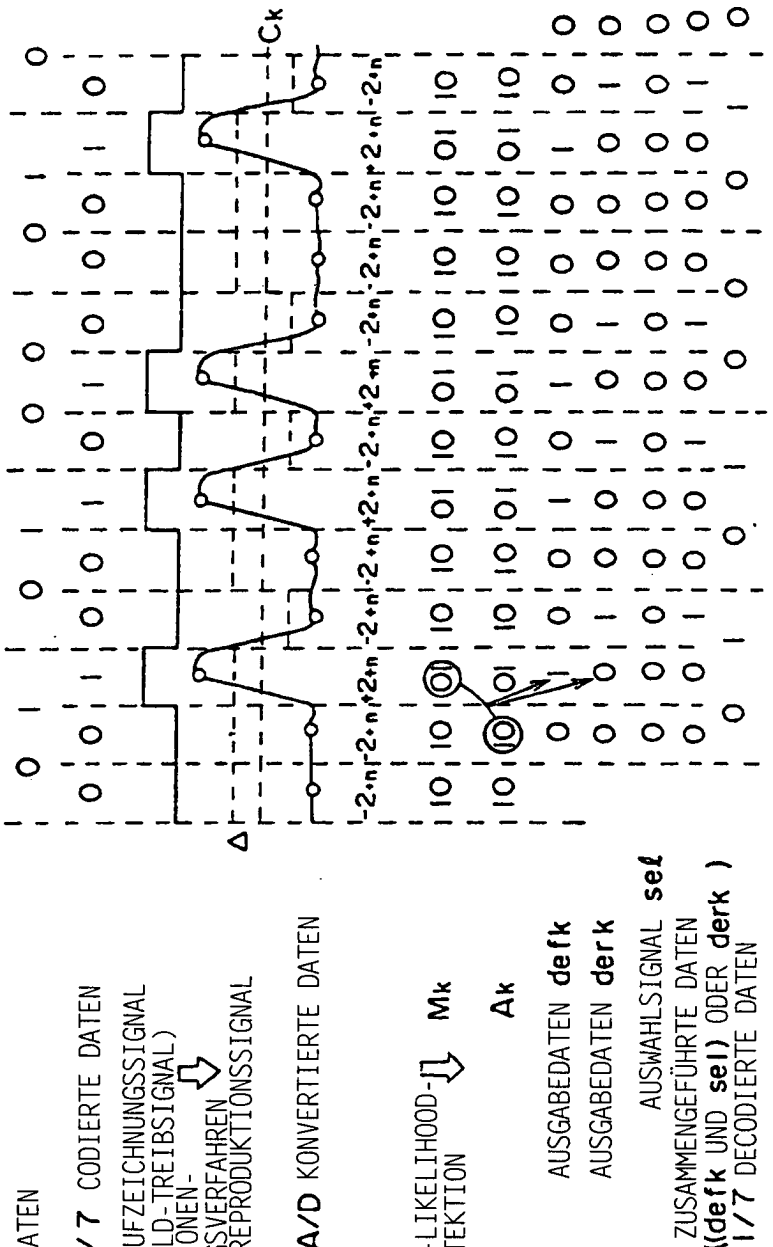

DATEN
1/7 CODIERTE DATEN
AUFZEICHNUNGSSIGNAL (LD-TREIBSIGNAL)
MARKENPOSITIONEN-AUFZEICHNUNGSVERFAHREN
REPRODUKTIONSSIGNAL
A/D KONVERTIERTE DATEN
MAXIMUM-LIKELIHOOD-DATENDETEKTION
Mk
Ak
AUSGABEDATEN defk
AUSGABEDATEN derk
AUSWAHLSIGNAL sel
ZUSAMMENGEFÜHRTE DATEN ((defk UND sel) ODER derk)
1/7 DECODIERTE DATEN
Δ
Ck

FIG. 40

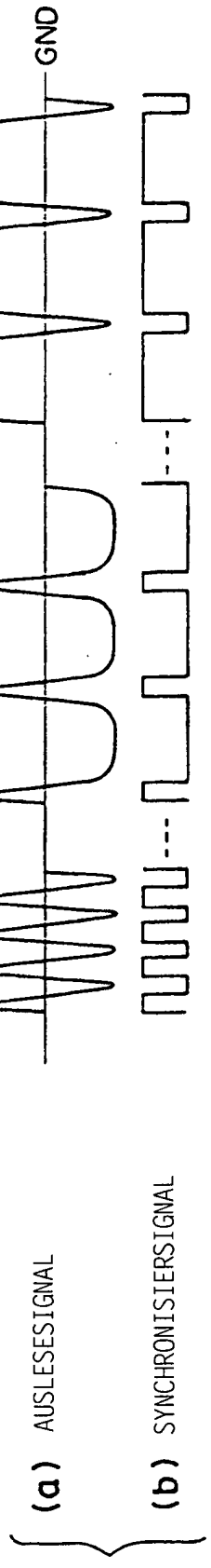


FIG. 41

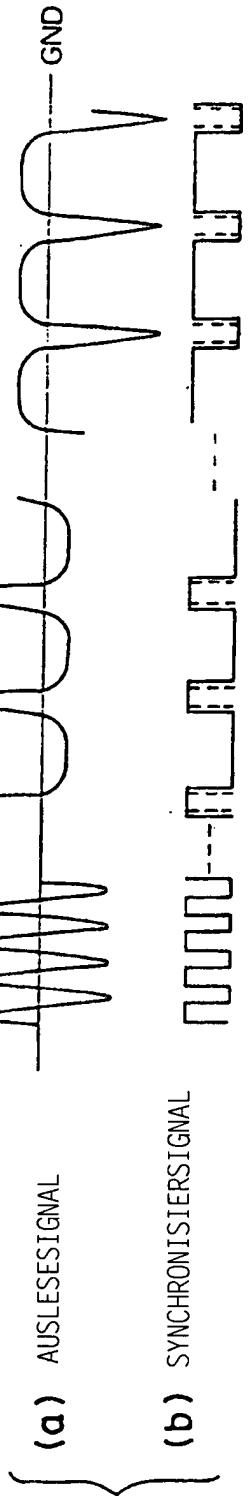


FIG. 42

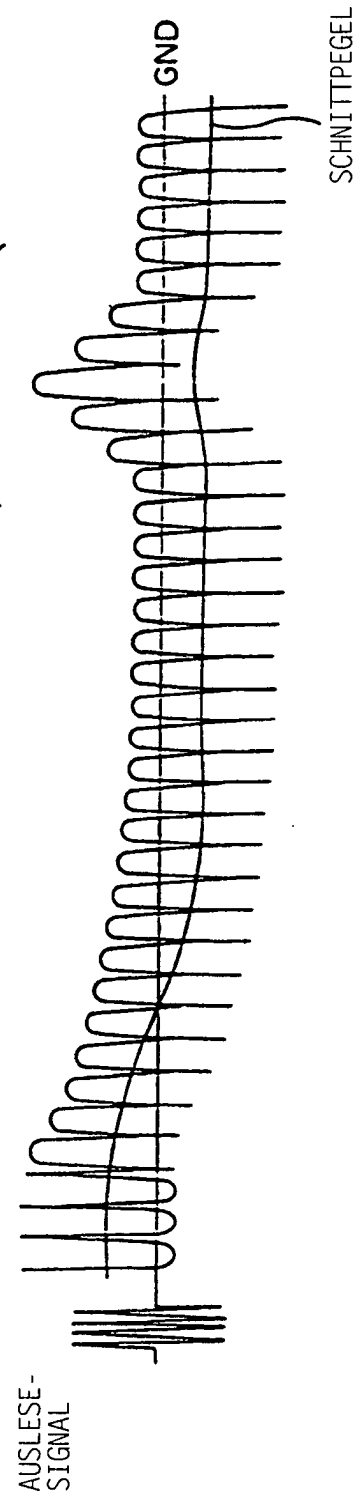

HÜLLKURVENVARIATION IN ABHÄNGIG-
KEIT VOM AUFZEICHNUNGSMUSTER
HÜLLKURVENVARIATION IN ABHÄNGIG-
KEIT VON DER UNGLEICHMÄSSIGKEIT
DER DOPPELBRECHUNG
GND
SCHNITTPEGEL
AUSLESE-
SIGNAL

FIG. 43

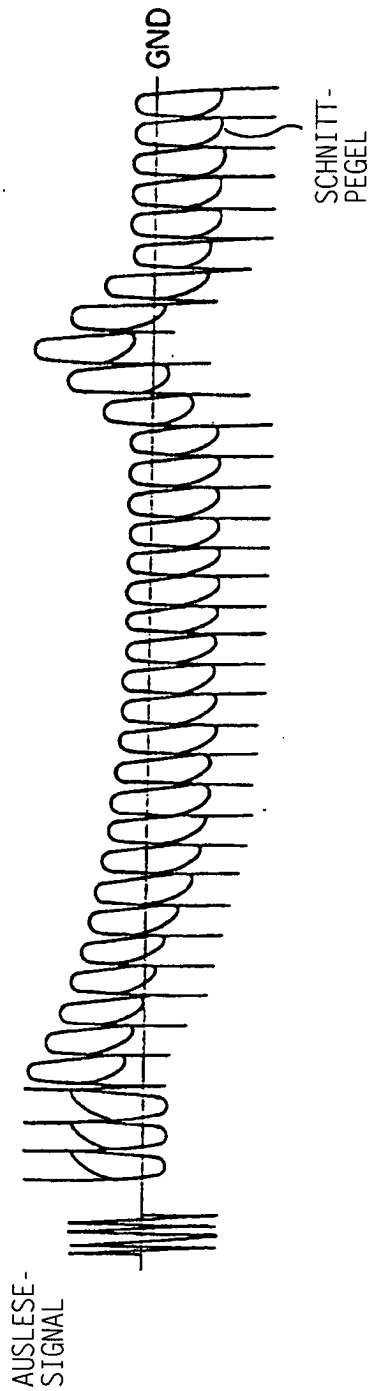


FIG. 44

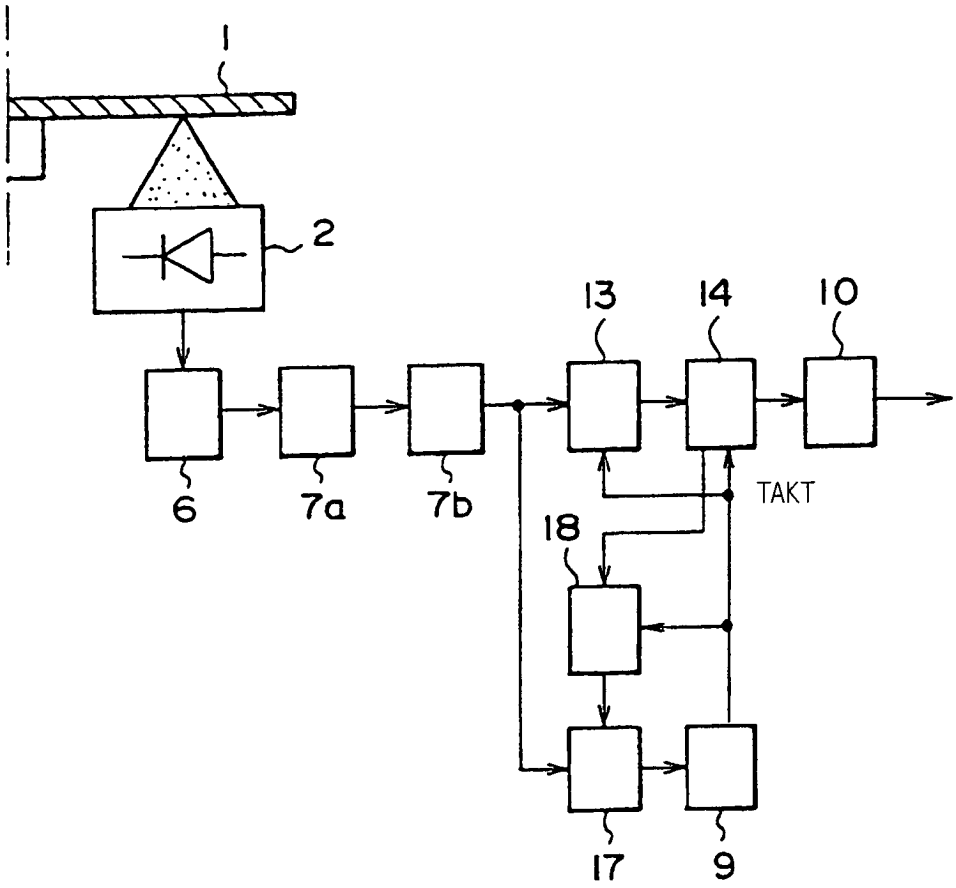


FIG. 45

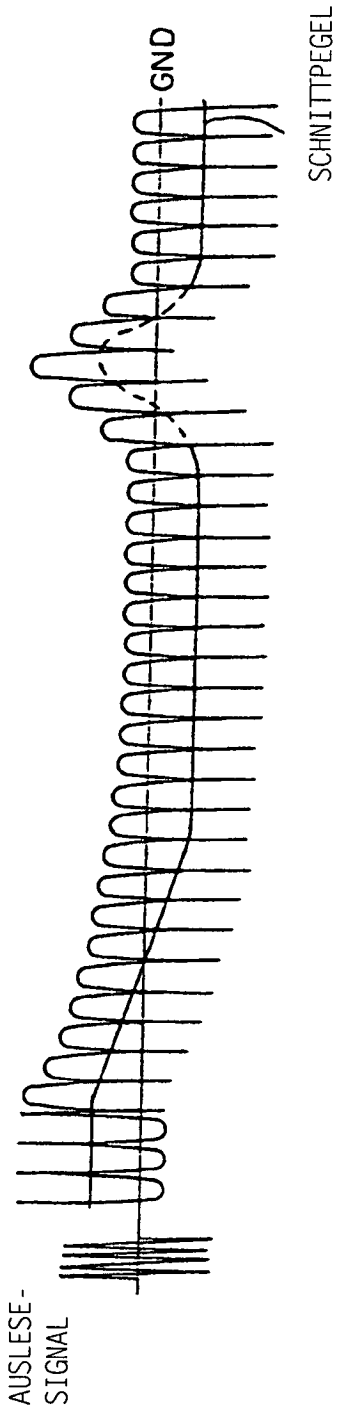


FIG. 46

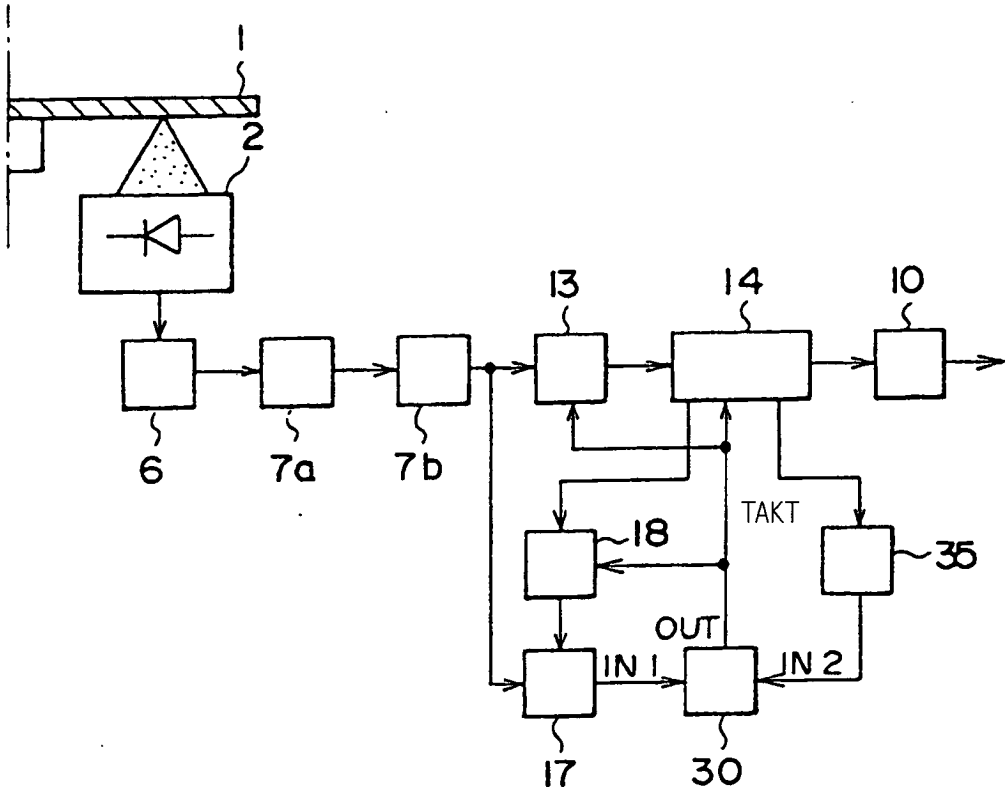


FIG. 47

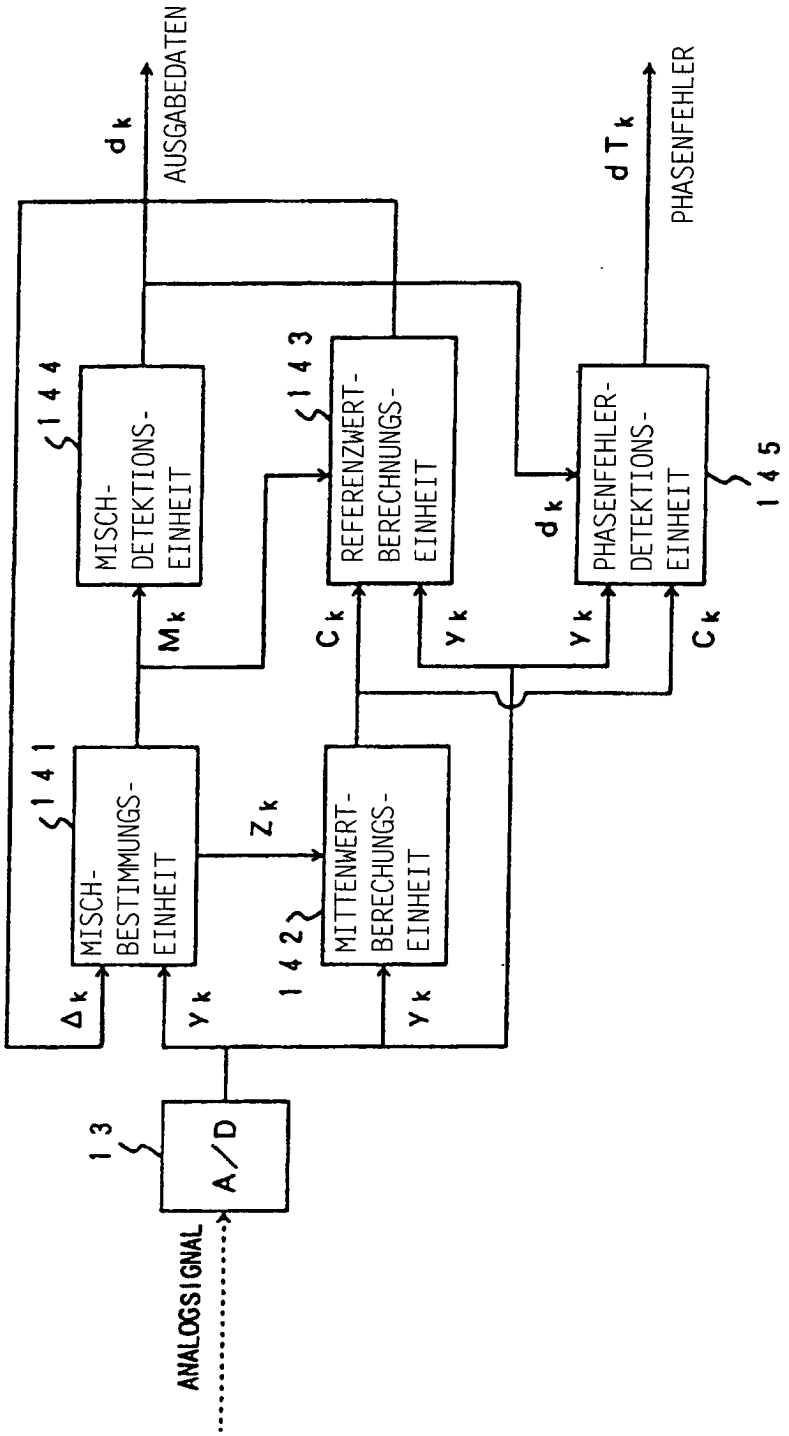

ANALOGSIGNAL
A/D
13
MISCH-BESTIMMUNGS-EINHEIT
141
MITTENWERT-BERECHNUNGS-EINHEIT
142
REFERENZWERT-BERECHNUNGS-EINHEIT
143
MISCH-DETEKTIONS-EINHEIT
144
PHASENFEHLER-DETEKTIONS-EINHEIT
145
AUSGABEDATEN
PHASENFEHLER
Δ_k
Y_k
Z_k
M_k
C_k
d_k
dT_k

FIG. 48

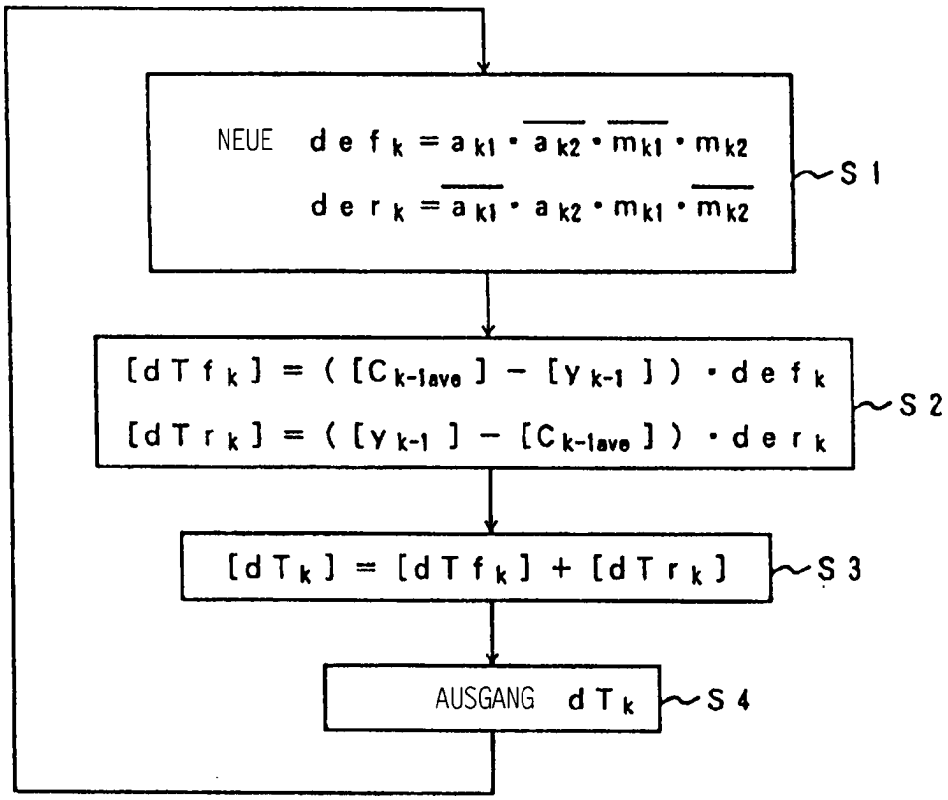

NEUE $def_k = a_{k1} \cdot \overline{a_{k2}} \cdot \overline{m_{k1}} \cdot m_{k2}$
$der_k = \overline{a_{k1}} \cdot a_{k2} \cdot m_{k1} \cdot \overline{m_{k2}}$
S1
$[dTf_k] = ([C_{k-1ave}] - [y_{k-1}]) \cdot def_k$
$[dTr_k] = ([y_{k-1}] - [C_{k-1ave}]) \cdot der_k$
S2
$[dT_k] = [dTf_k] + [dTr_k]$
S3
AUSGANG dT_k
S4

FIG. 49

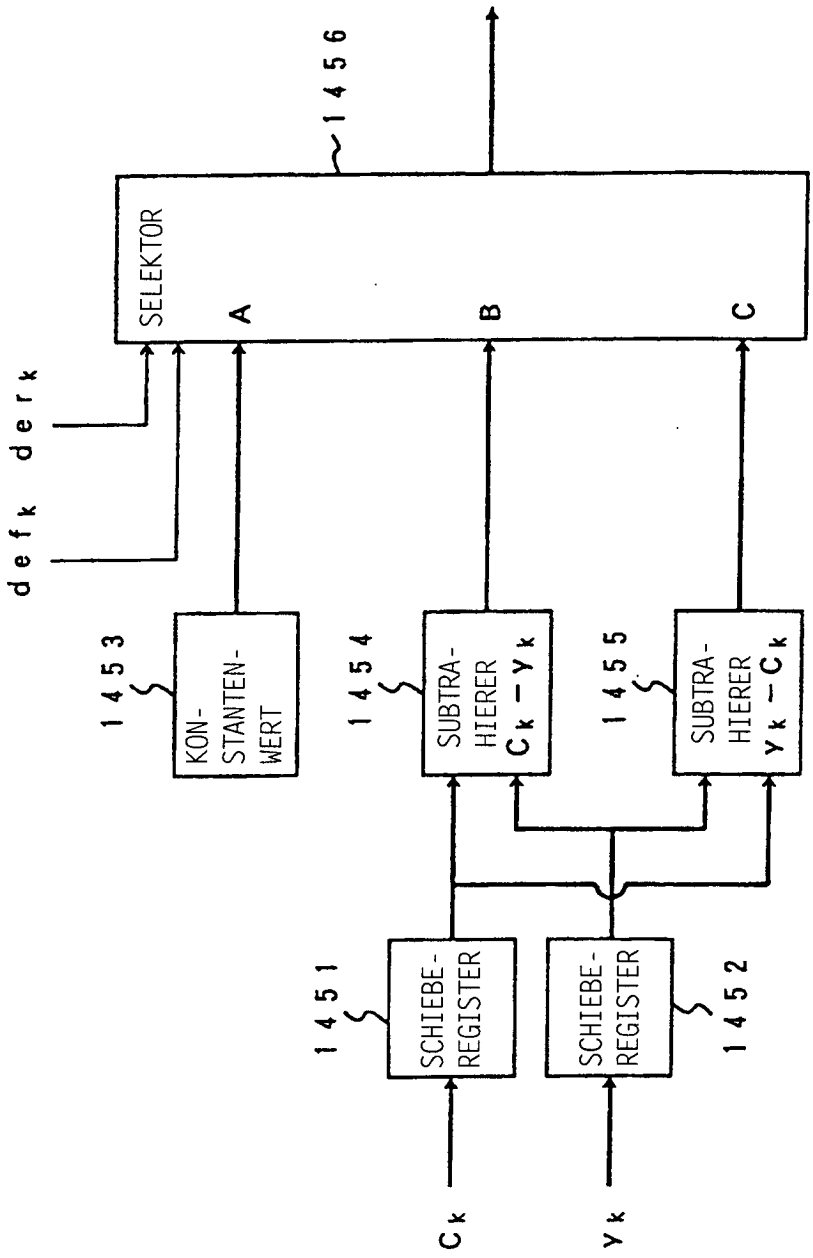

1456
SELEKTOR
A
B
C
defk derk
1453
KON-
STANTEN-
WERT
1454
SUBTRA-
HIERER
Ck − Yk
1455
SUBTRA-
HIERER
Yk − Ck
1451
SCHIEBE-
REGISTER
1452
SCHIEBE-
REGISTER
Ck
Yk

FIG. 50

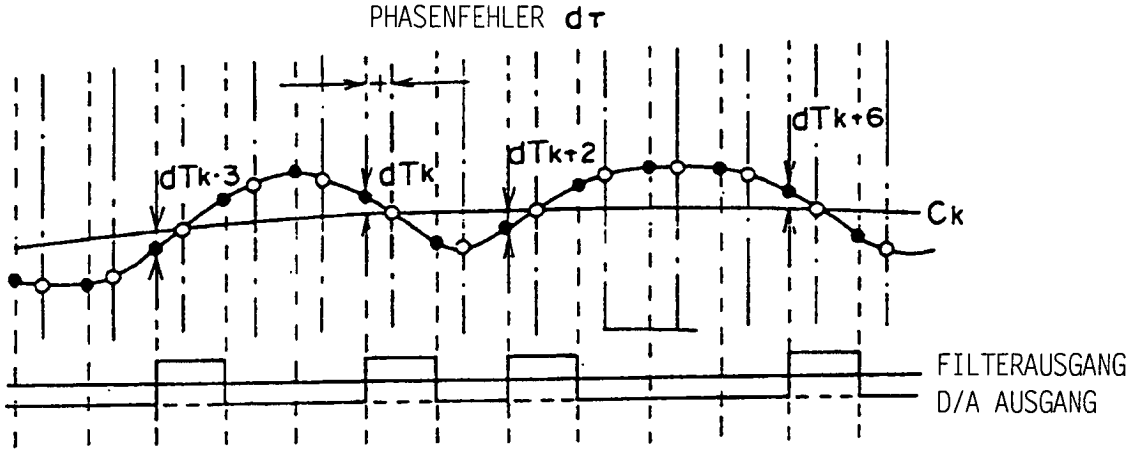

PHASENFEHLER dτ
dTk-3
dTk
dTk+2
dTk+6
Ck
FILTERAUSGANG
D/A AUSGANG

FIG. 51

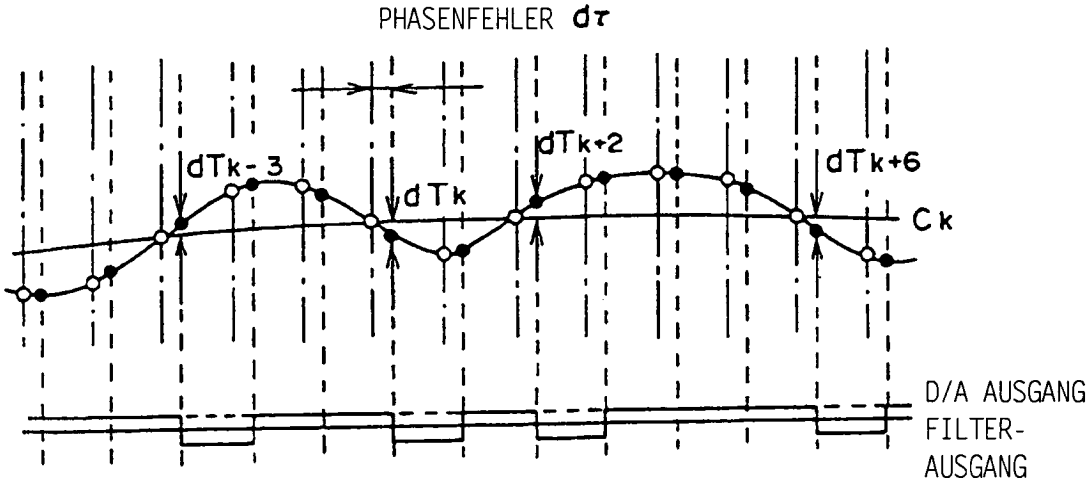

PHASENFEHLER dτ
dTk-3
dTk
dTk+2
dTk+6
Ck
D/A AUSGANG
FILTER-
AUSGANG

FIG. 52

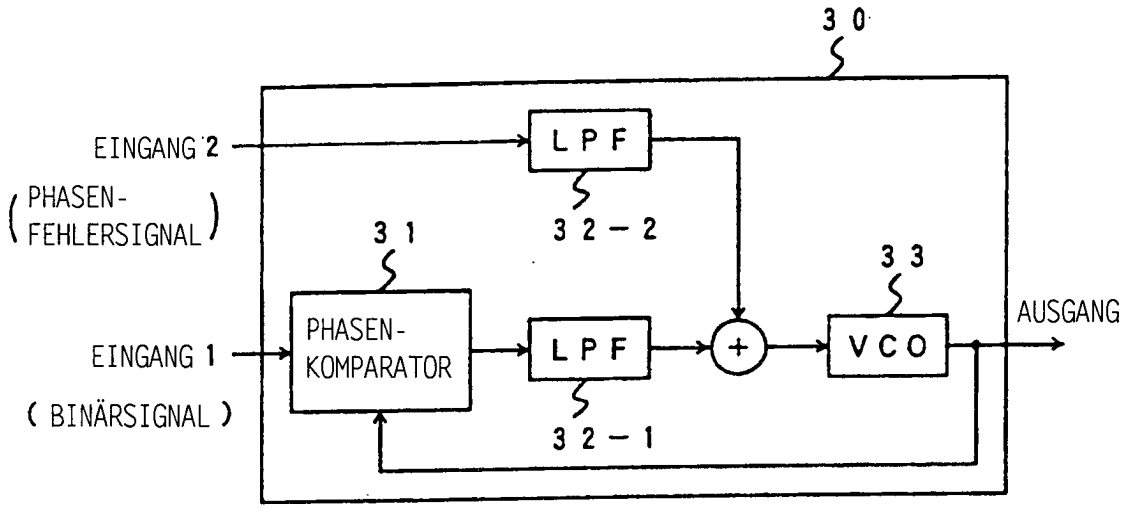

30
EINGANG 2
(PHASEN-FEHLERSIGNAL)
LPF
32-2
31
33
PHASEN-KOMPARATOR
LPF
VCO
AUSGANG
EINGANG 1
(BINÄRSIGNAL)
32-1

FIG. 53

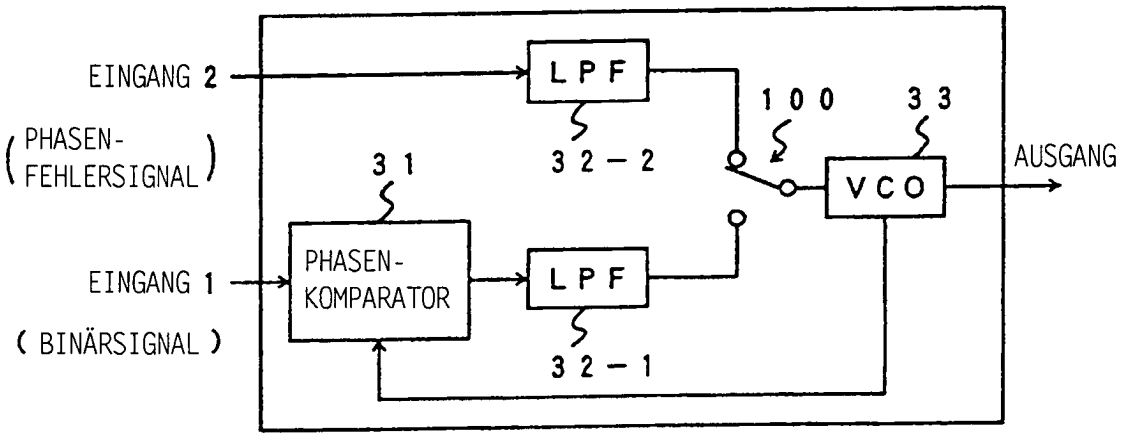

EINGANG 2
(PHASEN-FEHLERSIGNAL)
LPF
32-2
100
33
31
VCO
AUSGANG
PHASEN-KOMPARATOR
LPF
EINGANG 1
(BINÄRSIGNAL)
32-1

FIG. 54

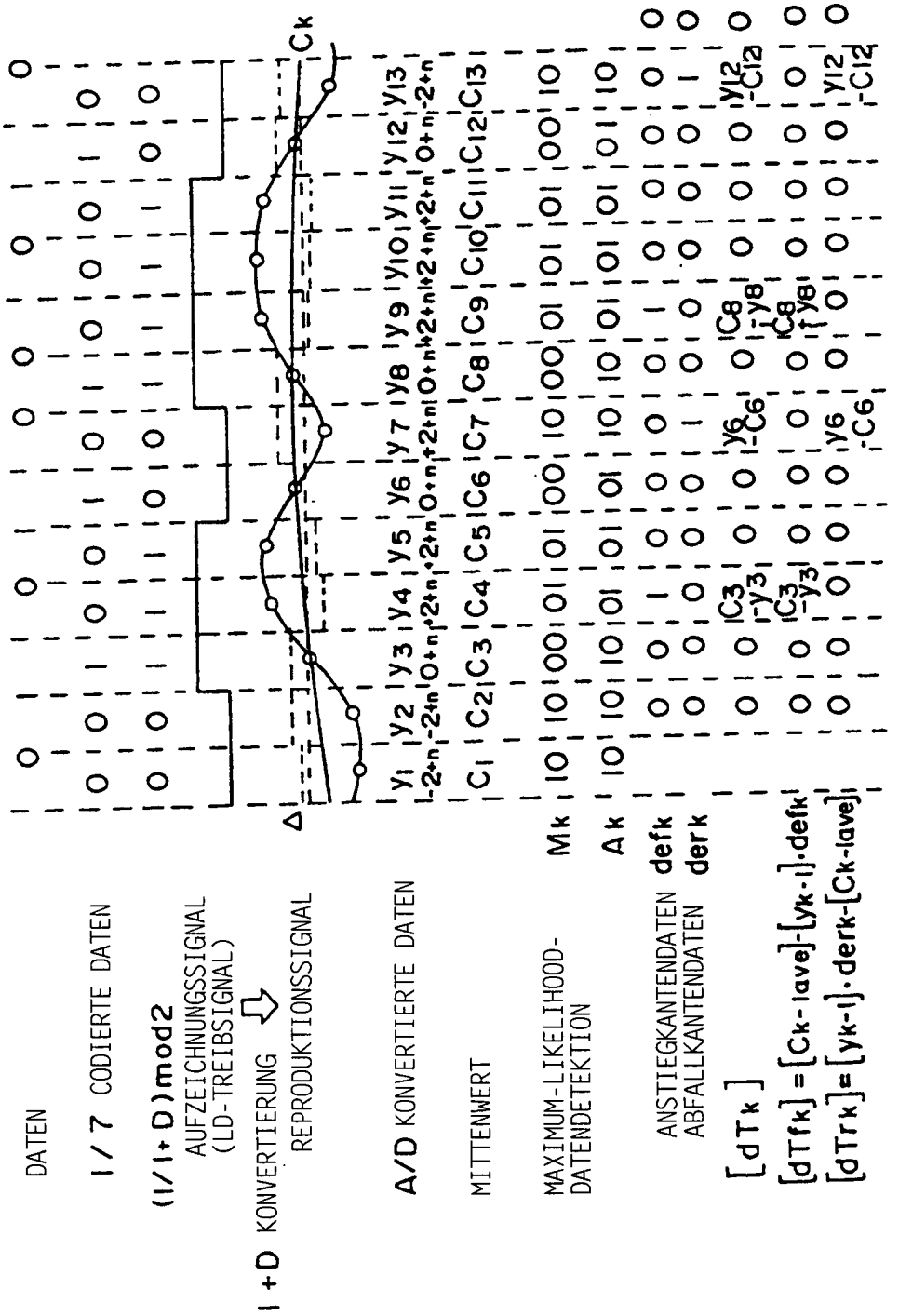

DATEN
1/7 CODIERTE DATEN
(1/1+D)mod2
AUFZEICHNUNGSSIGNAL
(LD-TREIBSIGNAL)
1+D KONVERTIERUNG
REPRODUKTIONSSIGNAL
A/D KONVERTIERTE DATEN
MITTENWERT
MAXIMUM-LIKELIHOOD-
DATENDETEKTION
Mk
Ak
defk
derk
ANSTIEGKANTENDATEN
ABFALLKANTENDATEN
[dTk]
[dTfk] = [Ck-1ave]-[yk-1]·defk
[dTrk]= [yk-1]·derk-[Ck-1ave]
Ck
Δ

FIG. 55

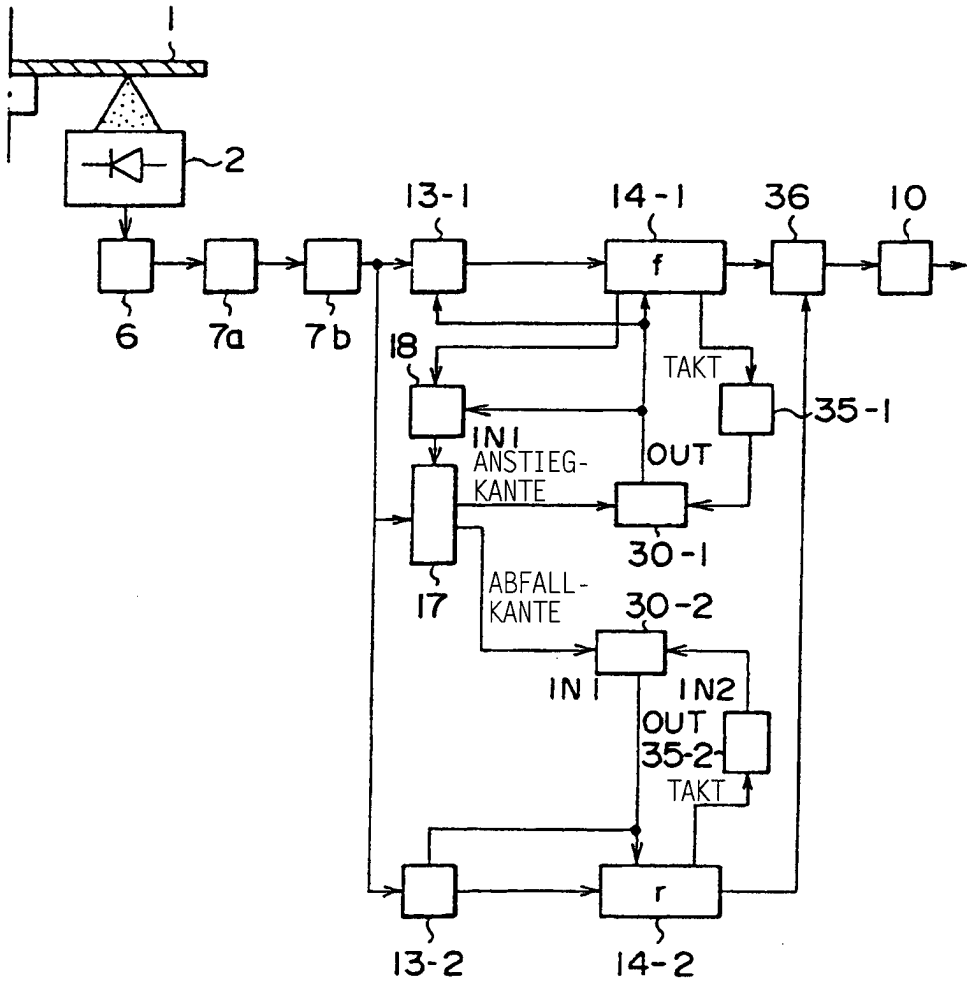

1
2
13-1
14-1
36
10
f
6
7a
7b
18
TAKT
35-1
IN1
ANSTIEG-
KANTE
OUT
30-1
17
ABFALL-
KANTE
30-2
IN1
IN2
OUT
35-2
TAKT
r
13-2
14-2

FIG. 56

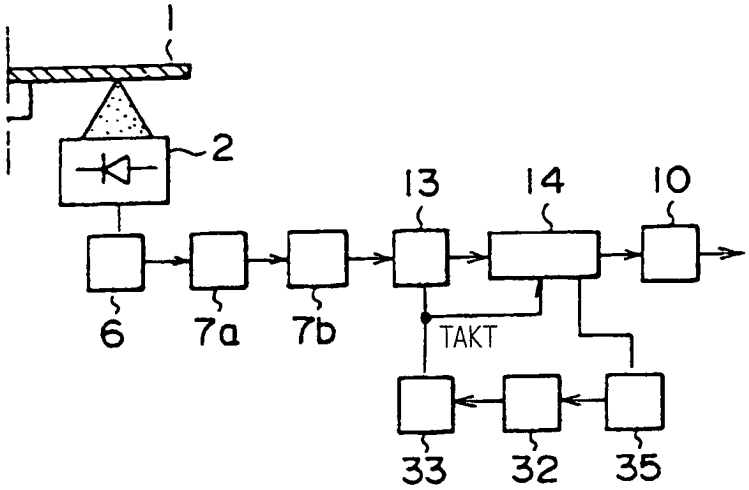

1
2
13
14
10
6
7a
7b
TAKT
33
32
35

FIG. 57

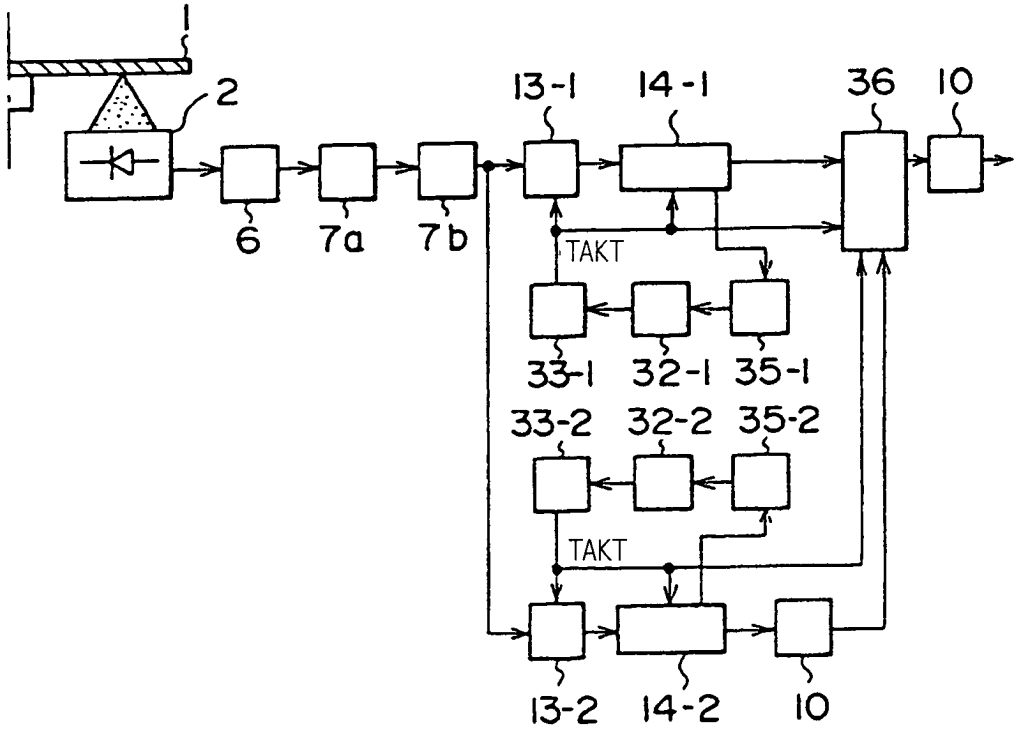

1
2
13-1
14-1
36
10
6
7a
7b
TAKT
33-1
32-1
35-1
33-2
32-2
35-2
TAKT
13-2
14-2
10

FIG. 58

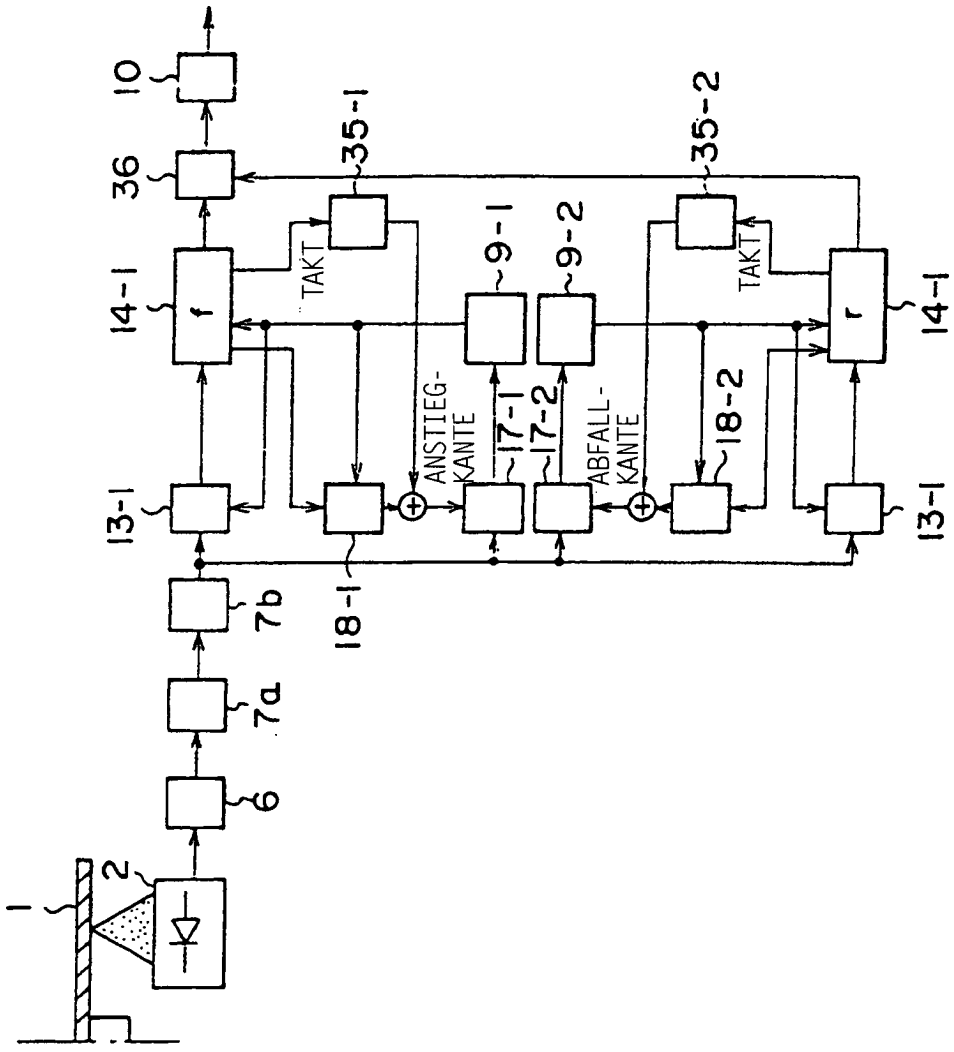

1
2
6
7a
7b
10
36
14-1
f
13-1
18-1
35-1
TAKT
9-1
9-2
ANSTIEG-KANTE
17-1
17-2
ABFALL-KANTE
18-2
35-2
TAKT
r
14-1
13-1

FIG. 59

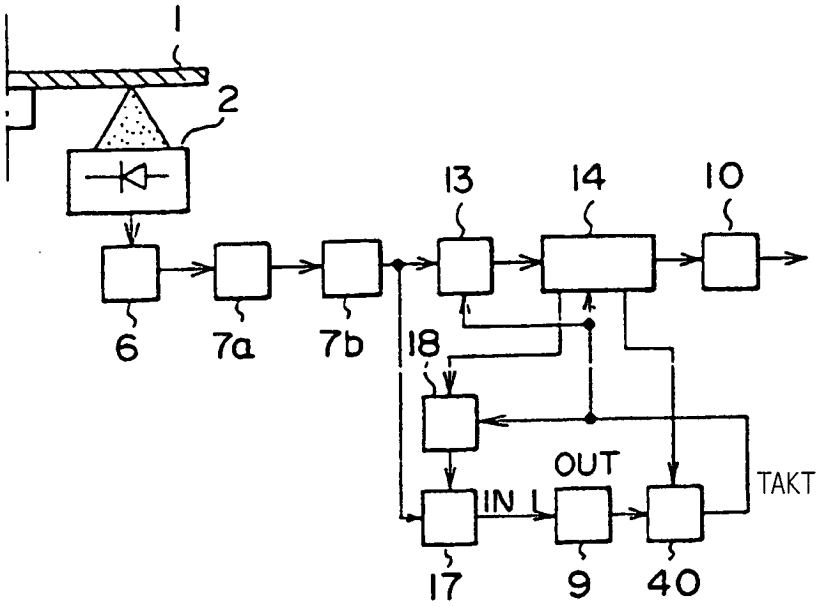

1
2
13
14
10
6
7a
7b
18
OUT
IN
TAKT
17
9
40

FIG. 60

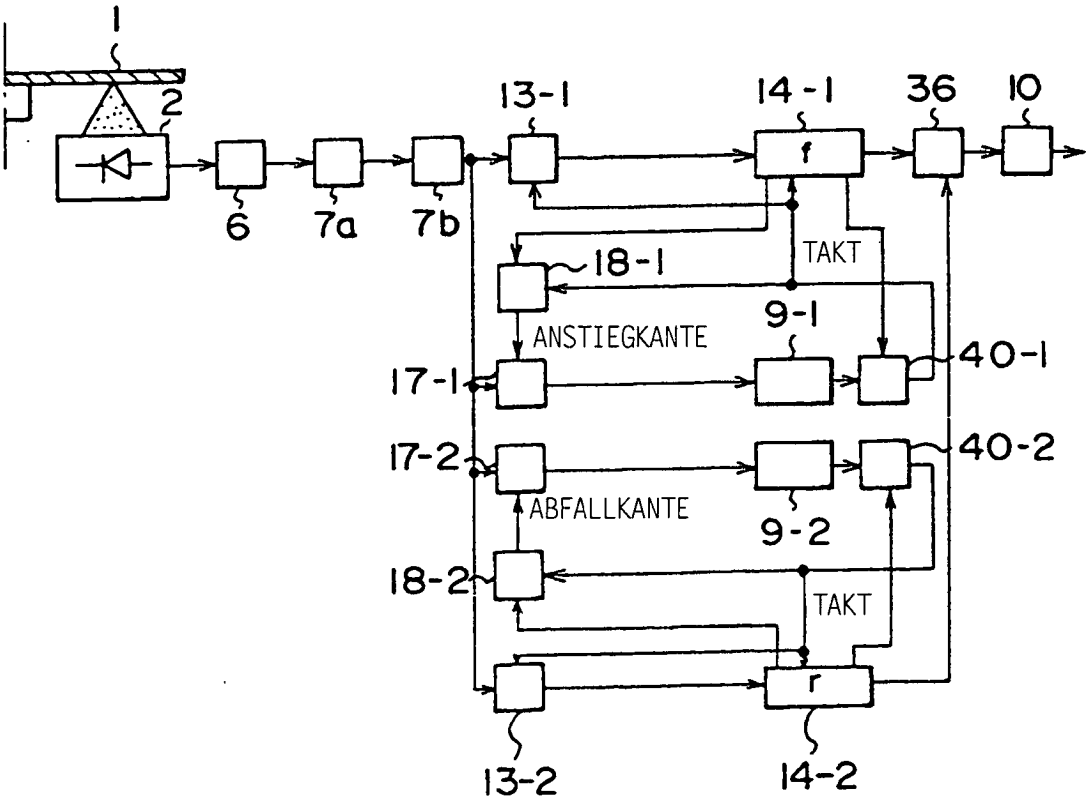

1
2
13-1
14-1
36
10
6
7a
7b
f
18-1
TAKT
9-1
ANSTIEGKANTE
17-1
40-1
17-2
40-2
ABFALLKANTE
9-2
18-2
TAKT
r
13-2
14-2

FIG. 61

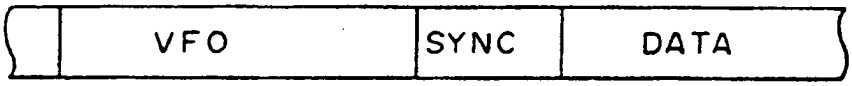

VFO
SYNC
DATA

FIG. 62

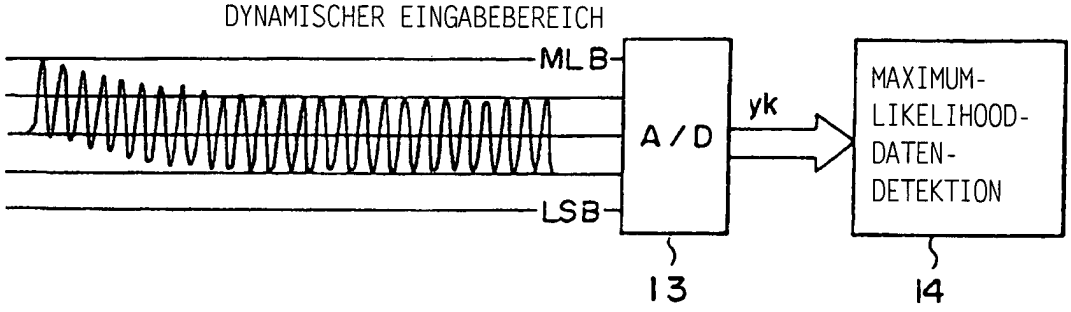

DYNAMISCHER EINGABEBEREICH
MLB
LSB
A/D
yk
MAXIMUM-
LIKELIHOOD-
DATEN-
DETEKTION
13
14

FIG. 63

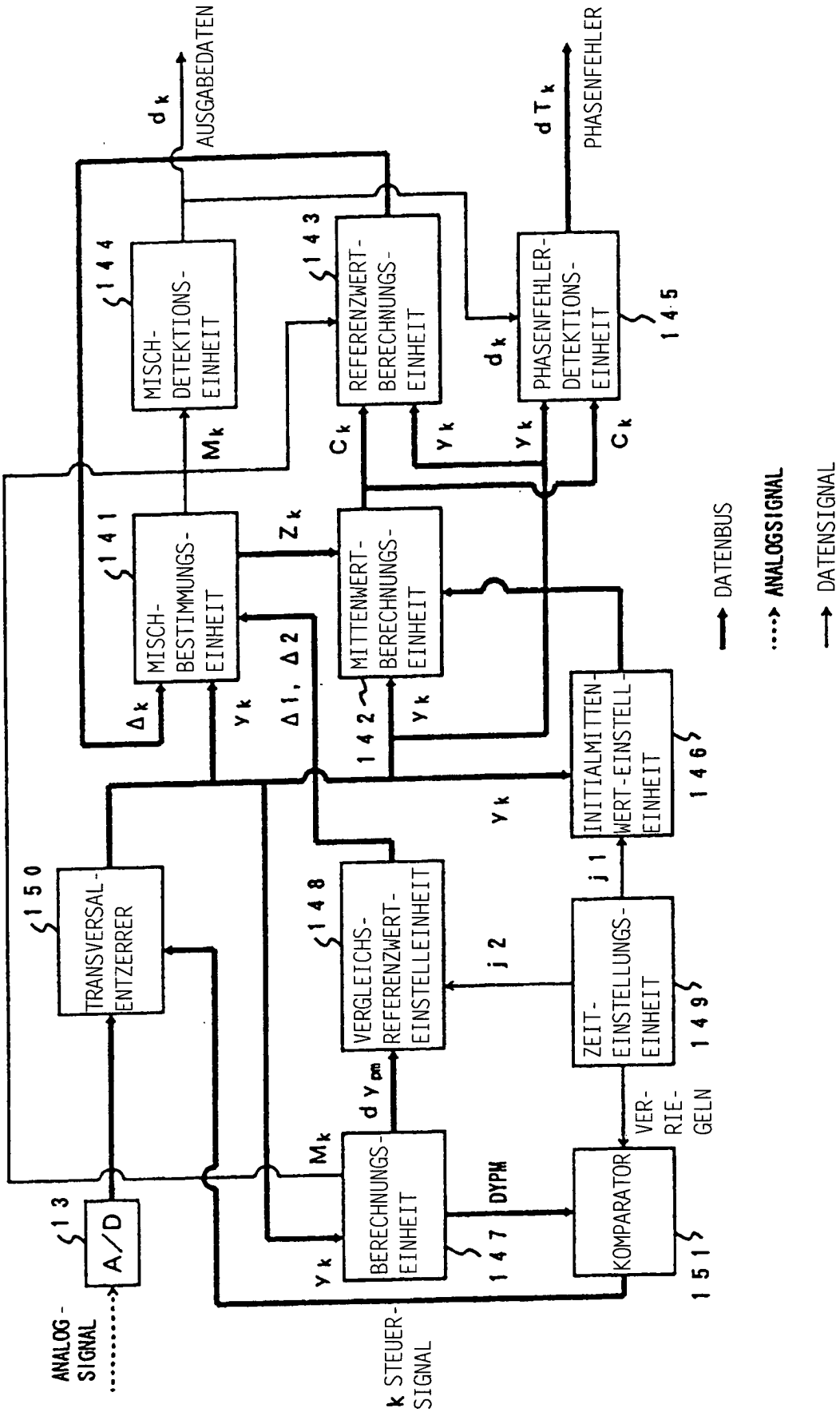

ANALOG-SIGNAL
A/D
13
TRANSVERSAL-ENTZERRER
150
MISCH-BESTIMMUNGS-EINHEIT
141
MISCH-DETEKTIONS-EINHEIT
144
MITTENWERT-BERECHNUNGS-EINHEIT
142
REFERENZWERT-BERECHNUNGS-EINHEIT
143
PHASENFEHLER-DETEKTIONS-EINHEIT
145
INITIALMITTEN-WERT-EINSTELL-EINHEIT
146
VERGLEICHS-REFERENZWERT-EINSTELLEINHEIT
148
BERECHNUNGS-EINHEIT
147
ZEIT-EINSTELLUNGS-EINHEIT
149
KOMPARATOR
151
k STEUER-SIGNAL
VER-RIE-GELN
AUSGABEDATEN
PHASENFEHLER
DATENBUS
ANALOGSIGNAL
DATENSIGNAL

FIG. 64

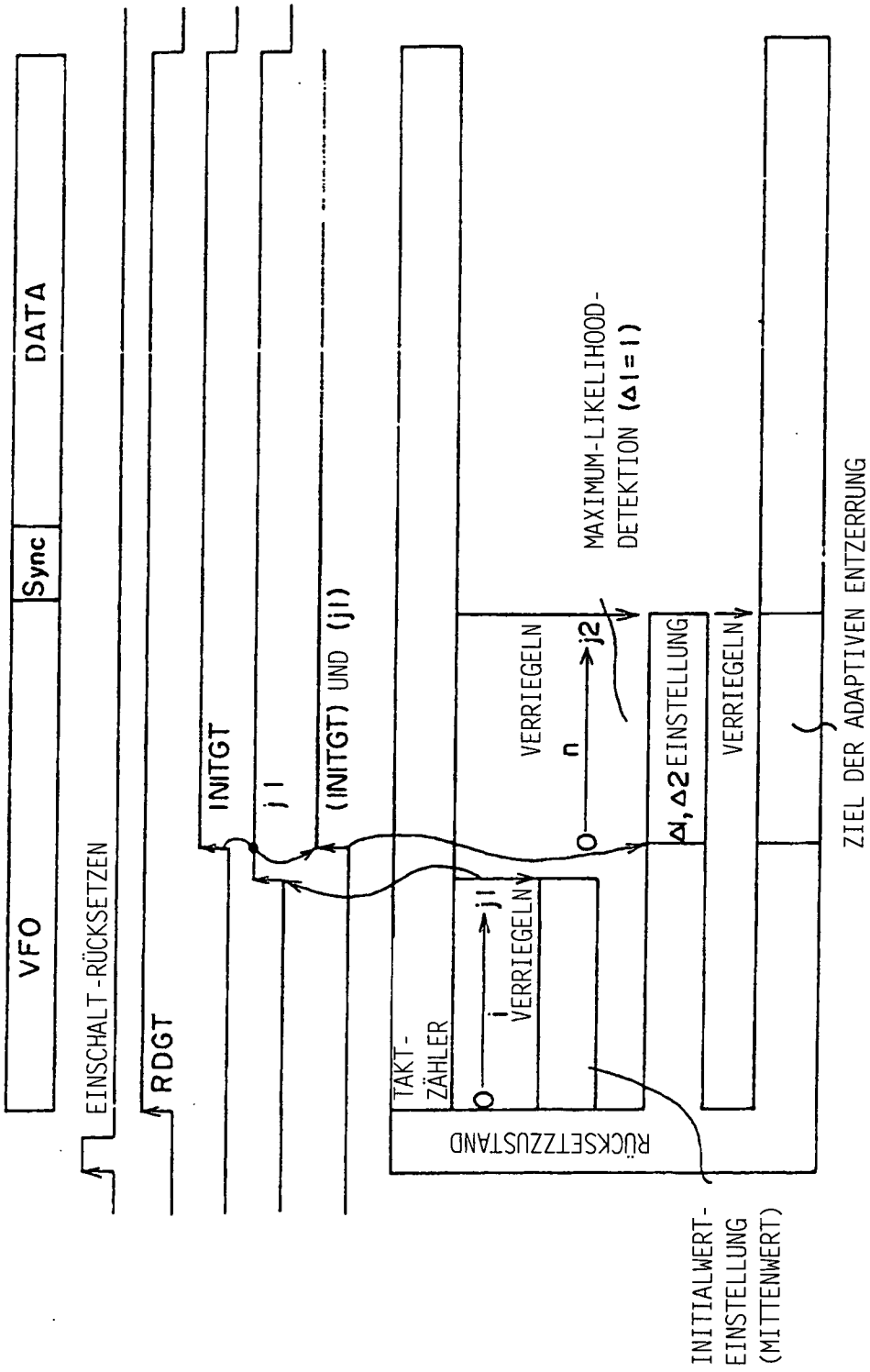

VFO
Sync
DATA
EINSCHALT-RÜCKSETZEN
RDGT
INITGT
j1
(INITGT) UND (j1)
TAKT-ZÄHLER
i
VERRIEGELN
j1
VERRIEGELN
n
j2
MAXIMUM-LIKELIHOOD-DETEKTION (Δ1=1)
Δ1, Δ2 EINSTELLUNG
VERRIEGELN
RÜCKSETZZUSTAND
ZIEL DER ADAPTIVEN ENTZERRUNG
INITIALWERT-EINSTELLUNG (MITTENWERT)

FIG. 65

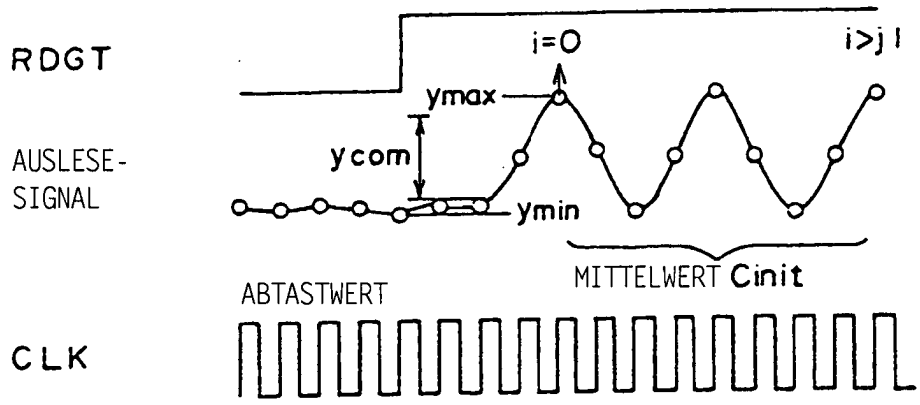

RDGT
AUSLESE-
SIGNAL
CLK
i=0
i>j1
ymax
ycom
ymin
MITTELWERT Cinit
ABTASTWERT

FIG. 66

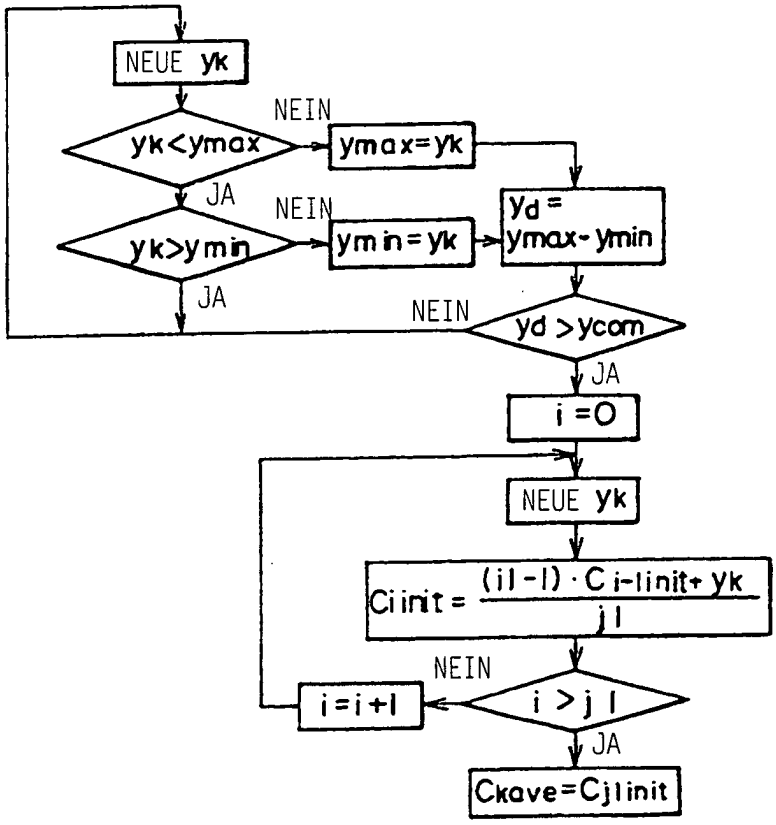

NEUE yk
yk<ymax
NEIN
ymax=yk
JA
yk>ymin
NEIN
ymin=yk
yd = ymax-ymin
JA
NEIN
yd >ycom
JA
i =0
NEUE yk
Ciinit = (i1-1)·Ci-1init+yk / j1
NEIN
i=i+1
i >j1
JA
Ckave=Cj1init

FIG. 67

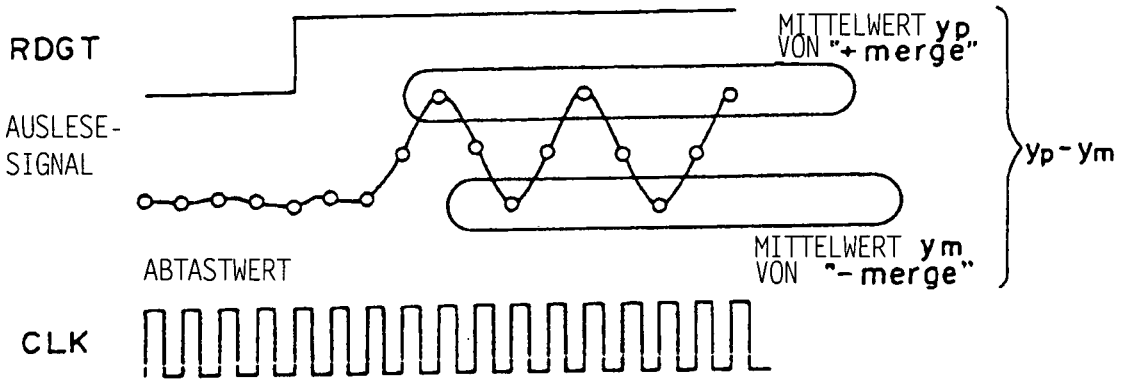

RDGT
AUSLESE-
SIGNAL
MITTELWERT yp
VON "+ merge"
yp - ym
MITTELWERT ym
VON "- merge"
ABTASTWERT
CLK

FIG. 68

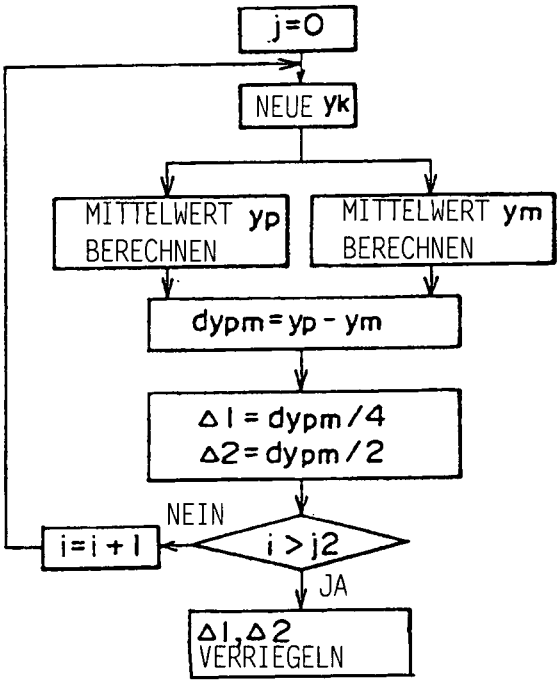

j=0
NEUE yk
MITTELWERT yp
BERECHNEN
MITTELWERT ym
BERECHNEN
dypm=yp - ym
Δ1 = dypm/4
Δ2=dypm/2
NEIN
i=i+1
i > j2
JA
Δ1,Δ2
VERRIEGELN

FIG. 69

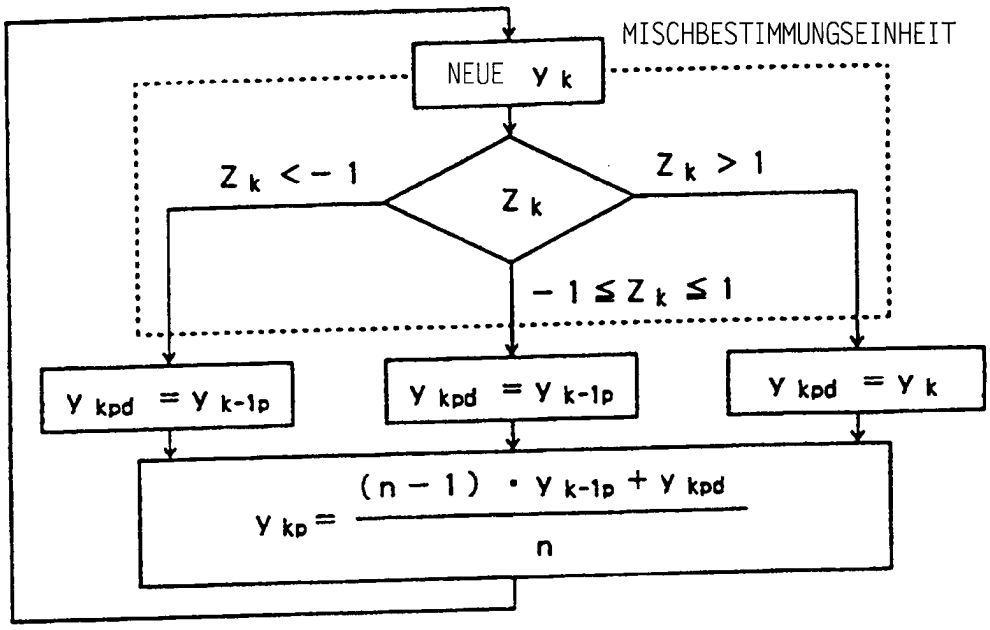

MISCHBESTIMMUNGSEINHEIT
NEUE y_k
Z_k
$Z_k < -1$
$Z_k > 1$
$-1 \leq Z_k \leq 1$
$y_{kpd} = y_{k-1p}$
$y_{kpd} = y_{k-1p}$
$y_{kpd} = y_k$
$y_{kp} = \frac{(n-1) \cdot y_{k-1p} + y_{kpd}}{n}$

FIG. 70

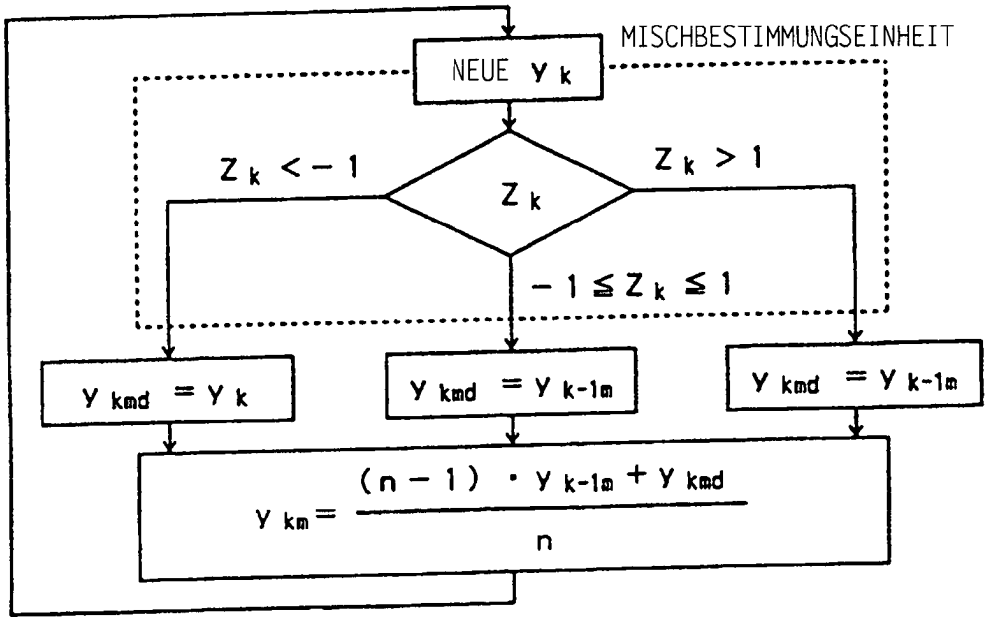

MISCHBESTIMMUNGSEINHEIT
NEUE y_k
Z_k
$Z_k < -1$
$Z_k > 1$
$-1 \leq Z_k \leq 1$
$y_{kmd} = y_k$
$y_{kmd} = y_{k-1m}$
$y_{kmd} = y_{k-1m}$
$y_{km} = \frac{(n-1) \cdot y_{k-1m} + y_{kmd}}{n}$

FIG. 71

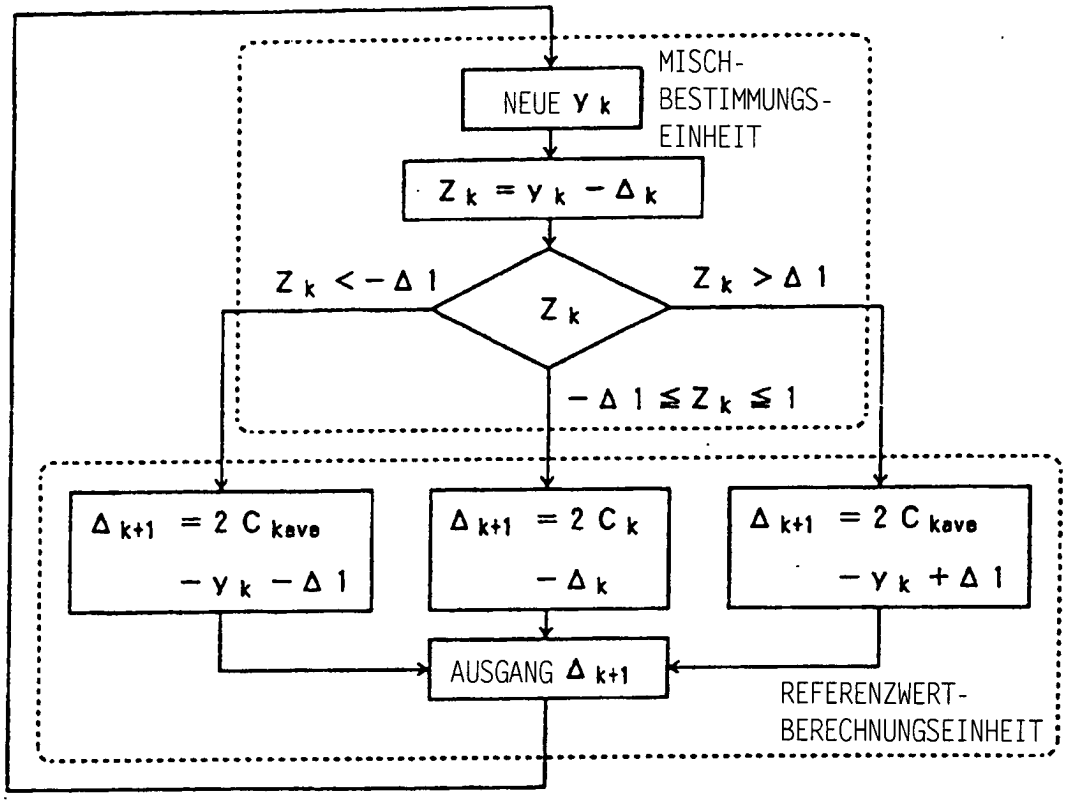

MISCH-
BESTIMMUNGS-
EINHEIT
NEUE y_k
$Z_k = y_k - \Delta_k$
$Z_k < -\Delta 1$
Z_k
$Z_k > \Delta 1$
$-\Delta 1 \leq Z_k \leq 1$
$\Delta_{k+1} = 2 C_{kave} - y_k - \Delta 1$
$\Delta_{k+1} = 2 C_k - \Delta_k$
$\Delta_{k+1} = 2 C_{kave} - y_k + \Delta 1$
AUSGANG Δ_{k+1}
REFERENZWERT-
BERECHNUNGSEINHEIT

FIG. 72

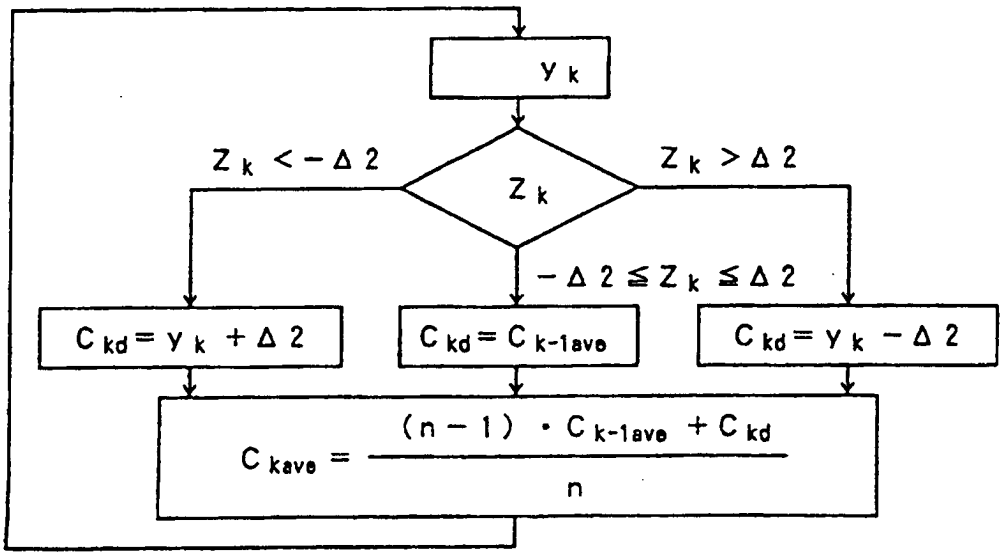

y_k
$Z_k < -\Delta 2$
Z_k
$Z_k > \Delta 2$
$-\Delta 2 \leq Z_k \leq \Delta 2$
$C_{kd} = y_k + \Delta 2$
$C_{kd} = C_{k-1ave}$
$C_{kd} = y_k - \Delta 2$
$C_{kave} = \frac{(n-1) \cdot C_{k-1ave} + C_{kd}}{n}$

FIG. 73

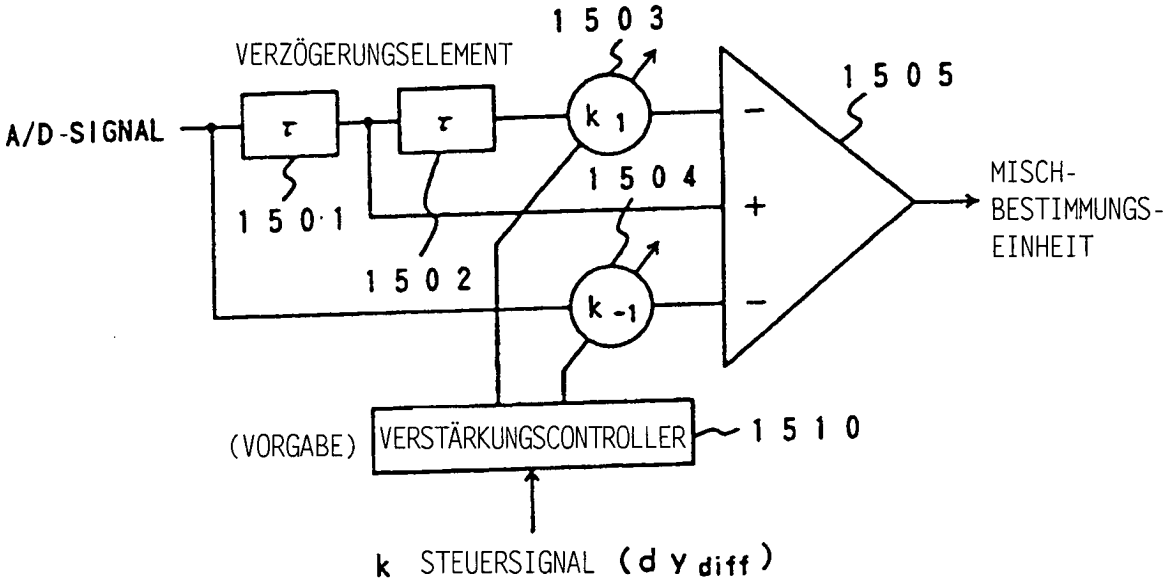

VERZÖGERUNGSELEMENT
1503
1505
A/D-SIGNAL
τ
τ
k 1
1504
MISCH-
BESTIMMUNGS-
EINHEIT
1501
1502
k -1
(VORGABE)
VERSTÄRKUNGSCONTROLLER
1510
k STEUERSIGNAL (dY diff)

FIG. 76

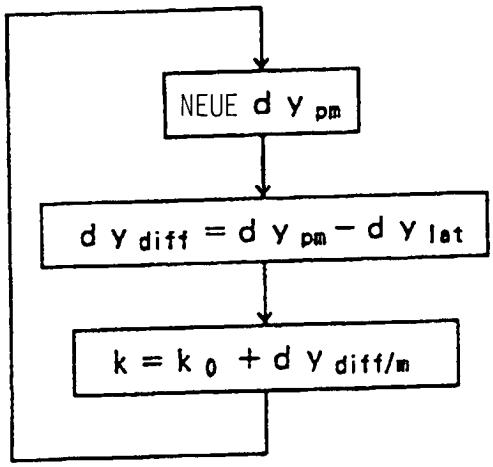

NEUE dY pm
dY diff = dY pm − dY lat
k = k 0 + dY diff/m

FIG. 74

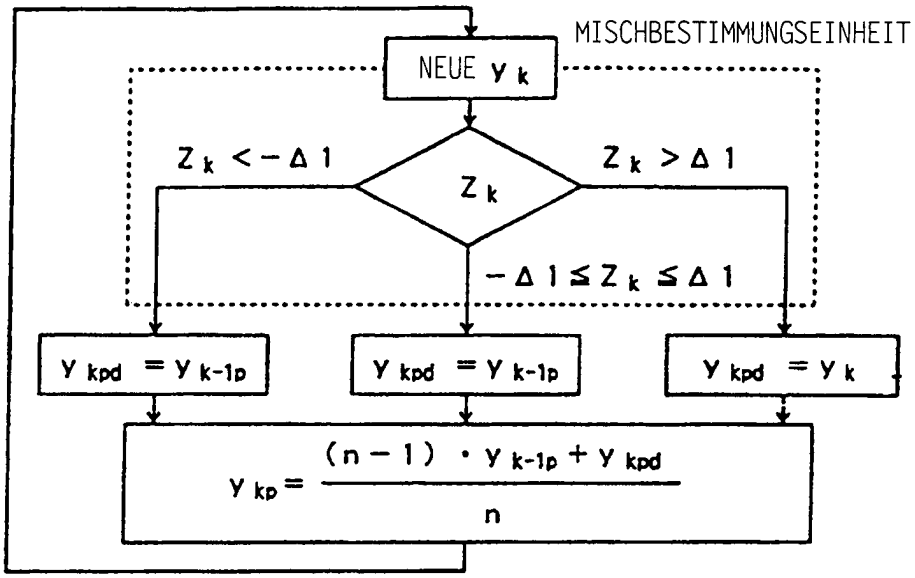

MISCHBESTIMMUNGSEINHEIT
NEUE Y k
Z k
Z k < −Δ 1
Z k > Δ 1
−Δ 1 ≦ Z k ≦ Δ 1
Y kpd = Y k-1p
Y kpd = Y k-1p
Y kpd = Y k
Y kp = (n − 1) · Y k-1p + Y kpd / n

FIG. 75

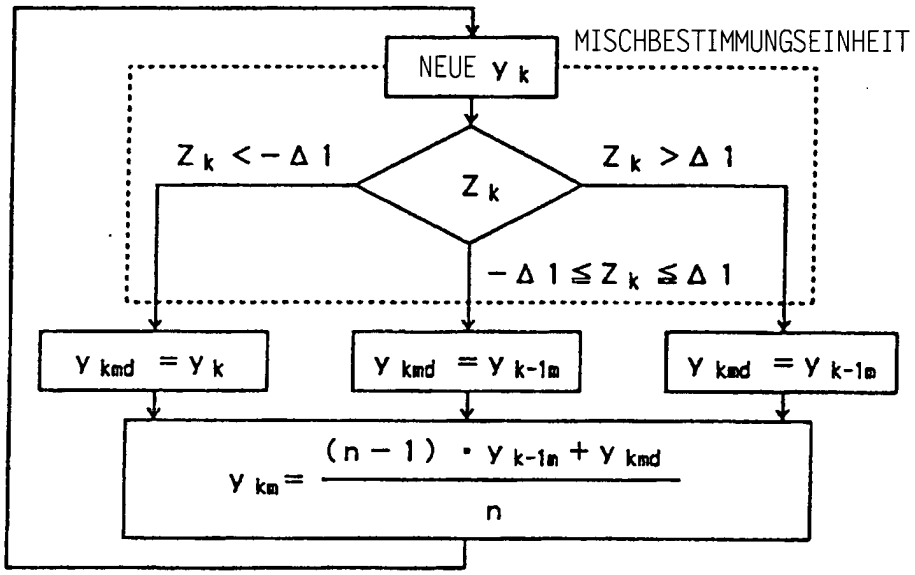
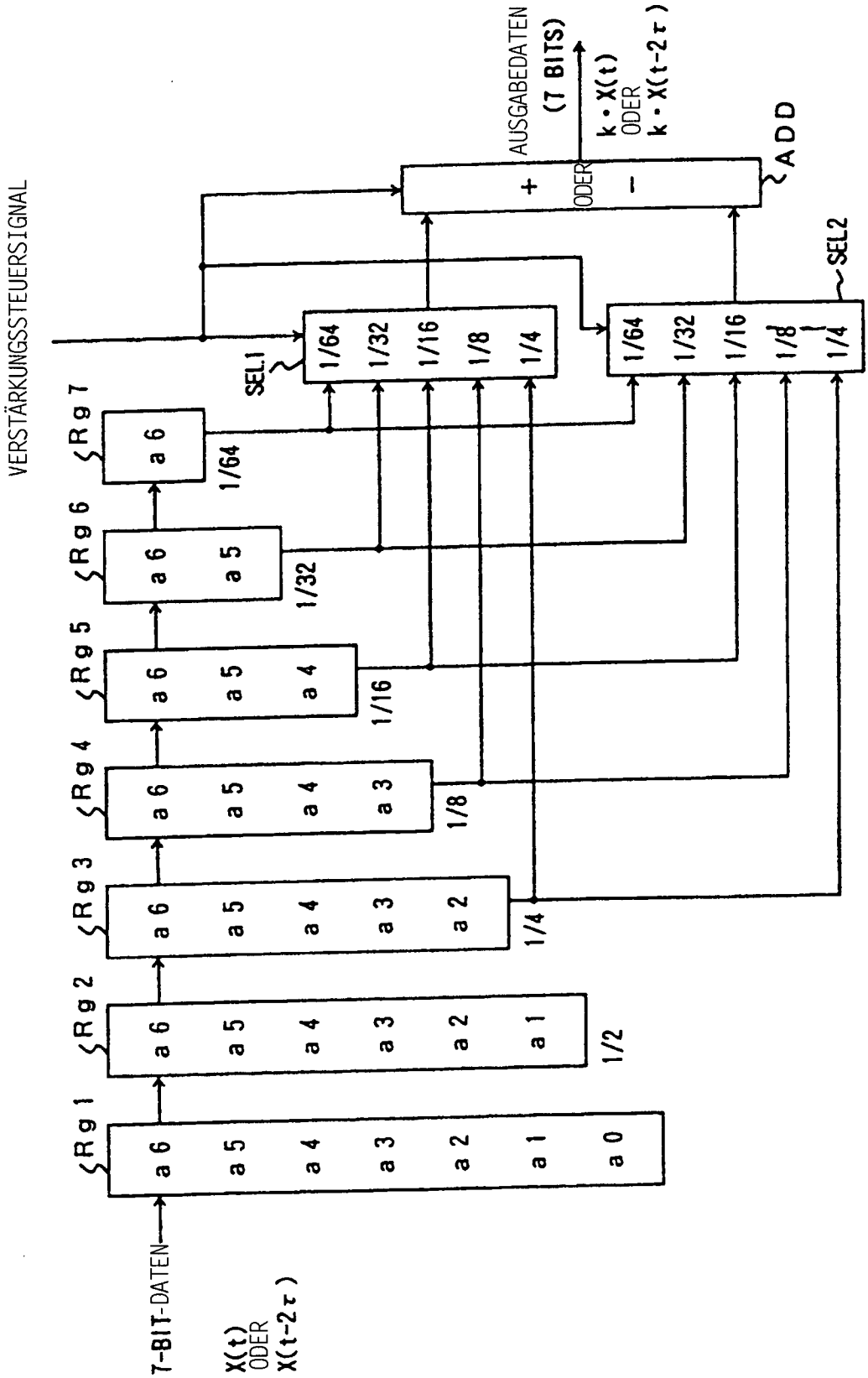

MISCHBESTIMMUNGSEINHEIT
NEUE Y k
Z k
Z k < −Δ 1
Z k > Δ 1
−Δ 1 ≦ Z k ≦ Δ 1
Y kmd = Y k
Y kmd = Y k-1m
Y kmd = Y k-1m
Y km = (n − 1) · Y k-1m + Y kmd / n

FIG. 77


7-BIT-DATEN
X(t)
ODER
X(t-2τ)
Rg1
Rg2
Rg3
Rg4
Rg5
Rg6
Rg7
a6
a5
a4
a3
a2
a1
a0
1/2
1/4
1/8
1/16
1/32
1/64
VERSTÄRKUNGSSTEUERSIGNAL
SEL1
SEL2
1/64
1/32
1/16
1/8
1/4
+
−
ODER
ADD
AUSGABEDATEN
(7 BITS)
k • X(t)
ODER
k • X(t-2τ)