

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2021年12月23日(23.12.2021)

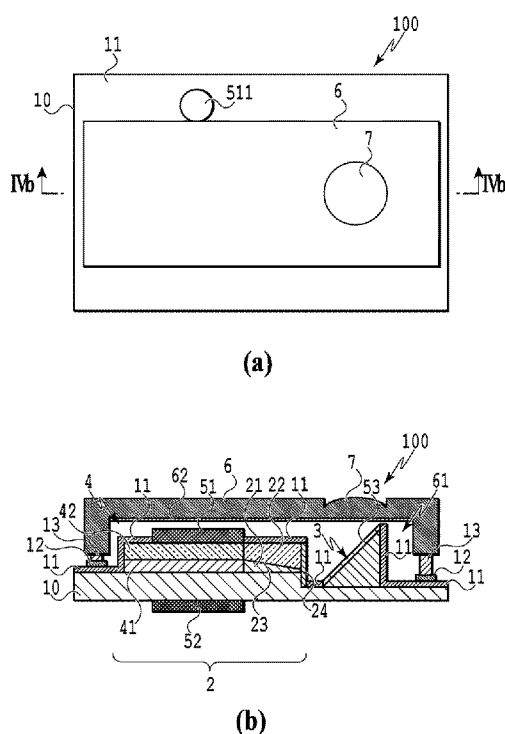


(10) 国際公開番号  
**WO 2021/255862 A1**

- (51) 国際特許分類:  
*H01S 5/022* (2006.01)     *G02B 6/12* (2006.01)
- (21) 国際出願番号:                     PCT/JP2020/023778
- (22) 国際出願日:                        2020年6月17日(17.06.2020)
- (25) 国際出願の言語:                    日本語
- (26) 国際公開の言語:                    日本語
- (71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).
- (72) 発明者: 齋藤 侑祐 (SAITO Yusuke); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 上田 悠太 (UEDA Yuta); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 石川 光映 (ISHIKAWA Mitsuteru); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP).
- (74) 代理人: 特許業務法人 谷・阿部特許事務所 (TANI & ABE, P.C.); 〒1070052 東京都港区赤坂2丁目6番20号 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,

(54) Title: OPTICAL INTEGRATED CIRCUIT

(54) 発明の名称: 光集積回路



(57) Abstract: Provided is an optical integrated circuit (100) that does not require implementation of a mounting step in a spatial optical system, in which an optical device is formed and hermetically sealed accurately, and with which it is possible to reduce cost effectively. The optical integrated circuit (100) has a configuration in which a lid portion (6) is joined to an upper surface of a semiconductor substrate (10) so as to cover an optical waveguide (2) and a mirror (3) provided on the upper surface of the semiconductor substrate (10), the lid portion (6) having a lens (7) for collecting light reflected by the mirror (3) and causing the light to leave outside. A bonding material (13) on an upper surface of a dielectric film (12) formed on the upper surface of the semiconductor substrate (10) and a bonding material (13) formed in a peripheral portion of the lid portion (6) are disposed to overlap and bonded together. Thus, it is possible to form a space present in a groove (61) which is hermetically sealed between the lid portion (6) and the upper surface of the semiconductor substrate (100) inside the lid portion (6) after an optical device is formed during fabrication of the optical integrated circuit (100), and to implement formation and hermetic sealing of the optical device on the semiconductor substrate (10) in the wafer stage.

WO 2021/255862 A1

DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,  
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,  
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,  
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

---

(57) 要約：空間光学系での実装工程を実施する必要がなく、精度良く光デバイスの形成と気密封止とが施され、効果的にコスト低減を図り得る光集積回路（100）は、半導体基板（10）の上面に設けられた光導波路（2）及びミラー（3）を覆うように半導体基板（10）の上面に蓋部（6）を結合し、蓋部（6）にミラー（3）で反射された光を集光して外方へ出射させるレンズ（7）を設けた構成を有する。半導体基板（10）の上面に形成された誘電体膜（12）の上面の接合用材料（13）と、蓋部（6）の周縁部に形成された接合用材料（13）とは、重なるように配置されて接合される。これにより、光集積回路（100）の作製時に光デバイスの形成後に蓋部（6）の内部で半導体基板（100）の上面との間に気密封止された溝（61）に存在する空間を形成し、半導体基板（10）のウエハ段階での光デバイスの形成と気密封止とを実施できる。

## 明 細 書

発明の名称：光集積回路

### 技術分野

[0001] 本発明は、基板上に形成され、光導波路及びレンズを備えた高速通信用の光集積回路に関する。

### 背景技術

[0002] 従来、高速通信用の光デバイスの材料として用いられる化合物半導体には、高い光利得、及び移動度等の優れた性質を持つことが要求されている。このような化合物半導体を用いた光半導体デバイスでは、半導体のチップを金属製やセラミック製のパッケージに入れて気密封止を行うことにより、光学的・電気的な特性の安定と長期の信頼性とを確保している。

[0003] 気密封止を行う理由は、光半導体デバイスの化合物半導体の物理的性質が周囲の気体に含まれる水分の影響を受け易いことに起因している。例えば光半導体デバイスの一例である半導体レーザの端面は、水分と反応して劣化することが一般に知られている。また、光半導体デバイスの半導体導波路の周囲の湿度が変化すると、半導体結晶に加えられる応力が変化してバンドギャップや屈折率に影響を与える。こうした場合、例えば半導体レーザであれば、発振波長の変動原因となってしまう。

[0004] こうした問題を回避するため、従来の光半導体デバイスでは、一般的にパッケージを用いた気密封止を行っている。しかし、このようなパッケージによる実装・封止工程の場合、近年では自動化が進んでいるものの、実際には手作業に頼る部分が多く、作業コストや部材費を削減するための妨げとなっている。

[0005] そこで、最近では、光半導体デバイスの光集積回路を構成する基板の上面で封止を行う構造が検討されている。係る構造に関連する技術として、複雑な工程を要さず、安価に局所的に気密封止を行うことができる光集積回路（特許文献1参照）が挙げられる。

[0006] ところが、特許文献1に係る光集積回路によれば、局所的な気密封止が可能となる反面、依然として空間光学系（Free Space Optics）による実装工程が残っている。このため、この実装工程が効果的なコスト低減の妨げとなっているという問題がある。

[0007] 要するに、特許文献1に係る光集積回路の場合、基板の上面で安価に局所的に気密封止を行うことができて、空間光学系での実装工程を実施する必要があるため、効果的なコスト低減を図り得ないという問題がある。

## 先行技術文献

### 特許文献

[0008] 特許文献1：特開2007-328201号公報

### 発明の概要

[0009] 本発明は、上述した問題を解決するためになされたものである。本発明に係る実施形態の目的は、空間光学系での実装工程を実施する必要がなく、精度良く光デバイスの形成と気密封止とが施され、効果的にコスト低減を図り得る光集積回路を提供することにある

[0010] 上記目的を達成するため、本発明の一態様の光集積回路は、基板の一方の主面の上面に設けられた光導波路と、基板の上面に光導波路と対向して設けられ、当該光導波路の一端から出射された光を反射し、当該基板の上面に対して垂直方向に出射するミラーと、基板の上面に光導波路及びミラーを覆うように結合して設けられ、当該基板の上面との間に気密封止された空間を形成した蓋部と、蓋部のミラーで反射された光を外方へ出射可能な箇所へ備えられ、当該ミラーで反射された光を集光して外方へ出射させるレンズと、を備えたことを特徴とする。

[0011] 上記一態様の構成によれば、基板の上面に設けられた光導波路及びミラーを覆うように基板の上面に蓋部を結合し、蓋部にミラーで反射された光を集光して外方へ出射させるレンズを設けた構成を有する。これにより、光集積回路の作製時に光デバイスの形成後に蓋部の内部で基板の上面との間に気密封止された空間を形成し、基板のウエハ段階での光デバイスの形成と気密封

止とを実施できる。この結果、特許文献1のような空間光学系での実装工程を実施する必要がなく、精度良く光デバイスの形成と気密封止とが施された光集積回路が得られ、光集積回路の作製時のコスト低減を効果的に図り得るようになる。

### 図面の簡単な説明

[0012] [図1]本発明の実施形態に係る光集積回路の初期製造工程の状態を示す図である。(a)は、光集積回路の平面図である。(b)は、(a)中の**|b-|b**線方向における光集積回路の側面断面図である。(c)は、(a)中の**|c-|c**線方向における光集積回路の側面断面図である。

[図2]本発明の実施形態に係る光集積回路の中期製造工程の状態を示す図である。(a)は、光集積回路の平面図である。(b)は、(a)中の**||b-||b**線方向における光集積回路の側面断面図である。(c)は、(a)の**||c-||c**線方向における光集積回路の側面断面図である。

[図3]本発明の実施形態に係る光集積回路の後期製造工程の状態を示す図である。(a)は、光集積回路の平面図である。(b)は、(a)中の**|||b-|||b**線方向における光集積回路の側面断面図である。(c)は、(a)中の**|||c-|||c**線方向における光集積回路の側面断面図である。

[図4]本発明の実施形態に係る光集積回路の最終製造工程の状態を示す図である。(a)は、光集積回路の平面図である。(b)は、(a)中の**|Vb-|Vb**線方向における光集積回路の側面断面図である。

### 発明を実施するための形態

[0013] 以下、本発明の実施形態に係る光集積回路について、図面を参照して詳細に説明する。

[0014] (実施形態)

図1は、本発明の実施形態に係る光集積回路100の初期製造工程の状態を示す図である。図1(a)は、光集積回路100の平面図である。図1(b)は、図1(a)中の**|b-|b**線方向における光集積回路100の側面断面図である。図1(c)は、図1(a)の**|c-|c**線方向における光集

積回路 100 の側面断面図である。

- [0015] 図 1 (a) を参照すれば、光集積回路 100 の初期製造工程では、ウエハ状態の半導体基板 10 の一方の主面の上面（以下、単に上面と称する）に光導波路 2 及びミラー 3 が形成されている。そして、光導波路 2 及びミラー 3 等の光デバイスを含む半導体基板 10 の上部には、誘電体膜 11 が形成されている。図 1 (a) 中には、ミラー 3 の傾斜面に設けられた金属膜 53、光導波路 2 に含まれる表面電極 51、及び表面電極 51 に繋がって延在する先端部分に設けられた引き出し電極 511 が示されている。
- [0016] 図 1 (b) を参照すれば、光導波路 2 は、半導体基板 10 の上面における特定領域に設けられたコア層 21 及びクラッド層 22 と、特定領域に隣接する別領域に設けられた活性領域 41 及びクラッド層 42 とを含んでいる。活性領域 41 及びクラッド層 42 は、発光源としてのレーザ 4 を構成する。そして、上述した表面電極 51 は、レーザ 4 の上部及び光導波路 2 の上部を含んだ領域に形成されている。また、半導体基板 10 の他方の主面の下面であって、光導波路 2 の表面電極 51 と反対側の対向する領域には、裏面電極 52 が設けられている。
- [0017] 更に、光導波路 2 は、コア層 21 の厚さを連続的に変化させるために半導体基板 10 の上面への下り方向に傾斜した傾斜面のテーパ部 23 を含んでいる。このテーパ部 23 は、光導波路 2 の出射側となる一端に向かってコア層 21 の厚さが徐々に小さくなるように加工されている。尚、ここでのコア層 21 の厚さとは、半導体基板 10 の平面に対して垂直な方向におけるコア層 21 の寸法を示すものである。尚、コア層 21 の厚さを連続的に小さくするための構造は一例であるが、例えばコア層 21 の厚さがステップ状に小さくなる構造等、他の構造を適用しても構わない。これらの加工には、ドライエッチングやウェットエッチング等、種々の手法を適用できる。
- [0018] その他、半導体基板 10 のミラー 3 の形成用に形成された凹部の壁面であって、光導波路 2 の一端には、無反射コート膜 24 が形成されている。そして、光導波路 2 に対向して設けられるミラー 3 の半導体基板 10 の上面への

上り方向に傾斜した傾斜面には、金属膜53が成膜されている。この無反射コート膜24は、プラズマCVD (Chemical Vapor Deposition)、スパッタリング等の手法により形成できる誘電体膜であり、種々材料を利用できる。ミラー3は、MOCVD (Metal Organic Chemical Vapor Deposition) による選択的な再成長や、各種エッチングにより形成することが可能である。尚、MOCVDを採用した場合、ミラー3は、クラッド層22やクラッド層42と同時に形成することができる。

[0019] 図1(c)を参照すれば、表面電極51は、クラッド層42と電氣的に接続するよう形成され、引き出し電極511は、誘電体膜11の上面に形成される。表面電極51及び引き出し電極511は、蒸着等の手法により形成される。表面電極51、引き出し電極511、及び金属膜53は、同時に形成することができる。誘電体膜11は、光導波路2、ミラー3、及びレーザ4を含む半導体基板10の上部にプラズマCVD等の手法により形成される。誘電体膜11の材料には、ケイ酸、シリコンナイトライド、シリコンオキシナイトライド等が適している。

[0020] 尚、上述した半導体基板10の材料としては、n型にドーパされたInPが適する。また、コア層21及び活性領域41には、In、Ga、As、P、Al等のIII-V族材料を複数含む混晶が適する。更に、クラッド層22及びクラッド層42には、p型にドーパされたInPが適する。但し、光導波構造を形成可能な化合物半導体材料であれば、どのような材料でも構わない。特にクラッド層22については、必ずしもドーピングされている必要がない。加えて、半導体基板10とクラッド層42とは、ドーパ型が逆であっても構わない。光導波路2及びレーザ4は、MOCVDや、MBE (Molecular Beam Epitaxy) 等の結晶成長法とドライエッチングやウェットエッチング等の手法との組み合わせにより形成される。上述した加工には、ドライエッチングやウェットエッチング等の種々手法を適用できる。

[0021] 図2は、本発明の実施形態に係る光集積回路100の中期製造工程の状態を示す図である。図2(a)は、光集積回路100の平面図である。図2(b)は、図2(a)中の**11b-11b**線方向における光集積回路100の側面断面図である。図2(c)は、図2(a)中の**11c-11c**線方向における光集積回路100の側面断面図である。

[0022] 図2(a)を参照すれば、光集積回路100の中期製造工程では、ウエハ状態の半導体基板10の上面に光導波路2及びミラー3を囲み、引き出し電極511を横断するように、誘電体膜12が形成されている。この誘電体膜12の形成には、プラズマCVD等により半導体基板10の上面の全面に誘電体膜12を形成した後、光導波路2及びミラー3を取り囲むように残す枠状の箇所をマスクし、ドライエッチングを行うことにより所望の形状とする。尚、誘電体膜12は、引き出し電極511の上面にも一部形成しておく。誘電体膜12の材料としては、ケイ酸、シリコンナイトライド、シリコンオキシナイトライド等を用いることが望ましい。そして、誘電体膜12の上面に接合用部材13を形成する。接合用部材13の材料には、ハンダやAuバンプ等が適している。接合用部材13は、例えば蒸着等の方法により形成される。

[0023] 図2(b)を参照すれば、半導体基板10の上面で光導波路2及びミラー3の設けられている部分の外側に誘電体膜12及び接合用材料13が形成されている様子が判る。それ以外の細部は、図1(b)を参照して説明した通りである。

[0024] 図2(c)を参照すれば、誘電体膜11の上面以外に、引き出し電極511の上面にも誘電体膜12及び接合用材料13が形成されている様子が判る。この構造により、引き出し電極511と接合用材料13との絶縁が図られ、気密封止を行った後にも引き出し電極511及び裏面電極52からレーザー4に電力供給することが可能になる。

[0025] 図3は、本発明の実施形態に係る光集積回路100の後期製造工程の状態を示す図である。(a)は、光集積回路100の平面図である。図3(b)

は、図3(a)中の|||b-|||b線方向における光集積回路100の側面断面図である。図3(c)は、図3(a)中の|||c-|||c線方向における光集積回路100の側面断面図である。

[0026] 図3(a)を参照すれば、光集積回路100の後期製造工程では、ウエハ状態の半導体基板10の上面において、光導波路2及びミラー3を囲み、引き出し電極511のリード部分を横断する領域を覆うように蓋部6が接合されている。この蓋部6は、光デバイスの気密封止を行うために使用されている。蓋部6の材料には、熱膨張係数の整合性の観点から半導体基板10と同じ材料を用いることが望ましい。また、蓋部6の材料には、後述するレンズ7を作製する観点から少なくとも半導体基板10と同程度の高さの屈折率を有する材料を用いることが望ましい。一例として、蓋部6の材料にはInPが適する。それ以外、蓋部6の材料には、Siを用いても良い。

[0027] 図3(b)及び図3(c)を参照すれば、蓋部6には、光デバイスを収容するための溝61が内側表面に形成され、更に、溝61の内側表面における半導体基板10の上面に対向する面に無反射コート膜62が形成されている。

[0028] 気密封止可能な蓋部6を作製するためには、蓋部6の材料ブロック体に対して、まずドライエッチングやウェットエッチングにより溝61を形成して箱状体を形成する。この後、CVD等によって箱状体の内側表面の溝61に無反射コート膜62を形成する。次に、溝61を形成した部分以外に相当する箱状体の蓋部6の周縁部に接合用材料13を蒸着等の方法により形成する。そして、半導体基板10の上面に形成された誘電体膜12の上面の接合用材料13と、蓋部6の周縁部に形成された接合用材料13とが重なるように配置し、不活性ガス中又は真空中で双方の接合用材料13を接合する。

[0029] この接合工程に際して、接合を促進する必要がある場合は、半導体基板10及び蓋部6に対し、超音波を印加したり、押圧を加えたり、或いは、加熱する等の手法を適用すれば良い。接合を促進する必要がある場合は、静置するのみで良い。この接合工程によって、半導体基板10の上面と蓋部6の内側（無

反射コート膜 6 2 が形成された側) との間の空間が気密封止される。

[0030] 図 4 は、本発明の実施形態に係る光集積回路 1 0 0 の最終製造工程の状態を示す図である。図 4 ( a ) は、光集積回路 1 0 0 の平面図である。図 4 ( b ) は、図 4 ( a ) 中の I V b - I V b 線方向における光集積回路の側面断面図である。

[0031] 図 4 ( a ) を参照すれば、光集積回路 1 0 0 の最終製造工程では、ウエハ状態の半導体基板 1 0 0 の上面に接合された蓋部 6 のミラー 3 で反射された光を外方へ出射可能な箇所にはレンズ 7 を形成している。レンズ 7 は、ミラーで反射された光を集光・コリメートして外方へ出射させる機能を担う。

[0032] また、図 4 ( b ) は、図 4 ( a ) 中の I V b - I V b 線方向における断面図である。レンズ 7 を形成するためには、予め半導体基板 1 0 にフォトリソグラフィとエッチングとによりマークを施しておき、そのマークに従って位置合わせを行い、蓋部 6 に対してフォトリソグラフィ及びエッチングを実施すれば良い。これにより、ミラー 3 で反射された光が出射する位置に高精度でレンズ 7 を作製することができる。このとき、蓋部 6 の材料として屈折率の低い材料を用いると、集光に必要な曲率が大きくなって、レンズ 7 の作製が難しくなるため、或る程度、屈折率の高い材料を用いることが必要になる。そこで、上述したように蓋部 6 の材料には、半導体基板 1 0 と同程度の高さの屈折率を有する材料を用いる。

[0033] このようにして、ウエハ状態の半導体基板 1 0 0 の上面に作製された光集積回路 1 0 0 は、通常多数のロットで作製されてから切り出されて製品化される。何れにしても、作製された光集積回路 1 0 0 では、レーザ 4 で発生したレーザ光をコア層 2 1 のテーパ部 2 3 を含む光導波路 2 の端面の無反射コート膜 2 4 を介して気密封止された自由空間に出射させることができる。そして、自由空間に出射されたレーザ光をミラー 3 の傾斜面に設けられた金属膜 5 3 により半導体基板 1 0 の上面に対して垂直に反射させることができる。更に、ミラー 3 の金属膜 5 3 により反射されたレーザ光を蓋部 6 に設けられたレンズ 7 により集光・コリメートして外方へ出射させることが可能とな

る。

[0034] 以上に説明した光集積回路100について、構成上の技術的概要を説明すれば、半導体基板100の上面に設けられた光導波路2及びミラー3を覆うように半導体基板100の上面に蓋部6を結合した構成を有する。これにより、蓋部6の内部で半導体基板100の上面との間に気密封止された空間を形成することができる。また、この光集積回路100は、蓋部6にミラー3で反射された光を集光して外方へ出射させるレンズ7を設ける構成を有する。これにより、ミラー3で反射された光をレンズ7により集光・コリメートさせて外方へ出射させることができる。

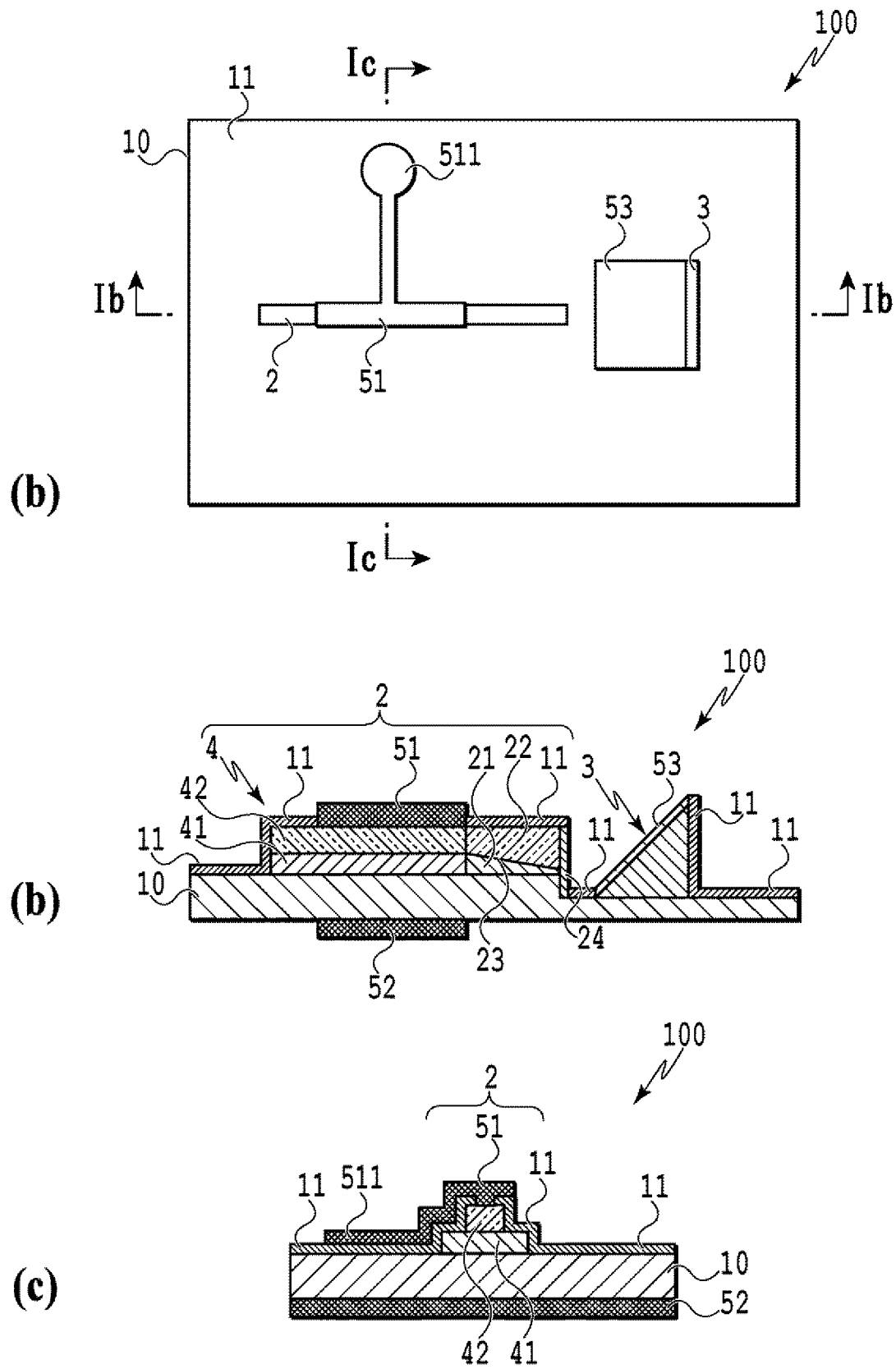
[0035] このうち、ミラー3は、半導体基板100の上面に光導波路2と対向して設けられ、光導波路2の一端から出射された光を反射し、半導体基板100の上面に対して垂直方向に出射する。蓋部6は、半導体基板100の上面に光導波路2及びミラー3を覆うように結合して設けられることにより、半導体基板100の上面との間に気密封止された空間を形成する。レンズ7は、蓋部6のミラー3で反射された光を外方へ出射可能な箇所に備えられる。

[0036] 係る構成の光集積回路100によれば、作製時に光デバイスの形成後に蓋部6の内部で半導体基板100の上面との間に気密封止された空間を形成し、半導体基板100のウエハ段階での光デバイスの形成と気密封止とを実施できる。この結果、特許文献1のような空間光学系での実装工程を実施する必要がなく、精度良く光デバイスの形成と気密封止とが施された光集積回路100が得られ、光集積回路100の作製時のコスト低減を効果的に図り得るようになる。

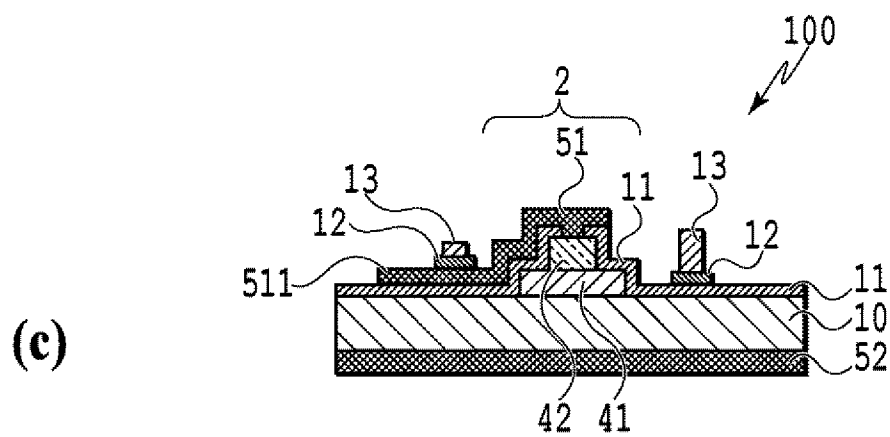
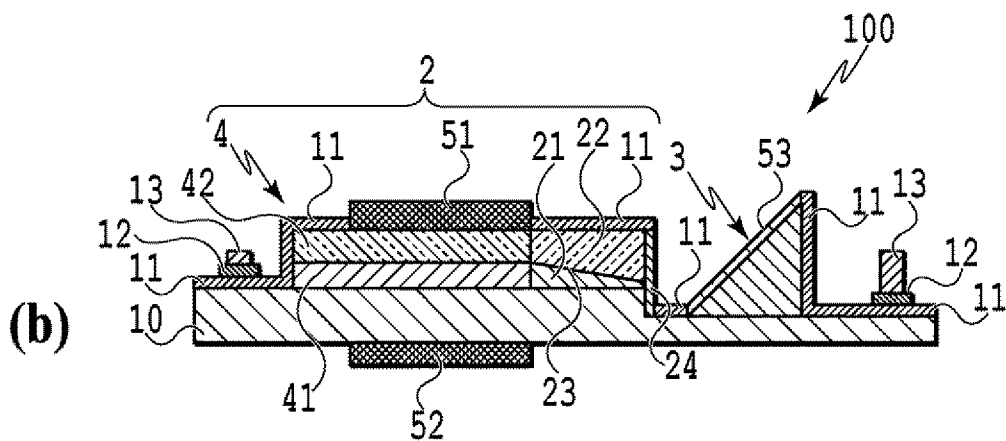
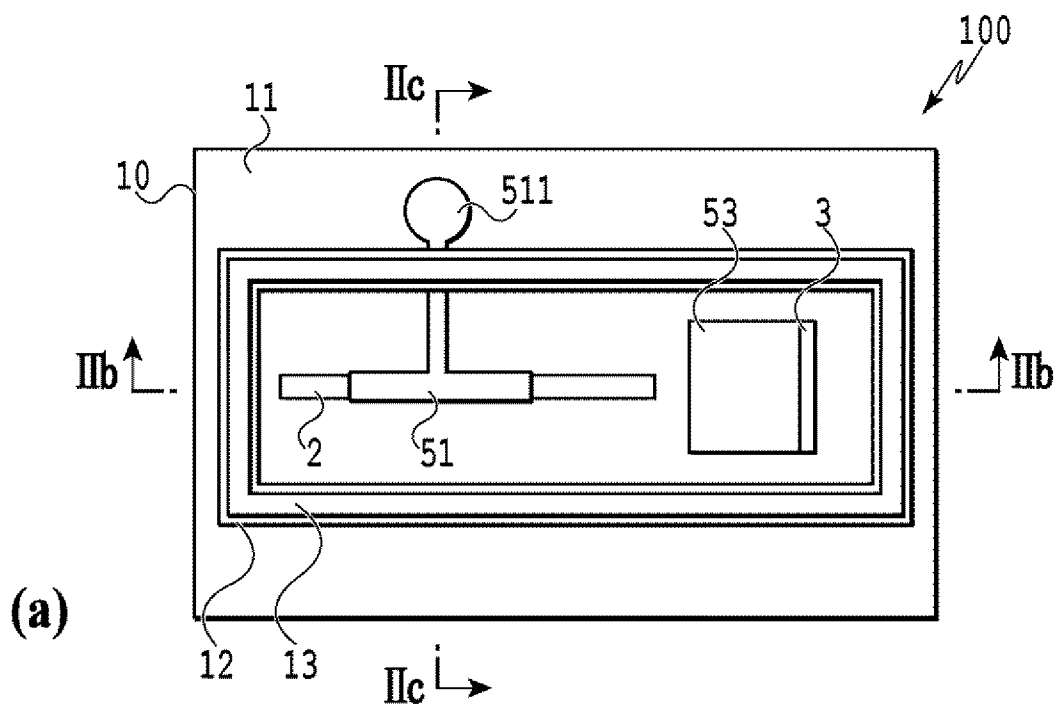
## 請求の範囲

- [請求項1] 基板の一方の主面の上面に設けられた光導波路と、  
前記基板の上面に前記光導波路と対向して設けられ、当該光導波路の一端から出射された光を反射し、当該基板の上面に対して垂直方向に出射するミラーと、  
前記基板の上面に前記光導波路及び前記ミラーを覆うように結合して設けられ、当該基板の上面との間に気密封止された空間を形成した蓋部と、  
前記蓋部の前記ミラーで反射された光を外方へ出射可能な箇所に備えられ、当該ミラーで反射された光を集光して外方へ出射させるレンズと、を備えた  
ことを特徴とする光集積回路。
- [請求項2] 前記光導波路は、前記基板の上面に設けられた活性領域及びクラッド層により構成される発光源としてのレーザを備えた  
ことを特徴とする請求項1に記載の光集積回路。
- [請求項3] 前記光導波路は、出射側となる一端に向かって前記基板の上面に設けられたコア層の厚さが徐々に小さくなるように加工されたテーパ部を含む  
ことを特徴とする請求項2に記載の光集積回路。
- [請求項4] 前記蓋部には、前記レンズを形成するために少なくとも前記基板と同程度の高さの屈折率を有する材料が用いられた  
ことを特徴とする請求項1～3の何れか1項に記載の光集積回路。
- [請求項5] 前記気密封止された空間は、不活性ガスで満たされている  
ことを特徴とする請求項1～4の何れか1項に記載の光集積回路。
- [請求項6] 前記気密封止された空間は、真空である  
ことを特徴とする請求項1～4の何れか1項に記載の光集積回路。

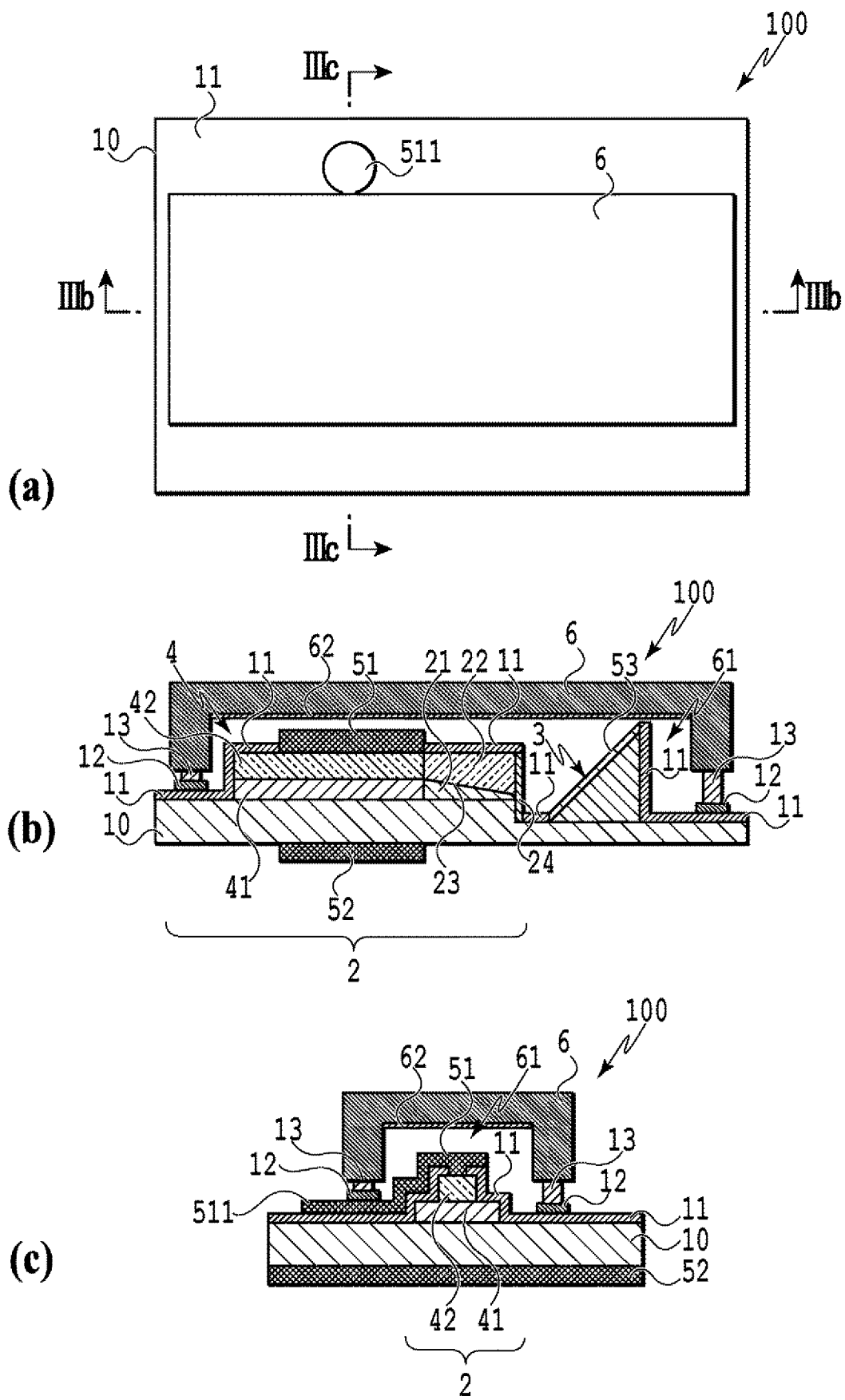
[図1]



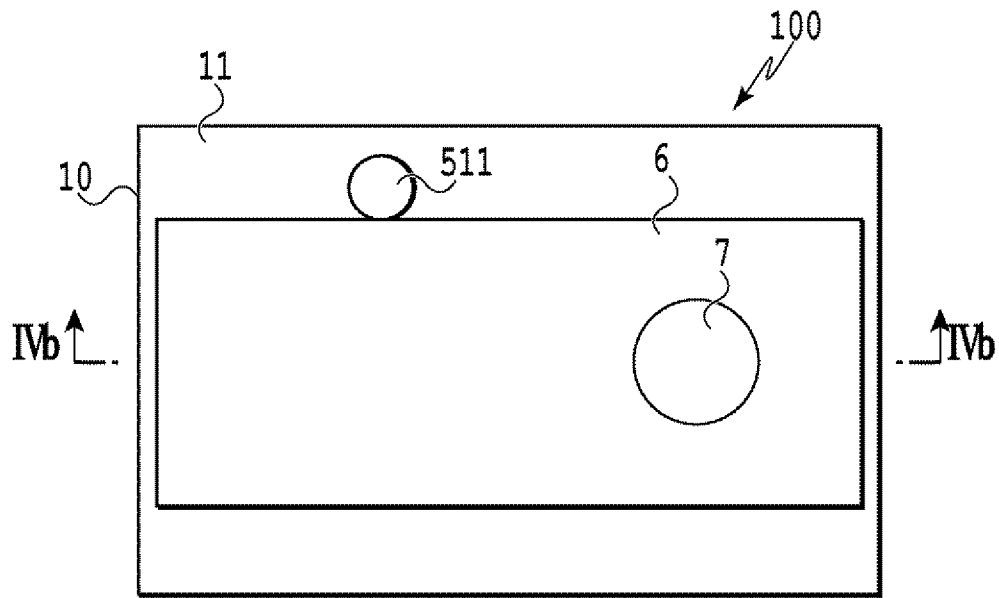
[図2]



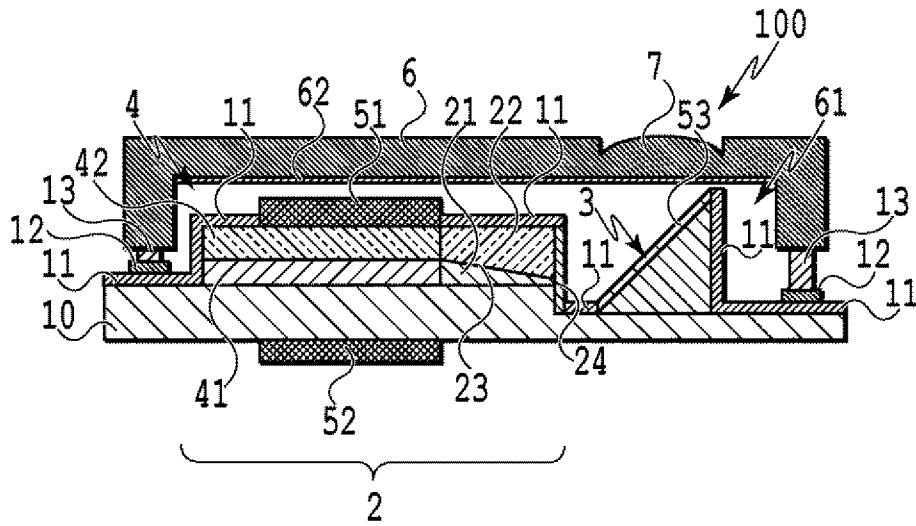
[図3]



[図4]



(a)



(b)

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2020/023778

**A. CLASSIFICATION OF SUBJECT MATTER**  
H01S5/022 (2006.01) i; G02B6/12 (2006.01) i  
FI: G02B6/12; H01S5/022

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
H01S5/00-5/50; G02B6/12-6/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 8-235663 A (SONY CORP.) 13 September 1996 (1996-09-13) paragraphs [0028]-[0042], fig. 2	1-6
Y	JP 2002-299747 A (SONY CORP.) 11 October 2002 (2002-10-11) paragraph [0042], fig. 1	1-6
Y	US 2018/0180829 A1 (INNOVATIVE MICRO TECHNOLOGY) 28 June 2018 (2018-06-28) paragraphs [0052]-[0056], fig. 5	1-6
Y	WO 2015/104836 A1 (FUJITSU LTD.) 16 July 2015 (2015-07-16) paragraph [0016], fig. 2	2-6
A	US 6940885 B1 (JDS UNIPHASE CORPORATION) 06 September 2005 (2005-09-06) fig. 5-9	1-6

Further documents are listed in the continuation of Box C.       See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 07 September 2020 (07.09.2020)	Date of mailing of the international search report 24 September 2020 (24.09.2020)
---	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer  Telephone No.
--	---

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2020/023778

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2012/0195336 A1 (AVAGO TECHNOLOGIES FIBER IP (SINGAPORE) PTE. LTD.) 02 August 2012 (2012-08-02) entire text, all drawings	1-6

**INTERNATIONAL SEARCH REPORT**  
Information on patent family members

International application No.

PCT/JP2020/023778

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 8-235663 A	13 Sep. 1996	US 5703861 A column 4, line 51 to column 6, line 62, fig. 6 EP 729143 A2 KR 10-1996-0032348 A	
JP 2002-299747 A	11 Oct. 2002	(Family: none)	
US 2018/0180829 A1	28 Jun. 2018	(Family: none)	
WO 2015/104836 A1	16 Jul. 2015	US 2016/0322787 A1 paragraph [0040], fig. 2	
US 6940885 B1	06 Sep. 2005	(Family: none)	
US 2012/0195336 A1	02 Aug. 2012	GB 2488399 A CN 102629733 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01S 5/022(2006.01)i; G02B 6/12(2006.01)i FI: G02B6/12; H01S5/022		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01S5/00-5/50; G02B6/12-6/14 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 8-235663 A (ソニー株式会社) 13.09.1996 (1996-09-13) 段落[0028]-[0042], 図2	1-6
Y	JP 2002-299747 A (ソニー株式会社) 11.10.2002 (2002-10-11) 段落[0042], 図1	1-6
Y	US 2018/0180829 A1 (INNOVATIVE MICRO TECHNOLOGY) 28.06.2018 (2018-06-28) 段落[0052]-[0056], 図5	1-6
Y	WO 2015/104836 A1 (富士通株式会社) 16.07.2015 (2015-07-16) 段落[0016], 図2	2-6
A	US 6940885 B1 (JDS UNIPHASE CORPORATION) 06.09.2005 (2005-09-06) 図5-9	1-6
A	US 2012/0195336 A1 (AVAGO TECHNOLOGIES FIBER IP (SINGAPORE) PTE. LTD.) 02.08.2012 (2012-08-02) 全文, 全図	1-6
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
07.09.2020	24.09.2020	
名称及びあて先 日本国特許庁 (ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官）  岸 智史 2L 3603  電話番号 03-3581-1101 内線 3295	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/023778

引用文献	公表日	パテントファミリー文献	公表日
JP 8-235663 A	13.09.1996	US 5703861 A 第4欄第51行 - 第6欄第62 行, 図6 EP 729143 A2 KR 10-1996-0032348 A	
JP 2002-299747 A	11.10.2002	(ファミリーなし)	
US 2018/0180829 A1	28.06.2018	(ファミリーなし)	
WO 2015/104836 A1	16.07.2015	US 2016/0322787 A1 段落[0040], 図2	
US 6940885 B1	06.09.2005	(ファミリーなし)	
US 2012/0195336 A1	02.08.2012	GB 2488399 A CN 102629733 A	