



(12) 发明专利

(10) 授权公告号 CN 102160192 B

(45) 授权公告日 2014. 03. 12

(21) 申请号 200980136212. X

H01L 31/0224(2006. 01)

(22) 申请日 2009. 07. 17

H01L 31/0352(2006. 01)

(30) 优先权数据

审查员 甄丽娟

12/233, 819 2008. 09. 19 US

(85) PCT国际申请进入国家阶段日

2011. 03. 15

(86) PCT国际申请的申请数据

PCT/US2009/050960 2009. 07. 17

(87) PCT国际申请的公布数据

W02010/033296 EN 2010. 03. 25

(73) 专利权人 太阳能公司

地址 美国加利福尼亚州

(72) 发明人 彼得·卡曾斯 阮信晓

(74) 专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 陈源 张天舒

(51) Int. Cl.

H01L 31/18(2006. 01)

H01L 31/068(2012. 01)

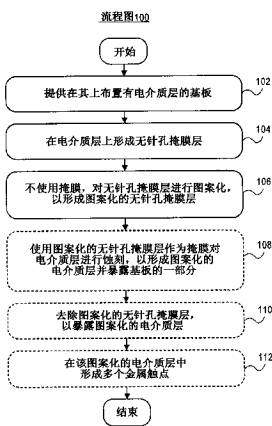
权利要求书2页 说明书5页 附图3页

(54) 发明名称

使用直接图案化的无针孔掩膜层制作太阳能电池的方法

(57) 摘要

本发明涉及一种用于制作太阳能电池的方法。该方法包括首先提供在其上布置有电介质层的基板。然后在电介质层之上形成无针孔掩膜层。最后,不使用掩膜,对该无针孔掩膜层进行图案化,以形成图案化的无针孔掩膜层。



1. 一种用于制作太阳能电池的方法,包括:
提供在其上布置有电介质层的基板;
在所述电介质层之上形成无针孔掩膜层;
在不使用掩膜的情况下,对所述无针孔掩膜层进行图案化,以形成图案化的无针孔掩膜层,其中在图案化期间,所述电介质层保护所述基板;
使用所述图案化的无针孔掩膜层作为掩膜对所述电介质层进行蚀刻,以形成图案化的电介质层并暴露所述基板的一部分;
去除所述图案化的无针孔掩膜层,以暴露所述图案化的电介质层;以及
在所述图案化的电介质层中形成多个金属触点。
2. 根据权利要求1的方法,其中对所述无针孔掩膜层进行图案化包括使用利用具有一定波长的激光的激光烧蚀技术。
3. 根据权利要求2的方法,其中使用激光烧蚀技术包括选择使得所述无针孔掩膜层具有比所述电介质层更快的烧蚀速率的激光波长。
4. 根据权利要求1的方法,其中对所述无针孔掩膜层进行图案化包括使用利用湿法蚀刻剂的点蚀刻技术。
5. 根据权利要求4的方法,其中使用点蚀刻技术包括选择使得所述无针孔掩膜层具有比所述电介质层更快的蚀刻速率的湿法蚀刻剂。
6. 根据权利要求5的方法,其中选择湿法蚀刻剂包括使用氢氧化钾的水溶液。
7. 根据权利要求1的方法,其中形成所述无针孔掩膜层包括使用化学汽相沉积技术。
8. 根据权利要求7的方法,其中使用化学汽相沉积技术包括沉积选自以下材料构成的组中的材料:非晶硅、无定形碳和聚酰亚胺。
9. 根据权利要求1的方法,其中提供具有电介质层的基板包括提供在其上布置有二氧化硅层的晶体硅基板,并且其中形成所述无针孔掩膜层包括在所述二氧化硅层之上形成非晶硅层。
10. 根据权利要求1的方法,其中对所述无针孔掩膜层进行图案化包括保留全部的所述电介质层。
11. 一种用于制作太阳能电池的方法,包括:
提供在其上布置有电介质堆叠的基板;
在所述电介质堆叠上形成无针孔掩膜层;
在不使用掩膜的情况下,对所述无针孔掩膜层进行图案化,以形成图案化的无针孔掩膜层,其中在图案化期间,所述电介质堆叠保护所述基板;
使用所述图案化的无针孔掩膜层作为掩膜对所述电介质堆叠进行蚀刻,以形成图案化的电介质堆叠并暴露所述基板的一部分;
去除所述图案化的无针孔掩膜层,以暴露所述图案化的电介质堆叠;以及
在所述图案化的电介质堆叠中形成多个金属触点。
12. 根据权利要求11的方法,其中对所述电介质堆叠进行蚀刻包括使用全局的缓冲氧化蚀刻剂。
13. 根据权利要求11的方法,其中去除所述图案化的无针孔掩膜层包括使用氢氧化钾的水溶液。

14. 根据权利要求 11 的方法,其中对所述无针孔掩膜层进行图案化包括使用利用具有一定波长的激光的激光烧蚀技术,并且其中使用激光烧蚀技术包括选择使得所述无针孔掩膜层具有比所述电介质堆叠层更快的烧蚀速率的激光波长。

15. 根据权利要求 11 的方法,其中对所述无针孔掩膜层进行图案化包括使用利用湿法蚀刻剂的点蚀刻技术,并且其中使用点蚀刻技术包括选择使得所述无针孔掩膜层具有比所述电介质堆叠更快的蚀刻速率的湿法蚀刻剂。

16. 根据权利要求 15 的方法,其中选择湿法蚀刻剂包括使用氢氧化钾的水溶液。

17. 根据权利要求 11 的方法,其中形成所述无针孔掩膜层包括使用化学汽相沉积技术。

18. 根据权利要求 17 的方法,其中使用化学汽相沉积技术包括沉积选自以下材料构成的组中的材料:非晶硅、无定形碳和聚酰亚胺。

19. 根据权利要求 11 的方法,其中提供具有电介质堆叠的基板包括提供在该基板上布置有二氧化硅层并且在该二氧化硅层上布置有氮化硅层的晶体硅基板,并且其中形成所述无针孔掩膜层包括在所述氮化硅层之上形成非晶硅层。

20. 根据权利要求 11 的方法,其中对所述无针孔掩膜层进行图案化包括保留全部的所述电介质堆叠。

21. 一种使用根据权利要求 1 至 20 中的任意一项所述的方法制造的太阳能电池。

使用直接图案化的无针孔掩膜层制作太阳能电池的方法

[0001] 本发明在美国能源部根据光电 (PV) 制造研发 (R&D) 项目授予的 ZAX-4-33628-05 的政府支持之下而产生, 由国家可再生能源实验室对所述研发项目进行管理。政府拥有本发明中的特定权利。

技术领域

[0002] 本发明的实施例在太阳能电池制作的领域中, 具体而言, 在针对太阳能电池制作的直接图案化的无针孔掩膜的领域中。

背景技术

[0003] 光伏电池 (通常已知为太阳能电池) 是众所周知的用于直接将太阳辐射转换为电能的装置。通常, 在半导体晶片或基板上使用半导体处理技术以形成接近基板表面的 p-n 结来制作太阳能电池。射到基板表面上的太阳辐射在基板的主体中产生电子和空穴对, 其移动到基板中的 p 掺杂区和 n 掺杂区, 从而在掺杂区之间产生电压差。将掺杂区耦合至太阳能电池上的金属触点, 以将电流从电池导向与之耦合的外部电路。

[0004] 典型地, 通过首先对形成在光伏基板的背面的电介质层或堆叠进行图案化来形成金属触点。例如, 使用丝网印刷处理在电介质层上形成墨迹图案。然后, 在蚀刻处理期间, 使用墨迹图案作为掩膜对电介质层进行图案化。然而, 典型地使用全局的 (相对于局部的) 蚀刻处理。从而, 在墨迹图案中存在的任何针孔也都被图案化到电介质层中, 从而在电介质层中形成针孔。用于在图案化的电介质层中形成金属触点的金属层会不合期望地填充在图案化的电介质层中形成的针孔, 从而潜在地导致短路或其他缺陷。

发明内容

附图说明

[0005] 图 1 描述了表示根据本发明的一个实施例的制作太阳能电池的方法中的一系列操作的流程图。

[0006] 图 2A 示出了根据本发明的一个实施例的对应于来自图 1 的流程图的操作 102 的、在其上布置有电介质层的基板的截面图。

[0007] 图 2B 示出了根据本发明的一个实施例的对应于来自图 1 的流程图的操作 104 的、在其上形成有无针孔掩膜层的基板的截面图。

[0008] 图 2C 示出了根据本发明的一个实施例的对应于来自图 1 的流程图的操作 106 的、在其上形成有图案化的无针孔掩膜层的基板的截面图。

[0009] 图 2D 示出了根据本发明的一个实施例的对应于来自图 1 的流程图的操作 108 的、在其上形成有图案化的电介质层和图案化的无针孔掩膜层的基板的截面图。

[0010] 图 2E 示出了根据本发明的一个实施例的对应于来自图 1 的流程图的操作 110 的、在其上形成有图案化的电介质层的基板的截面图, 其中已经去除了图案化的无针孔掩膜

层。

[0011] 图 2F 示出了根据本发明的一个实施例的对应于来自图 1 的流程图的操作 112 的、在其上形成有多个金属触点的基板的截面图。

具体实施方式

[0012] 在此描述制作太阳能电池的方法。在以下描述中,阐明了若干特定细节(诸如特定的化学兼容性),以便提供对于本发明的全面理解。对于本领域技术人员显而易见的是,在不具有这些特定细节的情况下也可以实现本发明的实施例。在其他实例中,没有对众所周知的处理步骤(诸如金属沉积步骤)进行详细描述,以便不使得本发明的实施例不必要地变得模糊。此外,应当理解的是,在附图中示出的各种实施例为示意性表示,并且没有按照比例绘制。

[0013] 在此公开的内容为制作太阳能电池的方法。可以首先提供在其上布置有电介质层的基板。在一个实施例中,然后在该电介质层之上形成无针孔掩膜层。不使用掩膜,然后可以对该无针孔掩膜层进行图案化,以形成图案化的无针孔掩膜层。在一个实施例中,在图案化期间,电介质层保护基板。在一个实施例中,使用图案化的无针孔掩膜层作为掩膜,然后对电介质层进行蚀刻,以形成图案化的电介质层并暴露基板的一部分。然后,去除图案化的无针孔掩膜层,以暴露图案化的电介质层,并且在该图案化的电介质层中形成多个金属触点。

[0014] 利用直接图案化无针孔掩膜层可以基本上消除在用于在太阳能电池的背面上形成多个金属触点的电介质层或堆叠中形成针孔。根据本发明的一个实施例,在被用来最终形成太阳能电池的多个金属触点的图案化处理中,使用无针孔掩膜层来替代墨迹层。可以通过直接形成图案的(相对于掩膜的)图案化处理来对无针孔掩膜层进行图案化。在一个实施例中,通过使用激光烧蚀技术来对直接图案化的无针孔掩膜层进行图案化。在另一实施例中,通过使用点蚀刻技术来对直接图案化的无针孔掩膜层进行图案化。

[0015] 直接图案化的无针孔掩膜层可以被用在制作太阳能电池中。图 1 描述了表示根据本发明的一个实施例的制作太阳能电池的方法中的一系列操作的流程图 100。图 2A-2F 示出了表示根据本发明的一个实施例的对应于流程图 100 的操作的、制作太阳能电池中的操作的截面图。

[0016] 图 2A 示出了根据本发明的一个实施例的对应于来自流程图 100 的操作 102 的、在其上布置有电介质层的基板的截面图。参考流程图 100 的操作 102 和对应的图 2A,提供在其上布置有电介质层的基板。

[0017] 参考图 2A,基板 200 具有光接收表面 202 和背面 204。在一个实施例中,光接收表面 202 被纹理化(如图 2A 所示),以便在太阳辐射收集效率期间减少不期望的反射。在一个实施例中,抗反射涂层 220 被形成在基板 200 的光接收表面 202 上并与之共形。在基板 200 的背面 204 处形成多个有源区 206。根据本发明的一个实施例,多个有源区 206 包括交替的 N+ 区和 P+ 区(如图 2A 所示)。在一个实施例中,基板 200 包括晶体硅, N+ 区包括磷掺杂剂杂质原子而 P+ 区包括硼掺杂剂杂质原子。在基板 200 的背面 204 上布置电介质层 208。在一个实施例中,电介质层 208 包括诸如二氧化硅之类的材料,但并不限于此。在另一实施例中,电介质层 208 为电介质层堆叠,例如,电介质层 208 包括在基板 200 上布置

的二氧化硅层和在该二氧化硅层上布置的氮化硅层。

[0018] 图 2B 示出了根据本发明的一个实施例的对应于来自流程图 100 的操作 104 的、在其上形成有无针孔掩膜层的基板的截面图。参考流程图 100 的操作 104 和对应的图 2B, 在电介质层之上形成无针孔掩膜层。

[0019] 参考图 2B, 在电介质层 208 的表面上形成无针孔掩膜层 210。可以通过适合于提供电介质层 208 的共形覆盖而不形成针孔的技术来形成无针孔掩膜层 210。根据本发明的一个实施例, 形成无针孔掩膜层 210 包括使用化学汽相沉积技术。在一个实施例中, 使用化学汽相沉积技术包括沉积诸如非晶硅、无定形碳或聚酰亚胺之类的材料, 但并不限于此。在一个特定实施例中, 无针孔掩膜层 210 包括非晶硅, 并且通过使用诸如硅烷 (SiH_4) 或乙硅烷 (Si_2H_6) 之类的气体的化学汽相沉积来形成无针孔掩膜层 210, 但并不限于此。在另一特定实施例中, 无针孔掩膜层 210 包括无定形碳, 并且通过使用诸如甲烷 (CH_4)、乙烷 (C_2H_6)、丙烷 (C_3H_8)、乙稀 (C_2H_4) 或丙烯 (C_3H_6) 之类的气体的化学汽相沉积来形成无针孔掩膜层 210, 但并不限于此。为了制作效率, 可以在与电介质层 208 沉积的相同的处理操作中沉积无针孔掩膜层 210。例如, 在一个实施例中, 电介质层 208 为包括氮化硅层的电介质层堆叠, 并且通过安排用在化学汽相沉积处理中的沉积气体的顺序, 在与氮化硅层相同的工艺腔中和相同的处理步骤中沉积无针孔掩膜层 210。在另一实施例中, 形成无针孔掩膜层 210 包括在分离的处理操作中在二氧化硅电介质层 208 上形成非晶硅层。

[0020] 图 2C 示出了根据本发明的一个实施例的对应于来自流程图 100 的操作 106 的、在其上形成有图案化的无针孔掩膜层的基板的截面图。参考流程图 100 的操作 106 和对应的图 2C, 不使用掩膜, 对无针孔掩膜层进行图案化, 以形成图案化的无针孔掩膜层。

[0021] 参考图 2C, 对电介质层 208 上的无针孔掩膜层 210 进行图案化, 以形成图案化的无针孔掩膜层 230。在一个实施例中, 图案化的无针孔掩膜层 230 的图案确定了随后将要被形成在电介质层 208 中的多个触点开口的位置。可以通过适合于有选择性地对无针孔掩膜层 210 进行图案化而不会显著地影响电介质层 208 的技术对无针孔掩膜层 210 进行图案化来形成图案化的无针孔掩膜层 230。根据本发明的一个实施例, 对无针孔掩膜层 210 进行图案化以形成图案化的无针孔掩膜层 230 包括使用利用激光的激光烧蚀技术。在一个实施例中, 使用激光烧蚀技术包括选择使得无针孔掩膜层 210 具有比电介质层 208 更快的烧蚀速率的激光波长。在一个特定实施例中, 在激光烧蚀期间, 电介质层 208 保护基板 200, 这是因为电介质层 208 的带隙大于基板 200 的带隙, 否则在没有电介质层 208 的情况下, 基板 200 将不合期望地被用于对无针孔掩膜层 210 进行图案化的激光烧蚀处理所影响。

[0022] 根据本发明的另一实施例, 对无针孔掩膜层 210 进行图案化以形成图案化的无针孔掩膜层 230 包括使用点蚀刻技术。在一个实施例中, 使用点蚀刻技术包括选择使得无针孔掩膜层 210 具有比电介质层 208 更快的蚀刻速率的湿法蚀刻剂。在一个特定实施例中, 选择湿法蚀刻剂包括使用氢氧化钾的水溶液。在一个具体实施例中, 在点蚀刻期间, 电介质层 208 保护基板 200, 这是因为电介质层 208 的蚀刻速率远低于基板 200 的蚀刻速率, 否则在没有电介质层 208 的情况下, 基板 200 将不合期望地被用于对无针孔掩膜层 210 进行图案化的点蚀刻所影响。注意, 由于相对于无针孔掩膜层 210 的厚度电介质层 208 具有相当大的厚度, 因此电介质层 208 的直接点蚀刻可能是无效的。从而, 根据本发明的一个实施例, 当为太阳能电池制作多个金属触点时, 使用直接图案化的无针孔掩膜层对电介质层进行图

案化是有利的。在一个实施例中,电介质层 208 的厚度在大约 100–500 纳米的范围内,而无针孔掩膜层 210 的厚度在大约 1–100 纳米的范围内。在一个实施例中,无针孔掩膜层 210 的图案化包括在图案化期间保留全部的电介质层 208。

[0023] 因此,如结合图 2A–2C 所述,在不使用掩膜的情况下,可以对无针孔掩膜层进行图案化,以形成图案化的无针孔掩膜层。形成了无针孔掩膜层之后,可以制作背面接触太阳能电池的金属触点,如结合 2D–2F 所述。

[0024] 图 2D 示出了根据本发明的一个实施例的对应于来自流程图 100 的操作 108 的、在其上形成有图案化的电介质层和图案化的无针孔掩膜层的基板的截面图。参考流程图 100 的操作 108 和对应的图 2D,使用图案化的无针孔掩膜层作为掩膜对电介质层进行蚀刻,以形成图案化的电介质层并暴露基板的一部分。

[0025] 参考图 2D,通过使用图案化的无针孔掩膜层 230 作为掩膜,在电介质层 208 中形成多个接触开口,以形成图案化的电介质层 240。可以通过适合于有选择性地从图案化的无针孔掩膜层 230 转移图案而不会显著地影响(例如,蚀刻)基板 200 的背面 204(即,不会使得多个有源区 206 的效力降低)的技术对电介质层 208 进行图案化来形成图案化的电介质层 240。根据本发明的一个实施例,通过使用全局的缓冲氧化蚀刻剂对电介质层 208 进行蚀刻(例如,通过将基板 200 浸没在缓冲氧化蚀刻剂中),来对电介质层 208 进行图案化以形成图案化的电介质层 240。在一个实施例中,缓冲氧化蚀刻剂包括包含有氢氟酸(HF)和氟化铵(NH_4F)的水溶液。在一个特定实施例中,HF : NH_4F 比在大约 1 : 4–1 : 10 的范围内,并且在大约 30–40 摄氏度范围内的温度下,在为期大约 3–10 分钟的范围内,将缓冲氧化蚀刻剂应用到电介质层 208。

[0026] 图 2E 示出了根据本发明的一个实施例的对应于来自流程图 100 的操作 110 的、在其上形成有图案化的电介质层的基板的截面图,其中已经去除了图案化的无针孔掩膜层。参考流程图 100 的操作 110 和对应的图 2E,去除图案化的无针孔掩膜层,以暴露图案化的电介质层。

[0027] 参考图 2E,有选择性地去除图案化的无针孔掩膜层 230,以提供在其中形成有多个开口的图案化的电介质层 240。根据本发明的一个实施例,可以通过适合于保持图案化的电介质层 240 的图案完整性而不会显著地影响(例如,蚀刻)基板 200 的背面 204(即,不会使得多个有源区 206 的效力降低)的技术来有选择性地去除图案化的无针孔掩膜层 230。在一个实施例中,去除图案化的无针孔掩膜层 230 包括使用氢氧化钾的水溶液。

[0028] 图 2F 示出了根据本发明的一个实施例的对应于来自流程图 100 的操作 112 的、在其上形成有多个金属触点的基板的截面图。参考流程图 100 的操作 112 和对应的图 2F,在图案化的电介质层中形成多个金属触点。

[0029] 参考图 2F,通过在图案化的电介质层 240 之中和多个有源区 206 上沉积并图案化包含金属的材料形成多个金属触点 250。在一个实施例中,用于形成多个金属触点 250 的包含金属的材料包括诸如铝、银、钯或其合金之类的金属,但并不限于此。根据本发明的一个实施例,从而形成背面接触太阳能电池 260。

[0030] 因此,已经公开了用于制作太阳能电池的方法。根据本发明的一个实施例,提供在其上布置有电介质层的基板。在该基板之上形成无针孔掩膜层。在不使用掩膜的情况下,对该无针孔掩膜层进行图案化,以形成图案化的无针孔掩膜层。在一个实施例中,在图案化

期间,电介质层保护基板。

流程图100

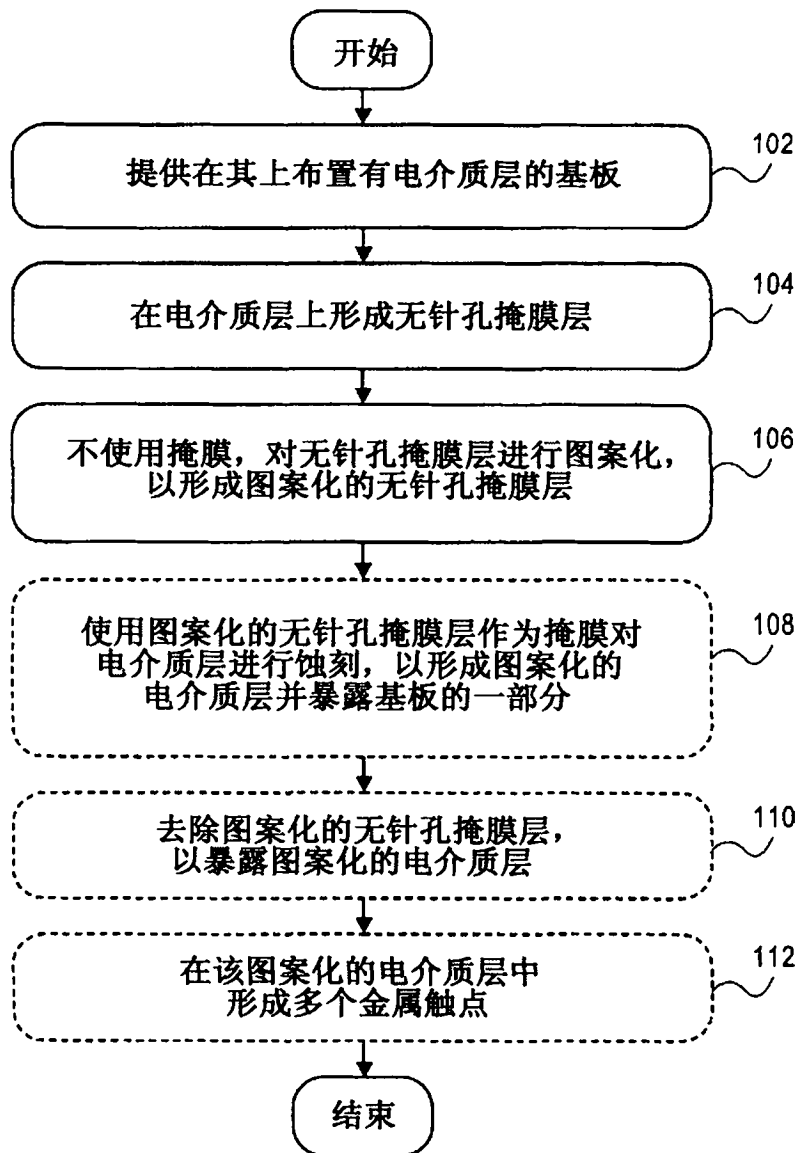


图 1

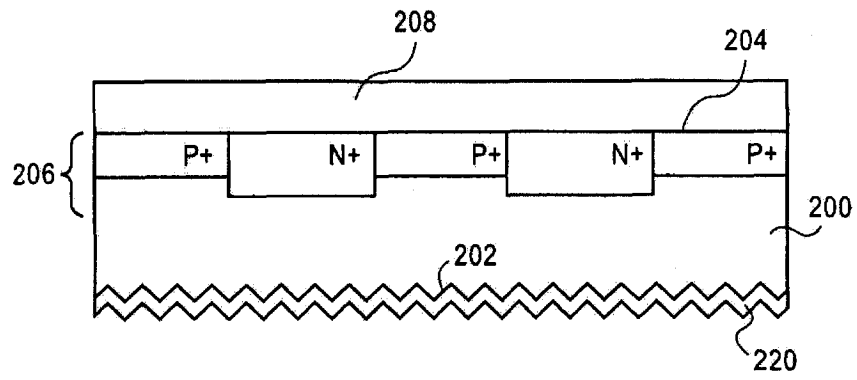


图 2A

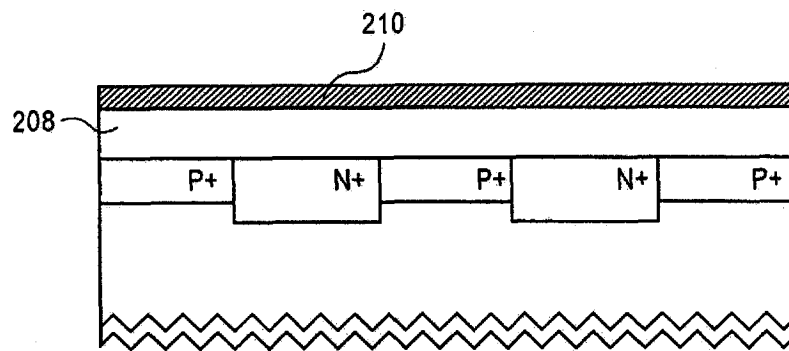


图 2B

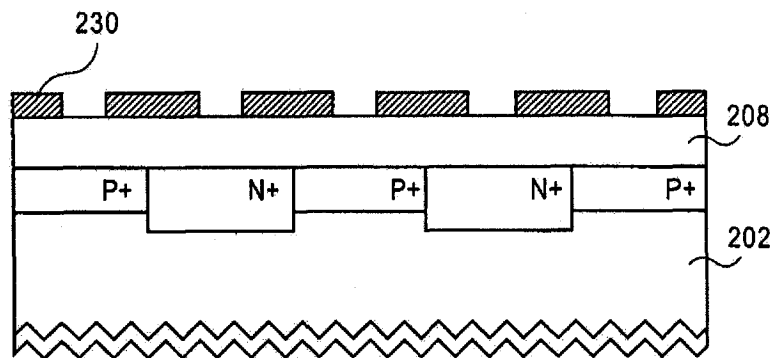


图 2C

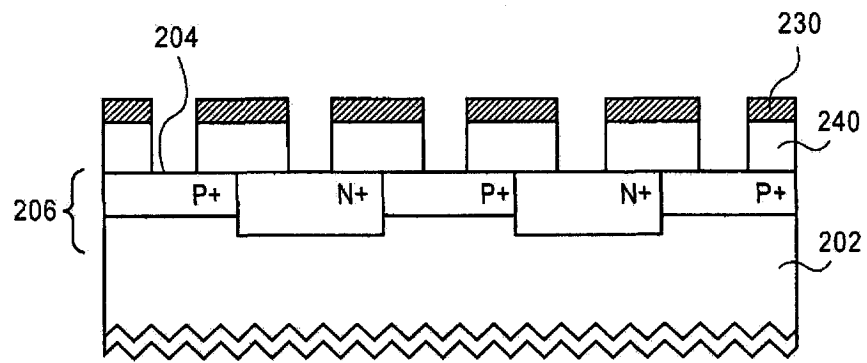


图 2D

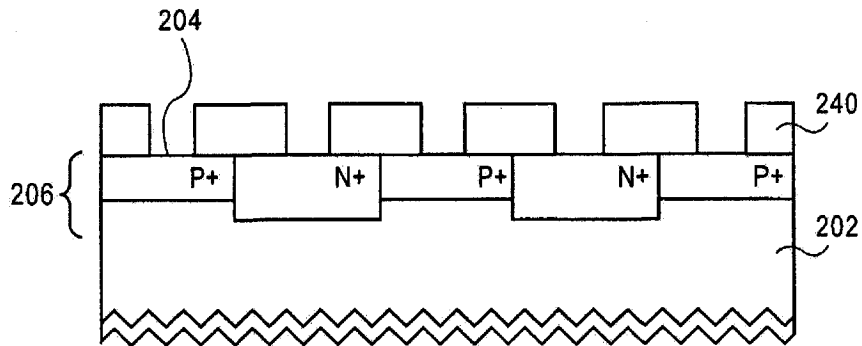


图 2E

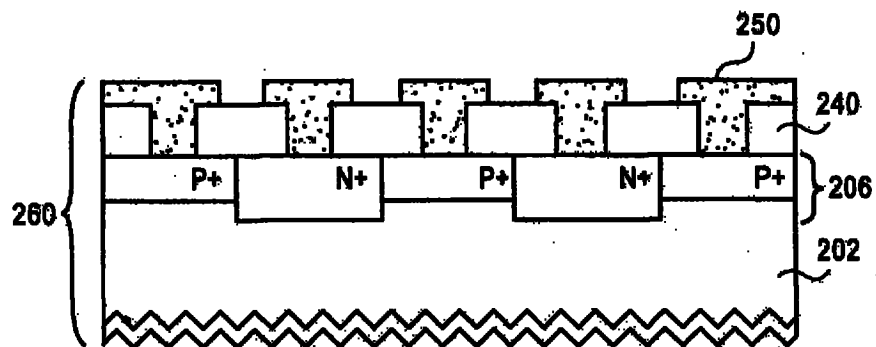


图 2F