

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年12月19日(19.12.2024)



(10) 国際公開番号

WO 2024/257531 A1

(51) 国際特許分類:

H01G 9/048 (2006.01) H01G 9/15 (2006.01)
H01G 9/012 (2006.01)

JP]; 〒6178555 京都府長岡京市東神足 1
丁目 1 0 番 1 号 Kyoto (JP).

(21) 国際出願番号: PCT/JP2024/017758

(22) 国際出願日: 2024年5月14日(14.05.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2023-099239 2023年6月16日(16.06.2023) JP

(71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/

(72) 発明者: 中村 和敬 (NAKAMURA, Kazutaka);
〒6178555 京都府長岡京市東神足 1 丁目 1 0 番
1 号 株式会社村田製作所内 Kyoto (JP).

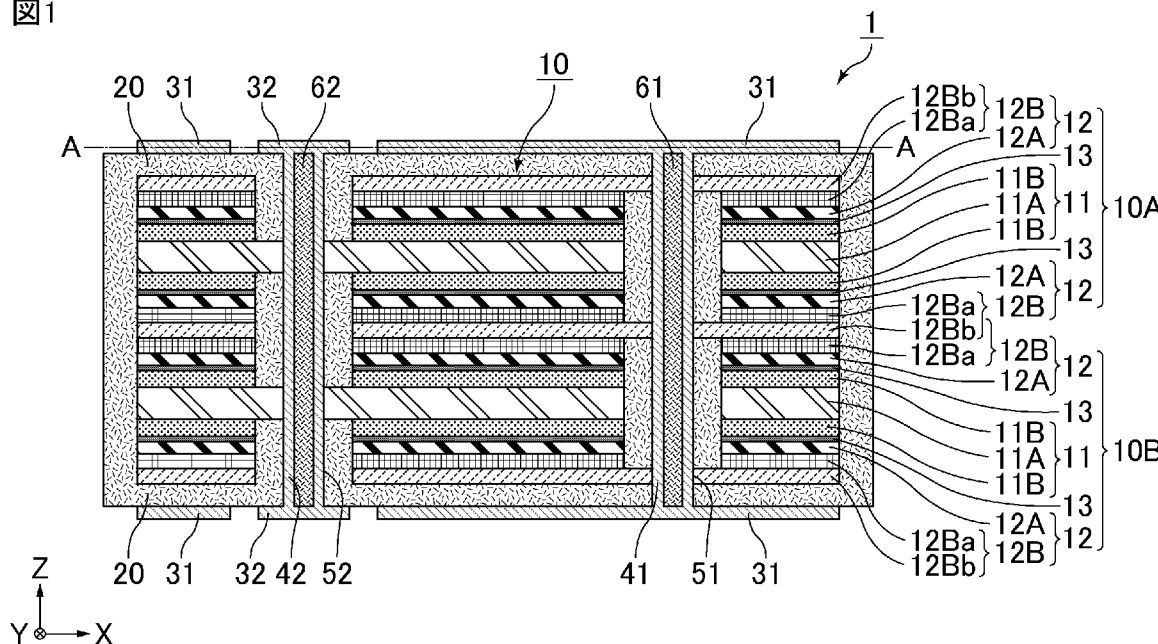
(74) 代理人: 弁理士法人 W i s e P l u s
(WISEPLUS IP FIRM); 〒5320003 大阪府大阪
市淀川区宮原 3 丁目 5 番 3 6 号 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,

(54) Title: CAPACITOR ELEMENT

(54) 発明の名称: コンデンサ素子

図1



(57) Abstract: A capacitor element 1 comprises: a capacitor part 10 that includes a first capacitor layer 10A and a second capacitor layer 10B which face each other in the thickness direction; and a sealing layer 20 that is provided so as to cover at least one main surface of the capacitor part 10. Each of the first capacitor layer 10A and the second capacitor layer 10B includes: a positive electrode plate 11 which has a porous part 11B on at least one main surface of a core part 11A; a dielectric layer 13 which is provided on the surface of the porous part 11B; and a negative electrode layer 12 which is provided on the surface of the dielectric layer 13. The negative electrode layer 12 includes: a solid electrolyte layer 12A

HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

which is provided on the surface of the dielectric layer 13; and a conductor layer 12B which is provided on the surface of the solid electrolyte layer 12A. The conductor layer 12B included in the first capacitor layer 10A and facing the second capacitor layer 10B is the same as the conductor layer 12B included in the second capacitor layer 10B and facing the first capacitor layer 10A.

(57) 要約: コンデンサ素子 1 は、厚さ方向に対向する第 1 コンデンサ層 10A 及び第 2 コンデンサ層 10B を含むコンデンサ部 10 と、コンデンサ部 10 の少なくとも一方の主面を覆うように設けられた封止層 20 と、を備える。第 1 コンデンサ層 10A 及び第 2 コンデンサ層 10B は、各々、芯部 11A の少なくとも一方の主面に多孔質部 11B を有する陽極板 11 と、多孔質部 11B の表面に設けられた誘電体層 13 と、誘電体層 13 の表面に設けられた陰極層 12 と、を含む。陰極層 12 は、誘電体層 13 の表面に設けられた固体電解質層 12A と、固体電解質層 12A の表面に設けられた導電体層 12B と、を含む。第 1 コンデンサ層 10A 中の、第 2 コンデンサ層 10B と対向する導電体層 12B は、第 2 コンデンサ層 10B 中の、第 1 コンデンサ層 10A と対向する導電体層 12B と同一である。

明 細 書

発明の名称：コンデンサ素子

技術分野

[0001] 本発明は、コンデンサ素子に関する。

背景技術

[0002] 特許文献 1 には、1 枚の固体電解コンデンサシートが分割されてなる複数の固体電解コンデンサ素子と、シート状の第 1 封止層と、シート状の第 2 封止層とを備えるコンデンサアレイが開示されている。上記固体電解コンデンサシートは、弁作用金属からなる陽極板と、上記陽極板の少なくとも一方の主面に設けられた多孔質層と、上記多孔質層の表面に設けられた誘電体層と、上記誘電体層の表面に設けられた固体電解質層を含む陰極層とを備え、厚み方向に相対する第 1 主面及び第 2 主面を有する。上記複数の固体電解コンデンサ素子は、それぞれの上記第 1 主面側が上記第 1 封止層上に配置されている。上記第 2 封止層は、上記第 1 封止層上の上記複数の固体電解コンデンサ素子を上記第 2 主面側から覆うように配置されている。上記固体電解コンデンサ素子間にはスリット状のシート除去部によって分割されている。

先行技術文献

特許文献

[0003] 特許文献 1：特開 2020-167361 号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献 1 に記載されているようなコンデンサアレイにおいては、従来以上の大容量及び薄型化の両立が求められている。

[0005] なお、上記の問題は、面方向に複数個のコンデンサ部が配置されている構造に限らず、面方向に 1 個のコンデンサ部が配置されている構造にも生じる問題である。

[0006] 本発明は、上記の問題を解決するためになされたものであり、大容量及び

薄型化の両立が可能なコンデンサ素子を提供することを目的とする。

課題を解決するための手段

[0007] 本発明のコンデンサ素子は、厚さ方向に対向する第1コンデンサ層及び第2コンデンサ層を含むコンデンサ部と、上記コンデンサ部の少なくとも一方の主面を覆うように設けられた封止層と、を備える。上記第1コンデンサ層及び上記第2コンデンサ層は、各々、芯部の少なくとも一方の主面に多孔質部を有する陽極板と、上記多孔質部の表面に設けられた誘電体層と、上記誘電体層の表面に設けられた陰極層と、を含む。上記陰極層は、上記誘電体層の表面に設けられた固体電解質層と、上記固体電解質層の表面に設けられた導電体層と、を含む。上記第1コンデンサ層中の、上記第2コンデンサ層と対向する上記導電体層は、上記第2コンデンサ層中の、上記第1コンデンサ層と対向する上記導電体層と同一である。

発明の効果

[0008] 本発明によれば、大容量及び薄型化の両立が可能なコンデンサ素子を提供することができる。

図面の簡単な説明

[0009] [図1]図1は、本発明の第1実施形態に係るコンデンサ素子の一例を模式的に示す断面図である。

[図2]図2は、図1に示すコンデンサ素子のA-A線に沿った平面図である。

[図3]図3は、本発明の第2実施形態に係るコンデンサ素子の一例を模式的に示す断面図である。

[図4]図4は、図3に示すコンデンサ素子のA-A線に沿った平面図である。

[図5]図5は、陽極板を用意する工程の一例を模式的に示す断面図である。

[図6]図6は、多孔質部の内部に絶縁性樹脂を充填する工程の一例を模式的に示す断面図である。

[図7]図7は、貫通孔を形成する工程の一例を模式的に示す断面図である。

[図8]図8は、固体電解質層の内層を形成する工程の一例を模式的に示す断面図である。

[図9]図9は、固体電解質層の外層を形成する工程の一例を模式的に示す断面図である。

[図10]図10は、導電体層のカーボン層を形成する工程の一例を模式的に示す断面図である。

[図11]図11は、導電体層の銅層を形成する工程の一例を模式的に示す断面図である。

[図12]図12は、第1コンデンサ層及び第2コンデンサ層を積層する工程の一例を模式的に示す断面図である。

[図13]図13は、第1貫通孔及び第2貫通孔を形成する工程の一例を模式的に示す断面図である。

[図14]図14は、第1スルーホール導体及び第2スルーホール導体を形成する工程の一例を模式的に示す断面図である。

[図15]図15は、第1樹脂充填部及び第2樹脂充填部を形成する工程の一例を模式的に示す断面図である。

[図16]図16A及び図16Bは、第1外部電極層及び第2外部電極層を形成する工程の一例を模式的に示す断面図である。

[図17]図17Aは、第1コンデンサ層において陽極板を用意する工程の一例を模式的に示す断面図である。図17Bは、第2コンデンサ層において陽極板を用意する工程の一例を模式的に示す断面図である。

[図18]図18Aは、第1コンデンサ層において多孔質部の内部に絶縁性樹脂を充填する工程の一例を模式的に示す断面図である。図18Bは、第2コンデンサ層において多孔質部の内部に絶縁性樹脂を充填する工程の一例を模式的に示す断面図である。

[図19]図19Aは、第1コンデンサ層において貫通溝及び貫通孔を形成する工程の一例を模式的に示す断面図である。図19Bは、第2コンデンサ層において貫通溝を形成する工程の一例を模式的に示す断面図である。

[図20]図20Aは、第1コンデンサ層において固体電解質層の内層を形成する工程の一例を模式的に示す断面図である。図20Bは、第2コンデンサ層

において固体電解質層の内層を形成する工程の一例を模式的に示す断面図である。

[図21]図 2 1 A は、第 1 コンデンサ層において固体電解質層の外層を形成する工程の一例を模式的に示す断面図である。図 2 1 B は、第 2 コンデンサ層において固体電解質層の外層を形成する工程の一例を模式的に示す断面図である。

[図22]図 2 2 A は、第 1 コンデンサ層において導電体層のカーボン層を形成する工程の一例を模式的に示す断面図である。図 2 2 B は、第 2 コンデンサ層において導電体層のカーボン層を形成する工程の一例を模式的に示す断面図である。

[図23]図 2 3 A は、第 1 コンデンサ層において導電体層の銅層を形成する工程の一例を模式的に示す断面図である。図 2 3 B は、第 2 コンデンサ層において導電体層の銅層を形成する工程の一例を模式的に示す断面図である。

[図24]図 2 4 は、第 1 コンデンサ層及び第 2 コンデンサ層を積層する工程の一例を模式的に示す断面図である。

[図25]図 2 5 は、ビア孔を形成する工程の一例を模式的に示す断面図である。

[図26]図 2 6 は、第 1 スルーホール導体、第 2 スルーホール導体及びビア導体を形成する工程の一例を模式的に示す断面図である。

[図27]図 2 7 は、第 1 樹脂充填部及び第 2 樹脂充填部を形成する工程の一例を模式的に示す断面図である。

[図28]図 2 8 A 及び図 2 8 B は、第 1 外部電極層及び第 2 外部電極層を形成する工程の一例を模式的に示す断面図である。

発明を実施するための形態

[0010] 以下、本発明のコンデンサ素子について説明する。なお、本発明は、以下の構成に限定されるものではなく、本発明の要旨を変更しない範囲において適宜変更されてもよい。また、以下において記載する個々の好ましい構成を複数組み合わせたものもまた本発明である。

[0011] 以下に示す各実施形態は例示であり、異なる実施形態で示す構成の部分的な置換又は組み合わせが可能であることは言うまでもない。第2実施形態以降では、第1実施形態と共通の事項についての記載は省略し、異なる点を主に説明する。特に、同様の構成による同様の作用効果については、実施形態毎に逐次言及しない。

[0012] 以下の説明において、各実施形態を特に区別しない場合、単に「本発明のコンデンサ素子」と言う。

[0013] 本明細書において、要素間の関係性を示す用語（例えば「垂直」、「平行」、「直交」等）及び要素の形状を示す用語は、厳格な意味のみを表す表現ではなく、実質的に同等な範囲、例えば数%程度の差異をも含むことを意味する表現である。

[0014] 以下に示す図面は模式図であり、その寸法、縦横比の縮尺等は実際の製品と異なる場合がある。図中、同一又は相当部分には同一符号を用いることとする。また、各図において、同一要素には同一符号を付して重複する説明を省略する。

[0015] [第1実施形態]

図1は、本発明の第1実施形態に係るコンデンサ素子の一例を模式的に示す断面図である。図2は、図1に示すコンデンサ素子のA-A線に沿った平面図である。

[0016] 図1及び図2に示すコンデンサ素子1は、コンデンサ部10と、コンデンサ部10の少なくとも一方の主面を覆うように設けられた封止層20と、を備える。

[0017] コンデンサ部10は、厚さ方向（Z方向）に対向する第1コンデンサ層10A及び第2コンデンサ層10Bを含む。

[0018] 図1及び図2に示す例では、封止層20の内部に1個のコンデンサ部10が配置されている。

[0019] 封止層20の内部に配置されるコンデンサ部の数は特に限定されず、1個でもよく、複数個でもよい。例えば、封止層20の内部には、厚さ方向（Z

方向）に直交する面方向（すなわち、X軸及びY軸に平行な面方向）に複数個のコンデンサ部が配置されていてもよい。

[0020] 封止層20は、図1に示すように、コンデンサ部10の厚さ方向の相対する両方の主面（図1では上下面）に設けられていることが好ましい。封止層20によってコンデンサ部10が保護される。

[0021] 封止層20は、1層のみから構成されてもよく、2層以上から構成されてもよい。封止層20が2層以上から構成される場合、各層を構成する材料は、それぞれ同じであってもよく、異なってもよい。

[0022] 封止層20は、例えば、絶縁性樹脂シートを熱圧着する方法、絶縁性樹脂ペーストを塗工した後で熱硬化させる方法等により、コンデンサ部10を封止するように形成される。

[0023] 第1コンデンサ層10A及び第2コンデンサ層10Bは、各々、芯部11Aの少なくとも一方の主面に多孔質部11Bを有する陽極板11と、多孔質部11Bの表面に設けられた誘電体層13と、誘電体層13の表面に設けられた陰極層12と、を含む。図1に示す例では、陽極板11は、芯部11Aの両方の主面に多孔質部11Bを有するが、芯部11Aのいずれか一方の主面のみに多孔質部11Bを有してもよい。

[0024] 陰極層12は、誘電体層13の表面に設けられた固体電解質層12Aと、固体電解質層12Aの表面に設けられた導電体層12Bと、を含む。陰極層12が固体電解質層12Aを含むことにより、コンデンサ部10は、固体電解コンデンサを構成する。

[0025] 固体電解質層12Aを構成する材料としては、例えば、PEDOTと呼ばれるポリ（3，4－エチレンジオキシチオフェン）等の導電性高分子等が挙げられる。また、上記導電性高分子は、ポリスチレンスルホン酸（PSS）等のドーパントを含んでいてもよい。なお、固体電解質層12Aは、誘電体層13の細孔（凹部）を充填する内層と、誘電体層13を被覆する外層とを含むことが好ましい。

[0026] 導電体層12Bは、例えば、固体電解質層12Aの表面に設けられたカー

ボン層 1 2 B a と、カーボン層 1 2 B a の表面に設けられた銅層 1 2 B b と、を含む。

[0027] 第 1 コンデンサ層 1 0 A 中の、第 2 コンデンサ層 1 0 B と対向する導電体層 1 2 B は、第 2 コンデンサ層 1 0 B 中の、第 1 コンデンサ層 1 0 A と対向する導電体層 1 2 B と同一である。なお、導電体層 1 2 B が 2 層以上から構成される場合には、少なくとも 1 層が同一であればよい。つまり、第 1 コンデンサ層 1 0 A 及び第 2 コンデンサ層 1 0 B は、両者の間に配置された同一の導電体層 1 2 B を共有している、とも言える。

[0028] 図 1 に示す例では、第 1 コンデンサ層 1 0 A 中の、第 2 コンデンサ層 1 0 B と対向する銅層 1 2 B b は、第 2 コンデンサ層 1 0 B 中の、第 1 コンデンサ層 1 0 A と対向する銅層 1 2 B b と同一である。つまり、第 1 コンデンサ層 1 0 A 及び第 2 コンデンサ層 1 0 B は、両者の間に配置された同一の銅層 1 2 B b を共有している、とも言える。

[0029] 第 1 コンデンサ層 1 0 A 及び第 2 コンデンサ層 1 0 B が厚さ方向に積層されることにより、コンデンサ部 1 0 の面積当たりの容量を大きくすることができる。さらに、第 1 コンデンサ層 1 0 A 中の、第 2 コンデンサ層 1 0 B と対向する導電体層 1 2 B が、第 2 コンデンサ層 1 0 B 中の、第 1 コンデンサ層 1 0 A と対向する導電体層 1 2 B と同一であることにより、素子全体の厚さを小さくすることができる。したがって、大容量及び薄型化の両立を実現できる。

[0030] また、第 1 コンデンサ層 1 0 A 中の、第 2 コンデンサ層 1 0 B と対向する導電体層 1 2 B が、第 2 コンデンサ層 1 0 B 中の、第 1 コンデンサ層 1 0 A と対向する導電体層 1 2 B と同一であることにより、第 1 コンデンサ層 1 0 A 及び第 2 コンデンサ層 1 0 B の間に熱絶縁材料を配置することなく、伝熱性の高い材料で素子を構成することができる。そのため、素子の放熱性を高くすることができる。

[0031] 第 1 コンデンサ層 1 0 A 中の、第 2 コンデンサ層 1 0 B と対向する導電体層 1 2 B が、第 2 コンデンサ層 1 0 B 中の、第 1 コンデンサ層 1 0 A と対向

する導電体層 1 2 B と異なる場合、第 1 コンデンサ層 1 0 A 及び第 2 コンデンサ層 1 0 B を電氣的に接続するための配線が必要となるため、接点抵抗が増加する。これに対し、第 1 コンデンサ層 1 0 A 中の、第 2 コンデンサ層 1 0 B と対向する導電体層 1 2 B が、第 2 コンデンサ層 1 0 B 中の、第 1 コンデンサ層 1 0 A と対向する導電体層 1 2 B と同一である場合、異種材料との接点が少なくなり、直列抵抗成分が小さくなるため、等価直列抵抗（E S R）を低くすることができる。

[0032] また、第 1 コンデンサ層 1 0 A 中の、第 2 コンデンサ層 1 0 B と対向する導電体層 1 2 B が、第 2 コンデンサ層 1 0 B 中の、第 1 コンデンサ層 1 0 A と対向する導電体層 1 2 B と異なる場合には、第 1 コンデンサ層 1 0 A 及び第 2 コンデンサ層 1 0 B を電氣的に接続するための配線が必要となるため、インダクタンス成分も増加する。これに対し、第 1 コンデンサ層 1 0 A 中の、第 2 コンデンサ層 1 0 B と対向する導電体層 1 2 B が、第 2 コンデンサ層 1 0 B 中の、第 1 コンデンサ層 1 0 A と対向する導電体層 1 2 B と同一である場合、インダクタンス成分が小さくなるため、ノイズの発生を抑えることができる。

[0033] 図 1 及び図 2 に示すように、コンデンサ素子 1 は、第 1 コンデンサ層 1 0 A の陰極層 1 2 及び第 2 コンデンサ層 1 0 B の陰極層 1 2 に電氣的に接続される第 1 外部電極層 3 1 をさらに備えてもよい。

[0034] 第 1 外部電極層 3 1 は、封止層 2 0 の少なくとも一方の主面に設けられている。図 1 に示す例では、第 1 外部電極層 3 1 は、封止層 2 0 の両方の主面（図 1 では上下面）に設けられているが、封止層 2 0 のいずれか一方の主面（図 1 では上面又は下面）に設けられていてもよい。

[0035] 1 個のコンデンサ部 1 0 に対して、1 個の第 1 外部電極層 3 1 が設けられていてもよく、複数個の第 1 外部電極層 3 1 が設けられていてもよい。

[0036] 厚さ方向から見たときの第 1 外部電極層 3 1 の平面形状は特に限定されず、例えば、矩形（正方形又は長方形）、矩形以外の四角形、三角形、五角形、六角形等の多角形、円形、楕円形、これらを組み合わせた形状等が挙げら

れる。また、第1外部電極層31の平面形状は、L字型、C字型（コの字型）、階段型等であってもよい。

[0037] 図1及び図2に示すように、コンデンサ素子1は、第1コンデンサ層10Aの陽極板11及び第2コンデンサ層10Bの陽極板11に電氣的に接続される第2外部電極層32をさらに備えてもよい。

[0038] 第2外部電極層32は、封止層20の少なくとも一方の主面に設けられている。図1に示す例では、第2外部電極層32は、封止層20の両方の主面（図1では上下面）に設けられているが、封止層20のいずれか一方の主面（図1では上面又は下面）に設けられていてもよい。

[0039] 1個のコンデンサ部10に対して、1個の第2外部電極層32が設けられていてもよく、複数個の第2外部電極層32が設けられていてもよい。1個のコンデンサ部10に対して、第2外部電極層32の数は、第1外部電極層31の数と同じであってもよく、異なってもよい。

[0040] 厚さ方向から見たときの第2外部電極層32の平面形状は特に限定されず、例えば、矩形（正方形又は長方形）、矩形以外の四角形、三角形、五角形、六角形等の多角形、円形、楕円形、これらを組み合わせた形状等が挙げられる。また、第2外部電極層32の平面形状は、L字型、C字型（コの字型）、階段型等であってもよい。厚さ方向から見たときの第2外部電極層32の平面形状は、厚さ方向から見たときの第1外部電極層31の平面形状と同じであってもよく、異なってもよい。

[0041] 厚さ方向からの平面視で、第1外部電極層31は、上記同一の導電体層12B（図1では第1コンデンサ層10A及び第2コンデンサ層10Bが共有する同一の銅層12Bb）と少なくとも一部が重なるように配置されていることが好ましい。

[0042] 第1外部電極層31の少なくとも一部が上記同一の導電体層12Bと重なるように配置されることにより、素子の内部へ水分が侵入しにくくなる。そのため、急激な水分の蒸発によって発生するデラミネーションと呼ばれる剥離を抑制することができる。

[0043] さらに、第1外部電極層31の少なくとも一部が上記同一の導電体層12Bと重なるように配置されることにより、素子の内部への水分又は酸素等の透過が抑えられるため、固体電解質層12Aに含まれる導電性高分子の劣化を抑制することができる。

[0044] また、第1外部電極層31の少なくとも一部が上記同一の導電体層12Bと重なるように配置されていると、第1外部電極層31の面積が大きくなり、かつ、素子の内部にも陰極層12が形成されることにより、ノイズの発生又は放出を低減させることができる。

[0045] 素子の内部への水分等の侵入を抑制する観点からは、第1外部電極層31が上記同一の導電体層12Bと重なる部分の面積が大きいことが好ましい。例えば、厚さ方向からの平面視で、封止層20のいずれか一方の主面に設けられている第1外部電極層31の面積のうち、上記同一の導電体層12Bと重なる部分の第1外部電極層31の面積は、上記同一の導電体層12Bの面積の50%以上であることが好ましい。例えば、封止層20の上面に設けられている第1外部電極層31の面積のうち、上記同一の導電体層12Bと重なる部分の第1外部電極層31の面積が、上記同一の導電体層12Bの面積の50%以上であってもよく、あるいは、封止層20の下面に設けられている第1外部電極層31の面積のうち、上記同一の導電体層12Bと重なる部分の第1外部電極層31の面積が、上記同一の導電体層12Bの面積の50%以上であってもよい。一方、厚さ方向からの平面視で、封止層20のいずれか一方の主面に設けられている第1外部電極層31の面積のうち、上記同一の導電体層12Bと重なる部分の第1外部電極層31の面積は、上記同一の導電体層12Bの面積の100%以下であれば、上限は特に限定されない。

[0046] 図1に示す例のように、封止層20の両方の主面に第1外部電極層31が設けられている場合、封止層20の一方の主面側と他方の主面側とで、上述した面積の割合は、同じであってもよく、異なってもよい。そのため、封止層20のいずれか一方の主面に設けられている第1外部電極層31の面

積のうち、上記同一の導電体層 1 2 B と重なる部分の第 1 外部電極層 3 1 の面積が、上記同一の導電体層 1 2 B の面積の 5 0 % 以上であっても、封止層 2 0 の他方の主面に設けられている第 1 外部電極層 3 1 の面積のうち、上記同一の導電体層 1 2 B と重なる部分の第 1 外部電極層 3 1 の面積は、上記同一の導電体層 1 2 B の面積の 5 0 % 未満でもよい。しかしながら、封止層 2 0 のいずれか一方の主面に設けられている第 1 外部電極層 3 1 の面積のうち、上記同一の導電体層 1 2 B と重なる部分の第 1 外部電極層 3 1 の面積が、上記同一の導電体層 1 2 B の面積の 5 0 % 以上であり、かつ、封止層 2 0 の他方の主面に設けられている第 1 外部電極層 3 1 の面積のうち、上記同一の導電体層 1 2 B と重なる部分の第 1 外部電極層 3 1 の面積が、上記同一の導電体層 1 2 B の面積の 5 0 % 以上であることが好ましい。

[0047] あるいは、厚さ方向からの平面視で、第 1 外部電極層 3 1 及び第 2 外部電極層 3 2 の少なくとも一方は、上記同一の導電体層 1 2 B（図 1 では第 1 コンデンサ層 1 0 A 及び第 2 コンデンサ層 1 0 B が共有する同一の銅層 1 2 B b）と少なくとも一部が重なるように配置されていてもよい。この場合においても、素子の内部への水分又は酸素等の透過が抑えられる。

[0048] 素子の内部への水分等の侵入を抑制する観点からは、厚さ方向からの平面視で、封止層 2 0 のいずれか一方の主面に設けられている全ての第 1 外部電極層 3 1 及び第 2 外部電極層 3 2 の合計面積は、封止層 2 0 の外周縁で囲まれる面積の 5 0 % 以上であることが好ましい。例えば、封止層 2 0 の上面に設けられている全ての第 1 外部電極層 3 1 及び第 2 外部電極層 3 2 の合計面積が、封止層 2 0 の外周縁で囲まれる面積の 5 0 % 以上であってもよく、あるいは、封止層 2 0 の下面に設けられている全ての第 1 外部電極層 3 1 及び第 2 外部電極層 3 2 の合計面積が、封止層 2 0 の外周縁で囲まれる面積の 5 0 % 以上であってもよい。一方、厚さ方向からの平面視で、封止層 2 0 のいずれか一方の主面に設けられている全ての第 1 外部電極層 3 1 及び第 2 外部電極層 3 2 の合計面積は、例えば、封止層 2 0 の外周縁で囲まれる面積の 8 0 % 以下である。

[0049] なお、「封止層 20 のいずれか一方の主面に設けられている全ての第 1 外部電極層 31 及び第 2 外部電極層 32 の合計面積」には、対象とする主面において、上記同一の導電体層 12B と重なっていない第 1 外部電極層 31 及び第 2 外部電極層 32 の面積も含まれる。また、「封止層 20 の外周縁で囲まれる面積」とは、封止層 20 そのものの面積ではなく、封止層 20 の外周縁で囲まれる全面積を意味する。

[0050] 図 1 に示す例のように、封止層 20 の両方の主面に第 1 外部電極層 31 及び／又は第 2 外部電極層 32 が設けられている場合、封止層 20 の一方の主面側と他方の主面側とで、上述した面積の割合は、同じであってもよく、異なってもよい。そのため、封止層 20 のいずれか一方の主面に設けられている全ての第 1 外部電極層 31 及び第 2 外部電極層 32 の合計面積が、封止層 20 の外周縁で囲まれる面積の 50% 以上であっても、封止層 20 の他方の主面に設けられている全ての第 1 外部電極層 31 及び第 2 外部電極層 32 の合計面積は、封止層 20 の外周縁で囲まれる面積の 50% 未満でもよい。しかしながら、封止層 20 のいずれか一方の主面に設けられている全ての第 1 外部電極層 31 及び第 2 外部電極層 32 の合計面積が、封止層 20 の外周縁で囲まれる面積の 50% 以上であり、かつ、封止層 20 の他方の主面に設けられている全ての第 1 外部電極層 31 及び第 2 外部電極層 32 の合計面積が、封止層 20 の外周縁で囲まれる面積の 50% 以上であることが好ましい。

[0051] 図 1 に示すように、コンデンサ素子 1 は、第 1 外部電極層 31 に電氣的に接続される第 1 スルーホール導体 41 をさらに備えてもよい。

[0052] 第 1 スルーホール導体 41 は、コンデンサ部 10 及び封止層 20 を厚さ方向に貫通する第 1 貫通孔 51 の少なくとも内壁面に設けられていればよい。第 1 スルーホール導体 41 は、第 1 貫通孔 51 の内壁面のみに設けられていてもよく、第 1 貫通孔 51 の内部全体に設けられていてもよい。

[0053] 厚さ方向からの平面視で、陰極層 12 の内部には、1 個の第 1 スルーホール導体 41 が設けられていてもよく、2 個以上の第 1 スルーホール導体 41

が設けられていてもよい。

[0054] 図1に示すように、陽極板11の端面と第1スルーホール導体41との間は、絶縁性材料によって絶縁されていることが好ましい。

[0055] 図1に示すように、第1スルーホール導体41は、第1貫通孔51の内壁面で、第1コンデンサ層10Aの陰極層12及び第2コンデンサ層10Bの陰極層12に電氣的に接続されていることが好ましい。

[0056] 図1に示すように、第1スルーホール導体41が第1貫通孔51の内壁面のみに設けられている場合、第1スルーホール導体41の内側には、樹脂材料が充填されてなる第1樹脂充填部61が設けられていてもよい。その場合、第1樹脂充填部61は、第1貫通孔51内の第1スルーホール導体41で囲まれた空間に設けられる。第1樹脂充填部61が設けられることで第1貫通孔51内の空間が解消されると、第1スルーホール導体41のデラミネーションの発生が抑制される。なお、第1樹脂充填部61は、導体であってもよく、絶縁体であってもよい。

[0057] 図1に示すように、コンデンサ素子1は、第2外部電極層32に電氣的に接続される第2スルーホール導体42をさらに備えてもよい。

[0058] 第2スルーホール導体42は、コンデンサ部10及び封止層20を厚さ方向に貫通する第2貫通孔52の少なくとも内壁面に設けられていればよい。第2スルーホール導体42は、第2貫通孔52の内壁面のみに設けられていてもよく、第2貫通孔52の内部全体に設けられていてもよい。

[0059] 厚さ方向からの平面視で、陰極層12の内部には、1個の第2スルーホール導体42が設けられていてもよく、2個以上の第2スルーホール導体42が設けられていてもよい。

[0060] 図1に示すように、陰極層12の端面と第2スルーホール導体42との間は、絶縁性材料によって絶縁されていることが好ましい。

[0061] 図1に示すように、第2スルーホール導体42は、第2貫通孔52の内壁面で、第1コンデンサ層10Aの陽極板11及び第2コンデンサ層10Bの陽極板11に電氣的に接続されていることが好ましい。

- [0062] 図1に示すように、第2スルーホール導体42が第2貫通孔52の内壁面のみに設けられている場合、第2スルーホール導体42の内側には、樹脂材料が充填されてなる第2樹脂充填部62が設けられていてもよい。その場合、第2樹脂充填部62は、第2貫通孔52内の第2スルーホール導体42で囲まれた空間に設けられる。第2樹脂充填部62が設けられることで第2貫通孔52内の空間が解消されると、第2スルーホール導体42のデラミネーションの発生が抑制される。なお、第2樹脂充填部62は、導体であってもよく、絶縁体であってもよい。
- [0063] 図1には示されていないが、コンデンサ素子1は、陽極板11及び陰極層12に電氣的に接続されていない第3スルーホール導体をさらに備えてもよい。
- [0064] 図1には示されていないが、コンデンサ素子1は、封止層20を厚さ方向に貫通するように設けられ、一方の端部が封止層20の表面に引き出されたビア導体をさらに備えてもよい。
- [0065] 例えば、コンデンサ素子1には、陽極板11に電氣的に接続されるビア導体が含まれていてもよい。この場合、陽極板11が、ビア導体を介して封止層20の外部に電氣的に導出され、封止層20の外部に電氣的に接続可能となる。陽極板11に電氣的に接続されるビア導体は、1個でもよく、2個以上でもよい。
- [0066] あるいは、コンデンサ素子1には、陰極層12に電氣的に接続されるビア導体が含まれていてもよい。この場合、陰極層12が、ビア導体を介して封止層20の外部に電氣的に導出され、封止層20の外部に電氣的に接続可能となる。陰極層12に電氣的に接続されるビア導体は、1個でもよく、2個以上でもよい。
- [0067] 封止層20の内部に第1スルーホール導体41又は第2スルーホール導体42が設けられる場合、コンデンサ部10は、陽極板11の少なくとも一方の主面において、第1スルーホール導体41又は第2スルーホール導体42の周囲に設けられた絶縁マスク層をさらに含んでもよい。

[0068] コンデンサ部 10 は、陽極板 11 の少なくとも一方の主面において、陰極層 12 の周囲を囲むように設けられた絶縁マスク層をさらに含んでもよい。陰極層 12 の周囲を絶縁マスク層で囲むことによって、陽極板 11 と陰極層 12 との間の絶縁性が確保され、両者間の短絡が防止される。絶縁マスク層は、陰極層 12 の周囲の一部を囲むように設けられていてもよいが、陰極層 12 の周囲の全体を囲むように設けられていることが好ましい。

[0069] [第 2 実施形態]

本発明の第 2 実施形態に係るコンデンサ素子においては、第 1 コンデンサ層と第 2 コンデンサ層とで容量部の面積が異なる。なお、面方向に複数個のコンデンサ部が配置されている場合には、少なくとも 1 個のコンデンサ部において、第 1 コンデンサ層と第 2 コンデンサ層とで容量部の面積が異なっていればよい。

[0070] 図 3 は、本発明の第 2 実施形態に係るコンデンサ素子の一例を模式的に示す断面図である。図 4 は、図 3 に示すコンデンサ素子の A-A 線に沿った平面図である。

[0071] 図 3 及び図 4 に示すコンデンサ素子 2 では、封止層 20 の内部に 2 個のコンデンサ部 10 及びコンデンサ部 10' が配置されている。

[0072] 封止層 20 は、図 3 に示すように、コンデンサ部 10 及びコンデンサ部 10' の厚さ方向の相対する両方の主面（図 3 では上下面）に設けられていることが好ましい。封止層 20 によってコンデンサ部 10 及びコンデンサ部 10' が保護される。

[0073] コンデンサ部 10 は、厚さ方向（Z 方向）に対向する第 1 コンデンサ層 10A 及び第 2 コンデンサ層 10B を含む。

[0074] 同様に、コンデンサ部 10' は、厚さ方向（Z 方向）に対向する第 1 コンデンサ層 10A 及び第 2 コンデンサ層 10B を含む。

[0075] コンデンサ部 10 において、第 1 コンデンサ層 10A 及び第 2 コンデンサ層 10B は、各々、芯部 11A の少なくとも一方の主面に多孔質部 11B を有する陽極板 11 と、多孔質部 11B の表面に設けられた誘電体層 13 と、

誘電体層 1 3 の表面に設けられた陰極層 1 2 と、を含む。図 1 に示す例では、陽極板 1 1 は、芯部 1 1 A の両方の主面に多孔質部 1 1 B を有するが、芯部 1 1 A のいずれか一方の主面のみに多孔質部 1 1 B を有してもよい。コンデンサ部 1 0' においても同様である。

[0076] コンデンサ部 1 0 において、陰極層 1 2 は、誘電体層 1 3 の表面に設けられた固体電解質層 1 2 A と、固体電解質層 1 2 A の表面に設けられた導電体層 1 2 B と、を含む。陰極層 1 2 が固体電解質層 1 2 A を含むことにより、コンデンサ部 1 0 は、固体電解コンデンサを構成する。コンデンサ部 1 0' においても同様である。

[0077] コンデンサ部 1 0 において、第 1 コンデンサ層 1 0 A 中の、第 2 コンデンサ層 1 0 B と対向する導電体層 1 2 B は、第 2 コンデンサ層 1 0 B 中の、第 1 コンデンサ層 1 0 A と対向する導電体層 1 2 B と同一である。なお、導電体層 1 2 B が 2 層以上から構成される場合には、少なくとも 1 層が同一であればよい。つまり、第 1 コンデンサ層 1 0 A 及び第 2 コンデンサ層 1 0 B は、両者の間に配置された同一の導電体層 1 2 B を共有している、とも言える。

[0078] 図 3 に示す例では、コンデンサ部 1 0 において、第 1 コンデンサ層 1 0 A 中の、第 2 コンデンサ層 1 0 B と対向する銅層 1 2 B b は、第 2 コンデンサ層 1 0 B 中の、第 1 コンデンサ層 1 0 A と対向する銅層 1 2 B b と同一である。つまり、第 1 コンデンサ層 1 0 A 及び第 2 コンデンサ層 1 0 B は、両者の間に配置された同一の銅層 1 2 B b を共有している、とも言える。

[0079] コンデンサ部 1 0' において、第 1 コンデンサ層 1 0 A 中の、第 2 コンデンサ層 1 0 B と対向する導電体層 1 2 B は、第 2 コンデンサ層 1 0 B 中の、第 1 コンデンサ層 1 0 A と対向する導電体層 1 2 B と同一である。なお、導電体層 1 2 B が 2 層以上から構成される場合には、少なくとも 1 層が同一であればよい。つまり、第 1 コンデンサ層 1 0 A 及び第 2 コンデンサ層 1 0 B は、両者の間に配置された同一の導電体層 1 2 B を共有している、とも言える。

- [0080] 図3に示す例では、コンデンサ部10'において、第1コンデンサ層10A中の、第2コンデンサ層10Bと対向する銅層12Bbは、第2コンデンサ層10B中の、第1コンデンサ層10Aと対向する銅層12Bbと同一である。つまり、第1コンデンサ層10A及び第2コンデンサ層10Bは、両者の間に配置された同一の銅層12Bbを共有している、とも言える。
- [0081] コンデンサ部10'においては、第1コンデンサ層10Aと第2コンデンサ層10Bとで容量部の面積が異なる。
- [0082] コンデンサ部10'のように、第1コンデンサ層10Aと第2コンデンサ層10Bとで容量部の面積を異ならせることにより、コンデンサ容量に対する複雑な要求に対応することができる。そのため、コンデンサ素子の設計自由度が高くなる。
- [0083] コンデンサ部10においては、第1コンデンサ層10Aと第2コンデンサ層10Bとで容量部の面積が同じであってもよく、異なってもよい。
- [0084] 封止層20の内部に配置されるコンデンサ部の数は特に限定されず、1個でもよく、複数個でもよい。例えば、封止層20の内部には、厚さ方向（Z方向）に直交する面方向（すなわち、X軸及びY軸に平行な面方向）に複数個のコンデンサ部が配置されていてもよい。
- [0085] 面方向に複数個のコンデンサ部が配置されている場合、面方向に隣り合うコンデンサ部同士は、貫通溝80により分断されていることが好ましい。この場合、貫通溝80には、封止層20等の絶縁性材料が充填されていることが好ましい。
- [0086] 面方向に隣り合うコンデンサ部同士が貫通溝80により分断されている場合、面方向に隣り合うコンデンサ部10同士は、貫通溝80により物理的に分断されていればよい。したがって、面方向に隣り合うコンデンサ部同士は、電氣的に分断されていてもよく、電氣的に接続されていてもよい。貫通溝80の幅、すなわち面方向に隣り合うコンデンサ部同士の間隔は、厚さ方向（Z方向）に一定でもよく、厚さ方向に小さくなくてもよい。
- [0087] 面方向に複数個のコンデンサ部が配置されている場合、コンデンサ部は、

規則的に配置されていてもよく、不規則に配置されていてもよい。コンデンサ部の大きさ及び形状等は、それぞれ同じでもよく、一部又は全部が異なってもよい。コンデンサ部の構成は、それぞれ同じであることが好ましいが、構成の異なるコンデンサ部が含まれていてもよい。

[0088] 図3に示すように、コンデンサ部10'の第1コンデンサ層10Aには、上記同一の導電体層12Bまで達する第1スルーホール導体41が設けられていてもよい。

[0089] コンデンサ部10'の第1スルーホール導体41は、第1ビア孔81の少なくとも内壁面に設けられていればよい。第1スルーホール導体41は、第1ビア孔81の内壁面のみに設けられていてもよく、第1ビア孔81の内部全体に設けられていてもよい。

[0090] 厚さ方向からの平面視で、コンデンサ部10'の陰極層12の内部には、1個の第1スルーホール導体41が設けられていてもよく、2個以上の第1スルーホール導体41が設けられていてもよい。

[0091] 図3に示すように、コンデンサ部10'の陽極板11の端面と第1スルーホール導体41との間は、絶縁性材料によって絶縁されていることが好ましい。

[0092] 図3に示すように、コンデンサ部10'の第1スルーホール導体41が第1ビア孔81の内壁面のみに設けられている場合、第1スルーホール導体41の内側には、樹脂材料が充填されてなる第1樹脂充填部61が設けられていてもよい。

[0093] また、コンデンサ部10'の第1コンデンサ層10Aには、上記同一の導電体層12Bとは反対側の導電体層12Bまで達するビア導体70が設けられていてもよい。

[0094] 厚さ方向からの平面視で、コンデンサ部10'の陰極層12の内部には、1個のビア導体70が設けられていてもよく、2個以上のビア導体70が設けられていてもよい。

[0095] さらに、コンデンサ部10'の第1コンデンサ層10Aには、陽極板11

の芯部 1 1 A まで達する第 2 スルーホール導体 4 2 が設けられていてもよい。

[0096] コンデンサ部 1 0' の第 2 スルーホール導体 4 2 は、第 2 ビア孔 8 2 の少なくとも内壁面に設けられていればよい。第 2 スルーホール導体 4 2 は、第 2 ビア孔 8 2 の内壁面のみに設けられていてもよく、第 2 ビア孔 8 2 の内部全体に設けられていてもよい。

[0097] 厚さ方向からの平面視で、コンデンサ部 1 0' の陰極層 1 2 の内部には、1 個の第 2 スルーホール導体 4 2 が設けられていてもよく、2 個以上の第 2 スルーホール導体 4 2 が設けられていてもよい。

[0098] 図 3 に示すように、コンデンサ部 1 0' の陰極層 1 2 の端面と第 2 スルーホール導体 4 2 との間は、絶縁性材料によって絶縁されていることが好ましい。

[0099] 図 3 に示すように、コンデンサ部 1 0' の第 2 スルーホール導体 4 2 が第 2 ビア孔 8 2 の内壁面のみに設けられている場合、第 2 スルーホール導体 4 2 の内側には、樹脂材料が充填されてなる第 2 樹脂充填部 6 2 が設けられていてもよい。

[0100] 以下、本発明のコンデンサ素子の製造方法について説明する。

[0101] まず、本発明の第 1 実施形態に係るコンデンサ素子の製造方法の一例として、図 1 に示すコンデンサ素子 1 の製造方法の一例について説明する。

[0102] 図 5 は、陽極板を用意する工程の一例を模式的に示す断面図である。

[0103] 図 5 に示す工程では、弁作用金属からなる陽極板 1 1 を準備する。

[0104] 例えば、芯部 1 1 A の両方の主面に多孔質部 1 1 B が設けられた陽極板 1 1 に対して陽極酸化処理を行うことにより、多孔質部 1 1 B の表面に誘電体層（図示せず）を形成する。

[0105] あるいは、多孔質部 1 1 B の表面に誘電体層（図示せず）が設けられた陽極板 1 1 として、化成箔を準備してもよい。

[0106] 図 6 は、多孔質部の内部に絶縁性樹脂を充填する工程の一例を模式的に示す断面図である。

- [0107] 図6に示す工程では、多孔質部11Bの上面から所定の位置にポリイミド樹脂等の絶縁性樹脂を塗布し、多孔質部11Bの内部に絶縁性樹脂を浸透させる。
- [0108] 図7は、貫通孔を形成する工程の一例を模式的に示す断面図である。
- [0109] 図7に示す工程では、レーザー等により、第1スルーホール導体が形成される部分に貫通孔50Aを形成するとともに、第2スルーホール導体が形成される部分に貫通孔50Bを形成する。図7に示すように、貫通孔50Aの直径は、貫通孔50Bの直径よりも大きいことが好ましい。
- [0110] 図8は、固体電解質層の内層を形成する工程の一例を模式的に示す断面図である。
- [0111] 図8に示す工程では、絶縁性樹脂に囲まれた多孔質部11Bに、導電性高分子の一例であるPEDOT/PSSの分散液を塗布して浸透させた後、乾燥固化させる。これを繰り返し行い、多孔質部11BがPEDOT/PSSで充填されるようにする。これにより、固体電解質層の内層12Aaが形成される。
- [0112] 図9は、固体電解質層の外層を形成する工程の一例を模式的に示す断面図である。
- [0113] 図9に示す工程では、粘度の高いPEDOT/PSS分散液を塗布し、乾燥固化させる。これにより、固体電解質層の外層12Abが形成される。内層12Aa及び外層12Abにより、固体電解質層12Aが形成される。
- [0114] さらに、図9に示すように、多孔質部11Bに浸透させた絶縁性樹脂の表面、貫通孔50Aの内部及び貫通孔50Bの内部に絶縁性樹脂を塗布し、固化させる。
- [0115] 図10は、導電体層のカーボン層を形成する工程の一例を模式的に示す断面図である。
- [0116] 図10に示す工程では、カーボンフィラーを含有する導電性樹脂を固体電解質層12Aの表面に塗布し、固化させる。これにより、カーボン層12Baが形成される。

- [0117] さらに、図 10 に示すように、カーボン層 12Ba の周囲に絶縁性樹脂を塗布し、固化させる。
- [0118] 図 11 は、導電体層の銅層を形成する工程の一例を模式的に示す断面図である。
- [0119] 図 11 に示す工程では、銅フィラーを含有する導電性樹脂をカーボン層 12Ba の表面に塗布し、固化させる。これにより、銅層 12Bb が形成される。カーボン層 12Ba 及び銅層 12Bb により、導電体層 12B が形成される。
- [0120] さらに、図 11 に示すように、銅層 12Bb の周囲に絶縁性樹脂を塗布し、固化させる。この際、銅層 12Bb と絶縁性樹脂とが可能な限り平面となるように高さを調節することが好ましい。
- [0121] 図 11 に示す構成を有する基板を 2 枚用意する。一方の基板が第 1 コンデンサ層を構成し、他方の基板が第 2 コンデンサ層を構成する。
- [0122] 図 12 は、第 1 コンデンサ層及び第 2 コンデンサ層を積層する工程の一例を模式的に示す断面図である。
- [0123] 図 12 に示す工程では、第 1 コンデンサ層 10A 及び第 2 コンデンサ層 10B を、表裏の導電体層 12B に合わせて積層する。
- [0124] さらに、図 12 に示すように、味の素ビルドアップフィルム (ABF) 等の絶縁性樹脂シートを積層体の表層に積層する。積層後、金型に入れて真空脱気した後、熱圧着し、硬化させる。以上により、封止層 20 が形成される。
- [0125] 図 13 は、第 1 貫通孔及び第 2 貫通孔を形成する工程の一例を模式的に示す断面図である。
- [0126] 図 13 に示す工程では、絶縁性樹脂が形成された所定の位置に、UV レーザー等のレーザーにて直径 100 μm 程度の第 1 貫通孔 51 を形成する。第 1 貫通孔 51 の側面には銅層 12Bb が表出している。
- [0127] 別途、絶縁性樹脂が形成された所定の位置に、UV レーザー等のレーザーにて直径 100 μm 程度の第 2 貫通孔 52 を形成する。第 2 貫通孔 52 の側

面には陽極板 1 1 が表出している。

[0128] 図 1 4 は、第 1 スルーホール導体及び第 2 スルーホール導体を形成する工程の一例を模式的に示す断面図である。

[0129] 図 1 4 に示す工程では、第 1 貫通孔 5 1 の内周面に、例えば無電解銅めっき処理を施す。その後、電解銅めっき処理を施す。これにより、第 1 スルーホール導体 4 1 が形成される。

[0130] 一方、第 2 貫通孔 5 2 に対しては、例えば、ジンケート処理を施した後、ニッケルめっき処理、無電解銅めっき処理を施す。その後、電解銅めっき処理を施す。これにより、第 2 スルーホール導体 4 2 が形成される。

[0131] 図 1 5 は、第 1 樹脂充填部及び第 2 樹脂充填部を形成する工程の一例を模式的に示す断面図である。

[0132] 図 1 5 に示す工程では、第 1 スルーホール導体 4 1 が形成された第 1 貫通孔 5 1 に絶縁性樹脂を埋め込むことにより第 1 樹脂充填部 6 1 を形成するとともに、第 2 スルーホール導体 4 2 が形成された第 2 貫通孔 5 2 に絶縁性樹脂を埋め込むことにより第 2 樹脂充填部 6 2 を形成する。

[0133] 図 1 6 A 及び図 1 6 B は、第 1 外部電極層及び第 2 外部電極層を形成する工程の一例を模式的に示す断面図である。

[0134] 図 1 6 A に示す工程では、封止層 2 0 の表面に対して、例えば、電解銅めっき処理を施すことにより、めっき層 3 0 を形成する。その後、図 1 6 B に示す工程において、陰極部及び陽極部を分断するようにめっき層 3 0 をエッチングすることにより、第 1 外部電極層 3 1 及び第 2 外部電極層 3 2 を形成する。

[0135] 以上の工程を経て、図 1 に示すコンデンサ素子 1 が得られる。

[0136] なお、レーザー等によって陽極板 1 1 に予め貫通孔を空けており、絶縁性樹脂を貫通孔に充填しておけば、銅層 1 2 B b は、第 2 貫通孔 5 2 が形成される部分等を除いた全面に形成されてもよい。この場合、1 本のスルーホール導体で外周及び内部の導電体層 1 2 B を接続することができる。

[0137] 次に、本発明の第 2 実施形態に係るコンデンサ素子の製造方法の一例とし

て、図3に示すコンデンサ素子2の製造方法の一例について説明する。

[0138] 以下においては、コンデンサ素子2のうち、コンデンサ部10'を形成する方法の一例について説明し、コンデンサ部10を形成する方法については説明を省略する。

[0139] なお、コンデンサ部10'の第2コンデンサ層10Bは、図3では機能していないようにも見えるが、第1コンデンサ層10Aと同様のビア導体又はスルーホール導体等を形成することにより、第1コンデンサ層10Aとは異なった大きさのコンデンサを形成したり、第1コンデンサ層10Aから独立した第2コンデンサ層10Bを形成したりすることが可能である。

[0140] 図17Aは、第1コンデンサ層において陽極板を用意する工程の一例を模式的に示す断面図である。図17Bは、第2コンデンサ層において陽極板を用意する工程の一例を模式的に示す断面図である。

[0141] 図17A及び図17Bに示す工程では、図5に示す工程と同様に、弁作用金属からなる陽極板11を準備する。

[0142] 図18Aは、第1コンデンサ層において多孔質部の内部に絶縁性樹脂を充填する工程の一例を模式的に示す断面図である。図18Bは、第2コンデンサ層において多孔質部の内部に絶縁性樹脂を充填する工程の一例を模式的に示す断面図である。

[0143] 図18A及び図18Bに示す工程では、図6に示す工程と同様に、多孔質部11Bの上面から所定の位置にポリイミド樹脂等の絶縁性樹脂を塗布し、多孔質部11Bの内部に絶縁性樹脂を浸透させる。

[0144] 図19Aは、第1コンデンサ層において貫通溝及び貫通孔を形成する工程の一例を模式的に示す断面図である。図19Bは、第2コンデンサ層において貫通溝を形成する工程の一例を模式的に示す断面図である。

[0145] 図19A及び図19Bに示す工程では、レーザー等により、コンデンサ部10及びコンデンサ部10'を分断するための貫通溝80を形成する。

[0146] さらに、図19Aに示す工程では、レーザー等により、第1スルーホール導体が形成される部分に貫通孔50Aを形成するとともに、第2スルーホー

ル導体が形成される部分に貫通孔 50B を形成する。図 19 に示すように、貫通孔 50A の直径は、貫通孔 50B の直径よりも大きいことが好ましい。なお、図 19 等 に示す貫通孔 50B は陽極板 11 を貫通していないが、便宜上「貫通孔」と呼ぶ。

[0147] 図 20A は、第 1 コンデンサ層において固体電解質層の内層を形成する工程の一例を模式的に示す断面図である。図 20B は、第 2 コンデンサ層において固体電解質層の内層を形成する工程の一例を模式的に示す断面図である。

[0148] 図 20A 及び図 20B に示す工程では、図 8 に示す工程と同様に、固体電解質層の内層 12Aa を形成する。

[0149] 図 21A は、第 1 コンデンサ層において固体電解質層の外層を形成する工程の一例を模式的に示す断面図である。図 21B は、第 2 コンデンサ層において固体電解質層の外層を形成する工程の一例を模式的に示す断面図である。

[0150] 図 21A 及び図 21B に示す工程では、図 9 に示す工程と同様に、固体電解質層の外層 12Ab を形成する。内層 12Aa 及び外層 12Ab により、固体電解質層 12A が形成される。

[0151] さらに、図 21A 及び図 21B に示すように、多孔質部 11B に浸透させた絶縁性樹脂の表面、貫通溝 80 の内部、貫通孔 50A の内部及び貫通孔 50B の内部に絶縁性樹脂を塗布し、固化させる。

[0152] 図 22A は、第 1 コンデンサ層において導電体層のカーボン層を形成する工程の一例を模式的に示す断面図である。図 22B は、第 2 コンデンサ層において導電体層のカーボン層を形成する工程の一例を模式的に示す断面図である。

[0153] 図 22A 及び図 22B に示す工程では、図 10 に示す工程と同様に、カーボン層 12Ba を形成する。

[0154] さらに、図 22A 及び図 22B に示すように、カーボン層 12Ba の周囲に絶縁性樹脂を塗布し、固化させる。

- [0155] 図23Aは、第1コンデンサ層において導電体層の銅層を形成する工程の一例を模式的に示す断面図である。図23Bは、第2コンデンサ層において導電体層の銅層を形成する工程の一例を模式的に示す断面図である。
- [0156] 図23A及び図23Bに示す工程では、図11に示す工程と同様に、銅層12Bbを形成する。カーボン層12Ba及び銅層12Bbにより、導電体層12Bが形成される。
- [0157] さらに、図23A及び図23Bに示すように、銅層12Bbの周囲に絶縁性樹脂を塗布し、固化させる。この際、銅層12Bbと絶縁性樹脂とが可能な限り平面となるように高さを調節することが好ましい。
- [0158] 図23Aに示す構成を有する基板が第1コンデンサ層10Aを構成し、図23Bに示す構成を有する基板が第2コンデンサ層10Bを構成する。
- [0159] 図24は、第1コンデンサ層及び第2コンデンサ層を積層する工程の一例を模式的に示す断面図である。
- [0160] 図24に示す工程では、第1コンデンサ層10A及び第2コンデンサ層10Bを、表裏の導電体層12Bに合わせて積層する。
- [0161] さらに、図24に示すように、味の素ビルドアップフィルム（ABF）等の絶縁性樹脂シートを積層体の表層に積層する。積層後、金型に入れて真空脱気した後、熱圧着し、硬化させる。以上により、封止層20が形成される。
- [0162] 図25は、ビア孔を形成する工程の一例を模式的に示す断面図である。
- [0163] 図25に示す工程では、絶縁性樹脂が形成された所定の位置に、レーザー出力を調整して、基板の中心部までの導電体層12Bが露出する部分まで第1ビア孔81を形成する。
- [0164] 別途、絶縁性樹脂が形成された所定の位置に、レーザー出力を調整して、陽極板11の芯部11Aが露出する部分まで第2ビア孔82を形成する。
- [0165] また、必要に応じて、基板の表面側の導電体層12Bを貫通しない第3ビア孔83を形成する。
- [0166] 図26は、第1スルーホール導体、第2スルーホール導体及びビア導体を

形成する工程の一例を模式的に示す断面図である。

[0167] 図 2 6 に示す工程では、第 1 ビア孔 8 1 の内周面に、例えば無電解銅めっき処理を施す。その後、電解銅めっき処理を施す。これにより、第 1 スルーホール導体 4 1 が形成される。

[0168] 一方、第 2 ビア孔 8 2 に対しては、例えば、ジンケート処理を施した後、ニッケルめっき処理、無電解銅めっき処理を施す。その後、電解銅めっき処理を施す。これにより、第 2 スルーホール導体 4 2 が形成される。

[0169] さらに、第 3 ビア孔 8 3 に対しては、例えば無電解銅めっき処理を施した後、電解銅めっき処理を施す。これにより、ビア導体 7 0 が形成される。

[0170] 図 2 7 は、第 1 樹脂充填部及び第 2 樹脂充填部を形成する工程の一例を模式的に示す断面図である。

[0171] 図 2 7 に示す工程では、第 1 スルーホール導体 4 1 が形成された第 1 ビア孔 8 1 に絶縁性樹脂を埋め込むことにより第 1 樹脂充填部 6 1 を形成するとともに、第 2 スルーホール導体 4 2 が形成された第 2 ビア孔 8 2 に絶縁性樹脂を埋め込むことにより第 2 樹脂充填部 6 2 を形成する。

[0172] 図 2 8 A 及び図 2 8 B は、第 1 外部電極層及び第 2 外部電極層を形成する工程の一例を模式的に示す断面図である。

[0173] 図 2 8 A に示す工程では、封止層 2 0 の表面に対して、例えば、電解銅めっき処理を施すことにより、めっき層 3 0 を形成する。その後、図 2 8 B に示す工程において、陰極部及び陽極部を分断するようにめっき層 3 0 をエッチングすることにより、第 1 外部電極層 3 1 及び第 2 外部電極層 3 2 を形成する。

[0174] 以上の工程を経て、図 3 に示すコンデンサ素子 2 が得られる。

[0175] なお、コンデンサ部を分断する部分については、例えば、X 方向に切断して樹脂埋めを行った後、Y 方向に切断して樹脂埋めを行う等、完全に分断されないように加工することが好ましい。

[0176] 以下では、コンデンサ素子 1 及び 2 の詳細な構成について説明する。

[0177] 厚さ方向から見たときのコンデンサ部 1 0 の平面形状としては、例えば、

矩形（正方形又は長方形）、矩形以外の四角形、三角形、五角形、六角形等の多角形、円形、楕円形、これらを組み合わせた形状等が挙げられる。また、コンデンサ部10の平面形状は、L字型、C字型（コの字型）、階段型等であってもよい。以下、コンデンサ部10'についても同様である。

[0178] 陽極板11は、いわゆる弁作用を示す弁作用金属からなることが好ましい。弁作用金属としては、例えば、アルミニウム、タンタル、ニオブ、チタン、ジルコニウム等の金属単体、又は、これらの金属を少なくとも1種含む合金等が挙げられる。これらの中では、アルミニウム又はアルミニウム合金が好ましい。

[0179] 陽極板11の形状は、平板状であることが好ましく、箔状であることがより好ましい。このように、本明細書中では、「板状」に「箔状」も含まれる。

[0180] 陽極板11は、芯部11Aの少なくとも一方の主面に多孔質部11Bを有していればよい。つまり、陽極板11は、芯部11Aの一方の主面のみに多孔質部11Bを有していてもよく、芯部11Aの両方の主面に多孔質部11Bを有していてもよい。多孔質部11Bは、芯部11Aの表面に形成された多孔質層であることが好ましく、エッチング層であることがより好ましい。

[0181] エッチング処理前の陽極板11の厚さは、 $60\mu\text{m}$ 以上、 $200\mu\text{m}$ 以下であることが好ましい。エッチング処理後にエッチングされていない芯部11Aの厚さは、 $15\mu\text{m}$ 以上、 $70\mu\text{m}$ 以下であることが好ましい。多孔質部11Bの厚さは要求される耐電圧、静電容量に合わせて設計されるが、芯部11Aの両側の多孔質部11Bを合わせて $10\mu\text{m}$ 以上、 $180\mu\text{m}$ 以下であることが好ましい。

[0182] 多孔質部11Bの孔径は、 10nm 以上、 600nm 以下であることが好ましい。なお、多孔質部11Bの孔径とは、水銀ポロシメータにより測定されるメジアン径D50を意味する。多孔質部11Bの孔径は、例えばエッチングにおける各種条件を調整することにより制御することができる。

[0183] 多孔質部11Bの表面に設けられる誘電体層13は、多孔質部11Bの表

面状態を反映して多孔質になっており、微細な凹凸状の表面形状を有している。誘電体層 1 3 は、上記弁作用金属の酸化皮膜からなることが好ましい。例えば、陽極板 1 1 としてアルミニウム箔が用いられる場合、アジピン酸アンモニウム等を含む水溶液中でアルミニウム箔の表面に対して陽極酸化処理（化成処理ともいう）を行うことにより、酸化皮膜からなる誘電体層 1 3 を形成することができる。

[0184] 誘電体層 1 3 の厚さは要求される耐電圧、静電容量に合わせて設計されるが、10 nm 以上、100 nm 以下であることが好ましい。

[0185] 陰極層 1 2 に含まれる固体電解質層 1 2 A を構成する材料としては、例えば、ポリピロール類、ポリチオフェン類、ポリアニリン類等の導電性高分子等が挙げられる。これらの中では、ポリチオフェン類が好ましく、PEDOT と呼ばれるポリ（3，4-エチレンジオキシチオフェン）が特に好ましい。また、上記導電性高分子は、ポリスチレンスルホン酸（PSS）等のドーパントを含んでいてもよい。なお、固体電解質層 1 2 A は、誘電体層 1 3 の細孔（凹部）を充填する内層と、誘電体層 1 3 を被覆する外層とを含むことが好ましい。

[0186] 多孔質部 1 1 B の表面からの固体電解質層 1 2 A の厚さは、2 μ m 以上、20 μ m 以下であることが好ましい。

[0187] 固体電解質層 1 2 A は、例えば、3，4-エチレンジオキシチオフェン等のモノマーを含む処理液を用いて、誘電体層 1 3 の表面にポリ（3，4-エチレンジオキシチオフェン）等の重合膜を形成する方法や、ポリ（3，4-エチレンジオキシチオフェン）等のポリマーの分散液を誘電体層 1 3 の表面に塗布して乾燥させる方法等によって形成される。

[0188] 固体電解質層 1 2 A は、上記の処理液又は分散液を、スポンジ転写、スクリーン印刷、ディスペンサ塗布、インクジェット印刷等の方法によって誘電体層 1 3 の表面に塗布することにより、所定の領域に形成することができる。

[0189] 陰極層 1 2 が導電体層 1 2 B を含む場合、導電体層 1 2 B は、導電性樹脂

層及び金属層のうち、少なくとも1層を含む。導電体層12Bは、導電性樹脂層のみでもよく、金属層のみでもよい。導電体層12Bは、固体電解質層12Aの全面を被覆することが好ましい。

[0190] 導電性樹脂層としては、例えば、銀フィラー、銅フィラー、ニッケルフィラー及びカーボンフィラーからなる群より選択される少なくとも1種の導電性フィラーを含む導電性接着剤層等が挙げられる。

[0191] 金属層としては、例えば、金属めっき膜、金属箔等が挙げられる。金属層は、ニッケル、銅、銀及びこれらの金属を主成分とする合金からなる群より選択される少なくとも一種の金属からなることが好ましい。なお、「主成分」とは、重量割合が最も大きい元素成分をいう。

[0192] 導電体層12Bは、例えば、固体電解質層12Aの表面に設けられたカーボン層と、カーボン層の表面に設けられた銅層と、を含む。

[0193] カーボン層は、固体電解質層12Aと銅層とを電氣的に及び機械的に接続させるために設けられている。カーボン層は、カーボンペーストをスポンジ転写、スクリーン印刷、ディスペンサ塗布、インクジェット印刷等の方法によって固体電解質層12Aの表面に塗布することにより、所定の領域に形成することができる。カーボン層の厚さは、 $2\mu\text{m}$ 以上、 $20\mu\text{m}$ 以下であることが好ましい。

[0194] 銅層は、銅ペーストをスポンジ転写、スクリーン印刷、スプレー塗布、ディスペンサ塗布、インクジェット印刷等の方法によってカーボン層の表面に塗布することにより、所定の領域に形成することができる。銅層の厚さは、 $2\mu\text{m}$ 以上、 $20\mu\text{m}$ 以下であることが好ましい。

[0195] 封止層20は、絶縁性樹脂を含有することが好ましい。

[0196] 封止層20に含有される絶縁性樹脂としては、例えば、エポキシ樹脂、フェノール樹脂等が挙げられる。

[0197] 封止層20は、無機フィラーをさらに含有することが好ましい。

[0198] 封止層20に含有される無機フィラーとしては、例えば、シリカ粒子、アルミナ粒子等が挙げられる。

- [0199] コンデンサ部 10 と封止層 20 との間には、例えば、応力緩和層、防湿膜等の層が設けられていてもよい。
- [0200] 陽極板 11 の少なくとも一方の主面において、第 1 スルーホール導体 41 又は第 2 スルーホール導体 42 の周囲には、絶縁マスク層が設けられていてもよい。また、陽極板 11 の少なくとも一方の主面において、陰極層 12 の周囲を囲むように絶縁マスク層が設けられていてもよい。
- [0201] 絶縁マスク層は、絶縁性材料から構成される。この場合、絶縁マスク層は、絶縁性樹脂から構成されることが好ましい。
- [0202] 絶縁マスク層を構成する絶縁性樹脂としては、例えば、ポリフェニルスルホン樹脂、ポリエーテルスルホン樹脂、シアン酸エステル樹脂、フッ素樹脂（テトラフルオロエチレン、テトラフルオロエチレン・パーフルオロアルキルビニルエーテル共重合体等）、ポリイミド樹脂、ポリアミドイミド樹脂、エポキシ樹脂、及び、それらの誘導体又は前駆体等が挙げられる。
- [0203] 絶縁マスク層は、封止層 20 と同じ樹脂で構成されていてもよい。封止層 20 と異なり、絶縁マスク層に無機フィラーが含有されるとコンデンサ部 10 の容量有効部に悪影響を及ぼすおそれがあるため、絶縁マスク層は樹脂単独の系からなることが好ましい。
- [0204] 絶縁マスク層は、例えば、絶縁性樹脂を含む組成物等のマスク材を、スポンジ転写、スクリーン印刷、ディスペンサ塗布、インクジェット印刷等の方法によって多孔質部 11B の表面に塗布することにより、所定の領域に形成することができる。
- [0205] 絶縁マスク層は、多孔質部 11B に対して、誘電体層 13 よりも前のタイミングで形成されてもよいし、誘電体層 13 よりも後のタイミングで形成されてもよい。
- [0206] 第 1 外部電極層 31 は、陰極層 12 と電氣的に接続されている。図 1 に示す例において、第 1 外部電極層 31 は、第 1 スルーホール導体 41 の表面に設けられており、コンデンサ部 10 の接続端子として機能する。
- [0207] 第 1 外部電極層 31 の構成材料としては、例えば、銀、金、銅等の低抵抗

の金属を含有する金属材料等が挙げられる。この場合、第1外部電極層31は、例えば、第1スルーホール導体41の表面にめっき処理を行うことにより形成される。

[0208] 第1外部電極層31と他の部材との間の密着性、ここでは、第1外部電極層31と第1スルーホール導体41との間の密着性を向上させるために、第1外部電極層31の構成材料として、銀フィラー、銅フィラー、ニッケルフィラー、及び、カーボンフィラーからなる群より選択される少なくとも1種の導電性フィラーと樹脂との混合材料が用いられてもよい。

[0209] 第2外部電極層32は、陽極板11と電氣的に接続されている。図1に示す例において、第2外部電極層32は、第2スルーホール導体42の表面に設けられており、コンデンサ部10の接続端子として機能する。図1に示す例において、第2外部電極層32は、第2スルーホール導体42を介して陽極板11に電氣的に接続されており、陽極板11用の接続端子として機能する。

[0210] 第2外部電極層32の構成材料としては、例えば、銀、金、銅等の低抵抗の金属を含有する金属材料等が挙げられる。この場合、第2外部電極層32は、例えば、第2スルーホール導体42の表面にめっき処理を行うことにより形成される。

[0211] 第2外部電極層32と他の部材との間の密着性、ここでは、第2外部電極層32と第2スルーホール導体42との間の密着性を向上させるために、第2外部電極層32の構成材料として、銀フィラー、銅フィラー、ニッケルフィラー、及び、カーボンフィラーからなる群より選択される少なくとも1種の導電性フィラーと樹脂との混合材料が用いられてもよい。

[0212] 第1外部電極層31及び第2外部電極層32の構成材料は、少なくとも種類の点で、互いに同じであることが好ましいが、互いに異なってもよい。

[0213] 面方向に複数のコンデンサ部が配置されている場合、コンデンサ部の各々において、陰極層12に電氣的に接続される第1外部電極層31と、陽極板

1 1 に電氣的に接続される第 2 外部電極層 3 2 とが設けられていてもよく、複数のコンデンサ部で第 1 外部電極層 3 1 及び第 2 外部電極層 3 2 の少なくとも一方が共通するように設けられていてもよい。

[0214] 第 1 外部電極層 3 1 は、封止層 2 0 の両方の主面に設けられていてもよく、封止層 2 0 の一方の主面のみに設けられていてもよい。同様に、第 2 外部電極層 3 2 は、封止層 2 0 の両方の主面に設けられていてもよく、封止層 2 0 の一方の主面のみに設けられていてもよい。第 1 外部電極層 3 1 及び第 2 外部電極層 3 2 は、封止層 2 0 の同じ主面に設けられていてもよく、異なる主面に設けられていてもよい。例えば、第 1 外部電極層 3 1 及び第 2 外部電極層 3 2 のうちの一方が封止層 2 0 の両方の主面に設けられ、他方が封止層 2 0 の一方の主面のみに設けられていてもよい。

[0215] 第 1 スルーホール導体 4 1 が第 1 貫通孔 5 1 の内壁面で陰極層 1 2 に電氣的に接続されている場合、第 1 スルーホール導体 4 1 は、面方向において第 1 貫通孔 5 1 の内壁面に対向する導電体層 1 2 B の端面に電氣的に接続されていることが好ましい。これにより、陰極層 1 2 は、第 1 スルーホール導体 4 1 を介して外部に電氣的に導出される。

[0216] 厚さ方向から見たとき、第 1 スルーホール導体 4 1 は、第 1 貫通孔 5 1 の全周にわたって導電体層 1 2 B に電氣的に接続されていることが好ましい。この場合、導電体層 1 2 B と第 1 スルーホール導体 4 1 との接続抵抗が低下しやすくなるため、等価直列抵抗 (ESR) が低下しやすくなる。

[0217] 第 2 スルーホール導体 4 2 が第 2 貫通孔 5 2 の内壁面で陽極板 1 1 に電氣的に接続されている場合、第 2 スルーホール導体 4 2 は、面方向において第 2 貫通孔 5 2 の内壁面に対向する陽極板 1 1 の端面に電氣的に接続されていることが好ましい。これにより、陽極板 1 1 は、第 2 スルーホール導体 4 2 を介して外部に電氣的に導出される。

[0218] 第 2 スルーホール導体 4 2 に電氣的に接続される陽極板 1 1 の端面には、芯部 1 1 A 及び多孔質部 1 1 B が露出していることが好ましい。この場合、芯部 1 1 A に加えて多孔質部 1 1 B でも、第 2 スルーホール導体 4 2 との電

氣的な接続がなされる。

[0219] 厚さ方向から見たとき、第2スルーホール導体42は、第2貫通孔52の全周にわたって陽極板11に電氣的に接続されていることが好ましい。この場合、陽極板11と第2スルーホール導体42との接続抵抗が低下しやすくなるため、等価直列抵抗（ESR）が低下しやすくなる。

[0220] 第1スルーホール導体41は、例えば、以下のようにして形成される。まず、ドリル加工、レーザー加工等を行うことにより、コンデンサ部10を厚さ方向に貫通する貫通孔を形成する。次に、上述した貫通孔に絶縁性材料を充填する。絶縁性材料が充填された部分に対して、ドリル加工、レーザー加工等を行うことにより、第1貫通孔51を形成する。この際、絶縁性材料を充填した貫通孔の直径よりも第1貫通孔51の直径を小さくすることにより、面方向において、先に形成された貫通孔の内壁面と第1貫通孔51の内壁面との間に絶縁性材料が存在する状態にする。その後、第1貫通孔51の内壁面を、銅、金、銀等の低抵抗の金属を含有する金属材料でメタライズすることにより、第1スルーホール導体41を形成する。第1スルーホール導体41を形成する際、例えば、第1貫通孔51の内壁面を、無電解銅めっき処理、電解銅めっき処理等でメタライズすることにより、加工が容易になる。なお、第1スルーホール導体41を形成する方法については、第1貫通孔51の内壁面をメタライズする方法以外に、金属材料、金属と樹脂との複合材料等を第1貫通孔51に充填する方法であってもよい。

[0221] 第2スルーホール導体42は、例えば、以下のようにして形成される。まず、ドリル加工、レーザー加工等を行うことにより、コンデンサ部10及び封止層20を厚さ方向に貫通する第2貫通孔52を形成する。そして、第2貫通孔52の内壁面を、銅、金、銀等の低抵抗の金属を含有する金属材料でメタライズすることにより、第2スルーホール導体42を形成する。第2スルーホール導体42を形成する際、例えば、第2貫通孔52の内壁面を、無電解銅めっき処理、電解銅めっき処理等でメタライズすることにより、加工が容易になる。なお、第2スルーホール導体42を形成する方法については

、第2貫通孔52の内壁面をメタライズする方法以外に、金属材料、金属と樹脂との複合材料等を第2貫通孔52に充填する方法であってもよい。

[0222] 面方向において陽極板11と第2スルーホール導体42との間には、陽極接続層が設けられていてもよい。すなわち、陽極板11と第2スルーホール導体42とは、陽極接続層を介して電氣的に接続されていてもよい。

[0223] 陽極接続層が面方向において陽極板11と第2スルーホール導体42との間に設けられることにより、陽極接続層が、陽極板11に対するバリア層、より具体的には、芯部11A及び多孔質部11Bに対するバリア層として機能する。陽極接続層が陽極板11に対するバリア層として機能すると、第2外部電極層32等の外部電極層を形成するための薬液処理時に生じる陽極板11の溶解が抑制され、ひいては、コンデンサ部10への薬液の浸入が抑制されるため、信頼性が向上しやすくなる。

[0224] 陽極接続層は、ニッケルを主成分とする層を含むことが好ましい。この場合、陽極板11を構成する金属（例えば、アルミニウム）等へのダメージが低減されるため、陽極板11に対する陽極接続層のバリア性が向上しやすくなる。

[0225] なお、面方向において、陽極板11と第2スルーホール導体42の間には、陽極接続層が設けられていなくてもよい。この場合、第2スルーホール導体42は、陽極板11の端面に直に接続されていてもよい。

[0226] ビア導体70の構成材料としては、例えば、銀、金、銅等の低抵抗の金属を含有する金属材料等が挙げられる。

[0227] ビア導体70は、例えば、封止層20を厚さ方向に貫通するビア孔に対して、上述した金属材料で内壁面にめっき処理を行ったり、導電性ペーストを充填した後に熱処理を行ったりすることにより形成される。

[0228] 本発明のコンデンサ素子は、上記実施形態に限定されるものではなく、コンデンサ素子の構成、製造条件等に関し、本発明の範囲内において、種々の応用、変形を加えることが可能である。

[0229] 本発明のコンデンサ素子において、面方向に複数のコンデンサ部が配置さ

れている場合、少なくとも1個のコンデンサ部において、第1コンデンサ層中の、第2コンデンサ層と対向する導電体層が、第2コンデンサ層中の、第1コンデンサ層と対向する導電体層と同一であればよい。

[0230] 本発明のコンデンサ素子において、コンデンサ部に含まれるコンデンサ層は、3層以上であってもよい。例えば、コンデンサ部は、第1コンデンサ層及び第2コンデンサ層に加えて、第2コンデンサ層とは反対側で第1コンデンサ層と厚さ方向に対向する第3コンデンサ層をさらに含んでもよい。その場合、第1コンデンサ層中の、第3コンデンサ層と対向する導電体層は、第3コンデンサ層中の、第1コンデンサ層と対向する導電体層と同一であることが好ましい。同様に、コンデンサ部は、第1コンデンサ層及び第2コンデンサ層に加えて、第1コンデンサ層とは反対側で第2コンデンサ層と厚さ方向に対向する第4コンデンサ層をさらに含んでもよい。その場合、第2コンデンサ層中の、第4コンデンサ層と対向する導電体層は、第4コンデンサ層中の、第2コンデンサ層と対向する導電体層と同一であることが好ましい。

[0231] 本発明のコンデンサ素子において、面方向に複数のコンデンサ部が配置されている場合、第1コンデンサ層及び第2コンデンサ層の一方のみを含むコンデンサ部が含まれていてもよい。

[0232] 本発明のコンデンサ素子は、複合電子部品の構成材料として好適に使用することができる。このような複合電子部品は、例えば、本発明のコンデンサ素子と、上記コンデンサ素子の封止層の表面に設けられ、上記コンデンサ素子の陽極板及び陰極層のそれぞれに電氣的に接続された外部電極層と、上記外部電極層に接続された電子部品と、を備える。

[0233] 複合電子部品において、外部電極層に接続される電子部品は、受動素子でもよく、能動素子でもよい。受動素子及び能動素子の両方が外部電極層に接続されてもよく、受動素子及び能動素子のいずれか一方が外部電極層に接続されてもよい。また、受動素子及び能動素子の複合体が外部電極層に接続されてもよい。

[0234] 受動素子としては、例えば、インダクタ等が挙げられる。能動素子として

は、メモリ、GPU (Graphical Processing Unit)、CPU (Central Processing Unit)、MPU (Micro Processing Unit)、PMIC (Power Management IC) 等が挙げられる。

[0235] 本発明のコンデンサ素子は、全体としてシート状の形状を有している。したがって、複合電子部品においては、コンデンサ素子を実装基板のように扱うことができ、コンデンサ素子上に電子部品を実装することができる。さらに、コンデンサ素子に実装する電子部品の形状をシート状にすることにより、各電子部品を厚さ方向に貫通するスルーホール導体を介して、コンデンサ素子と電子部品とを厚さ方向に接続することも可能である。その結果、能動素子及び受動素子を一括のモジュールのように構成することができる。

[0236] 例えば、半導体アクティブ素子を含むボルテージレギュレータと、変換された直流電圧が供給される負荷との間に本発明のコンデンサ素子を電氣的に接続し、スイッチングレギュレータを形成することができる。

[0237] 複合電子部品においては、本発明のコンデンサ素子がさらに複数個レイアウトされたコンデンサマトリクスシートのいずれかの一方の面に回路層を形成した上で、受動素子又は能動素子に接続されていてもよい。

[0238] また、予め基板に設けたキャビティ部に本発明のコンデンサ素子を配置し、樹脂で埋め込んだ後、その樹脂上に回路層を形成してもよい。同基板の別のキャビティ部には、別の電子部品（受動素子又は能動素子）が搭載されていてもよい。

[0239] あるいは、本発明のコンデンサ素子をウエハ又はガラス等の平滑なキャリアの上に実装し、樹脂による外層部を形成した後、回路層を形成した上で、受動素子又は能動素子に接続されていてもよい。

[0240] 本明細書には、以下の内容が開示されている。

[0241] < 1 >

厚さ方向に対向する第1コンデンサ層及び第2コンデンサ層を含むコンデンサ部と、

上記コンデンサ部の少なくとも一方の主面を覆うように設けられた封止層と、を備え、

上記第1コンデンサ層及び上記第2コンデンサ層は、各々、芯部の少なくとも一方の主面に多孔質部を有する陽極板と、上記多孔質部の表面に設けられた誘電体層と、上記誘電体層の表面に設けられた陰極層と、を含み、

上記陰極層は、上記誘電体層の表面に設けられた固体電解質層と、上記固体電解質層の表面に設けられた導電体層と、を含み、

上記第1コンデンサ層中の、上記第2コンデンサ層と対向する上記導電体層は、上記第2コンデンサ層中の、上記第1コンデンサ層と対向する上記導電体層と同一である、コンデンサ素子。

[0242] <2>

上記第1コンデンサ層の上記陰極層及び上記第2コンデンサ層の上記陰極層に電氣的に接続されるように上記封止層の少なくとも一方の主面に設けられた第1外部電極層をさらに備え、

上記厚さ方向からの平面視で、上記第1外部電極層は、上記同一の上記導電体層と少なくとも一部が重なるように配置されている、<1>に記載のコンデンサ素子。

[0243] <3>

上記厚さ方向からの平面視で、上記封止層のいずれか一方の主面に設けられている上記第1外部電極層の面積のうち、上記同一の上記導電体層と重なる部分の上記第1外部電極層の面積は、上記同一の上記導電体層の面積の50%以上である、<2>に記載のコンデンサ素子。

[0244] <4>

上記コンデンサ部及び上記封止層を上記厚さ方向に貫通する第1貫通孔の少なくとも内壁面に設けられ、上記第1外部電極層に電氣的に接続される第1スルーホール導体をさらに備え、

上記第1スルーホール導体は、上記第1貫通孔の内壁面で、上記第1コンデンサ層の上記陰極層及び上記第2コンデンサ層の上記陰極層に電氣的に接

続されている、＜2＞又は＜3＞に記載のコンデンサ素子。

[0245] ＜5＞

上記第1コンデンサ層の上記陰極層及び上記第2コンデンサ層の上記陰極層に電氣的に接続されるように上記封止層の少なくとも一方の主面に設けられた第1外部電極層と、

上記第1コンデンサ層の上記陽極板及び上記第2コンデンサ層の上記陽極板に電氣的に接続されるように上記封止層の少なくとも一方の主面に設けられた第2外部電極層と、をさらに備え、

上記厚さ方向からの平面視で、上記第1外部電極層及び上記第2外部電極層の少なくとも一方は、上記同一の上記導電体層と少なくとも一部が重なるように配置されている、＜1＞に記載のコンデンサ素子。

[0246] ＜6＞

上記厚さ方向からの平面視で、上記封止層のいずれか一方の主面に設けられている全ての上記第1外部電極層及び上記第2外部電極層の合計面積は、上記封止層の外周縁で囲まれる面積の50%以上である、＜5＞に記載のコンデンサ素子。

[0247] ＜7＞

上記コンデンサ部及び上記封止層を上記厚さ方向に貫通する第1貫通孔の少なくとも内壁面に設けられ、上記第1外部電極層に電氣的に接続される第1スルーホール導体と、

上記コンデンサ部及び上記封止層を上記厚さ方向に貫通する第2貫通孔の少なくとも内壁面に設けられ、上記第2外部電極層に電氣的に接続される第2スルーホール導体と、をさらに備え、

上記第1スルーホール導体は、上記第1貫通孔の内壁面で、上記第1コンデンサ層の上記陰極層及び上記第2コンデンサ層の上記陰極層に電氣的に接続されており、

上記第2スルーホール導体は、上記第2貫通孔の内壁面で、上記第1コンデンサ層の上記陽極板及び上記第2コンデンサ層の上記陽極板に電氣的に接

続されている、＜5＞又は＜6＞に記載のコンデンサ素子。

[0248] ＜8＞

上記第1コンデンサ層と上記第2コンデンサ層とで容量部の面積が異なる、＜1＞～＜7＞のいずれか1つに記載のコンデンサ素子。

符号の説明

- [0249] 1、2 コンデンサ素子
10、10' コンデンサ部
10A 第1コンデンサ層
10B 第2コンデンサ層
11 陽極板
11A 芯部
11B 多孔質部
12 陰極層
12A 固体電解質層
12Aa 固体電解質層の内層
12Ab 固体電解質層の外層
12B 導電体層
12Ba カーボン層
12Bb 銅層
13 誘電体層
20 封止層
30 めっき層
31 第1外部電極層
32 第2外部電極層
41 第1スルーホール導体
42 第2スルーホール導体
50A、50B 貫通孔
51 第1貫通孔

- 5 2 第2貫通孔
- 6 1 第1樹脂充填部
- 6 2 第2樹脂充填部
- 7 0 ビア導体
- 8 0 貫通溝
- 8 1 第1ビア孔
- 8 2 第2ビア孔
- 8 3 第3ビア孔

請求の範囲

- [請求項1] 厚さ方向に対向する第1コンデンサ層及び第2コンデンサ層を含むコンデンサ部と、
- 前記コンデンサ部の少なくとも一方の主面を覆うように設けられた封止層と、を備え、
- 前記第1コンデンサ層及び前記第2コンデンサ層は、各々、芯部の少なくとも一方の主面に多孔質部を有する陽極板と、前記多孔質部の表面に設けられた誘電体層と、前記誘電体層の表面に設けられた陰極層と、を含み、
- 前記陰極層は、前記誘電体層の表面に設けられた固体電解質層と、前記固体電解質層の表面に設けられた導電体層と、を含み、
- 前記第1コンデンサ層中の、前記第2コンデンサ層と対向する前記導電体層は、前記第2コンデンサ層中の、前記第1コンデンサ層と対向する前記導電体層と同一である、コンデンサ素子。
- [請求項2] 前記第1コンデンサ層の前記陰極層及び前記第2コンデンサ層の前記陰極層に電氣的に接続されるように前記封止層の少なくとも一方の主面に設けられた第1外部電極層をさらに備え、
- 前記厚さ方向からの平面視で、前記第1外部電極層は、前記同一の前記導電体層と少なくとも一部が重なるように配置されている、請求項1に記載のコンデンサ素子。
- [請求項3] 前記厚さ方向からの平面視で、前記封止層のいずれか一方の主面に設けられている前記第1外部電極層の面積のうち、前記同一の前記導電体層と重なる部分の前記第1外部電極層の面積は、前記同一の前記導電体層の面積の50%以上である、請求項2に記載のコンデンサ素子。
- [請求項4] 前記コンデンサ部及び前記封止層を前記厚さ方向に貫通する第1貫通孔の少なくとも内壁面に設けられ、前記第1外部電極層に電氣的に接続される第1スルーホール導体をさらに備え、

前記第 1 スルーホール導体は、前記第 1 貫通孔の内壁面で、前記第 1 コンデンサ層の前記陰極層及び前記第 2 コンデンサ層の前記陰極層に電氣的に接続されている、請求項 2 又は 3 に記載のコンデンサ素子。

[請求項 5] 前記第 1 コンデンサ層の前記陰極層及び前記第 2 コンデンサ層の前記陰極層に電氣的に接続されるように前記封止層の少なくとも一方の主面に設けられた第 1 外部電極層と、

前記第 1 コンデンサ層の前記陽極板及び前記第 2 コンデンサ層の前記陽極板に電氣的に接続されるように前記封止層の少なくとも一方の主面に設けられた第 2 外部電極層と、をさらに備え、

前記厚さ方向からの平面視で、前記第 1 外部電極層及び前記第 2 外部電極層の少なくとも一方は、前記同一の前記導電体層と少なくとも一部が重なるように配置されている、請求項 1 に記載のコンデンサ素子。

[請求項 6] 前記厚さ方向からの平面視で、前記封止層のいずれか一方の主面に設けられている全ての前記第 1 外部電極層及び前記第 2 外部電極層の合計面積は、前記封止層の外周縁で囲まれる面積の 50% 以上である、請求項 5 に記載のコンデンサ素子。

[請求項 7] 前記コンデンサ部及び前記封止層を前記厚さ方向に貫通する第 1 貫通孔の少なくとも内壁面に設けられ、前記第 1 外部電極層に電氣的に接続される第 1 スルーホール導体と、

前記コンデンサ部及び前記封止層を前記厚さ方向に貫通する第 2 貫通孔の少なくとも内壁面に設けられ、前記第 2 外部電極層に電氣的に接続される第 2 スルーホール導体と、をさらに備え、

前記第 1 スルーホール導体は、前記第 1 貫通孔の内壁面で、前記第 1 コンデンサ層の前記陰極層及び前記第 2 コンデンサ層の前記陰極層に電氣的に接続されており、

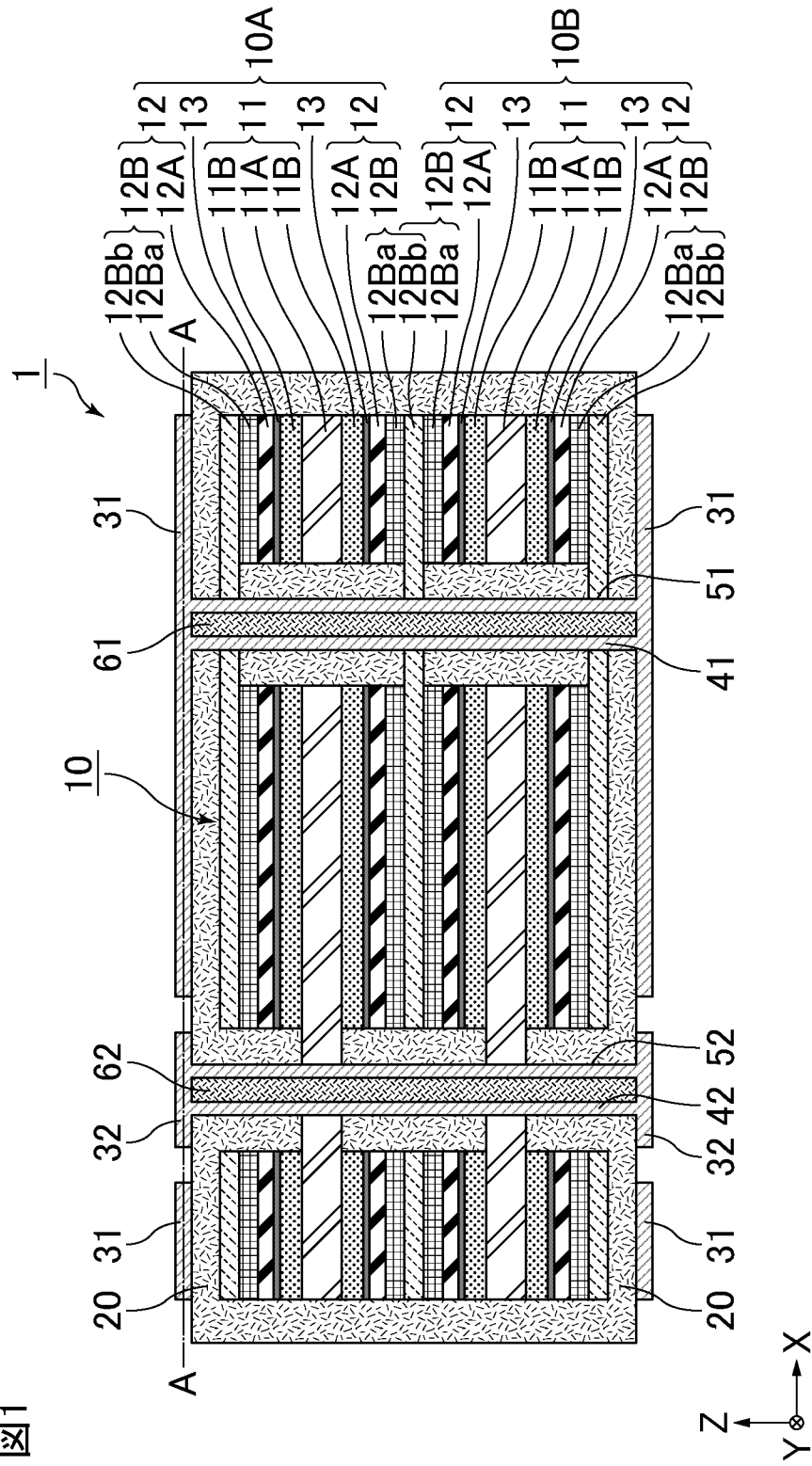
前記第 2 スルーホール導体は、前記第 2 貫通孔の内壁面で、前記第

1 コンデンサ層の前記陽極板及び前記第2コンデンサ層の前記陽極板に電氣的に接続されている、請求項5又は6に記載のコンデンサ素子。

[請求項8] 前記第1コンデンサ層と前記第2コンデンサ層とで容量部の面積が異なる、請求項1～7のいずれか1項に記載のコンデンサ素子。

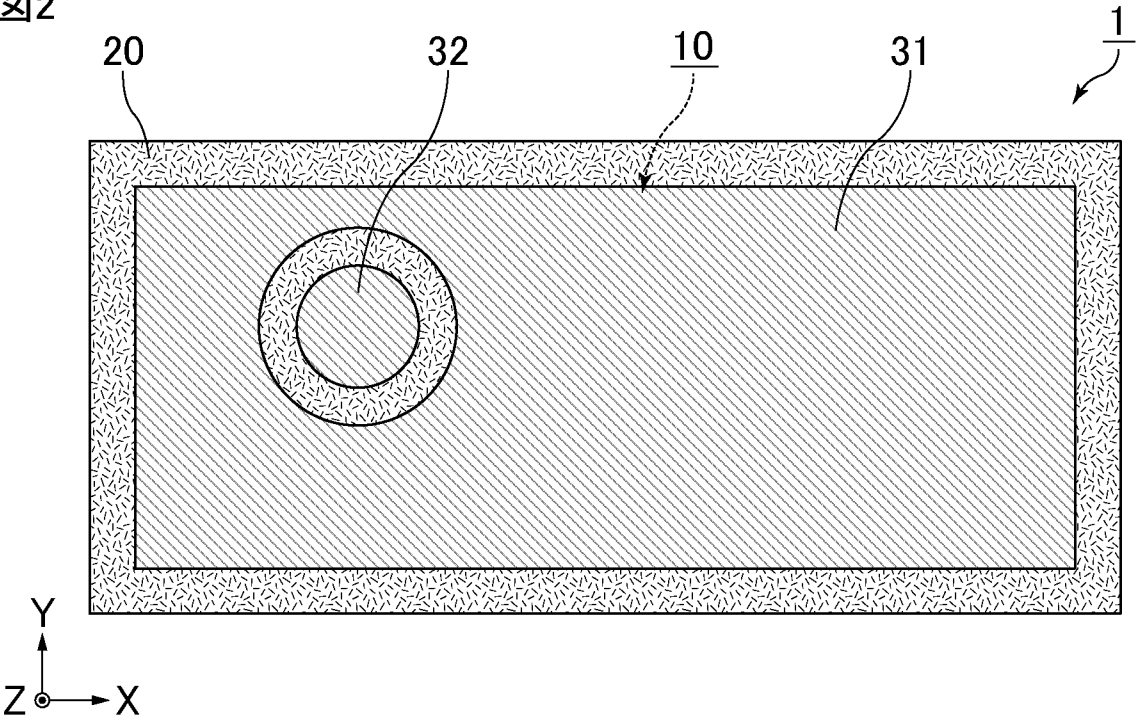
[図1]

図1

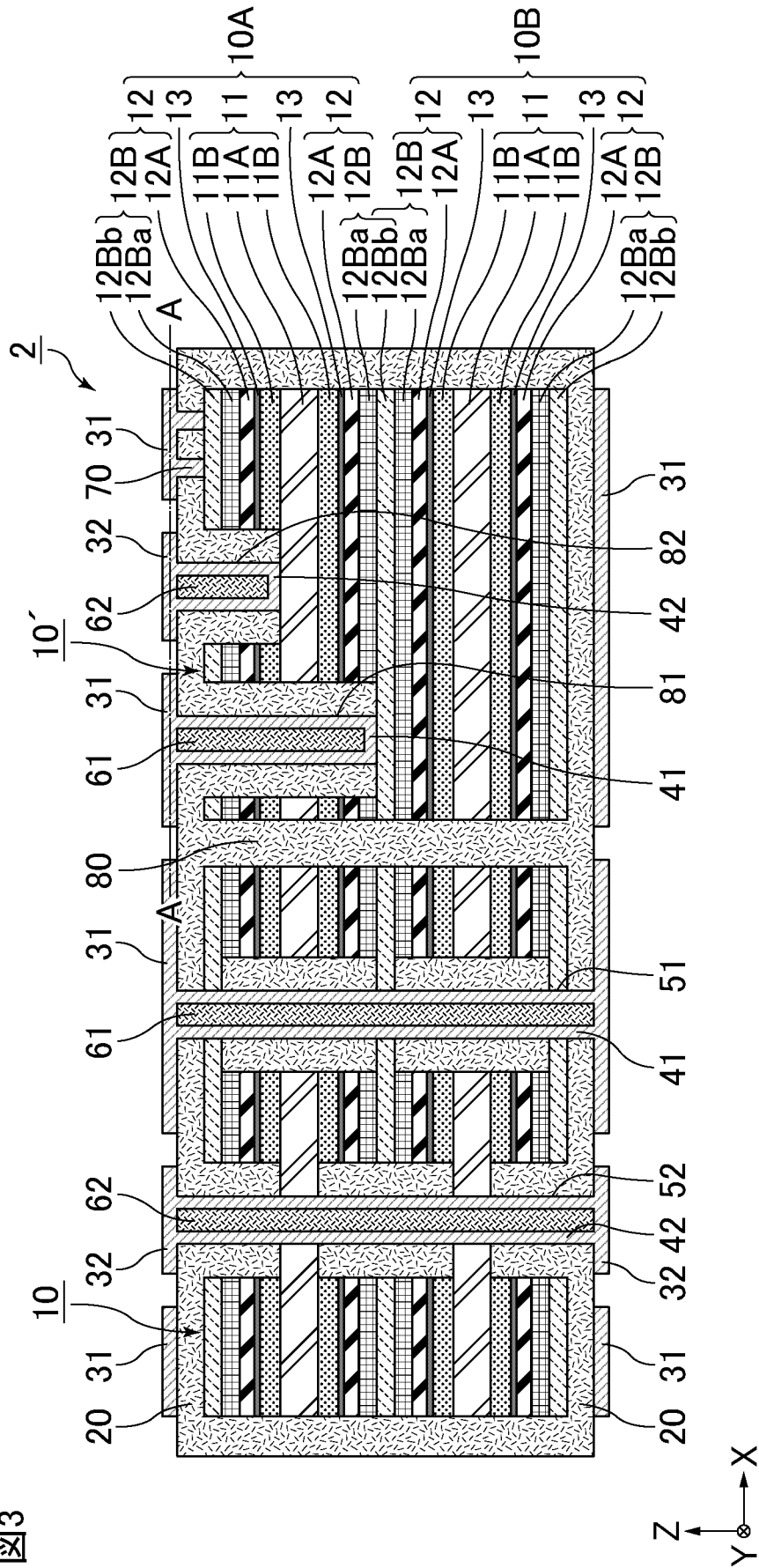


[図2]

図2

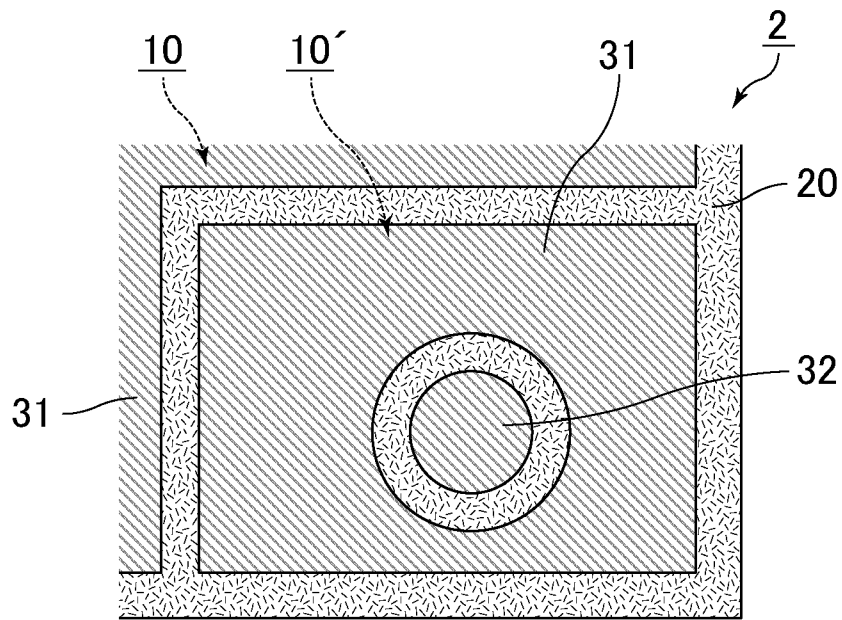


[図3]



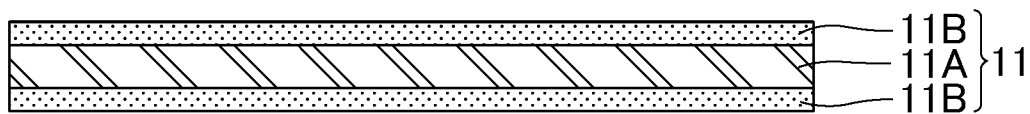
[図4]

図4



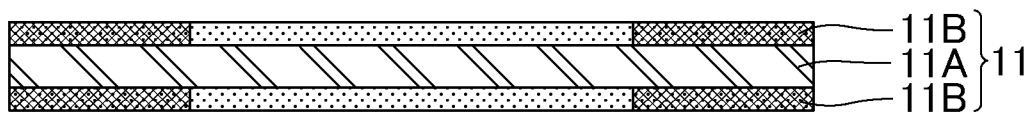
[図5]

図5



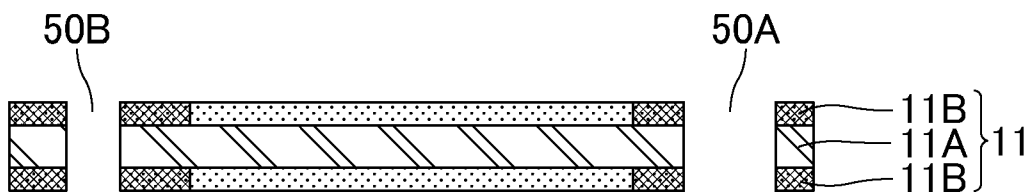
[図6]

図6



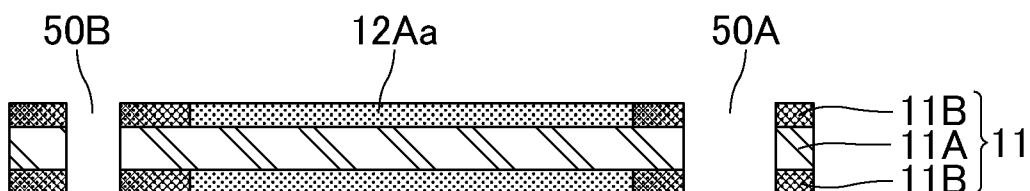
[図7]

図7



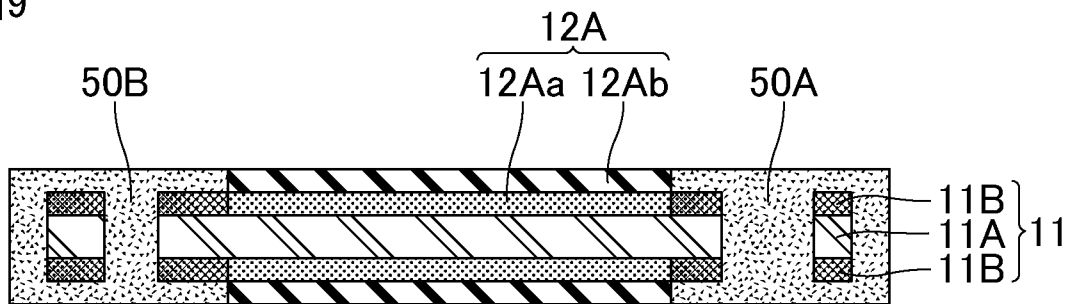
[図8]

図8



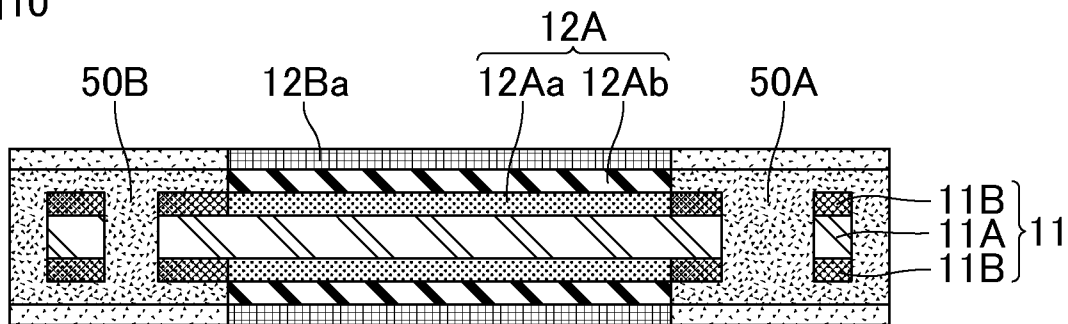
[図9]

図9



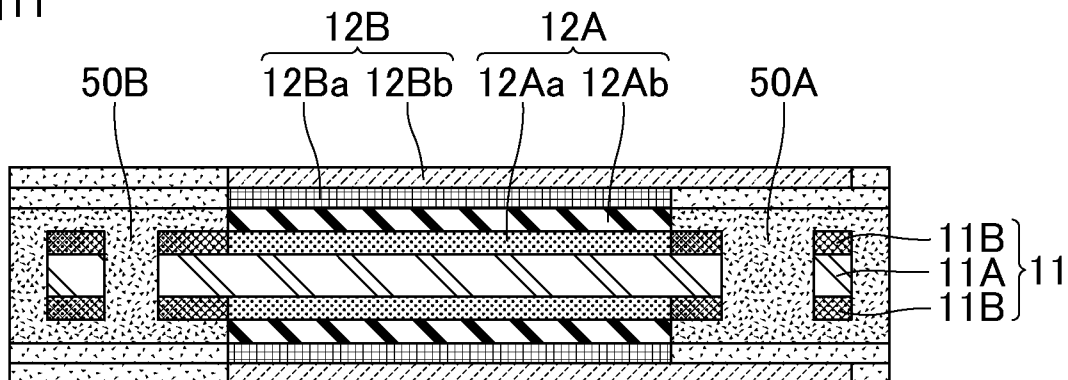
[図10]

図10



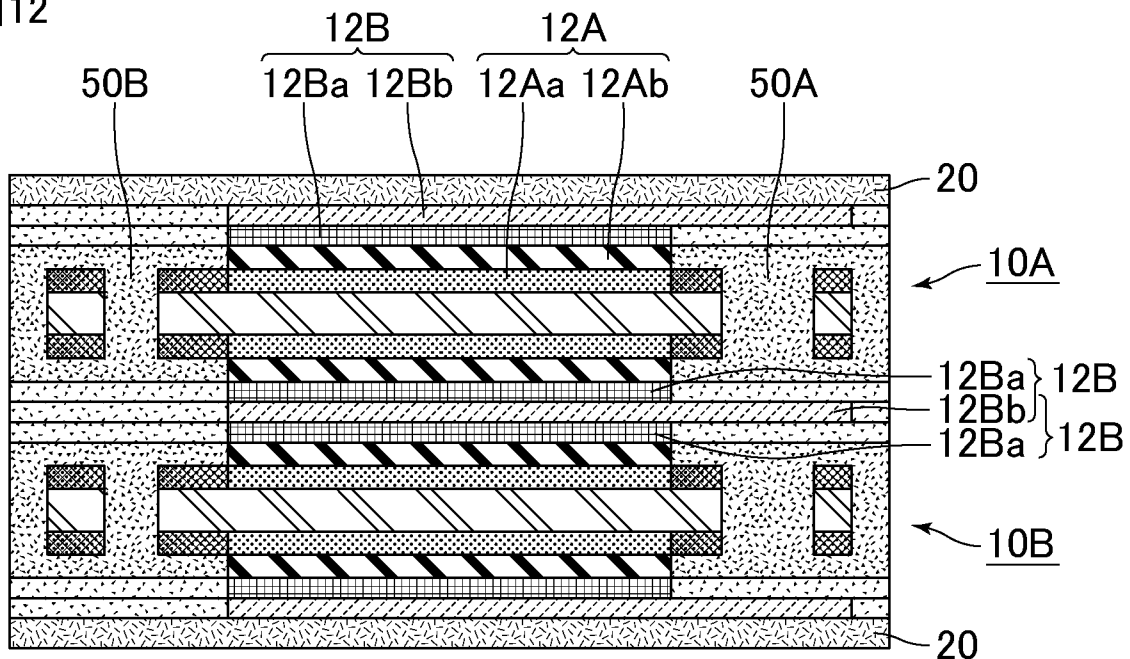
[図11]

図11



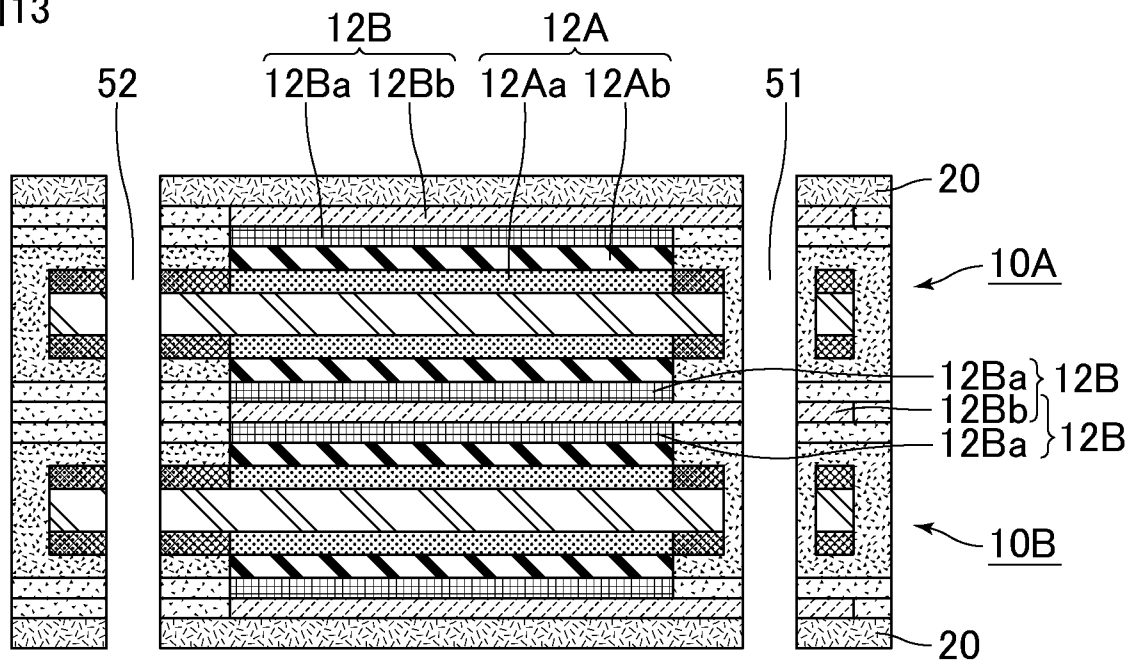
[図12]

図12



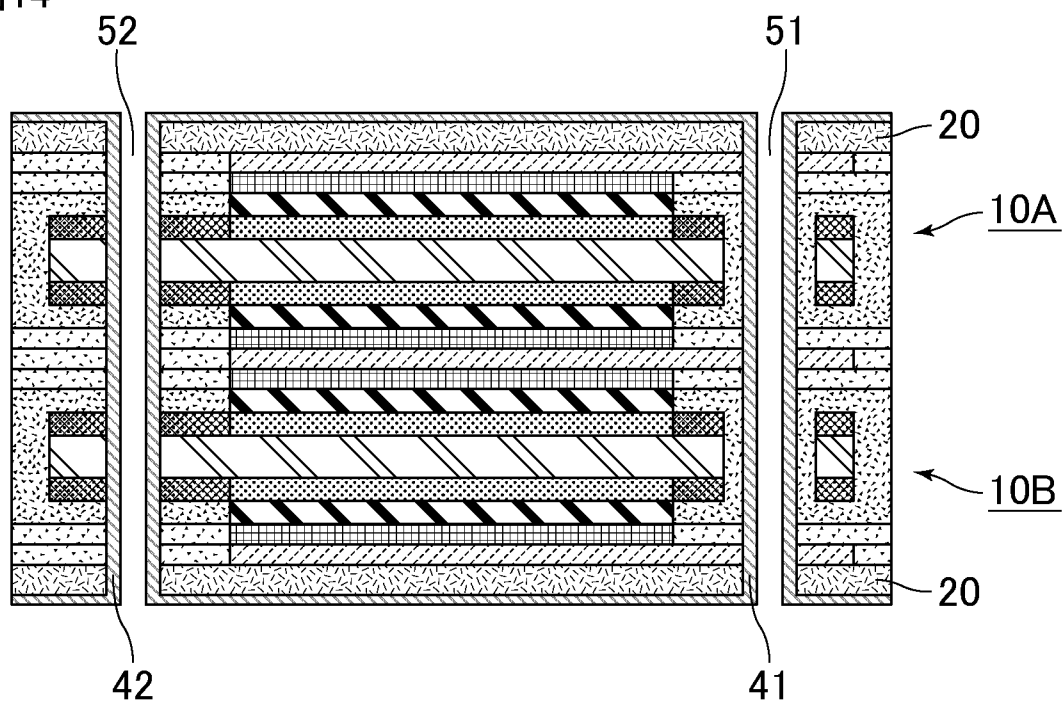
[図13]

図13



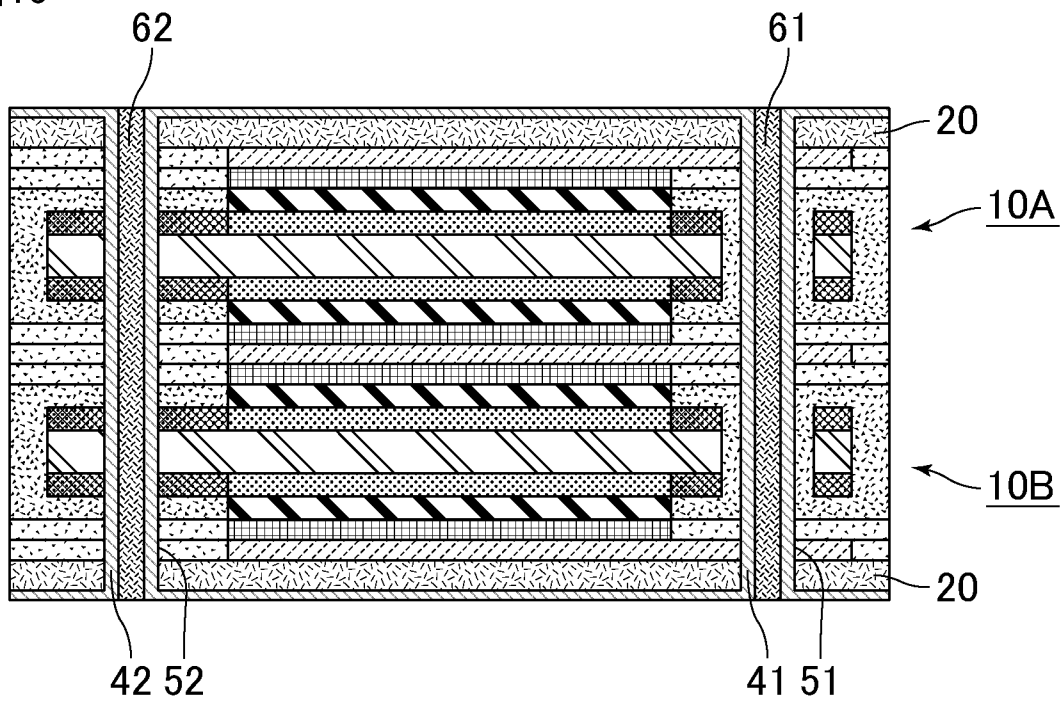
[図14]

図14



[図15]

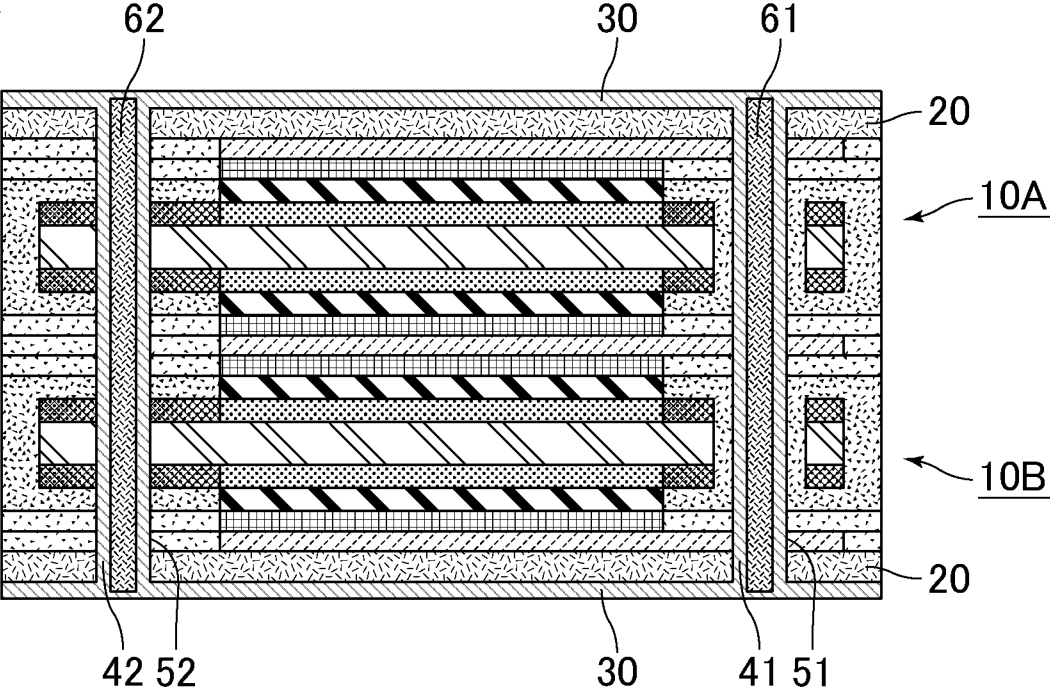
図15



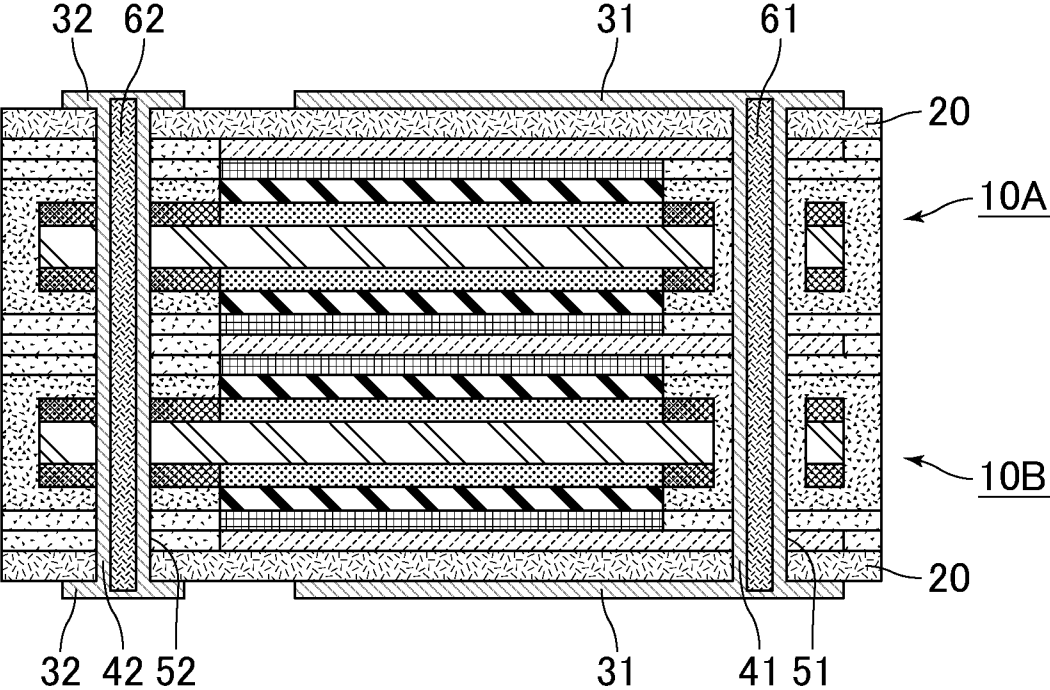
[図16]

図16

A



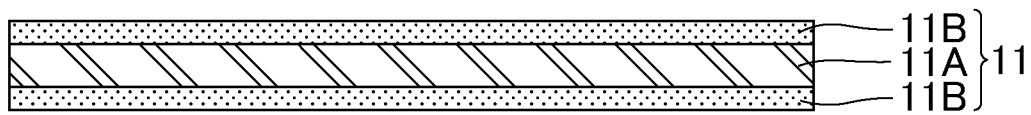
B



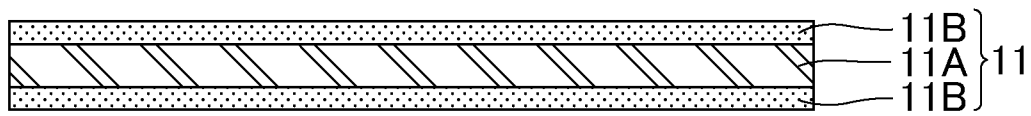
[図17]

図17

A



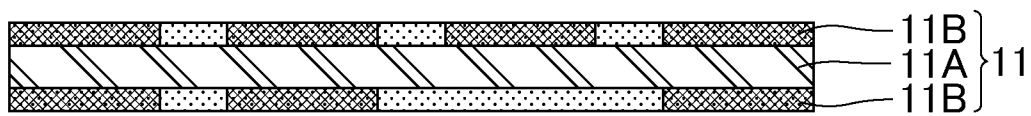
B



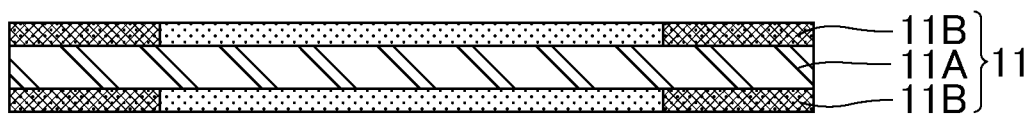
[図18]

図18

A



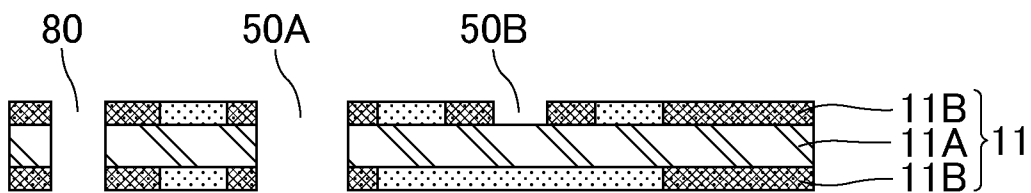
B



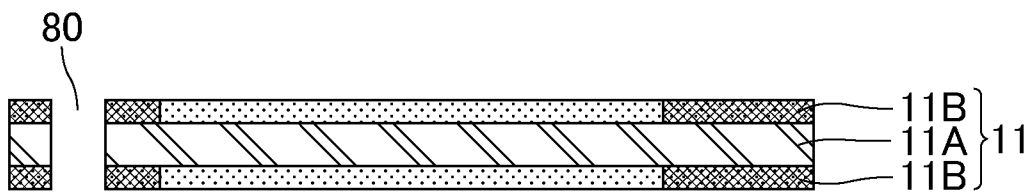
[図19]

図19

A



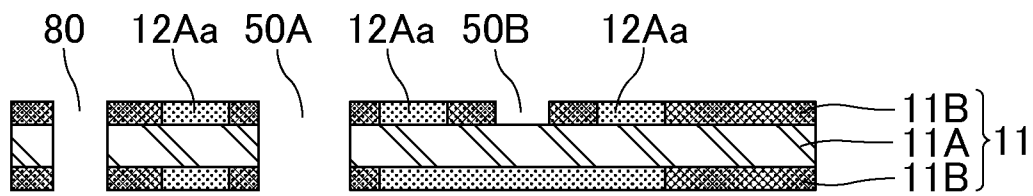
B



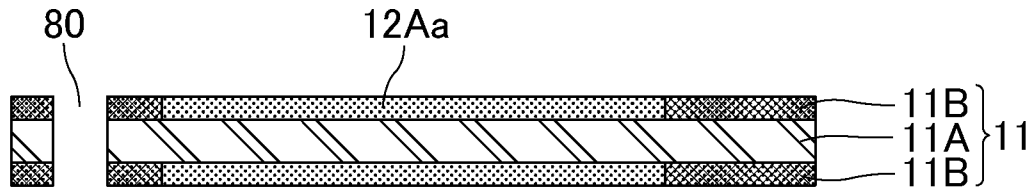
[図20]

図20

A



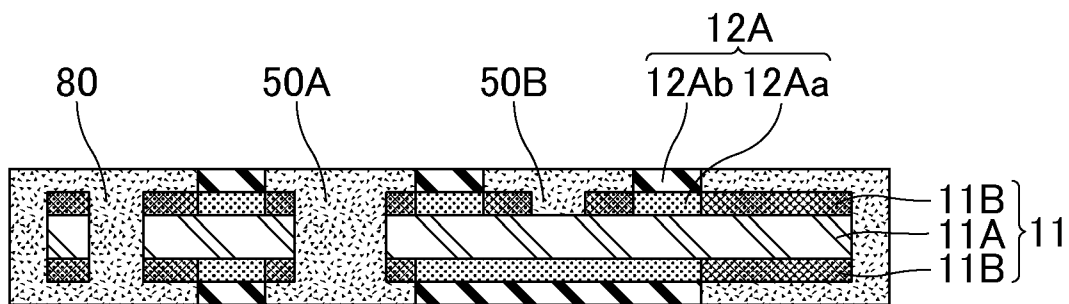
B



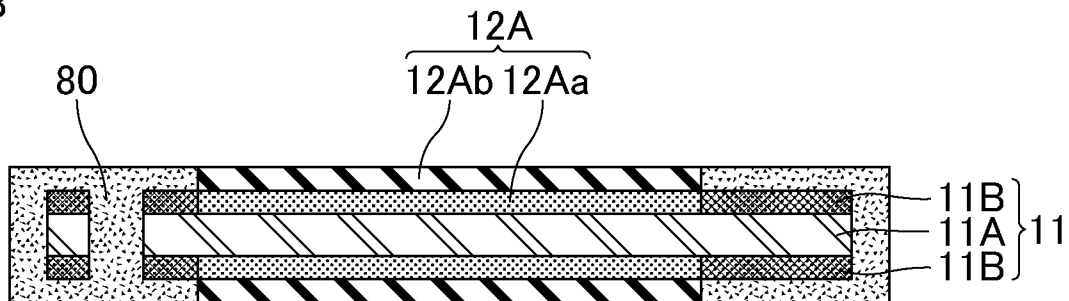
[図21]

図21

A



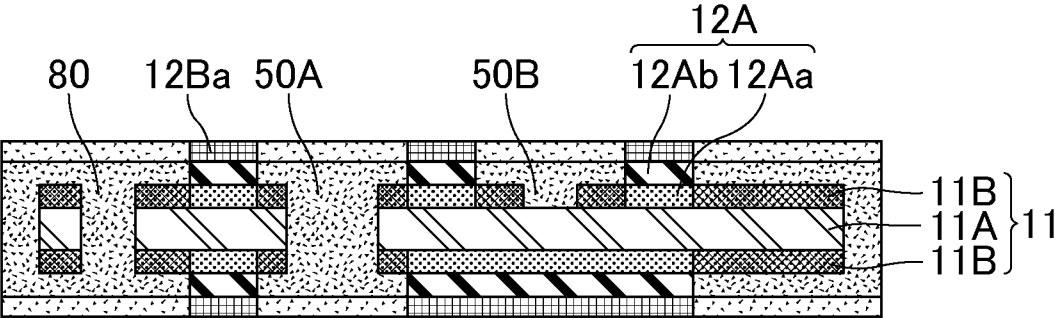
B



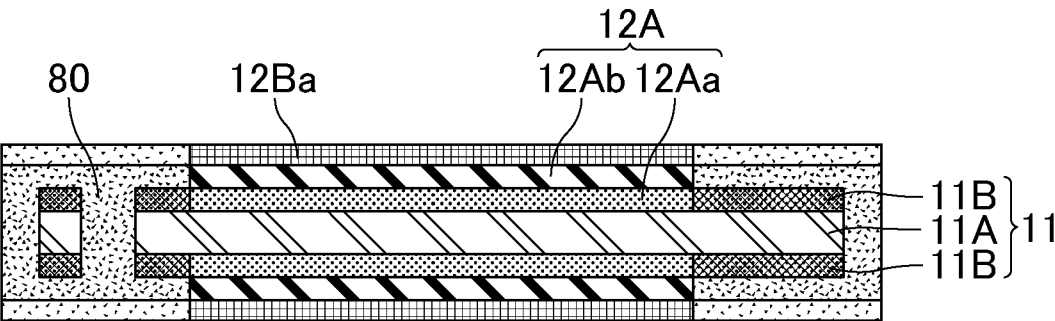
[図22]

図22

A



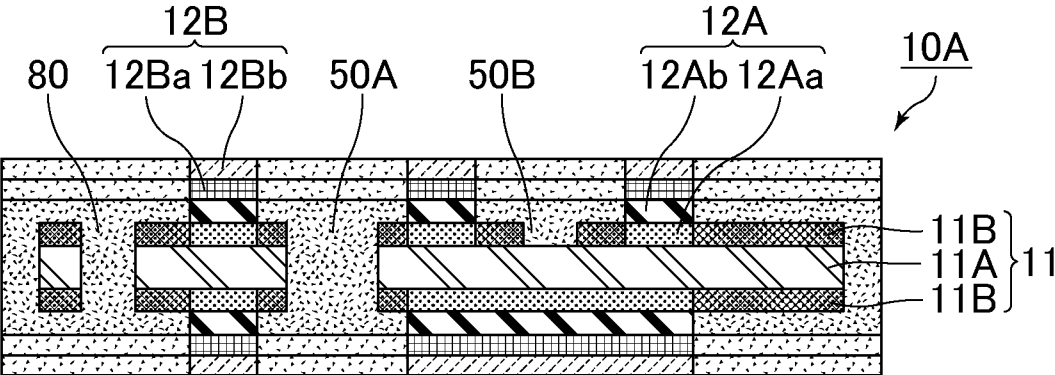
B



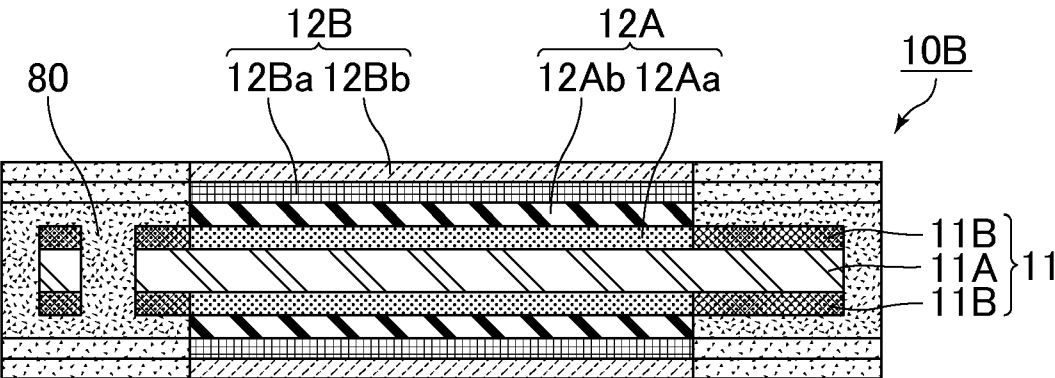
[図23]

図23

A

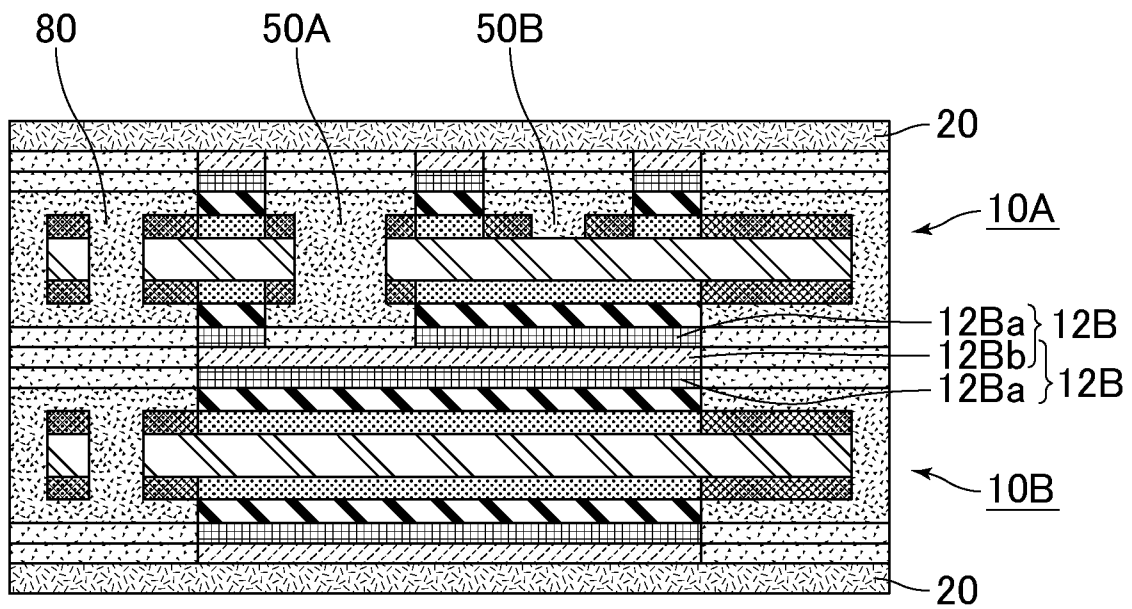


B



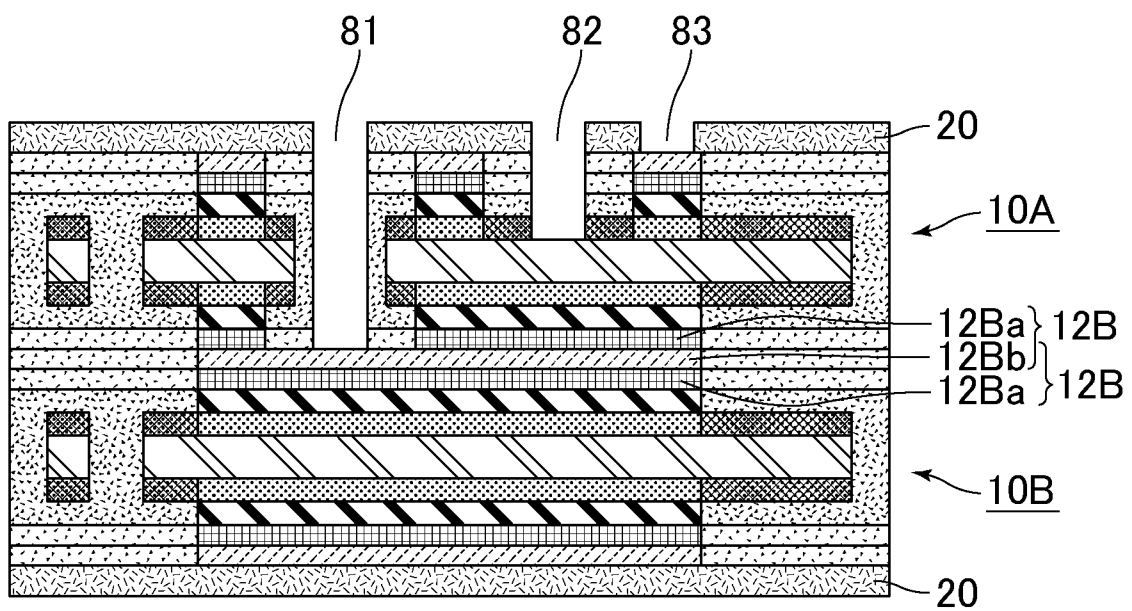
[図24]

図24



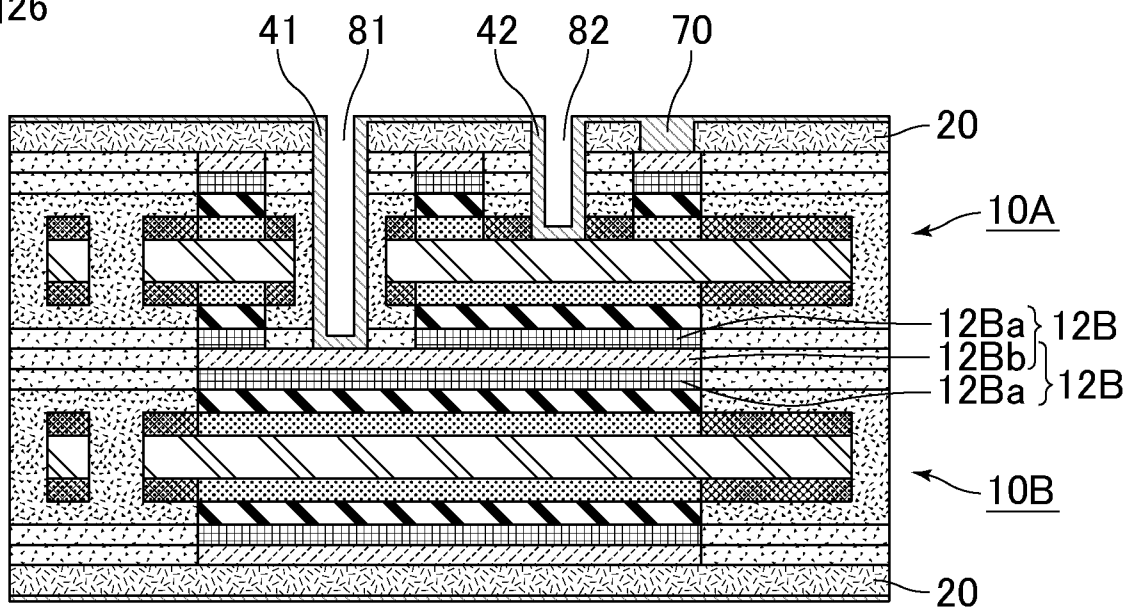
[図25]

図25



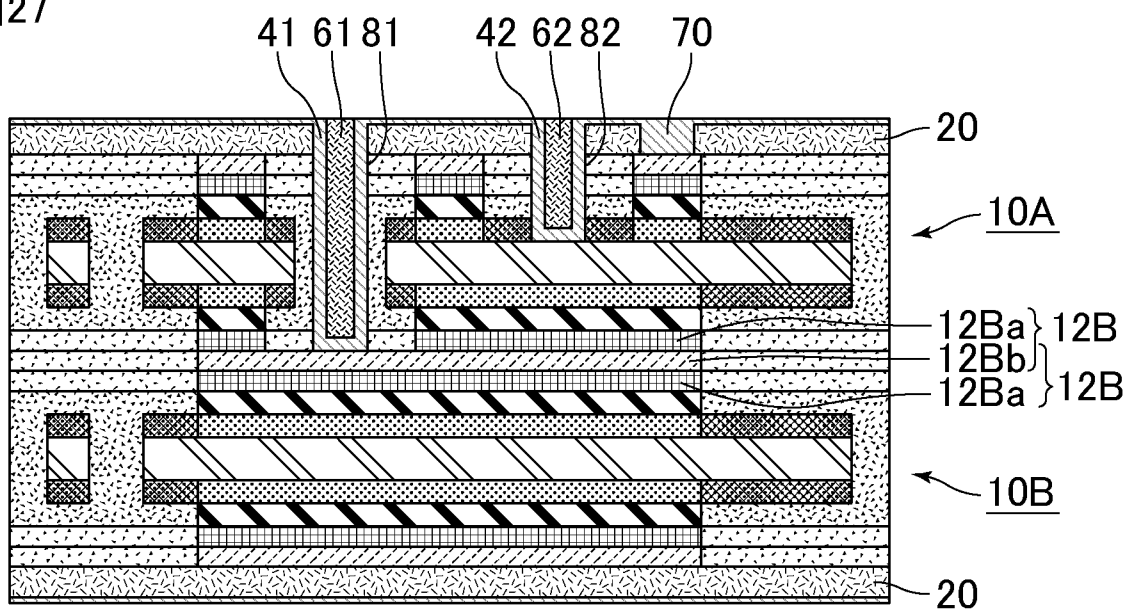
[図26]

図26



[図27]

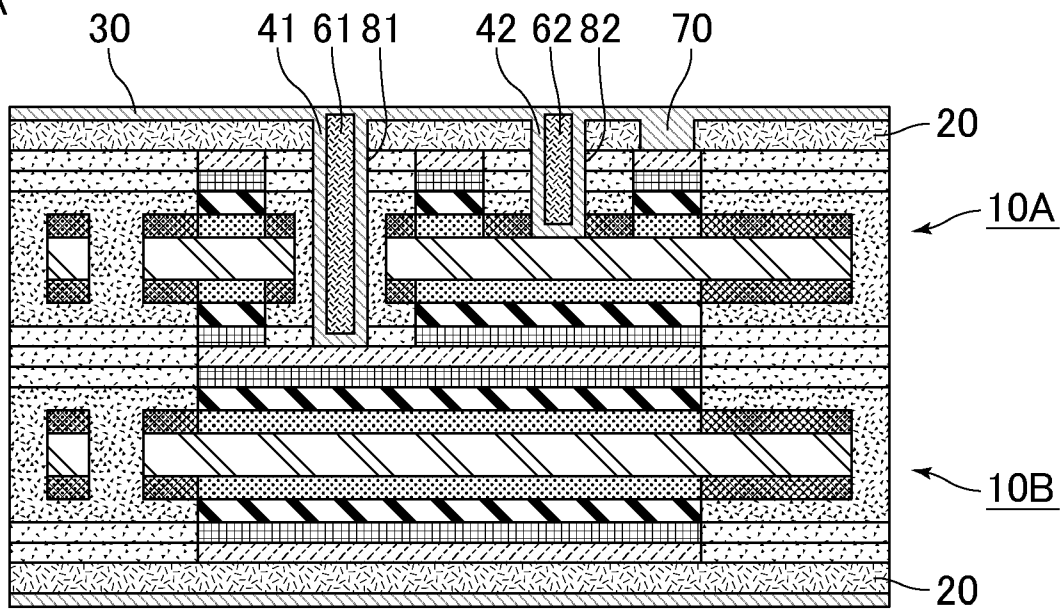
図27



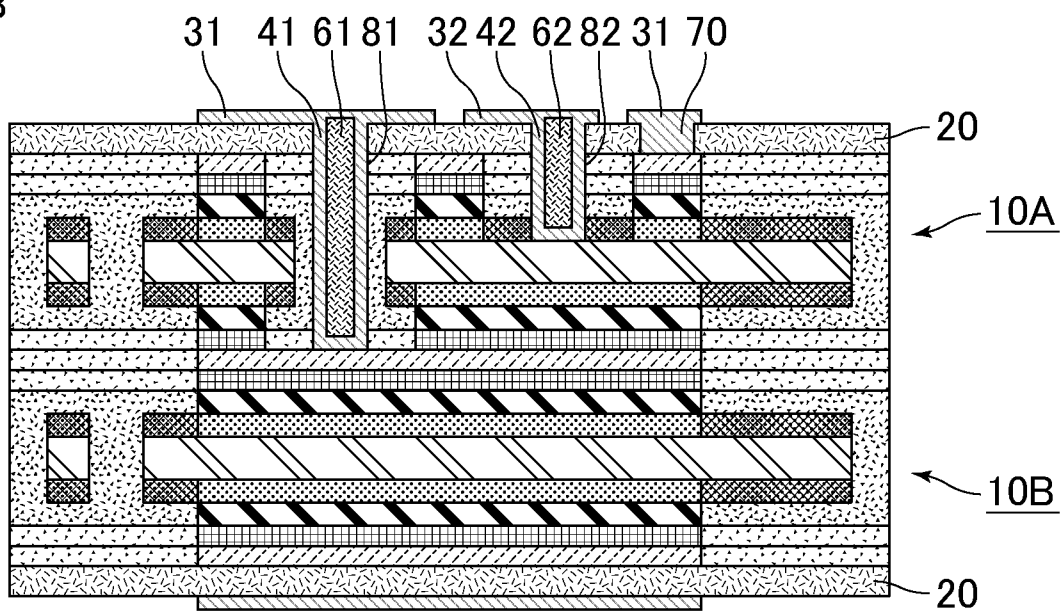
[図28]

図28

A



B



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/017758

A. CLASSIFICATION OF SUBJECT MATTER**H01G 9/048**(2006.01)i; **H01G 9/012**(2006.01)i; **H01G 9/15**(2006.01)i

FI: H01G9/048 H; H01G9/012 305; H01G9/15

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G9/048; H01G9/012; H01G9/15; H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2024

Registered utility model specifications of Japan 1996-2024

Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2015-43350 A (RUBYCON CARLIT CO., LTD.) 05 March 2015 (2015-03-05) paragraphs [0022]-[0047], [0057]-[0060], [0071], fig. 13-14, 18	1, 8
Y		2-7
Y	WO 2012/042950 A1 (MURATA MANUFACTURING CO., LTD.) 05 April 2012 (2012-04-05) paragraphs [0075], [0078], fig. 9,12	2-7
A	JP 2007-227716 A (NICHICON CORPORATION) 06 September 2007 (2007-09-06)	1-8
A	JP 2011-35057 A (NICHICON CORPORATION) 17 February 2011 (2011-02-17)	1-8
A	JP 2012-156468 A (MURATA MANUFACTURING CO., LTD.) 16 August 2012 (2012-08-16)	1-8
A	JP 2004-158577 A (JAPAN CARLIT CO., LTD.) 03 June 2004 (2004-06-03)	1-8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

10 July 2024

Date of mailing of the international search report

06 August 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/017758

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2015-43350	A	05 March 2015	TW 201330036 A	
WO	2012/042950	A1	05 April 2012	(Family: none)	
JP	2007-227716	A	06 September 2007	(Family: none)	
JP	2011-35057	A	17 February 2011	(Family: none)	
JP	2012-156468	A	16 August 2012	US 2012/0194968 A1	
				CN 102623194 A	
JP	2004-158577	A	03 June 2004	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC））

H01G 9/048(2006.01)i; H01G 9/012(2006.01)i; H01G 9/15(2006.01)i

FI: H01G9/048 H; H01G9/012 305; H01G9/15

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H01G9/048; H01G9/012; H01G9/15; H01G4/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922-1996年

日本国公開実用新案公報

1971-2024年

日本国実用新案登録公報

1996-2024年

日本国登録実用新案公報

1994-2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2015-43350 A（ルビコン・カーリット株式会社）05.03.2015（2015-03-05） [0022]-[0047], [0057]-[0060], [0071], 図13-14, 18	1, 8
Y		2-7
Y	WO 2012/042950 A1（株式会社村田製作所）05.04.2012（2012-04-05） [0075], [0078], 図9, 12	2-7
A	JP 2007-227716 A（ニチコン株式会社）06.09.2007（2007-09-06）	1-8
A	JP 2011-35057 A（ニチコン株式会社）17.02.2011（2011-02-17）	1-8
A	JP 2012-156468 A（株式会社村田製作所）16.08.2012（2012-08-16）	1-8
A	JP 2004-158577 A（日本カーリット株式会社）03.06.2004（2004-06-03）	1-8

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技术水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

10.07.2024

国際調査報告の発送日

06.08.2024

名称及びあて先

日本国特許庁(ISA/JP)

〒100-8915

日本国

東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

小南 奈都子 5D 1981

電話番号 03-3581-1101 内線 3549

様式 PCT/ISA/210（第2ページ）（2022年7月）

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/017758

引用文献			公表日	パテントファミリー文献			公表日
JP	2015-43350	A	05.03.2015	TW	201330036	A	
WO	2012/042950	A1	05.04.2012	(ファミリーなし)			
JP	2007-227716	A	06.09.2007	(ファミリーなし)			
JP	2011-35057	A	17.02.2011	(ファミリーなし)			
JP	2012-156468	A	16.08.2012	US	2012/0194968	A1	
				CN	102623194	A	
JP	2004-158577	A	03.06.2004	(ファミリーなし)			