



(43) 国際公開日
2006年11月2日 (02.11.2006)

PCT

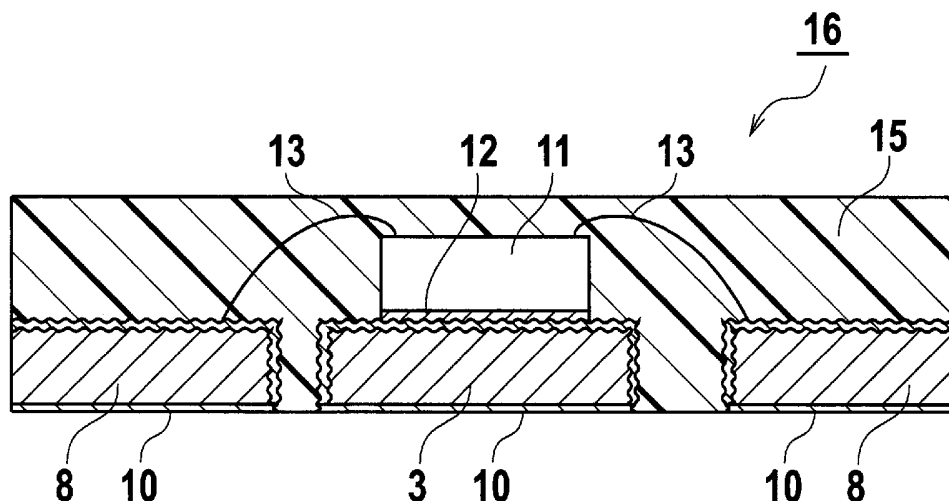
(10) 国際公開番号
WO 2006/115267 A1

- (51) 国際特許分類:
H01L 23/50 (2006.01)
- (21) 国際出願番号: PCT/JP2006/308721
- (22) 国際出願日: 2006年4月26日 (26.04.2006)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2005-128259 2005年4月26日 (26.04.2005) JP
- (71) 出願人 (米国を除く全ての指定国について): 大日本印刷株式会社 (DAI NIPPON PRINTING CO., LTD.) [JP/JP]; 〒1628001 東京都新宿区市谷加賀町一丁目1番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 島崎 洋 (SHIMAZAKI, Yo). 齋藤 啓之 (SAITO, Hiroyuki). 増
- 田 正親 (MASUDA, Masachika). 松村 健司 (MATSUMURA, Kenji). 福地 勝 (FUKUCHI, Masaru). 池澤 孝夫 (IKEZAWA, Takao).
- (74) 代理人: 中村 友之 (NAKAMURA, Tomoyuki); 〒1050001 東京都港区虎ノ門1丁目2番8号 虎ノ門琴平タワー 三好内外国特許事務所内 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

/ 続葉有 /

(54) Title: CIRCUIT MEMBER, CIRCUIT MEMBER MANUFACTURING METHOD, SEMICONDUCTOR DEVICE AND MULTILAYER STRUCTURE ON CIRCUIT MEMBER SURFACE

(54) 発明の名称: 回路部材、回路部材の製造方法、半導体装置、及び回路部材表面の積層構造



(57) Abstract: In a circuit member, a frame material provided with a die pad section for mounting a semiconductor chip and a lead section electrically connected to the semiconductor chip is formed by pattern-processing a rolled copper plate or a rolled copper alloy plate. The circuit member is characterized in that the circuit member includes rough surfaces formed on the die pad section and an upper surface and side wall surfaces of the lead section, and smooth surfaces formed on the die pad section and a lower surface of the lead section, and the die pad section and the lead section are embedded in a sealing resin so that the lower surface of the lead section is exposed.

/ 続葉有 /



CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,
IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

(57) 要約: 半導体チップを搭載するダイパッド部と、前記半導体チップに電氣的に接続されるリード部とを備えたフレーム素材を、圧延銅板もしくは圧延銅合金板をパターン加工して形成した回路部材であって、前記ダイパッド部及び前記リード部の上面及び側壁面に粗面が形成された粗面と、前記ダイパッド部及び前記リード部の下面に形成された平滑面と、を含み、前記リード部の下面が露出するように、前記前記ダイパッド部及び前記リード部が封止樹脂に埋設されることを特徴とする。

明 細 書

回路部材、回路部材の製造方法、半導体装置、及び回路部材表面の積層構造

技術分野

[0001] 本発明は、回路部材表面の積層構造や、回路部材の一つとしてのリードフレームの表面処理技術やその回路部材を用いた半導体装置に関し、さらに詳しくは、半導体パッケージのタイプに対応して、リードフレームと封止樹脂との密着強度を高める技術に関する。

背景技術

[0002] 半導体装置としては、リードフレームにICチップ、LSIチップなどの半導体チップが搭載され、絶縁性樹脂で封止された構造をもつ半導体パッケージがある。このような半導体装置では、高集積化及び小型化が進むに従ってパッケージの構造が、SOJ (Small Outline J-Leaded Package) やQFP (Quad Flat Package) のような樹脂パッケージの側壁から外部リードが外側に突出したタイプを経て、外部リードが外側に突出せずに樹脂パッケージの裏面に外部リードが露出するように埋設された、QFN (Quad Flat Non-leaded package) やSON (Small Outline Noneleaded Package) などの薄型で実装面積の小さいタイプに進展している。

[0003] リードフレームとしては、絶縁性樹脂で封止されるフレーム素材の表面に粗面化処理が施され、この表面に順次、ニッケル(Ni)層、パラジウム(Pd)層がめっき法にて積層された構造のものが知られている(例えば、特開平11-40720号公報(第4頁、図1):特許文献1)。上述した粗面化処理の方法としては、リードフレームの素材表面を、有機酸系のエッチング液で化学研磨している。

[0004] 他のリードフレームとしては、フレーム素材の表面を、表面側が粗面化されたNiめっき層で被覆したものが知られている(例えば、特開2004-349497号公報(第7頁、図3):特許文献2)。このような粗面化されたNiめっき層は、めっき法の条件を調整することにより形成することができる。

[0005] このように、リードフレームの全面にNiめっき層を形成し、その上にPdめっきやAu

めっきを施すことは、製造工程の簡素化、及び環境対応のはんだ工程のPbフリー化の目的のために広く行われている。

- [0006] また、絶縁性樹脂と密着させる回路部材としては、リードフレームの他に、車両の供給電源を車載用補器へ分配する電気接続箱に用いられるコネクタの導電板やバスバーなどがある。

発明の開示

- [0007] しかしながら、上述した特許文献1に記載された有機酸系のエッチング液は、めっき法で形成した銅の表面に対しては有効であるものの、リードフレームの素材である圧延銅板の表面の粗面化に対してはあまり有効でないという問題点がある。因みに、このような有機酸系のエッチング液で圧延銅素材の表面を処理した場合、表面粗度は上がるものの、表面プロファイルが針状にならない。このため、有機酸系のエッチング液で粗面化処理を行ったリードフレームでは、パッケージを構成する絶縁性樹脂との密着性に対しては大きな効果が得られないものであった。加えて、有機酸系のエッチング液を用いた粗面化では、表面粗度(Ra)を $0.15\mu\text{m}$ とするのに、銅表面から深さ $3\mu\text{m}$ に至るまでエッチングしなければならない、それ以上の表面粗度を得るにはさらに深くエッチングする必要がある。したがって、この処理方法では、エッチングに時間を要するため実際のリードフレームの生産には適さないものであった。
- [0008] 上述した特許文献2に記載されためっき法で粗面化されたNiめっき層を形成する方法では、表面粗度を大きくするにはNiめっき層を厚くする必要があり、 $1\mu\text{m}$ 以上でないと安定した効果が得られない。最近ではめっき層を薄くする傾向があり、Niめっき層の厚みとして $0.5\mu\text{m}$ 程度が要望されている。
- [0009] ところで、上述したQFNやSONなどのような薄型で実装面積の小さいタイプの半導体装置に用いられるリードフレームでは、外部リードの下面が樹脂パッケージの下面に露出しているため、外部リードと絶縁性樹脂とが接触する面積が小さい。このため、リードフレームと絶縁性樹脂との密着強度を更に高める必要がある。近年では、車載用途向けの半導体装置の需要が高まり、このような用途に用いた場合、振動や温度変化に晒されるため、リードフレームと封止樹脂との密着強度を従来以上に強化させることが必要になっている。

- [0010] また、内部リードにおけるワイヤーボンディングを施す領域や、外部リードにおける実装基板(プリント配線基板)へ半田付けする領域などを考慮すると共に、パッケージのタイプに対応した機能を有するリードフレームが要望されている。
- [0011] そこで、本発明の主たる目的は、封止樹脂との密着強度を高めることができるリードフレーム、及びその製造方法、並びに半導体装置を提供することにある。
- [0012] また、本発明の他の目的は、QFNやSONなどのパッケージタイプに用いることのできるリードフレーム、及びその製造方法、並びに半導体装置を提供することにある。
- [0013] さらに、本発明の他の目的は、絶縁性樹脂に対する密着強度を高めることができる回路部材の表面積層構造を提供することにある。
- [0014] 本発明の第1の特徴は、表面に半導体チップを搭載するダイパッド部と、この半導体チップに電氣的に接続されるリード部とを備えたフレーム素材を圧延銅板もしくは圧延銅合金板をパターン加工して形成した回路部材であって、ダイパッド部及びリード部の上面及び側壁面に粗面が形成されると共に、ダイパッド部及びリード部の下面が平滑面とされ、リード部の下面が露出するように封止樹脂に埋設されることを要旨とする。
- [0015] 本発明の第2の特徴は、表面に半導体チップを搭載するダイパッド部と、この半導体チップに電氣的に接続されるリード部とを備えたフレーム素材を、圧延銅板もしくは圧延銅合金板をパターン加工して形成した回路部材であって、ダイパッド部の上面と、リード部の上面におけるボンディングワイヤが接続される部分と、が平滑面とされ、と共に、これら平滑面にめっき層が積層され、めっき層が形成された領域及びダイパッド部及び前記リード部の下面を除く領域に粗面が形成されていることを要旨とする。
- [0016] さらに、回路部材のうち樹脂封止用金型と接する部分が平滑面とされていることを要旨とする。
- [0017] なお、本発明においては、上述した粗面の表面粗度(Ra)が、 $0.3\mu\text{m}$ 以上であることが好ましく、さらに積層されるめっき層としては、厚さが $0.5\sim 2\mu\text{m}$ のNiめっき層、厚さが $0.005\sim 0.2\mu\text{m}$ のPdめっき層、厚さが $0.003\sim 0.01\mu\text{m}$ のAuめっき層が順次積層されていることが好ましい。また、上述した粗面は、過酸化水素と硫酸を主成分とするマイクロエッチング液で処理によって形成されていることが好ましい。

ここで、マイクロエッチング液とは、金属の表面を僅かに溶かし、微細な凹凸からなる粗面を形成する表面処理剤を言う。

- [0018] 本発明の第3の特徴は、回路部材の製造方法であって、圧延銅板もしくは圧延銅合金板をパターン加工して、ダイパッド部とリード部とを有するフレーム素材を作製する工程と、フレーム素材の下面をマスク材で覆った状態で、フレーム素材の上面及び側壁面を、過酸化水素と硫酸を主成分とするマイクロエッチング液を用いて粗面化処理する工程と、マスク材を剥離した後、フレーム素材の表面にめっき層を積層する工程と、を備えることを要旨とする。
- [0019] 本発明の第4の特徴は回路部材の製造方法であって、圧延銅板もしくは圧延銅合金板をパターン加工して、ダイパッド部とリード部とを有するフレーム素材を作製する工程と、ダイパッド部の上面と、リード部におけるボンディングワイヤが接続される部分にめっき層を積層する工程と、フレーム素材の下面をマスク材で覆った状態で、フレーム素材を、過酸化水素と硫酸を主成分とするマイクロエッチング液を用いて粗面化処理する工程と、マスク材を剥離する工程と、を備えることを要旨とする。
- [0020] ここで、ダイパッド部とリード部のボンディングワイヤが接続される部分に積層されるめっき層としては、2～15 μm のAgめっき層、もしくはフレーム素材上にNiめっき層、Pdめっき層を順次積層しためっき層である。
- [0021] 本発明の第5の特徴は、半導体装置であって、圧延銅板もしくは圧延銅合金板になる、ダイパッド部とリード部とを備え、ダイパッド部及びリード部の上面及び側壁面に粗面が形成され、且つダイパッド部及びリード部の下面が平滑面とされると共に、表面にめっき層が積層された回路部材と、ダイパッド部の上面に搭載された半導体チップと、この半導体チップとリード部とを接続するボンディングワイヤと、リード部の下面を露出させるように、回路部材及び半導体チップ及びボンディングワイヤを封止する電気絶縁性の封止樹脂と、を備えることを要旨とする。
- [0022] 本発明の第6の特徴は、半導体装置であって、圧延銅板もしくは圧延銅合金板になる、ダイパッド部とリード部とを備え、ダイパッド部の上面と、リード部の上面におけるボンディングワイヤが接続される部分と、が平滑面とされると共に、これら平滑面にめっき層が積層され、このめっき層が形成された領域及びダイパッド部及びリード部の

下面を除く領域に粗面が形成された回路部材と、ダイパッド部の上面に搭載された半導体チップと、半導体チップとリード部とを接続するボンディングワイヤと、リード部の下面を露出させるように、回路部材及び半導体チップ及びボンディングワイヤを封止する電気絶縁性の封止樹脂と、を備えることを要旨とする。

- [0023] 本発明の第7の特徴は、絶縁性樹脂と接合される回路部材の表面積層構造であって、圧延銅板もしくは圧延銅合金板でなる導電性素材の表面に、表面粗度(Ra)が $0.3\mu\text{m}$ 以上の粗面が形成され、この粗面に、順次、Niめっき層、Pdめっき層が積層されてなり、Niめっき層の厚さが $0.5\sim 2\mu\text{m}$ 、Pdめっき層の厚さが $0.005\sim 0.2\mu\text{m}$ であることを要旨とする。

図面の簡単な説明

- [0024] [図1]図1は、本発明の第1の実施の形態に係るリードフレームを示す平面図である。
- [図2]図2は、本発明の第1の実施の形態に係るリードフレームの製造方法を示す工程断面図である。
- [図3]図3は、本発明の第1実施の形態に係るリードフレームの製造方法を示す工程断面図である。
- [図4]図4は、本発明の第1の実施の形態に係るリードフレームの製造方法を示す工程断面図である。
- [図5]図5は、本発明の第1の実施の形態に係るリードフレームの製造方法を示す工程断面図である。
- [図6]図6は、本発明の第1の実施の形態に係るリードフレームの製造方法を示す工程断面図である。
- [図7]図7は、本発明の第1の実施の形態に係る半導体装置の製造方法を示す工程断面図である。
- [図8]図8は、本発明の第1実施の形態に係る半導体装置の製造方法を示す工程断面図である。
- [図9]図9は、本発明の第1の実施の形態に係る半導体装置を示す断面図である。
- [図10]図10は、本発明の実施の形態に係るリードフレームの粗面化部分の拡大断面図である。

[図11]図11は、密着強度試験の概要を示す斜視図である。

[図12]図12(a)～(d)は、本発明の第2の実施の形態に係るリードフレームの製造工程を示す断面図である。

[図13]図13(a)～(d)は、本発明の第2の実施の形態に係る半導体装置の製造工程を示す工程断面図である。

[図14]図14は、本発明のその他の実施の形態に係るリードフレームの粗面化部分の拡大断面図である。

[図15]図15(a)～(e)は、本発明の第3の実施の形態に係るリードフレームの製造工程を示す工程断面図である。

[図16]図16(a)～(e)は、本発明の第3の実施の形態に係る半導体装置の製造工程を示す断面図である。

発明を実施するための最良の形態

[0025] 以下、本発明の実施の形態に係る回路部材、回路部材の製造方法、半導体装置、及び回路部材の表面積層構造の詳細を図面に基づいて説明する。本実施の形態では、回路部材としてリードフレームに本発明を適用して説明する。但し、図面は模式的なものであり、各材料層の厚みやその比率などは現実のものとは異なることに留意すべきである。したがって、具体的な厚みや寸法は以下の説明を参酌して判断すべきものである。また、図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることは勿論である。

[0026] 〔第1の実施の形態〕

図1～図9は、本発明の第1の実施の形態を示している。図1はリードフレームの平面図、図2～図9は、図1のA-A断面に着目したリードフレーム及び半導体装置の製造方法を示す工程図である。

[0027] (リードフレームの構成)

本実施の形態に係るリードフレーム1は、細長いリボン状の圧延銅板もしくは圧延銅合金板でなるフレーム素材2を、エッチングや金型打ち抜きなどにより、パターン形成して、複数の単位パターンが連続した状態で製造される。なお、図1はリードフレーム1における1単位パターンを示している。

- [0028] 図1に示すように、リードフレーム1の1単位パターンは、中央に形成された、半導体チップを搭載するための矩形状のダイパッド部3と、このダイパッド部3を取り囲むように形成されたリード部8と、ダイパッド部3をフレーム素材2に連結しているタイバー6と、リード部8を横方向に連結するタイバー7と、を備えている。このリード部8は、後述するように、封止樹脂15の側壁から外側へ向けて突出しない程度の寸法に設定されている。なお、本実施の形態では、リード部8を横方向に連結するタイバー7を形成しているが、タイバー7を省略してリード部8がフレーム2の外枠部からダイパッド部3の周縁に向けて延在されるパターンに形成してもよい。
- [0029] 本実施の形態に係るリードフレーム1の上面(半導体チップを搭載する側の面)及び各パターンの側壁面は、図4及び図5に示すように、過酸化水素と硫酸を主成分とするマイクロエッチング液を用いて粗面化処理が施された粗面3A, 3B, 8A, 8Bとなっている。これら粗面3A, 3B, 8A, 8Bにおける表面粗度(Ra)は、 $0.3\mu\text{m}$ 以上に設定されており、表面プロファイルは針状に突出した凹凸面となっている。フレーム素材2の下面(半導体チップ搭載面の反対側の面)は平滑面に形成されている。
- [0030] また、ダイパッド部3及びリード部8などを含むフレーム素材2の表面には、図6に示すように、めっき層10が形成されている。なお、本実施の形態におけるめっき層10は、図10に示すように、フレーム素材2の表面に、順次、Niめっき層17、Pdめっき層18が積層されてなる。そして、Niめっき層17の厚さは $0.5\sim 2\mu\text{m}$ に設定され、Pdめっき層18の厚さは $0.005\sim 0.2\mu\text{m}$ に設定されている。なお、Pdめっき層18は、ボンディングワイヤ及び半田ペーストとの接続性の良好な金属層であり、図7に示すようなボンディングワイヤ13を接続するワイヤボンディングや、図示しない実装基板(プリント配線基板)への半田付けを確実に行うことができる。
- [0031] このような構成のリードフレーム1では、粗面3A, 3B, 8A, 8Bの表面粗度(Ra)を $0.3\mu\text{m}$ 以上に設定し、めっき層10を構成するNiめっき層17及びPdめっき層18の厚さ範囲を設定したことにより、粗面3A, 3B, 8A, 8Bの表面プロファイルを崩すことなく針状の突起の表面をめっき層10でコーティングした形状を保つことができる。このため、このリードフレーム1を樹脂封止したときに、めっき層10を含めた微細突起が封止樹脂に食い込むアンカー効果を奏しているものと考えられる。

[0032] (リードフレームの製造方法)

次に、図2～図6を用いて本実施の形態に係るリードフレームの製造方法について説明する。

[0033] まず、本実施の形態では、図2に示すように、ダイパッド部3やリード部8などの所定のパターン形成がされているフレーム素材2を用意する。このフレーム素材2(圧延銅合金板)の構成材料は、例えば、三菱電機メテックス製、低すず、Ni銅合金MF202を用いる。

[0034] 次に、図3に示すように、フレーム素材2の下面(一方の主面)に、マスク材としての保護フィルム9をラミネートする。そして、フレーム素材2の保護フィルム9で覆われていない部分を、過酸化水素と硫酸とを主成分とするマイクロエッチング液に浸漬させて、約90秒のマイクロエッチングを行って、図4に示すような粗面3A、3B、8A、8Bを形成する。これら粗面3A、3B、8A、8Bの表面プロファイルは、急峻な針状の凹凸となる。このような粗面化処理を行った結果、粗面3A、3B、8A、8Bのエッチング量が $2\mu\text{m}$ で、表面粗さ(Ra)が $0.33\mu\text{m}$ 、Sratioが2.08であった。なお、エッチング量とは、エッチングで掘り下げた平均の深さを表す。Sratioは、凹凸面の表面積を、測定範囲の平面の面積で割った値である。

[0035] その後、図5に示すように、保護フィルム(マスク材)9を剥離し、図6に示すようなめっき層10を形成する。なお、このめっき層10は、上述したように、フレーム素材2の表面に、順次、Niめっき層17、Pdめっき層18が積層されてなる。なお、めっき層10の形成方法は、電解めっき法や無電解めっき法など周知の方法を用いることができる。ここで、Niめっき層17の厚さが $0.5\sim 2\mu\text{m}$ 、Pdめっき層18の厚さが $0.005\sim 0.2\mu\text{m}$ の範囲となるようにめっき層の成長を制御する。このようにして、リードフレームの製造が完了する。

[0036] 本実施の形態に係るリードフレームの製造方法では、エッチング時間が短く生産性を高めることができる。また、めっき層10の厚さが薄いため、高価なめっき液の消費を抑えることができる。

[0037] 次に、図7～図9を用いて半導体装置の製造方法及び半導体装置の構成について説明する。

[0038] 図7に示すように、上述した製造方法で作製したリードフレーム1のダイパッド部3の上面に、半導体チップ11をペースト剤12を介して搭載する。その後、ワイヤボンディングを行って、リード部8の先端部と半導体チップ11の対応する電極との間をボンディングワイヤ13で接続する。次に、図8に示すように、リードフレーム1の下面に樹脂もれ防止用保護フィルム14をラミネートした後、全体を例えばエポキシ樹脂でなる封止樹脂15でモールドする。その後、所望の形状となるように、封止樹脂15及びリードフレーム1を一括して切断(個片化)することにより、図9に示す半導体装置(半導体パッケージ)16が完成する。

[0039] 本実施の形態の半導体装置16では、リード部8及びダイパッド部3の下面が封止樹脂15の下面側で露出するようになっている。この露出したリード部8は、図示しない実装基板(プリント配線基板)側に半田付けにより接続される。

[0040] このような構成の半導体装置16では、リードフレーム1のダイパッド部3及びリード部8の下面を除く表面が粗面化されているため、封止樹脂15との密着強度が高く、振動や温度変化に対する耐久性を発揮することができる。

[0041] ここで、圧延銅合金板に本実施の形態の粗面化処理を行った場合と、有機酸系の処理を行った場合の比較を行った。

[0042] 下表1は、本実施の形態のように過酸化水素と硫酸とを主成分とするマイクロエッチング液を用いて粗面化処理を施した例と、従来のように有機酸系(この例では商品名がCZ8100を用いた)を用いた比較例におけるエッチング量、表面粗度(Ra)、Sratio、エッチング時間を比較したものである。比較例においては、エッチング量が1 μ m, 2 μ m, 3 μ mの場合を挙げている。

[表1]

処理液	過酸化水素+硫酸系	有機酸系(CZ8100)の比較例		
エッチング量	2 μ m	1 μ m	2 μ m	3 μ m
表面粗さ(Ra)	0.33 μ m	0.085 μ m	0.105 μ m	0.152 μ m
Sratio	2.08	1.11	1.13	1.20
エッチング時間	約1.5分	約3分	約6分	約9分

[0043] 上記表1より、有機酸系を用いた比較例では、 $0.15\mu\text{m}$ の粗さを得るのに、深さ $3\mu\text{m}$ にエッチングしなければならないことがわかる。このため、それ以上の粗さを得たい場合は、さらに深くエッチングする必要がある、このエッチングに時間を要するため、実際のリードフレームの生産には適さないことがわかる。これに対して、本実施の形態の粗面化処理を行うと、エッチング深さが $2\mu\text{m}$ で、比較例の2倍以上の粗さを得ることができる。本実施の形態では、過酸化水素と硫酸とを主成分とするマイクロエッチング液を用いて粗面化処理を施したことにより、細かい針状の凹凸を持った表面形状が得られる。この形状が、数値で表されるパラメータ以上にアンカー効果を奏するのに有効であると考えられる。

[0044] 本実施の形態における封止樹脂と密着強度を測定するため、図11に示すようなカップせん断強度を測定した。銅合金(MF202)の圧延銅合金板の上に、上記と同様のめっき層の形成、及び変色防止処理を施して密着強度試験片20を作製した。この密着強度試験片20をホットプレート上で 220°C 、60秒間加熱した後、更にホットプレート上で 220°C 、60秒間の加熱を行い、更にホットプレート上で 240°C 、80秒間の加熱を行った。成型は、 $125\text{kg}/\text{cm}$ の圧力下で 175°C 、120秒間の加熱を行った。その後、更に 175°C 、5時間の加熱を行ってエポキシ樹脂21を硬化させた。

[0045] このように成型したエポキシ樹脂21と密着強度試験片20に、図11に示す矢印方向に荷重をかけ、剥離したときの荷重を接着面の面積で割って単位面積当たりの荷重(kN/cm^2)を求めた。

[0046] この結果、せん断強度の値として次の値が得られ、本実施の形態の粗面処理を行うことにより、封止樹脂との密着強度を高める効果が得られた。

- [0047] (1)粗面化なしの場合、 $0.04\text{kN}/\text{cm}^2$
(2)粗面化あり、防錆処理なしの場合、 $0.42\text{kN}/\text{cm}^2$
(3)粗面化あり、シラン系防錆処理ありの場合、 $0.54\text{kN}/\text{cm}^2$

〔第2の実施の形態〕

図12及び図13を用いて、本発明の第2の実施の形態を説明する。なお、本実施の形態において上述の第1の実施の形態と同一の部分には同一の符号を付して説明を省略する。

- [0048] 第2の実施の形態に係る回路部材は、リードフレーム表面のうち樹脂封止用金型と接する部分を平滑な面とし、その他の部分を粗面化したリードフレームで、封止樹脂成形時の樹脂バリの発生や、樹脂もれを防ぐ効果を有する。図12(a)は、図2と同様にパターン形成されたフレーム素材2の断面を示す。部分粗化の方法としては、図12(b)に示すように、図3で説明したフレーム素材2の下面に保護フィルムをラミネートする方法の代わりにフレーム素材2をゴムパッキン27、28を介して上下一対のエッチング用の治具29、30で挟み、エッチング用治具29に付設されたノズル31からマイクロエッチング液32をフレーム素材2に所定時間噴射してマイクロエッチングして粗面を形成する。
- [0049] このとき、ゴムパッキン28はフレーム素材2の下面、ゴムパッキン27はフレーム素材2の上面のうち樹脂封止用金型の接する部分を覆ってマスク材の役割を果たし、マイクロエッチングから保護してフレーム素材2の平滑な面が残る。
- [0050] 図12(c)は、エッチング後に、エッチング用の治具からフレーム素材2を取り出した状態を示しており、下面23及び上面のうちゴムパッキン27で覆われた部分(樹脂封止用金型に接する部分)24が平滑な面として残り、それ以外の表面は粗面3A、3B、8A、8Bとなっている。
- [0051] 次に、図12(d)に示すように、ダイパッド部3及びリード部8を含むフレーム素材2の表面に、上記第1の実施の形態と同様にめっき層10を形成し、リードフレーム1Aとして完成する。
- [0052] 図13に上記リードフレーム1Aを用いて半導体装置を製造する工程を示す。リードフレーム1Aに、図13(a)に示すように、ダイパッド部上面にペースト剤12を介して半導体チップ11を搭載した後、ワイヤボンディングを行ってリード部8と半導体チップ11の対応する電極同士をボンディングワイヤ13で接続する。
- [0053] 次に、図13(b)に示すように、樹脂封止用金型25を用いて封止樹脂15でモールドする。樹脂モールド後、リードフレームを樹脂封止用金型25から取り出した状態を図13(c)に示す。この状態でリード部の不要な個所を所望の形状に切断し、半導体装置(半導体パッケージ)図13(d)が完成する。なお、本実施の形態では、個別モールドを例示しているため、一括モールド時のような個片化のためのダイサーカットの工程

は無い。

[0054] 図13(b)の封止樹脂による樹脂モールド時に、樹脂封止用金型25と接する部分のリードフレーム1Aの表面が粗面化されていると樹脂封止用金型25とリードフレーム1Aとの間に隙間が生じ、封止樹脂が入り込み樹脂バリとなったり、極端な場合は金型の外に封止樹脂が漏れることになる。本実施の形態では、粗面化された部分は上記第1の実施の形態と同じ効果を奏するとともに、前記のように樹脂封止用金型25と接する部分のリードフレーム1Aの表面を平滑な面としているので、樹脂封止用金型25とリードフレーム1Aとが密着し樹脂バリや樹脂漏れを防止する効果がある。

[0055] [第3の実施の形態]

図15及び図16を用いて本発明の第3の実施の形態に係る回路部材について説明する。なお、本実施の形態において上述した第1の実施の形態と同一の部分には同一の符号を付して説明を省略する。

[0056] 本実施の形態では、図15(a)に示すように、エッチングや金型打ち抜きによりダイパッド部3やリード部8などのリードフレームの所定のパターンが形成された圧延銅合金からなるフレーム素材2を用意する。

[0057] 次に、図15(b)に示すように、フレーム素材2のダイパッド上面の半導体チップを搭載する部分及びリード上面のボンディングワイヤを接続する部分に貴金属めっき層10Bを形成するとともに、図15(c)に示すように、フレーム素材2の下面に保護フィルム(マスク材)9をラミネートする。

[0058] 次に、フレーム素材2の表面にマイクロエッチング液を噴射もしくはフレーム素材2をマイクロエッチング液に浸漬して所定時間(約90秒)のマイクロエッチングを行って、図15(d)に示すような3A、3B、8A、8Bの粗面を形成する。ここで、フレーム素材2の表面のうち貴金属めっき層10Bが施された部分と保護フィルム9がラミネートされた部分はマイクロエッチングから保護されておりフレーム素材2表面の平滑面が残る。図15(e)は、保護フィルム9を剥離し完成したリードフレーム1の断面を示す図であり、下面23と貴金属めっき層10Bは平滑な面が保存されており、それ以外の表面は粗面3A、3B、8A、8Bが形成されている。

[0059] ここで、前記の貴金属めっき層10Bとしては、Agめっき層、もしくはフレーム素材2

表面に順次Niめっき層、Pdめっき層が積層されてなるめっき層である。

- [0060] 図16は、図15の工程で製造された本発明のリードフレームを用いてQFN (Quad Flat Non-leaded package)を製造する工程を示している。図16(a)は、図15(e)に対応した単位パターンが多面付けされたリードフレームの断面図を示している。
- [0061] 次に、図16(b)に示すように、リードフレーム下面には必要に応じて樹脂バリ防止用フィルムを貼り、ダイパッド上面にペースト剤12を介して半導体チップ11を搭載した後、ワイヤボンディングを行ってリード部8のめっき層10Bと半導体チップ11の対応する電極同士をボンディングワイヤ13で接続する。
- [0062] その後、図16(c)のように樹脂封止用金型(一括モールド用金型)25を用いて封止樹脂15で一括モールド(樹脂封止)する。
- [0063] 次に、実装時のはんだ接続性を向上させるため、図16(d)に示すように封止樹脂から露出したリード部及びダイパッド部にはんだめっき層22を施した後、個片化の切断位置26で一括モールドされたリードフレームをダイサーカットして図16(e)に示すように各半導体装置が完成する。
- [0064] この第3の実施の形態においても、前述の第1の実施の形態と同様の効果を得ることができる。なお、本実施の形態では、半導体チップ搭載面やワイヤボンディング面のみにめっき層を施し、又、はんだ付けを行うリード部8の下面ははんだめっきを施しているため、高価な貴金属めっき液を節約でき、製品コストを低く抑えることができるとともに、ワイヤボンディング性や半導体チップ11のマウント性を高めることができる。
- [0065] [回路部材の表面積層構造]

次に、本発明に係る回路部材の表面積層構造を、図10を用いて説明する。圧延銅板もしくは圧延銅合金板でなる導電性素材としてのフレーム素材2の表面に、表面粗度(Ra)が $0.3\mu\text{m}$ 以上の粗面8Aが形成され、この粗面8Aに、順次、Niめっき層17、Pdめっき層18が積層されたものであり、Niめっき層の厚さが $0.5\sim 2\mu\text{m}$ 、Pdめっき層の厚さが $0.005\sim 0.2\mu\text{m}$ であることが好ましい。このような表面積層構造とすることにより、導電性素材と絶縁性樹脂との密着強度を向上することができる。また、図14に示すように、Pdめっき層18の上には、厚さが $0.003\sim 0.01\mu\text{m}$ のAuめっき層19が積層されている構成としてもよい。このようなAuめっき層は、Pdめっき層の

表面に酸化膜が形成されることを防ぐ効果がある。

[0066] [その他の実施の形態]

上述した実施の形態の開示の一部をなす論述および図面はこの発明を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施の形態、実施例および運用技術が明らかとなろう。

[0067] 例えば、第1、第2及び第3の実施の形態では、めっき層10をAgめっき層1層もしくは、Niめっき層17とPdめっき層18の2層を積層した構成としたが、図14に示した回路部材の表面積層構造のように、Pdめっき層18の上にさらにAuめっき層19を積層しためっき層10Aとしてもよい。なお、このAuめっき層19の厚さは、0.003～0.01 μm の範囲であることが好ましい。

[0068] 上述した第1、第2及び第3の実施の形態では、パッケージタイプとしてQFNやSONなどの薄型で実装面積の小さいタイプに適用したが、QFP、SOP、FLGAなどのタイプのリードフレームにも勿論適用可能であり、封止樹脂との密着強度の向上を図ることができる。

[0069] さらに、上述した第1、第2及び第3の実施の形態では、回路部材としてリードフレームを適用して説明したが、車両の供給電源を車載用補器へ分配する電気接続箱に用いられるコネクタの導電板やバスバーなど回路部材にも適用可能である。

請求の範囲

- [1] 半導体チップを搭載するダイパッド部と、前記半導体チップに電氣的に接続されるリード部とを備えたフレーム素材を、圧延銅板もしくは圧延銅合金板をパターン加工して形成した回路部材であって、
前記ダイパッド部及び前記リード部の上面及び側壁面に粗面が形成された粗面と、
前記ダイパッド部及び前記リード部の下面に形成された平滑面と、
を含み、前記リード部の下面が露出するように、前記前記ダイパッド部及び前記リード部が封止樹脂に埋設されることを特徴とする回路部材。
- [2] 請求項1に記載の回路部材であって、ボンディングワイヤ及び半田ペーストとの接続性を高めるために前記ダイパッド部及び前記リード部の表面に形成されためっき層を含むことを特徴とする回路部材。
- [3] 半導体チップを搭載するダイパッド部と、前記半導体チップに電氣的に接続されるリード部とを備えたフレーム素材を、圧延銅板もしくは圧延銅合金板をパターン加工して形成した回路部材であって、
前記ダイパッド部の上面と、前記リード部の上面におけるボンディングワイヤが接続される部分に形成された平滑面と、
前記平滑面上のめっき層と、
前記めっき層が形成された領域及び前記ダイパッド部及び前記リード部の下面を除く領域に形勢された粗面と、
を含むことを特徴とする回路部材。
- [4] 請求項3に記載の回路部材であって、前記めっき層は、Agめっき層であることを特徴とする回路部材。
- [5] 請求項3に記載の回路部材であって、前記めっき層は、前記圧延銅板上に順次積層されたNiめっき層とPdめっき層であることを特徴とする回路部材。
- [6] 請求項3に記載の回路部材であって、前記めっき層は、前記圧延銅板上に順次積層されたNiめっき層、Pdめっき層、Auめっき層であることを特徴とする回路部材。
- [7] 請求項3に記載の回路部材であって、前記粗面の表面粗度(Ra)が、 $0.3\mu\text{m}$ 以上であることを特徴とする回路部材。

- [8] 請求項4に記載の回路部材であって、前記Agめっき層の厚さが $2\sim 15\mu\text{m}$ であることを特徴とする回路部材。
- [9] 請求項5に記載の回路部材であって、前記Niめっき層の厚さが $0.5\sim 2\mu\text{m}$ 、前記Pdめっき層の厚さが $0.005\sim 0.2\mu\text{m}$ であることを特徴とする回路部材。
- [10] 請求項6に記載の回路部材であって、前記Niめっき層の厚さが $0.5\sim 2\mu\text{m}$ 、前記Pdめっき層の厚さが $0.005\sim 0.2\mu\text{m}$ 、前記Auめっき層の厚さが $0.003\sim 0.01\mu\text{m}$ であることを特徴とする回路部材。
- [11] 請求項1に記載の回路部材であって、前記粗面が過酸化水素と硫酸を成分とするマイクロエッチング液で処理されることを特徴とする回路部材。
- [12] 回路部材の製造方法であって、
 圧延銅板と圧延銅合金板をパターン加工して、ダイパッド部とリード部とを有するフレーム素材を作製し、
 前記フレーム素材の下面をマスク材で覆った状態で、前記フレーム素材の上面及び側壁面を、過酸化水素と硫酸を成分とするマイクロエッチング液を用いて粗面化し、
 前記マスク材を剥離した後、前記フレーム素材の表面にめっき層を積層することを特徴とする回路部材の製造方法。
- [13] 回路部材の製造方法であって、
 圧延銅板もしくは圧延銅合金板をパターン加工して、ダイパッド部とリード部とを有するフレーム素材を作製し、
 前記ダイパッド部の上面と、前記リード部におけるボンディングワイヤが接続される部分にめっき層を積層し、
 前記めっき層を積層した前記フレーム素材の下面をマスク材で覆った状態で、前記フレーム素材を、過酸化水素と硫酸を主成分とするマイクロエッチング液を用いて粗面化し、
 前記マスク材を剥離することを特徴とする回路部材の製造方法。
- [14] 請求項12に記載の回路部材の製造方法であって、前記めっき層を積層する工程は

、前記フレーム素材の表面にAgめっき層を積層することを特徴とする回路部材の製造方法。

- [15] 請求項12に記載の回路部材の製造方法であって、前記めっき層を積層する工程は、前記フレーム素材の表面に、順次、Niめっき層、Pdめっき層を積層することを特徴とする回路部材の製造方法。

- [16] 請求項15記載の回路部材の製造方法であって、前記Pdめっき層の上に、Auめっき層を積層することを特徴とする回路部材の製造方法。

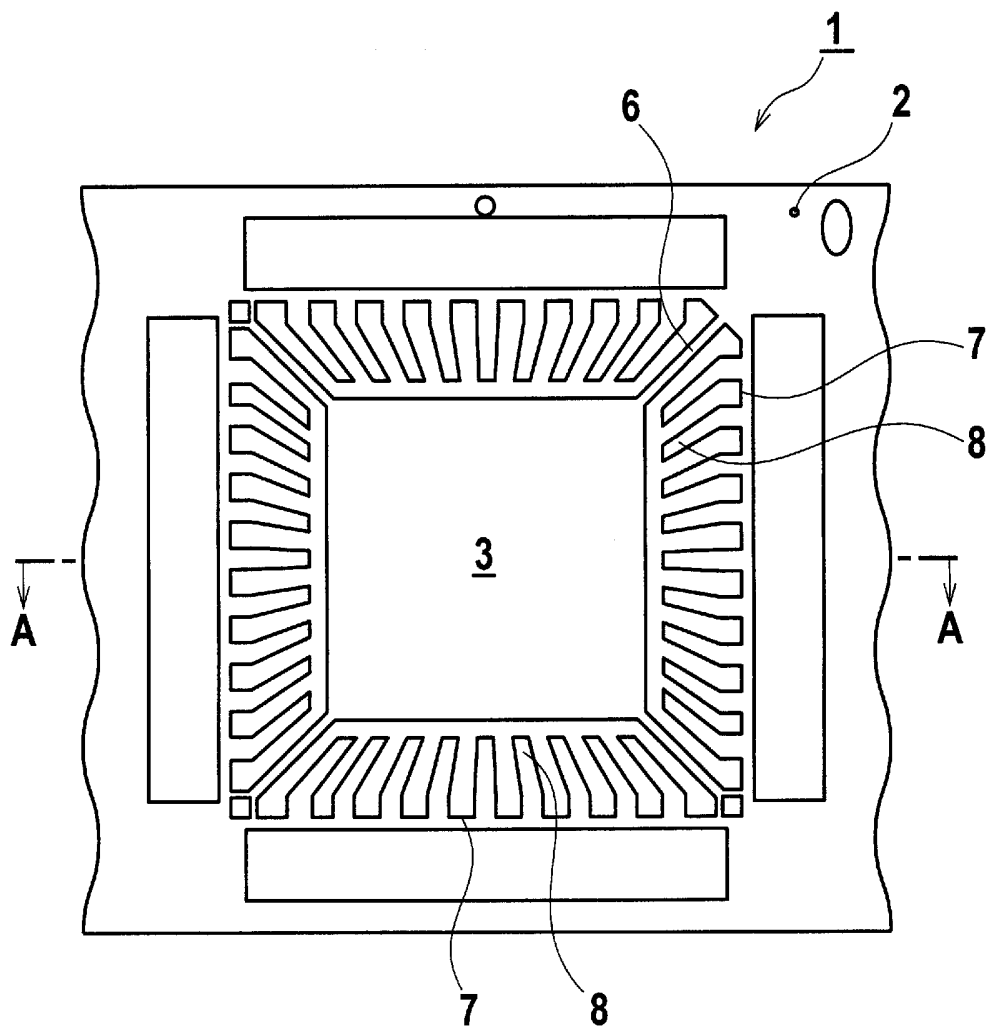
- [17] 、半導体装置であって、
ダイパッド部とリード部と、
前記ダイパッド部及び前記リード部の上面及び側壁面に形成された粗面と、
前記ダイパッド部及び前記リード部の下面に形成された平滑面と、
前記表面のめっき層と、
を含む圧延銅板もしくは圧延銅合金板からなる回路部材と、
前記ダイパッド部の上面に搭載された半導体チップと、
前記半導体チップと前記リード部とを接続するボンディングワイヤと、
前記リード部の下面を露出させるように、前記回路部材、前記半導体チップ及び前記ボンディングワイヤを封止する電気絶縁性の封止樹脂と、
を含むことを特徴とする半導体装置。

- [18] 半導体装置であって、
ダイパッド部とリード部と、
前記ダイパッド部の上面と、前記リード部の表面におけるボンディングワイヤが接続される部分に形成された平滑面と、
前記平滑面のめっき層と、
前記めっき層が形成された領域及び前記ダイパッド部及び前記リード部の裏面を除く領域に形成された粗面と、を含む圧延銅板もしくは圧延銅合金板からなる回路部材と、
前記ダイパッド部の上面に搭載された半導体チップと、
前記半導体チップと前記リード部とを接続するボンディングワイヤと、

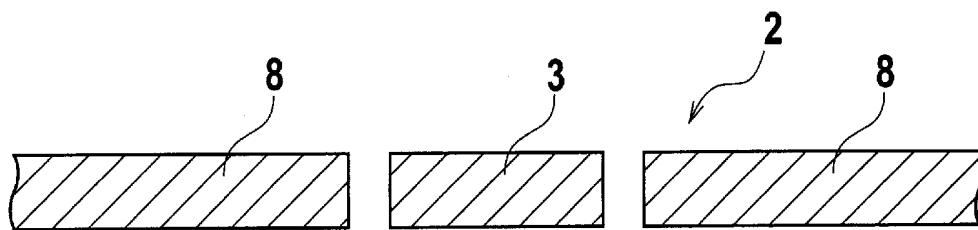
前記リード部の下面を露出させるように、前記回路部材、前記半導体チップ及び前記ボンディングワイヤを封止する電気絶縁性の封止樹脂と、
を含むことを特徴とする半導体装置。

- [19] 絶縁性樹脂と接合される回路部材の表面積層構造であって、
圧延銅板もしくは圧延銅合金板でなる導電性素材の表面形成された、表面粗度(Ra)が $0.3\mu\text{m}$ 以上の粗面と、
前記粗面に順次積層された、Niめっき層とPdめっき層
とを含み、前記Niめっき層の厚さが $0.5\sim 2\mu\text{m}$ 、前記Pdめっき層の厚さが $0.005\sim 0.2\mu\text{m}$ であることを特徴とする。
- [20] 請求項19に記載の回路部材の表面積層構造であって、前記Pdめっき層上に積層された、厚さが $0.003\sim 0.01\mu\text{m}$ のAuめっき層をさらに含むことを特徴とする回路部材の表面積層構造。

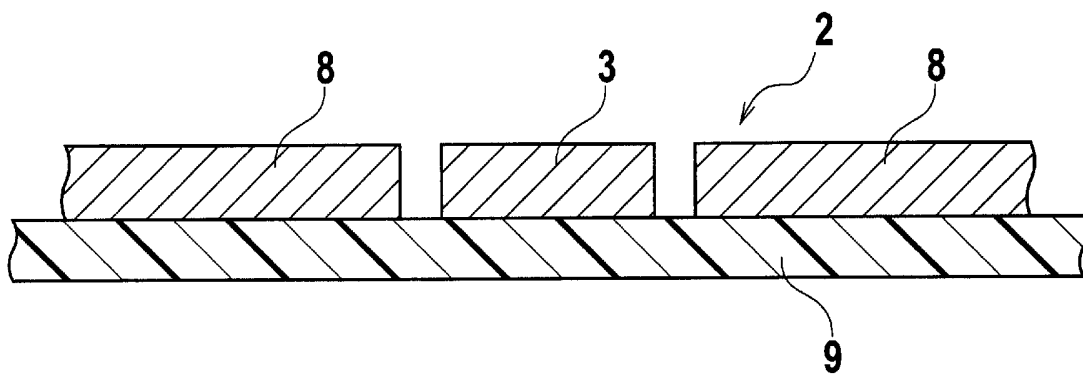
[図1]



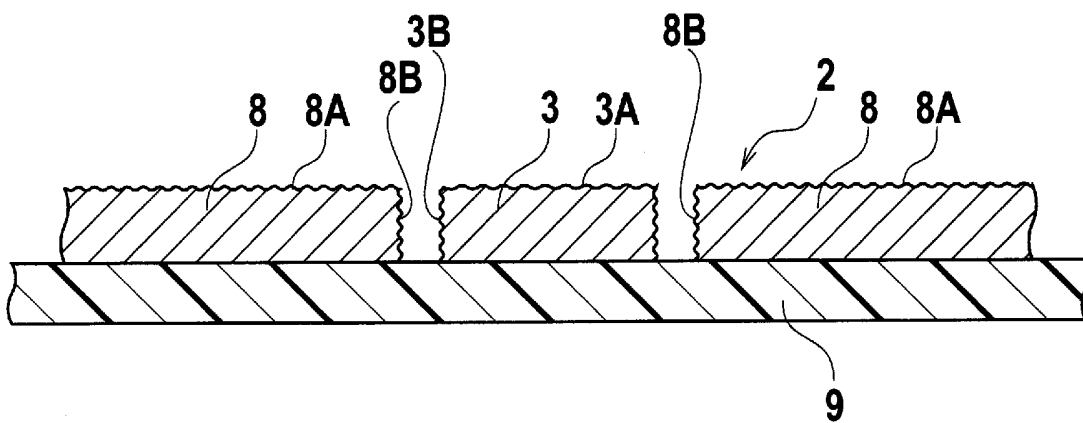
[図2]



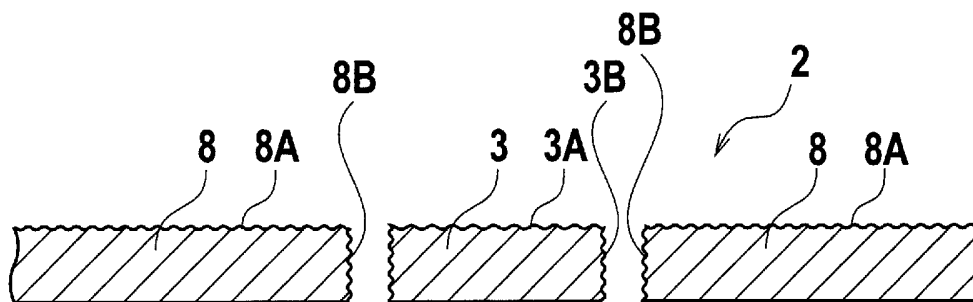
[図3]



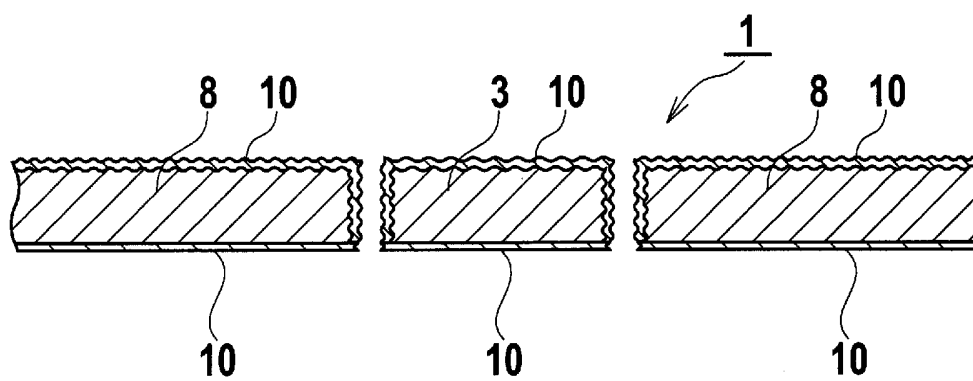
[図4]



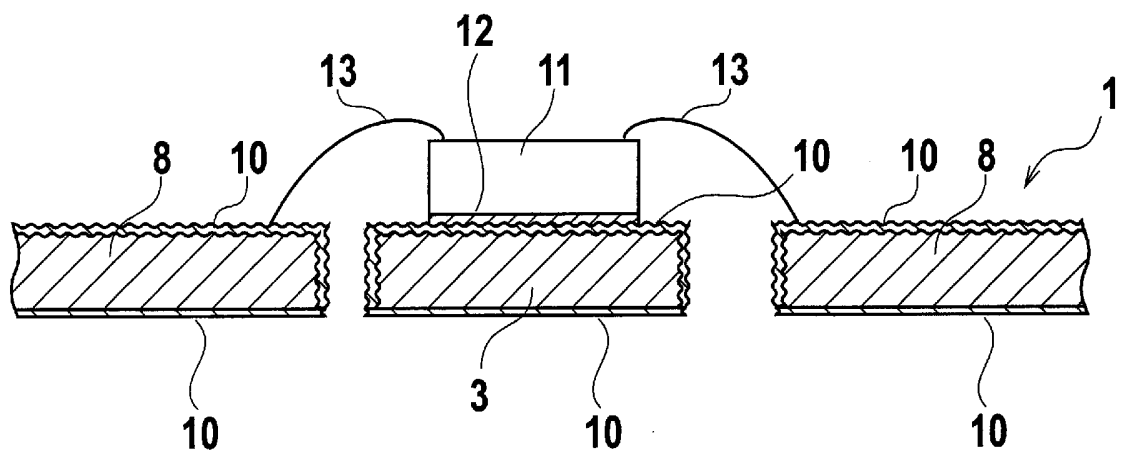
[図5]



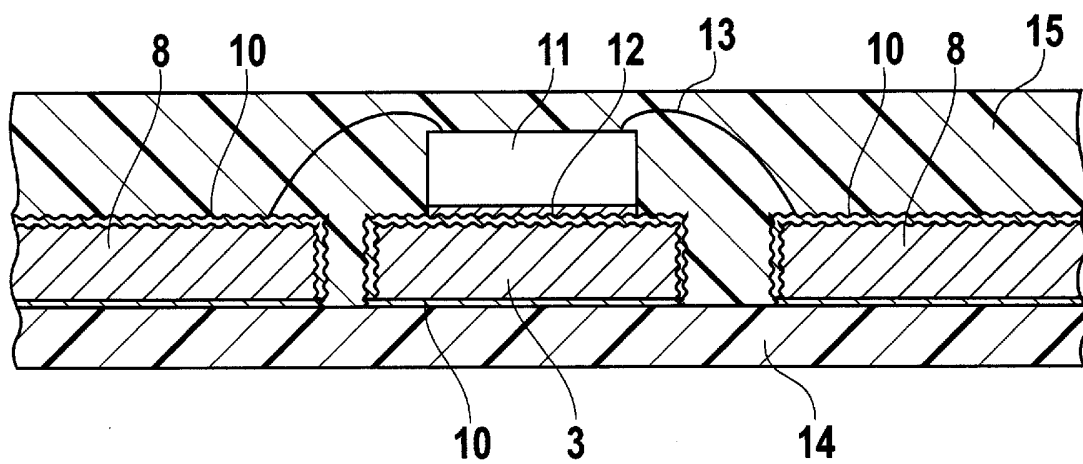
[図6]



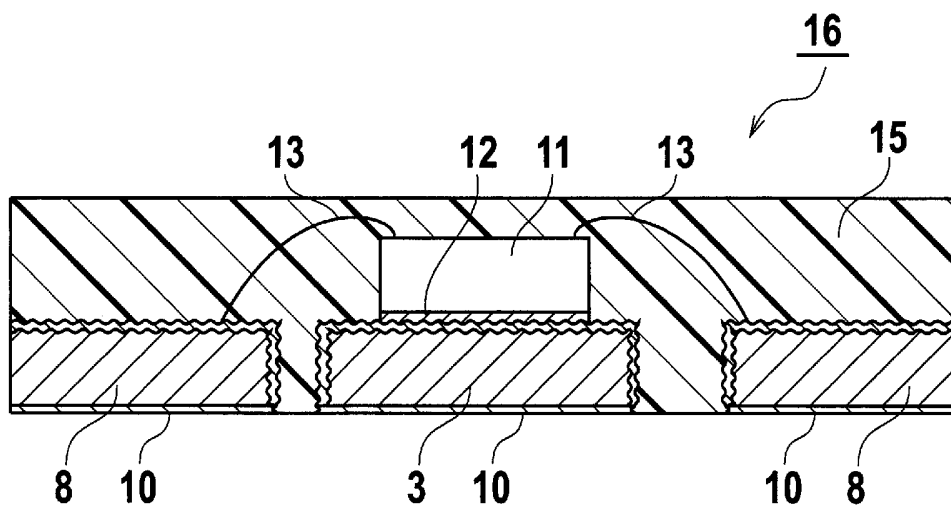
[図7]



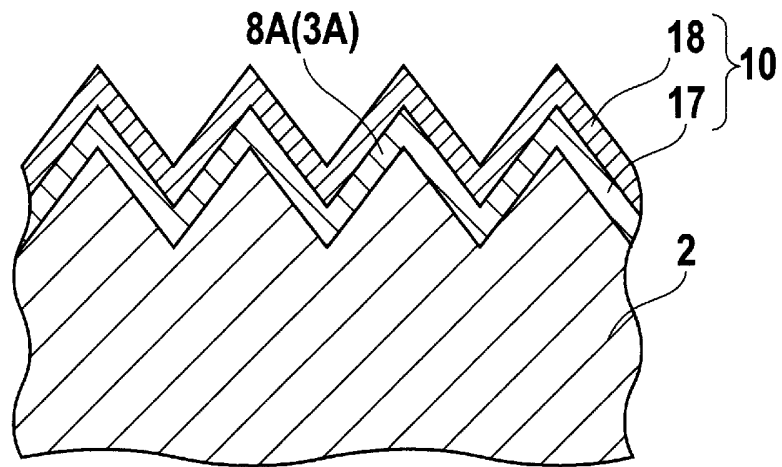
[図8]



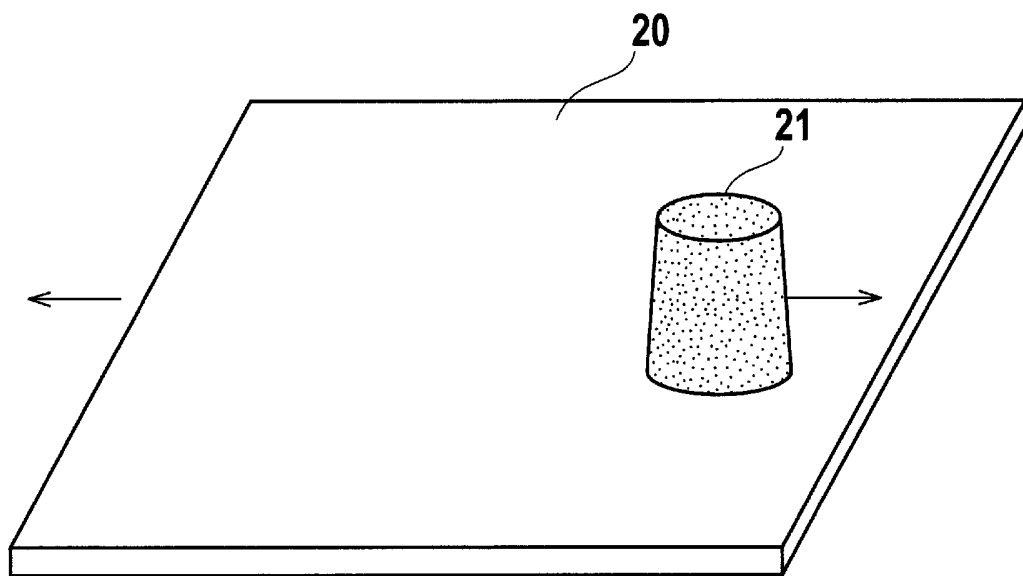
[図9]



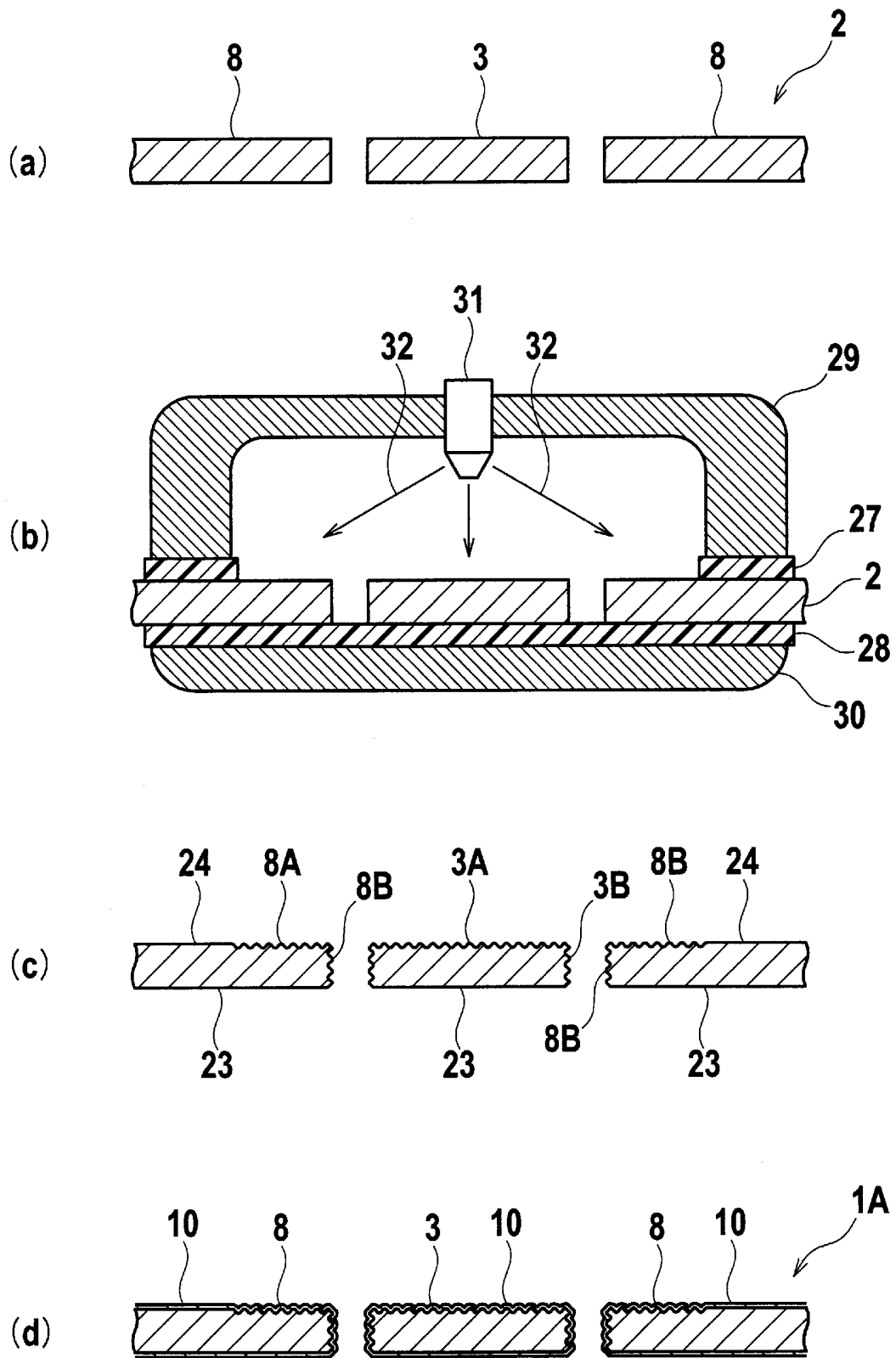
[図10]



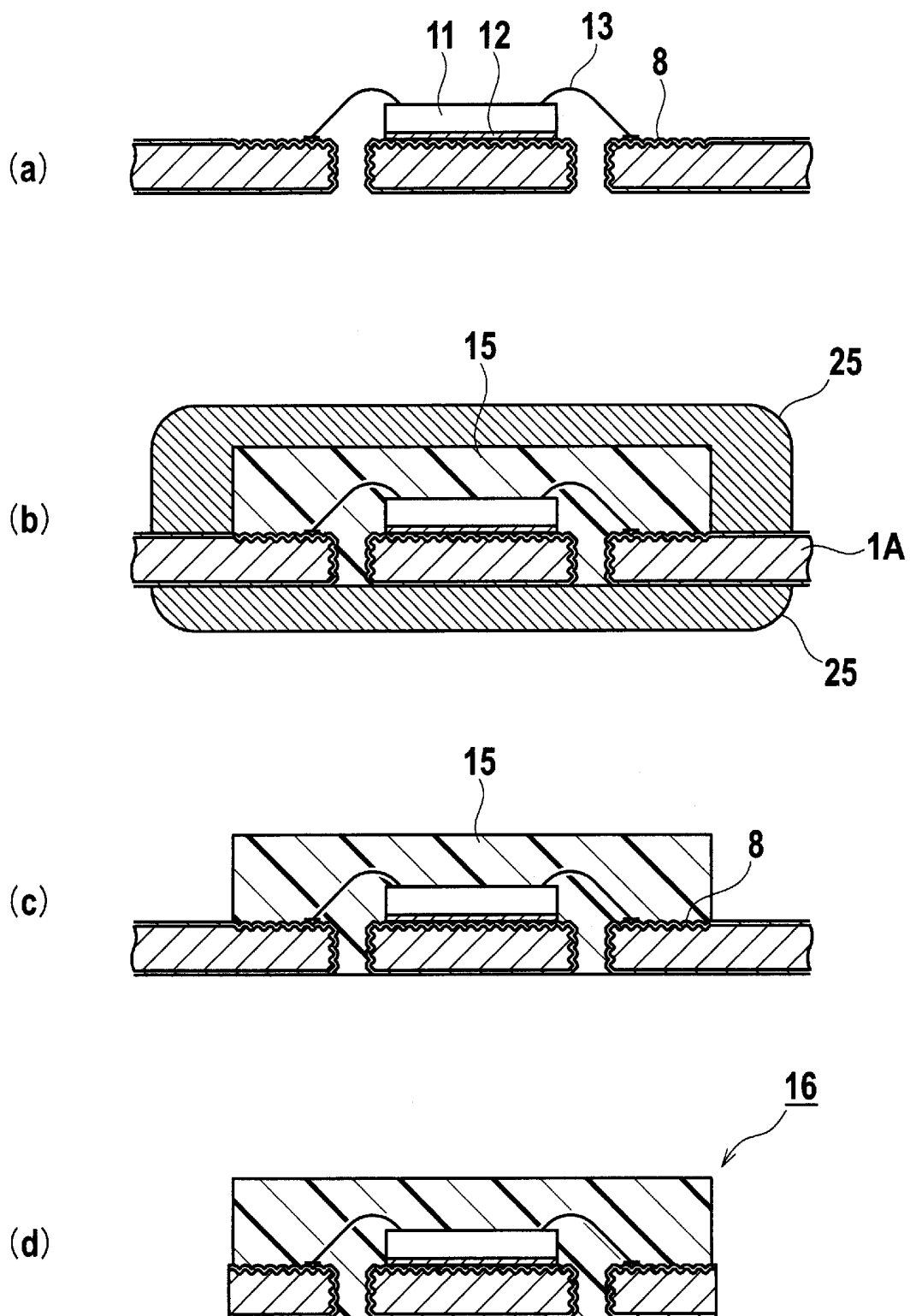
[図11]



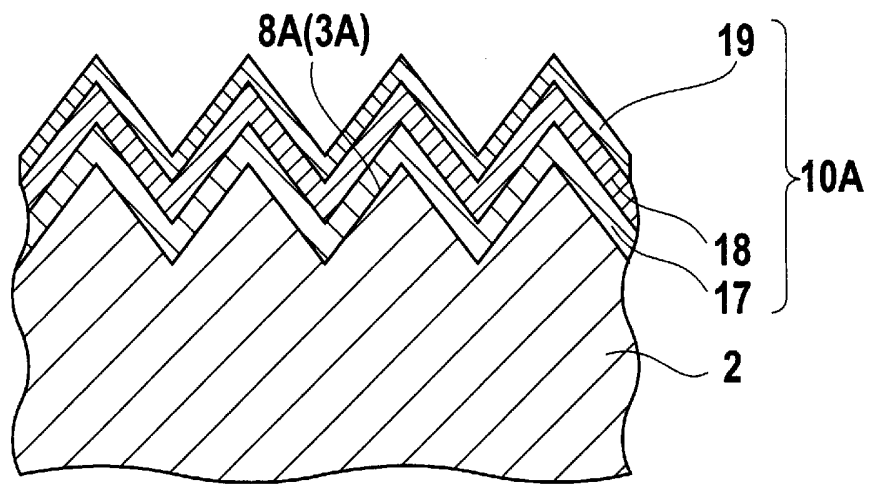
[図12]



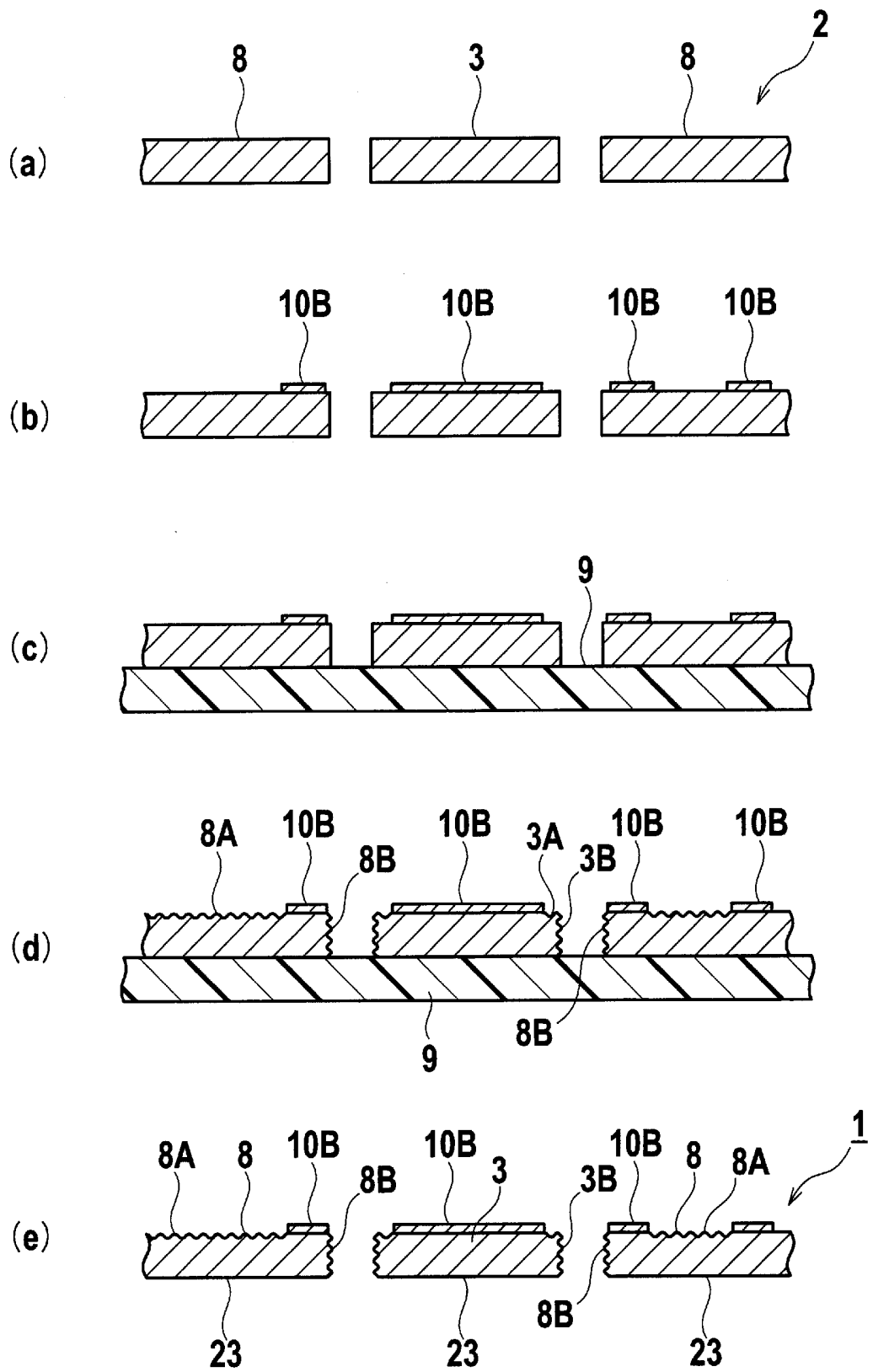
[図13]



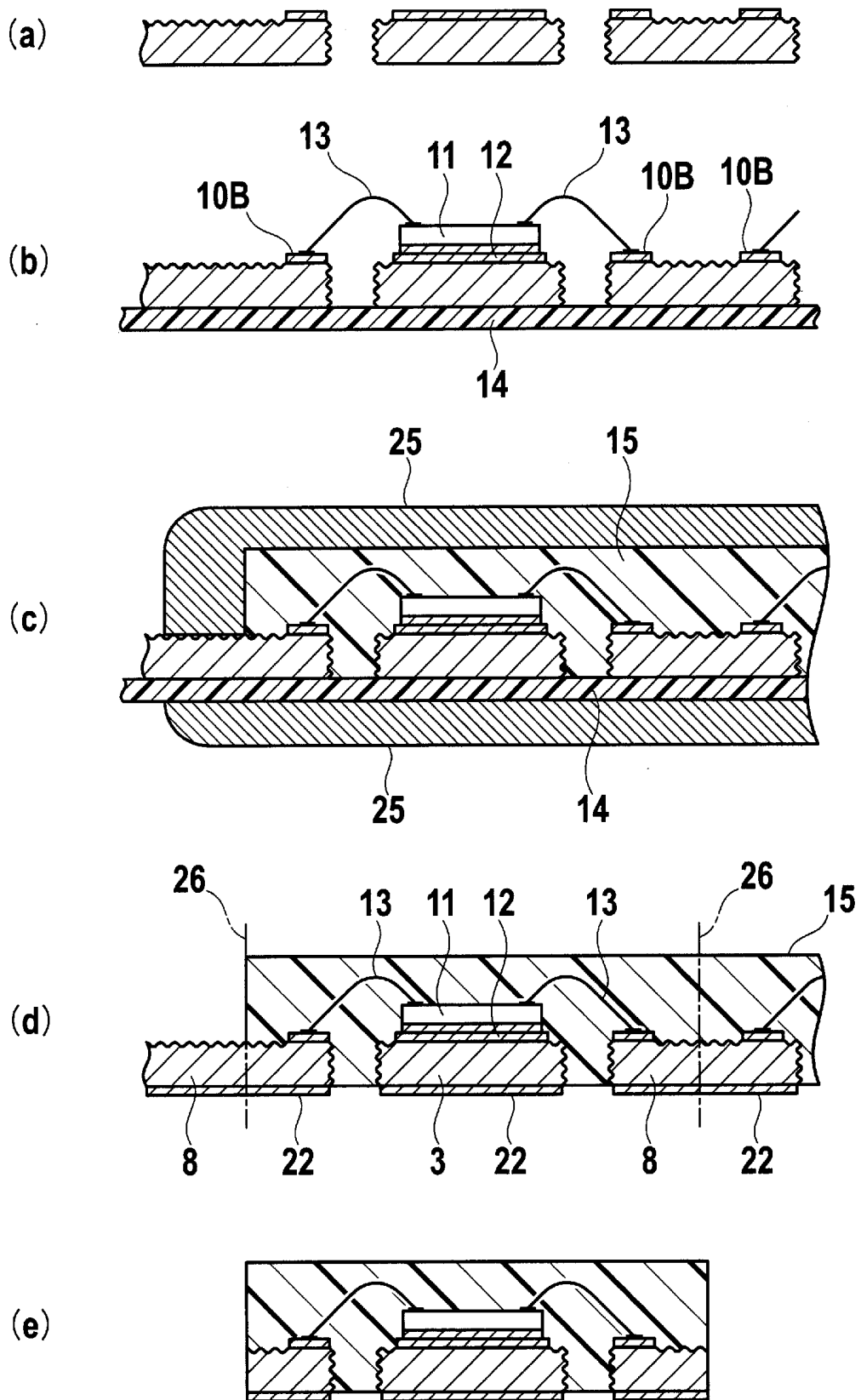
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/308721

A. CLASSIFICATION OF SUBJECT MATTER H01L23/50 (2006.01)				
According to International Patent Classification (IPC) or to both national classification and IPC				
B. FIELDS SEARCHED				
Minimum documentation searched (classification system followed by classification symbols) H01L23/50 (2006.01)				
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006 Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006				
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)				
C. DOCUMENTS CONSIDERED TO BE RELEVANT				
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.		
Y	JP 2003-158234 A (Hitachi, Ltd.), 30 May, 2003 (30.05.03), Par. Nos. [0016] to [0062]; Figs. 1 to 18 (Family: none)	1-20		
Y	JP 2002-280488 A (Sanyo Electric Co., Ltd.), 27 September, 2002 (27.09.02), Par. Nos. [0041] to [0043]; Fig. 5 (Family: none)	1-20		
Y	JP 2002-309396 A (Dainippon Printing Co., Ltd.), 23 October, 2002 (23.10.02), Par. No. [0021]; Fig. 1 (Family: none)	4, 8		
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.				
<table border="0"> <tr> <td> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family			
Date of the actual completion of the international search 14 June, 2006 (14.06.06)		Date of mailing of the international search report 27 June, 2006 (27.06.06)		
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer		
Facsimile No.		Telephone No.		

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/308721

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-158142 A (Mitsui High-Tec Inc.), 30 May, 2003 (30.05.03), Par. Nos. [0007] to [0012]; Figs. 1 to 2 (Family: none)	5-6, 9-10, 19-20
Y	JP 2002-256459 A (Ebara-Udylite Co., Ltd.), 11 September, 2002 (11.09.02), Claim 1; Par. No. [0011] (Family: none)	11-13
A	JP 63-33853 A (Dainippon Printing Co., Ltd.), 13 February, 1988 (13.02.88), Page 3, upper right column, lines 7 to 12; Figs. 4 to 6 (Family: none)	14-16

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H01L23/50(2006. 01)			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H01L23/50(2006. 01)			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2－1 9 9 6年 日本国公開実用新案公報 1 9 7 1－2 0 0 6年 日本国実用新案登録公報 1 9 9 6－2 0 0 6年 日本国登録実用新案公報 1 9 9 4－2 0 0 6年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
Y	JP 2003-158234 A(株式会社日立製作所)2003. 05. 30, 【0016】－【0062】, 図 1-18 (ファミリーなし)	1-20	
Y	JP 2002-280488 A(三洋電機株式会社)2002. 09. 27, 【0041】－【0043】, 図 5 (ファミリーなし)	1-20	
Y	JP 2002-309396 A(大日本印刷株式会社)2002. 10. 23, 【0021】, 図 1 (ファミリーなし)	4, 8	
☒ C 欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 1 4 . 0 6 . 2 0 0 6		国際調査報告の発送日 2 7 . 0 6 . 2 0 0 6	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号 1 0 0－8 9 1 5 東京都千代田区霞が関三丁目 4 番 3 号		特許庁審査官（権限のある職員） 坂本 薫昭 電話番号 0 3－3 5 8 1－1 1 0 1 内線 3 4 7 1	4 R 9 2 6 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2003-158142 A(株式会社三井ハイテック)2003. 05. 30, 【0007】 - 【0012】 , 図 1-2 (ファミリーなし)	5-6, 9-10, 19-20
Y	JP 2002-256459 A(荏原ユージライト株式会社)2002. 09. 11, 請求項 1, 【0011】 (ファミリーなし)	11-13
A	JP 63-33853 A(大日本印刷株式会社)1988. 02. 13, 第 3 頁右上欄第 7-12 行, 第 4-6 図 (ファミリーなし)	14-16