【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第３区分
【発行日】平成21年2月12日(2009.2.12)

【公開番号】特開2006-191621(P2006-191621A)
【公開日】平成18年7月20日(2006.7.20)
【年通号数】公開・登録公報2006-028
【出願番号】特願2005-379260(P2005-379260)
【国際特許分類】
Ｈ０４Ｂ　3/18　(2006.01)
Ｈ０３Ｈ　11/04　(2006.01)
【ＦＩ】
Ｈ０４Ｂ　3/18
Ｈ０３Ｈ　11/04　Ｐ

【手続補正書】
【提出日】平成20年12月22日(2008.12.22)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
第１入力ノード、第１バイクワッドバンドパスノード、及び第１バイクワッドローパスノードを備えた第１バイクワッド回路と、
前記第１バイクワッドローパスノードと連結された第２入力ノード、第２バイクワッドバンドパスノード及び第２バイクワッドローパスノードを備えた第２バイクワッド回路と、
前記第２バイクワッドバンドパスノードの出力及び前記第２バイクワッドローパスノードの出力を合算する第１合算回路と、
前記第１合算回路の出力から前記第１バイクワッドローパスノードの出力を差し引いて所定の定数だけ増幅させる第２合算回路と、
前記第２合算回路の出力と前記第２バイクワッドローパスノードの出力とを合算する第３合算回路と、を備え、
前記第１及び第２バイクワッド回路は、自己フィードバック構造に連結されたトランスコンダクタが各々前記第１及び第２バイクワッドバンドパスノードに連結されたＧｍ－Ｃバイクワッド回路であることを特徴とする等化器。
【請求項２】
前記第１合算回路及び第３合算回路は、各々２個の入力を合算する第１及び第２演算増幅器であることを特徴とする請求項１に記載の等化器。
【請求項３】
前記第２合算回路は、
前記第１合算回路の出力から前記第１バイクワッドローパスノードの出力を差し引く第３演算増幅器と、
前記第１増幅器の出力を所定の定数倍に増幅させる第４演算増幅器と、を備えることを特徴とする請求項２に記載の等化器。
【請求項４】
前記第１バイクワッド回路は、
前記第１入力ノードと前記第１バイクワッドバンドパスノードとの間に連結された第１

トランスコンダクタと、
前記第１バイクワッドバンドパスノードと接地電圧との間に連結された第１キャパシタと、
前記第１バイクワッドバンドパスノードに自己フィードバック構造に連結された第２トランスコンダクタと、
前記第１バイクワッドバンドパスノードと前記第１バイクワッドローパスノードとの間に連結された第３トランスコンダクタと、
前記第１バイクワッドバンドパスノードと前記第１バイクワッドローパスノードとの間に連結され、前記第３トランスコンダクタとフィードバック構造とを形成する第４トランスコンダクタと、
前記第１バイクワッドローパスノードと前記接地電圧との間に連結された第２キャパシタと、を備えることを特徴とする請求項１に記載の等化器。
【請求項５】
前記第２バイクワッド回路は、
前記第２入力ノードと前記第２バイクワッドバンドパスノードとの間に連結された第５トランスコンダクタと、
前記第２バイクワッドバンドパスノードと接地電圧との間に連結された第３キャパシタと、
前記第２バイクワッドバンドパスノードに自己フィードバック構造に連結された第６トランスコンダクタと、
前記第２バイクワッドバンドパスノードと前記第２バイクワッドローパスノードとの間に連結された第７トランスコンダクタと、
前記第２バイクワッドバンドパスノードと前記第２バイクワッドローパスノードとの間に連結され、前記第７トランスコンダクタとフィードバック構造を形成する第８トランスコンダクタと、
前記第２バイクワッドローパスノードと前記接地電圧との間に連結された第４キャパシタと、を備えることを特徴とする請求項４に記載の等化器。
【請求項６】
前記等化器は、
最後のバイクワッド回路が前記第１バイクワッド回路の第１入力ノードに連結される複数のバイクワッド回路と、
前記複数のバイクワッド回路のうち、最初のバイクワッド回路に連結されるロッシ積分回路と、をさらに備えることを特徴とする請求項１に記載の等化器。
【請求項７】
前記ロッシ積分回路は、入力ノードと積分ノードとの間に連結された第１トランスコンダクタと、
前記積分ノードに自己フィードバック構造に連結された第２トランスコンダクタと、
前記積分ノードと接地電圧との間に連結された第１キャパシタンスと、を備えることを特徴とする請求項６に記載の等化器。
【請求項８】
入力ノード、バイクワッドバンドパスノード及びバイクワッドローパスノードを備えたｎ個（ｎは整数）のバイクワッド回路と、
ｎ番目のバイクワッド回路のバイクワッドバンドパスノードの出力及び前記ｎ番目のバイクワッド回路のバイクワッドローパスノードの出力を合算する第１合算回路と、
前記第１合算回路の出力からｎ－１番目のバイクワッド回路のバイクワッドローパスノードの出力を差し引いて所定の定数だけ増幅させる第２合算回路と、
前記第２合算回路の出力と前記ｎ番目のバイクワッド回路のバイクワッドローパスノードの出力とを合算する第３合算回路と、を備え、
前記ｎ個のバイクワッド回路は、自己フィードバック構造に連結されたトランスコンダクタが対応する各バイクワッド回路のバイクワッドバンドパスノードに連結されたＧｍ－

Ｃバイクワッド回路であることを特徴とする等化器。
【請求項９】
各バイクワッド回路が少なくとも１つのトランスコンダクタを備え、入力電圧を受信し、フィルタリングされた電圧を出力するｎ個（ｎは２以上の整数）のバイクワッド回路を備えるフィルタリング部と、
少なくとも１つの演算増幅器を備え、前記フィルタリング部から少なくとも１つの媒介電圧を受信し、等化された電圧を出力する等化部と、を備えることを特徴とする等化器。
【請求項１０】
入力電圧をフィルタリングし、少なくとも１つのトランスコンダクを用いて少なくとも１つの媒介電圧及びフィルタリング電圧を出力する段階と、
前記少なくとも１つの媒介電圧を受信し、少なくとも１つの演算増幅器を用いて等化された電圧をブーストする段階と、を含むことを特徴とする等化方法。