(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 693 33 380 T2** 2004.10.28

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 0 566 990 B1**
(21) Deutsches Aktenzeichen: **693 33 380.4**
(96) Europäisches Aktenzeichen: **93 106 145.1**
(96) Europäischer Anmeldetag: **15.04.1993**
(97) Erstveröffentlichung durch das EPA: **27.10.1993**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **14.01.2004**
(47) Veröffentlichungstag im Patentblatt: **28.10.2004**

(51) Int Cl.[7]: **H03F 1/32**
H03F 3/50

(30) Unionspriorität:
871861 **20.04.1992** **US**

(84) Benannte Vertragsstaaten:
DE, FR, GB

(73) Patentinhaber:
TelASIC Communications, Inc., El Segundo, Calif., US

(74) Vertreter:
WINTER, BRANDL, FÜRNISS, HÜBNER, RÖSS, KAISER, POLTE, Partnerschaft, 85354 Freising

(72) Erfinder:
Linder, Lloyd F., Agora Hills, California 91301, US;
Birdsall, Dwight D., Norwalk, California 90650, US

(54) Bezeichnung: **Transistorverstärkerschaltungen mit Eintakt- oder Differenzeingängen mit Technologie unabhängigen Kompensationstechniken der Signalmodulation**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

HINTERGRUND DER ERFINDUNG

Gebiet der Erfindung

[0001] Die vorliegende Erfindung betrifft im Allgemeinen die Bipolar- und Feldeffekttransistorschaltungen, und insbesondere die Kompensation von inhärenten Nichtlinearitäten bei Transistorvorrichtungen, um Single-Ended-Transistorschaltungen und Differentialtransistorschaltungen mit hoher Linearität und niedriger Verzerrung zu erzeugen.

Beschreibung des Standes der Technik

[0002] Bipolar- und Feldeffekttransistoren weisen inhärente Nichtlinearitäten auf, die ihre Anwendung begrenzen. Diese Nichtlinearitäten verursachen eine Modulation des Ausgangssignals und Verzerrungen.

[0003] Im Allgemeinen wird eine Rückkupplung verwendet, um die Linearität der Transistorverstärkerschaltungen zu erhöhen. Allerdings erzeugt diese Technik Probleme hinsichtlich Hochfrequenzverzerrung aufgrund der begrenzten Bandbreite von Regelkreisrückführungsschaltungen.

[0004] Einige der Nichtlinearitäten können mittels der Verwendung von Komplementärtransistorschaltungen aufgehoben werden, die Transistoren des N und P Leitfähigkeitstyps enthalten. Allerdings sind Komplementärtransistorschaltungen, die unter Verwendung von derzeit verfügbaren Herstellungstechniken hergestellte werden, nur in der Lage mit niedrigen Geschwindigkeiten betrieben zu werden. Aus diesem Grund enthalten Hochgeschwindigkeitstransistorschaltungen des Standes der Technik nur Wiedererstände und Transistoren eines einzelnen Leitfähigkeitstyps, in der Regel N, und sind für nicht lineare Signalmodulationen anfällig.

[0005] Die Änderung des Basis-Emitter-Stromflusses in einem Bipolartransistor verursacht eine Änderung ΔVbe der Basis-Emitter-Durchlassspannung Vbe, die wiederum eine Modulation oder Verzerrung eines Ausgangssignals Vout verursacht. Vbe ist der Spannungsabfall über die Basis-Emitter-Verbindung des Transistors Q1, und ist im allgemeinen in dem Bereich von 0,8 Volt. Die Basis-Emitter-Stromänderung wird von dem Transistor herrühren, der eine ohmsche oder eine kapazitive Last ansteuert, da der Transistor den Strom, der durch die Last fließt bereitstellen oder senken muss.

[0006] Dieser Effekt ist als "Laststrommodulation" bekannt, und wurde in einem Verstärker mit Emitterschaltung, wie er in einem Textbuch beschrieben ist, das den Namen trägt "Analysis and design of analog integrated circuits" von P. Gray et al, John Whiley & Sons, 1977, Seiten 566 bis 570, und in **Fig.** 1 dargestellt ist. Ein Haupt-NPN-Bipolartransistor Q1 ist an einen Emitterschaltungsaufbau angeschlossen, wobei sein Emitter geerdet ist und sein Kollektor an eine Spannungsquelle VCC über einen LastWiderstand R1 angeschlossen ist. Das Ausgangssignal Vout wird von dem Kollektor des Transistors Q1 entnommen.

[0007] Wenn das Eingangssignal Vin direkt an die Basis des Transistors Q1 angeschlossen wird, und die Spannung des Eingangssignals Vin erhöht wird, wird sich der Kollektorstrom um einen nicht linearen (exponentiellen) Betrag erhöhen, was zu einer nicht linearen Kollektorspannung führt. Der Betrieb ist für eine Abnahme des Eingangssignals Vin entgegengesetzt.

[0008] Der nicht lineare Modulierkollektorstrom wird durch eine NPN Bipolartransistor Q2 kompensiert, der einen Emitter aufweist, der an eine Spannungsquelle VEE über einen Widerstand R2 angeschlossen ist und dessen Kollektor an die Basis des Transistors Q1 angeschlossen ist. Der Kollektor des Transistors Q2 ist ebenso an die Kathode einer Vorverzerrungsdiode D1 angeschlossen, deren Anode an eine Referenzspannungsquelle VREF angeschlossen ist. Das Eingangssignal Vin ist an die Basis des Transistors Q2 angeschlossen. Der Transistor Q1 und die Diode D1 werden abgeglichen, sodass der Übergang der Diode D1 die gleiche Spannungs-Strom-Charakteristik wie die Basis-Emitter-Übergänge der Transistoren Q1 und Q2 aufweist.

[0009] Angenommen der Widerstandswert RV1 des Widerstands R2 sehr groß ist und die Spannung des Eingangssignals Vin ist um ΔVin erhöht, dann wird sich der Kollektorstrom des Transistors Q2 ungefähr um ΔI = ΔVin/RV1 erhöhen. Der erhöhte Stormfluss durch die Diode D1 wird die Spannung über die Diode D1 veranlassen um einen nicht linearen (logarithmischen) Betrag ΔVbe anzusteigen. Das verursacht, dass die Spannung an der Basis des Transistors Q1 sich um ΔVbe verringert. Die verringerte Basisspannung verursacht, dass der Basis-Emitter-Strom des Transistors Q1 sich um einen nicht linearen (exponentiellen) Betrag verringert.

[0010] Die logarithmischen und exponentiellen Transformationen heben sich gegenseitig auf, sodass der verringerte Stormfluss durch den Basis-Emitter-Übergang des Transistors Q1 verursacht, dass die Vbe von Q1 sich um ΔVbe verringert und der Emitterstrom des Transistors Q1 sich um ΔI verringert. Das ΔVbe der Diode D1 ist gleich und entgegengesetzt und hebt ΔVbe des Transistors Q1 auf, sodass ΔVbe des Transistors Q1 nicht das Ausgangssignal Vout moduliert.

[0011] Die in **Fig.** 1 dargestellte Anordnung ist im Stand der Technik als "Vorverzerrung" bekannt, da

eine Modulation oder Verzerrung, die gleich und entgegengesetzt zu dem Modulationseffekt in dem Haupttransistor ist, in den Signalfluss oberhalb des Haupttransistors Q1 zugeführt wird. Obwohl wirkungsvoll ist die Anordnung von **Fig.** 1 des Standes der Technik dahingehend beschränkt, dass sie keine anderen nicht lineare Modulationseffekte kompensiert.

[0012] Die effektive Breite des Basisbereichs in einem Bipolartransistor oder die Länge des Kanalbereichs in einem Feldeffekttransistor (FET) variiert als eine nicht lineare Funktion der Kollektor-Emitter-Spannung Vce (oder der Drain-Source-Spannung Vds in einem FET). Das verursacht eine Modulation ΔVce der Kollektor-Emitter-Spannung Vce des Transistors, der die Ausgangsspannung Vout verzerrt, und ist als "Basisbreitmodulation", "Kanalbreitmodulation" oder "Early-Effekt" bekannt.

[0013] Eine andere Quelle der Signalmodulation, die in Bipolartransistoren vorhanden ist, aber nicht in FETs, liegt in der Tatsache begründet, dass der Basisstrom Ib endlich ist und ändert sich als eine nicht lineare Funktion von Vce, um einen Modulationsstrom ΔIb zu erzeugen. Das ist als ein "Alpha" Fehler bekannt. Die Stromverstärkung kann ebenso als eine nicht lineare Funktion des Kollektorstroms variieren, was Modulation verursacht, die als "Stromverstärkungsmodulation" oder "Beta" Fehler bekannt ist.

[0014] Weiter Information bezüglich des Standes der Technik kann in der US-A-4,121,169 gefunden werden, die eine Verstärkervorrichtung offen legt, die ein Paar kaskadierter Transistoren enthält, wobei die Basis des ersten Transistors an einen Eingangsanschluss angeschlossen ist, der Emitter über einen Widerstand geerdet ist, der Kollektor an den Emitter des zweiten Transistors angeschlossen ist, der Kollektor des zweiten Transistors an eine Quelle über einen Widerstand und an einen Ausgangsanschluss angeschlossen ist, und die Basis des zweiten Transistors an den Emitter des ersten Transistors über eine Vorspannungsschaltung angeschlossen ist. Der Spannungsabfall zwischen dem Kollektor und dem Emitter des ersten Transistors wird ungeachtet der Eingangssignalspannung konstant gehalten. Der Verstärker funktioniert stabil mit einer kleinen Deformation der Kurvenform.

[0015] EP-A-0 346 020 liegt eine Treiberverstärkerschaltung offen, wobei in einem Niederverzerrungstreiberverstärker, der eine Emitterfolgerschaltung verwendet, um eine Last mit niedriger Impedanz ansteuern und eine Konstanzstromquelle, die angeschlossen ist, um einen Konstanzstrom durch den Emitter der Emitterfolgerschaltung bereit zu stellen, wobei eine Kompensationsschaltung vorgesehen ist, um jeden Laststrom zu verschieben, der von der Emitterfolgerschaltung zu der Last abgezweigt wird, um dadurch einen konstanten Strom durch den Emitter des Emitterfolgertransistors sicherzustellen.

[0016] EP-A-0 397 265 liegt eine Bipolartransistoranordnung mit Verzerrungskompensation offen, um die Verzerrungskomponente in dem Kollektorstrom eines Transistors zu kompensieren, wobei die Komponente durch die logarithmische Basis-Emitter-Spannung davon verursacht wird. Ein Sub-Strom proportional zu dem Emitterstrom wird erzeugt, wobei der Sub-Strom durch ein Element zugeführt wird, das mindestens einen Halbleiterübergang umfasst. Mittels eines Spannungs-Strom-Konverters wird die logarithmische Spannung, die über diesem Element auftritt, in einen Korrekturstrom proportional zu der Verzerrungskomponente konvertiert und an den Kollektor des Transistors angelegt, um die Verzerrungskomponente in einer Lastschaltung zu kompensieren, die an den Kollektor angeschlossen ist.

[0017] US-A-4 748 420 legt einen Differenztranskonduktanzverstärker offen, der zwei Fehlerverstärker enthält, die einen Fehlerkorrekturstrom bereitstellen, der einen Hauptdifferenzverstärker linearisiert. Zwei Referenztransistoren, die an den Hauptdifferenzverstärker angeschlossen sind, stellen zwei Sätze von Eingangsspannungen den zwei Fehlerkorrekturverstärkern bereit. Die Ausgangsströme des Hauptverstärkers und der zwei Fehlerkorrekturverstärker werden summiert, um eine linearisierte Ausgabe zu erzeugen.

Kurzfassung der Erfindung

[0018] Um eine verbesserte Leistung der Vorrichtungen des Standes der Technik zu erreichen, stellt die vorliegende Erfindung eine Transistorschaltung bereit, wie sie in Anspruch 1 definiert ist. Weiter Ausführungsformen der Erfindung werden in den abhängigen Ansprüchen definiert.

[0019] Die vorliegende Erfindung stellt Modulationskompensationsanordnungen für Transistorschaltungen bereit, die einzeln oder in Kombination je nach Bedarf verwendet werden können, um für die drei grundlegenden Transistoraufbauten eine Linearisierung oder eine "vollständige Signalmodulationskompensation" bereit zu stellen; das sind die Kollektorschaltung (drain), die Basisschaltung (gate) und die Emitterschaltung (source).

[0020] Die vorliegenden Techniken sind insbesondere geeignet für eine integrierte Schaltungstopologie, bei der die Vorrichtungen den gleichen Leitfähigkeitstyp aufweisen, z. B. sind alle NPN Bipolartransistoren oder N-Kanal FETs, um einen Hochgeschwindigkeitsbetrieb zu ermöglichen. Allerdings ist die vorliegende Erfindung technologieunabhängig und kann angewendet werden, um eine verbesserte Linearität und Verzerrungsperformance für eine Vielfalt von an-

deren Typen von Transistoren bereit zu stellen, was einen komplementäre Bipolar-, komplementären Anreicherungs/Verarmungs Metall-Oxid-Halbleiter (MOS), Anreicherungs/Verarmungs GaAs, Komplementärsperrschichtfeldeffekttransistoren (JFET) und superschnelle Transistoren (HEMT) beinhaltet.

[0021] Zusätzlich zu den Single-Ended Topologien, kann die vorliegende Erfindung ebenso vorteilhaft auf jede Analogschaltung angewendet werden, was Differenzverstärker und Spezialschaltungen, wie Single-Ended-zu-Differenzialkonverter, einschließt aber nicht auf diese beschränkt ist. Bei einer Differenzialkonfiguration kann eine Schaltung, die die Erfindung verkörpert, Haupt- oder Ausgangstransistoren ermöglichen mit im Wesentlichen konstantem Stromfluss zu arbeiten, und kann den Ausgangsstrom des herkömmlichen Differenzverstärkers verdoppeln.

[0022] Die Transferfunktionen der grundlegenden Transistorschaltungen weisen verschiedene nicht lineare Fehler auf, die von der besonderen Konfiguration abhängen. Die vorliegende Erfindung enthält Kompensatorelement, die in der Schaltung mit Haupttransistoren verbunden sind, und Kompensationssignalgeneratoren, die dem Eingangssignal folgen oder dieses bootstrapen und Kompensationssignale erzeugen und dann die Kompensatorelemente als vorbestimmte Funktionen des Eingangssignals anlegen, sodass Kompensatorelemente nichtlineare Fehler erzeugen, die im wesentlichen gleich und entgegengesetzt sind und die nichtlinearen Fehler der Transistoren aufheben, wobei die Transistorschaltung eine im wesentlichen lineare Übertragungsfunktion aufweist.

[0023] Die kompensierenden Elemente enthalten einen kompensierenden Transistor, der mit dem Kollektor eines Haupttransistors in Reihe geschaltet ist. Eine pegelverschobene Nachbildung eines Eingangssignals wird an die Basis des kompensierenden Transistors angelegt, um eine konstante Spannungsdifferenz zwischen der Basis und dem Kollektor des Haupttransistors zu halten und Basisbreitenmodulation ΔVce zu kompensieren.

[0024] Eine spannungsgesteuerte Stromquelle ist für das Eingangssignal verantwortlich und legt einen Kompensationsstrom, der gleich und entgegengesetzt dem Laststrom ist, an den Emitter des Haupttransistors an, um Laststrommodulation ΔVbe zu kompensieren. Alternativ kann der kompensierende Strom auf den Verbindungspunkt der Basis des Haupttransistors und des Emitters des Vorverzerrungstransistors angelegt werden, der eine Basis aufweist, die angeschlossen ist, um das Eingangssignal zu erhalten.

[0025] Ein anderer kompensierender Transistor ist für das Eingangssignal verantwortlich und legt einen Strom, der gleich und entgegengesetzt einer nicht linearen Basisstromänderung ist, an den Emitter oder Kollektor des Haupttransistors an, um die Stromverstärkungsmodulation ΔIb zu kompensieren.

[0026] Diese und andere Merkmale und Vorteile der vorliegenden Erfindung werden für den Fachmann klarer durch die folgende detaillierte Beschreibung, wenn diese zusammen mit den beiliegenden Zeichnungen gelesen wird, bei welchen gleiche Bezugszeichen gleiche Teile bezeichnen.

Beschreibung der Zeichnungen

[0027] **Fig.** 1 ist ein elektrisches schematisches Diagramm, das eine Bipolartransistor-Emitterschaltung des Standes der Technik darstellt, die eine Vorverzerrungskompensationsanordnung für Laststrommodulation (ΔVbe) enthält;

[0028] **Fig.** 2 zeigt die Quellen der Signalmodulation in einem Kollektorschaltung (Emitterfolger)-Bipolartransistoraufbau;

[0029] **Fig.** 3 zeigt eine Bipolartransistor-Kollektorschaltung, die die vorliegende Erfindung darstellt, mit einer ersten Kompensationsanordnung für die ΔVbe Modulation;

[0030] **Fig.** 4 zeigt eine Kollektor-Transistorschaltung mit einer zweiten Kompensationsanordnung für die ΔVbe Modulation;

[0031] **Fig.** 5 zeigt eine Kollektor-Transistorschaltung mit einer Kompensationsanordnung zur Basisbreitenmodulation (ΔVce);

[0032] **Fig.** 6 zeigt eine Kollektor-Transistorschaltung mit den Kompensationsanordnungen von **Fig.** 3 und 5;

[0033] **Fig.** 7 zeigt eine Kollektor-Transistorschaltung mit einer modifizierten Ausführungsform der Kompensationsanordnungen der **Fig.** 3 und 5;

[0034] **Fig.** 8 zeigt eine Kollektor-Transistorschaltung mit den Kompensationsanordnungen von **Fig.** 4 und 5;

[0035] **Fig.** 9 zeigt eine Differenz-Kollektor-Widerstandsdegenerierte-Transistorverstärkerschaltung mit den Kompensationsanordnungen von **Fig.** 3 und 5;

[0036] **Fig.** 10 ist ähnlich der **Fig.** 9, aber zeigt die Schaltung wie sie durch N-typ Metall-Oxid-Halbleiter (NMOS) FETs ausgebildet ist;

[0037] **Fig.** 11 zeigt die Quellen der Signalmodulati-

on in einem Basisschaltung-Bipolartransistoraufbau;

[0038] Fig. 12 zeigt Basisschaltung-Transistorschaltung, die die vorliegende Erfindung verkörpert, mit einer ersten Kompensationsanordnung zur Stromverstärkungsmodulation (ΔIb);

[0039] Fig. 13 zeigt eine Basisschaltung-Transistorschaltung mit einer zweiten Kompensationsanordnung zur ΔIb Modulation;

[0040] Fig. 14 zeigt eine Basisschaltung-Transistorschaltung mit einer dritten Kompensationsanordnung zur ΔIb Modulation;

[0041] Fig. 15 zeigt die Schaltung von **Fig.** 12 detaillierter;

[0042] Fig. 16 zeigt die Schaltung von **Fig.** 13 detaillierter;

[0043] Fig. 17 zeigt die Schaltung von **Fig.** 14 detaillierter;

[0044] Fig. 18 zeigt die Quellen der Signalmodulation in einem nicht-degeneriertem Emitterschaltung-Bipolartransistoraufbau;

[0045] Fig. 19 zeigt eine nicht-degenerierte Bipolartransistor-Emitterschaltung, die die vorliegende Erfindung mit den Kompensationsanordnungen von **Fig.** 1 und 13 verkörpert;

[0046] Fig. 20 zeigt eine widerstandsdegenerierte Bipolartransistor-Emitterschaltung mit den Kompensationsanordnungen von **Fig.** 3 und 12;

[0047] Fig. 21 zeigt einen nicht-degenerierten Emitterschaltung-Bipolartransistor-Differenztranskonduktanzverstärker in einem Mitkopplungsaufbau mit der ΔVbe Kompensationsanordnung von **Fig.** 4;

[0048] Fig. 22 ist ähnlich **Fig.** 21, zeigt aber die Schaltung durch HEMTs verkörpert;

[0049] Fig. 23 zeigt einen widerstandsdegenerierten Emitterschaltung-Bipolartransistor-Differenztranskonduktanzverstärker in einem Mitkopplungsaufbau mit der ΔVbe Kompensationsanordnung von **Fig.** 4;

[0050] Fig. 24 zeigt einen widerstandsdegenerierte Emitterschaltung-Bipolartransistor-Differenztranskonduktanzverstärker in einem ohmsche Last, Rückkopplungsaufbau mit der ΔVbe Kompensationsanordnung von **Fig.** 4;

[0051] Fig. 25 zeigt einen anderen widerstandsdegenerierten Emitterschaltung-Bipolartransistor-Differenztranskonduktanzverstärker in einem Mitkopplungsaufbau mit der ΔVbe Kompensationsanordnung von **Fig.** 3;

[0052] Fig. 26 zeigt einen anderen widerstandsdegenerierten Emitterschaltung-Bipolartransistor-Differenztranskonduktanzverstärker in einem ohmsche Last, Rückkopplungsaufbau mit der ΔVbe Kompensationsanordnung von **Fig.** 3;

[0053] Fig. 27 zeigt einen widerstandsdegenerierte Emitterschaltung-Bipolartransistormit-Single-Ended-zu-Differential-Konverter in einem Mitkopplungsaufbau mit der ΔVbe Kompensationsanordnung von **Fig.** 4;

[0054] Fig. 28 zeigt eine modifizierte Version der Schaltung von **Fig.** 27, die als Gilbert-Mixer aufgebaut ist;

[0055] Fig. 29 zeigt eine widerstandsdegenerierte Differenztranskonduktanzverstärkerschaltung, die komplementäre Bipolartransistoren verwendet und einen Klasse A Treiberverstärker zur Vorverzerrungskompensation der Transistoren; und

[0056] Fig. 30 zeigt einen widerstandsdegenerierten Differenztranskonduktanzverstärker der komplementäre Bipolartransistoren verwendet und einen Klasse AB Treiberverstärker zur Vorverzerrungskompensation der Transistoren aufweist.

DETAILLIERTE BESCHREIBUNG DER ERFINDUNG

[0057] Die vorliegenden Modulationskompensationstechniken sind im wesentlichen auf alle Arten von Transistoren anwendbar, bei Single-Ended Aufbauten und bei Differentialaufbauten. Zur Vermeidung von Redundanz, werden die grundlegenden Techniken beschrieben wie sie auf NPN Bipolartransistoren angewendet werden, die einen Hochgeschwindigkeitsbetrieb vorsehen und inhärente Fehler aufweisen, die schwieriger zu korrigieren sind als andere Typen von Transistoren, wie z. B. FET Vorrichtungen. Die Art in der die Techniken modifiziert werden müssen zur Anwendung auf andere Transistortechnologien, wird dann an der entsprechenden Stelle beschrieben.

[0058] Fig. 2 zeigt die Quellen der nicht-linearen Signalmodulation in einem NPN Bipolartransistor Q3, der an einen Kollektorschaltungs-(Emitterfolger-)aufbau angeschlossen ist, der einen Kollektor aufweist, der an die Quelle VCC angeschlossen ist und einen Emitter, der über einen Lastwiderstand R3 an Masse angeschlossen ist. Das Eingangssignal Vin wird an die Basis des Transistors Q3 angelegt, während das Ausgangssignal Vout an dem Emitter davon entnommen wird.

[0059] Der Transistor Q3 hat Idealerweise einfache Verstärkung, mit einer Übertragungsfunktion Vout = Vin – Vbe. Der dominante nicht-linearer Fehler, der die Modulation des Ausgangssignale Vout verursacht, ist ΔVbe, wie oben mit Bezug auf **Fig.** 1 beschrieben. Da der Transistor Q3 den Laststrom, der durch den Widerstand R3 fließt, zuführen und senken muss, wird die ΔVbe Modulation, die von dem Laststrom herrührt als „Laststrommodulation" bezeichnet.

[0060] Der Transistor Q3 unterliegt auch der Basisbreitenmodulation ΔVce oder dem „Early-Effekt". Wenn die Spannung des Eingangssignale Vin zunimmt, nimmt der Kollektorstrom des Transistors Q3 zu und die Kollektor-Emitter Spannung Vce nimmt ab, was einen nicht-linearen Effekt auf den Kollektorstrom aufgrund des Early-Effekts erzeugt. Diese ΔVce Änderung verursacht auch die Modulation des Ausgangssignals Vout.

[0061] Vorspannungen und/oder Vorspannungsströme werden an Transistoren in Schaltungen der Praxis angelegt. Diese sind im allgemeinen nicht für das Verständnis der Prinzipien dieser Erfindung relevant, und werden in der folgenden Beschreibung außer Acht gelassen mit Ausnahme eines aktuellen Teils der Erfindung wo deren Funktion verstanden werden muss.

[0062] Eine Transistorschaltung **10**, die die vorliegende Erfindung verkörpert die die nicht-linearen Fehler in der Übertragungsfunktion des Haupt-Transistors Q3 kompensiert, die von der ΔVbe Modulation herrühren, ist in **Fig.** 3 gezeigt, allerdings, ist diese Schaltung als solches nicht Teil der vorliegenden Erfindung. Der Laststrom Iload, der durch den Widerstand R3 fließt, hat den Wert Iload = V/RV3, wobei V die Spannung über dem Widerstand R3 ist und RV3 ist der Widerstandswert des Widerstands R3. Ohne die Kompensationsanordnung der Erfindung, würde die Änderung des Laststroms Iload eine Änderung des Stromflusses aus dem Emitter des Transistors Q3 verursachen und ein nicht-lineares Vbe erzeugen, wie oben beschrieben.

[0063] Die Schaltung **10** enthält eine spannungsgeregelte Stromquelle S1, die zwischen der Quelle VEE und einer Verbindungsstelle **12** des Emitters des Transistors Q3 und dem Widerstand R3 angeschlossen ist. Die Quelle S1 spricht auf das Eingangssignal Vin in einem Mitkopplungsaufbau, auf das Ausgangssignal Vout (das dem Eingangssignal Vin folgt) in einem Rückkopplungsaufbau oder auf ein Signal an einem anderen Punkt in der Schaltung **10** an, der sich mit dem Eingangssignal Vin auf bekannte Weise ändert. Die Quelle S1 wirkt als eine Drain zum Senken eines variablen Strom aus dem Verbindungspunkt **12**.

[0064] Angenommen, dass ein Vorspannungsstrom, der durch den Kollektor des Transistors Q3 konstant gehalten werden muss, IBIAS ist und dass der Basisstrom des Transistors Q3 vernachlässigbar klein verglichen mit dem Kollektorstrom IBIAS ist, senkt die Quelle S1 einen Strom IBIAS – Iload, der sich entsprechend der Eingangssignalspannung Vin ändert.

[0065] Der Laststrom Iload hat einen Wert Iload0 für Vin = 0. Wenn die Eingangsspannung Vin von null um ΔVin erhöht wird, erhöht sich die Spannung an dem Emitter des Transistors Q3 und dadurch über den Widerstand R3 ebenso um ΔVin. Der Laststrom Iload durch den Widerstand R3 erhöht sich um ΔIload = ΔVin/R3.

[0066] Die Quelle S1 wird im Ansprechen auf eine Erhöhung der Eingangsspannung Vin um ΔVin erhöht, um den Stromfluss dadurch aus dem Verbindungspunkt **12** um ΔIload zu verringern. Das ist äquivalent zum Verursachen eines Kompensationssignals in der Form eines Stroms ΔIload, um von der Quelle S1 in den Verbindungspunkt **12** zu fließen, der gleich dem erhöhten Strom ΔIload ist, der von dem Lastwiderstand R3 benötigt wird. Auf diese Weise wird der erhöhte Laststrom von der Quelle S1 zugeführt und nicht von dem Transistor Q3. Der Betrieb ist entgegengesetzt zu dem für eine Verringerung in Vin. Es wird bemerkt werden, dass der Widerstand R3 als ein Kompensationselement zusätzlich zu einem Lastwiderstand wirkt, da der Kompensationsstrom ΔIlload veranlasst wird, dadurch von der Quelle S1 zu fließen.

[0067] Der Stromfluss von der Verbindungspunkt **12** heraus durch die Quelle S1 ist IBIAS – $Iload_0$ – ΔIload, und der Stromfluss von dem Verbindungspunkt **12** heraus durch den Widerstand R3 ist $Iload_0$ + ΔIload. Der Stromfluss in den Verbindungspunkt **12** von dem Emitter des Transistors Q3 ist (IBIAS – $Iload_0$ – ΔIload) + ($Iload_0$ + ΔIload) = IBIAS. Auf diese Art wird der Strom, der von dem Emitter des Transistors Q3 herausfließt konstant auf IBIAS gehalten, die Basis-Emitter Spannung Vbe des Transistors Q3 wird konstant gehalten, und die Quelle der ΔVbe Modulation ist eliminiert.

[0068] **Fig.** 4 zeigt eine zweite Kompensationsanordnung für die ΔVbe Modulation, die das Prinzip der Vorverzerrung verwendet, das oben diskutiert wurde, allerdings ist diese Schaltung nicht Teil der vorliegenden Erfindung. Eine Transistorschaltung **20** enthält ein Kompensationselement in der Form des Transistors Q4 mit einem Emitter, der an die Basis des Transistors Q3 an dem Verbindungspunkt **22** angeschlossen ist, und der einen Kollektor, der an die Quelle VCC angeschlossen ist, aufweist. Das Eingangssignal Vin wird an die Basis des Transistors Q4 angelegt, und die Stromquelle S1 ist an den Verbindungspunkt **22** angeschlossen.

[0069] In der Schaltung **20** wird es dem Strom durch den Transistor Q3 ermöglicht, sich zu ändern und eine ΔVbe Modulation zu erzeugen. Angenommen, dass die Spannung Vin um ΔVin erhöht ist, dann wird der Strom durch Q3 um ΔIload = ΔVin/RV3 zunehmen und Vbe wird um ΔVbe zunehmen. Allerdings verringert die Stromquelle S1 den Emitterstrom des Transistors Q4 um ΔIload, so dass das Vbe des Transistors Q4 um ΔVbe abnimmt.

[0070] Die ΔVbe über den Basis-Emitter Verbindungspunkt des Transistors Q4 ist gleich und entgegengesetzt zu ΔVbe über dem Basis-Emitter Verbindungspunkt des Transistors Q3, so dass sich die zwei Änderungen gegenseitig aufheben und die Spannungsdifferenz zwischen der Basis des Transistors Q4 (Eingangssignal Vin) und dem Emitter des Transistors Q3 (Ausgangssignal Vout) wird konstant gehalten.

[0071] Die Schaltung **20** nutzt Vorverzerrung in einer Weise, die sich grundlegend vom Stand der Technik von **Fig.** 1 unterscheidet. Die Schaltung **20** nutzt den Transistor Q4 in einem Emitterfolgeraufbau als das Vorverzerrungselement, und die Quelle S1 verursacht, dass ein Kompensationsstrom in den Transistor Q4 in einer Richtung fließt, die entgegengesetzt dem normalen Stromfluss des Signalstroms in dem Transistor Q3 ist.

[0072] Die ΔVce Modulation wird kompensiert oder eliminiert in Übereinstimmung mit der vorliegenden Erfindung, wie in **Fig.** 5 gezeigt. Eine Transistorschaltung **30** enthält ein Kompensationselement in Form eines Transistors Q5 mit einem Emitter, der an den Kollektor des Transistors Q3 angeschlossen ist, einem Kollektor, der an die Quelle VCC angeschlossen ist und einer Basis, die an die spannungsgesteuerte Spannungsquelle S3 angeschlossen ist. Eine Konstantstromquelle S2 senkt einen Konstantstrom I1 von dem Verbindungspunkt **12**.

[0073] Die Quelle S3 spricht auf das Eingangssignal Vin an, legt ein Kompensationssignal in der Form einer Spannung Vin + V1 an die Basis des Transistors Q5 an. Die Spannung V1 ist konstant, und die Basis des Transistors Q5 wird bei einem konstanten Offset von V1 von der Basis des Transistors Q3 gehalten. Angenommen, dass die Vbe des Transistors Q5 konstant ist, wird die Kollektorspannung des Transistors Q3 auf einem konstanten Offset von V1 – Vbe von der Basis (Vin) des Transistors Q5 gehalten.

[0074] Der Emitter des Transistors Q3 wird bei einem konstanten Offset von Vin – Vbe gehalten, und der Kollektor des Transistors Q3 wird bei Vin + V1 – Vbe gehalten. Auf diese Weise wird die Kollektor-Emitter Spannung Vce des Transistors Q3 konstant bei V1 gehalten, und die Quelle der ΔVce Modulation ist eliminiert.

[0075] Obwohl die **Fig.** 3 bis 5 Anordnungen zeigen, die nur eine der jeweiligen Quelle der Nichtlinearität kompensieren, können die einzelnen Kompensationstechniken kombiniert werden, um eine „vollständige Signalmodulationskompensation" bereitzustellen, wie nachstehend beschrieben wird.

[0076] **Fig.** 6 zeigt eine Transistorschaltung **40**, die die Signalmodulation-Kompensationsanordnungen der **Fig.** 3 und 5 kombiniert, allerdings ist diese Schaltung als solche nicht Teil der vorliegenden Erfindung. Die spannungsgesteuerte Spannungsquelle S3 enthält einen Transistor Q6 mit einer Basis, die angeschlossen ist, um das Eingangssignal Vin aufzunehmen, und pegelverschiebende Dioden D2 und D3, die zwischen dem Emitter des Transistors Q6 und der Basis des Transistors Q5 in Reihe geschaltet sind. Ein Widerstand R4 ist zwischen der Basis des Transistors Q5 und der Quelle VCC angeschlossen.

[0077] Die Spannung an dem Emitter des Transistors Q6 ist ein Diodenabfall oder unmoduliertes Vbe (ungefähr 0.8 Volt) unterhalb der Basis des Transistors Q6 (Vin). Die Spannung an der Basis des Transistors Q5 ist zwei Diodenabfälle (über den Dioden D2 und D3) oberhalb des Emitters des Transistors Q6, oder einen Diodenabfall oberhalb Vin. Die Spannung an dem Kollektor des Transistors Q3 ist ein Diodenabfall unterhalb der Basisspannung des Transistors Q5, oder Vin.

[0078] In der Schaltung **40**, wird die Spannungsdifferenz zwischen dem Kollektor und der Basis des Transistors Q3 bei null gehalten. Allerdings kann diese Spannung auf einen Wert ungleich null erhöht werden, zum Beispiel durch bereitstellen einer oder mehrerer zusätzlicher Dioden in Reihe mit den Dioden D2 und D3, um den Kollektor-Basis Übergang des Transistors Q3 in Sperrrichtung vorzuspannen. Das wird die Kollektor-Basis Übergangskapazität verringern, aber ebenso die Geschwindigkeit verringern mit der die Quelle S3 dem Eingangssignal Vin folgt.

[0079] Ein Transistor Q7 weist einen Emitter auf, der an den Kollektor des Transistors Q6 angeschlossen ist, einen Kollektor, der an die Quelle VCC angeschlossen ist und eine Basis, die an die Basis des Transistors Q5 angeschlossen ist. Der Transistor Q7 stellt eine ΔVce Kompensation für den Transistor Q6 auf die gleiche Weist bereit, in der Transistor Q5 eine ΔVce Kompensation für den Transistor Q3 bereitstellt.

[0080] Die spannungsgeregelte Stromquelle S1 enthält Transistoren Q8 und Q9, die Emitter aufweisen, die durch einen Emitterdegenerationswiderstand R5 in einem widerstandsdegenerierten Differenztranskonduktanzverstärker-Aufbau verbunden sind. Der Kollektor des Transistors Q8 ist geerdet,

und der Kollektor des Transistors Q9 ist an den Verbindungspunkt **12** angeschlossen. Konstantstromquellen S4 und S5 senken gleiche Ströme I2 von den jeweiligen Verbindungspunkten der Emitter der Transistoren Q8 und Q9 und des Widerstände R5.

[0081] Pegelverschiebende Dioden D4 und D5 sind zwischen dem Emitter des Transistors Q6 und der Basis des Transistors Q8 in Reihe geschaltet. Pegelverschiebende Dioden D6 und D7 sind zwischen Masse und der Basis des Transistors Q9 in Reihe geschaltet. Konstantstromquellen S6 und S7 senken gleiche Ströme I3 von den von den jeweiligen Verbindungspunkten der Basis der Transistoren Q8 und Q9 und der Dioden D5 und D7.

[0082] Der Widerstandswert des Emitterdegenerationswiderstands R5 wird so ausgewählt, dass er gleich dem Lastwiderstand R3 ist. Auf Grund der differentiellen Aktion, wenn die Eingangsspannung Vin zunimmt, nimmt der Kollektorstrom des Transistors Q8 zu und der Kollektorstrom des Transistors Q9 nimmt ab, beide um den selben Wert von ΔIload, der mit Bezug auf **Fig.** 3 beschrieben wurde. Die Verringerung von ΔIload in dem Kollektorstrom des Transistors Q9 ist gleich dem Zuführen eines Kompensationsstroms von ΔIload zu dem Verbindungspunkt **12**, wie oben beschrieben.

[0083] Die Dioden D4 bis D7 verschieben die Spannungen an der Basis der Transistoren Q8 und Q9 jeweils auf zwei Spannungsabfälle unterhalb Vin und drei Spannungsabfälle unterhalb Vin, um die Basisspannungen der Transistoren Q8 und Q9 auf einen geeigneten Bereich abzugleichen. Allerdings wird die Pegelverschiebung in einer besonderen Anwendung von der besonderen Topologie der Schaltung abhängen.

[0084] **Fig.** 7 zeigt eine modifizierte Version der Schaltung **40**, die mit **50** bezeichnet ist. Die Diode D6 wird durch einen Transistor Q10 ersetzt, der einen Emitter aufweist, der an die Diode D7 angeschlossen ist, einen Kollektor, der an die Quelle VCC angeschlossen ist und eine Basis, die an Masse angeschlossen ist. Die Spannung bei der Basis des Transistors Q9 ist daher zwei Spannungsabfälle unterhalb der Masse.

[0085] Eine andere Konstantstromquelle S8, die den Strom IBIAS senkt, wie mit Bezug auf **Fig.** 3 beschrieben, wird an den Verbindungspunkt **12** angeschlossen. Bei diesem Aufbau, wird der Vorspannungsstrom für die Transistoren Q3 und Q5 durch die Quelle S8 wie auch die Quelle S5 der spannungsgeregelten Stromquelle S1 gesenkt.

[0086] **Fig.** 8 zeigt eine andere Transistorschaltung **60**, die die Anordnungen der **Fig.** 4 und 5 kombiniert, allerdings ist diese Schaltung als solches nicht Teil der vorliegenden Erfindung. In diesem Fall, wird der Kollektor des Transistors Q9 der spannungsgeregelten Stromquelle S1 mit dem Emitter des Vorverzerrungstransistors Q4, wie mit Bezug auf **Fig.** 4 beschrieben, verbunden. Der Kompensationsstrom ΔIload, der von der Quelle S1 an den Emitter des Transistors Q4 zugeführt wird, erzeugt ein ΔVbe in dem Transistor Q4, das gleich und entgegengesetzt ist, und das ΔVbe des Transistors Q3, wie oben beschrieben, aufhebt.

[0087] Die vorliegende Erfindung ist anwendbar auf Differentialtransistorschaltungen wie auch Single-Ended-Transistorschaltungen. **Fig.** 9 zeigt eine Differential-Kollektorschaltung-Widerstandsdegenerierte-Transistorverstärkerschaltung **70**, die ähnlich der Single-Ended-Schaltung von **Fig.** 7 ist, allerdings ist die Schaltung als solche nicht Teil der vorliegenden Erfindung. Die linke Hälfte der Schaltung **70** enthält Elemente, die mit denen von **Fig.** 7 gleich sind, und mit den gleichen Bezugszeichen bezeichnet sind. Die rechte Hälfte der Schaltung **70** enthält entsprechende Elemente, die mit gleichen Bezugszeichen bezeichnet sind, aber mit dem Suffix Nummer „1".

[0088] Während der Transistor Q6 den Quellen S1 und S3 in **Fig.** 7 gemeinsam ist, sind getrennte Transistoren Q11 und Q111 und Konstantstromquellen S9 und S10, die gleiche Ströme I4 senken, jeweils für die Quellen S3 und S31 vorgesehen. Zusätzlich sind Dioden D8 und D81 mit den Dioden D2, D3 und D21, D31 in Reihe geschaltet, und Widerstände R6 und R61 sind jeweils mit den Dioden D4, D5 und D41, D51 in Reihe geschaltet.

[0089] Das Differentialeingangssignal besteht aus zwei Spannungspegelsignalen Vin+ und Vin–, die jeweils an die Basis der Transistoren Q3, Q6, Q11 und Q31, Q61, Q111 angelegt werden. Der Lastwiderstand R3 ist zwischen den Emittern der Transistoren Q3 und Q31 angelegt und bildet einen Emitterdegenerationswiderstand für das Differentialpaar Q3, Q31. Das Ausgangssignal besteht aus zwei Spannungspegelsignalen Vout+ und Vout–, die jeweils an dem Emitter der Transistoren Q3 und Q31 auftreten. Der Kollektor des Transistors Q8 ist an den Emitter des Transistors Q31, und der Kollektor des Transistors Q9 ist an den Emitter des Transistors Q3 in einer kreuzgekoppelten Anordnung angeschlossen.

[0090] Die Symmetrie des Differentialaufbaus ermöglicht einer einzelnen spannungsgeregelten Stromquelle S1 gleiche und entgegengesetzte Kompensationsströme ΔIload für die Transistoren Q3 und Q31 zuzuführen und dadurch die ΔVbe Modulation zu kompensieren. Wenn sich die Signale Vin+ und Vout+ erhöhen und die Signale Vin– und Vout– abnehmen, nimmt der Kollektorstrom des Transistors Q8 zu und der Kollektorstrom des Transistors Q9

nimmt ab. Die Änderung des Stromflusses durch den Widerstand R3 ist so, dass der Transistor Q8 ΔIload von dem rechten Ende des Widerstands R3 senkt und der Transistor Q9 dem linken Ende des Widerstands R3 ΔIload zuführt, wodurch der benötigte Laststrom für R3 zugeführt wird.

[0091] Die vorliegenden Modulationskompensationstechniken sind auf im Wesentlichen alle Typen von Transistoren anwendbar. **Fig.** 10 zeigt eine Transistorschaltung **80**, die ähnlich der Schaltung **50** von **Fig.** 7 ist, mit Ausnahme davon, dass die Transistoren NMOS und nicht bipolar sind, allerdings ist diese Schaltung als solche nicht Teil der vorliegenden Erfindung. Entsprechende aber modifizierte Elemente sind mit den gleichen Bezugszeichen bezeichnet.

[0092] Die Dioden D2, D3 und D4, D5 werden durch die mit Dioden verbundenen Transistoren ersetzt, die jeweils als D2', D3' und D4' bezeichnet sind. Es sollte beachtet werden, dass es kein Element gibt, das dem Transistor Q7 entspricht. Das ist so, weil der Transistor Q6' keinen Basisstrom zieht, und es nicht notwendig ist seine Drain-Gate-Spannung Vdg konstant zu halten. Allerdings benötigt der Haupttransistor Q3' ein konstantes Vdg wie es von Q5' bereitgestellt wird, da die Kanalbreitenmodulation (ΔVds) eine nicht-lineare Gate-Source-Modulation ΔVgs erzeugt. Da die Übertragungsfunktion eines Sourcefolgers nichtlineare Vgs Terme enthält, muss Vds über den Bereich der Eingangsspannung Vin konstant gehalten werden.

[0093] **Fig.** 11 zeigt den dominanten nicht-linearen Fehler in der Übertragungsfunktion des Bipolartransistors Q3, der in einem Basisschaltungsaufbau angeschlossen ist. Eine Stromverstärkungsmodulation ΔIb, auch als „Alphafehler" bekannt, rührt von der Tatsache her, dass der Basisstrom in einem Bipolartransistor endlich ist und sich als eine nicht-lineare Funktion der Kollektor-Emitter-Spannung Vce ändert.

[0094] Da es keinen Gate-Stromfluss in einem FET gibt, gibt es keinen entsprechenden Gate-Strom oder eine ΔIg Modulation. Obwohl die ΔVds Modulation eine entsprechende ΔVgs Modulation verursacht, beeinträchtig das nicht die Strom-Übertragungsfunktion in einer FET Gate-Schaltung, da die Stromverstärkung einheitlich ist.

[0095] Die ΔVbe Modulation ist nicht relevant in dem Basisschaltungsaufbau, da die Übertragungsfunktion nur Ströme enthält. Allerdings ist die ΔVce Modulation vorhanden und ist eigentlich eine Ursache der ΔIb Modulation. Wenn es Beta-Änderungen gibt, wenn sich der Eingangssignalstrom ändert, gibt es eine zusätzliche ΔIb Modulation. Die Technik zur Kompensation der ΔVce Modulation ist die gleiche wie in dem Fall Kollektorschaltung, der oben beschrieben wurde.

[0096] Bei dem Basisschaltungsaufbau wird das Eingangssignal von einer Signalquelle S11 an den Emitter des Transistors Q3 als ein Eingangsstrom Iin angelegt, und die Übertragungsfunktion ist Iout/Iin oder Vout/Iin. Eine Konstantstromquelle S12 senkt einen konstanten Vorspannungsstrom I5 von dem Emitter des Transistors Q3. Wenn der Eingangsstrom Iin um ΔIin zunimmt, nehmen die Kollektor-Emitter Spannung Vce und die Ausgangsspannung Vout um ΔVce ab, wenn der Kollektor des Transistors Q3 mit einer ohmsche Last belastet wird. Wenn nicht, dann wird ΔIb wegen dem nicht linearen Beta eine ΔIb Modulation verursachen. Das verursacht eine entsprechende nicht-lineare Zunahme ΔIb des Stroms Ib, der in die Basis des Transistors Q3 fließt, und eine ΔIb Modulation des Ausgangssignals Vout.

[0097] Eine Transistorschaltung **90** mit einer Kompensationsanordnung für die Basisstrommodulation ΔIb ist in **Fig.** 12 gezeigt, und enthält einen Kompensationstransistor Q12 mit einem Kollektor, der an den Emitter des Transistors Q3 an einem Verbindungspunkt **92** angeschlossen ist, allerdings ist diese Schaltung als solches nicht Teil der vorliegenden Erfindung. Der Emitter des Transistors Q12 ist an eine Konstantstromquelle S13 angeschlossen, die einen Strom I6 senkt. Die Basis des Transistors Q12 ist an eine spannungsgesteuerte Spannungsquelle S14 angeschlossen, die ein Kompensationssignal in Form einer Spannung Vout – V2 erzeugt, wobei V2 ein konstanter Offset ist. Der Kollektor des Transistors Q3 ist an die Quelle VCC über einen Lastwiderstand R7 angeschlossen.

[0098] Wenn der Eingangsstrom Iin um ΔIn zunimmt, nimmt die Ausgangsspannung Vout und die Spannung an der Basis des Transistors Q12 um ΔVce ab, und die Kollektor-Emitter Spannung Vce des Transistors Q3 nimmt um ΔVce ab. Dieses ΔVce veranlasst den Basisstrom des Transistors Q12 um ΔIb abzunehmen, und den Kollektorstrom des Transistors Q12 um den selben Betrag zuzunehmen. Da der Kollektor des Transistors **412** an den Emitter des Transistors Q3 an dem Verbindungspunkt **92** angeschlossen ist, hebt die Zunahme des Stromflusses von dem Verbindungspunkt **92** heraus über den Kollektor des Transistors Q12 die Zunahme des Stromflusses in den Verbindungspunkt **92** durch den Emitter des Transistors Q3 auf, und die Quelle der ΔIb Modulation wird kompensiert oder eliminiert.

[0099] **Fig.** 13 zeigt eine Transistorschaltung **100** mit einer zweiten Kompensationsanordnung für die ΔIb Modulation. In diesem Fall ist die Basis des Kompensationstransistors Q12 an einen Verbindungspunkt **102** des Kollektoren des Transistors Q3 und des Lastwiderstand R7 angeschlossen. Der Emitter des Transistors Q12 ist an die Quelle S13 angeschlossen und der Kollektor des Transistors Q12 ist

an eine spannungsgesteuerte Spannungsquelle S15 angeschlossen, die ein Kompensationssignal 2Vout erzeugt, das zweimal die Spannung des Ausgangssignal Vout aufweist.

[0100] Wenn der Eingangsstrom Iin um ΔIn zunimmt und die Spannung Vce des Transistors Q3 um ΔVce abnimmt, nimmt die Spannung an der Basis des Transistors Q12 um ΔVce ab. Allerdings nimmt die Spannung, die an den Kollektor des Transistors Q12 angelegt wird, um 2ΔVce ab. Dem zu Folge nimmt die Kollektor-Emitter Spannung Vce des Transistors Q12 um ΔVce ab und der Basisstrom nimmt um ΔIb zu.

[0101] Da die Basis des Transistors Q12 an der Kollektor des Transistors Q3 an dem Verbindungspunkt **102** angeschossen ist, gleicht die Zunahme des Stromflusses aus dem Verbindungspunkt **102** heraus durch die Basis des Transistors Q12 die Zunahme des Stromflusses in dem Verbindungspunkt **102** durch den Kollektor des Transistors Q3 in einer Weise ähnlich der Schaltung **90** aus.

[0102] Die ΔIb Kompensationsanordnungen der **Fig.** 12 und 13 sind bei Anwendungen effektiv, bei denen die Stromverstärkung des Transistors Q3 über den Bereich des Eingangsstroms Iin konstant ist. Allerdings ist bei einigen Anwendungen die Stromverstärkung eine nicht-lineare Funktion des Eingangsstroms. Eine Schaltung **110**, dargestellt in **Fig.** 14, kompensiert wirkungsvoll die Stromverstärkungsmodulation oder den „Beta" Fehler, wie auch den „alpha" Fehler, der von der ΔVce Modulation herrührt.

[0103] In **Fig.** 14 ist der Kollektor des Transistors Q12 an den Emitter des Transistors Q3 an einem Verbindungspunkt **112** angeschlossen, wie in der Schaltung **90** von **Fig.** 12, allerdings ist diese Schaltung als solches nicht Teil der vorliegenden Erfindung. Allerdings ist in diesem Fall, die Eingangssignalquelle S11 an den Emitter des Transistors Q12 angeschlossen und nicht an den Emitter des Transistors Q3.

[0104] Der Kollektorstrom des Transistors Q12 nimmt um ΔIb ab, um die Zunahme des Basisstroms des Transistors Q3 an dem Verbindungspunkt **112** in der Weise zu aufzuheben, wie oben mit Bezug auf **Fig.** 12 beschrieben. Allerdings ändert sich, da der Signalstrom Iin durch beide Transistoren Q3 und Q12 fließt, die Stromverstärkung in den Transistoren um gleiche und entgegengesetzte Beträge, die sich gegenseitig aufheben, so dass die Stromverstärkungsmodulation oder der Beta-Fehler kompensiert oder eliminiert wird.

[0105] Die Schaltung **90** von **Fig.** 12 ist detaillierter in **Fig.** 15 dargestellt. Die spannungsgesteuerte Spannungsquelle S14 enthält einen Transistor mit einer Basis, die angeschlossen ist, um das Ausgangssignal Vout aufzunehmen und einen Emitter, der an eine Konstantstromquelle S16 angeschlossen ist, die einen Strom I7 senkt. Der Emitter des Transistors Q13 ist ebenso an die Basis eines Transistors Q14 angeschlossen, dessen Emitter an die Basis des Transistors Q12 über pegelverschiebende Dioden D9, D10 und D11 angeschlossen ist. Die Basis des Transistors Q12 ist auch an die Konstantstromquelle S17 angeschlossen, die einen Strom I8 senkt.

[0106] Der Emitter des Transistors Q13 ist ebenso an die Basis der Bootstrap-Transistoren Q15 und Q16 über die pegelverschiebenden Dioden D12, D13 und D14 angeschlossen. Die Kollektoren der Transistoren Q15 und Q16 sind an die Quelle VCC angeschlossen. Die Emitter der Transistoren Q15 und Q16 sind jeweils an die Kollektoren der Transistoren Q13 und Q14 angeschlossen. Ein Widerstand R8 ist zwischen der Basis der Transistoren Q15 und Q16 und der Quelle VCC angeschlossen.

[0107] Die Vbe Abfälle über die Transistoren Q13 und Q14 und die Dioden D9, D10 und D11 halten die Spannung an der Basis des Transistors Q12 fünf Spannungsabfälle unterhalb Vout. Somit ist V2 = 5Vbe. Die Transistoren Q15 und Q16 kompensieren die Transistoren Q13 und Q14 für die ΔVce Modulation in oben beschriebener Weise mit Bezug auf **Fig.** 5. Die Dioden D12, D13 und D14 verschieben den Pegel des Ausgangssignals Vout, so dass die Kollektoren der Transistoren Q13 und Q14 einen Diodenabfall oberhalb ihrer Basis gehalten werden. Der Transistor Q14 stellt die Isolation des Transistors Q13 von dem Transistor Q12 bereit, so dass die Ausgangsspannung Vout nicht durch den ΔIb des Transistors Q12 moduliert wird.

[0108] Die Schaltung **100** von **Fig.** 13 ist detaillierter in **Fig.** 16 dargestellt. Die spannungsgesteuerte Spannungsquelle S15 enthält die Quelle S14, die oben mit Bezug auf

[0109] **Fig.** 15 beschrieben wurde. Der Verbindungspunkt der Diode D11 und der Quelle S17 ist an die Basis des Transistors Q17 angeschlossen, dessen Kollektor an die Quelle VCC angeschlossen ist und dessen Emitter durch die Emitterdegenerationswiderstände R9 und R10 an den Emitter eines Transistors Q18 angeschlossen ist.

[0110] Der Verbindungspunkt der Widerstände R9 und R10 ist an eine Konstantstromquelle S18 angeschlossen, die einen Strom I9 senkt. Die Basis des Transistors Q18 ist an Masse angeschlossen und der Kollektor des Transistors Q18 ist an die Quelle VCC über einen Widerstand R11 angeschlossen. Der Kollektor des Transistors Q18 ist ebenso an die Basis des Emitterfolger-Puffertransistors QE angeschlossen, dessen Kollektor an die Quelle VCC angeschlossen ist.

[0111] Der Emitter des Transistors QE ist an den Kollektor des Transistors Q12 angeschlossen, und ebenso an eine Konstantstromquelle SE, die einen Strom IE senkt. Die Widerstandswerte der Widerstände R9 und R10 werden so ausgewählt, dass sie gleich sind. Der Widerstandswert des Widerstands R11 ist vier mal dem Widerstandswert der Widerstände R9 und R10.

[0112] Die Transistoren Q17 und Q18 werden an einen widerstandsdegenerierten Transkonduktanz-Differenzverstärkeraufbau angeschlossen. Wenn die Ausgangsspannung Vout zunimmt, nimmt die Spannung an der Basis des Transistors Q17 zu und der Strom durch den Transistor Q17 zu. Der Strom durch den Transistor Q18 nimmt ab und die Spannung an dem Kollektor des Transistors Q18 nimmt zu. Aufgrund des Verhältnisses der Widerstandswerte der Widerstände R9, R10 und R11, nimmt die Spannung an den Kollektoren der Transistoren Q18 und Q12 um zweimal Vout zu, um die benötigte Spannung 2Vout bereitzustellen.

[0113] Die Schaltung **110** von **Fig.** 14 ist detaillierter in **Fig.** 17 dargestellt. Der Aufbau der spannungsgesteuerten Spannungsquelle S14 ist der gleiche wie in den **Fig.** 15 und 16.

[0114] **Fig.** 18 zeigt die Quellen der nicht-linearen Signalmodulation in der Übertragungsfunktion des Transistors Q3, der mit einem nicht-degenerierten Emitterschaltungsaufbau verbunden ist. Der Emitter des Transistors Q3 ist an Masse angeschlossen, und der Kollektor ist mit der Quelle VCC über einen Lastwiderstand R12 verbunden. Das Eingangssignal Vin wird an die Basis des Transistors Q3 angelegt. Die Übertragungsfunktion ist Vout/Vin oder Iout/Vin. Der dominante nicht-lineare Fehler ist ΔVbe, wobei ΔVce und ΔIb Fehler sind, die in einem geringeren Maß vorhanden sind. Obwohl ein interner Emitterwiderstandswert in einem realen Transistor vorhanden ist, wird angenommen dass dieser in dem nicht-degenerierte Emitterschaltungsaufbau null ist.

[0115] **Fig.** 19 ist ein vereinfachtes Diagramm, das eine Transistorschaltung **120** zeigt, bei der ΔVbe und ΔIb Fehler kompensiert sind, für die Verwendung der Anordnung der **Fig.** 1 und 13 in Kombination. Die einzelnen Kompensationsanordnungen wirken in oben beschriebener Weise.

[0116] Wenn ein Emitterdegenerationswiderstand in einem Emitterschaltungsaufbau bereitgestellt ist, wie er zum Beispiel bei R3 in **Fig.** 20 angezeigt ist, kann eine Transistorschaltung **130** die Modulationskompensationsanordnungen enthalten, wie sie oben für den Kollektorschaltungsaufbau und den Basisschaltungsaufbau beschrieben wurden, allerdings ist diese Schaltung als solche nicht Teil der vorliegenden Erfindung. ΔVbe Kompensation ist durch die Quelle S1 und den Widerstand R3 bereitgestellt, wie oben mit Bezug auf **Fig.** 3 und 6 beschrieben. ΔIb Kompensation aufgrund von ΔVce ist durch den Transistor Q12 und die spannungsgesteuerte Spannungsquelle S14 bereitgestellt, wie oben mit Bezug auf **Fig.** 12 und 15 beschrieben.

[0117] **Fig.** 21 bis 27 zeigen weitere Beispiele, wie die zuvor erwähnten Signalmodulation-Kompensationsanordnungen, auf Transistoren in einem Differentialaufbau angewendet werden können, allerdings ist diese Schaltung als solche nicht Teil der vorliegenden Erfindung. **Fig.** 21 zeigt eine nicht-degenerierte Bipolartransistor-Emitterschaltung-Differenztranskonduktanzverstärker-Schaltung **140** mit Vorverzerrungskompensation ΔVbe, wie oben beschrieben, mit Bezug auf **Fig.** 4 und 6.

[0118] Die linke Hälfte der Schaltung **140** enthält Elemente, die gleich denen von **Fig.** 6 sind, und mit den gleichen Bezugszeichen bezeichnet sind. Die rechte Hälfte der Schaltung **140** enthält entsprechende Elemente, die mit den gleichen Bezugszeichen bezeichnet sind, wobei die Zahl „1" angehängt ist.

[0119] Widerstände R13 und R131 sind jeweils in Reihe an die Dioden D4, D5 und D41, D51 angeschlossen. Die Emitter der Transistoren Q8 und Q9 werden an eine Konstantstromquelle S19 angeschlossen, die einen Strom I10 senkt. Die Emitter der Transistoren Q3 und Q31 sind an eine Konstantstromquelle S20 angeschlossen, die einen Strom I11 senkt.

[0120] Die Schaltung **140** weist einen „Mitkopplung" Aufbau auf, wobei die Eingabe in die Kompensationsanordnung das Differentialeingangssignal ist. Die Signale Vin+ und Vin– sind pegelverschoben und werden jeweils an die Basis der Transistoren Q8 und Q9 über die Transistoren Q6, Q61, die Dioden D4, D5 und D41, D51 und die Widerstände R13 und R131 angelegt. Wenn das Signal Vin+ zunimmt und das Signal Vin– abnimmt, nimmt der Ausgangsstrom Iout+ des Transistors Q3 zu und der Ausgangsstrom Iout– des Transistors Q31 nimmt ab. Die Vbe von Q3 nimmt um ΔVbe zu und die Vbe des Q31 nimmt um ΔVbe ab.

[0121] Der Kollektorstrom des Transistors Q8, der durch den Vorverzerrungskompensationstransistor Q41 fließt, nimmt zu, was verursacht, dass die Vbe des Transistors Q41 um ΔVbe zunimmt, um die Abnahme der Vbe in dem Transistor Q31 zu kompensieren. Analog nimmt der Kollektorstrom des Transistors Q9, der durch den Vorverzerrungskompensationstransistor Q4 fließt, ab, was verursacht, dass die Vbe des Transistors Q4 um ΔVbe abnimmt, um die Zunahme der Vbe in dem Transistor Q3 zu kompensieren. Genauso fließt ein Kompensationsstrom ΔIload von dem Transistor Q9 in den Transistor Q4, und ein

Kompensationsstrom ΔIload fließt von dem Transistor Q41 in den Transistor Q8.

[0122] **Fig.** 22 zeigt eine Transistorschaltung **150**, die ähnlich der Schaltung **140** von **Fig.** 21 ist, mit der Ausnahme, dass die Transistoren HEMTs sind und kein Bipolartransistoren. Entsprechende aber modifizierte Elemente sind mit den gleichen Bezugszeichen und zwei Strichen bezeichnet.

[0123] **Fig.** 23 zeigt eine widerstandsdegenerierte Bipolartransistor-Emitterschaltung-Differenztranskonduktanzverstärker-Schaltung **160** die ähnlich der Schaltung **140** von **Fig.** 21 ist, mit der Ausnahme, dass Emitterdegenerationswiderstände R14 und R15 jeweils zwischen dem Emitter der Transistoren Q3, Q31 und Q8, Q9 angeschlossen sind. Konstantstromquellen S21 und S22', die die Ströme I12 senken, sind an den Emitter der Transistoren Q3 und Q31 angeschlossen, und Konstantstromquellen S23 und S24, die die Ströme I13 senken, sind jeweils an den Emitter der Transistoren Q8 und Q9 angeschlossen.

[0124] **Fig.** 24 zeigt eine widerstandsdegenerierte Bipolartransistor-Emitterschaltung-Differenztranskonduktanzverstärker-Schaltung **170**. Die Schaltung **170** unterscheidet sich von der Schaltung **23** dadurch, dass das Ausgangssignal als die Differenzspannungen Vout+ und Vout– über Lastwiderstände R16 und R17 entnommen werden, die zwischen den Kollektoren der Transistoren Q3 und Q31 und der Quelle VCC angeschlossen sind. Darüber hinaus ist der Eingang für die Kompensationsanordnung das Ausgangssignal, und nicht das Eingangssignal wie in **Fig.** 23. Das ist als der „Rückkopplung" Aufbau bekannt. Die Basen der Transistoren Q6 und Q61 sind jeweils an die Kollektoren der Transistoren Q3 und Q31 angeschlossen.

[0125] **Fig.** 25 zeigt eine weitere widerstandsdegenerierte Bipolartransistor-Emitterschaltung-Differenztranskonduktanzverstärker-Schaltung **180** in einem Mitkopplungsaufbau. Die Schaltung **180** verwendet die ΔVbe Kompensationsanordnung, die mit Bezug auf **Fig.** 3 beschrieben ist, und unterscheidet sich von der Schaltungen, die oben beschrieben wurde dahingehend, dass die Kompensationsanordnung die gesamte Laststromänderung ΔIload zuführt, wobei kein ΔIload durch die Haupttransistoren Q3 und Q31 fließt. Somit arbeiten die Haupttransistoren Q3 und Q31 mit im wesentlichen dem selben Konstantstrom.

[0126] Ein Transistor Q17 hat einen Kollektor, der an den Kollektor des Transistors Q3 angeschlossen ist, einen Emitter, der an eine Konstantstromquelle S25 angeschlossen ist, die einen Strom I14 senkt und eine Basis, die an einen Verbindungspunkt des Widerstands R13 und die Quelle S6 angeschlossen ist, auf. Ein Transistor Q18 hat einen Kollektor, der an den Emitter des Transistors Q3 angeschlossen ist, einen Emitter, der an eine Konstantstromquelle S26 angeschlossen ist, die den Strom I14 senkt und eine Basis, die an den Verbindungspunkt des Widerstands R131 und der Quelle S7 angeschlossen ist. Ein Emitterdegenerationswiderstand R18 ist zwischen den Emittern der Transistoren Q17 und Q18 angeschlossen.

[0127] Ein Transistor Q171 weist einen Kollektor auf, der an den Emitter des Transistors Q31 angeschlossen ist, einen Emitter, der an eine Konstantstromquelle S27 angeschlossen ist, die den Strom I14 senkt und eine Basis, die an einen Verbindungspunkt des Widerstands R13 und der Quelle S6 angeschlossen ist. Ein Transistor Q181 weist einen Kollektor auf, der an den Kollektor des Transistors Q31 angeschlossen ist, einen Emitter, der an eine Konstantstromquelle S28 angeschlossen ist, die den Strom I14 senkt und eine Basis, die an den Verbindungspunkt des Widerstands R131 und der Quelle S7 angeschlossen ist. Die Widerstände R14, R18 und R181 haben den gleichen Wert.

[0128] Wenn Vin+ zunimmt und Vin– abnimmt, nimmt der Kollektorstrom des Transistors Q17 um ΔIload zu, so dass ΔIload bei dem Kollektor des Transistors Q3 durch den Transistor Q17 gesenkt wird, und nicht in den Kollektor des Transistors Q3 fließt. Der Kollektorstrom des Transistors Q18 nimmt ab, so dass ΔIload an dem Emitter des Transistors Q3 von dem Transistor Q18 bereitgestellt ist und nicht aus dem Emitter des Transistors Q3 fließt.

[0129] Auf ähnliche Weise nimmt der Kollektorstrom des Transistors Q171 um ΔIload zu, so dass ΔIload an dem Emitter des Transistors Q31 von dem Transistor Q171 gesenkt wird und nicht in den Emitter des Transistors Q31 fließt. Der Kollektorstrom des Transistors Q18 verringert sich so, dass ΔIload an dem Kollektor des Transistors Q31 von dem Transistor Q181 bereitgestellt wird und nicht aus dem Kollektor des Transistors Q31 fließt.

[0130] Auf diese Weise stellt der Transistor Q18 den ΔILaststrom bereit, und der Transistor Q171 senkt den ΔILaststrom für den Widerstand R14, der Transistor Q17 senkt und der Transistor Q181 stellt den Ausgangslaststrom ΔI bereit, und kein ΔILaststrom fließt durch die Haupttransistoren Q3 und Q31, wodurch die ΔVbe Modulation effektiv kompensiert wird.

[0131] **Fig.** 26 zeigt a widerstandsdegenerierte Bipolartransistor-Emitterschaltung-Differentialtranskonduktanzschaltung **190** in einem ohmsche Last Aufbau, mit Lastwiderständen R19 und R191, die jeweils an die Kollektoren der Transistoren Q3 und Q31 angeschlossen sind. Der Widerstandswert der Widerstände R19 und R191 ist halb dem Widerstandswert der Widerstände R14, R18 und R181. Die Schal-

tung **190** verwendet den Rückkopplungsaufbau, wobei die Eingänge für die Kompensationsanordnung die Ausgangssignale Vout+ und Vout– sind.

[0132] **Fig.** 27 zeigt eine widerstandsdegenerierte Emitterschaltung-Bipolartransistor-Single-Ended-zu-Differentialkonverterschaltung **200** in einem Mitkopplungsaufbau. Die Schaltung **200** ist ähnlich der Schaltung **160** von **Fig.** 23. Allerdings wird ein Eintakteingangssignal Vin an die Basis des Transistors Q4 angelegt, während die Basis des Transistors Q41 geerdet ist.

[0133] Die Eingangssignale für die ΔVbe Kompensationsanordnung werden von dem Emitter der Transistoren Q4 und Q41 entnommen, und nicht von den separaten Transistoren Q6 und Q61 wie in der Schaltung **160**. Somit stellen die Transistoren Q4 und Q41 eine Vorverzerrungskompensation ΔVbe für die Haupttransistoren Q3 und Q31 und die Kompensationstransistoren Q8 und Q9 bereit.

[0134] Die Kollektoren der Transistoren Q19 und Q191 sind an die Widerstände R16 und R17 angeschlossen, und die Emitter der Transistoren Q19 und Q191 sind an die Kollektoren der Transistoren Q3 und Q31 in Kaskadenanordnung angeschlossen. Eine Vorspannung VBIAS wird an die Basis der Transistoren Q19 und Q191 angeschlossen.

[0135] Die Transistoren Q4 und Q41 stellen auch die Isolation der Transistoren Q3 und Q31 jeweils von dem Eingangssignal Vin und der Erde bereit, und überwinden das Problem einer Symmetrie in einem Single-Ended-zu-Differential-Konverter, was sich aus der Tatsache ergibt, dass eine Differentialeingabe der Modulation unterworfen ist, und der andere Eingang nicht (geerdet). Darüber hinaus, sind die Kollektoren der Transistoren Q4 und Q41 jeweils kreuzgekoppelt zu den Kollektoren der Transistoren Q31 und Q3. Die Ströme in den Transistoren Q4, Q31 und die Ströme in den Transistoren Q41, Q3 sind gleich und phasengleich, und werden jeweils durch die Transistoren Q19 und Q191 kombiniert. Somit ist die Schaltung **200** in der Lage zweimal den Ausgangsstrom eines herkömmlichen Differenzverstärkers oder Differential-Single-Ended-zu-Differential-Konverter bereitzustellen.

[0136] **Fig.** 28 zeigt wie die Schaltung von **Fig.** 27 modifiziert werden kann, um eine Gilbert-Mixer Schaltung **202** zu bilden, die ein kritisches Element in Radar- und anderen Hochfrequenzsystemen ist. In der Schaltung **202** werden die Transistoren Q19 und Q191 von **Fig.** 27 durch die Gilbert-Mixer **203** und **204** ersetzt, die ermöglichen, dass ein Differentialeingangssignal Vin2+, Vin2– mit einem Single-Ended-Eingangssignal Vin1 gemischt wird, das an die Basis des Transistors Q4 angelegt wird.

[0137] Der Mixer **203** umfasst differentiell gekoppelte Transistoren Q32 und Q33 deren Basis angeschlossen ist, um jeweils die Signale Vin2+ und Vin2– zu empfangen. Die Emitter der Transistoren Q32 und Q33 sind an den Kollektor des Transistors Q3 angeschlossen, während die Kollektoren der Transistoren jeweils an die Widerstände R16 und R17 angeschlossne sind. Der Mixer **204** umfasst differentiell gekoppelte Transistoren Q34 und Q35, deren Basis angeschlossen ist, um jeweils die Signale Vin2+ und Vin2– zu empfangen. Die Emitter der Transistoren Q34 und Q35 werden an den Kollektor des Transistors Q31 angeschlossen, während die Kollektoren der Transistoren Q34 und Q35 jeweils an die Widerstände R17 und R16 angeschlossen sind. Die Mixer **203** und **204** summieren die Eingangssignale Vin2+ und Vin2– mit den jeweiligen Phasen des Eingangssignals Vin1.

[0138] Die Schaltung **202** enthält ferner einen kompensierenden Differenzverstärker **206** mit Transistoren Q36 und Q37, der Basen jeweils an die Basis der Transistoren Q8 und Q9 angeschlossen sind. Ein Emitterdegenerationswiderstand RC ist zwischen dem Emitter der Transistoren Q36 und Q37 angeschlossen. Die Emitter der Transistoren Q36 und Q37 sind jeweils an die Konstantstromquellen SC1 und SC2 angeschlossen, die Konstantströme IC senken.

[0139] Das Signal Vin1 wird ebenso an die Basis eines Transistors Q38 angelegt, dessen Emitter an den Kollektor des Transistors Q36 angeschlossen ist. Der Kollektor des Transistors Q38 ist an den Kollektor des Transistors Q3 angeschlossen. Die Basis eines Transistors Q39 ist an Masse angeschlossen, dessen Emitter ist an den Kollektor des Transistors Q37 angeschlossen. Der Kollektor des Transistors Q39 ist an den Kollektor des Transistors Q31 angeschlossen.

[0140] Die Transistoren Q38 und Q39 und der Verstärker **206** dienen dazu die Vorverzerrungstransistoren Q4 und Q41 gegen Instabilität am vorderen Ende der Schaltung **202** an der Basis des Transistors Q4 zu kompensieren. Wäre die Kompensation nicht vorgesehen, wenn das Eingangssignal Vin1 erhöht wird, würde ein Signalstrom in dem Transistor Q4 erzeugt werden, der aus der Basis davon fließen würde. Dies würde nicht wünschenswerterweise die Eingangsimpedanz des Verstärker **202** negativ aussehen lassen.

[0141] Der Basisstrom, der von dem Transistor Q4 heraus fließt, stellt den Basissignalstrom bereit, der von dem Transistor Q38 benötigt wird. Die Eingangsimpedanz des Transistors Q38, und dadurch der Schaltung **202**, wie durch das Eingangssignal Vin1 gesehen, kann durch Einstellen der Emitterströme der Transistoren Q38 und Q4 eingestellt werden. Wenn die Änderung in dem Transistor Q38 gleich der

des Transistors Q4 ist, wird die Eingangsimpedanz theoretisch unendlich. Wenn die Änderung in dem Transistor Q38 größer als die des Transistors Q4 ist, hat die Eingangsimpedanz einen endlichen positiven Wert. Wenn die Änderung in dem Transistor Q38 kleiner als die des Transistors Q4 ist, hat die Eingangsimpedanz einen endlichen negativen Wert.

[0142] Es ist auch möglich, obwohl nicht dargestellt, den Verstärker **206** wegzulassen, den Wert des Widerstands R15 um die hälfte zu verringern, und die Transistoren Q8 und Q9 mit Doppelkollektorvorrichtungen zu ersetzen. Dies würde einen zusätzlichen Signalstrom in Phase für die Kollektoren von Q38 und Q39 bedeuten, der linear ist, da diese Stufen vorverzerrt wären.

[0143] **Fig.** 29 und 30 zeigen wie die ΔVbe Vorverzerrungskompensationsanordnung von **Fig.** 4 auf Schaltungen mit Komplementärtechnologien (N und P-Typ Vorrichtung) angewendet werden kann. Obwohl die Beispiele Bipolartransistoren enthalten, wird verstanden werden, dass die Techniken gleichermaßen auf FET Schaltungen anwendbar sind.

[0144] **Fig.** 29 zeigt eine komplementäre Bipolar-Transkonduktanz-Differenzverstärker-Schaltung mit niedriger Verzerrung **205**, die insbesondere für Anwendungen wie kontinuierliche Zeitfilter geeignet ist, die einen hohen spurfree dynamic range (SFDR) aufweisen, allerdings ist diese Schaltung als solche nicht Teil der vorliegenden Erfindung. Typische Anwendungen für solche zeitkontinuierlichen Filter enthalten Anti-Aliasing-Filter, Hochleistungs-Computer-Plattenlaufwerke und eine Audio- und Videoaufzeichnungsausrüstung.

[0145] Das Eingangssignal Vin+ wird an die Basen der NPN Bipolartransistoren Q20 und Q21 angelegt, und ebenso an die Basis des PNP Bipolartransistors Q22. Die Kollektoren der Transistoren Q20 und Q21 sind an die Quelle VCC angeschlossen, während der Emitter des Transistors Q22 an eine Konstantstromquelle S29 angeschlossen ist, die einen Strom I15 bereitstellt. Der Emitter des Transistors Q20 ist durch die pegelverschiebenden Dioden D15, D16 und D17 an eine Konstantstromquelle S30 angeschlossen, die einen Konstantstrom I16 bereitstellt.

[0146] Der Verbindungspunkt der Diode D17 und der Quelle S30 ist an die Basis eines NPN Transistors Q23 und eines PNP Transistors Q24 angeschlossen. Der Emitter des Transistors Q23 ist an eine Konstantstromquelle S31 angeschlossen, die einen Konstantstrom I17 senkt. Der Kollektor des Transistors Q24 ist an die Quelle VEE angeschlossen.

[0147] Das Eingangssignal Vin– wird an die Basis der NPN Bipolartransistoren Q25 und Q26 angeschlossen, und ebenso an die Basis eines PNP Bipolartransistors Q27. Die Kollektoren der Transistoren Q25 und Q26 sind an die Quelle VCC angeschlossen, während der Emitter des Transistors Q27 an die Konstantstromquelle S32 angeschlossen ist, die einen Strom I18 bereitstellen. Der Emitter des Transistors Q25 ist durch pegelverschiebende Dioden D18, D19 und D20 an eine Konstantstromquelle S33 angeschlossen, die einen Konstantstrom I19 bereitstellt.

[0148] Der Verbindungspunkt der Diode D20 und der Quelle S33 ist an die Basis eines NPN Transistors Q28 und eines PNP Transistor Q29 angeschlossen. Der Emitter des Transistors Q28 ist an eine Konstantstromquelle S34 angeschlossen, die einen Konstantstrom I20 senkt. Der Kollektor des Transistors Q29 ist an die Quelle VEE angeschlossen.

[0149] Ein Emitterdegenerationswiderstand R20 ist zwischen dem Emitter der Transistoren Q22 und Q27 angeschlossen, während ein Emitterdegenerationswiderstand R21 zwischen dem Emitter der Transistoren Q23 und Q28 angeschlossen ist. Der Emitter des Transistors Q21 ist an die Basis eines PNP Transistor Q90 und ebenso an den Kollektor des Transistors Q28 angeschlossen, während der Emitter des Transistors Q26 an die Basis eines PNP Transistor Q91 und ebenso an den Kollektor des Transistors Q23 angeschlossen ist.

[0150] Der Kollektor des Transistors Q22 ist an die Basis eines NPN Transistors Q92 und ebenso an den Emitter des Transistors Q29 angeschlossen, während der Kollektor des Transistors Q27 an die Basis eines NPN Transistors Q93 und ebenso an den Emitter des Transistors Q24 angeschlossen ist.

[0151] Ein Emitterdegenerationswiderstand R22 ist zwischen dem Emitter der Transistoren Q90 und Q91 angeschlossen, während ein Emitterdegenerationswiderstand R23 zwischen dem Emitter der Transistoren Q92 und Q93 angeschlossen ist. Konstantstromquellen S35 und S36, die Konstantströme I21 bereitstellen, sind an die Verbindungspunkte der Emitter der Transistoren Q90 und Q91 und des Widerstands R22 angeschlossen, während Konstantstromquellen S37 und S38, die die Konstantströme I21 senken, an die Verbindungspunkte der Emitter der Transistoren Q92 und Q93 und dem Widerstand R23 angeschlossen sind.

[0152] Die Transistoren Q90 und Q91, die Quellen S35 und S36 und der Widerstand R22 bilden einen Haupt-PNP-Transkonduktanz-Verstärker **210**, während die Transistoren Q92 und Q93, die Quellen S37 und S38 und der Widerstand R23 eine Haupt-NPN-Transkonduktanz-Verstärker **212** bilden. Die Transistoren Q22 und Q27, die Quellen S29 und S32 und der Widerstand R20 bilden eine kompensierenden PNP-Transkonduktanz-Verstärker **214**, während die Transistoren Q23 und Q28, die Quellen S31

und S34 und der Widerstand R21 einen kompensierenden NPN-Transkonduktanz-Verstärker **216** bilden.

[0153] Die Transistoren Q21 und Q26 sind Vorverzerrung kompensierende Transistoren jeweils für die Transistoren Q90 und Q91 des PNP Hauptverstärkers, während die Transistoren Q24 und Q29 die Vorverzerrung kompensierende Transistoren jeweils für die Transistoren Q93 und Q92 des Haupt-NPN-Verstärkers sind. Die Vorverzerrung kompensierende Transistoren Q21 und Q26 werden durch den Verstärker **216** angesteuert, während die Vorverzerrungstransistoren Q24 und Q29 durch den Verstärker **214** angesteuert werden.

[0154] Ausgangsstromsignale Iout+ und Iout– werden jeweils an den Kollektoren der Transistoren Q90, Q93 und Q91, Q92 gesenkt. Diese Ströme können in Ausgangsspannungen durch Lastwiderstände (nicht dargestellt) umgewandelt werden, die zwischen den Ausgängen Iout+ und Iout– und der Masse angeschlossen sind, eines einzelnen Widerstands der zwischen den Ausgängen Iout+ und Iout– angeschlossen ist. Ein integrierender Ausgang kann durch Anschließen eines Kondensators zwischen den Ausgängen erzeugt werden.

[0155] Bei dem Komplementäraufbau, muss das ΔVbe der kompensierenden Transistoren zunehmen, wenn ΔVbe der Haupttransistoren zunimmt, und vice-versa. Das ist das entgegengesetzte des Betriebs für die oben beschriebene Alles-NPN-Architektur. Das sei beispielhaft an dem Haupttransistor Q90 und dem Kompensationstransistor Q21 erläutert, wenn das Eingangssignal Vin+ zunimmt, nimmt der Strom durch den Transistor Q90 ab und das ΔVbe des Transistors Q90 nimmt ab. Die Spannung an dem Emitter des Haupttransistors Q90 ist Vin+ plus dem Vbe des Transistors Q90. Die Spannung an dem Emitter des Kompensationstransistors Q21 ist Vin+ minus dem Vbe des Transistors Q21.

[0156] Um die Spannung an dem Emitter des Transistors Q90 Vin+ plus dem nominalen Vbe des Transistors Q21 minus dem nominalen Vbe des Transistors Q90 gleichzusetzen, muss der Verstärker **216** so funktionieren, dass der Strom durch den Transistor Q28 und dadurch den Transistor Q21 abnimmt, und das ΔVbe des Transistors Q21 um den gleichen Wert abnimmt wie das ΔVbe des Transistors Q90. Auf diese Weise wird das Vbe des Transistors gleich gehalten und hebt das Vbe des Transistors Q90 auf, und die Emitterspannung des Transistors Q90 wird auf Vin+ plus dem nominalen Vbe des Transistors Q21 minus dem nominalen Vbe des Transistors Q90 gehalten. Der Betrieb ist ähnlich für die anderen drei Haupt- und kompensierenden Transistoren.

[0157] Eine andere komplementäre Bipolar-Transkonduktanz-Differenzverstärker-Schaltung mit niedriger Verzerrung **220** ist in **Fig.** 30 gezeigt, allerdings ist diese Schaltung als solche nicht Teil der vorliegenden Erfindung. Während die oben beschriebenen Schaltungen als Klasse A Verstärkerstufen funktionieren, wobei die Schaltung **220** Klasse AB Stufen enthält, die dem Signalstrom ermöglicht größer zu sein als der Standing-Strom. Das Eingangssignal Vin+ wird an die Basis eines NPN Transistors Q100 angelegt, dessen Kollektor an die Quelle VCC angeschlossen ist. Der Emitter des Transistors Q100 ist über pegelverschiebende, als Diode geschaltete NPN Transistoren D21, D22 und D23 an eine Konstantstromquelle S39 angeschlossen, die einen Konstantstrom I22 senkt. Das Signal Vin+ ist ebenso an die Basis des PNP Transistors Q101 und eines NPN Transistors Q102 angeschlossen.

[0158] Der Kollektor des Transistors Q101 ist an die Quelle VEE angeschlossen, während der Emitter des Transistors Q101 an die Basis eines NPN Transistors Q103 angeschlossen ist und ebenso an eine Konstantstromquelle **540**, die einen Konstantstrom I23 senkt. Der Kollektor des Transistors Q103 ist an die Basis und den Kollektor eines an eine Diode angeschlossenen PNP Transistors Q104 und ebenso an die Basis eines PNP Transistor Q105 angeschlossen. Die Emitter der Transistoren Q104 und Q105 sind an die Quelle VCC angeschlossen. Der Kollektor der Transistoren Q105 ist an en Emitter eines PNP Transistor Q106 und an die Basis eines NPN Transistors Q107 angeschlossen. Der Kollektor des Transistors Q106 ist an die Quelle VEE angeschlossen, während der Emitter des Transistors Q107 an eine Konstantstromquelle S41 angeschlossen ist, die einen Konstantstrom I24 senkt.

[0159] Der Emitter des Transistors Q103 ist an den Emitter eines PNP Transistors Q108 angeschlossen, dessen Basis an den Emitter des Transistors Q100 angeschlossen ist. Der Kollektor des Transistors Q108 ist an die Basis und den Kollektor eines als Diode geschalteten NPN Transistors Q109 angeschlossen, dessen Emitter an die Quelle VEE angeschlossen ist. Die Basis des Transistors Q109 ist ebenso an die Basis eines NPN Transistors Q110 angeschlossen, dessen Emitter an die Quelle VEE und dessen Kollektor an den Emitter des Transistors Q102 angeschlossen ist. Die Basis eines PNP Transistors Q111, dessen Emitter an eine Konstantstromquelle S42 angeschlossen ist, die einen Konstantstrom I25 senkt. Der Kollektor des Transistors Q111 ist an den Kollektor des Transistors Q107 angeschlossen.

[0160] Die Schaltung **220** enthält ferner eine rechte Hälfte, die im Wesentlichen der linken Hälfte ähnlich ist, die oben beschrieben wurde, bei der die entsprechenden Elemente mit den gleichen Bezugszeichen mit Strich bezeichnet sind. Der Aufbau und der Betrieb der rechten Hälfte der Schaltung **220** ist symme-

trisch zu der linken Hälfte davon, und wird nicht detailliert beschrieben. Das Eingangssignal Vin– wird an die Basis des Transistors Q100' angelegt, während die Differentialausgangsstromsignale Iout+ und Iout– jeweils an den Kollektoren der Transistoren Q111, Q107 und Q111', Q107' gesenkt werden. Emitterdegenerationswiderstände R24, R25 und R26 sind jeweils zwischen dem Emitter der Transistoren Q111, Q111', Q108, Q108' und Q107, Q107' angeschlossen. Die Widerstandswerte der Widerstände R24 und R26 sind gleich, und der Widerstandswert des Widerstands R25 ist halb dem der Widerstände R24 und R26.

[0161] Die Transistoren Q111 und Q111', die Quellen S42 und S42' und der Widerstand R24 bilden einen Haupt-PNP-Transkonduktanz-Verstärker **222**. Die Transistoren Q107 und Q107', Quellen S41 und S41' und der Widerstand R26 bilden einen Haupt-NPN-Transkonduktanz-Verstärker **224**. Die Transistoren Q102, Q106, Q102' und Q106' sind jeweils Vorverzerrung kompensierende Transistoren für die Haupttransistoren Q111, Q107, Q111' und Q107'.

[0162] Die Transistoren Q103, Q104 und Q105 bilden einen PNP-Komplementärfolger mit einfacher Verstärkung **226a**, während die Transistoren Q108, Q109 und Q110 einen NPN Komplementärfolger mit einfacher Verstärkung **226b** bilden. Der Folger **226a** steuert den Kompensationstransistor Q106, während der Folger **226a** den Kompensationstransistor Q102 steuert. Die Folger **226a** und **226b**, in Kombination mit den entsprechenden Elementen in der rechten Hälfte der Schaltung **220** und dem Widerstand R25 bilden eine Klasse AB Transkonduktanz-Verstärker. Die Kompensationstransistoren Q102, Q106, Q102' und Q106' werden so gesteuert, dass ihr ΔVbe um den selben Betrag zunimmt den das ΔVbe der jeweiligen Haupttransistoren Q111, Q107, Q111' und Q107' zunimmt, und vice-versa, auf die selben Weise, wie oben mit Bezug auf **Fig.** 28 beschrieben.

[0163] Die Transistoren Q100 und Q101 sind Treiber für die Transistoren Q103 und Q108. Die Transistoren Q104 und Q105 bilden einen Stromspiegel, der eine Änderung in dem Strom durch den Transistor Q103 zu dem Kompensationstransistor Q106 widerspiegelt. Die Transistoren Q109 und Q110 bilden einen Stromspiegel, der eine Änderung des Stroms durch den Transistor Q108 zu dem Kompensationstransistor Q102 widerspiegelt.

[0164] Während viele illustrative Ausführungsformen der Erfindung gezeigt und beschrieben wurden, sind zahlreiche Änderungen und alternative Ausführungsformen für den Fachmann offensichtlich, ohne dass dieser dabei vom Schutzbereich der Erfindung abweicht. Dementsprechend ist beabsichtigt, dass die vorliegende Erfindung nicht durch die spezifisch beschriebenen illustrativen Ausführungsformen beschränkt ist. Verschiedene Modifikationen können ersonnen werden und vorgenommen werden ohne den Schutzbereich der Erfindung, wie er in den beiliegenden Ansprüchen definiert ist, zu verlassen.

Patentansprüche

1. Transistorschaltung (**30**) mit:
[a] einer Transistoreinrichtung (Q3), die eine vorbestimmte Übertragungsfunktion zum Erzeugen eines Ausgangssignals (V_{out}) im Ansprechen auf ein Eingangssignal (V_{in}) aufweist, wobei die Übertragungsfunktion einen nicht linearen Fehler aufweist;
[b] einer Kompensatoreinrichtung, die mit der Transistoreinrichtung (Q3) in Serie geschaltet ist; und
[c] einer Kompensationssignalgeneratoreinrichtung zum Erzeugen und Anlegen eines Kompensationssignals an die Kompensatoreinrichtung als eine vorbestimmte Funktion des Eingangssignals (V_{in}), so dass die Kompensatoreinrichtung ein Signal erzeugt, das einen nicht linearen Fehler aufweist, der im Wesentlichen gleich und entgegengesetzt ist, und den nicht linearen Fehler der Transistoreinrichtung (Q3) aufhebt, und die Transistorschaltung (**30**) eine im Wesentlichen lineare Übertragungsfunktion aufweist; in der
die Transistoreinrichtung (Q3) einen Hauptbipolartransistor (Q3) aufweist, der einen Emitter, eine Basis und einen Kollektor aufweist;
der Ausgang der Transistorschaltung (**30**) der Emitter der Transistoreinrichtung (Q3) ist; und
die Kompensatoreinrichtung und die Generatoreinrichtung ausgelegt sind, um eine konstante Spannungsdifferenz zwischen der Basis und dem Kollektor zuhalten.

2. Transistorschaltung (**30**) nach Anspruch 1, dadurch gekennzeichnet, dass
die Kompensatoreinrichtung einen kompensierenden Bipolartransistor (Q5) umfasst, der einen Emitter, der an den Kollektor des Haupttransistors (Q3) angeschlossen ist, eine Basis und einen Kollektor aufweist; und
die Generatoreinrichtung (S3) das Kompensationssignal so erzeugt, dass es einen vorbestimmten konstanten Spannungsoffset (V1) von dem Eingangssignal (V_{in}) aufweist, und das Kompensationssignal an die Basis des kompensierenden Transistors (Q5) anlegt.

3. Transistorschaltung (**30**) nach Anspruch 1, dadurch gekennzeichnet, dass
die Bipolartransistoren durch Feldeffekttransistoren ersetzt werden; und
die Emitter, Basen und Kollektoren der Bipolartransistoren jeweils durch Sources, Gates und Drains der Feldeffekttransistoren ersetzt werden.

4. Transistorschaltung (**30**) nach Anspruch 3, da-

durch gekennzeichnet, dass
die Kompensatoreinrichtung einen kompensierenden Feldeffekttransistor, der eine Source aufweist, der mit dem Drain des Haupttransistors verbunden ist, ein Gate und einen Drain aufweist; und
die Generatoreinrichtung das Kompensationssignal so erzeugt, dass es einen konstanten Spannungsoffset von dem Ausgangssignal aufweist, und das Kompensationssignal an das Gate des kompensierenden Transistors anlegt.

Es folgen 16 Blatt Zeichnungen

Anhängende Zeichnungen

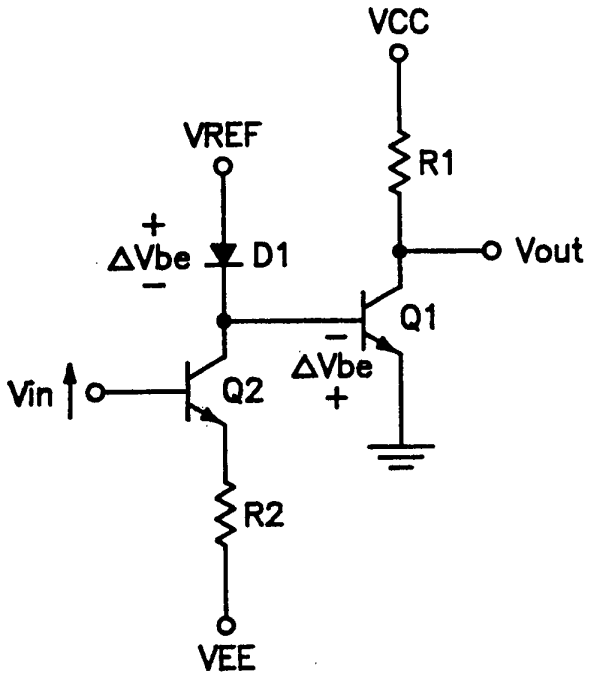

Fig.1
(STAND DER TECHNIK)

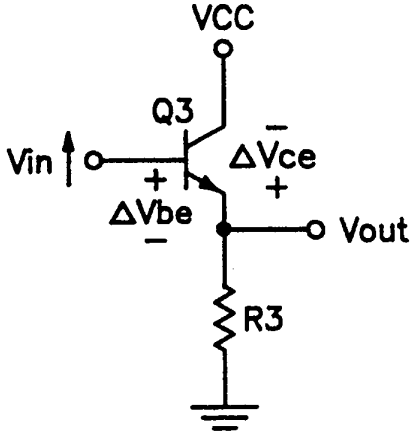

Fig.2
(STAND DER TECHNIK)

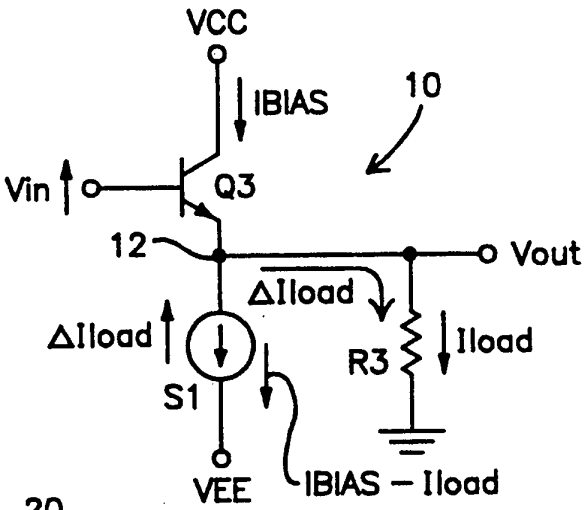

Fig.3

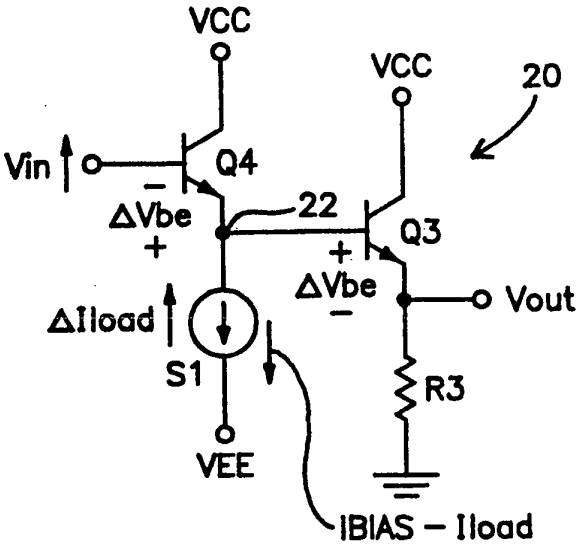

Fig.4

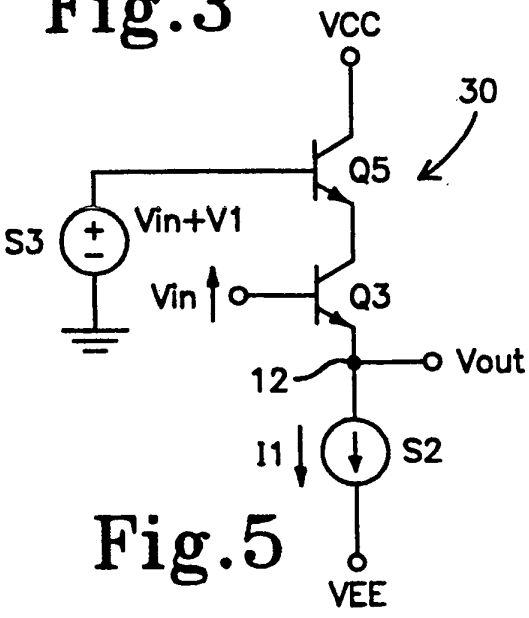

Fig.5

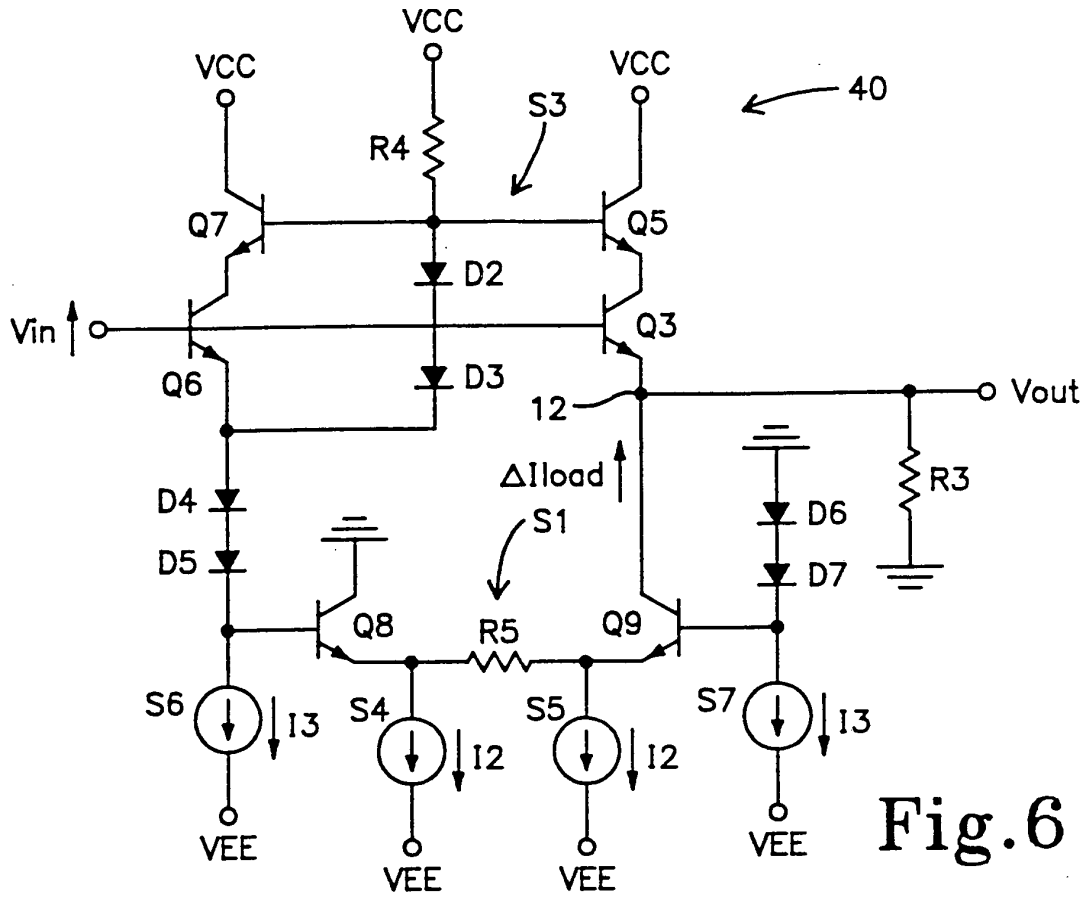
VCC
VCC
VCC
40
S3
R4
Q7
Q5
D2
Vin
Q3
Q6
D3
12
Vout
ΔIload
R3
D4
S1
D6
D5
D7
Q8
R5
Q9
S6
I3
S4
I2
S5
I2
S7
I3
VEE
VEE
VEE
VEE

Fig.6

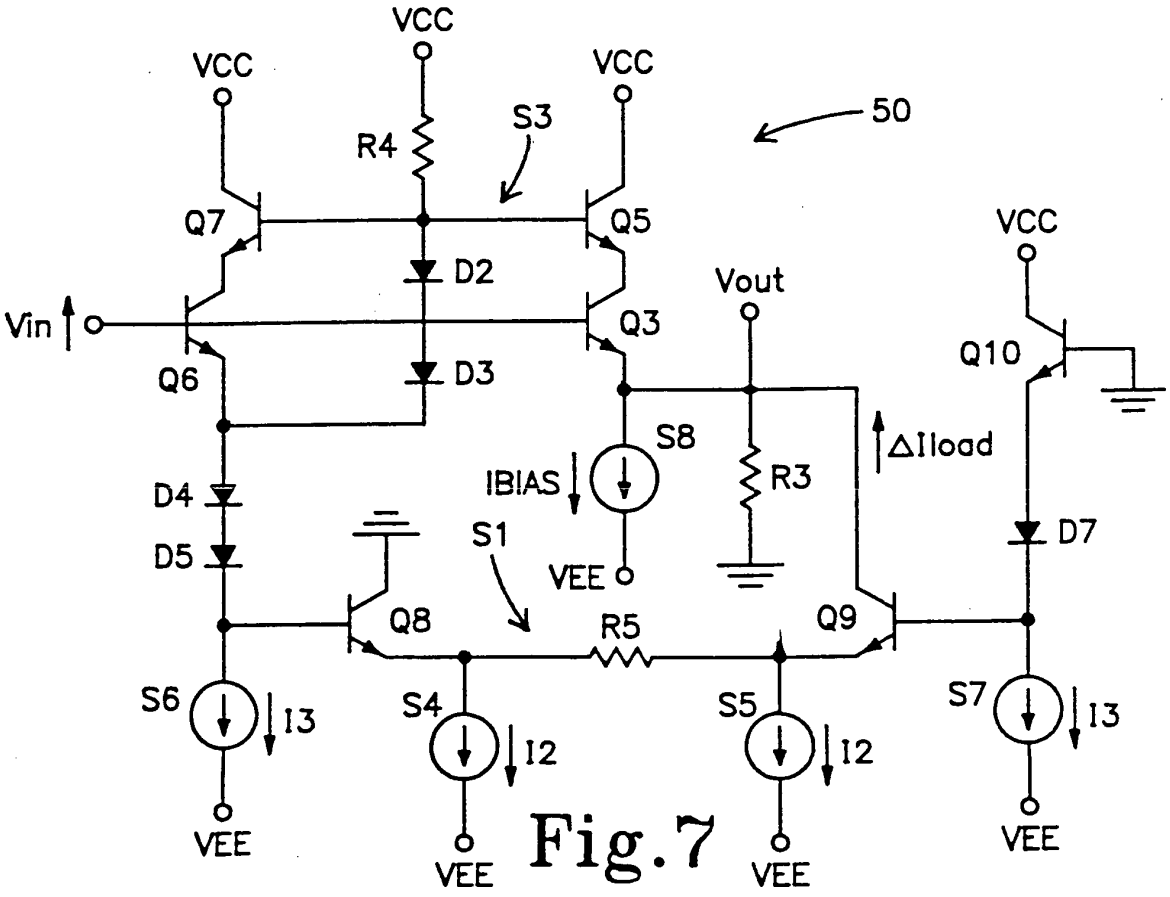
VCC
VCC
VCC
50
S3
R4
Q7
Q5
VCC
D2
Vout
Vin
Q3
Q10
Q6
D3
S8
ΔIload
IBIAS
R3
D4
S1
D7
D5
VEE
Q8
R5
Q9
S6
I3
S4
I2
S5
I2
S7
I3
VEE
VEE
VEE
VEE

Fig.7

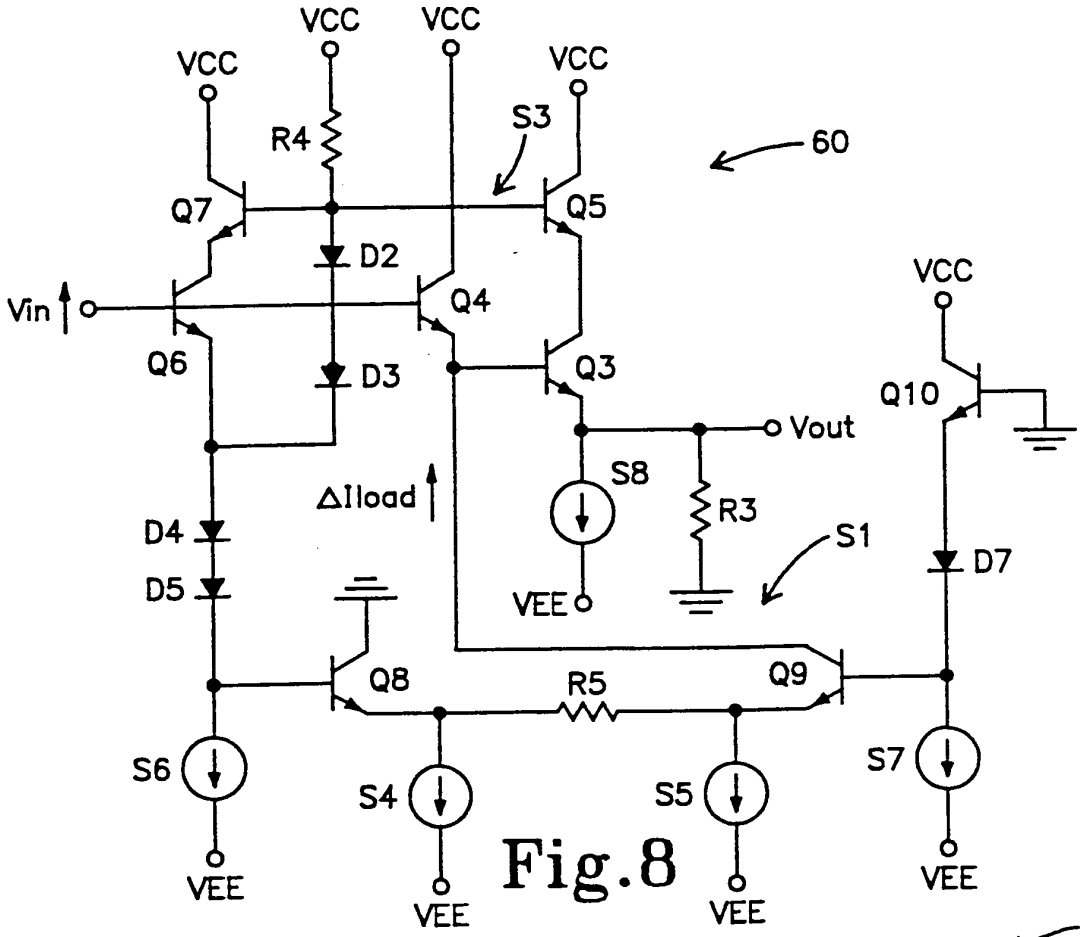
VCC
VCC
VCC
VCC
R4
S3
60
Q7
Q5
D2
Vin
Q4
VCC
Q6
D3
Q3
Q10
Vout
S8
ΔIload
R3
D4
S1
D7
D5
VEE
Q8
R5
Q9
S6
S4
S5
S7
VEE
VEE
VEE
VEE

Fig.8

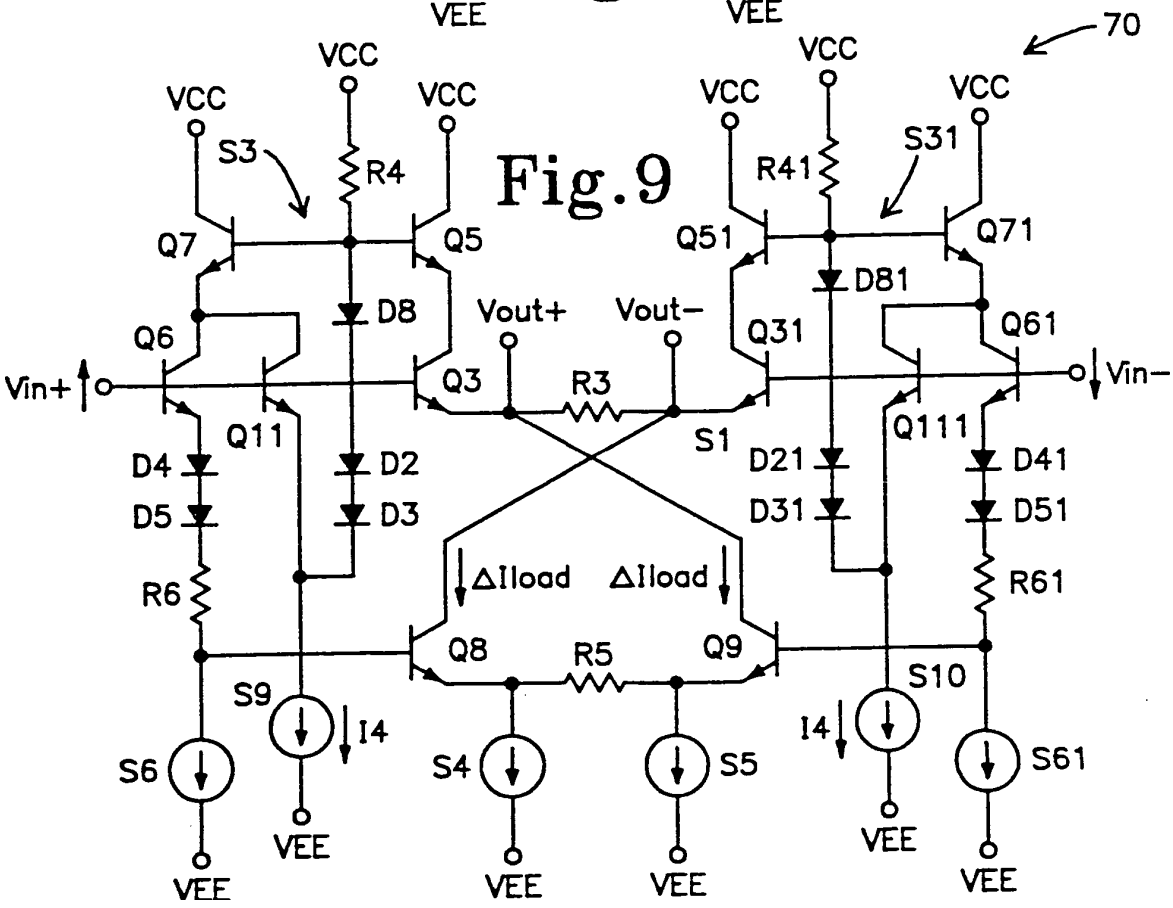
70
VCC
VCC
VCC
VCC
VCC
VCC
S3
R4
R41
S31
Q7
Q5
Q51
Q71
D81
D8
Vout+
Vout−
Q6
Q31
Q61
Vin+
Q3
R3
Vin−
Q11
S1
Q111
D4
D2
D21
D41
D5
D3
D31
D51
ΔIload
ΔIload
R6
R61
Q8
R5
Q9
S10
S9
I4
I4
S6
S4
S5
S61
VEE
VEE
VEE
VEE
VEE
VEE

Fig.9

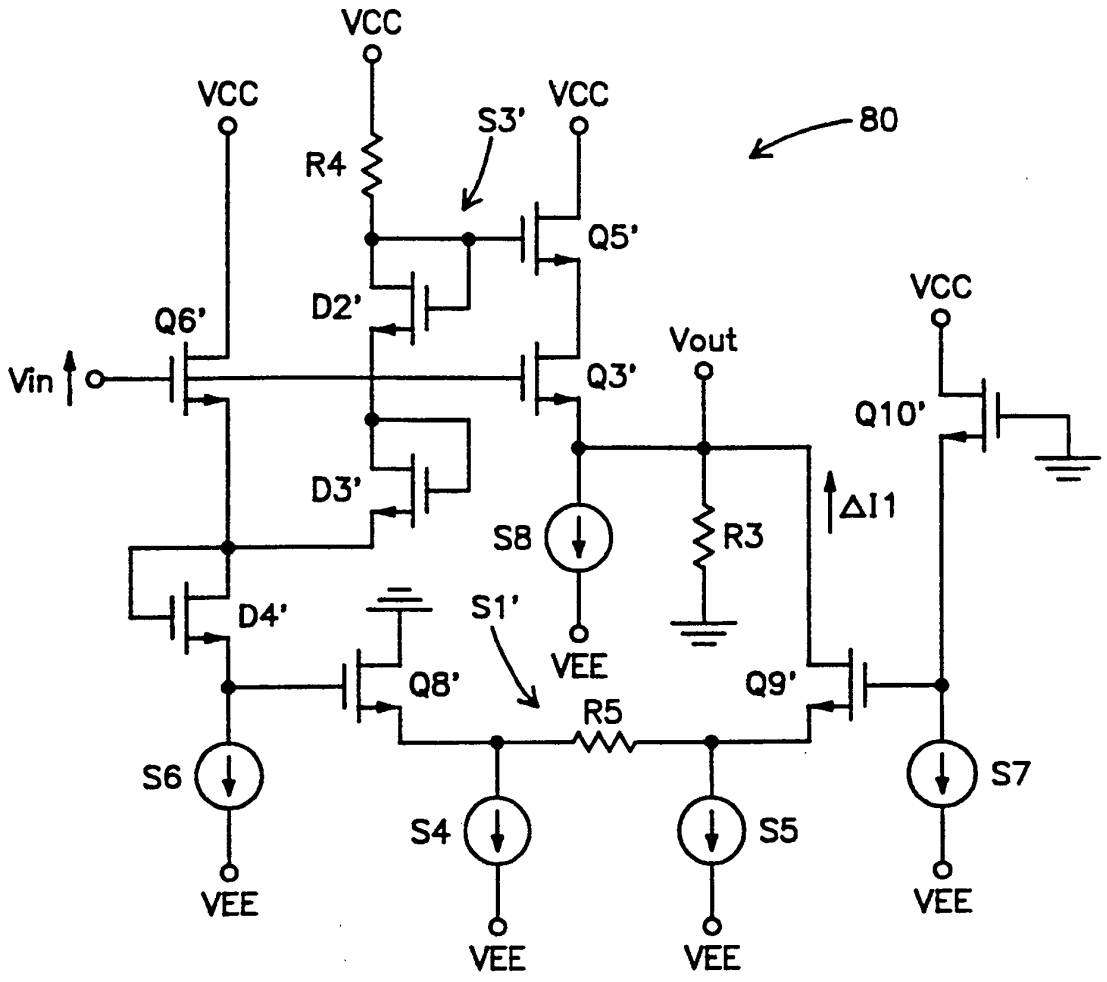

Fig.10

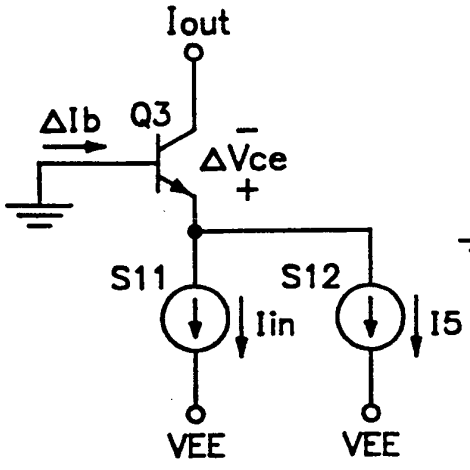

Fig.11
(STAND DER TECHNIK)

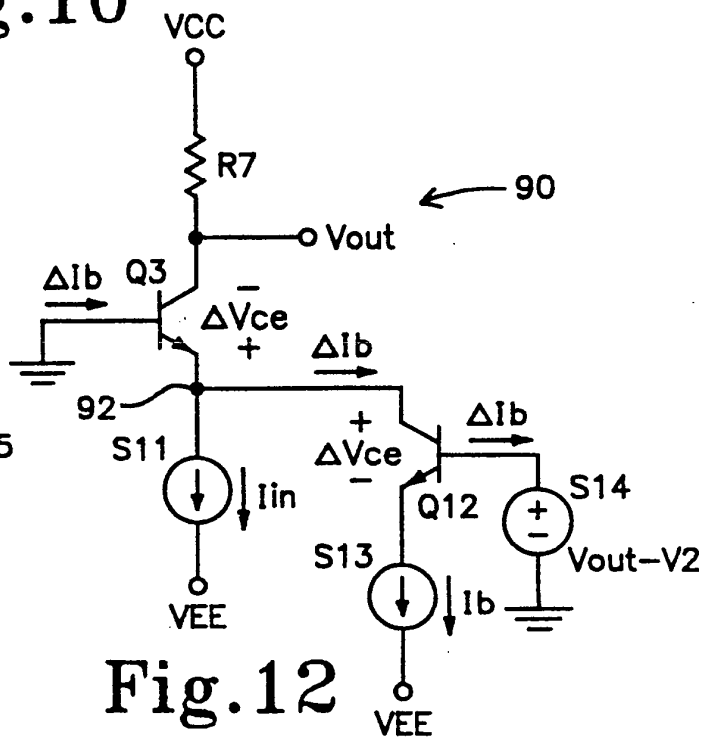

Fig.12

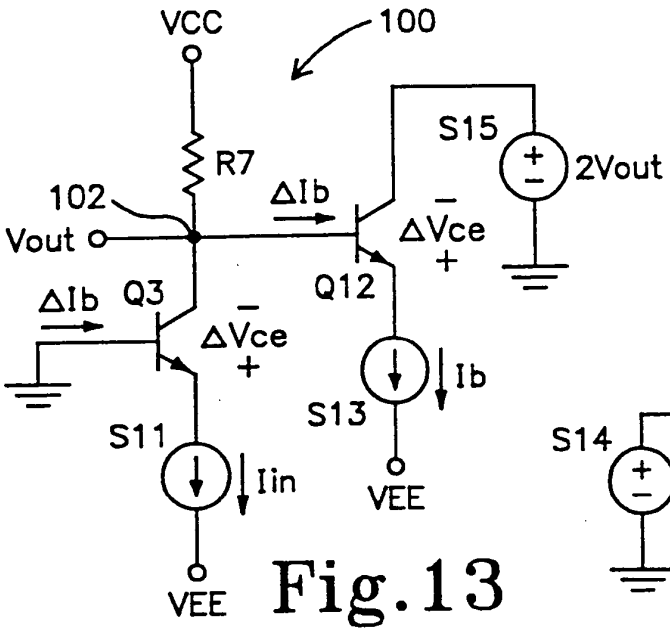

Fig.13

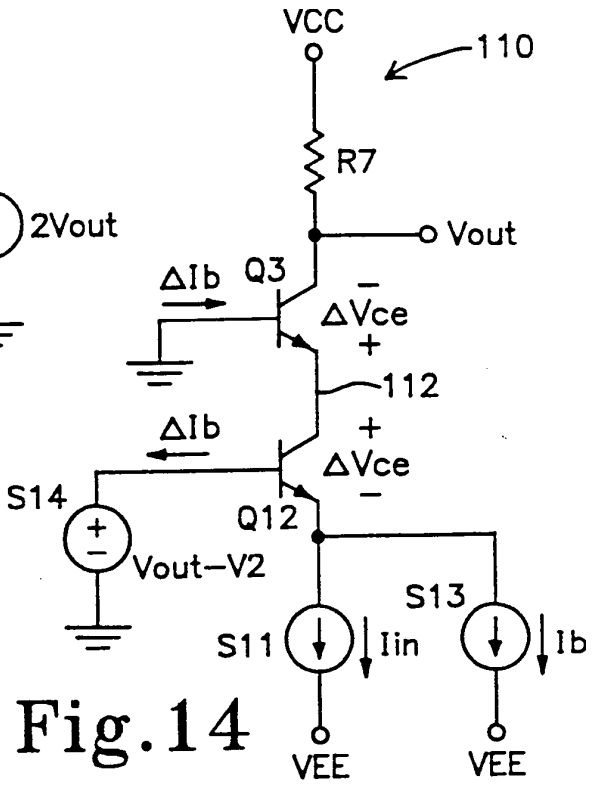

Fig.14

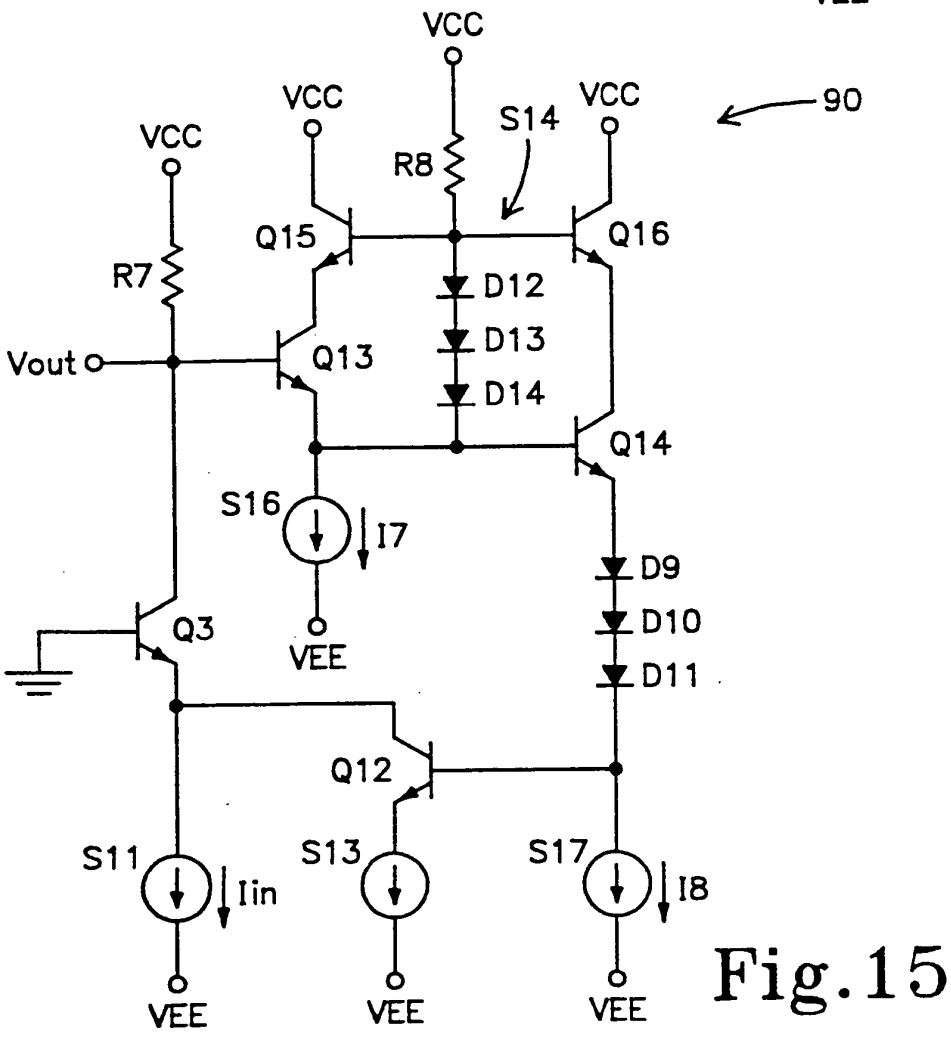

Fig.15

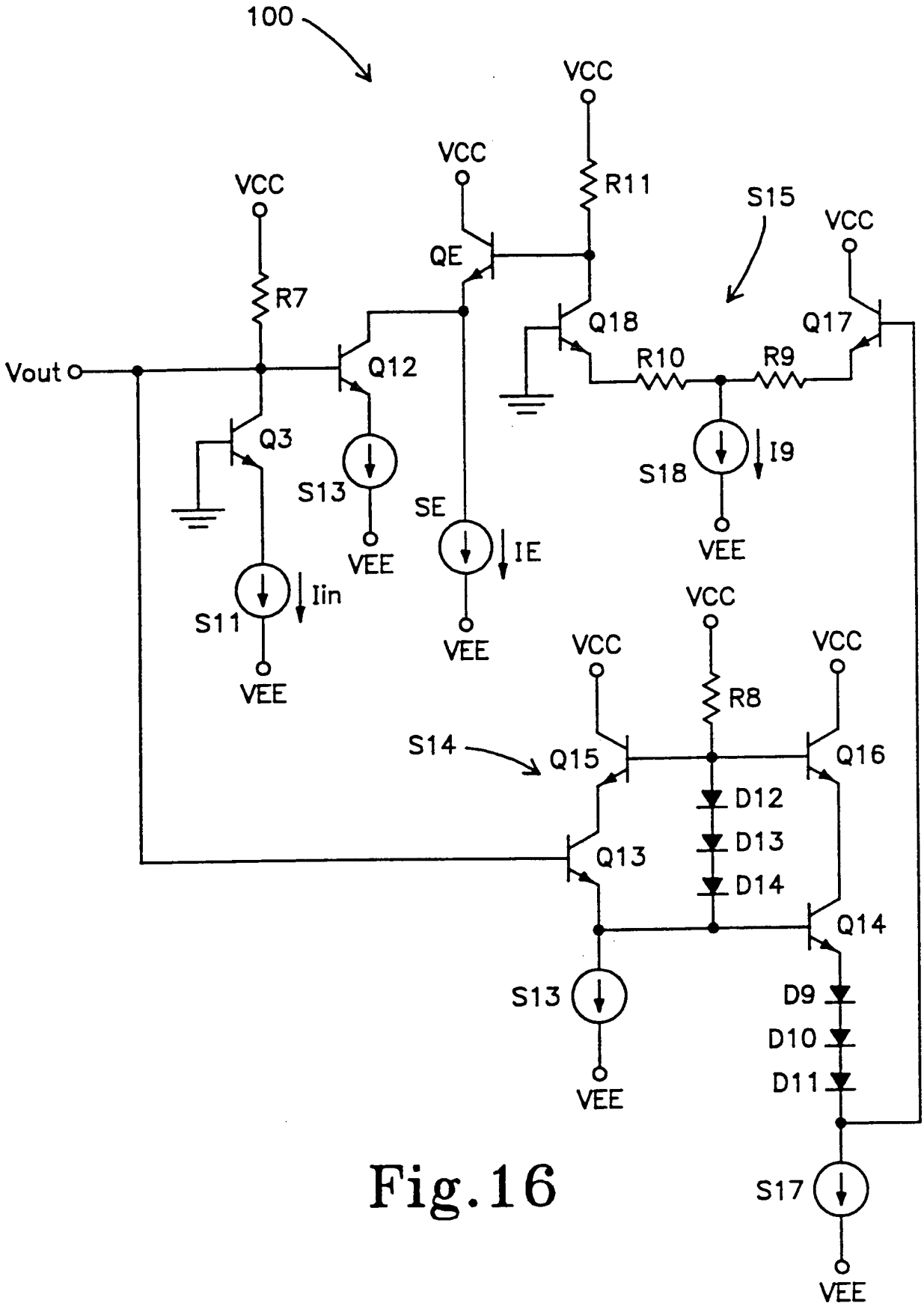
100
VCC
VCC
VCC
R11
S15
VCC
QE
R7
Q18
Q17
Vout
Q12
R10
R9
Q3
S13
S18
I9
SE
VEE
IE
VEE
Iin
S11
VEE
VEE
VCC
VCC
VCC
R8
S14
Q15
Q16
D12
D13
Q13
D14
Q14
S13
D9
D10
D11
VEE
S17
VEE

Fig.16

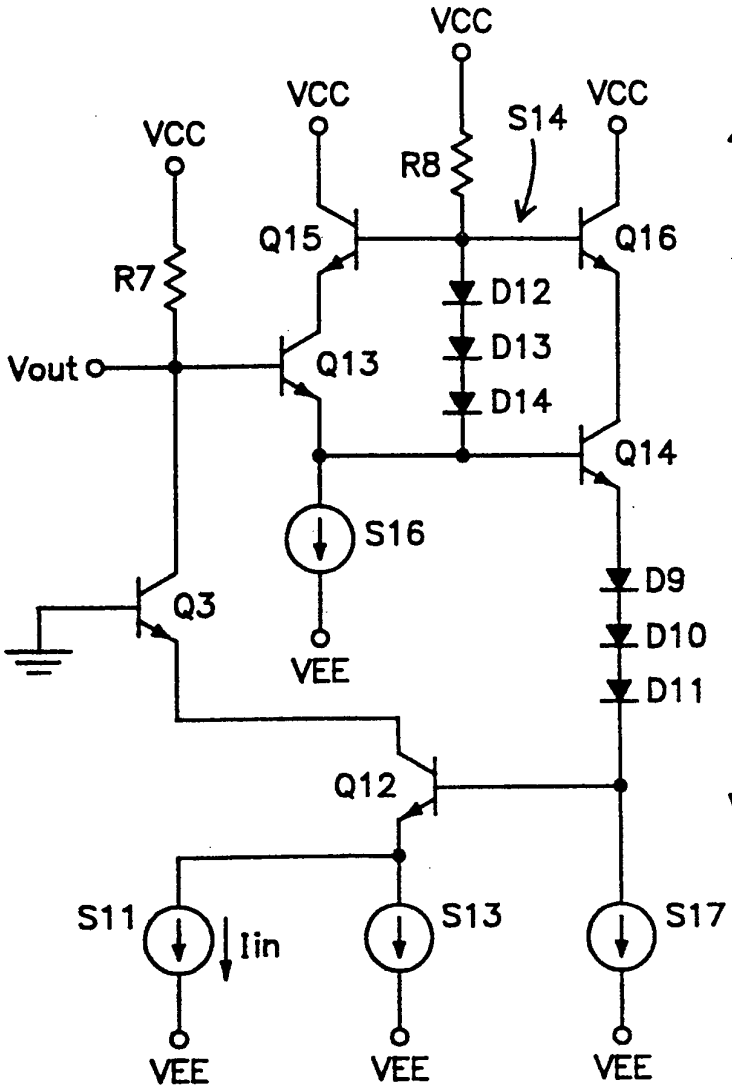

Fig.17

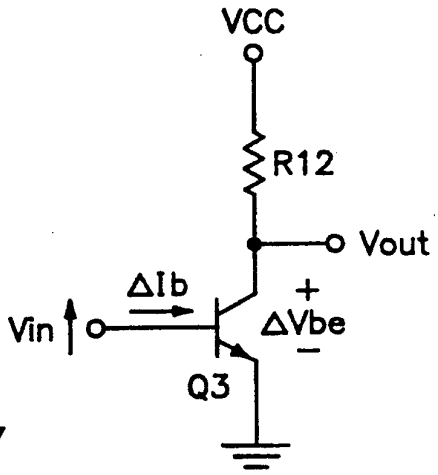

Fig.18
(STAND DER TECHNIK)

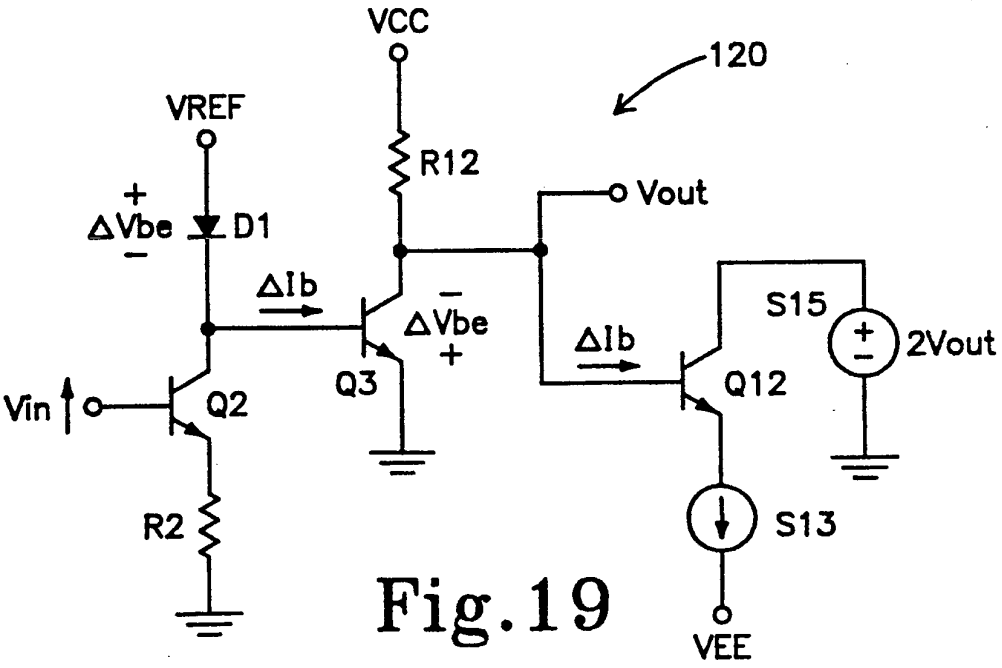

Fig.19

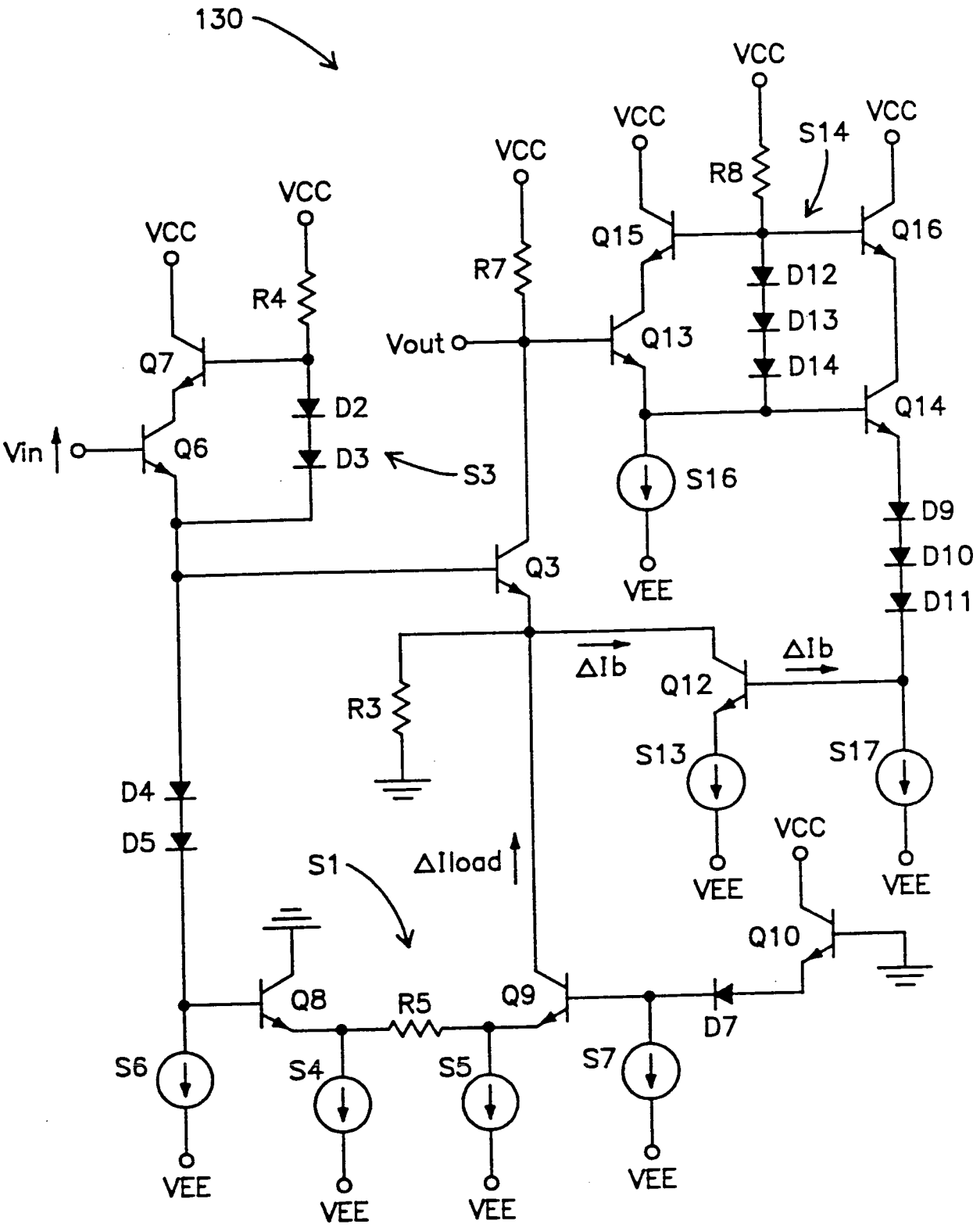
130
VCC
VCC
VCC
VCC
VCC
VCC
R4
R7
R8
S14
Q15
Q16
Q7
Vout
Q13
D12
D13
D14
Vin
Q6
D2
D3
S3
Q14
S16
D9
D10
D11
Q3
VEE
ΔIb
ΔIb
Q12
R3
S13
S17
D4
D5
S1
ΔIload
VEE
VEE
VCC
Q10
Q8
R5
Q9
D7
S6
S4
S5
S7
VEE
VEE
VEE
VEE

Fig.20

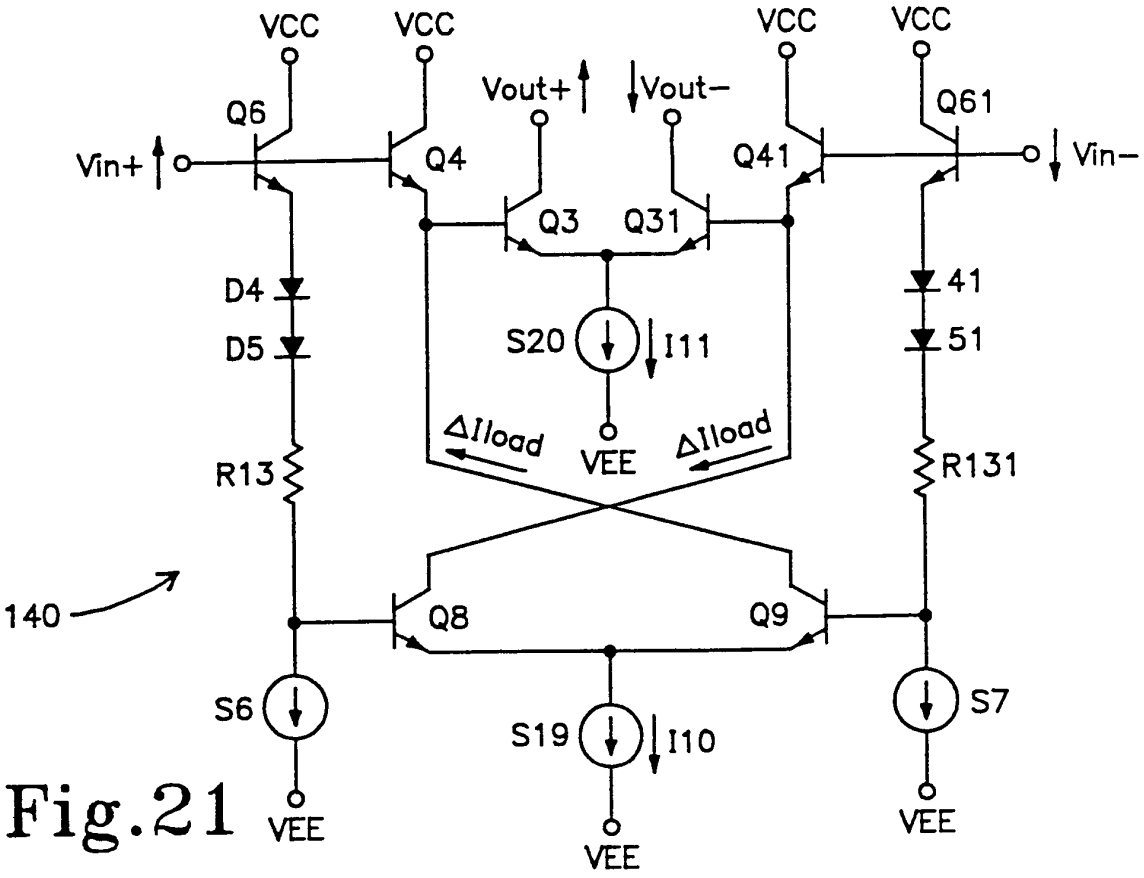
VCC
VCC
VCC
VCC
Vout+
Vout−
Q6
Q4
Q41
Q61
Vin+
Vin−
Q3
Q31
D4
D5
41
51
S20
I11
ΔIload
ΔIload
VEE
R13
R131
140
Q8
Q9
S6
S19
I10
S7
VEE
VEE
VEE

Fig.21

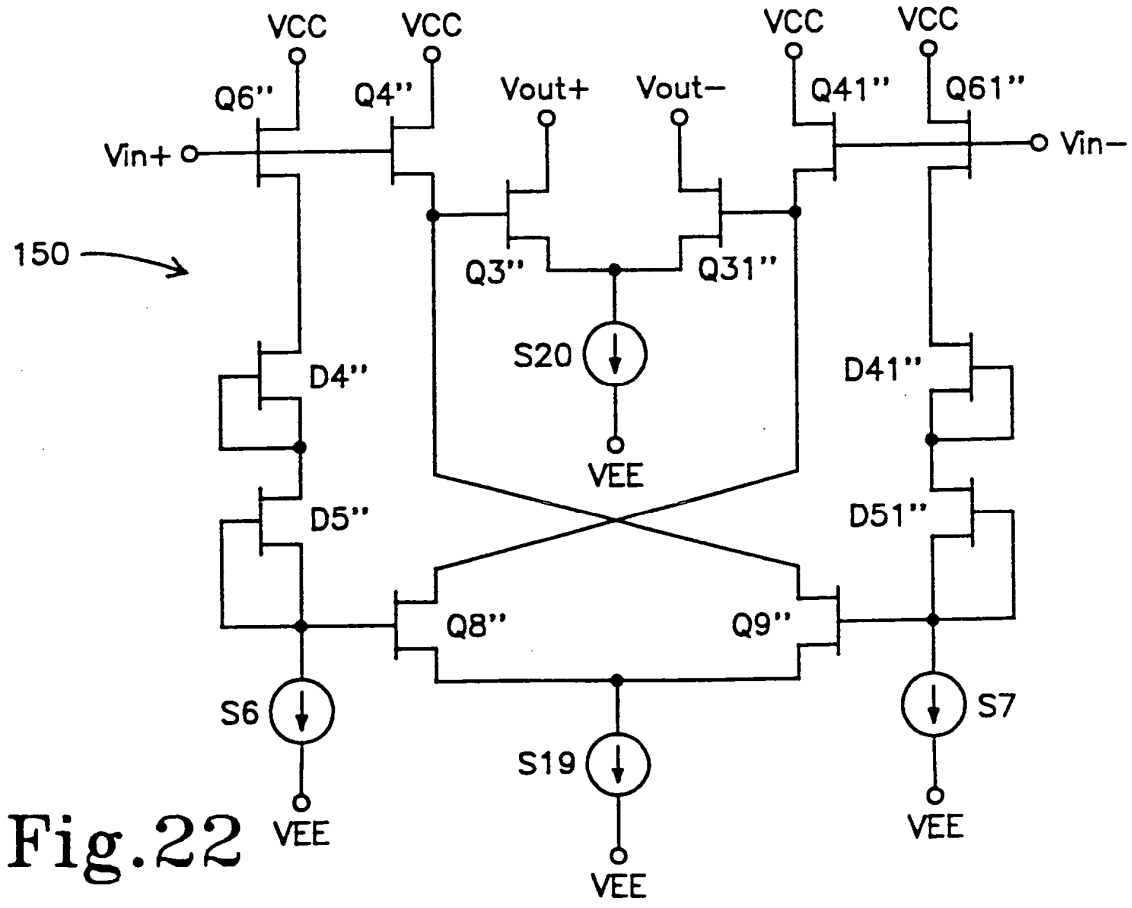
VCC
VCC
VCC
VCC
Q6"
Q4"
Vout+
Vout−
Q41"
Q61"
Vin+
Vin−
150
Q3"
Q31"
S20
D4"
D41"
VEE
D5"
D51"
Q8"
Q9"
S6
S19
S7
VEE
VEE
VEE

Fig.22

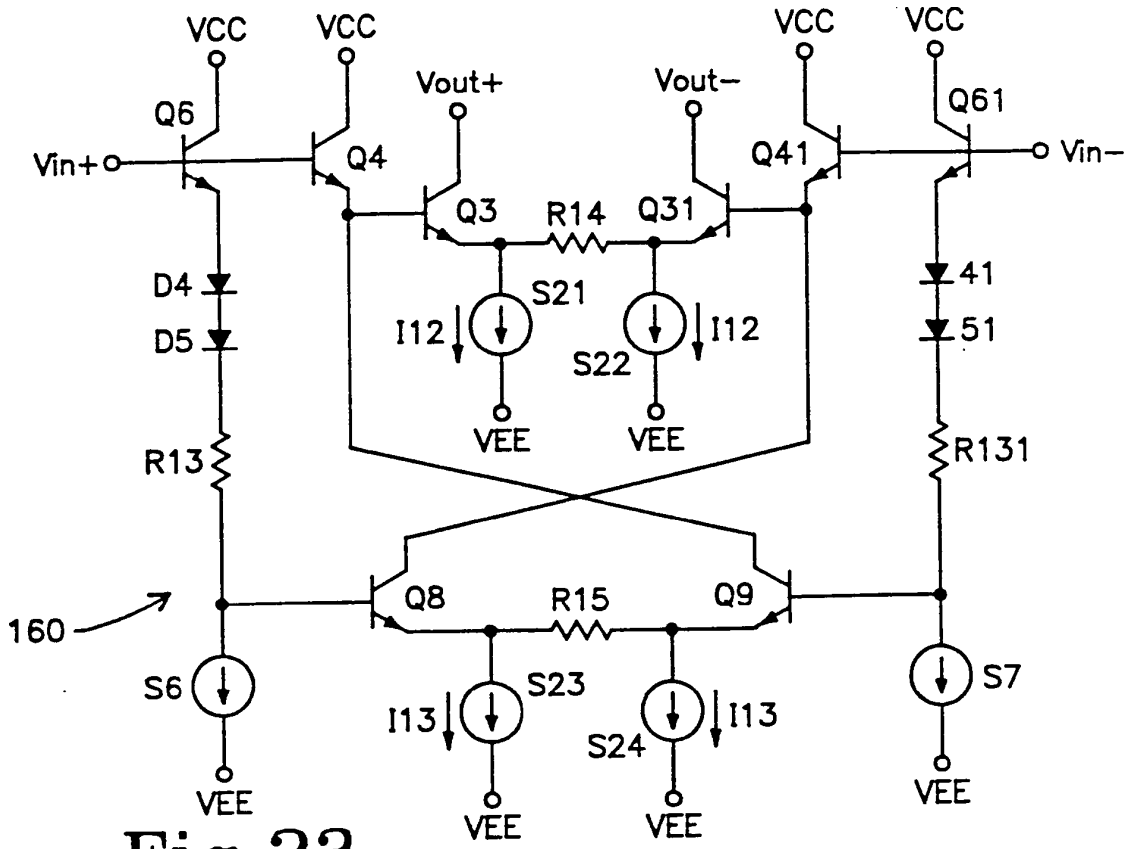
VCC
VCC
VCC
VCC
Vout+
Vout−
Q6
Q4
Q61
Vin+
Q41
Vin−
Q3
R14
Q31
D4
D5
S21
I12
S22
I12
41
51
VEE
VEE
R13
R131
160
Q8
R15
Q9
S6
S23
I13
S24
I13
S7
VEE
VEE
VEE
VEE

Fig.23

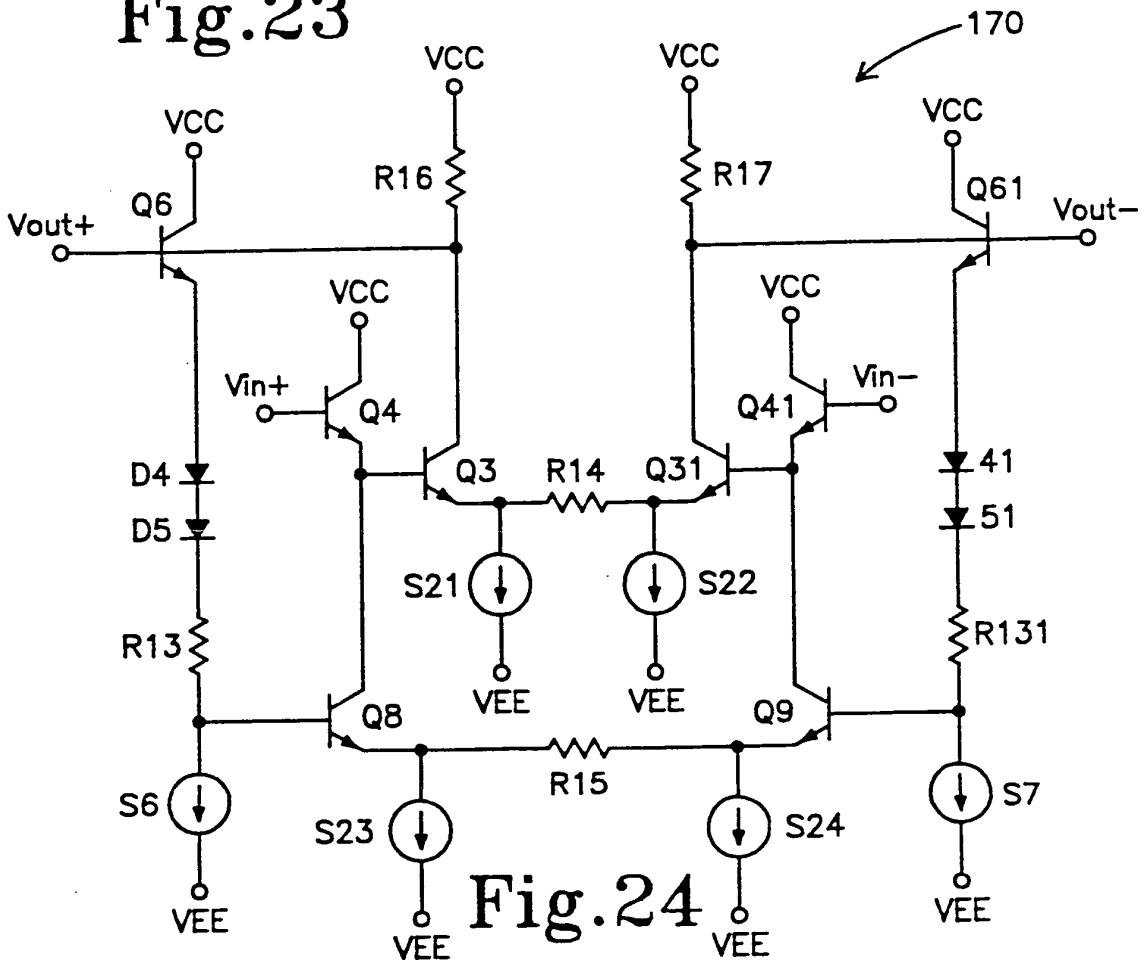
170
VCC
VCC
VCC
VCC
R16
R17
Q6
Q61
Vout+
Vout−
VCC
VCC
Vin+
Q4
Vin−
Q41
Q3
R14
Q31
D4
D5
41
51
S21
S22
R13
R131
VEE
VEE
Q8
Q9
R15
S6
S23
S24
S7
VEE
VEE
VEE
VEE

Fig.24

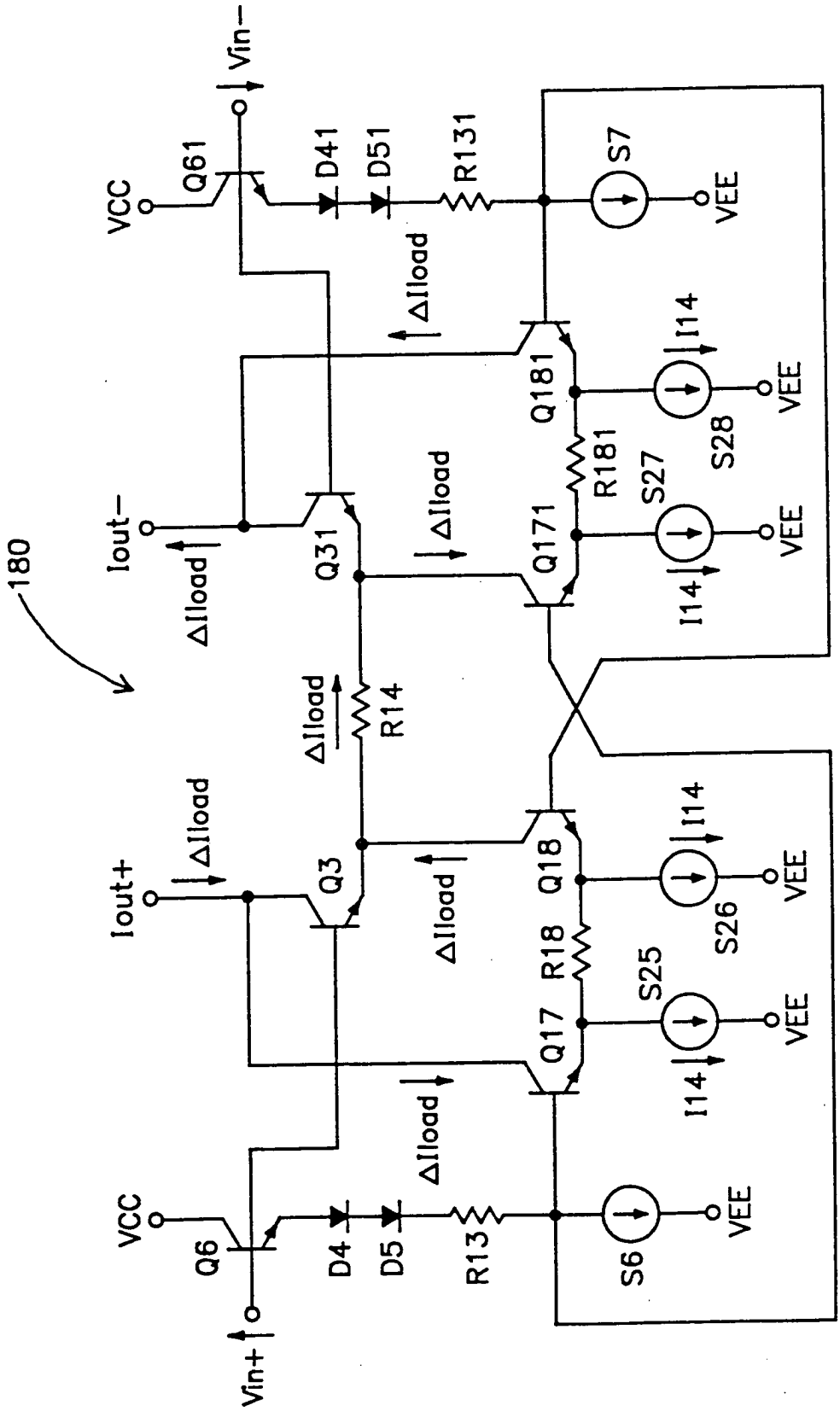
180
Vin−
Vin+
Iout−
Iout+
VCC
VCC
Q61
Q6
Q31
Q3
Q171
Q181
Q17
Q18
D41
D51
D4
D5
R131
R13
R14
R181
R18
ΔIload
S7
S6
S27
S28
S25
S26
I14
VEE

Fig.25

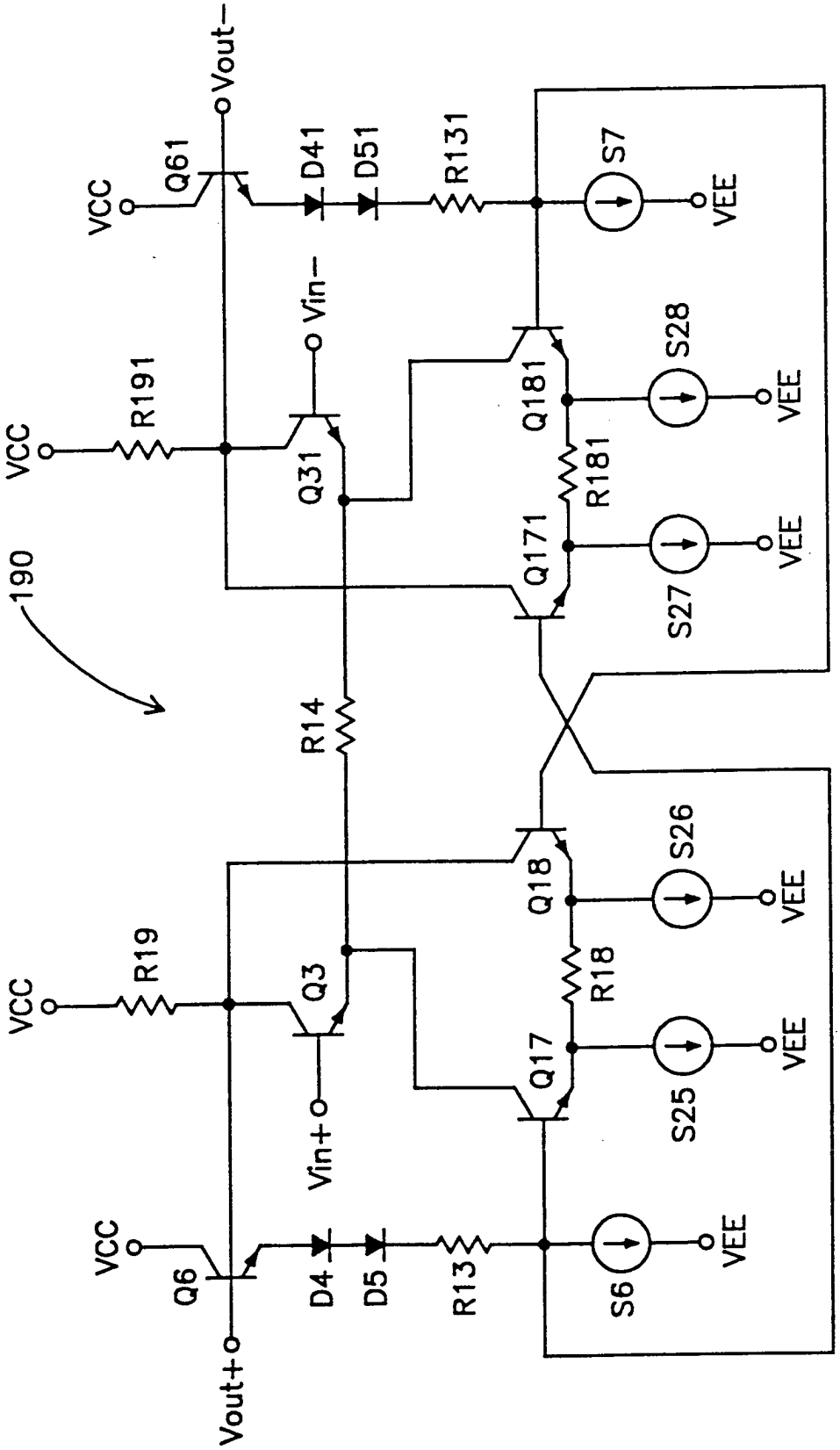
190
VCC
Q61
Vout−
D41
D51
R131
S7
VEE
Vin−
R191
Q181
S28
Q31
R181
Q171
S27
R14
Q18
S26
R19
Q3
R18
Q17
S25
Vin+
Q6
D4
D5
R13
S6
Vout+

Fig.26

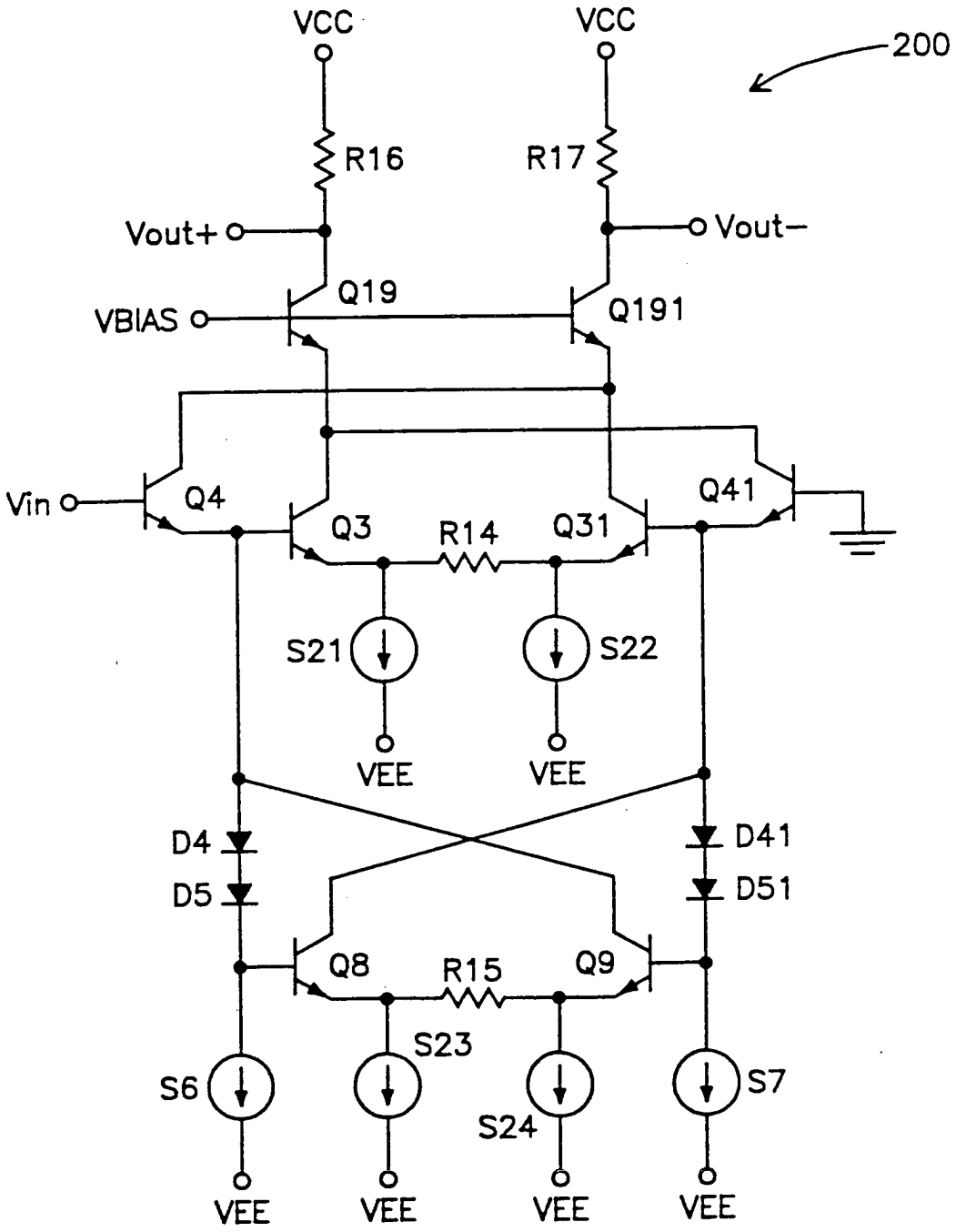
VCC
VCC
200
R16
R17
Vout+
Vout−
Q19
VBIAS
Q191
Vin
Q4
Q3
R14
Q31
Q41
S21
S22
VEE
VEE
D4
D5
D41
D51
Q8
R15
Q9
S23
S6
S24
S7
VEE
VEE
VEE
VEE

Fig.27

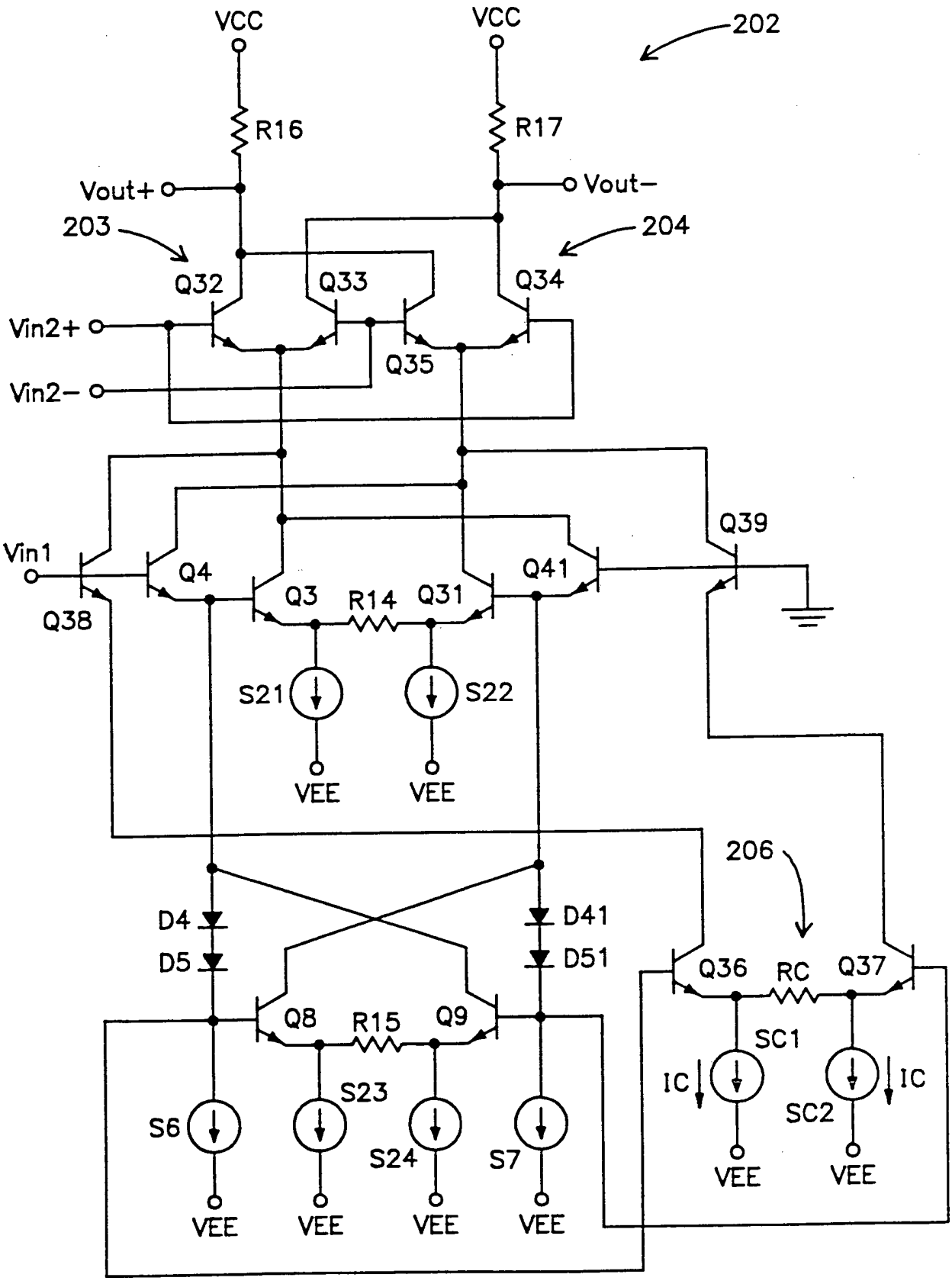
VCC
VCC
202
R16
R17
Vout+
Vout−
203
204
Q32
Q33
Q34
Vin2+
Vin2−
Q35
Q39
Vin1
Q4
Q41
Q3
R14
Q31
Q38
S21
S22
VEE
VEE
206
D4
D5
D41
D51
Q36
RC
Q37
Q8
R15
Q9
SC1
IC
IC
SC2
S23
S6
S24
S7
VEE
VEE
VEE
VEE
VEE
VEE

Fig.28

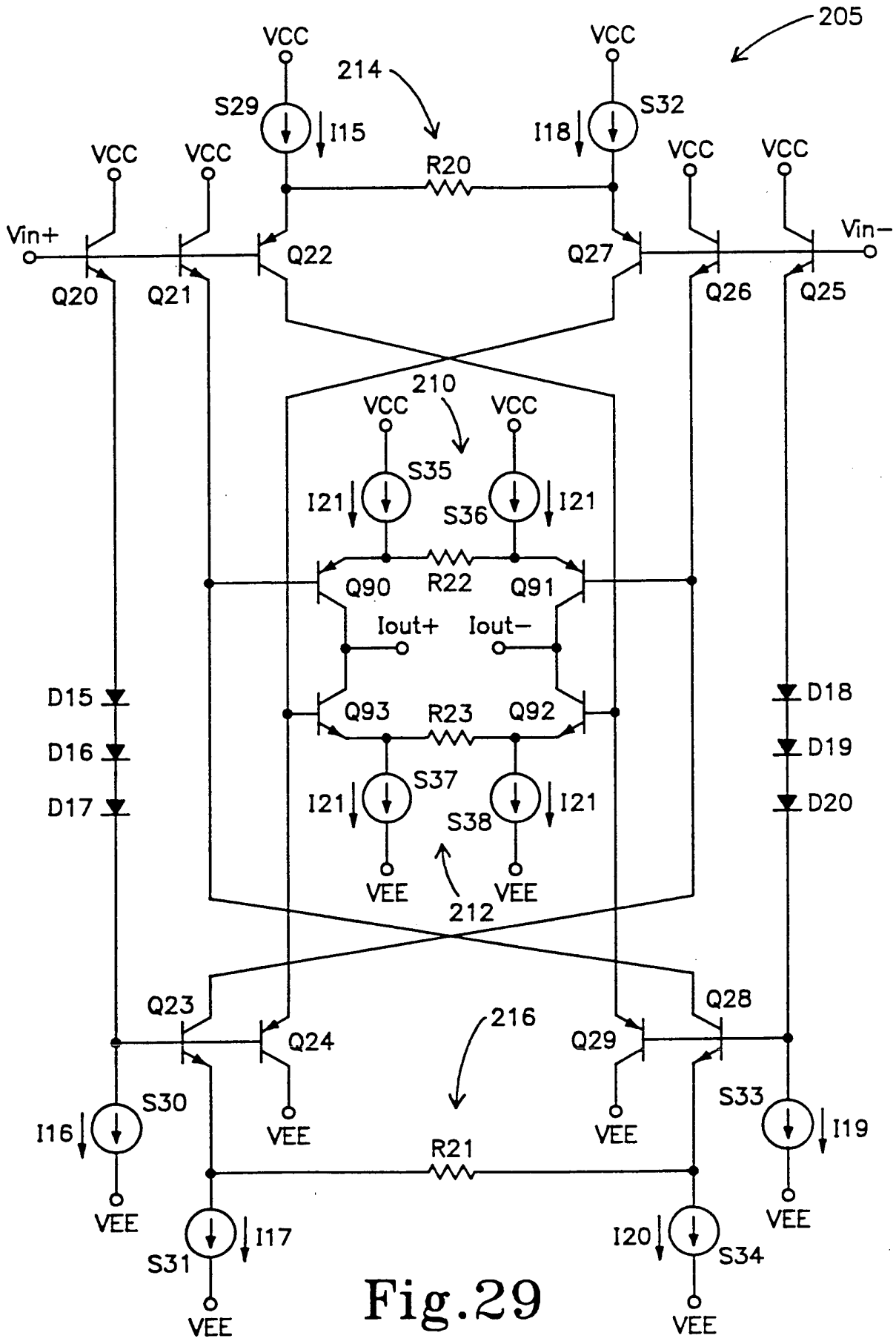
205
214
VCC
VCC
S29
I15
S32
I18
R20
VCC
VCC
VCC
VCC
Vin+
Vin−
Q22
Q27
Q20
Q21
Q26
Q25
210
VCC
VCC
S35
S36
I21
I21
Q90
R22
Q91
Iout+
Iout−
D15
D16
D17
Q93
R23
Q92
D18
D19
D20
S37
S38
I21
I21
VEE
VEE
212
Q23
Q24
216
Q28
Q29
S30
I16
S33
I19
VEE
VEE
VEE
VEE
R21
S31
I17
I20
S34
VEE
VEE

Fig.29

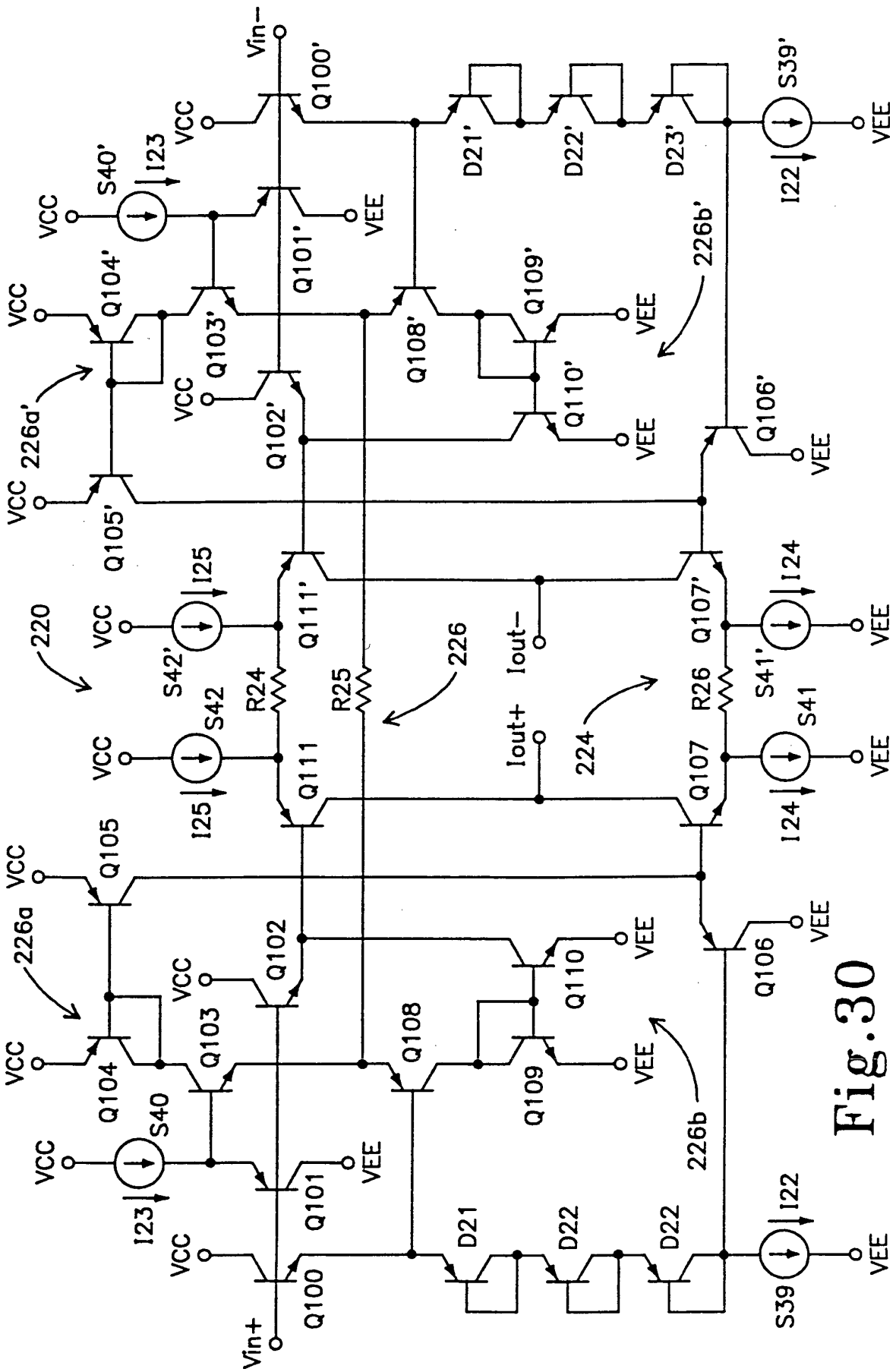
Vin−
Vin+
Iout+
Iout−
VCC
VEE
Q100
Q100'
Q101
Q101'
Q102
Q102'
Q103
Q103'
Q104
Q104'
Q105
Q105'
Q106
Q106'
Q107
Q107'
Q108
Q108'
Q109
Q109'
Q110
Q110'
Q111
Q111'
D21
D22
D23
D21'
D22'
D23'
R24
R25
R26
S39
S40
S41
S42
S39'
S40'
S41'
S42'
I22
I23
I24
I25
220
224
226
226a
226a'
226b
226b'

Fig.30